



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년01월04일
(11) 등록번호 10-1814367
(24) 등록일자 2017년12월27일

(51) 국제특허분류(Int. Cl.)
G09G 3/34 (2006.01) G09G 3/36 (2006.01)
(21) 출원번호 10-2012-7028232
(22) 출원일자(국제) 2011년03월07일
심사청구일자 2016년01월25일
(85) 번역문제출일자 2012년10월29일
(65) 공개번호 10-2013-0084974
(43) 공개일자 2013년07월26일
(86) 국제출원번호 PCT/JP2011/055859
(87) 국제공개번호 WO 2011/122312
국제공개일자 2011년10월06일
(30) 우선권주장
JP-P-2010-083480 2010년03월31일 일본(JP)
(56) 선행기술조사문헌
JP11258573 A*
JP08095526 A*
JP07333574 A*
JP2007123861 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
가부시키가이샤 한도오파이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398
(72) 발명자
교야마 준
일본 243-0036 가나가와켄 아쓰기시 하세 398 가
부시키가이샤 한도오파이 에네루기 켄큐쇼 내
야마자키 순페이
일본 243-0036 가나가와켄 아쓰기시 하세 398 가
부시키가이샤 한도오파이 에네루기 켄큐쇼 내
(74) 대리인
장훈

전체 청구항 수 : 총 12 항

심사관 : 신영교

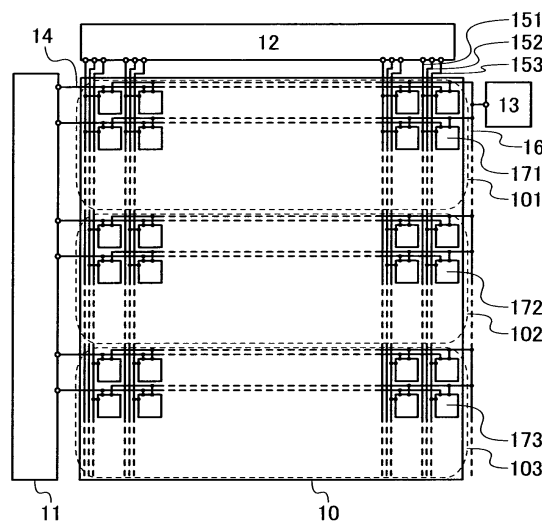
(54) 발명의 명칭 액정 표시 장치 및 그 구동 방법

(57) 요약

화상 신호들의 입력의 주파수를 증가시키기 위해, 액정 표시 장치의 화소부는 복수의 영역들로 분할되고, 화상 신호들의 입력은 상기 복수의 영역들의 각각에서 제어된다. 결과적으로, 복수의 주사선들이 상기 액정 표시 장치에서 동시에 선택될 수 있다. 즉, 상기 액정 표시 장치에 있어서, 화상 신호들은 매트릭스 형태로 배열된 화소들 사이에서, 복수의 행들에 위치된 화소들에 동시에 공급될 수 있다. 따라서, 각 화소에 대한 화상 신호의 입력의 주파수가 상기 액정 표시 장치에 포함된 트랜지스터 등의 응답 속도의 변화에 관계 없이 증가될 수 있다.

대표도

[도 1a]



명세서

청구범위

청구항 1

액정 표시 장치에 있어서:

수평 주사 기간에 제 1 화상 신호가 공급되는 제 1 신호선;

상기 수평 주사 기간에 제 2 화상 신호가 공급되는 제 2 신호선;

상기 수평 주사 기간에 제 3 화상 신호가 공급되는 제 3 신호선;

상기 수평 주사 기간에 선택 신호가 공급되는 제 1 주사선, 제 2 주사선, 및 제 3 주사선;

상기 제 1 신호선 및 상기 제 1 주사선에 전기적으로 접속되는 제 1 화소;

상기 제 2 신호선 및 상기 제 2 주사선에 전기적으로 접속되는 제 2 화소;

상기 제 3 신호선 및 상기 제 3 주사선에 전기적으로 접속되는 제 3 화소; 및

상기 수평 주사 기간에 후속하는 전송 기간에 제 2 선택 신호가 공급되는 전송 신호선으로서, 상기 제 1 화소, 상기 제 2 화소, 및 상기 제 3 화소에 전기적으로 접속되는, 상기 전송 신호선을 포함하는, 액정 표시 장치.

청구항 2

제 1 항에 있어서:

상기 수평 주사 기간에서, 상기 제 1 화상 신호는 적색 화상 신호이고, 상기 제 2 화상 신호는 녹색 화상 신호이고, 상기 제 3 화상 신호는 청색 화상 신호인, 액정 표시 장치.

청구항 3

제 1 항에 있어서,

상기 제 1 주사선 및 상기 제 2 주사선의 전위들을 제어하는 주사선 구동 회로를 더 포함하고,

상기 주사선 구동 회로는:

제 1 출력 단자 및 제 2 출력 단자를 각각 갖는 제 1 시프트 레지스터 및 제 2 시프트 레지스터;

상기 제 1 시프트 레지스터의 상기 제 1 출력 단자에 전기적으로 접속된 제 1 입력 단자, 상기 제 2 시프트 레지스터의 상기 제 1 출력 단자에 전기적으로 접속된 제 2 입력 단자, 및 상기 제 1 주사선에 전기적으로 접속된 출력 단자를 갖는 제 1 OR 게이트; 및

상기 제 1 시프트 레지스터의 상기 제 2 출력 단자에 전기적으로 접속된 제 1 입력 단자, 상기 제 2 시프트 레지스터의 상기 제 2 출력 단자에 전기적으로 접속된 제 2 입력 단자, 및 상기 제 2 주사선에 전기적으로 접속된 출력 단자를 갖는 제 2 OR 게이트를 포함하는, 액정 표시 장치.

청구항 4

제 2 항에 있어서,

상기 제 1 화소는:

소스와 드레인 중 하나가 상기 제 1 신호선에 전기적으로 접속되고, 게이트가 상기 제 1 주사선에 전기적으로 접속된 제 1 트랜지스터;

전극들 중 하나가 상기 제 1 트랜지스터의 상기 소스와 상기 드레인 중 다른 하나에 전기적으로 접속되고, 상기 전극들 중 다른 하나가 용량 소자 전위를 공급하는 배선에 전기적으로 접속된 제 1 용량 소자;

소스와 드레인 중 하나가 상기 제 1 트랜지스터의 상기 소스와 상기 드레인 중 상기 다른 하나 및 상기 제 1 용

량 소자의 상기 전극들 중 하나에 전기적으로 접속되고, 게이트가 상기 전송 신호선에 전기적으로 접속된 제 2 트랜지스터; 및

전극들 중 하나가 상기 제 2 트랜지스터의 상기 소스와 상기 드레인 중 다른 하나에 전기적으로 접속되고, 상기 전극들 중 다른 하나가 대향 전위(counter potential)를 공급하는 배선에 전기적으로 접속된 제 1 액정 소자를 포함하고,

상기 제 2 화소는:

소스와 드레인 중 하나가 상기 제 2 신호선에 전기적으로 접속되고, 게이트가 상기 제 2 주사선에 전기적으로 접속된 제 3 트랜지스터;

전극들 중 하나가 상기 제 3 트랜지스터의 상기 소스와 상기 드레인 중 다른 하나에 전기적으로 접속되고, 상기 전극들 중 다른 하나가 상기 용량 소자 전위를 공급하는 상기 배선에 전기적으로 접속된 제 2 용량 소자;

소스와 드레인 중 하나가 상기 제 3 트랜지스터의 상기 소스와 상기 드레인 중 상기 다른 하나 및 상기 제 2 용량 소자의 상기 전극들 중 하나에 전기적으로 접속되고, 게이트가 상기 전송 신호선에 전기적으로 접속된 제 4 트랜지스터; 및

전극들 중 하나가 상기 제 4 트랜지스터의 상기 소스와 상기 드레인 중 다른 하나에 전기적으로 접속되고, 상기 전극들 중 다른 하나가 상기 대향 전위를 공급하는 상기 배선에 전기적으로 접속된 제 2 액정 소자를 포함하는, 액정 표시 장치.

청구항 5

제 4 항에 있어서, 상기 제 1 트랜지스터, 상기 제 2 트랜지스터, 상기 제 3 트랜지스터, 및 상기 제 4 트랜지스터 중 임의의 하나는 산화물 반도체 층을 포함하는, 액정 표시 장치.

청구항 6

액정 표시 장치에 있어서:

k 행들 및 m 열들로 배열된 복수의 화소들(k , n , 및 m 은 각각 자연수임);

수평 주사 기간에 제 1 화상 신호가 공급되는 m 개의 제 1 신호선들 내지 상기 수평 주사 기간에 제 k 화상 신호가 공급되는 m 개의 제 k 신호선들;

상기 수평 주사 기간에 선택 신호가 공급되는 제 1 내지 제 k 주사선들; 및

상기 제 1 내지 제 k 주사선들의 전위들을 제어하는 주사선 구동 회로를 포함하고,

상기 복수의 화소들 중에서 제 $(j+1)$ 내지 제 $(j+1)n$ 행들(j 는 0 이상이고 k 미만의 정수임)에 배열된 복수의 화소들이 상기 m 개의 제 $(j+1)$ 신호선들 중 임의의 하나 및 상기 제 $(j+1)$ 주사선에 전기적으로 접속되고,

상기 주사선 구동 회로는 제 1 내지 제 k 출력 단자들을 각각 갖는 제 1 내지 제 k 시프트 레지스터들, 및 제 1 내지 제 k OR 게이트들을 포함하고,

상기 제 $(j+1)$ OR 게이트는 상기 제 1 내지 제 k 시프트 레지스터들의 상기 제 $(j+1)$ 출력 단자들에 각각 전기적으로 접속된 제 1 내지 제 k 입력 단자들, 및 상기 제 $(j+1)$ 주사선에 전기적으로 접속된 출력 단자를 갖는, 액정 표시 장치.

청구항 7

삭제

청구항 8

액정 표시 장치에 있어서:

k 행들 및 m 열들로 배열된 복수의 화소들(k , n , 및 m 은 각각 자연수임);

수평 주사 기간에 제 1 화상 신호가 공급되는 m 개의 제 1 신호선들 내지 상기 수평 주사 기간에 제 k 화상 신호가 공급되는 m 개의 제 k 신호선들;

상기 수평 주사 기간에 제 1 선택 신호가 공급되는 제 1 내지 제 k 주사선들;

상기 수평 주사 기간에 후속하는 전송 기간에 제 2 선택 신호가 공급되는 전송 신호선으로서, 상기 kn 행들 및 상기 m 열들로 배열된 상기 복수의 화소들 모두에 전기적으로 접속되는, 상기 전송 신호선; 및

상기 제 1 내지 제 k 주사선들의 전위들을 제어하는 주사선 구동 회로를 포함하고,

상기 복수의 화소들 중에서 제 (jn+1) 내지 제 (j+1)n 행들(j는 0 이상이고 k 미만의 정수임)에 배열된 복수의 화소들은 상기 m개의 제 (j+1) 신호선들 중 임의의 하나 및 상기 제 (j+1) 주사선에 전기적으로 접속되고,

상기 주사선 구동 회로는 제 1 내지 제 k 출력 단자들을 각각 갖는 제 1 내지 제 k 시프트 레지스터들, 및 제 1 내지 제 k OR 게이트들을 포함하고,

상기 제 (j+1) OR 게이트는 상기 제 1 내지 제 k 시프트 레지스터들의 상기 제 (j+1) 출력 단자들에 각각 전기적으로 접속된 제 1 내지 제 k 입력 단자들, 및 상기 제 (j+1) 주사선에 전기적으로 접속된 출력 단자를 갖는, 액정 표시 장치.

청구항 9

제 8 항에 있어서,

상기 제 (jn+1) 내지 제 (j+1)n 행들에 배열된 상기 복수의 화소들의 각각은:

소스와 드레인 중 하나가 상기 m개의 제 (j+1) 신호선들에 전기적으로 접속되고, 게이트가 상기 제 (j+1) 주사선에 전기적으로 접속된 제 1 트랜지스터;

전극들 중 하나가 상기 제 1 트랜지스터의 상기 소스와 상기 드레인 중 다른 하나에 전기적으로 접속되고, 상기 전극들 중 다른 하나가 용량 소자 전위를 공급하는 배선에 전기적으로 접속된 제 1 용량 소자;

소스와 드레인 중 하나가 상기 제 1 트랜지스터의 상기 소스와 상기 드레인 중 상기 다른 하나 및 상기 제 1 용량 소자의 상기 전극들 중 하나에 전기적으로 접속되고, 게이트가 상기 전송 신호선에 전기적으로 접속된 제 2 트랜지스터; 및

전극들 중 하나가 상기 제 2 트랜지스터의 상기 소스와 상기 드레인 중 다른 하나에 전기적으로 접속되고, 상기 전극들 중 다른 하나가 대향 전위를 공급하는 배선에 전기적으로 접속된 제 1 액정 소자를 포함하는, 액정 표시 장치.

청구항 10

삭제

청구항 11

제 9 항에 있어서,

상기 제 1 트랜지스터 또는 상기 제 2 트랜지스터는 산화물 반도체 층을 포함하는, 액정 표시 장치.

청구항 12

화상 신호의 입력을 제어하는 제 1 트랜지스터, 상기 화상 신호를 보유하는 용량 소자, 및 상기 용량 소자에 보유된 상기 화상 신호를 액정 소자에 전송하는 제 2 트랜지스터를 각각 포함하는 화소들의 매트릭스를 포함하는 액정 표시 장치의 구동 방법에 있어서:

제 1 샘플링 기간에서, 제 1 화상 신호가 제 1 화소에 입력되도록 제 1 선택 신호를 제 1 주사선에서 제 n 주사선(n은 2 이상의 자연수임)까지 순차적으로 시프트하고, 제 2 화상 신호가 제 2 화소에 입력되도록 제 2 선택 신호를 제 (n+1) 주사선에서 제 2n 주사선까지 순차적으로 시프트하는 단계;

상기 제 1 샘플링 기간에 후속하는 전송 기간에서, 전송 신호를 상기 제 1 화소 및 상기 제 2 화소에 입력함으로써, 상기 제 1 화상 신호에 기초한 전압을 상기 제 1 화소에 포함된 제 1 액정 소자에 인가하고 상기 제 2 화상 신호에 기초한 전압을 상기 제 2 화소에 포함된 제 2 액정 소자에 인가하는 단계;

상기 전송 기간에 후속하는 제 2 샘플링 기간에서, 제 3 화상 신호가 상기 제 1 화소에 입력되도록 제 3 선택

신호를 상기 제 1 주사선에서 제 n 주사선까지 순차적으로 시프트하고, 제 4 화상 신호가 상기 제 2 화소에 입력되도록 제 4 선택 신호를 상기 제 (n+1) 주사선에서 제 2n 주사선까지 순차적으로 시프트하는 단계; 및

상기 제 1 화소에서 상기 제 1 화상 신호에 대한 광원으로부터 방출된 광의 투과(transmission)를 제어하고, 상기 제 2 화소에서 상기 제 2 화상 신호에 대한 광원으로부터 방출된 광의 투과를 제어하는 단계를 포함하는, 액정 표시 장치의 구동 방법.

청구항 13

제 12 항에 있어서,

상기 제 1 화상 신호에 대한 상기 광원으로부터 방출된 상기 광의 컬러와 상기 제 2 화상 신호에 대한 상기 광원으로부터 방출된 상기 광의 컬러는 서로 상이한, 액정 표시 장치의 구동 방법.

청구항 14

제 12 항에 있어서,

상기 제 1 트랜지스터 또는 상기 제 2 트랜지스터는 산화물 반도체 층을 포함하는, 액정 표시 장치의 구동 방법.

발명의 설명

기술 분야

[0001]

본 발명은 액정 표시 장치 및 상기 액정 표시 장치를 구동하는 방법에 관한 것이다. 특히, 본 발명은 화상들이 필드 순차 방법에 의해 표시되는 액정 표시 장치, 및 상기 액정 표시 장치를 구동하는 방법에 관한 것이다.

배경 기술

[0002]

컬러 필터 방법과 필드 순차 방법은 액정 표시 장치들에 관한 표시 방법들로서 알려져 있다. 화상들이 컬러 필터 방법에 의해 표시되는 액정 표시 장치에 있어서, 특정 컬러(예를 들면, 적색(R), 녹색(G), 또는 청색(B))의 파장을 갖는 광만을 투과하는 컬러 필터를 각각 구비한 복수의 서브화소들이 각 화소에 제공된다. 원하는 컬러는 백색광의 투과가 각 서브화소에서 제어되고 복수의 컬러들이 각 화소에서 혼합되는 방식으로 생성된다. 한편, 화상들이 필드 순차 방법에 의해 표시되는 액정 표시 장치에 있어서, 상이한 컬러들(예를 들어, 적색(R), 녹색(G), 및 청색(B))의 광들을 방출하는 복수의 광원들이 제공된다. 원하는 컬러는 복수의 광원들이 순차적으로 광을 방출하고 각 컬러의 광의 투과가 각 화소에서 제어되는 방식으로 생성된다. 달리 말하면, 컬러 필터 방법에 있어서 특정 컬러들의 광들에 의해 하나의 화소의 면적을 분할함으로써 원하는 컬러가 생성되는 반면, 필드 순차 방법에 있어서는 특정 컬러들의 광들에 의해 표시 기간을 분할함으로써 원하는 컬러가 생성된다.

[0003]

화상들이 필드 순차 방법에 의해 표시되는 액정 표시 장치는 화상들이 컬러 필터 방법에 의해 표시되는 액정 표시 장치에 비해 다음의 이점들을 갖는다. 먼저, 필드 순차 방법을 채용하는 액정 표시 장치에 있어서, 화소에 서브화소들을 제공할 필요가 없다. 따라서, 개구율 또는 화소들의 수가 증가될 수 있다. 또한, 필드 순차 방법을 채용하는 액정 표시 장치에 있어서, 컬러 필터를 제공할 필요가 없다. 즉, 컬러 필터에서 광흡수로 인한 광 손실이 발생하지 않는다. 이런 이유로, 투과율이 증가될 수 있고 전력 소비가 감소될 수 있다.

[0004]

특히 문헌1은 화상들이 필드 순차 방법에 의해 표시되는 액정 표시 장치를 개시한다. 구체적으로 말하면, 특허 문헌1은 화소들 각각이 화상 신호의 입력을 제어하기 위한 트랜지스터, 상기 화상 신호를 보유하기 위한 신호 저장 용량 소자, 및 상기 신호 저장 용량 소자로부터 표시 화소 용량 소자로 전하의 전송을 제어하기 위한 트랜지스터를 포함하는 액정 표시 장치를 개시한다. 이 구성을 갖는 액정 표시 장치에 있어서, 신호 저장 용량 소자에 화상 신호의 기록 및 표시 화소 용량 소자에 보유되는 전하에 대응하는 표시가 동시에 수행될 수 있다.

선행기술문헌

특허문헌

[0005]

(특허문헌 0001) 일본 공개 특허 출원 제 2009-042405 호

발명의 내용

해결하려는 과제

- [0006] 화상들이 필드 순차 방법에 의해 표시되는 액정 표시 장치에 있어서, 각 화소로 화상 신호의 입력의 주파수가 증가될 필요가 있다. 예를 들어, 세 가지 종류의 광원들을 포함하는 액정 표시 장치에서 화상들이 필드 순차 방법에 의해 표시되는 경우에, 이들의 각각이 적색(R) 광, 녹색(G) 광, 및 청색(B) 광 중 하나를 방출하고, 각 화소로 화상 신호의 입력의 주파수는 화상들이 컬러 필터 방법에 의해 표시되는 액정 표시 장치의 그것보다 적어도 3배 이상 높을 필요가 있다. 구체적으로 말하면, 프레임 주파수가 60 Hz인 경우에, 컬러 필터 방법에 의해 화상들이 표시되는 액정 표시 장치에 있어서 화상 신호는 초당 60번 각 화소에 입력될 필요가 있는 반면; 세 가지 종류의 광원들을 포함하는 액정 표시 장치에서 필드 순차 방법에 의해 화상들이 표시되는 경우에 화상 신호는 초당 180번 각 화소에 입력될 필요가 있다.
- [0007] 화상 신호들의 입력 주파수의 증가에 수반하여, 각 화소에 포함된 소자의 고속 응답이 요구됨에 유념한다. 구체적으로 말하면, 예를 들면, 각 화소에 제공된 트랜지스터의 이동도의 증가가 요구된다. 그러나, 트랜지스터 등의 특성을 향상시키는 것은 쉽지 않다.
- [0008] 상기된 것을 감안하여, 본 발명의 일 실시예의 목적은 설계의 견지에서 화상 신호들의 입력의 주파수를 증가시키는 것이다.

과제의 해결 수단

- [0009] 상술된 목적은 다음의 방식으로 달성될 수 있다: 액정 표시 장치의 화소부가 복수의 영역들로 분할되고, 화상 신호의 입력이 복수의 영역들의 각각에서 제어된다.
- [0010] 본 발명의 일 실시예에 따르면, 액정 표시 장치는 수평 주사 기간에 제 1 화상 신호가 공급되는 제 1 신호선, 상기 수평 주사 기간에 제 2 화상 신호가 공급되는 제 2 신호선, 상기 수평 주사 기간에 선택 신호가 공급되는 제 1 주사선과 제 2 주사선, 상기 제 1 신호선과 상기 제 1 주사선에 전기적으로 접속된 제 1 화소, 및 상기 제 2 신호선과 상기 제 2 주사선에 전기적으로 접속된 제 2 화소를 포함한다.

발명의 효과

- [0011] 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 복수의 주사선들은 동시에 선택될 수 있다. 즉, 본 발명의 일 실시예에 따른 액정 표시 장치에 있어서, 화상 신호들은 매트릭스 형태로 배열된 화소들 사이에서, 복수의 행들(rows)에 위치된 화소들에 동시에 공급될 수 있다. 따라서, 각 화소로 화상 신호의 입력의 주파수가 액정 표시 장치에 포함된 트랜지스터 등의 응답 속도의 변화 없이 증가될 수 있다.

도면의 간단한 설명

- [0012] 도 1a는 액정 표시 장치의 구성예를 도시하고, 도 1b 내지 도 1d는 화소의 구성예를 각각 도시한다.
- 도 2a는 주사선 구동 회로의 구성예를 도시하고, 도 2b는 선택기 회로의 구성예를 도시하고, 도 2c는 버퍼의 구성예를 도시한다.
- 도 3은 주사선 구동 회로의 동작을 도시한다.
- 도 4a는 주사선 구동 회로의 구성예를 도시하고, 도 4b는 액정 표시 장치의 동작예를 도시한다.
- 도 5a는 버퍼의 변형예를 도시하고, 도 5b는 신호들의 전위의 변화를 도시한다.
- 도 6은 트랜지스터의 구성예를 도시한다.
- 도 7a 내지 도 7c는 트랜지스터의 구성예를 각각 도시한다.
- 도 8a 내지 도 8f는 전자 기기의 예를 각각 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0013] 본 발명의 실시예들이 첨부한 도면들을 참조하여 상세히 아래에 기술될 것이다. 본 발명은 하기의 기재에 제한되지 않고, 본 발명의 사상 및 범위로부터 벗어남이 없이 다양한 변경들 및 수정들이 이루어질 수 있음이 당업

자에게 쉽게 이해될 것임을 유념한다. 따라서, 본 발명은 실시예들의 기재에 제한되는 것으로 해석되어서는 안 된다.

[0014] 먼저, 화상들이 필드 순차 방법에 의해 표시되는 액정 표시 장치의 예가 도 1a 내지 도 1d, 도 2a 내지 도 2c, 도 3, 및 도 4a와 도 4b를 참조하여 기술될 것이다.

[0015] (액정 표시 장치의 구성예)

[0016] 도 1a는 액정 표시 장치의 구성예를 도시한다. 도 1a의 액정 표시 장치는 화소부(10); 주사선 구동 회로(11); 신호선 구동 회로(12); 전송 신호선 구동 회로(13); 병렬로 또는 대략 병렬로 배열된 3n개(n은 2 이상의 자연수임)의 주사선들(14); m개의 신호선들(151), m개의 신호선들(152), 및 병렬로 또는 대략 병렬로 배열된 m(m은 2 이상의 자연수임)개의 신호선들(153); 및 주사선들(14)에 병렬로 또는 대략 병렬로 배열된 3n개의 가지선들(branch lines)을 갖는 전송 신호선(16)을 포함한다. 주사선들(14)의 전위들은 주사선 구동 회로(11)에 의해 제어된다. 신호선들(151, 152, 및 153)의 전위들은 신호선 구동 회로(12)에 의해 제어된다.

[0017] 화소부(10)는 세 개의 영역들(영역들 101 내지 103)로 분할되고, 각 영역은 (n개의 행들과 m개의 열들의) 매트릭스 형태로 배열된 복수의 화소들을 포함한다. 화소부(10)에서 (3n개의 행들과 m개의 열들의) 매트릭스 형태로 배열된 복수의 화소들 사이에서, 주사선들(14)의 각각은 특정 행에 배열된 m개의 화소들에 전기적으로 접속된다. 영역(101)에서 (n개의 행들과 m개의 열들의) 매트릭스 형태로 배열된 복수의 화소들 사이에서, 신호선들(151)의 각각은 특정 열에 배열된 n개의 화소들에 전기적으로 접속된다. 영역(102)에서 (n개의 행들과 m개의 열들의) 매트릭스 형태로 배열된 복수의 화소들 사이에서, 신호선들(152)의 각각은 특정 열에 배열된 n 개의 화소들에 전기적으로 접속된다. 영역(103)에서 (n개의 행들과 m개의 열들의) 매트릭스 형태로 배열된 복수의 화소들 사이에서, 신호선들(153)의 각각은 특정 열에 배열된 n개의 화소들에 전기적으로 접속된다. 전송 신호선(16)은 화소부(10)에서 (3n개의 행들과 m개의 열들의) 매트릭스 형태로 배열된 모든 복수의 화소들에 전기적으로 접속된다.

[0018] 주사선 구동 회로(11)에, 주사선 구동 회로에 대한 시작 신호들(GSP1 내지 GSP3), 주사선 구동 회로에 대한 클럭 신호(GCK), 및 고전원 전위들(VDD1 및 VDD2)과 저전원 전위(VSS)와 같은 구동 전원들이 외부로부터 입력된다. 신호선 구동 회로(12)에, 신호선 구동 회로에 대한 시작 신호(SSP), 신호선 구동 회로에 대한 클럭 신호(SCK), 및 화상 신호들(DATA1 내지 DATA3)과 같은 신호들 및 고전원 전위와 저전원 전위와 같은 구동 전원들이 외부로부터 입력된다.

[0019] 도 1b 내지 도 1d는 화소의 회로 구성의 예를 각각 도시한다. 구체적으로 말하면, 도 1b는 영역(101)에 위치한 화소(171)의 회로 구성의 예를 도시한다. 도 1c는 영역(102)에 위치한 화소(172)의 회로 구성의 예를 도시한다. 도 1d는 영역(103)에 위치한 화소(173)의 회로 구성의 예를 도시한다. 도 1b의 화소(171)는 트랜지스터(1711), 용량 소자(1712), 트랜지스터(1713), 및 액정 소자(1714)를 포함한다. 트랜지스터(1711)의 게이트는 주사선(14)에 전기적으로 접속된다. 트랜지스터(1711)의 소스와 드레인 중 하나는 신호선(151)에 전기적으로 접속된다. 용량 소자(1712)의 전극들 중 하나는 트랜지스터(1711)의 소스와 드레인 중 다른 하나에 전기적으로 접속된다. 용량 소자(1712)의 전극들 중 다른 하나는 용량 소자 전위를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1713)의 게이트는 전송 신호선(16)에 전기적으로 접속된다. 트랜지스터(1713)의 소스와 드레인 중 하나는 트랜지스터(1711)의 소스와 드레인 중 다른 하나 및 용량 소자(1712)의 전극들 중 하나에 전기적으로 접속된다. 액정 소자(1714)의 전극들 중 하나(화소 전극)는 트랜지스터(1713)의 소스와 드레인 중 다른 하나에 전기적으로 접속된다. 액정 소자(1714)의 전극들 중 다른 하나(대향 전극)는 대향 전위를 공급하는 배선에 전기적으로 접속된다.

[0020] 도 1c의 화소(172)와 도 1d의 화소(173)는 도 1b의 화소(171)와 동일한 회로 구성을 갖는다. 도 1c의 화소(172)는 트랜지스터(1721)의 소스와 드레인 중 하나가 신호선(151) 대신에 신호선(152)에 전기적으로 접속된다는 점에서 도 1b의 화소(171)와 상이함에 유념한다. 도 1d의 화소(173)는 트랜지스터(1731)의 소스와 드레인 중 하나가 신호선(151) 대신에 신호선(153)에 전기적으로 접속된다는 점에서 도 1b의 화소(171)와 상이하다.

[0021] 도 1b 내지 도 1d에 도시된 액정 소자는 블루 상(blue phase)을 나타내는 액정 재료를 이용하여 형성되는 것이 바람직함에 유념한다. 여기에서, 액정 재료는 액정들을 포함하고 액정층에 이용되는 혼합물을 지칭한다. 블루 상을 나타내는 액정 재료를 이용함으로써, 액정 소자의 상승 시간 및 하강 시간은 200 마이크로초(microseconds) 이하가 될 수 있다.

[0022] (주사선 구동 회로(11)의 구성예)

- [0023] 도 2a는 도 1a의 액정 표시 장치에 포함된 주사선 구동 회로(11)의 구성예를 도시한다. 도 2a에 도시된 주사선 구동 회로(11)는 각각 3n개의 출력 단자들을 갖는 시프트 레지스터들(111 내지 113), 및 각각 세 개의 입력 단자들과 한 개의 출력 단자를 갖는 3n개의 버퍼들(114)을 포함한다. 버퍼(114)의 세 개의 입력 단자들은 시프트 레지스터들(111 내지 113)의 상이한 제 k 출력 단자들(k는 1 내지 3n의 자연수임)에 전기적으로 접속된다. 버퍼(114)의 출력 단자는 화소부(10)의 제 k 행에서 주사선(14)에 전기적으로 접속된다.
- [0024] 시프트 레지스터(111)는 3n개의 스테이지들의 펄스 출력 회로들(펄스 출력 회로들(111_1 내지 111_3n)) 및 선택기 회로들(1110_1 내지 1110_2)을 포함한다. 펄스 출력 회로들(111_1 내지 111_3n)은 트리거로서(달리 말하면, 클럭 신호(GCK)의 1/2 사이클 만큼 신호를 지연시키고 결과적인 신호를 출력하는 기능), 제 1 스테이지 펄스 출력 회로에 입력된 시작 신호(GSP1)를 이용함으로써 신호를 순차적으로 시프트하는 기능을 갖는다. 선택기 회로들(1110_1 및 1110_2)은 펄스 출력 회로의 출력 신호 및 저전원 전위(VSS)로부터 시프트 레지스터(111)의 출력 신호를 선택하는 기능을 각각 갖는다. 선택기 회로(1110_1)는 제 {n+1} 스테이지 펄스 출력 회로(111_n+1), 제 {n+2} 스테이지 펄스 출력 회로(111_n+2), 및 시프트 레지스터(111)의 제 {n+1} 출력 단자(제 {n+1} 버퍼(114)) 사이에 제공된다. 선택기 회로(1110_2)는 제 {2n+1} 스테이지 펄스 출력 회로(111_2n+1), 제 {2n+2} 스테이지 펄스 출력 회로(111_2n+2), 및 시프트 레지스터(111)의 제 {2n+1} 출력 단자(제 {2n+1} 버퍼(114)) 사이에 제공된다. 펄스 출력 회로들(111_1 내지 111_n, 111_n+2 내지 111_2n, 및 111_2n+2 내지 111_3n)의 출력 단자들은 시프트 레지스터(111)의 대응하는 출력 단자들(대응하는 버퍼들(114))에 직접 접속되도록 제공된다. 시프트 레지스터들(112 및 113)은 시프트 레지스터(111)의 그것과 유사한 구성을 가질 수 있고; 따라서, 시프트 레지스터들(112 및 113)의 상세한 구성들은 도 2a에 도시되지 않음에 유념한다.
- [0025] 도 2b는 도 2a에 도시된 선택기 회로(1110_1)의 구성예를 도시한다. 도 2b의 선택기 회로(1110_1)는 트랜지스터(1111), 인버터(1112), 및 트랜지스터(1113)를 포함한다. 트랜지스터(1111)의 게이트는 전송 신호(T)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1111)의 소스와 드레인 중 하나는 저전원 전위(VSS)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1111)의 소스와 드레인 중 다른 하나는 제 {n+1} 버퍼(114)에 전기적으로 접속된다. 인버터(1112)의 입력 단자는 전송 신호(T)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1113)의 게이트는 인버터(1112)의 출력 단자에 전기적으로 접속된다. 트랜지스터(1113)의 소스와 드레인 중 하나는 펄스 출력 회로(111_n+1)에 전기적으로 접속된다. 트랜지스터(1113)의 소스와 드레인 중 다른 하나는 트랜지스터(1111)의 소스와 드레인 중 다른 하나 및 제 {n+1} 버퍼(114)에 전기적으로 접속된다. 전송 신호(T)는 도 1a에 도시된 전송 신호선(16)에 공급되는 신호임에 유념한다. 선택기 회로(1110_2)는 선택기 회로(1110_1)의 그것과 유사한 구성을 가질 수 있다.
- [0026] 도 2c는 도 2a에 도시된 버퍼(114)의 구성예를 도시한다. 단적으로 말하면, 도 2c의 버퍼(114)는 3개의 입력 OR 게이트이다. 도 2c의 버퍼(114)에 이용되는 두 개의 고전원 전위들(VDD1 및 VDD2)에 대해, 고전원 전위(VDD2)는 고전원 전위(VDD1) 보다 높다는 점에 유념한다.
- [0027] 도 2c의 버퍼(114)는 트랜지스터(1141), 트랜지스터(1142), 트랜지스터(1143), 트랜지스터(1144), 트랜지스터(1145), 및 트랜지스터(1146)를 포함한다. 트랜지스터(1141)의 게이트 및 소스와 드레인 중 하나는 고전원 전위(VDD1)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1142)의 게이트는 버퍼(114)의 제 1 입력 단자에 전기적으로 접속된다. 트랜지스터(1142)의 소스와 드레인 중 하나는 트랜지스터(1141)의 소스와 드레인 중 다른 하나에 전기적으로 접속된다. 트랜지스터(1142)의 소스와 드레인 중 다른 하나는 저전원 전위(VSS)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1143)의 게이트는 버퍼(114)의 제 2 입력 단자에 전기적으로 접속된다. 트랜지스터(1143)의 소스와 드레인 중 하나는 트랜지스터(1141)의 소스와 드레인 중 다른 하나 및 트랜지스터(1142)의 소스와 드레인 중 하나에 전기적으로 접속된다. 트랜지스터(1143)의 소스와 드레인 중 다른 하나는 저전원 전위(VSS)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1144)의 게이트는 버퍼(114)의 제 3 입력 단자에 전기적으로 접속된다. 트랜지스터(1144)의 소스와 드레인 중 하나는 트랜지스터(1141)의 소스와 드레인 중 다른 하나, 트랜지스터(1142)의 소스와 드레인 중 하나, 및 트랜지스터(1143)의 소스와 드레인 중 하나에 전기적으로 접속된다. 트랜지스터(1144)의 소스와 드레인 중 다른 하나는 저전원 전위(VSS)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1145)의 게이트 및 소스와 드레인 중 하나는 고전원 전위(VDD2)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1145)의 소스와 드레인 중 다른 하나는 주사선(14)에 전기적으로 접속된다. 트랜지스터(1146)의 게이트는 트랜지스터(1141)의 소스와 드레인 중 다른 하나, 트랜지스터(1142)의 소스와 드레인 중 하나, 트랜지스터(1143)의 소스와 드레인 중 하나, 및 트랜지스터(1144)의 소스와 드레인 중 하나에 전기적으로 접속된다. 트랜지스터(1146)의 소스와 드레인 중 다른 하나는 트랜지스터(1145)의 소스와 드레인 중 다른 하나 및 주사선(14)에 전기적으로 접속된다. 트랜지스터(1146)의 소스와 드레인 중 다른 하나는

저전원 전위(VSS)를 공급하는 배선에 전기적으로 접속된다.

[0028] (주사선 구동 회로(11)의 동작예)

[0029] 주사선 구동 회로(11)의 동작예가 도 3을 참조하여 기술될 것이다. 도 3은 주사선 구동 회로에 대한 클럭 신호(GCK), 전송 신호(T), 시프트 레지스터(111)의 3n개의 출력 단자들로부터 출력되는 신호들(SR11out), 시프트 레지스터(112)의 3n개의 출력 단자들로부터 출력되는 신호들(SR12out), 시프트 레지스터(113)의 3n개의 출력 단자들로부터 출력되는 신호들(SR13out), 및 주사선 구동 회로의 3n개의 출력 단자들로부터 출력되는 신호들(GD1out)을 도시한다.

[0030] 샘플링 기간(T1)에서, 전송 신호(T)는 낮은 레벨 전위를 가져, SR11out, SR12out, 및 SR13out 중 어떤 것이라도 높은 레벨 전위를 가질 때 GD1out의 전위는 높은 레벨로 설정된다. 여기에서, 시프트 레지스터(111)에 있어서, 높은 레벨 전위는 제 1 스테이지 펄스 출력 회로(111_1)로부터 제 n 스테이지 펄스 출력 회로(111_n)까지 1/2 클럭 사이클(수평 주사 기간)마다 순차적으로 시프트된다. 시프트 레지스터(112)에 있어서, 높은 레벨 전위는 제 {n+1} 스테이지 펄스 출력 회로로부터 제 2n 스테이지 펄스 출력 회로까지 1/2 클럭 사이클(수평 주사 기간)마다 순차적으로 시프트된다. 시프트 레지스터(113)에 있어서, 높은 레벨 전위는 제 {2n+1} 스테이지 펄스 출력 회로로부터 제 3n 스테이지 펄스 출력 회로까지 1/2 클럭 사이클(수평 주사 기간)마다 순차적으로 시프트된다. 따라서, 주사선 구동 회로(11)는 수평 주사 기간들에 의존하여 선택 신호들을 세 개의 상이한 주사선들(14)에 공급한다.

[0031] 전송 기간(T2)에서, 전송 신호(T)는 높은 레벨 전위(선택 신호임)를 가져, GD1out의 모든 전위들은 낮은 레벨로 설정된다. 시프트 레지스터들(111 내지 113)에 있어서, 다음의 동작이 수행될 필요가 있음에 유념한다: 선택 신호의 시프트가 전송 기간(T2)에서 일시적으로 중지되고 전송 기간(T2)에 후속하는 샘플링 기간(T3)에서 재시작된다. 시프트 레지스터들(111 내지 113)의 이러한 동작을 실현하기 위해, 예를 들면, 펄스 출력 회로가 이전 스테이지 펄스 출력 회로로부터 출력되는 높은 레벨 전위의 입력에 따라 높은 레벨 전위의 출력 동작을 시작하고, 후속하는 스테이지 펄스 출력 회로로부터 출력되는 높은 레벨 전위의 입력에 따라 중지하도록, 시프트 레지스터들은 설계된다.

[0032] 샘플링 기간(T3)에서, 전송 신호(T)는 샘플링 기간(T1)에서와 같이 낮은 레벨 전위를 가져, SR11out, SR12out, 및 SR13out 중 어떤 것이라도 높은 레벨 전위를 가질 때 GD1out의 전위는 높은 레벨로 설정된다. 여기에서, 시프트 레지스터들(111 내지 113)의 출력 신호들이 샘플링 기간(T1)의 그것들과 상이하지만, 출력 신호들의 조합은 샘플링 기간(T1)에서와 동일하다. 즉, 시프트 레지스터들(111 내지 113) 중 하나(샘플링 기간(T3)의 시프트 레지스터(113))에 있어서, 높은 레벨 전위는 제 1 스테이지 펄스 출력 회로(111_1)로부터 제 n 스테이지 펄스 출력 회로(111_n)까지 1/2 클럭 사이클(수평 주사 기간)마다 순차적으로 시프트된다. 시프트 레지스터들(111 내지 113) 중 다른 하나(샘플링 기간(T3)의 시프트 레지스터(111))에 있어서, 높은 레벨 전위는 제 {n+1} 스테이지 펄스 출력 회로로부터 제 2n 스테이지 펄스 출력 회로까지 1/2 클럭 사이클(수평 주사 기간)마다 순차적으로 시프트된다. 시프트 레지스터들(111 내지 113) 중 나머지 하나(샘플링 기간(T3)의 시프트 레지스터(112))에 있어서, 높은 레벨 전위는 제 {2n+1} 스테이지 펄스 출력 회로로부터 제 3n 스테이지 펄스 출력 회로까지 1/2 클럭 사이클(수평 주사 기간)마다 순차적으로 시프트된다. 따라서, 샘플링 기간(T1)에서와 같이, 주사선 구동 회로(11)는 수평 주사 기간들에 의존하여 선택 신호들을 세 개의 상이한 주사선들(14)에 공급한다.

[0033] (신호선 구동 회로(12)의 구성예)

[0034] 도 4a는 도 1a의 액정 표시 장치에 포함된 신호선 구동 회로(12)의 구성예를 도시한다. 도 4a의 신호선 구동 회로(12)는 m개의 출력 단자들을 갖는 시프트 레지스터(120), m개의 트랜지스터들(121), m개의 트랜지스터들(122), 및 m개의 트랜지스터들(123)을 포함한다. 트랜지스터(121)의 게이트는 시프트 레지스터(120)의 제 j 출력 단자(j는 1 내지 m의 자연수임)에 전기적으로 접속된다. 트랜지스터(121)의 소스와 드레인 중 하나는 제 1 화상 신호(DATA1)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(121)의 소스와 드레인 중 다른 하나는 화소부(10)의 제 j 열에서 신호선(151)에 전기적으로 접속된다. 트랜지스터(122)의 게이트는 시프트 레지스터(120)의 제 j 출력 단자에 전기적으로 접속된다. 트랜지스터(122)의 소스와 드레인 중 하나는 제 2 화상 신호(DATA2)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(122)의 소스와 드레인 중 다른 하나는 화소부(10)의 제 j 열에서 신호선(152)에 전기적으로 접속된다. 트랜지스터(123)의 게이트는 시프트 레지스터(120)의 제 j 출력 단자에 전기적으로 접속된다. 트랜지스터(123)의 소스와 드레인 중 하나는 제 3 화상 신호(DATA3)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(123)의 소스와 드레인 중 다른 하나는 화소부(10)의 제 j 열에서 신호선(153)에 전기적으로 접속된다.

- [0035] 제 1 화상 신호(DATA1)는 트랜지스터(121)를 통해 신호선(151)에 공급된다. 즉, 제 1 화상 신호(DATA1)는 화소부(10)의 영역(101)에 대한 화상 신호이다. 유사하게, 제 2 화상 신호(DATA2)는 화소부(10)의 영역(102)에 대한 화상 신호이고, 제 3 화상 신호(DATA3)는 화소부(10)의 영역(103)에 대한 화상 신호이다. 여기에서, 제 1 화상 신호(DATA1)로서, 적색(R) 화상 신호, 녹색(G) 화상 신호, 및 청색(B) 화상 신호가 신호선(151)에 샘플링 기간(T1), 샘플링 기간(T3), 및 샘플링 기간(T5)에서 각각, 공급된다. 제 2 화상 신호(DATA2)로서, 녹색(G) 화상 신호, 청색(B) 화상 신호, 및 적색(R) 화상 신호가 신호선(152)에 샘플링 기간(T1), 샘플링 기간(T3), 및 샘플링 기간(T5)에서 각각, 공급된다. 제 3 화상 신호(DATA3)로서, 청색(B) 화상 신호, 적색(R) 화상 신호, 및 녹색(G) 화상 신호가 신호선(153)에 샘플링 기간(T1), 샘플링 기간(T3), 및 샘플링 기간(T5)에서 각각, 공급된다.
- [0036] 도 4b는 액정 표시 장치의 동작예를 도시한다. 도 4b는 영역들(101, 102, 및 103)에 기록된 화상 신호들 및 영역들(101, 102, 및 103)에 공급된 광들에 있어서 시간의 경과에 따른 변화를 도시한다. 도 4b에 도시된 바와 같이, 액정 표시 장치에 있어서, 화상 신호들의 기록 및 특정 컬러의 광의 공급은 각 영역(영역들(101, 102, 및 103)의 각각)에서 동시에 수행될 수 있다. 액정 표시 장치에 있어서, 하나의 화상은 전송 기간(T2) 내지 샘플링 기간(T7)의 동작들에 의해 화소부(10)에서 생성된다. 즉, 액정 표시 장치에 있어서, 전송 기간(T2)에서부터 샘플링 기간(T7)까지의 기간이 하나의 프레임 기간에 대응한다.
- [0037] (이 명세서에서 개시되는 액정 표시 장치)
- [0038] 이 명세서에서 개시되는 액정 표시 장치에 있어서, 복수의 주사선들이 동시에 선택될 수 있다. 즉, 상기 액정 표시 장치에 있어서, 매트릭스 형태로 배열된 화소들 사이에서, 화상 신호들이 복수의 행들에 위치한 화소들에 동시에 공급될 수 있다. 따라서, 각 화소로 화상 신호의 입력의 주파수가 액정 표시 장치에 포함된 트랜지스터 등의 응답 속도의 변화 없이 증가될 수 있다. 구체적으로 말하면, 상기 액정 표시 장치에 있어서, 각 화소로 화상 신호의 입력의 주파수는 주사선 구동 회로의 클럭 주파수 등의 변화 없이 3배로 될 수 있다. 달리 말하면, 상기 액정 표시 장치는 화상들이 필드 순차 방법에 의해 표시되는 액정 표시 장치 또는 고속 구동(high frame rate driving)에 의해 구동되는 액정 표시 장치에 적용되는 것이 바람직하다.
- [0039] 이 명세서에서 개시되는 액정 표시 장치는 다음의 이유들 때문에 화상들이 필드 순차 방법에 의해 표시되는 액정 표시 장치에 적용되는 것이 바람직하다. 상술된 바와 같이, 화상들이 필드 순차 방법에 의해 표시되는 액정 표시 장치에 있어서, 표시 기간은 특정 컬러들의 광들에 의해 분할된다. 그 이유 때문에, 이용자에 의해 관찰되는 표시가 때로는 이용자의 깜박임과 같은, 표시의 일시적인 방해에 기인한 표시 정보의 특정 피스(piece)의 부족 때문에 원래의 표시 정보에 기초한 표시로부터 변화(열화)된다(이러한 현상은 또한 컬러 브레이크(color breaks)로 지칭됨). 프레임 주파수의 증가는 컬러 브레이크의 감소에 효과적이다. 또한, 필드 순차 방법에 의해 표시를 수행하기 위해, 각 화소로의 화상 신호의 입력의 주파수가 프레임 주파수보다 높아질 필요가 있다. 그 이유 때문에, 종래의 액정 표시 장치에 있어서 필드 순차 방법 및 높은 프레임 주파수 구동으로 화상들이 표시되는 경우에, 액정 표시 장치의 소자들의 성능(고속 응답)에 대한 요건들은 매우 엄격하다. 반면에, 이 명세서에서 개시되는 액정 표시 장치에 있어서, 각 화소로의 화상 신호의 입력의 주파수는 소자들의 특성에 관계 없이 증가될 수 있다. 따라서, 화상들이 필드 순차 방법에 의해 표시되는 액정 표시 장치의 컬러 브레이크는 용이하게 감소될 수 있다.
- [0040] 또한, 표시가 필드 순차 방법에 의해 수행되는 경우에, 도 4b에 도시된 바와 같이 영역들에 의존하여 상이한 컬러들의 광들을 공급하는 것이 다음의 이유들 때문에 바람직하다. 하나의 컬러의 광이 전체 스크린에 공급되는 경우에, 화소부는 특정 순간에 특정 컬러에 관한 정보를 가질 뿐이다. 따라서, 이용자의 깜박임 등에 기인한 특정 기간에서 표시 정보의 부족은 특정 컬러에 관한 정보의 부족에 대응한다. 반면에, 상이한 컬러들의 광들이 영역들에 의존하여 공급되는 경우에, 화소부는 특정 순간에 상기 컬러들에 관한 정보를 가진다. 따라서, 이용자의 깜박임 등에 기인한 특정 기간에서 표시 정보의 부족은 특정 컬러에 관한 정보의 부족에 대응하지 않는다. 달리 말하면, 컬러 브레이크는 영역들에 의존하여 상이한 컬러들의 광들을 공급함으로써 줄어들 수 있다.
- [0041] (변형예들)
- [0042] 상술된 구성을 갖는 액정 표시 장치가 본 발명의 일 실시예이고; 본 발명은 또한 상기 액정 표시 장치와 상이한 액정 표시 장치를 포함한다.
- [0043] 예를 들어, 상술된 액정 표시 장치는 화소부(10)가 세 개의 영역들(영역들 (101, 102, 및 103))로 분할된 구성을 갖는다(도 1a 참조); 그러나, 본 발명의 액정 표시 장치는 이 구성을 갖는 것으로 한정되지 않는다. 즉, 본 발명의 액정 표시 장치에 있어서, 화소부(10)는 특정 개수의 영역들로 분할될 수 있다. 자명하지만, 영역들의

개수가 변경되는 경우에, 영역들 만큼 신호선들, 시프트 레지스터들 등을 제공하는 것이 필요함에 유념한다.

[0044] 액정 표시 장치에 있어서, 세 가지 종류의 광원들이, 이들 각각이 적색(R) 광, 녹색(G) 광, 및 청색(B) 광 중 하나를 방출하는, 복수의 광원들로서 이용된다; 그러나, 본 발명의 액정 표시 장치는 이 구성을 갖는 것으로 한정되지 않는다. 즉, 본 발명의 액정 표시 장치에 있어서, 특정 컬러들의 광들을 방출하는 광원들이 조합되어 이용될 수 있다. 예를 들면, 적색(R), 녹색(G), 청색(B), 및 백색(W)의 광들을 방출하는 네 가지 종류의 광원들의 조합; 또는 시안, 마젠타, 및 노란색의 광들을 방출하는 세 가지 종류의 광원들의 조합을 이용하는 것이 가능하다. 또한, 연한 적색(R), 연한 녹색(G), 연한 청색(B), 진한 적색(R), 진한 녹색(G), 및 진한 청색(B)의 광들을 방출하는 여섯 가지 종류의 광원들의 조합; 또는 적색(R), 녹색(G), 청색(B), 시안, 마젠타, 및 노란색의 광들을 방출하는 여섯 가지 종류의 광원들의 조합을 이용하는 것도 가능하다.

[0045] 액정 표시 장치는 액정 소자에 인가되는 전압을 보유하기 위한 용량 소자가 제공되지 않는 구성을 갖는다(도 1b 내지 도 1d 참조); 대안적으로, 상기 용량 소자가 액정 표시 장치에 제공될 수 있다.

[0046] 또한, 액정 표시 장치는 전송 신호(T)가 선택기 회로에 입력되는 구성을 갖는다(도 2a 및 도 2b 참조); 대안적으로, 선택기 회로에 입력되는 신호는 전송 신호(T)와 상이한 신호가 될 수 있다. 구체적으로 말하면, 선택기 회로에 입력되는 신호는 전송 신호(T)의 전위가 높은 레벨로 설정되는 기간을 포함하는 기간에서 높은 레벨 전위를 갖는 어떠한 신호라도 될 수 있다.

[0047] 또한, 액정 표시 장치에 있어서, 3개의 입력 OR 게이트가 버퍼로서 이용된다(도 2c 참조); 그러나, 버퍼는 이 구성을 갖는 것으로 한정되지 않는다. 영역(101)에 위치한 주사선(14)에 전기적으로 접속되는 버퍼(114)로서, 예를 들어, 도 5a에 도시된 회로가 이용될 수 있다. 도 5a에 도시된 버퍼(114)는 트랜지스터(1147), 트랜지스터(1148), 트랜지스터(1149), 및 트랜지스터(1150)를 포함한다. 트랜지스터(1147)의 게이트는 신호(A)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1147)의 소스와 드레인 중 하나는 시프트 레지스터(111)에 전기적으로 접속된다. 트랜지스터(1147)의 소스와 드레인 중 다른 하나는 주사선(14)에 전기적으로 접속된다. 트랜지스터(1148)의 게이트는 신호(B)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1148)의 소스와 드레인 중 하나는 시프트 레지스터(112)에 전기적으로 접속된다. 트랜지스터(1148)의 소스와 드레인 중 다른 하나는 주사선(14)에 전기적으로 접속된다. 트랜지스터(1149)의 게이트는 신호(C)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1149)의 소스와 드레인 중 하나는 시프트 레지스터(113)에 전기적으로 접속된다. 트랜지스터(1149)의 소스와 드레인 중 다른 하나는 주사선(14)에 전기적으로 접속된다. 트랜지스터(1150)의 게이트는 전송 신호(T)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1150)의 소스와 드레인 중 하나는 저전원 전위(VSS)를 공급하는 배선에 전기적으로 접속된다. 트랜지스터(1150)의 소스와 드레인 중 다른 하나는 주사선(14)에 전기적으로 접속된다. 신호(A), 신호(B), 및 신호(C)는 전위들이 도 5b에 도시된 바와 같이 변화되는 신호들임에 유념한다. 트랜지스터들의 게이트들과 신호(A), 신호(B), 및 신호(C)를 공급하는 배선들 사이에 전기적 접속들의 조합은 도 5a의 회로에서 적절하게 변경되어, 그에 의해 도 5a의 회로는 영역(102)에 위치한 주사선(14)에 전기적으로 접속된 버퍼(114), 또는 영역(103)에 위치한 주사선(14)에 전기적으로 접속된 버퍼(114)로서 이용될 수 있다.

[0048] (트랜지스터의 예)

[0049] 액정 표시 장치에 포함되는 트랜지스터의 구성예가 도 6을 참조하여 하기에서 기술될 것이다. 액정 표시 장치에 있어서, 화소부(10)에 제공되는 트랜지스터 및 주사선 구동 회로(11)에 제공되는 트랜지스터는 동일한 구성 또는 상이한 구성들을 가질 수 있음에 유념한다.

[0050] 도 6에 도시된 트랜지스터(211)는 절연 표면을 갖는 기판(220) 위에 제공된 게이트층(221), 게이트층(221) 위에 제공된 게이트 절연층(222), 게이트 절연층(222) 위에 제공된 반도체층(223), 및 반도체층(223) 위에 제공된 소스층(224a)과 드레인층(224b)을 포함한다. 또한, 도 6은 트랜지스터(211)를 피복하고 반도체층(223)과 접하는 절연층(225), 및 절연층(225) 위에 제공된 보호 절연층(226)을 도시한다.

[0051] 기판(220)의 예들은 반도체 기판(예를 들어, 단결정 기판 및 실리콘 기판), SOI 기판, 유리 기판, 석영 기판, 절연층이 형성된 표면을 갖는 도전성 기판, 및 플라스틱 기판, 본딩막, 섬유 재료를 함유한 종이, 및 기저막과 같은 가요성 기판이다. 유리 기판의 예들은 바륨 보로실리케이트 유리 기판, 알루미늄보로실리케이트 유리 기판, 및 소다 석회 유리 기판이다. 가요성 기판에 대해, 예를 들어, 폴리에틸렌 테레프탈레이트(PET), 폴리에틸렌 나프탈레이트(PEN), 및 폴리에테르 설펜(PES)으로 전형화된 플라스틱들, 또는 아크릴과 같은 가요성 합성 수지가 이용될 수 있다.

- [0052] 게이트층(221)에 대해, 알루미늄(Al), 구리(Cu), 티탄(Ti), 탄탈(Ta), 텅스텐(W), 몰리브덴(Mo), 크롬(Cr), 네오디뮴(Nd), 및 스칸듐(Sc)으로부터 선택된 원소; 이들 원소들 중 임의의 것을 함유한 합금; 또는 이들 원소들 중 임의의 것을 함유한 질화물이 이용될 수 있다. 대안적으로, 게이트층(221)은 이들 재료들 중 임의의 것의 적층 구조를 가질 수 있다.
- [0053] 게이트 절연층(222)에 대해, 산화 실리콘, 질화 실리콘, 산화질화 실리콘, 질화산화 실리콘, 산화 알루미늄, 또는 산화 탄탈과 같은 절연체가 이용될 수 있다. 이들 재료들의 임의의 것의 적층 구조 또한 이용될 수 있다. 산화질화 실리콘은 질소보다 더 많은 산소를 포함하고 특정 농도들로 55 내지 65 원자% 범위의 산소, 1 내지 20 원자% 범위의 질소, 25 내지 35 원자% 범위의 실리콘, 및 0.1 내지 10 원자% 범위의 수소를 각각, 포함하고, 원자들의 전체 퍼센트는 100 원자%인 재료를 지칭함을 유념한다. 또한, 질화산화 실리콘은 산소보다 더 많은 질소를 포함하고 특정 농도들로 15 내지 30 원자% 범위의 산소, 20 내지 35 원자% 범위의 질소, 25 내지 35 원자% 범위의 실리콘, 및 15 내지 25 원자% 범위의 수소를 각각, 포함하고, 원자들의 전체 퍼센트는 100 원자%인 재료를 지칭한다.
- [0054] 반도체층(223)은 예를 들어, 다음의 반도체 재료들 중 임의의 것을 이용하여 형성될 수 있다: 주 성분으로서, 실리콘(Si) 또는 게르마늄(Ge)과 같이, 주기율표의 14족에 속하는 원소를 함유하는 재료; 실리콘 게르마늄(SiGe) 또는 갈륨 비소(GaAs)와 같은 화합물; 산화 아연(ZnO) 또는 인듐(In) 및 갈륨(Ga)을 함유하는 산화 아연과 같은 산화물; 또는 반도체 특성을 나타내는 유기 화합물. 대안적으로, 반도체층(223)은 이들 반도체 재료들 중 임의의 것을 이용하여 형성된 층들의 적층 구조를 가질 수 있다.
- [0055] 또한, 산화물(산화물 반도체)이 반도체층(223)에 이용되는 경우에, 다음의 산화물 반도체들 중 임의의 것이 이용될 수 있다: 네 개의 금속 원소들의 산화물인 In-Sn-Ga-Zn-O-계 산화물 반도체; 세 개의 금속 원소들의 산화물들인 In-Ga-Zn-O-계 산화물 반도체, In-Sn-Zn-O-계 산화물 반도체, In-Al-Zn-O-계 산화물 반도체, Sn-Ga-Zn-O-계 산화물 반도체, Al-Ga-Zn-O-계 산화물 반도체, 및 Sn-Al-Zn-O-계 산화물 반도체; 두 개의 금속 원소들의 산화물들인 In-Ga-O-계 산화물, In-Zn-O-계 산화물 반도체, Sn-Zn-O-계 산화물 반도체, Al-Zn-O-계 산화물 반도체, Zn-Mg-O-계 산화물 반도체, Sn-Mg-O-계 산화물 반도체, 및 In-Mg-O-계 산화물 반도체; 및 한 개의 금속 원소의 산화물들인 In-O-계 산화물 반도체, Sn-O-계 산화물 반도체, 및 Zn-O-계 산화물 반도체. 또한, SiO₂가 상기 산화물 반도체에 함유될 수 있다. 여기서, 예를 들면, In-Ga-Zn-O-계 산화물 반도체는 적어도 In, Ga, 및 Zn을 함유하는 산화물이고, 원소들의 조성비에 관한 특별한 제한은 없다. In-Ga-Zn-O-계 산화물 반도체는 In, Ga, 및 Zn 이외의 원소를 함유할 수 있다.
- [0056] 반도체층(223)으로서, 화학식 InMO₃(ZnO)_m(m > 0)으로 표현되는 박막이 이용될 수 있다. 여기서, M은 Ga, Al, Mn, 및 Co로부터 선택된 하나 이상의 금속 원소들을 표현한다. 예를 들면, M은 Ga, Ga 및 Al, Ga 및 Mn, 또는 Ga 및 Co가 될 수 있다.
- [0057] In-Zn-O-계 재료가 산화물 반도체로서 이용되는 경우에, 이용될 타겟은 원자수비가 In:Zn = 50:1 내지 1:2(몰수비가 In₂O₃: ZnO = 25:1 내지 1:4), 바람직하게는 원자수비가 In:Zn = 20:1 내지 1:1(몰수비가 In₂O₃: ZnO = 10:1 내지 1:2), 더욱 바람직하게는 원자수비가 In:Zn = 15:1 내지 1.5:1(몰수비가 In₂O₃: ZnO = 15:2 내지 3:4)의 조성비를 가진다. 예를 들면, In-Zn-O-계 산화물 반도체를 형성하는데 이용되는 타겟이 In:Zn:O = X:Y:Z의 원자수비를 가질 때, Z > {1.5X + Y}의 관계가 만족된다.
- [0058] 소스층(224a) 및 드레인층(224b)에 대해, 알루미늄(Al), 구리(Cu), 티탄(Ti), 탄탈(Ta), 텅스텐(W), 몰리브덴(Mo), 크롬(Cr), 네오디뮴(Nd), 및 스칸듐(Sc)으로부터 선택된 원소; 이들 원소들 중 임의의 것을 함유하는 합금; 또는 이들 원소들 중 임의의 것을 함유하는 질화물이 이용될 수 있다. 대안적으로, 소스층(224a) 및 드레인층(224b)은 이들 재료들 중 임의의 것의 적층 구조를 가질 수 있다.
- [0059] 소스층(224a) 및 드레인층(224b)이 될 도전성 막(소스 및 드레인 층들과 동일한 층을 이용하여 형성되는 배선층을 포함)은 도전성 금속 산화물을 이용하여 형성될 수 있다. 도전성 금속 산화물로서, 산화 인듐(In₂O₃), 산화 주석(SnO₂), 산화 아연(ZnO), 산화 인듐과 산화 주석의 합금(In₂O₃-SnO₂, ITO로 지칭됨), 산화 인듐과 산화 아연의 합금(In₂O₃-ZnO), 또는 실리콘이나 산화 실리콘을 함유하는 이들 금속 산화물 재료들 중 임의의 것이 이용될 수 있다.
- [0060] 절연층(225)에 대해, 산화 실리콘, 산화질화 실리콘, 산화 알루미늄, 또는 산화질화 알루미늄과 같은 절연체가

이용될 수 있다. 이들 재료들 중 임의의 것의 적층 구조 또한 이용될 수 있다.

- [0061] 보호 절연층(226)에 대해, 질화 실리콘, 질화 알루미늄, 질화산화 실리콘, 또는 질화산화 알루미늄과 같은 절연체가 이용될 수 있다. 이들 재료들 중 임의의 것의 적층 구조 또한 이용될 수 있다.
- [0062] 평탄화 절연막은 트랜지스터로부터 기인하는 표면 거칠기를 저감시키기 위해 보호 절연층(226) 위에 형성될 수 있다. 평탄화 절연막은 폴리이미드, 아크릴, 또는 벤조시클로부텐과 같은 유기 재료를 이용하여 형성될 수 있다. 이러한 유기 재료들 이외에, 저유전율 재료(낮은-k 재료) 등을 이용하는 것도 가능하다. 평탄화 절연막은 이들 재료들로부터 형성된 복수의 절연막들을 적층함으로써 형성될 수 있음에 유념한다.
- [0063] 이 명세서에서 개시되는 액정 표시 장치는 상술된 구성을 갖는 트랜지스터를 이용하여 형성될 수 있다. 예를 들면, 비정질 실리콘으로 형성된 반도체층을 포함하는 트랜지스터가 화소부(10)에 이용될 수 있고, 다결정 실리콘 또는 단결정 실리콘으로 형성된 반도체층을 포함하는 트랜지스터가 주사선 구동 회로(11)에 이용될 수 있다. 대안적으로, 산화물 반도체로 형성된 반도체층을 포함하는 트랜지스터가 화소부(10)와 주사선 구동 회로(11)에 이용될 수 있다. 동일한 구조를 갖는 트랜지스터들이 화소부(10)와 주사선 구동 회로(11)에 이용되는 경우에, 제조 단계들의 수의 감소에 기인한 비용 절감 및 수율 증가가 실현될 수 있다.
- [0064] (트랜지스터의 변형예들)
- [0065] 도 6은 채널-에치(channel-etch) 구조라고 불리는 바텀-게이트 구조를 갖는 트랜지스터(211)를 도시한다; 그러나, 액정 표시 장치에 제공되는 트랜지스터는 이 구조를 갖는 것으로 한정되지 않는다. 예를 들어, 도 7a 내지 도 7c에 도시된 트랜지스터들이 이용될 수 있다.
- [0066] 도 7a에 도시된 트랜지스터(510)는 채널-보호형(채널-스탑형)이라고 불리는 일종의 바텀-게이트 구조를 갖는다.
- [0067] 트랜지스터(510)는, 절연 표면을 갖는 기판(220) 위에, 게이트층(221), 게이트 절연층(222), 반도체층(223), 반도체층(223)의 채널 형성 영역을 피복하는 채널 보호층으로서 기능하는 절연층(511), 소스층(224a), 및 드레인층(224b)을 포함한다. 또한, 보호 절연층(226)이 소스층(224a), 드레인층(224b), 및 절연층(511)을 피복하도록 형성된다.
- [0068] 절연층(511)으로서, 산화 실리콘, 질화 실리콘, 산화질화 실리콘, 질화산화 실리콘, 산화 알루미늄, 또는 산화 탄탈과 같은 절연체가 이용될 수 있다. 대안적으로, 절연층(511)은 이들 재료들 중 임의의 것의 적층 구조를 가질 수 있다.
- [0069] 도 7b에 도시된 트랜지스터(520)는 바텀-게이트 트랜지스터이다. 트랜지스터(520)는, 절연 표면을 갖는 기판(220) 위에, 게이트층(221), 게이트 절연층(222), 소스층(224a), 드레인층(224b), 및 반도체층(223)을 포함한다. 또한, 소스층(224a) 및 드레인층(224b)을 피복하고 반도체층(223)과 접하는 절연층(225)이 제공된다. 보호 절연층(226)이 절연층(225) 위에 제공된다.
- [0070] 트랜지스터(520)에서, 게이트 절연층(222)은 기판(220) 및 게이트층(221) 상에서 접하여 제공되고, 소스층(224a) 및 드레인층(224b)은 게이트 절연층(222) 상에서 접하여 제공된다. 또한, 반도체층(223)은 게이트 절연층(222), 소스층(224a), 및 드레인층(224b) 위에 제공된다.
- [0071] 도 7c에 도시된 트랜지스터(530)는 탑-게이트 트랜지스터의 일종이다. 트랜지스터(530)는, 절연 표면을 갖는 기판(220) 위에, 절연층(531), 반도체층(223), 소스층(224a)과 드레인층(224b), 게이트 절연층(222), 및 게이트층(221)을 포함한다. 배선층(532a)과 배선층(532b)은 소스층(224a)과 드레인층(224b)에 접하여 제공되고, 각각, 소스층(224a)과 드레인층(224b)에 전기적으로 접속된다.
- [0072] 절연층(531)으로서, 산화 실리콘, 질화 실리콘, 산화질화 실리콘, 질화산화 실리콘, 산화 알루미늄, 또는 산화 탄탈과 같은 절연체가 이용될 수 있다. 대안적으로, 절연층(531)은 이들 재료들 중 임의의 것의 적층 구조를 가질 수 있다.
- [0073] 배선층들(532a 및 532b)은 알루미늄(Al), 구리(Cu), 티탄(Ti), 탄탈(Ta), 텅스텐(W), 몰리브덴(Mo), 크롬(Cr), 네오디뮴(Nd), 및 스칸듐(Sc)으로부터 선택된 원소; 이들 원소들 중 임의의 것을 함유한 합금; 또는 이들 원소들 중 임의의 것을 함유한 질화물을 이용하여 형성될 수 있다. 대안적으로, 배선층들(532a 및 532b)은 이들 재료들 중 임의의 것의 적층 구조를 가질 수 있다.
- [0074] (표시 장치를 포함하는 다양한 전자 기기들)

- [0075] 이 명세서에서 개시되는 표시 장치들 중 임의의 것을 포함하는 전자 기기들의 예들이 도 8a 내지 도 8f를 참조하여 아래에 기술될 것이다.
- [0076] 도 8a는 본체(2201), 하우징(2202), 표시부(2203), 키보드(2204) 등을 포함하는 노트북 개인용 컴퓨터를 도시한다.
- [0077] 도 8b는 개인 휴대 단말기(PDA)를 도시한다. 본체(2211)에는 표시부(2213), 외부 인터페이스(2215), 조작 버튼들(2214) 등이 제공된다. 스타일러스(2212)가 PDA를 동작시키기 위한 부속품으로서 제공된다.
- [0078] 도 8c는 전자 페이퍼의 예로서 e-book(2220)을 도시한다. e-book(2220)은 하우징(2221) 및 하우징(2223)의 두 개의 하우징들을 포함한다. 하우징들(2221 및 2223)은 e-book(2220)이 개폐될 수 있는, 측부(2237)와 결합된다. 이러한 구성과 함께, e-book(2220)은 종이책과 같이 이용될 수 있다.
- [0079] 표시부(2225)는 하우징(2221)에 내장되고, 표시부(2227)는 하우징(2223)에 내장된다. 표시부(2225) 및 표시부(2227)는 하나의 화상 또는 상이한 화상들을 표시할 수 있다. 표시부들(2225 및 2227)이 상이한 화상들을 표시하는 경우에, 예를 들어, 오른쪽 표시부(도 8c의 표시부(2225))는 텍스트를 표시할 수 있고 왼쪽 표시부(도 8c의 표시부(2227))는 화상들을 표시할 수 있다.
- [0080] 또한, 도 8c에서, 하우징(2221)에는 조작부 등이 제공된다. 예를 들어, 하우징(2221)에는 전원 스위치(2231), 조작 키(2233), 및 스피커(2235)가 제공된다. 페이지들은 조작 키(2233)로 넘겨진다. 키보드, 포인팅 장치 등이 표시부가 제공된 하우징의 표면 상에 또한 제공될 수 있음에 유념한다. 외부 접속 단자(예를 들면, 이어폰 단자, USB 단자, 또는 AC 어댑터나 USB 케이블과 같은 다양한 케이블들에 접속될 수 있는 단자), 기록 매체 삽입부 등이 하우징의 후면 또는 측면에 제공될 수 있다. 또한, e-book(2220)은 전자 사전의 기능을 가질 수 있다.
- [0081] e-book(2220)은 무선으로 데이터를 송신하고 수신하도록 구성될 수 있다. 무선 통신을 통해, 원하는 서적 데이터 등이 e-book 서버로부터 구매되어 다운로드될 수 있다.
- [0082] 전자 페이퍼는 데이터를 표시하는 한 다양한 분야들에서 장치들에 적용될 수 있음에 유념한다. 예를 들면, 전자 페이퍼는 e-book들 이외에 포스터들, 기차들과 같은 차량들에서의 광고, 및 신용 카드들과 같은 다양한 카드들에서의 표시에 이용될 수 있다.
- [0083] 도 8d는 휴대 전화를 도시한다. 휴대 전화는 하우징(2240) 및 하우징(2241)의 두 개의 하우징들을 포함한다. 하우징(2241)에는 표시 패널(2242), 스피커(2243), 마이크로폰(2244), 포인팅 장치(2246), 카메라 렌즈(2247), 외부 접속 단자(2248) 등이 제공된다. 하우징(2240)에는 휴대 전화를 충전하기 위한 태양 전지(2249), 외부 메모리 슬롯(2250) 등이 제공된다. 안테나가 하우징(2241)에 내장된다.
- [0084] 표시 패널(2242)은 터치 패널 기능을 갖는다. 도 8d에서, 화상들로 표시되는 복수의 조작 키들(2245)이 파선들에 의해 도시된다. 휴대 전화는 태양전지(2249)로부터 출력되는 전압을 각 회로에 필요한 전압으로 상승시키기 위한 승압 회로를 포함함에 유념한다. 또한, 휴대 전화는 상기 성분들 이외에도 비접촉 IC 칩, 소형 기록 장치들을 포함할 수 있다.
- [0085] 표시 패널(2242)의 표시 방향은 사용 형태에 따라 적절하게 변경된다. 또한, 카메라 렌즈(2247)가 표시 패널(2242)과 동일한 표면에 제공되어, 휴대 전화는 비디오 폰으로서 이용될 수 있다. 스피커(2243) 및 마이크로폰(2244)은 음성 통화들 뿐만 아니라 비디오 폰 통화들, 녹음, 소리 재생 등에 이용될 수 있다. 도 8d에 도시된 바와 같이 전개된 하우징들(2240 및 2241)은 하나가 다른 하나를 겹치도록 슬라이딩될 수 있다. 따라서, 휴대 전화의 크기가 줄어들 수 있고, 이는 휴대 전화를 휴대하기 적합하게 만든다.
- [0086] 외부 접속 단자(2248)는 AC 어댑터 또는 USB 케이블과 같은 다양한 케이블들에 접속될 수 있고, 이는 휴대 전화의 충전 및 데이터 통신을 가능하게 한다. 또한, 대량의 데이터가 기록 매체를 외부 메모리 슬롯(2250)에 삽입함으로써 저장되어 이동될 수 있다. 또한, 휴대 전화는 상기 기능들 이외에도 적외선 통신 기능, 텔레비전 수신 기능 등을 가질 수 있다.
- [0087] 도 8e는 디지털 카메라를 도시한다. 디지털 카메라는 본체(2261), 표시부(A)(2267), 접안부(2263), 조작 스위치(2264), 표시부(B)(2265), 배터리(2266) 등을 포함한다.
- [0088] 도 8f는 텔레비전 세트를 도시한다. 텔레비전 세트(2270)에서, 표시부(2273)가 하우징(2271)에 내장된다. 표시부(2273)는 화상들을 표시할 수 있다. 여기에서, 하우징(2271)은 스탠드(2275)에 의해 지지된다.

- [0089] 텔레비전 세트(2270)는 하우징(2271)의 조작 스위치 또는 별도의 원격 제어기(2280)에 의해 작동될 수 있다. 원격 제어기(2280)의 조작 키들(2279)로, 채널들과 볼륨이 제어될 수 있고 표시부(2273)에 표시되는 화상이 제어될 수 있다. 또한, 원격 제어기(2280)는 원격 제어기(2280)로부터 출력되는 데이터를 표시하는 표시부(2277)를 가질 수 있다.
- [0090] 텔레비전 세트(2270)에는 수신기, 모뎀 등이 제공되는 것이 바람직함에 유념한다. 일반적인 텔레비전 방송이 수신기에 의해 수신될 수 있다. 또한, 텔레비전 세트가 모뎀을 통해 유선 또는 무선으로 통신 네트워크에 접속될 때, 일방향(송신기에서 수신기로) 또는 양방향(송신기와 수신기 사이 또는 수신기들 사이) 데이터 통신이 수행될 수 있다.
- [0091] 이 출원은 2010년 3월 31일 일본 특허청에 출원된 일본 특허 출원 일련번호 제 2010-083480 호에 기초하고, 그 전체 내용들은 참조로서 여기에 포함된다.

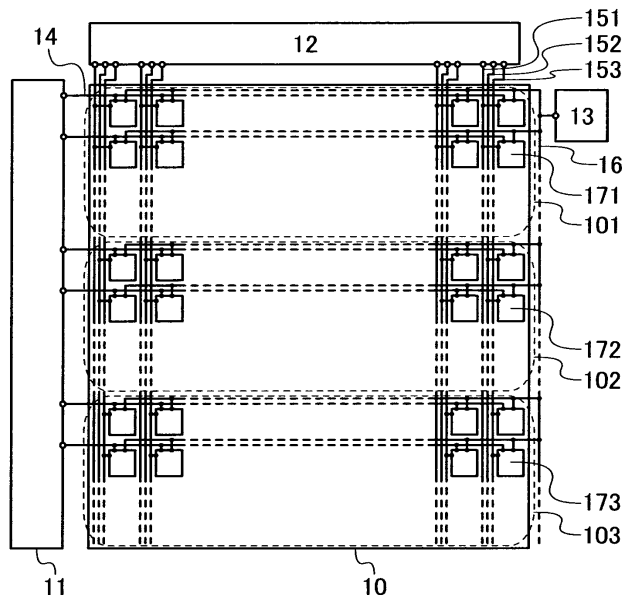
부호의 설명

- [0092] 10: 화소부, 11: 주사선 구동 회로, 12: 신호선 구동 회로, 13: 전송 신호선 구동 회로, 14: 주사선, 16: 전송 신호선, 101: 영역, 102: 영역, 103: 영역, 111: 시프트 레지스터, 111_1 내지 111_3n: 펄스 출력 회로, 112: 시프트 레지스터, 113: 시프트 레지스터, 114: 버퍼, 120: 시프트 레지스터, 121: 트랜지스터, 122: 트랜지스터, 123: 트랜지스터, 151: 신호선, 152: 신호선, 153: 신호선, 171: 화소, 172: 화소, 173: 화소, 211: 트랜지스터, 220: 기관, 221: 게이트층, 222: 게이트 절연층, 223: 반도체층, 224a: 소스층, 224b: 드레인층, 225: 절연층, 226: 보호 절연층, 510: 트랜지스터, 511: 절연층, 520: 트랜지스터, 530: 트랜지스터, 531: 절연층, 532a: 배선층, 532b: 배선층, 1110_1: 선택기 회로, 1110_2: 선택기 회로, 1111: 트랜지스터, 1112: 인버터, 1113: 트랜지스터, 1141: 트랜지스터, 1142: 트랜지스터, 1143: 트랜지스터, 1144: 트랜지스터, 1145: 트랜지스터, 1146: 트랜지스터, 1147: 트랜지스터, 1148: 트랜지스터, 1149: 트랜지스터, 1150: 트랜지스터, 1711: 트랜지스터, 1712: 용량 소자, 1713: 트랜지스터, 1714: 액정 소자, 1721: 트랜지스터, 1731: 트랜지스터, 2201: 본체, 2202: 하우징, 2203: 표시부, 2204: 키보드, 2211: 본체, 2212: 스타일러스, 2213: 표시부, 2214: 조작 버튼, 2215: 외부 인터페이스, 2220: e-book, 2221: 하우징, 2223: 하우징, 2225: 표시부, 2227: 표시부, 2231: 전원 스위치, 2233: 조작 키, 2235: 스피커, 2237: 측부, 2240: 하우징, 2241: 하우징, 2242: 표시 패널, 2243: 스피커, 2244: 마이크로폰, 2245: 조작 키, 2246: 포인팅 장치, 2247: 카메라 렌즈, 2248: 외부 접속 단자, 2249: 태양 전지, 2250: 외부 메모리 슬롯, 2261: 본체, 2263: 접안부, 2264: 조작 스위치, 2265: 표시부(B), 2266: 배터리, 2267: 표시부(A), 2270: 텔레비전 세트, 2271: 하우징, 2273: 표시부, 2275: 스탠드, 2277: 표시부, 2279: 조작 키, 2280: 원격 제어기

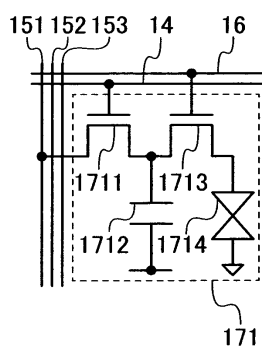
도면

도면1

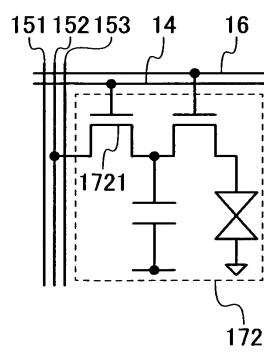
(a)



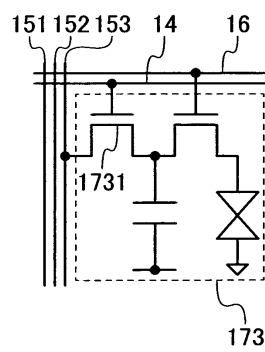
(b)



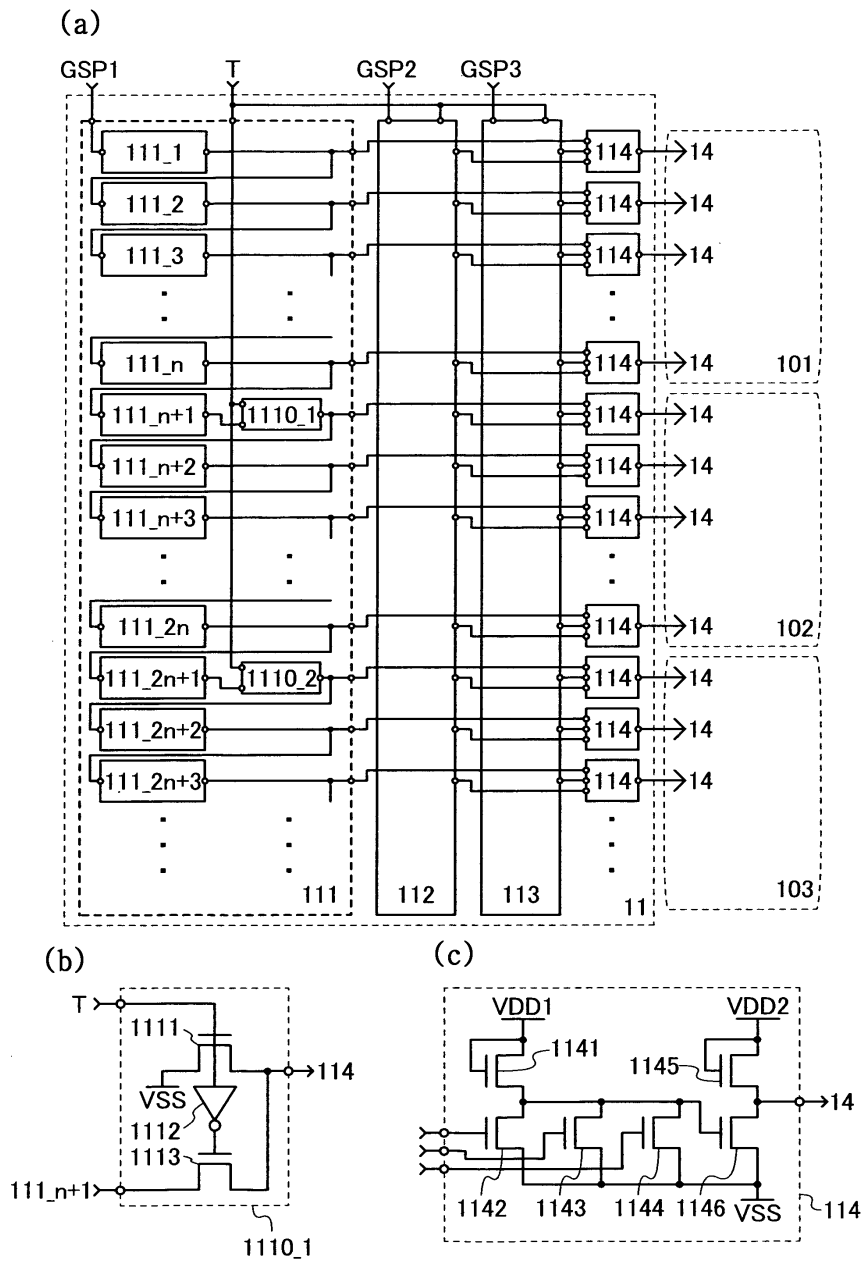
(c)



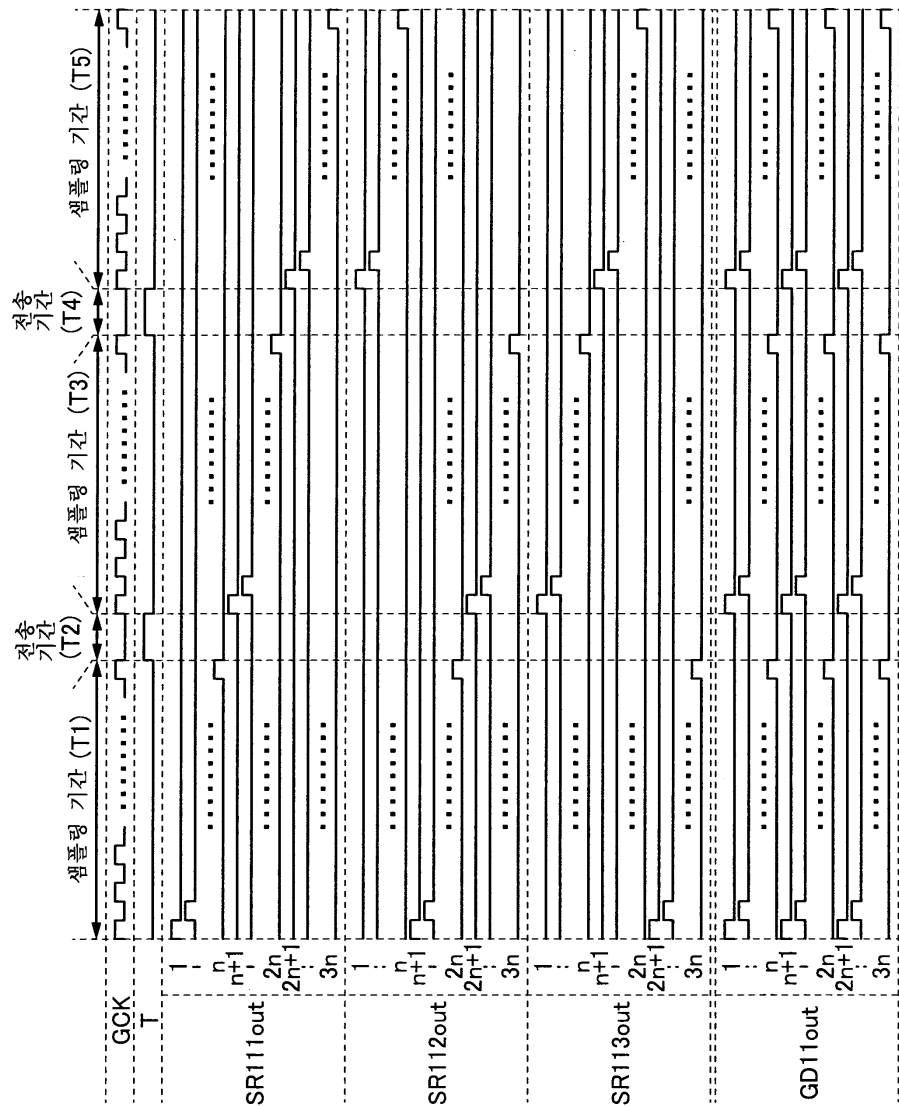
(d)



도면2

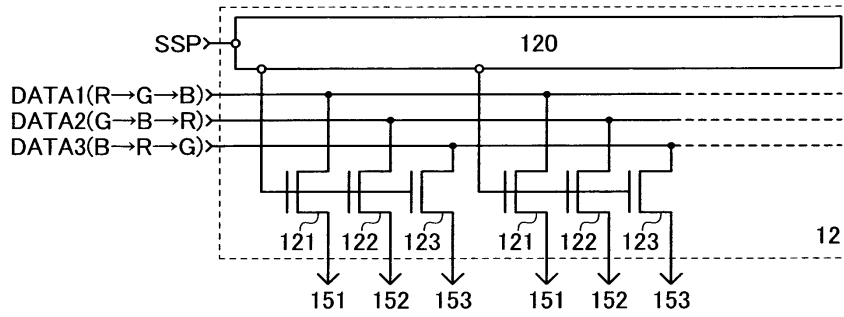


도면3

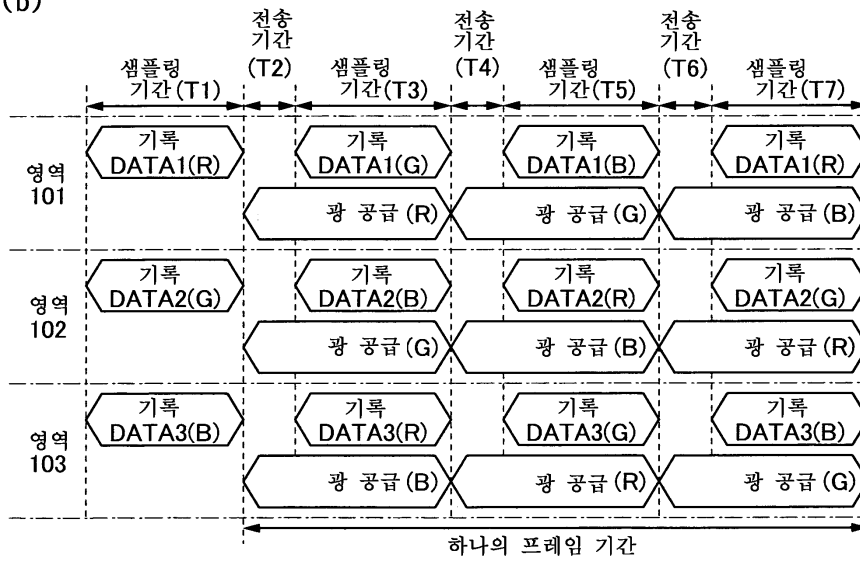


도면4

(a)

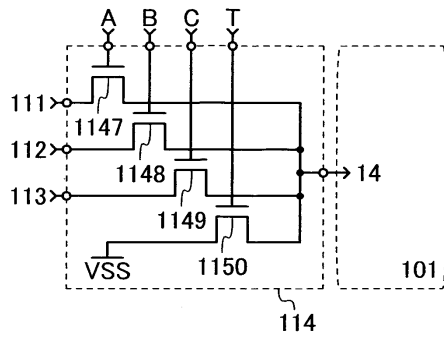


(b)

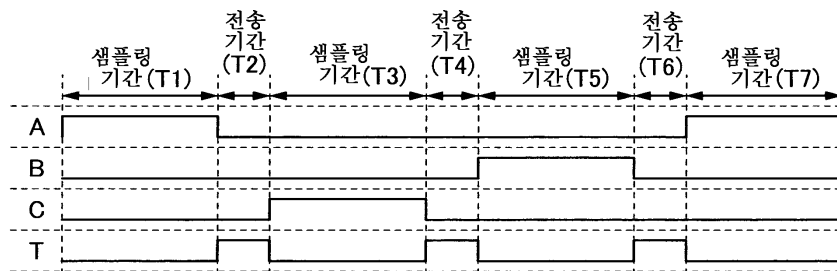


도면5

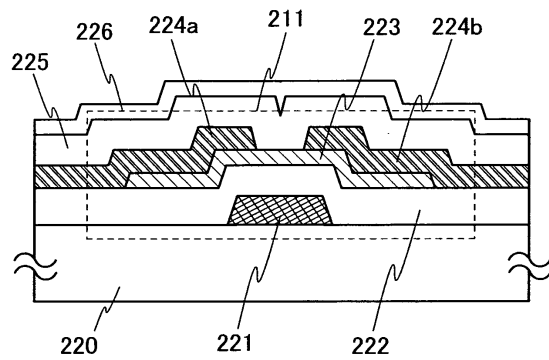
(a)



(b)

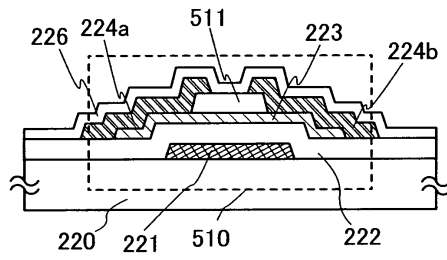


도면6

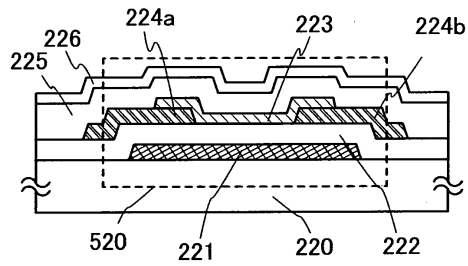


도면7

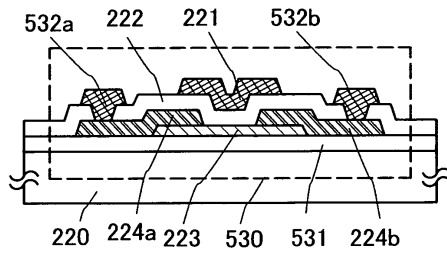
(a)



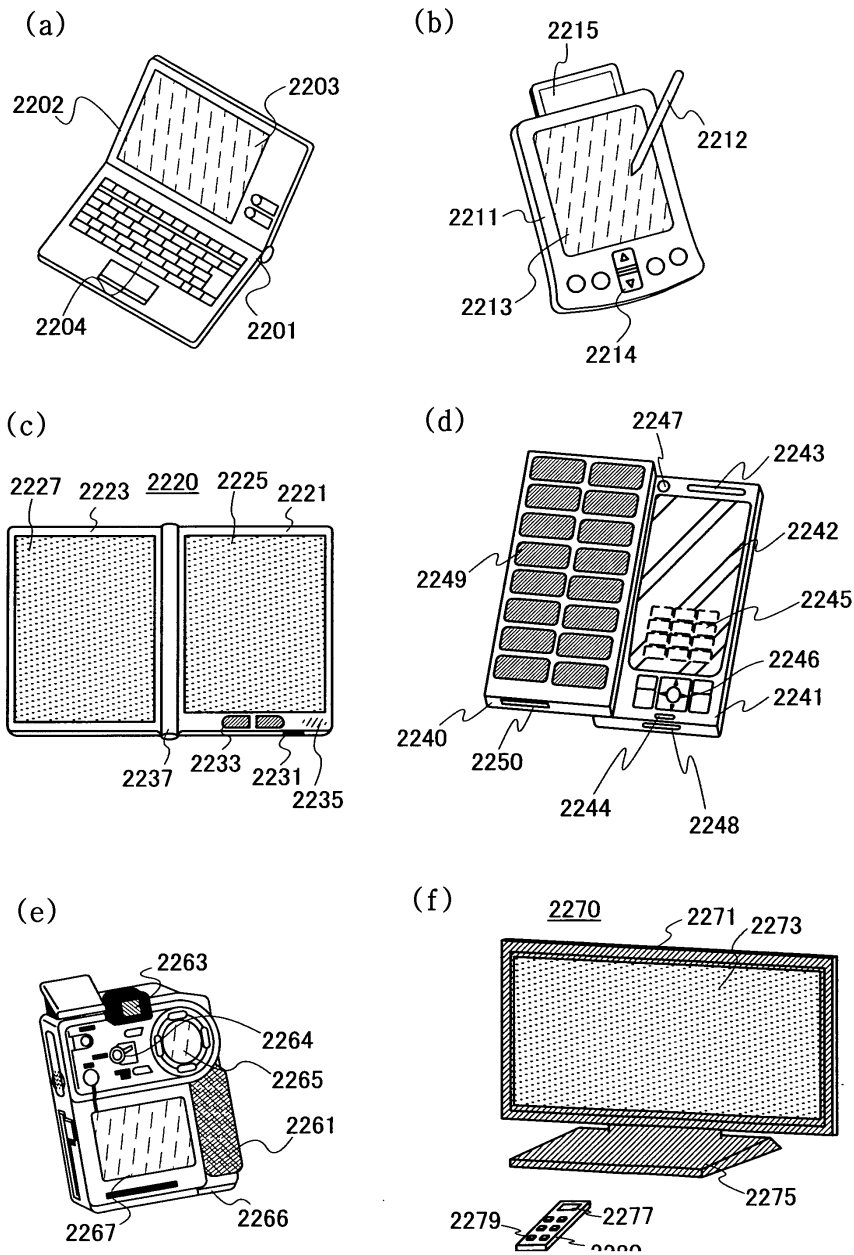
(b)



(c)



도면8



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR101814367B1	公开(公告)日	2018-01-04
申请号	KR1020127028232	申请日	2011-03-07
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
当前申请(专利权)人(译)	株式会社绒布器肯kyusyo极限戴哦		
[标]发明人	KOYAMA JUN 고야마준 YAMAZAKI SHUNPEI 야마자키순페이		
发明人	고야마준 야마자키순페이		
IPC分类号	G09G3/34 G09G3/36		
CPC分类号	G09G3/342 G09G3/3659 G09G3/3677 G09G3/3688 G09G2300/0842 G09G2310/0235 G09G2310/024		
代理人(译)	张本勋		
优先权	2010083480 2010-03-31 JP		
其他公开文献	KR1020130084974A		
外部链接	Espacenet		

摘要(译)

为了增加图像信号输入的频率，液晶显示器的像素部分被分成多个区域，并且在多个区域中的每个区域中控制图像信号的输入。结果，可以在液晶显示装置中同时选择多条扫描线。即，在上述液晶显示装置中，在以矩阵形式排列的像素中，可以将图像信号同时提供给位于多行中的像素。因此，无论液晶显示装置中包括的晶体管等的响应速度如何变化，都可以增加向每个像素输入图像信号的频率。

[도 1a]

