(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년08월07일
(11) 등록번호 10-1765274
(24) 등록일자 2017년07월31일

(51) 국제특허분류(Int. Cl.)
G02F 1/1339 (2006.01) *G02F 1/1335* (2006.01)
G02F 1/1337 (2006.01) *G02F 1/1345* (2006.01)
G02F 1/1362 (2006.01)
(21) 출원번호 10-2010-0139483
(22) 출원일자 2010년12월30일
심사청구일자 2015년12월28일
(65) 공개번호 10-2012-0077508
(43) 공개일자 2012년07월10일
(56) 선행기술조사문헌
KR1019980060009 A
KR1020070021005 A
KR1020080007819 A
KR1020080034328 A

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
권호균
서울특별시 성북구 오패산로 90, 113동 702호 (하월곡동, 래미안월곡아파트)
전유진
서울특별시 송파구 가락로6길 5, 269동 12호 201호 (석촌동)
(74) 대리인
특허법인 고려

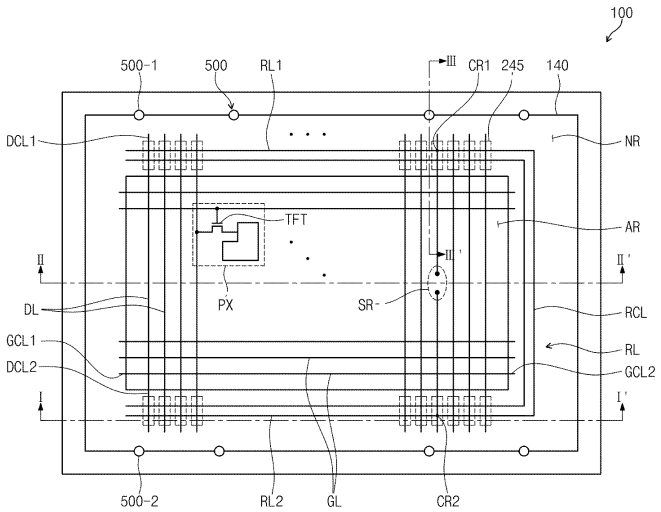
전체 청구항 수 : 총 14 항 심사관 : 김민수

(54) 발명의 명칭 **액정표시패널**

(57) 요 약

액정표시패널은 다수의 신호라인으로부터 연장된 다수의 연결라인, 및 상기 다수의 연결라인과 교차하는 적어도 하나의 리페어 라인을 포함하는 어레이 기판, 및 상기 제1 기판에 대향하는 일면에 형성된 공통 전극이 구비된 대향기판을 포함한다. 상기 공통 전극에 다수의 개구부가 제공되고, 상기 개구부들은 상기 연결라인들과 적어도 하나의 상기 리페어 라인이 교차하는 교차영역에 대응하게 제공됨으로써, 상기 신호라인과 상기 공통 전극의 전기적 접속을 방지할 수 있다.

대 표 도



명 세 서

청구범위

청구항 1

표시영역 및 주변영역이 정의된 제1 기판, 상기 표시영역에 구비된 다수의 신호라인, 상기 다수의 신호라인과 연결된 다수의 화소, 상기 주변영역에 구비되고 상기 다수의 신호라인으로부터 연장된 다수의 연결라인, 및 상기 다수의 연결라인과 교차하는 적어도 하나의 리페어 라인을 포함하는 어레이 기판;

상기 제1 기판과 마주하는 제2 기판, 및 상기 제1 기판에 대향하는 상기 제2 기판의 일면에 형성된 공통 전극을 포함하는 대향기판; 및

상기 어레이 기판과 상기 대향기판 사이에 구비되고, 외부로부터 입력된 공통전압을 상기 공통 전극에 전달하는 도전성 스페이서를 포함하고,

상기 공통 전극에는, 상기 다수의 연결라인 및 상기 리페어 라인이 교차하는 다수의 교차영역에 중첩하며, 상기 다수의 교차영역에 일대일 대응하는 다수의 개구부가 정의되는 액정표시패널.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 리페어 라인은 다수개로 제공되고,

상기 다수의 연결라인 각각은 상기 다수의 리페어 라인과 교차하며,

상기 다수의 개구부는 상기 다수의 연결라인에 일대일 대응하는 것을 특징으로 하는 액정표시패널.

청구항 4

제3항에 있어서,

상기 다수의 개구부는 상기 다수의 리페어 라인과 상기 연결라인이 교차하는 교차영역을 모두 커버하는 크기를 갖는 것을 특징으로 하는 액정표시패널.

청구항 5

제4항에 있어서,

상기 다수의 개구부 각각은 직사각형 또는 타원형인 것을 특징으로 하는 액정표시패널.

청구항 6

제1항에 있어서,

상기 다수의 연결라인 각각은 상기 다수의 신호라인 각각의 일단에 연결된 제1 연결라인과 상기 신호라인의 타단에 연결된 제2 연결라인을 포함하고,

상기 리페어 라인은 상기 제1 연결라인과 교차하는 제1 리페어 라인, 상기 제2 연결라인과 교차하는 제2 리페어 라인을 포함하는 것을 특징으로 하는 액정표시패널.

청구항 7

제6항에 있어서,

상기 리페어 라인은 상기 주변영역에 형성되어 상기 제1 리페어 라인과 상기 제2 리페어 라인을 전기적으로 연결하는 리페어 연결라인을 더 포함하는 것을 특징으로 하는 액정표시패널.

청구항 8

제7항에 있어서,

상기 리페어 라인은 다수개 구비되고,

상기 리페어 연결라인은 상기 표시영역을 사이에 두고 대향하게 배치된 제1 리페어 연결라인과 제2 리페어 연결라인을 포함하는 것을 특징으로 하는 액정표시패널.

청구항 9

제6항에 있어서,

상기 다수의 신호라인은 상기 다수의 화소에 게이트 신호를 제공하는 다수의 게이트 라인, 및 상기 다수의 게이트 라인과 교차하며 상기 다수의 화소에 데이터 신호를 제공하는 다수의 데이터 라인을 포함하는 것을 특징으로 하는 액정표시패널.

청구항 10

제9항에 있어서,

상기 주변영역에 구비되어 상기 다수의 게이트 라인에 상기 게이트 신호를 제공하는 게이트 구동부; 및

상기 주변영역에 구비되어 상기 다수의 데이터 라인에 상기 데이터 신호를 제공하는 데이터 구동부를 더 포함하는 것을 특징으로 하는 액정표시패널.

청구항 11

제10항에 있어서,

상기 데이터 구동부는 상기 데이터 신호를 증폭하여, 상기 제2 리페어 라인에 제공하는 증폭기를 더 포함하는 것을 특징으로 하는 액정표시패널.

청구항 12

제11항에 있어서,

상기 리페어 라인은 상기 증폭된 데이터 신호를 상기 제2 리페어 라인에 전달하는 리페어 연결라인을 더 포함하는 것을 특징으로 하는 액정표시패널.

청구항 13

제1항에 있어서,

상기 어레이 기판은 상기 제1 기판의 상기 주변영역에 형성되고, 외부에서 입력된 상기 공통전압을 상기 도전성 스페이서에 제공하는 공통전압 라인을 더 포함하는 것을 특징으로 하는 액정표시패널.

청구항 14

제13항에 있어서,

상기 도전성 스페이서는 상기 표시영역을 사이에 두고 대향하게 배치된 다수의 제1 도전성 스페이서와 다수의 제2 도전성 스페이서를 포함하는 것을 특징으로 하는 액정표시패널.

청구항 15

제14항에 있어서,

상기 다수의 제1 도전성 스페이서와 상기 다수의 제2 도전성 스페이서는 상기 리페어 라인의 외측에 구비된 것을 특징으로 하는 액정표시패널.

발명의 설명

기 술 분 야

[0001] 본 발명은 액정표시패널에 관한 것으로, 더욱 상세하게는 신호라인의 리페어 시 공통 전극과 신호라인 사이의 단락을 방지할 수 있는 액정표시패널에 관한 것이다.

배 경 기 술

[0002] 일반적으로, 액정표시패널은 데이터 라인, 게이트 라인 및 상기 데이터 라인에 연결된 박막 트랜지스터, 상기 박막 트랜지스터에 연결된 화소 전극을 포함하는 화소가 매트릭스 형태로 형성된 어레이 기판을 포함한다.

[0003] 상기 게이트 라인과 상기 데이터 라인 각각은 상기 화소마다 형성되기 때문에 마이크로 미터 단위 이하의 매우 미세한 크기로 형성된다. 따라서, 상기 어레이 기판의 제조과정에서 상기 라인들이 단선된다.

[0004] 상기 라인들이 단선되면, 리페어 라인을 통해 단선된 라인을 리페어 한다. 상기 단선된 라인의 리페어 과정에서, 상기 단선된 라인과 상기 리페어 라인이 교차하는 영역에서 도전성 돌기가 형성된다. 상기 도전성 돌기에 의해 상기 어레이 기판에 대향하는 대향기판에 형성된 공통 전극과 상기 단선된 라인이 전기적으로 접속되고, 그 결과 상기 액정표시패널이 오작동 된다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 단선된 신호라인의 리페어 시, 오작동을 방지할 수 있는 액정표시패널을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0006] 본 발명에 따른 액정표시패널은 어레이 기판, 대향기판, 및 상기 어레이 기판과 상기 대향기판 사이에 구비되는 도전성 스페이서를 포함한다. 상기 어레이 기판은 표시영역 및 주변영역이 정의된 제1 기판, 상기 표시영역에 구비된 다수의 신호라인, 상기 다수의 신호라인과 연결된 다수의 화소, 상기 주변영역에 구비되고 상기 다수의 신호라인으로부터 연장된 다수의 연결라인, 및 상기 다수의 연결라인과 교차하는 적어도 하나의 리페어 라인을 포함한다. 상기 대향기판은 상기 제1 기판과 마주하는 제2 기판, 및 상기 제1 기판에 대향하는 일면에 형성된 공통 전극을 포함한다. 상기 도전성 스페이서는 외부로부터 입력된 공통전압을 상기 공통 전극에 전달한다. 이때, 상기 공통 전극은 상기 다수의 연결라인과 상기 리페어 라인이 교차하는 다수의 교차영역에 대응하도록 다수의 개구부를 구비한다. 그에 따라, 상기 신호라인을 리페어할 때 도전성 돌기가 발생하더라도 상기 도전성 돌기는 상기 개구부에 배치되어 상기 신호라인과 상기 공통 전극이 전기적으로 접속되는 것을 방지할 수 있다.

[0007] 또한, 상기 액정표시패널에 포함된 상기 다수의 연결라인 각각은 상기 다수의 신호라인 각각의 일단에 연결된 제1 연결라인과 상기 신호라인의 타단에 연결된 제2 연결라인을 포함한다. 그리고, 상기 리페어 라인은 상기 제1 연결라인과 교차하는 제1 리페어 라인, 상기 제2 연결라인과 교차하는 제2 리페어 라인을 포함한다.

[0008] 상기 액정표시패널은 상기 주변영역에 구비되어 상기 다수의 게이트 라인에 상기 게이트 신호를 제공하는 게이트 구동부 및 상기 주변영역에 구비되어 상기 다수의 데이터 라인에 상기 데이터 신호를 제공하는 데이터 구동부를 더 포함한다.

[0009] 이때, 상기 데이터 구동부는 상기 데이터 신호를 증폭하여, 상기 제2 리페어 라인에 제공하는 증폭기를 더 포함한다. 그에 따라, 상기 제2 리페어 라인에 발생하는 RC 지연을 감소시킬 수 있다.

[0010] 또한, 상기 어레이 기판은 상기 제1 기판의 상기 주변영역에 형성되고, 외부에서 입력된 상기 공통전압을 상기 도전성 스페이서에 제공하는 공통전압 라인을 더 포함한다.

발명의 효과

[0011] 상술한 것과 같이, 상기 개구부들은 상기 연결라인들과 적어도 하나의 상기 리페어 라인이 교차하는 상기 교차영역에 대응하여 상기 공통 전극에 제공된다. 따라서, 상기 신호라인과 상기 공통 전극의 전기적 접속을 방지할 수 있다.

[0012] 또한, 상기 개구부들이 서로 이격되어 제공됨으로써, 외부에서 입력된 공통전압이 상기 주변영역에 구비된 도전

성 스페이서를 통해 상기 공통 전극에 균일하게 제공된다.

도면의 간단한 설명

[0013] 도 1은 본 발명의 실시예에 따른 액정표시패널을 도시한 평면도이다.

도 2는 도 1의 Ⅰ-Ⅰ'를 따라 절단하여 도시한 단면도이다.

도 3은 도 1의 Ⅱ-Ⅱ'를 따라 절단하여 도시한 단면도이다.

도 4는 도 1의 Ⅲ-Ⅲ'를 따라 절단하여 도시한 단면도이다.

도 5는 도 1에 도시된 액정표시패널의 다른 실시예를 도시한 평면도이다.

도 6 및 도 7은 도 1에 도시된 액정표시패널의 교차영역을 확대하여 도시한 평면도이다.

도 8은 본 발명의 또 다른 실시예에 따른 액정표시패널을 도시한 평면도이다.

도 9는 도 8에 도시된 액정표시패널의 데이터 구동부에 포함된 증폭기를 도시한 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0014] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0015] 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 발명의 명확성을 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0016] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 경우, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 "아래에" 있다고 할 경우, 이는 다른 부분 "바로 아래에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0017] 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 보다 상세하게 설명한다.

[0018] 도 1은 본 발명에 따른 액정표시패널을 도시한 평면도이고, 도 2 내지 도 4는 도 1에 도시된 액정표시패널의 일 영역들을 절단하여 도시한 단면도이다. 다만, 도 1은 어레이 기판의 구성을 상세하게 설명하기 위해 대향기판은 생략하여 도시되었다.

[0019] 도 1을 참조하면, 본 발명의 액정표시패널은 영상을 표시하는 어레이 기판(100), 상기 어레이 기판(100)과 마주하는 대향기판(200) 및 상기 어레이 기판(100)과 상기 대향기판(200) 사이에 구비되어 외부로부터 입력된 공통 전압을 공통 전극에 전달하는 도전성 스페이서(300)를 포함한다.

[0020] 상기 어레이 기판(100)은 표시영역(AR) 및 주변영역(NR)으로 정의되는 제1 기판(110), 상기 제1 기판(110)에 형성된 다수의 신호라인, 상기 신호라인들에 연결된 다수의 화소(PX), 상기 신호라인들로부터 연장된 다수의 연결라인, 및 상기 연결라인들과 교차하는 적어도 하나의 리페어 라인(RL)을 포함한다. 이하, "교차한다"는 것은 별도의 설명이 없는 경우 절연되게 교차하는 것을 의미한다.

[0021] 상기 제1 기판(110)은 유리기판 또는 플라스틱기판, 실리콘기판 등과 같은 투명한 부재로 구성된다. 상기 제1 기판에 정의된 상기 표시영역(AR)은 백라이트 유닛(미도시)과 같은 광원에서 생성된 광이 제공되는 영역이고, 상기 주변영역(NR)은 상기 표시영역(AR)에 인접한 영역이다.

[0022] 상기 제1 기판(110)의 상기 표시영역(AR)에 형성된 상기 신호라인들은 서로 직교하는 방향으로 연장된 다수의

게이트 라인(GL)과 다수의 데이터 라인(DL)을 포함한다. 상기 게이트 라인들(GL)과 상기 데이터 라인들(DL)에 의해 매트릭스 형태의 화소영역들이 정의되며, 상기 화소영역들에는 상기 화소들(PX)이 일대일 대응하게 형성된다.

[0023] 이하, 상기 화소들(PX)은 동일한 구성 및 기능을 가지므로, 하나의 화소를 예로서 상세히 설명하고 동일한 참조부호를 병기한다. 각각의 상기 화소(PX)는 영상에 대응하는 화소전압을 스위칭하는 박막 트랜지스터(TFT) 및 상기 박막 트랜지스터(TFT)와 전기적으로 연결된 화소 전극(PE)을 포함한다.

[0024] 상기 박막 트랜지스터(TFT)는 게이트 전극, 액티브층, 소오스 전극, 드레인 전극을 포함한다. 상기 게이트 전극은 상기 제1 기판(110)에 형성된 상기 게이트 라인들(GL) 중에서 대응하는 게이트 라인(GL)으로부터 분기되고, 알루미늄 계열의 금속, 실버 계열의 금속 등으로 구성된다. 상기 제1 기판(110) 상에는 상기 게이트 라인들(GL)과 상기 게이트 전극을 커버하도록 질화규소(SiNx), 산화 규소 등으로 이루어진 게이트 절연막(120)이 형성된다. 그리고, 상기 게이트 절연막(120) 상에는 수소화 비정질 규소(hydrogenated amorphous silicon) 또는 다결정 규소(polycrystalline silicon) 등으로 이루어진 상기 액티브층이 형성된다. 상기 액티브층 상에는 상기 액티브층이 노출되도록 상기 소오스 전극 및 상기 드레인 전극이 서로 이격되어 형성된다. 또한, 상기 게이트 절연막(120) 상에는 상기 데이터 라인(DE)이 형성된다. 상기 소오스 전극은 상기 데이터 라인(DL)에서 분기된다.

[0025] 이때, 상기 액티브층과 상기 소오스 전극 사이, 상기 액티브층과 상기 드레인 전극 사이에는 실리사이드(silicide) 또는 n형 불순물(n type dopant)이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소(n+ hydrogenated amorphous silicon) 등의 물질로 만들어진 오믹 콘택층(Ohmic contact layer)이 섬형, 선형 등과 같이 다양한 형상으로 개재될 수도 있다.

[0026] 그리고, 상기 게이트 절연막(120) 상에는 상기 소오스 전극, 상기 드레인 전극 및 노출된 상기 액티브층을 커버하도록 절연막으로 이루어진 보호막(130)이 형성된다. 여기서 상기 보호막(130)은 질화규소 또는 산화규소로 이루어진 무기물, 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기물 또는 플라스마 화학 기상 증착(plasma enhanced chemical vapordeposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연물질 등으로 이루어진다. 또한, 상기 보호막(130)은 유기막의 우수한 특성을 살리면서도 노출된 상기 액티브층을 보호하기 위하여 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

[0027] 상기 보호막(130)에는 상기 드레인 전극의 일부를 노출하도록 콘택홀(미도시)이 형성된다. 상기 보호막(130) 상에는 상기 화소들(PX)에 대응하여 상기 콘택홀을 통하여 상기 드레인 전극과 전기적으로 연결된 상기 화소 전극들(PE)이 형성된다. 상기 화소 전극들(PE)은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명 도전체 또는 알루미늄 등의 반사성 도전체로 이루어지고, 상기 화소 전극들(PE) 및 상기 보호막(130) 상에는 액정 분자들을 배향할 수 있는 배향막(미도시)이 도포될 수 있다.

[0028] 상기 제1 기판(110)의 상기 주변영역(NR)에는 상기 신호라인들로부터 연장된 연결라인들이 형성된다. 상기 게이트 라인들(GL)로부터 연장된 상기 연결라인들은 게이트 연결라인들(GCL: GCL1, GCL2)로 정의되고, 상기 데이터 라인들(DL)로부터 연장된 상기 연결라인들은 데이터 연결라인들(DCL: DCL1, DCL2)로 정의된다. 상기 게이트 연결라인들(GCL)은 외부에서 입력된 게이트 신호를 상기 게이트 라인들(GL)에 제공하고, 상기 데이터 연결라인들(DCL)은 외부에서 입력된 데이터 신호를 상기 데이터 라인들(DL)에 제공한다. 실질적으로 상기 연결라인들은 상기 신호라인들과 동시에 형성된다.

[0029] 상기 게이트 연결라인(GCL)과 상기 데이터 연결라인(DCL)은 상기 적어도 하나의 리페어 라인과 교차된다. 상기 게이트 라인들(GL) 또는 상기 데이터 라인들(DL) 중 어느 하나가 단선된 경우 상기 단선된 게이트 라인 또는 상기 단선된 데이터 라인으로부터 연장된 상기 연결라인은 상기 리페어 라인과 접속된다.

[0030] 이하, 설명의 편의를 위해서 데이터 라인과 데이터 연결라인을 중심으로 설명하나, 게이트 라인과 게이트 연결라인에도 동일하게 적용될 수 있음은 자명하다. 도 1 역시 상기 게이트 연결라인들(GCL)과 교차하는 상기 리페어 라인(RL)은 생략되어 도시되고 있다. 또한, 상기 게이트 연결라인들(GCL)의 길이는 매우 짧게 도시되어 있으나, 상기 게이트 연결라인들(GCL)의 길이는 더 길게 연장될 수 있다.

[0031] 상기 제1 기판(110)의 상기 주변영역(NR)에는 상기 연결라인들과 교차하는 t상기 적어도 하나의 리페어 라인(RL)이 형성된다. 도 1에는 2개의 리페어 라인(RL)이 도시되어 있으나, 이는 하나의 예시에 불과하고 상기 리페어 라인(RL)의 개수는 변경되어 실시될 수 있다.

[0032] 상기 신호라인들 중 특정 신호라인이 단선되면, 상기 특정 신호라인으로 인가되는 신호는 단선된 영역 이후로는 전달되지 않기 때문에 액정표시패널에 표시 불량이 나타난다. 도 1에 도시된 것과 같이, 특정 데이터 라인(DL)

의 일 지점이 단선되면, 상기 단선영역(SR) 이후의 데이터 라인(DL)에는 상기 데이터 신호가 전달되지 않는다. 따라서, 상기 액정표시패널에는 선 결함(line defect)이 발생한다. 상기 리페어 라인(RL)은 상기 데이터 연결라인들(DCL)과 다른 평면에 형성되어 절연되게 교차하기 때문에, 상기 데이터 라인들(DL)에 단선이 발생하기 전에는 특정한 기능을 수행하지 않는다. 상기 특정 데이터 라인(DL)이 단선되면, 상기 리페어 라인(RL)은 상기 단선된 데이터 라인(DL)으로부터 연장된 데이터 연결라인(DCL)과 접속하여 상기 단선영역(SR)을 중심으로 상기 단선된 데이터 라인(DL)의 양측을 전기적으로 연결한다.

[0033] 상기 연결라인들 각각은 상기 신호라인의 일단에 연결된 제1 연결라인과 상기 신호라인의 타단에 각각 연결된 제2 연결라인을 포함한다. 도 1에 도시된 것과 같이, 상기 데이터 연결라인(DCL)은 제1 데이터 연결라인(DCL1)과 제2 데이터 연결라인(DCL2)을 포함한다.

[0034] 특정한 신호라인이 단선된 경우, 상기 리페어 라인들(RL)중 어느 하나의 리페어 라인(RL)은 상기 단선된 신호라인으로부터 연장된 상기 제1 연결라인과 상기 제2 연결라인을 전기적으로 연결한다.

[0035] 상기 리페어 라인들(RL) 각각은 상기 제1 연결라인과 교차하는 제1 리페어 라인(RL1), 상기 제2 연결라인과 교차하는 제2 리페어 라인(RL2)을 포함한다. 상기 제1 연결라인은 레이저 용접에 의해 상기 제1 리페어 라인(RL1)과 전기적으로 연결되고, 상기 제2 연결라인은 레이저 용접에 의해 상기 제2 리페어 라인(RL2)과 전기적으로 연결된다.

[0036] 도 1에 도시된 것과 같이, 특정 데이터 라인(DL)이 단선되면, 상기 단선된 데이터 라인(DL)의 일단으로부터 연장된 제1 데이터 연결라인(DCL1)은 제1 교차영역(CR1)에서 레이저 용접에 의해 상기 제1 리페어 라인(RL1)과 전기적으로 연결되고, 상기 단선된 데이터 라인(DL)의 타단으로부터 연장된 제2 데이터 연결라인(DCL2)은 제2 교차영역(CR2)에서 레이저 용접에 의해 상기 제2 리페어 라인(RL2)과 전기적으로 연결된다. 상기 액정표시패널이 동작하면, 상기 데이터 신호는 상기 데이터 연결라인(DCL)을 통해 상기 특정 데이터 라인(DL)의 일단으로 인가됨과 동시에, 상기 제1 교차영역(CR1)을 통해 상기 제1 리페어 라인(RL1)으로 인가된다. 상기 제1 리페어 라인(RL1)으로 인가된 상기 데이터 신호는 상기 제2 리페어 라인(RL2)에 제공되고, 상기 제2 교차영역(CR2)에서 상기 단선된 데이터 라인(DL)의 타단으로 인가된다. 그에 따라, 상기 단선된 데이터 라인(DL)은 단선영역(SR)을 제외한 나머지 영역에 상기 데이터 신호가 제공되고, 상기 액정표시패널의 상기 선 결함은 점 결함으로 감소된다.

[0037] 상기 리페어 라인들(RL) 각각은 상기 제1 리페어 라인(RL1)과 상기 제2 리페어 라인(RL2)의 연결하는 리페어 연결라인(RCL)을 더 포함할 수 있다. 상기 리페어 연결라인(RCL)은 상기 주변영역(NR)에 형성된다. 상기 리페어 연결라인(RCL)은 상기 신호라인들 및 상기 연결라인들과 절연되기 위해서 상기 제1 리페어 라인(RL1) 및 상기 제2 리페어 라인(RL2)과 동일 평면에 형성된다.

[0038] 또한, 도 5에 도시된 것과 같이 상기 리페어 라인(RL)이 다수개 구비되는 경우, 상기 리페어 연결라인들(RCL)은 상기 표시영역(AR)을 사이에 두고 대향하게 배치된 다수의 제1 리페어 연결라인(RCL1)과 다수의 제2 리페어 연결라인(RCL2)을 포함할 수 있다. 상기 주변영역(NR)의 일측에만 상기 리페어 라인들(RL)들이 형성되는 경우, 상기 리페어 라인들(RL)이 형성될 공간을 확보하기 위해 상기 주변영역(NR)의 너비는 증가된다. 도 5에 도시된 것과 같이, 상기 리페어 연결라인들(RCL)이 상기 표시영역(AR)을 사이에 두고 2개의 그룹으로 분리되어 배치되면, 상기 주변영역(NR)의 너비를 감소된다. 또한, 인접한 2개의 상기 리페어 연결라인들(RCL) 사이의 공간이 확보되기 때문에 상기 연결라인들(RCL) 사이의 단락이 방지된다.

[0039] 상기 어레이 기판(100)의 상측에 대향기판(200)이 구비된다. 이때, 상기 어레이 기판(100)과 상기 대향기판(200)의 사이에 상기 어레이 기판(100)과 상기 대향기판(200)을 결합하는 결합부재(300)가 구비된다. 상기 결합부재(300)는 상기 주변영역(NR)에 형성되어 상기 표시영역(AR)을 둘러쌓고, 상기 어레이 기판(100)과 상기 대향기판(200) 사이에 액정층(400)을 봉입한다. 상기 액정층(400)은 공통 전극과 화소 전극들(PX) 사이에 형성된 전계에 따라 상기 광원으로부터 제공된 광의 투과율을 조절한다.

[0040] 상기 대향기판(200)은 상기 어레이 기판(100)의 제1 기판(110)과 마주하는 제2 기판(210) 및 상기 제1 기판(110)에 대향하는 일면에 형성된 공통 전극(240)을 포함한다.

[0041] 상기 제2 기판(210)은 상기 제1 기판(110)과 동일한 재료로 구성될 수 있고, 상기 대향기판(200)은 블랙 매트릭스라고 하는 차광부재(220)와 컬러필터(230)를 더 포함할 수 있다. 상기 차광부재(220)는 상기 어레이 기판(100)에 형성된 화소 전극(PE)과 마주보며 상기 화소 전극(PE)과 동일한 형상의 다수의 개구영역을 갖는다. 이러한, 상기 차광부재(220)는 크롬 단일막 또는 크롬과 산화 크롬의 이중막으로 구성되거나, 흑색 안료(pigmen

t)를 포함하는 유기막으로 구성될 수 있다.

[0042] 상기 차광부재(220)의 상기 개구영역들 상에는 다수의 컬러필터(230)가 형성될 수 있다. 각 컬러필터(230)는 화소 전극(PE)과 마주보고 있고 길게 뻗은 띠 모양을 가지며 적색, 녹색, 청색 등의 원색 중 하나를 표시할 수 있다.

[0043] 상기 공통 전극(240)은 상기 차광부재(220)와 상기 컬러필터(230) 상에 형성되어 상기 화소 전극들(PE)과 전계를 형성한다. 이때, 상기 공통 전극(240)은 다수의 개구부(245)를 갖는다. 상기 개구부들(245)은 상기 제1 기판(110)에 형성된 상기 연결라인들과 적어도 하나의 리페어 라인(RL)이 교차하는 교차영역들(CR: CR1, CR2)에 대응한다.

[0044] 상기 교차영역들(CR)의 대향영역들에는 상기 공통 전극(240)이 제거되었기 때문에 상기 교차영역들(CR) 중 어느 하나에 도전성 돌기가 발생하더라도, 상기 도전성 돌기와 상기 공통 전극(240)의 단락을 방지할 수 있다.

[0045] 도 1 및 도 5에 도시된 것과 같이, 상기 데이터 라인들(DL) 중 특정한 상기 데이터 라인(DL)이 단선된 경우, 상기 단선된 데이터 라인(DL)으로부터 연장된 데이터 연결라인들(DCL)은 교차영역들(CR)에서 레이저 용접에 의해 상기 리페어 라인들(RL) 중 어느 하나와 접속된다. 상기 레이저 용접시 상기 어레이 기판(100)의 배면에서 레이저 빔을 조사한다. 상기 레이저 빔에 의해 상기 교차영역들(CR)에 배치된 상기 데이터 연결라인(DCL)과 상기 리페어 라인(RL)은 용융되며, 또한 상기 교차영역들(CR)에 배치된 상기 게이트 절연막(120)과 상기 보호막(130)도 모두 용융된다. 용융된 상기 게이트 절연막(120) 및 상기 보호막(130)은 상기 데이터 연결라인(DCL) 및 상기 리페어 라인(RL)과 함께 돌출되어 돌기를 형성한다. 상기 돌기는 상기 데이터 연결라인(DCL)과 상기 리페어 라인(RL)을 이루는 도전성 물질을 포함하기 때문에 도전성을 갖는다. 이때, 상기 도전성 돌기가 소정높이 이상으로 돌출되더라도, 상기 교차영역들(CR)에 대응하게 개구부들(245)이 제공되므로 상기 도전성 돌기와 상기 공통 전극(240)이 전기적으로 접속되는 것을 방지할 수 있다.

[0046] 상기 신호라인의 단선은 상기 신호라인들 중에서 임의로 발생하기 때문에 상기 개구부(245)는 상기 연결라인들과 상기 리페어 라인(RL)이 교차하는 교차영역들(CR)에 대응하게 형성된다. 따라서, 공통 전극(240)은 모든 교차영역(CR)의 대향영역이 제거된 형상을 갖는다.

[0047] 도 6 및 도 7을 참조하여 상기 개구부들(245)에 대해 상세히 설명하기로 한다. 도 6에 도시된 것과 같이, 상기 개구부들(245)은 상기 교차영역들(CR)에 일대일 대응하게 제공될 수 있다. 상기 개구부들(245)이 상기 교차영역들(CR)에 일대일 대응하게 제공되면, 상기 단선된 데이터 라인(DL)으로부터 연장된 데이터 연결라인(DCL)과 교차하는 리페어 라인들(RL) 중 임의의 리페어 라인(RL)을 선택하여 상기 단선된 데이터 라인(DL)을 리페어 할 수 있다.

[0048] 또한, 상기 주변영역(NR)에 상기 연결라인들과 교차하는 리페어 라인들(RL)이 제공된 경우, 상기 개구부들(245)은 상기 연결라인들에 일대일 대응하게 제공될 수 있다.

[0049] 도전성 스페이서(500)는 도 1 내지 도 5에 도시된 것과 같이, 상기 어레이 기판(100)과 상기 대향기판(200) 사이에 구비되어 외부로부터 입력된 공통전압을 상기 공통 전극(240)에 전달한다. 상기 개구부들(245)이 제공된 상기 공통 전극(240)에서, 인접하는 2개의 개구부(245) 사이의 영역은 전하가 이동하는 이동통로 역할을 수행한다. 따라서, 상기 개구부들(245)이 상기 연결라인에 일대일 대응하는 경우 다수의 상기 이동통로가 확보되어 외부에서 입력된 상기 공통전압이 상기 도전성 스페이서를 통해 상기 공통 전극(240)에 균일하게 제공된다.

[0050] 한편, 상기 제1 기판(100)은 외부로부터 입력된 상기 공통전압을 상기 도전성 스페이서(500)에 제공하는 공통전압 라인(140)을 더 포함할 수 있다. 상기 공통전압 라인(140)은 주변영역(NR)에 구비되고, 상기 게이트 라인(DL)과 동일 평면에 형성될 수 있으며, 폐 라인 형상을 가질 수 있다.

[0051] 상기 공통전압 라인(140)이 구비된 경우, 상기 도전성 스페이서(500)는 상기 표시영역(AR)을 사이에 두고 대향하게 배치된 다수의 제1 도전성 스페이서(500-1)와 다수의 제2 도전성 스페이서(500-2)를 포함할 수 있다. 그에 따라, 상기 공통전압은 상기 공통 전극(240)에 균일하게 제공된다. 이때, 상기 제1 도전성 스페이서들(500-1)과 상기 제2 도전성 스페이서들(500-2)은 각각 일정한 간격으로 이격되어 배치되는 것이 더욱 바람직하다.

[0052] 상기 도전성 스페이서(500)는 상기 리페어 라인들(RL)의 외측에 배치될 수 있다. 상기 공통전압 라인(140)이 상기 리페어 라인(RL)의 외측에 구비되고, 상기 도전성 스페이서(500)가 상기 공통전압 라인(140)과 상기 공통 전극(240) 사이에 구비된 경우, 상기 도전성 스페이서(500)는 상기 리페어 라인(RL)의 외측에 배치된다.

[0053] 도 7에 도시된 것과 같이, 상기 개구부들(245)이 상기 데이터 연결라인들(DCL)에 일대일 대응되게 제공될 때,

상기 개구부들(245) 각각은 상기 대응된 데이터 연결라인(DCL)과 상기 리페어 라인들(RL)이 교차하는 교차영역들(CR)을 모두 커버하는 크기를 갖는 것이 바람직하다. 상기와 같은 크기의 개구부(245)는 리페어 라인들(RL) 중 임의의 리페어 라인(RL)을 선택하여 상기 단선된 데이터 라인(DL)을 리페어할 수 있고, 상기 교차영역들(CR)에 일대일 대응하여 개구부들(245)을 형성(도 6 참조)하는 것보다 개구부들(245)의 제조가 용이하다. 이때, 상기와 같은 크기의 개구부(245)는 상술한 목적을 달성하기 위해 직사각형 또는 타원형인 것이 바람직하다.

[0054] 도 8은 본 발명의 또 다른 실시예에 따른 액정표시패널을 도시한 평면도이고, 도 9는 도 8에 도시된 액정표시패널의 데이터 구동부에 포함된 증폭기를 도시한 회로도이다. 이하, 이를 참조하여 본 실시예에 따른 액정표시패널에 대해 설명한다. 다만, 도 1 및 도 7을 참조하여 설명한 구성과 동일한 구성에 대한 상세한 설명은 생략한다.

[0055] 도 8에 도시된 것과 같이, 상기 액정표시패널은 상기 제1 기판(110)의 주변영역(NR)에 구비되어 상기 게이트 라인들(GL) 각각에 상기 게이트 신호를 제공하는 게이트 구동부(600) 및 상기 주변영역(NR)에 구비되어 상기 데이터 라인들(DL) 각각에 상기 데이터 신호를 제공하는 데이터 구동부(700)를 포함한다.

[0056] 상기 게이트 구동부(600)는 상기 게이트 연결라인들(GCL)에 연결된 드라이버 IC가 채용될 수 있다. 또한, 어레이 기판(100)에 상기 화소들(PX)을 형성하는 박막 공정에서 상기 주변영역(NR)에 직접 형성된 게이트 구동회로가 채용될 수 있다. 이때, 상기 게이트 구동부(600)는 제1 및 제2 게이트 연결라인들(GCL1, GCL2)에 각각 연결된 2개의 게이트 구동회로(미도시)를 포함할 수 있다.

[0057] 상기 데이터 구동부(700)는 상기 어레이 기판(100)의 상기 데이터 라인들(DL)에 연결되고, 외부로부터 계조 전압을 선택하여 데이터 신호로서 데이터 라인들(DL) 각각에 인가한다. 상기 데이터 구동부(700)는 상기 어레이 기판(100)에 집적되거나, 하나 이상의 드라이버 IC 형태로 상기 어레이 기판(100) 상에 장착되거나, 또는 상기 어레이 기판(100) 상에 부착되는 가요성 인쇄 회로(flexible printed circuit, FPC) 필름 위에 장착될 수 있다.

[0058] 상기 데이터 구동부(700)는 상기 데이터 신호를 증폭하여, 상기 제2 리페어 라인(RL2)에 제공하는 증폭기(710)를 더 포함할 수 있다. 상기 증폭기(710)의 개수는 변형되어 실시될 수 있고, 상기 리페어 라인(RL)들의 개수에 대응하는 것이 바람직하다.

[0059] 도 8 및 도 9에 도시된 바와 같이, 상기 증폭기(710)는 오피 엠프로 구성될 수 있다. 상기 오피 엠프는 상기 제1 리페어 라인들(RL1) 중 어느 하나에 연결된 입력단자(OP1), 상기 증폭된 데이터 신호를 출력하는 출력단자(OP2), 및 상기 데이터 구동부(700)의 구동전압단자(VCC)에 연결된 인에이블 단자(OP3)를 포함한다.

[0060] 상기 데이터 라인(DL)에 단선이 발생하기 전에는, 상기 오피 엠프는 인에이블 단자(OP3)를 통해 인가된 상기 데이터 구동부(700)의 구동전압에 의해 디스에이블된다. 상기 오피 엠프는 상기 입력단자(OP1)를 통해 상기 단선된 데이터 라인(DL)에 인가되는 데이터 신호를 입력받는다. 상기 입력단자(OP1)를 통해 상기 데이터 신호가 입력되면, 상기 오피 엠프의 인에이블 단자(OP3)와 상기 구동전압단자(VCC) 사이의 전기적 연결은 단절된다. 그에 따라, 상기 오피 엠프는 인에이블되고, 상기 입력단자(OP1)를 통해 입력받은 상기 데이터 신호를 증폭하여 출력단자(OP3)를 통해서 출력한다. 상기 오피 엠프에서 출력된 상기 증폭된 데이터 신호는 상기 제2 리페어 라인(RL2)으로 전달되어 상기 단선된 데이터 라인(DL)으로 인가된다.

[0061] 이때, 상기 리페어 라인(RL)은 상기 증폭된 데이터 신호를 상기 제2 리페어 라인(RL2)에 전달하기 위해 상기 증폭기의 출력단자(OP2)와 상기 제2 리페어 라인(RL2)을 연결하는 리페어 연결라인(RCL)을 더 포함할 수 있다. 상기 리페어 연결라인(RCL) 역시 주변영역(NR)에 형성되며, 상기 증폭기의 개수에 대응하는 개수를 갖는다.

[0062] 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다. 또한 본 발명에 개시된 실시예는 본 발명의 기술 사상을 한정하기 위한 것이 아니고, 하기의 특허 청구의 범위 및 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

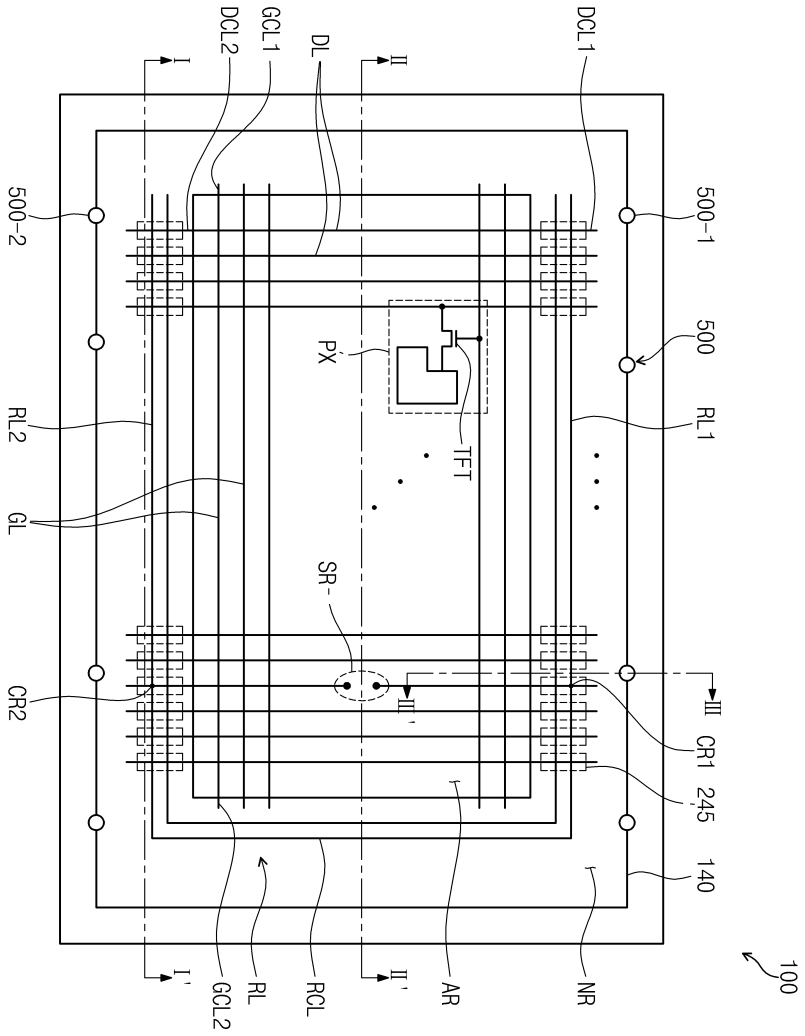
부호의 설명

[0063] 100: 어레이 기판 110: 제1 기판

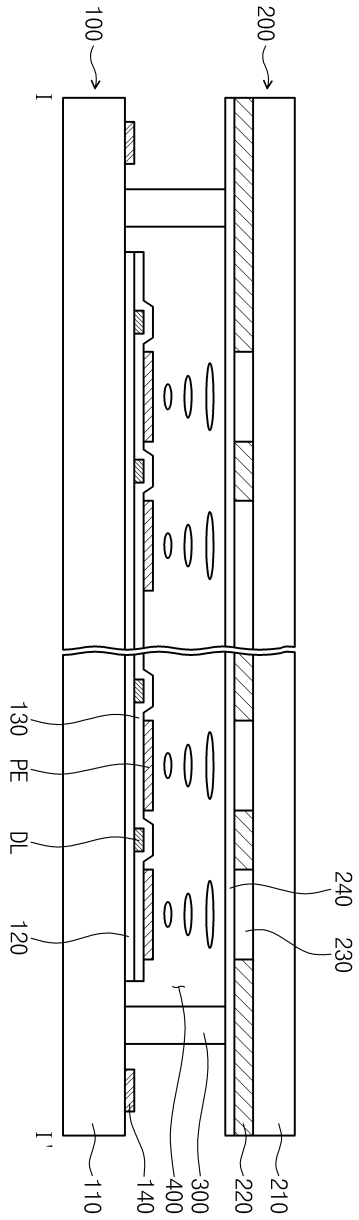
120: 게이트 절연막
130: 보호막
140: 공통전압 라인
200: 대향기판
210: 제2 기판
220: 차광부재
240: 공통 전극
245: 개구부
300: 결합부재
400: 액정층
500: 도전성 스페이서
600: 게이트 구동부
700: 데이터 구동부
710: 증폭기
AR: 표시영역
NR: 주변영역
GL: 게이트 라인
GCL: 게이트 연결라인
DL: 데이터 라인
DCL: 데이터 연결라인
CR: 교차영역
RL: 리페어 라인
RL1: 제1 리페어 라인
RL2: 제2 리페어 라인
RCL: 리페어 연결라인
PX: 화소
PE: 화소전극
SR: 단선영역

도면

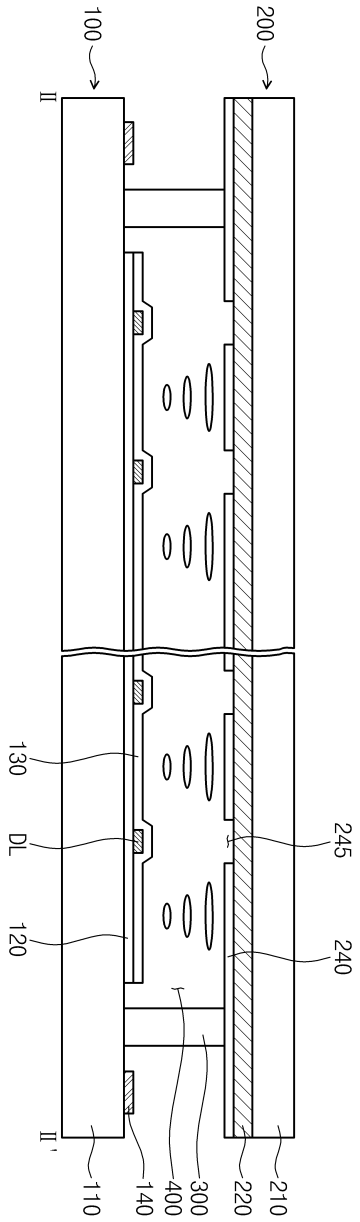
도면1


DCL2
GCL1
DL
DCL1
I
II
500-2
500-1
PX
500
RL2
RL1
TFT
GL
SR
CR2
III'
III
CR1
245
140
I'
GCL2
RL
RCL
II'
AR
NR
100

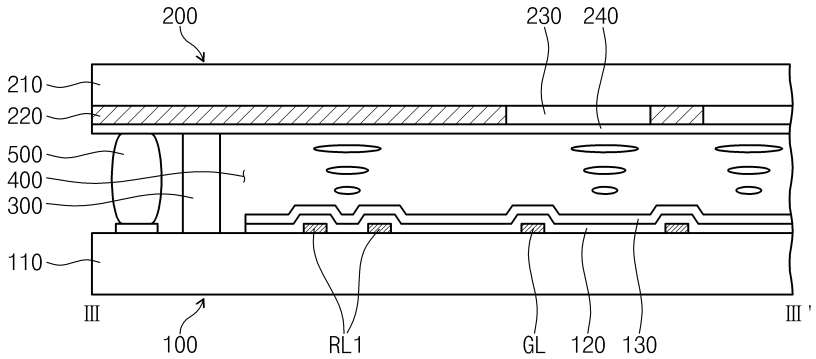
도면2



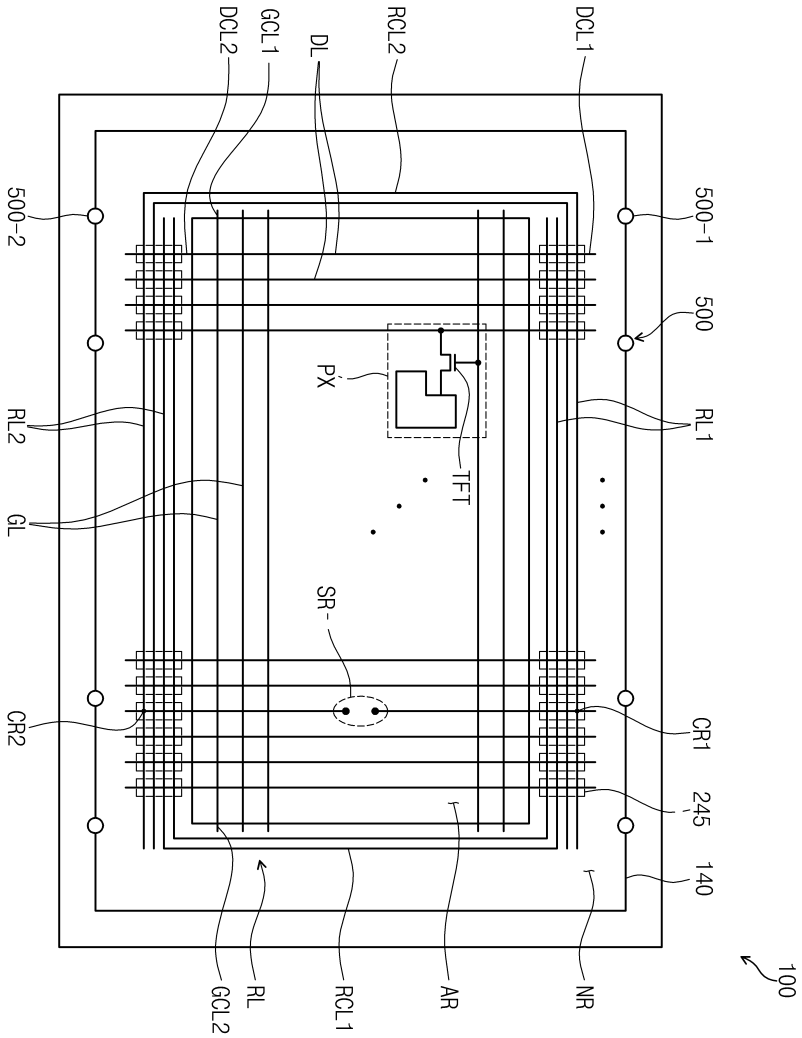
도면3


100
200
II
130
DL
120
245
240
II'
110
140
400
300
220
210

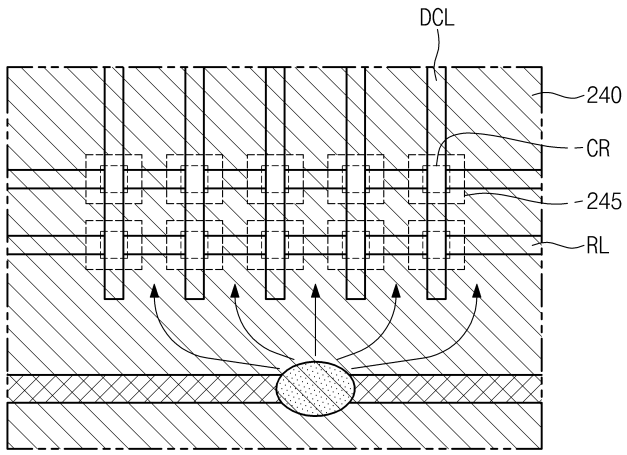
도면4


200
230
240
210
220
500
400
300
110
III
III'
100
RL1
GL
120
130

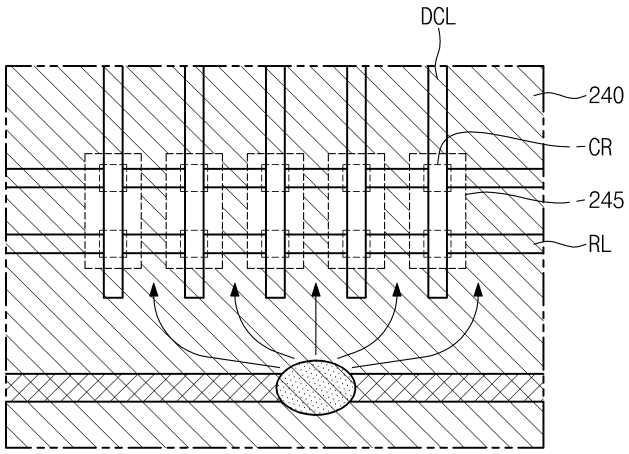
도면5


DCL2
GCL1
DL
RCL2
DCL1
500-2
500-1
500
PX
RL2
RL1
GL
TFT
SR
CR2
CR1
245
140
100
GCL2
RL
RCL1
AR
NR

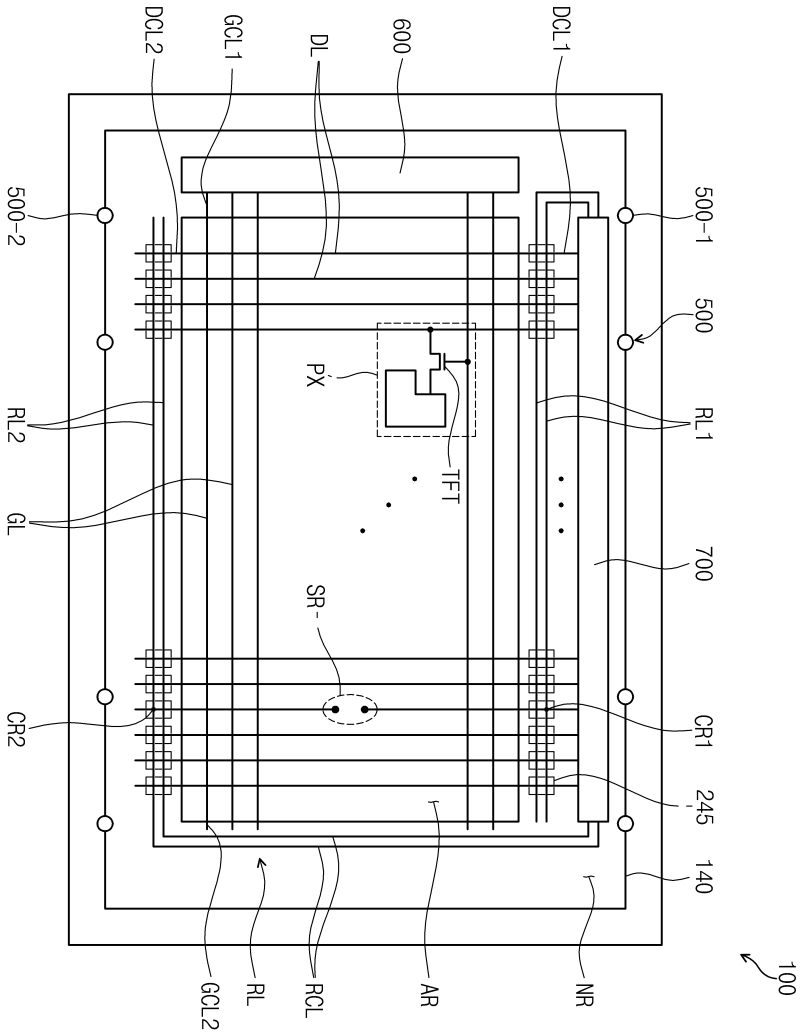
도면6


DCL
240
CR
245
RL

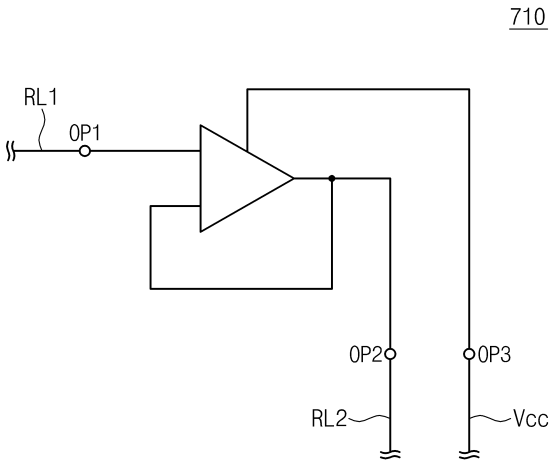
도면7


DCL
240
CR
245
RL

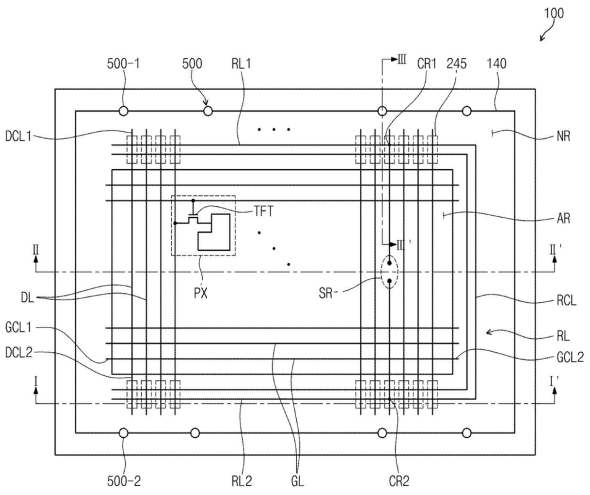
도면8


DCL2
GCL1
DL
600
DCL1
500-2
500-1
500
PX
TFT
RL2
RL1
GL
700
SR
CR2
CR1
245
140
GCL2
RL
RCL
AR
NR
100

도면9



专利名称(译)	液晶显示面板		
公开(公告)号	KR101765274B1	公开(公告)日	2017-08-07
申请号	KR1020100139483	申请日	2010-12-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KWON HOKYOON 권호균 JEON YU JIN 전유진		
发明人	권호균 전유진		
IPC分类号	G02F1/1339 G02F1/1335 G02F1/1337 G02F1/1345 G02F1/1362		
CPC分类号	G02F1/13392 G02F1/1337 G02F1/1345 G02F1/133512 G02F1/133514 G02F1/136286 G02F1/13452 G02F1/13454 G02F1/136259 G02F2001/134318 G02F2001/136263		
其他公开文献	KR1020120077508A		
外部链接	Espacenet		

摘要(译)

目的：考虑到连接线与至少一条修复线交叉的区域，提供液晶显示板以向公共电极提供开口。组成：阵列基板（100）包括第一基板，多条信号线，多个像素，多个连接线和一个或多个修复线。相对基板包括第二基板和公共电极。公共电极包括多个开口（245）。开口位于与连接线穿过修复线的交叉区域相对应的区域上。导电垫片（500）将从外部输入的公共电压传送到公共电极.COPYRIGHT KIPO 2012