



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년01월17일
(11) 등록번호 10-1697272
(24) 등록일자 2017년01월11일

(51) 국제특허분류(Int. Cl.)
G02F 1/1368 (2006.01) G02F 1/1343 (2006.01)
(21) 출원번호 10-2012-0151792
(22) 출원일자 2012년12월24일
심사청구일자 2015년03월12일
(65) 공개번호 10-2014-0082202
(43) 공개일자 2014년07월02일
(56) 선행기술조사문헌
KR1020080060682 A
KR1020120119369 A
KR1020120133315 A

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이정섭
전북 김제시 중앙로 253, (신풍동)
송인혁
경기 고양시 일산서구 산현로17번길 12, 1203동
504호 (탄현동, 탄현마을12단지아파트)
(74) 대리인
특허법인네이트

전체 청구항 수 : 총 10 항

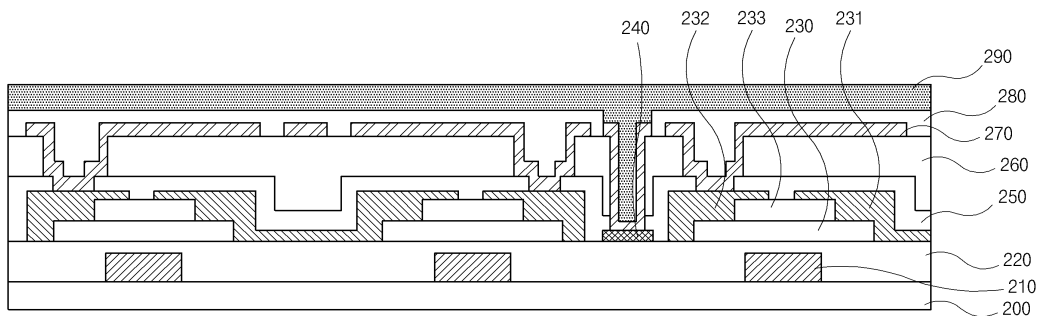
심사관 : 김효욱

(54) 발명의 명칭 액정표시장치용 어레이 기판 및 이의 제조 방법

(57) 요약

본 발명의 일 측면에 따른 액정표시장치용 어레이 기판은 기판 상에 형성되는 게이트 전극, 게이트 절연막, 소스 전극 및 드레인 전극을 포함하는 복수의 박막 트랜지스터; 상기 게이트 절연막 상에 상기 각각의 박막트랜지스터의 상기 드레인 전극들 사이에 형성되는 공통 전극 배선; 상기 박막 트랜지스터 상에 형성되는 제1 보호층; 상기 제1 보호층 상에 형성되는 제2 보호층; 상기 제2 보호층 상에 형성되며, 상기 드레인 전극을 노출시키는 콘택홀을 통해 상기 드레인 전극과 연결되며, 상기 공통 전극 배선을 노출시키는 콘택홀을 통해 상기 공통 전극 배선과 연결되는 픽셀 전극; 상기 픽셀 전극 상에 형성되는 제3 보호층; 및 상기 제3 보호층 상에 형성되며 상기 공통 전극 배선과 대응되는 영역에서 상기 픽셀 전극을 노출시키는 콘택홀을 통해 상기 픽셀 전극과 연결되는 공통 전극을 포함한다.

대표도 - 도3



명세서

청구범위

청구항 1

기판 상에 형성되는 게이트 전극, 게이트 절연막, 소스 전극 및 드레인 전극을 포함하는 복수의 박막 트랜지스터;

상기 게이트 절연막 상에 상기 각각의 박막트랜지스터의 상기 드레인 전극들 사이에 형성되는 공통 전극 배선;

상기 박막 트랜지스터 상에 형성되는 제1 보호층;

상기 제1 보호층 상에 형성되는 제2 보호층;

상기 제2 보호층 상에 형성되며, 상기 드레인 전극을 노출시키는 콘택홀을 통해 상기 드레인 전극과 연결되는 픽셀전극과, 상기 공통 전극 배선을 노출시키는 콘택홀을 통해 상기 공통 전극 배선과 연결되는 연결 전극;

상기 픽셀 전극 상에 형성되는 제3 보호층; 및

상기 제3 보호층 상에 형성되며, 상기 공통 전극 배선과 대응되는 영역에서 상기 연결 전극을 노출시키는 콘택홀을 통해 상기 연결 전극과 연결되는 공통 전극을 포함하는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 2

제 1 항에 있어서,

상기 공통전극 배선은 상기 소스 전극 및 상기 드레인 전극과 동일한 물질로 형성되는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 3

제 1 항에 있어서,

상기 각각의 박막트랜지스터의 상기 소스 전극들 사이에 형성되는 데이터 라인을 더 포함하는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 4

제 1 항에 있어서,

상기 각각의 박막트랜지스터의 상기 소스 전극들은 데이터 라인과 전기적으로 연결되어 있는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 5

제 1 항에 있어서,

상기 공통 전극은 상기 연결 전극을 통해 상기 공통 전극 배선과 전기적으로 연결되는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 6

제 2 항에 있어서,

상기 제2 보호층은 포토 아크릴(PAC)로 형성되는 것을 특징으로 하는 액정표시장치용 어레이 기판.

청구항 7

기판 상에 게이트 전극, 게이트 절연막, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터를 형성하는 단계;

상기 게이트 절연막 상에 상기 각각의 박막트랜지스터의 상기 드레인 전극들 사이에 공통 전극 배선을 형성하는 단계;

상기 박막 트랜지스터 상에 제1 보호층 및 제2 보호층을 형성하는 단계;

상기 제1 보호층 및 제2보호층을 패터닝하여 상기 드레인 전극을 노출시키는 콘택홀 및 상기 공통 전극 배선을 노출시키는 콘택홀을 형성하는 단계;

상기 드레인 전극을 노출시키는 콘택홀, 상기 공통 전극 배선을 노출시키는 콘택홀 및 상기 제2 보호층 상에 픽셀 전극과 연결전극을 형성하는 단계;

상기 픽셀 전극 및 상기 제2 보호층 상에 제3 보호층을 형성하는 단계;

상기 제3 보호층을 패터닝하여 상기 공통 전극 배선과 대응되는 영역에서 상기 연결 전극을 노출시키는 콘택홀을 형성하는 단계; 및

상기 공통 전극 배선과 대응되는 영역에서 상기 연결 전극을 노출시키는 콘택홀 및 상기 제3 보호층 상에 공통 전극을 형성하는 단계를 포함하며,

상기 공통 전극 배선은 상기 소스 전극 및 상기 드레인 전극과 동시에 형성되는 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법.

청구항 8

제 7항에 있어서,

상기 공통 전극은 상기 연결 전극을 통해 상기 공통 전극 배선과 전기적으로 연결되는 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법.

청구항 9

제 7항에 있어서,

상기 제1 보호층은,

습식 식각을 통해 패터닝하는 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법.

청구항 10

제 7항에 있어서,

상기 제2 보호층은 포토 아크릴(PAC)인 것을 특징으로 하는 액정표시장치용 어레이 기판의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 표시장치에 관한 것으로서, 보다 구체적으로 액정표시장치용 어레이 기판에 관한 것이다.

배경 기술

[0002] 최근 액정표시장치에는 상하 기판 중 하나의 기판에 전극들이 교대로 배치되고 기판들 사이에 액정이 배치되어 영상을 표시하는 횡전계 방식 액정표시장치가 개발되고 있다.

[0003] 통상적으로 횡전계 방식 액정표시장치는 전계를 이용하여 유전 이방성을 갖는 액정의 광 투과율을 조절함으로써 화상을 표시하고, 주로 칼라 필터 어레이가 형성된 칼라 필터 기판과 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판이 액정을 사이에 두고 합착되어 형성된다.

[0004] 박막 트랜지스터 어레이 기판은 기판 상에 게이트라인과 데이터라인의 교차로 정의된 셀 영역마다 형성된 박막 트랜지스터와 픽셀 전극, 공통 전극을 구비한다. 박막 트랜지스터(thin film transistor: TFT)는 게이트 라인으로부터의 게이트 신호에 응답하여 데이터라인으로부터의 데이터 신호를 픽셀 전극으로 공급한다. 픽셀 전극은 박막 트랜지스터로부터의 데이터신호를 공급받아 액정이 구동되게 하고, 공통 전극은 액정구동 시 기준이 되는 공통 전압을 공통 전극 배선으로부터 공급받는다. 액정은 픽셀 전극의 데이터 신호와 공통 전극의 공통 전압에 의해 형성된 전계에 따라 회전하여 광 투과율을 조절함으로써 계조가 구현된다.

[0005] 하지만, 이러한 횡전계 액정표시장치용 박막 트랜지스터 어레이 기판은 데이터 라인 상에 공통 전극 배선이 형성되어 있어 패널의 구동에 관한 문제가 발생될 수 있으며, 어레이 기판의 박형화에 관한 이슈 또한 새로운 문제로 대두되고 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 제작 공정 및 비용은 줄이고, 전체적인 두께를 줄일 수 있는 액정표시장치용 어레이 기판을 제공하는 것을 그 기술적 과제로 한다.

과제의 해결 수단

[0007] 상술한 목적을 달성하기 위한 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기판은, 기판 상에 형성되는 게이트 전극, 게이트 절연막, 소스 전극 및 드레인 전극을 포함하는 복수의 박막 트랜지스터; 상기 게이트 절연막 상에 상기 각각의 박막트랜지스터의 상기 드레인 전극들 사이에 형성되는 공통 전극 배선; 상기 박막 트랜지스터 상에 형성되는 제1 보호층; 상기 제1 보호층 상에 형성되는 제2 보호층; 상기 제2 보호층 상에 형성되며, 상기 드레인 전극을 노출시키는 콘택홀을 통해 상기 드레인 전극과 연결되며, 상기 공통 전극 배선을 노출시키는 콘택홀을 통해 상기 공통 전극 배선과 연결되는 픽셀 전극; 상기 픽셀 전극 상에 형성되는 제3 보호층; 및 상기 제3 보호층 상에 형성되며, 상기 공통 전극 배선과 대응되는 영역에서 상기 픽셀 전극을 노출시키는 콘택홀을 통해 상기 픽셀 전극과 연결되는 공통 전극을 포함한다.

[0008] 일 실시예에 있어서, 상기 공통전극 배선은 상기 소스 전극 및 상기 드레인 전극과 동일한 물질로 형성되는 것을 특징으로 한다.

[0009] 상술한 목적을 달성하기 위한 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기판의 제조 방법은, 기판 상에 게이트 전극, 게이트 절연막, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터를 형성하는 단계; 상기 게이트 절연막 상에 상기 각각의 박막트랜지스터의 상기 드레인 전극들 사이에 공통 전극 배선을 형성하는 단계; 상기 박막 트랜지스터 상에 제1 보호층 및 제2 보호층을 형성하는 단계; 상기 제1 보호층을 패터닝하여 상기 드레인 전극을 노출시키는 콘택홀 및 상기 공통 전극 배선을 노출시키는 콘택홀을 형성하는 단계; 상기 드레인 전극을 노출시키는 콘택홀, 상기 공통 전극 배선을 노출시키는 콘택홀 및 상기 제2 보호층 상에 픽셀 전극을 형성하는 단계; 상기 픽셀 전극 및 상기 제2 보호층 상에 제3 보호층을 형성하는 단계; 상기 제2 보호층을 패터닝하여 상기 공통 전극 배선과 대응되는 영역에서 상기 픽셀 전극을 노출시키는 콘택홀을 형성하는 단계; 및 상기 공통 전극 배선과 대응되는 영역에서 상기 픽셀 전극을 노출시키는 콘택홀 및 상기 제3 보호층 상에 공

통 전극을 형성하는 단계를 포함하며, 상기 공통 전극 배선은 상기 소스 전극 및 상기 드레인 전극과 동시에 형성되는 것을 특징으로 한다.

발명의 효과

- [0010] 본 발명에 따르면, 액정표시장치용 어레이 기판 및 이의 제조 공정 시 공통전극 배선을 소스 및 드레인 전극과 동시에 형성하여 제작 공정 및 비용을 줄일 수 있는 효과가 있다.
- [0011] 또한, 본 발명에 따르면, 공통 전극 배선은 소스 및 드레인 전극과 동일한 물질이며 동일한 공정으로 형성되므로 공정의 추가가 없다는 장점이 있다.
- [0012] 그리고, 본 발명에 따르면, 공통 전극 배선이 소스 및 드레인과 같은 층에 형성되어 패널의 두께를 얇게 하는 효과가 있다.
- [0013] 그리고, 본 발명에 따르면, 데이터 라인 위에 공통 전극 배선이 존재 하지 않으므로 기생 캐패시턴스로 인한 액정표시장치의 동작 오류를 줄일 수 있는 효과가 있다.
- [0014] 그리고, 본 발명에 따르면, 공통 전극과 공통 전극 배선 사이에 픽셀 전극을 추가로 형성하여, 공통 전극과 공통 전극 배선의 단차로 인한 생길 수 있는 연결 불량을 방지할 수 있다.

도면의 간단한 설명

- [0015] 도 1은 본 발명의 일 실시예에 따른 RGB 픽셀 영역을 보여주는 평면도;
- 도 2는 도 1에 도시된 A-A' 따라 절단한 부분에 대한 단면도;
- 도 3은 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기판의 단면도; 및
- 도 4 내지 도 13은 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기판의 제조방법을 보여주는 단면도.

발명을 실시하기 위한 구체적인 내용

- [0016] 이하, 첨부되는 도면들을 참고하여 본 발명의 실시예들에 대해 상세히 설명한다.
- [0017] 본 발명의 실시예를 설명함에 있어서 어떤 구조물이 다른 구조물의 백색줄 또는 백티×줄형성된다고 기재된 경우, 이러한 기재는 이 구조물들이 서로 접촉되어 있는 경우는 물론이고 이들 구조물들 사이에 제 3의 구조물이 개재되어 있는 경우까지 포함하는 것으로 해석되어야 한다.
- [0018] 이하에서는 도 1 내지 도 3을 참조하여 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기판에 대해 상세히 설명하기로 한다.
- [0019] 도 1은 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기판의 RGB 픽셀 영역을 보여주는 평면도이다.
- [0020] 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기판은 도 1에 도시된 바와 같이, 복수의 데이터 라인(DL), 복수의 게이트 라인(GL), RGB 서브 픽셀, 박막 트랜지스터 및 공통 전극 배선을 포함할 수 있다.
- [0021] 박막 트랜지스터는 게이트 라인과 연결되어 있는 게이트 전극, 데이터 라인과 연결되어 있는 소스 전극 및 RGB 서브픽셀과 연결되어 있는 드레인 전극을 포함하고 있다.
- [0022] 여기서, 각각의 데이터 라인을 2개의 서브픽셀 쌍이 공유하는 형태로 2개의 박막 트랜지스터의 소스 전극들과 연결되어 있어, 이로 인해 데이터 라인 수를 저감할 수 있으며, 데이터 라인과 중첩되지 않게 공통 전극 배선을 형성하여 기생 컵을 줄일 수도 있다.
- [0023] 물론 저감된 데이터 라인 공간 중에서 특정한 일부 공간에만 공통 전극 배선을 형성할 수도 있다. 즉, 공통 전극에 연결될 최소 수의 공통 전극 배선만 형성하면 되므로, 저감된 데이터 라인의 모든 픽셀의 사이의 공간에 공통 전극 배선을 형성할 필요는 없다.
- [0024] 박막 트랜지스터는 게이트 라인으로부터의 게이트 신호에 응답하여 소스 전극이 드레인 전극이 활성화 되면, 데이터 라인으로부터의 데이터 신호를 픽셀 전극으로 공급한다. 픽셀 전극은 박막 트랜지스터로부터의 데이터신호

를 공급받아 액정 을 구동하기 위한 전극으로 활용되고, 공통 전극은 액정 구동 시 기준이 되는 공통 전압을 공급 받아 픽셀 전극과 함께 액정을 구동하기 위한 전극으로 활용된다. 액정은 픽셀 전극의 데이터 신호와 공통 전극의 공통 전압에 의해 형성된 전계에 따라 회전하여 광 투과율을 조절함으로써 계조가 구현된다.

- [0025] 공통 전극 배선은 데이터 라인들 사이에 서브 픽셀과 중첩되지 않는 영역에 형성될 수 있으며 공통 전극에 공통 전압을 공급한다. 이처럼, 공통 전극 배선과 데이터 라인들 사이에 중첩되는 부분이 없으므로 상호간에 생기는 기생 캐패시턴스의 영향을 줄일 수 있다.
- [0026] 도 2 및 도 3은 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기관의 단면도이다. 특히 도 2는 도 1에 도시된 A-A' 따라 절단한 부분에 대한 단면도이다.
- [0027] 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기관은 도 2 및 도 3에 도시된 바와 같이, 기관(200), 박막 트랜지스터, 공통 전극 배선(240), 제1 보호층(250), 제2 보호층(260), 픽셀 전극(270), 제3 보호층(280), 공통 전극(290)을 포함한다.
- [0028] 박막 트랜지스터는 기관(200) 상의 픽셀 영역에서 스위칭 소자로써 형성되어 있으며, 게이트 전극(210), 게이트 절연막(220), 액티브층(230), 소스 전극(231) 및 드레인 전극(232)을 포함한다. 여기서, 각각의 박막 트랜지스터의 소스 전극들 사이에는 도 1에 도시된 바와 같이 데이터 라인이 형성되어 있으며 각각의 소스 전극들은 상기 데이터 라인과 전기적으로 연결되어 있다. 본 발명의 도 2에서는 이웃하는 소스 전극(231)이 서로 연결되어 도시되어 있으며, 상기 연결된 부분이 데이터 라인일 수 있으며, 또는 연결된 부분에서 한 쌍의 소스 전극(231)이 데이터 라인과 연결될 수 있다.
- [0029] 본 발명의 박막 트랜지스터는 도 3에 도시된 바와 같이, 게이트 전극(210)이 액티브층(230) 아래로 형성된 바텀 게이트 구조이지만, 게이트 전극(210)이 액티브층(230) 상에 위치에 있는 탑 게이트 구조로 이루어질 수 있다. 또한 에칭 공정 시 액티브층을 보호하는 역할을 하는 에치 스톱퍼(233)를 액티브층(230) 상에 추가로 형성할 수 있다.
- [0030] 공통 전극 배선(240)은 게이트 절연막(220) 상에 각각의 박막트랜지스터의 드레인 전극들 사이에 형성된다.
- [0031] 특히, 공통 전극 배선(240)은 소스 전극(231) 및 드레인 전극(232)과 동일한 물질로 형성될 수 있으며, 동일한 공정으로 형성될 수 있다. 이처럼 공통 전극 배선을 소스 전극 및 드레인 전극과 동일한 물질 및 동일한 공정으로 형성함으로써 제작 공정을 줄일 수 있으며, 또한 공통 전극 배선이 소스 전극(231) 및 드레인 전극(232)과 같은 층에 형성함으로써 공통 전극 배선을 위한 하나의 층을 줄일 수 있으므로 액정표시장치용 어레이 기관의 두께를 줄일 수 있다.
- [0032] 제1 보호층(250)은 박막 트랜지스터 상에 형성되어 박막 트랜지스터를 보호하는 기능을 하며, 패시베이션층으로 형성될 수 있다. 제2 보호층(260)은 제1 보호층 상에 형성되어 있으며, 포토 아크릴로 형성될 수 있다.
- [0033] 픽셀 전극(270)은 제2 보호층(260) 상에 형성되며, 드레인 전극을 노출시키는 콘택홀을 통해 드레인 전극과 연결되며, 공통 전극 배선(240)을 노출시키는 콘택홀을 통해 공통 전극 배선(240)과 연결된다.
- [0034] 한편, 드레인 전극(232)을 노출시키는 콘택홀 내부에 형성되는 픽셀 전극은 디스플레이 구동을 위한 전극으로 사용될 수 있다.
- [0035] 그리고, 공통 전극 배선(240)을 노출시키는 콘택홀 내부에 형성되는 픽셀 전극은 디스플레이 구동을 위한 전극으로 사용되지 않으며, 공통 전극(290)과 공통 전극 배선(240)을 전기적으로 연결시켜주는 역할을 하는 연결 전극으로 사용될 수 있다.
- [0036] 다시 말해, 공통 전극(290)과 공통 전극 배선(240)의 연결을 위한 콘택홀에 단차가 클 경우 발생할 수 있는 연결 불량률을 줄이기 위해 추가적으로 형성하는 연결 전극으로 사용될 수도 있는 것이다.
- [0037] 제3 보호층(280)은 픽셀 전극(270) 상에 형성되어 픽셀 전극(270)을 보호하는 기능을 하며, 패시베이션층으로 형성될 수 있다.
- [0038] 공통 전극(290)은 제3 보호층(280) 상에 형성되며, 공통 전극 배선(240)과 대응되는 영역에서 픽셀 전극(270)을 노출시키는 콘택홀을 통해 픽셀 전극(270)과 연결된다. 다시 말해, 공통 전극(290)은 픽셀 전극(270)을 통해 공통 전극 배선(240)과 전기적으로 연결된다. 여기서 공통 전극(290)은 ITO(Indium Tin Oxide)와 같은 투명 도전체로 형성될 수 있다.

- [0039] 또한, 공통 전극(290)은 내부에 슬릿을 포함할 수 있다. 공통 전극(290)과 픽셀 전극(270)은 슬릿을 통해 프린지 필드(fringe field)를 형성하고, 이와 같은 프린지 필드에 의해서 액정이 구동될 수 있다.
- [0040] 만약, 본 발명의 일 실시예에 따른 액정표시장치가 인셀 타입의 터치스크린을 포함한다면 공통 전극(290)은 디스플레이 구동 전극 또는 터치 전극으로도 사용될 수 있다. 다시 말해, 인셀 타입의 터치스크린은 터치스크린의 구동 모드에 따라 공통 전극을 디스플레이 구동을 위한 공통 전극으로 사용될 수 있고, 터치 구동을 위한 터치 전극으로 사용될 수 있다.
- [0041] 예를 들어, 디스플레이 구동 모드 시, 공통 전극 배선으로부터 인가 받은 공통 전압(Vcom)과 픽셀 전극의 데이터 신호에 의해 형성된 전계에 따라 디스플레이 구동을 할 수 있고, 다음으로 터치 구동 모드 시, 공통 전극 배선으로 터치 스캔 신호를 터치 전극으로 인가하고, 사용자의 터치 입력에 따라 터치 전극에서 발생된 터치 감지 신호를 이용해 터치 입력 위치를 감지할 수 있다.
- [0042] 이하에서는, 상술한 바와 같은 구성을 갖는 액정표시장치용 어레이 기판의 일 실시예에 따른 제조 방법에 대해 도 4 내지 도 13를 참조하여 상세히 설명하기로 한다.
- [0043] 도 4 내지 도 13는 본 발명의 다양한 실시예에 따른 액정표시장치용 어레이 기판의 제조방법을 보여주는 단면도이다.
- [0044] 먼저, 도 4 및 도 5에 도시된 바와 같이, 기판(200) 상에 게이트 전극(210)을 형성하고 게이트 절연막(220)을 형성한다. 다음으로 게이트 절연막(220) 상에 액티브 층(230)을 형성한다.
- [0045] 여기서, 액티브 층(230)은 게이트 전극(210)에 대응되는 부분에 형성될 수 있으며, 본 발명의 일 실시예에 따르면 액티브층(230)이 게이트 전극(210)상에 적층된 구조지만, 게이트 전극(210)이 액티브층(230) 상에 적층되어 형성될 수도 있다. 또한, 액티브 층(230) 상에 에칭 공정 시 액티브층을 보호하는 역할을 하는 에치 스톱퍼(233)를 추가로 형성할 수 있다.
- [0046] 다음으로, 도 6에 도시된 바와 같이, 게이트 절연막(220) 및 액티브 층(230)상에 소스 전극(231) 및 드레인 전극(232)을 형성하고 게이트 절연막 상에 상기 각각의 박막 트랜지스터의 드레인 전극들 사이에 공통 전극 배선(240)을 형성한다.
- [0047] 여기서, 이웃하는 소스 전극들은 서로 연결되게 형성하며, 연결된 부분에서 한 쌍의 이웃하는 소스 전극들이 데이터 라인과 전기적으로 연결된다. 또한, 공통 전극 배선(240)은 모든 드레인 전극들 사이에 형성되는 것은 아니며 특정한 일부 영역에만 형성될 수도 있다.
- [0048] 본 발명의 일 실시예에 따른 액정표시장치용 어레이 기판의 제조 방법에서 공통 전극 배선(240)은 소스 전극(231) 및 드레인 전극(232)과 동일한 물질로 형성될 수 있으며, 동일한 공정으로 동시에 형성될 수 있다. 이처럼 공통 전극 배선을 소스 전극 및 드레인 전극과 동일한 물질 및 동일한 공정으로 동시에 형성함으로써 제작 공정을 줄일 수 있으며, 또한 공통 전극 배선이 소스 전극(231) 및 드레인 전극(232)과 같은 층에 형성함으로써 공통 전극 배선을 위한 하나의 층을 줄일 수 있으므로 액정표시장치용 어레이 기판의 두께를 줄일 수 있다.
- [0049] 다음으로, 도 7 및 도 8에 도시된 바와 같이, 박막 트랜지스터 및 공통 전극 배선(240) 상에 제1 보호층(250) 및 제2 보호층(260)을 형성한다.
- [0050] 예를 들어, 제2 보호층(260)은 드레인 전극(232)에 대응되는 영역 및 공통 전극 배선(240)에 대응되는 영역이 노출된 형태로 패터닝 되어 형성된다.
- [0051] 여기서 제1 보호층(250)은 패시베이션층으로 형성될 수 있으며 제2 보호층은 포토 아크릴로 형성될 수 있다.
- [0052] 다음으로, 도 9에 도시된 바와 같이, 제2 보호층(260)의 패터닝 된 부분을 기준으로 제1 보호층(250)을 패터닝 하여 드레인 전극(232)을 노출시키는 콘택홀 및 공통 전극 배선(240)을 노출시키는 콘택홀을 형성한다. 예를 들어, 제1 보호층(250)의 패터닝 공정 시 마스크의 역할을 하기 위해 제2 보호층(260)이 패터닝 된 상태로 증착되며, 습식 식각 공정을 통해 제1 보호층을 패터닝하여 드레인 전극(232)을 노출시키는 콘택홀 및 공통 전극 배선(240)을 노출시키는 콘택홀을 형성한다. 또 다른 실시예로, 제2 보호층(260) 상에 감광막을 도포하고 노광 및 현상 공정으로 감광막 패터닝을 형성한 후, 감광막 패터닝을 통해 제1 보호층(250) 및 제2 보호층(260)을 에칭하여 드레인 전극(232)을 노출시키는 콘택홀 및 공통 전극 배선(240)을 노출시키는 콘택홀을 형성할 수도 있다.
- [0053] 다음으로, 도 10에 도시된 바와 같이, 드레인 전극(232)을 노출시키는 콘택홀, 공통 전극 배선(240)을 노출시키는 콘택홀 및 제2 보호층(260) 상에 픽셀 전극(270)을 형성한다. 여기서, 픽셀 전극(270)은 드레인 전극(232)

상부를 포함한 드레인 전극(232)을 노출시키는 콘택홀 내부 및 공통 전극 배선(240)을 노출시키는 콘택홀 내부 및 제2 보호층(260) 상에 형성된다.

[0054] 한편, 드레인 전극(232)을 노출시키는 콘택홀 내부에 형성되는 픽셀 전극은 디스플레이 구동을 위한 전극으로 사용될 수 있다.

[0055] 그리고, 공통 전극 배선(240)을 노출시키는 콘택홀 내부에 형성되는 픽셀 전극은 디스플레이 구동을 위한 전극으로 사용되지 않으며, 공통 전극(290)과 공통 전극 배선(240)을 전기적으로 연결시켜주는 역할을 하는 연결 전극으로 사용될 수 있다.

[0056] 다시 말해, 공통 전극(290)과 공통 전극 배선(240)의 연결을 위한 콘택홀에 단차가 클 경우 발생할 수 있는 연결 불량률을 줄이기 위해 추가적으로 형성하는 연결 전극으로 사용될 수도 있는 것이다.

[0057] 다음으로, 도 11에 도시된 바와 같이 픽셀 전극(270) 및 제2 보호층(260) 상에 제3 보호층(280)을 형성한다.

[0058] 예를 들어, 제3 보호층(280)은 공통 전극 배선(240)에 대응되는 영역이 노출된 형태로 패터닝 되어 형성된다.

다음으로, 도 12에 도시된 바와 같이, 제3 보호층(280)을 패터닝하여 공통 전극 배선(240)과 대응된 영역에서 픽셀 전극(260)을 노출시키는 콘택홀을 형성한다.

예를 들어, 제3보호층(280)이 패터닝 된 상태로 증착되어, 픽셀 전극(260)을 노출시키는 콘택홀을 형성한다. 또 다른 실시예로, 제3 보호층(280) 상에 감광막을 도포하고 노광 및 현상 공정으로 감광막 패턴을 형성한 후, 감광막 패턴을 통해 제3 보호층(280)을 패터닝하여 픽셀 전극(260)을 노출시키는 콘택홀을 형성할 수도 있다.

[0059] 다음으로, 도 13에 도시된 바와 같이, 공통 전극 배선(240)과 대응되는 영역에서 픽셀 전극(260)을 노출시키는 콘택홀 및 제3 보호층(280) 상에 공통 전극(290)을 형성한다. 여기서 공통 전극(280)은 공통 전극 배선(240)과 대응되는 영역에서 픽셀 전극(260)을 노출시키는 콘택홀을 통해 픽셀 전극(260)과 전기적으로 연결된다. 다시 말해, 공통 전극(290)은 픽셀 전극(270)을 통해 공통 전극 배선(240)과 전기적으로 연결된다.

[0060] 삭제

[0061] 삭제

[0062] 다음으로, 공통 전극(290)에 슬릿을 형성하는 공정을 추가할 수도 있다.

[0063] 만약, 본 발명의 일 실시예에 따른 액정표시장치가 인셀 타입의 터치스크린을 포함한다면 공통 전극(290)은 디스플레이 구동 전극 또는 터치 전극으로도 사용될 수 있다. 다시 말해, 인셀 타입의 터치스크린은 터치스크린의 구동 모드에 따라 공통 전극을 디스플레이 구동을 위한 공통 전극으로 사용될 수 있고, 터치 구동을 위한 터치 전극으로 사용될 수 있다.

[0064] 예를 들어, 디스플레이 구동 모드 시, 공통 전극 배선으로부터 인가 받은 공통 전압(Vcom)과 픽셀 전극의 데이터 신호에 의해 형성된 전계에 따라 디스플레이 구동을 할 수 있고, 다음으로 터치 구동 모드 시, 공통 전극 배선으로 터치 스캔 신호를 터치 전극으로 인가하고, 사용자의 터치 입력에 따라 터치 전극에서 발생된 터치 감지 신호를 이용해 터치 입력 위치를 감지할 수 있다.

[0065] 본 명세서에서는 액정표시장치용 어레이 기판의 제조 방법에 있어서 공통 전극을 형성하는 공정까지만 설명하였으나, 본 발명의 사상은 이에 제한되지 아니하며, 공통 전극 형성 공정 후 터치 스크린 일체형 표시장치의 제조를 위한 추가적인 공정을 더 수행할 수도 있다.

[0066] 본 발명이 속하는 기술분야의 당업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.

[0067] 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

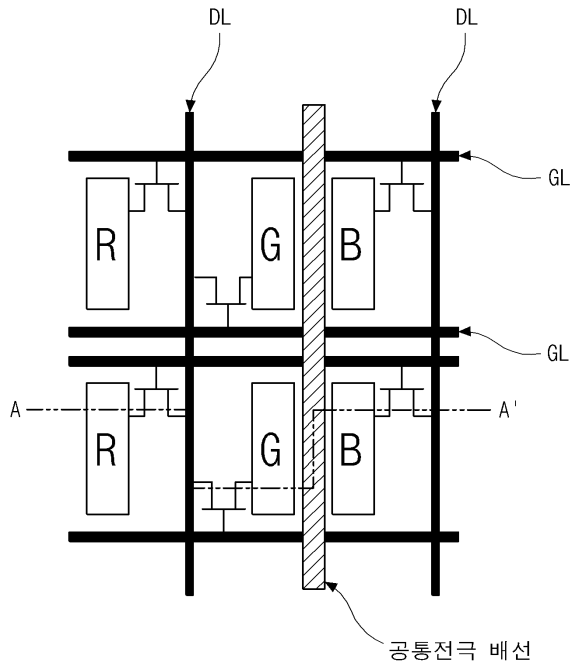
부호의 설명

[0068]

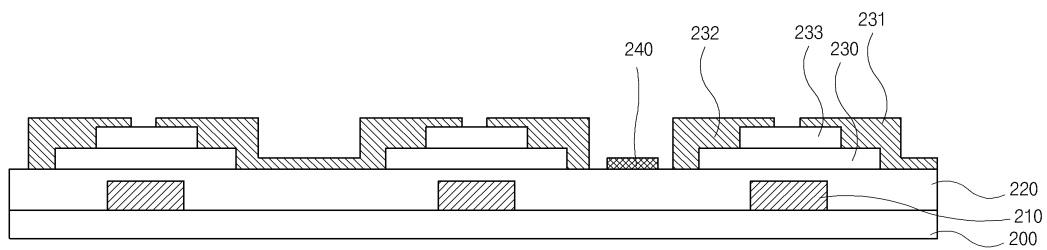
200 : 기판	210 : 게이트 전극
220 : 게이트 절연막	230 : 액티브층
231 : 소스 전극	232 : 드레인 전극
233 : 에치 스톱퍼	260 : 공통 전극 배선
250 : 제1 보호층	260 : 제2 보호층
270 : 픽셀 전극	280 : 제3 보호층
290 : 공통 전극	

도면

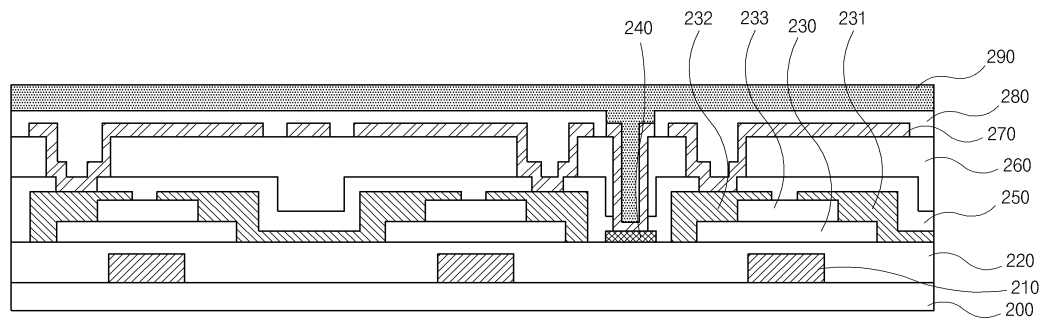
도면1



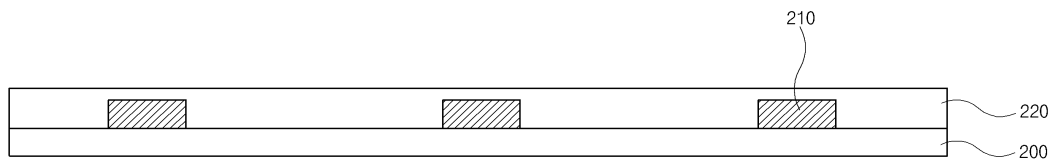
도면2



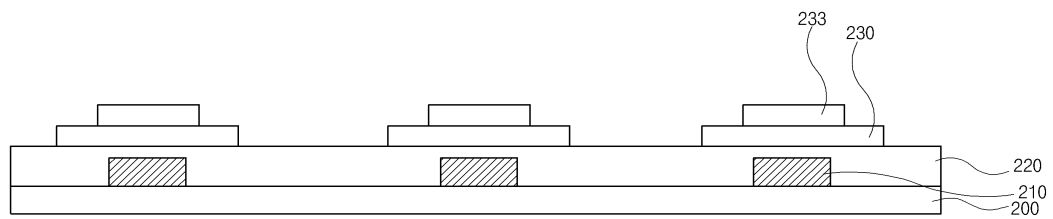
도면3



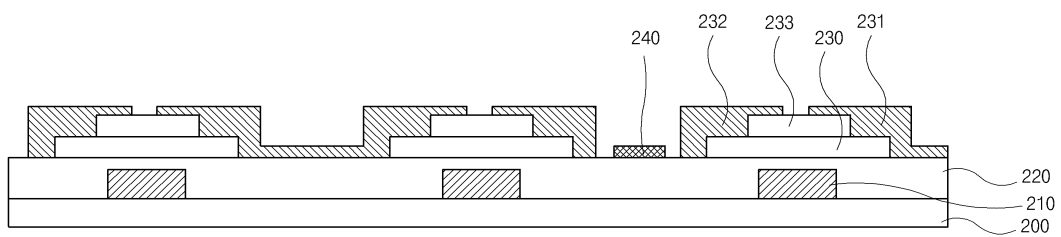
도면4



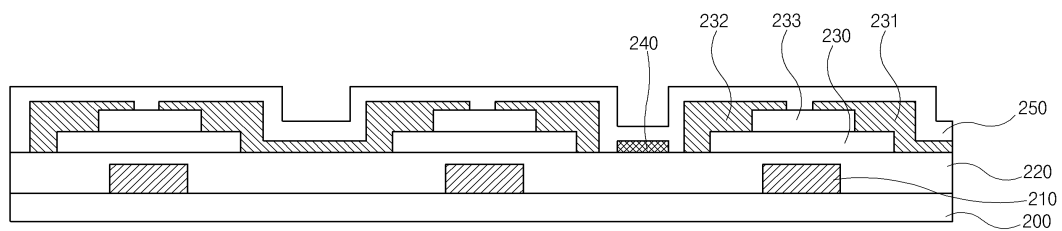
도면5



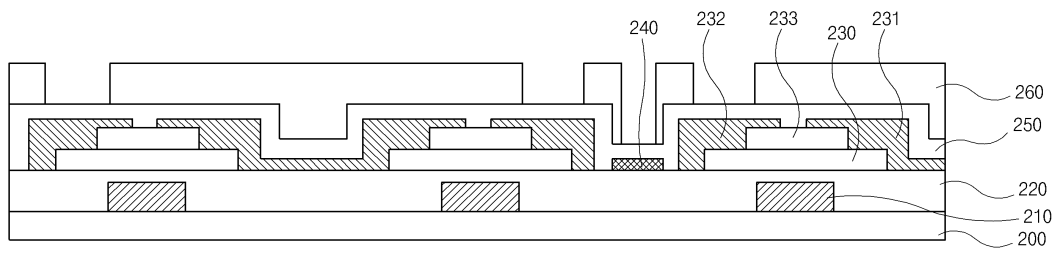
도면6



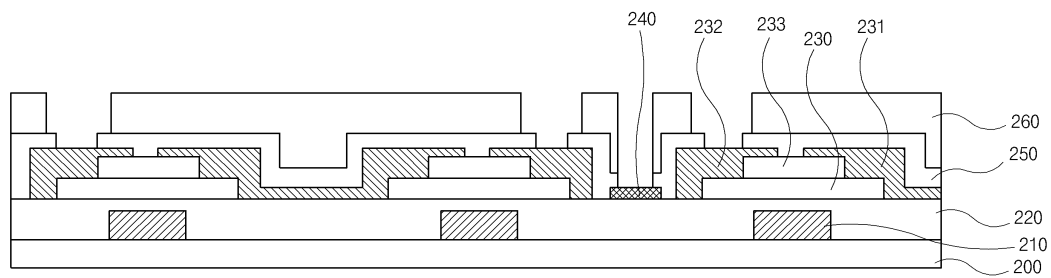
도면7



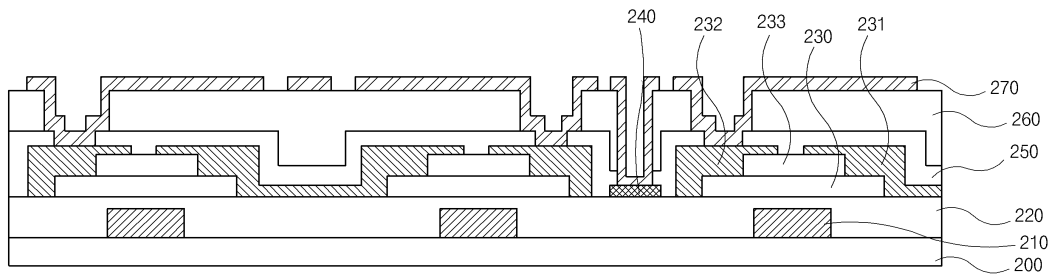
도면8



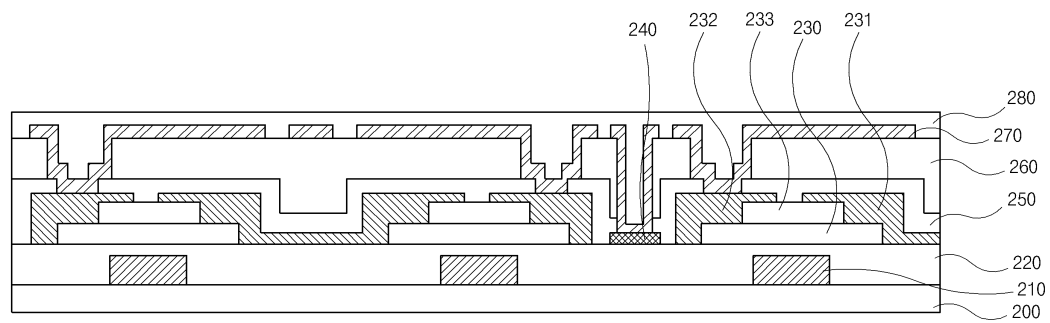
도면9



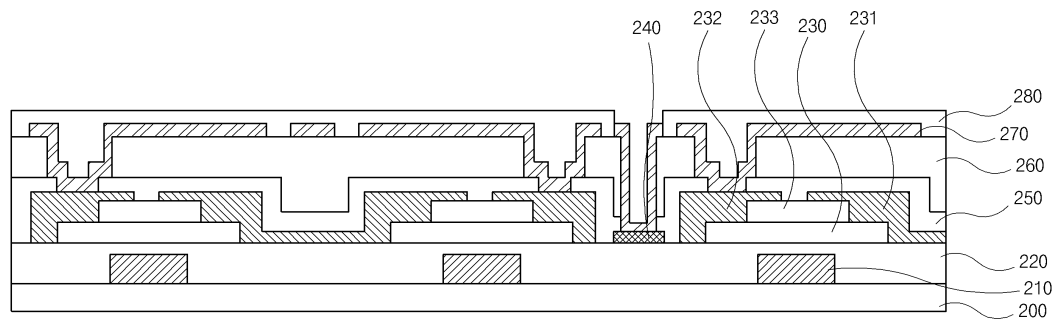
도면10



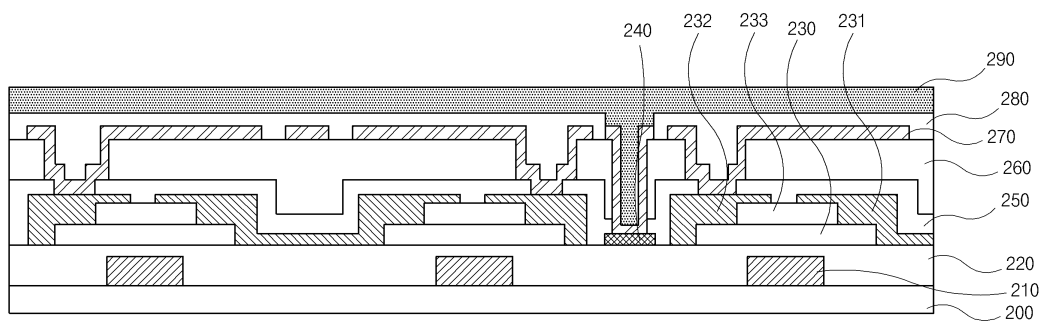
도면11



도면12



도면13



专利名称(译)	用于液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR101697272B1	公开(公告)日	2017-01-17
申请号	KR1020120151792	申请日	2012-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JEONG SEOP 이정섭 SONG IN HYUK 송인혁		
发明人	이정섭 송인혁		
IPC分类号	G02F1/1368 G02F1/1343		
CPC分类号	G02F1/1368 G02F1/1362 G02F1/1343		
其他公开文献	KR1020140082202A		
外部链接	Espacenet		

摘要(译)

根据本发明的一个方面，一种用于液晶显示器的阵列基板包括：多个薄膜晶体管，包括形成在基板上的栅电极，栅极绝缘膜，源电极和漏电极；在栅极绝缘层上的薄膜晶体管的漏电极之间形成公共电极线；形成在薄膜晶体管上的第一钝化层；形成在第一钝化层上的第二钝化层；像素电极形成在第二钝化层上并通过暴露漏电极并通过暴露公共电极线的接触孔连接到公共电极线的接触孔连接到漏电极；形成在像素电极上的第三钝化层；并且公共电极形成在第三钝化层上并通过接触孔连接到像素电极，该接触孔在对应于公共电极线的区域中暴露像素电极。

