



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년10월19일
(11) 등록번호 10-1667632
(24) 등록일자 2016년10월13일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/1335 (2006.01)
G02F 1/1362 (2006.01)
(21) 출원번호 10-2009-0127424
(22) 출원일자 2009년12월18일
심사청구일자 2014년12월17일
(65) 공개번호 10-2011-0070566
(43) 공개일자 2011년06월24일
(56) 선행기술조사문헌
KR1020080073265 A*
KR1020020041426 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이호천
경상북도 구미시 백산로 186, 우방1차아파트 2동 407호 (송정동)
지승훈
경상남도 창원시 진해구 가주로 93 (가주동)
(74) 대리인
박장원

전체 청구항 수 : 총 6 항

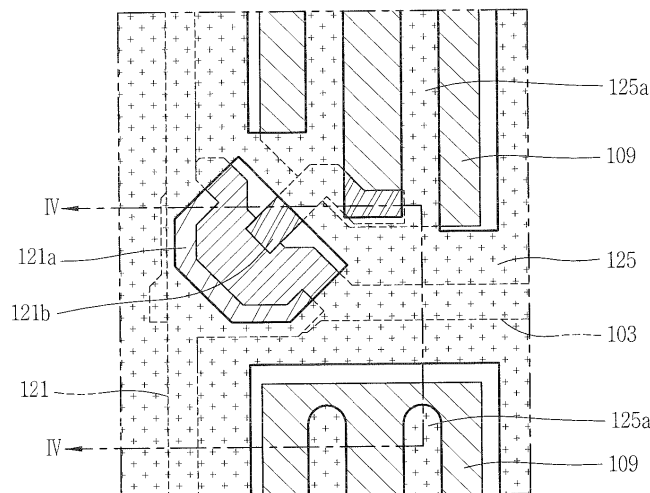
심사관 : 윤성주

(54) 발명의 명칭 프린지 필드 스위칭 방식 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 프린지 필드 스위칭 방식(Fringe Field Switching; FFS) 액정표시장치 및 그 제조방법에 관한 것으로서, 본 발명에 따른 프린지 필드 스위칭 방식 액정표시장치는, 투명기판 상에 서로 수직 교차되게 형성된 게이트라인과 데이터라인; 상기 게이트라인에서 분기된 게이트전극과, 이 게이트전극 상부에 형성된 게이트절연막, 액티브층패턴 및 상기 액티브층패턴 상에 형성되고 채널영역만큼 이격된 소스전극과 드레인전극으로 구성된 박막트랜지스터; 상기 박막트랜지스터의 드레인전극과 연결된 화소전극; 상기 박막트랜지스터와 화소전극 상부에 형성된 보호막; 및 상기 보호막 상에 형성되고, 상기 화소전극 상부, 및 상기 게이트라인과 화소전극 사이에 다수 개의 슬릿을 가지는 공통전극을 구비한 공통전극배선;을 포함하여 구성되는 것을 특징으로 한다.

대표도 - 도3



명세서

청구범위

청구항 1

투명기관 상에 서로 수직 교차되게 형성된 게이트라인과 데이터라인;

상기 게이트라인에서 분기된 게이트전극과, 이 게이트전극 상부에 형성된 게이트절연막, 액티브층패턴 및 상기 액티브층패턴 상에 형성되고 채널영역만큼 이격된 소스전극과 드레인전극으로 구성된 박막트랜지스터;

상기 박막트랜지스터의 드레인전극과 연결된 화소전극;

상기 박막트랜지스터와 화소전극 상부에 형성된 보호막; 및

상기 보호막 상에 형성되고, 상기 화소전극 상부, 및 상기 게이트라인과 화소전극 사이에 다수 개의 슬릿을 가지는 공통전극을 구비한 공통전극배선;을 포함하여 구성되며,

상기 화소전극 상부에 대응하는 다수 개의 공통전극 중 일부는 상기 게이트라인 상부에 위치하는 공통전극배선 부분과 분리된 프린지 필드방식 액정표시장치.

청구항 2

삭제

청구항 3

제1항에 있어서, 상기 게이트라인과 화소전극 사이 및 화소전극 상부의 슬릿을 통해 프린지 필드가 형성되는 것을 특징으로 하는 프린지 필드방식 액정표시장치.

청구항 4

제1항에 있어서, 블랙매트릭스와 컬러필터가 구비되고, 상기 투명기관과 합착되는 상부기관과, 이들 기관 사이에 형성된 액정층을 더 포함하는 것을 특징으로 하는 프린지 필드방식 액정표시장치.

청구항 5

투명기관상에 게이트라인과, 이 게이트라인에서 분기된 게이트전극을 형성하는 단계;

상기 게이트라인을 포함한 투명기관 전면에 게이트절연막을 형성하는 단계;

상기 게이트전극 상부의 게이트절연막 상에 액티브층패턴을 형성하는 단계;

상기 게이트절연막 상에 화소전극을 형성하는 단계;

상기 액티브층패턴 상에 소스전극과, 상기 화소전극과 연결되는 드레인전극을 형성하는 단계;

상기 소스전극과 드레인전극을 포함한 기관 전면에 보호막을 형성하는 단계;

상기 보호막 상에 상기 화소전극 상부, 및 상기 게이트라인과 화소전극 사이에 다수 개의 슬릿을 가지는 공통전극을 구비한 공통전극배선을 형성하는 단계;를 포함하여 구성되며,

상기 화소전극 상부에 대응하는 다수 개의 공통전극 중 일부는 상기 게이트라인 상부에 위치하는 공통전극배선 부분과 분리 형성하는 프린지 필드방식 액정표시장치 제조방법.

청구항 6

삭제

청구항 7

제5항에 있어서, 상기 게이트라인과 화소전극 사이 및 화소전극 상부의 슬릿을 통해 프린지 필드가 형성되는 것을 특징으로 하는 프린지 필드방식 액정표시장치 제조방법.

청구항 8

제5항에 있어서, 블랙매트릭스와 컬러필터가 적층된 상부기판을 제공하는 단계;

상기 상부기판과 상기 투명기판 사이에 액정층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 프린지 필드 방식 액정표시장치 제조방법.

발명의 설명

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치 및 그 제조방법에 관한 것으로서, 보다 상세하게는 프린지 필드 스위칭 방식의 액정표시장치에서 게이트라인 인접 관계를 안정화시켜 투과율을 개선하고자 한 프린지 필드 스위칭 방식(Fringe Field Switching; FFS) 액정표시장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 일반적으로 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극 성질을 이용한다. 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

[0003] 따라서, 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 액정의 분자배열 방향으로 빛이 굴절하여 영상을 표시할 수 있다.

[0004] 액정표시장치는 공통전극이 형성된 컬러필터기판과 화소전극이 형성된 어레이기판과, 두 기판 사이에 충전된 액정으로 이루어진다. 이와 같은 액정표시장치에서는, 공통전극과 화소전극 사이에서 상하로 인가되는 전기장에 의해 액정이 구동된다.

[0005] 그러나, 상하로 인가되는 전기장에 의한 액정구동은, 시야각 특성이 우수하지 못한 단점을 가지고 있기 때문에, 이와 같은 단점을 해결하기 위해 제안된 기술이 횡전계 방식의 액정표시장치이다.

[0006] 이 횡전계 방식 액정표시장치는 어레이기판 상에 서로 이격된 화소전극과 공통전극이 위치하여 기판면에 평행한 횡전계를 형성하는 장치이다.

[0007] 그런데, 이 횡전계 방식의 액정표시장치는 휘도가 저하되는 단점을 가지고 있기 때문에, 이러한 횡전계 방식의 액정표시장치의 위와 같은 단점을 해결하기 위해 제안된 기술이 프린지 필드 스위칭방식 액정표시장치이다.

[0008] 이러한 기존의 프린지 필드 스위칭방식 액정표시장치에 대해 도 1 및 2를 참조하여 설명하면 다음과 같다.

[0009] 도 1은 종래기술에 따른 프린지 필드 스위칭방식 액정표시장치를 개략적으로 나타낸 평면도이다.

[0010] 도 2는 도 1의 II-II선에 따른 단면도로서, 공통전극배선에서 분기된 다수 개의 공통전극들의 상태를 나타낸 단면도이다.

[0011] 종래기술에 따른 프린지 필드 스위칭방식 액정표시장치는, 도 1 및 2에 도시된 바와 같이, 어레이기판(11) 상에 상기 투명한 어레이기판(11) 위에 종횡으로 배열되어 화소영역을 정의하는 게이트라인(13)과 데이터라인(21)이 형성되어 있으며, 상기 게이트라인(13)과 데이터라인(21)의 교차영역에는 스위칭소자인 박막트랜지스터(T)가 형성되어 있다.

[0012] 여기서, 상기 박막트랜지스터(T)는 상기 게이트라인(13)에 연결된 게이트전극(13a), 상기 데이터라인(21)에 연결된 소스전극(21a) 및 이 화소전극(19)에 연결된 드레인전극(21b)으로 구성된다.

[0013] 또한, 상기 박막트랜지스터(T)는 상기 게이트전극(13a)과 소스전극(21a) 및 드레인전극(21b)사이의 절연을 위한 게이트절연막(15) 및 상기 게이트전극(13a)에 공급되는 게이트 전압에 의해 상기 소스전극(21a)과 드레인전극(21b) 사이에 전도 채널(conductive channel)을 형성하는 액티브패턴(17)을 포함한다.

[0014] 그리고, 상기 화소영역 내에는 박스 형태의 공통전극배선(25)과 화소전극 (19)이 형성되어 있다. 이때, 상기 공통전극배선(25)은 상기 화소전극(19)과 프린지 필드(fringe field)를 발생시키기 위해 상기 화소전극(19) 내에

다수 개의 공통전극(25a)이 분기되어 있다. 또한, 상기 화소전극(19)에는 상기 공통전극(25a)들에 의해 다수의 슬릿(slit)이 형성된다. 이때, 도 2의 "A"와 같이, 상기 공통전극(25a)들은 상기 화소전극(19) 내에 형성되어 있어, 게이트라인(13)과 화소전극(19) 사이에는 슬릿(slit)이 형성되지 않게 된다.

[0015] 또한, 상기 화소전극(19)은 상기 드레인전극(21b)과 전기적으로 접속되어 있다.

[0016] 그러나, 종래기술에 따른 프린지 필드방식 액정표시장치에 의하면 다음과 같은 문제점이 있다.

[0017] 종래기술에 따른 프린지 필드방식 액정표시장치는, 시야각이 160 도 정도로 넓은 장점을 가지고 있으나, 일반적인 프린지 필드방식 액정표시장치의 경우에는 화소전극 내에 형성된 슬릿(slit)이 공통전극과 대응하는 영역에만 형성됨에 따라 데이터라인 및 게이트라인과 인접한 영역에는 프린지 필드(fringe field)가 형성되지 않아 투과율이 저하되는 문제점이 있다. 즉, 화소전극에 형성된 슬릿이 공통전극과 대응되는 영역에만 형성되어 있어, 이 대응되는 영역 이외에는 프린지 필드가 형성되지 않고, 대응되는 영역의 외곽에서는 인접 전계의 영향으로 필드가 왜곡되는 현상이 발생하여 투과율이 저하된다.

발명의 내용

해결 하고자하는 과제

[0018] 이에 본 발명은 상기 종래기술의 제반 문제점을 해결하기 위하여 안출한 것으로서, 본 발명의 목적은 프린지 필드 방식 액정표시장치에서 게이트라인 인접 전계를 안정시켜 투과율을 개선시킬 수 있는 프린지 필드 방식 액정표시장치 및 그 제조방법을 제공함에 있다.

과제 해결수단

[0019] 상기 목적을 달성하기 위한 본 발명에 따른 프린지 필드 방식 액정표시장치는, 투명기관 상에 서로 수직 교차되게 형성된 게이트라인과 데이터라인; 상기 게이트라인에서 분기된 게이트전극과, 이 게이트전극 상부에 형성된 게이트절연막, 액티브층패턴 및 상기 액티브층패턴 상에 형성되고 채널영역만큼 이격된 소스전극과 드레인전극으로 구성된 박막트랜지스터; 상기 박막트랜지스터의 드레인전극과 연결된 화소전극; 상기 박막트랜지스터와 화소전극 상부에 형성된 보호막; 및 상기 보호막 상에 형성되고, 상기 화소전극 상부, 및 상기 게이트라인과 화소전극 사이에 다수 개의 슬릿을 가지는 공통전극을 구비한 공통전극배선;을 포함하여 구성되는 것을 특징으로 한다.

[0020] 상기 목적을 달성하기 위한 본 발명에 따른 프린지 필드방식 액정표시장치 제조방법은, 투명기관 상에 게이트라인을 형성하는 단계; 상기 게이트라인을 포함한 투명기관 전면에 게이트절연막을 형성하는 단계; 상기 게이트절연막 상에 화소전극을 형성하는 단계; 상기 게이트전극 상부의 게이트절연막 상에 액티브층패턴을 형성하는 단계; 상기 액티브층패턴 상에 소스전극과, 상기 화소전극과 연결되는 드레인전극을 형성하는 단계; 상기 소스전극과 드레인전극을 포함한 기관 전면에 보호막을 형성하는 단계; 상기 보호막 상에 상기 화소전극 상부, 및 상기 게이트라인과 화소전극 사이에 다수 개의 슬릿을 가지는 공통전극을 구비한 공통전극배선을 형성하는 단계;를 포함하여 구성되는 것을 특징으로 한다.

효 과

[0021] 본 발명에 따른 프린지 필드 방식 액정표시장치 및 그 제조방법에 의하면 다음과 같은 효과가 있다.

[0022] 본 발명에 따른 프린지 필드 방식 액정표시장치 및 그 제조방법은, 공통전극배선에서 분기된 다수 개의 공통전극 일부분을 분리하여 게이트라인에 인가되는 게이트전압에 의한 전계 왜곡을 안정시킴으로써, 게이트라인과 인접하는 러빙 디스클리네이션(rubbing disclination) 영역을 최소화하여 블랙매트릭스 설계 마진(margin)을 줄일 수 있으므로 투과율을 개선시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0023] 이하, 본 발명의 바람직한 실시예에 따른 프린지 필드 방식 액정표시장치에 대해 첨부된 도면을 참조하여 상세히 설명한다.

[0024] 도 3은 본 발명에 따른 프린지 필드 스위칭방식 액정표시장치를 개략적으로 나타낸 평면도이다.

[0025] 도 4는 도 3의 IV-IV선에 따른 단면도로서, 공통전극배선에서 분기된 다수 개의 공통전극들 중 일부가 분리된

상태를 나타낸 단면도이다.

- [0026] 본 발명에 따른 프린지 필드 스위칭방식 액정표시장치는, 도 3 및 4에 도시된 바와 같이, 어레이기판(101) 상에 상기 투명한 어레이기판(101) 위에 중첩으로 배열되어 화소영역을 정의하는 게이트라인(103)과 데이터라인(121)이 형성되어 있으며, 상기 게이트라인(103)과 데이터라인(121)의 교차영역에는 스위칭소자인 박막트랜지스터(T)가 형성되어 있다.
- [0027] 여기서, 상기 박막트랜지스터(T)는 상기 게이트라인(103)에 연결된 게이트전극(103a), 상기 데이터라인(121)에 연결된 소스전극(121a) 및 이 화소전극(109)에 연결된 드레인전극(121b)으로 구성된다.
- [0028] 또한, 상기 박막트랜지스터(T)는 상기 게이트전극(103a)과 소스전극(121a) 및 드레인전극(121b)사이의 절연을 위한 게이트절연막(105) 및 상기 게이트전극(103a)에 공급되는 게이트 전압에 의해 상기 소스전극(121a)과 드레인전극(121b) 사이에 전도 채널(conductive channel)을 형성하는 액티브패턴(107)을 포함한다.
- [0029] 그리고, 상기 화소영역 내에는 박스 형태의 공통전극배선(125)과 화소전극(109)이 형성되어 있다. 이때, 상기 공통전극배선(125)은 상기 화소전극(109)과 프린지 필드(fringe field)를 발생시키기 위해 상기 화소전극(109) 내에 다수 개의 공통전극(125a)들이 분기되어 있다. 이때, 상기 화소전극(109) 내에는 상기 공통전극(125a)들에 의해 다수의 슬릿(slit)이 형성된다. 또한, 도 4의 "B"와 같이, 상기 공통전극(125a)들 중 일부는 공통전극배선(125)에서 분리 형성되어 있어, 상기 게이트라인(103)과 화소전극(109) 사이에는 슬릿(slit)이 형성되어 있어, 프린지 필드(fringe field)가 생성된다.
- [0030] 이러한 구성으로 이루어진 본 발명에 따른 프린지 필드 방식 액정표시장치는 공통전극(125a)에 0V 전압을 인가하고, 게이트전압을 - 10V 전압을 인가하였을때, 기존의 구조에 대비하여 공통전극배선(125a)의 일부분이 분리시켜 형성된 공통전극 구조가 공통전극배선 사이에서 프린지 필드가 형성되어 디스클리네이션(disclination)이 형성되는 것을 상쇄시킨다.
- [0031] 따라서, 공통전극배선으로 부터 공통전극을 분리 형성함으로써, 게이트라인 전압에 의한 전계 왜곡을 안정시킴으로써, 게이트라인과 인접된 러빙 디스클리네이션 영역을 최소화하여 블랙매트릭스 설계 마진을 줄일 수 있어 투과율을 개선시킬 수 있게 된다.
- [0032] 상기 구성으로 이루어지는 본 발명에 따른 프린지 필드 방식 액정표시장치 제조방법에 대해 도 4 및 도 5a 내지 도 5d를 참조하여 설명하면 다음과 같다.
- [0033] 도 5a 내지 도 5d는 본 발명에 따른 프린지 필드 방식 액정표시장치 제조방법을 설명하기 위한 평면도이다.
- [0034] 도 5a에 도시된 바와 같이, 투명한 기판(101) 상에 금속과 같은 도전물질로 이루어진 도전층(미도시)을 증착한 후 이를 선택적으로 패터닝하여 게이트라인(103)과, 이 게이트라인(103)에서 분기된 게이트전극(103a)을 형성한다.
- [0035] 그 다음, 상기 게이트전극(103a)을 포함한 기판(101) 전면에 실리콘질화막(SiX)이나 실리콘산화막(SiO₂)으로 이루어진 게이트절연막(105)을 형성한다.
- [0036] 이어서, 도면에는 도시하지 않았지만, 상기 게이트절연막(105) 상에 비정질실리콘으로 이루어진 액티브층(미도시)과 불순물이 도핑된 비정질실리콘으로 이루어진 오믹콘택층(미도시)을 차례로 증착한 후, 포토리소그라피 공정기술을 이용한 노광 및 현상공정을 통해 상기 액티브층(미도시) 및 오믹콘택층(미도시)을 선택적으로 패터닝하여 액티브층패턴(107) 및 오믹콘택층패턴(미도시)을 형성한다.
- [0037] 그 다음, 도 5b에 도시된 바와 같이, 기판 전면에 투명 도전물질을 이용하여 도전층(미도시)을 증착한 후 이를 선택적으로 패터닝하여 화소전극(109)을 형성한다.
- [0038] 이어서, 도 5c에 도시된 바와 같이, 상기 액티브층패턴(107), 오믹콘택층(미도시) 및 화소전극(109) 상에 도전물질을 증착한 후 이를 선택적으로 패터닝하여 데이터라인(121), 이 데이터라인(121)에서 분기된 소스전극(121a) 및 이 소스전극(121a)과 채널영역만큼 이격된 드레인전극(121b)을 형성한다. 이때, 상기 드레인전극(121b)은 상기 화소전극(109)과 연결된다.
- [0039] 그 다음, 상기 소스전극(121a) 및 드레인전극(121b)을 포함한 기판 전면에 실리콘질화막(SiNx)이나 실리콘산화막(SiO₂) 또는 유기절연막(organic insulator)으로 이루어진 보호막(123)을 형성한다.
- [0040] 이어서, 도 5d에 도시된 바와 같이, 상기 보호막(123) 상에 도전물질을 증착한 후 이를 선택적으로 패터닝하여

공통전극배선(125)과 이 공통전극배선(125)에서 분기된 다수 개의 공통전극(125a)을 형성한다. 이때, 상기 다수 개의 공통전극(125a) 중 일부가 도 4의 "B"에서와 같이 상기 공통전극배선(125a)으로 부터 분리 형성되어 상기 게이트라인(103) 및 화소전극(109) 사이에 슬릿(slit)이 형성되어 프린지 필드가 형성된다.

[0041] 이어서, 도면에는 도시하지 않았지만, 상부기관인 투명한 유리기관(미도시) 하부의 박막트랜지스터와 대응하는 부분에 화소영역 이외의 부분에서 빛샘이 발생하는 것을 방지하기 위한 블랙 매트릭스(미도시)를 형성한다.

[0042] 그 다음, 상기 블랙매트릭스(미도시) 하부 및 유리기판(미도시)에 컬러필터 (미도시)을 형성한다. 이때, 상기 컬러필터는 적(R), 녹(G), 청(B)의 세가지 색이 순차적으로 반복되어 형성되어 있으며, 하나의 색이 하나의 화소영역에 대응된다. 또한, 상기 컬러필터(미도시)는 염색법, 인쇄법, 안료 분산법, 전착법 등에 의해 형성되어 질 수 있다.

[0043] 이어서, 도면에는 도시하지 않았지만, 상기 칼라필터(미도시) 위에는 이후에 합착되는 하부기판과의 일정한 갭을 유지하기 위해 칼럼스페이서(미도시)를 형성한다.

[0044] 이어서, 상기 블랙 매트릭스와, 컬러필터가 형성된 상부기판과, 앞서 박막트랜지스터 및 화소전극 등이 형성된 하부기판을 합착하고, 이들 사이에 액정층(151)을 형성함으로써 프린지 필드 방식 액정표시장치 제조를 완료한다.

[0045] 이상에서와 같이, 본 발명에 따른 프린지 필드 방식 액정표시장치 및 그 제조방법은, 공통전극배선에서 분기된 다수 개의 공통전극 일부분을 분리하여 게이트라인에 인가되는 게이트전압에 의한 전계 왜곡을 안정시킴으로써, 게이트라인과 인접하는 러빙 디스클리네이션(rubbing disclination) 영역을 최소화하여 블랙매트릭스 마진을 줄일 수 있으므로 투과율을 개선시킬 수 있다.

[0046] 한편, 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

[0047] 도 1은 종래기술에 따른 프린지 필드 스위칭방식 액정표시장치를 개략적으로 나타낸 평면도이다.

[0048] 도 2는 도 1의 II-II선에 따른 단면도로서, 공통전극배선에서 분기된 다수 개의 공통전극들의 상태를 나타낸 단면도이다.

[0049] 도 3은 본 발명에 따른 프린지 필드 스위칭방식 액정표시장치를 개략적으로 나타낸 평면도이다.

[0050] 도 4는 도 3의 IV-IV선에 따른 단면도로서, 공통전극배선에서 분기된 다수 개의 공통전극들 중 일부가 분리된 상태를 나타낸 단면도이다.

[0051] 도 5a 내지 도 5d는 본 발명에 따른 프린지 필드 방식 액정표시장치 제조방법을 설명하기 위한 평면도이다.

[0052] * 도면의 주요 부분에 대한 부호설명 *

[0053] 101 : 투명기판 103 : 게이트라인

[0054] 103a : 게이트전극 105 : 게이트절연막

[0055] 107 : 액티브층 패턴 109 : 화소전극

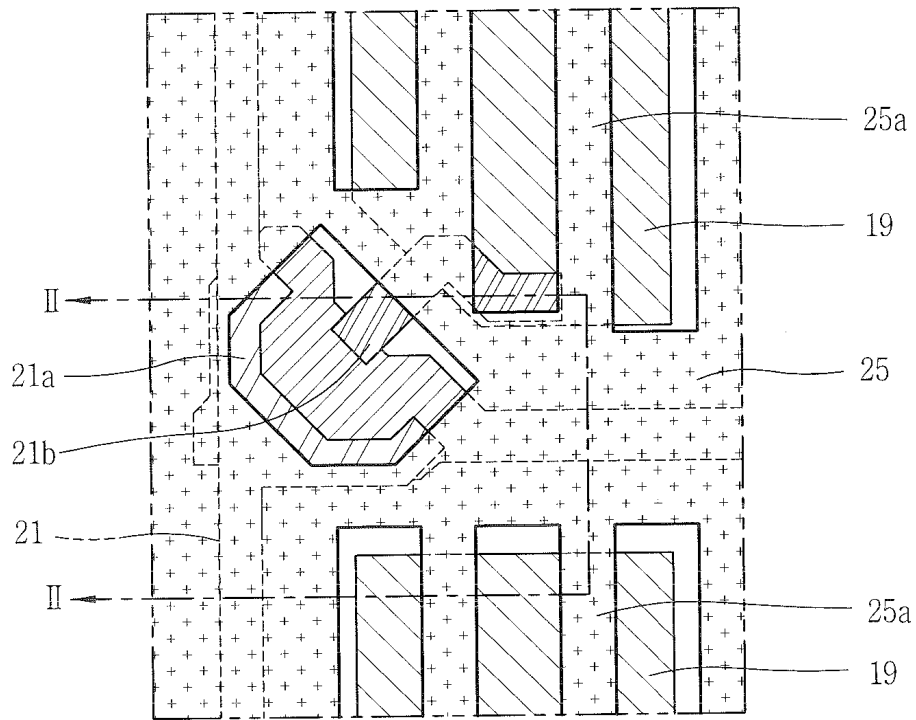
[0056] 121 : 데이터라인 121a : 소스전극

[0057] 121b : 드레인전극 123 : 보호막

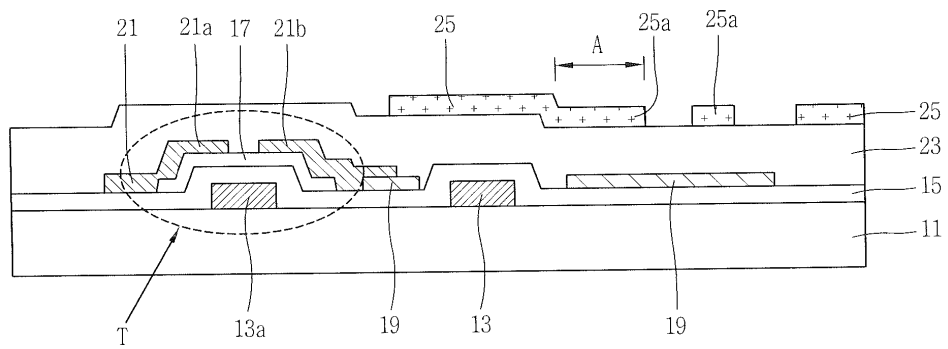
[0058] 125 : 공통전극배선 125a : 공통전극

도면

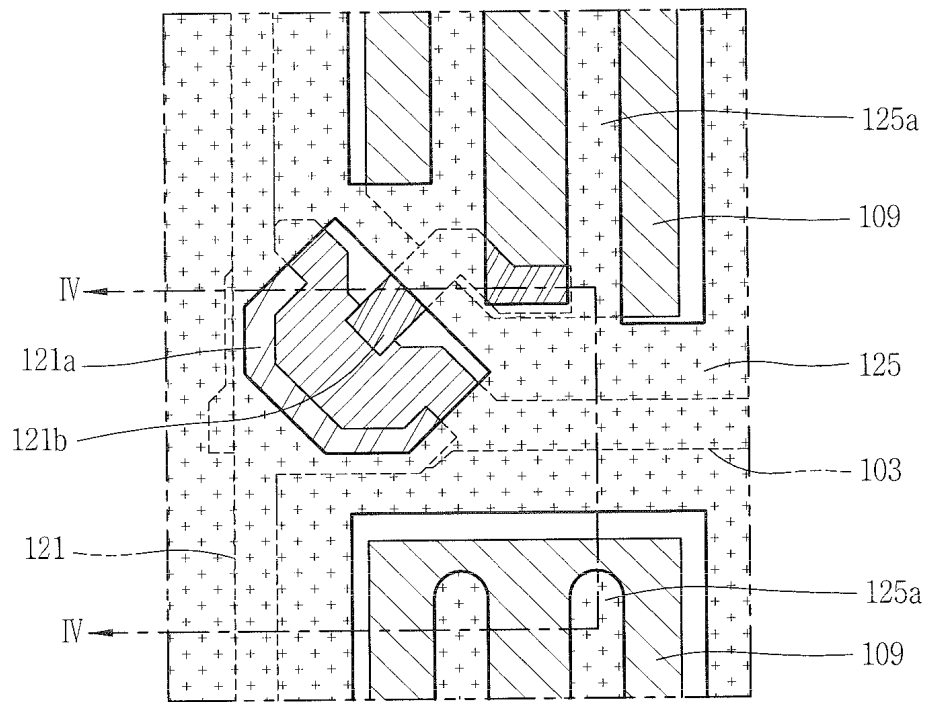
도면1



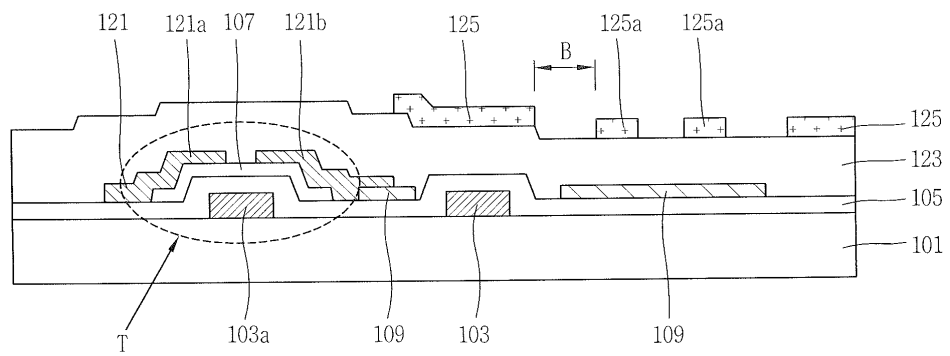
도면2



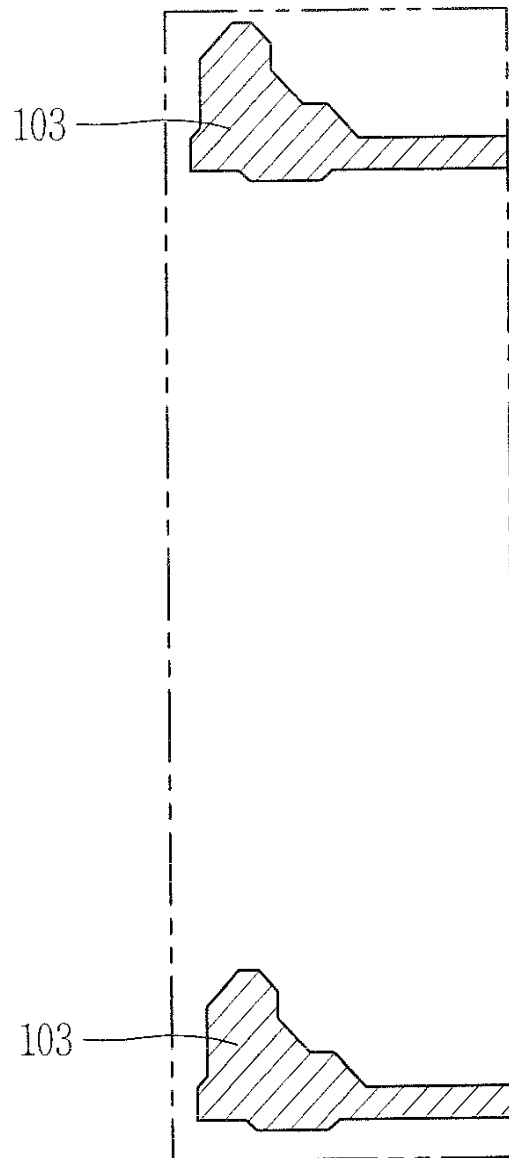
도면3



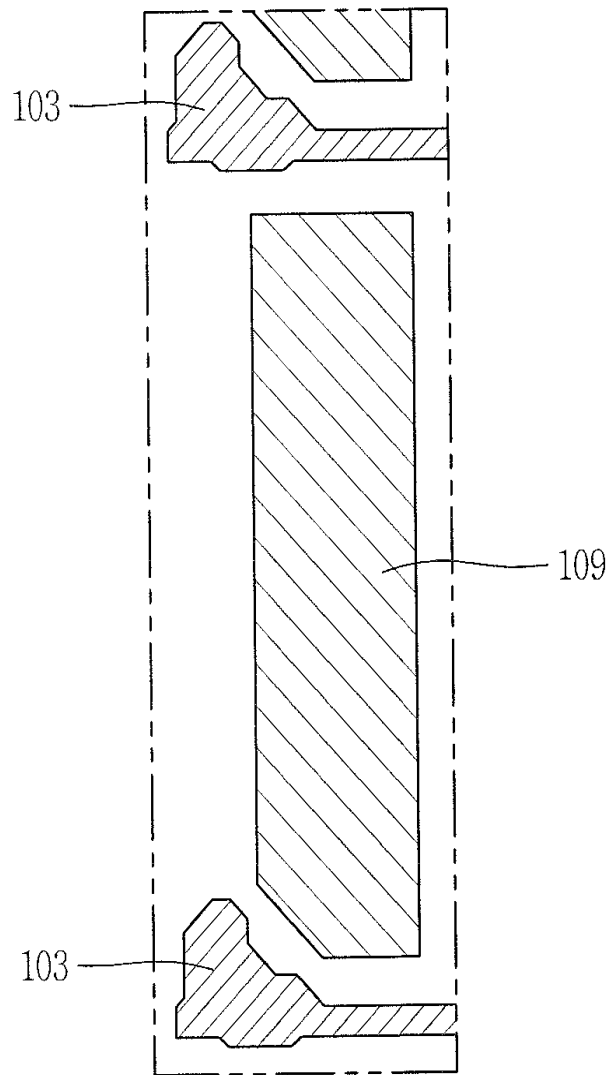
도면4



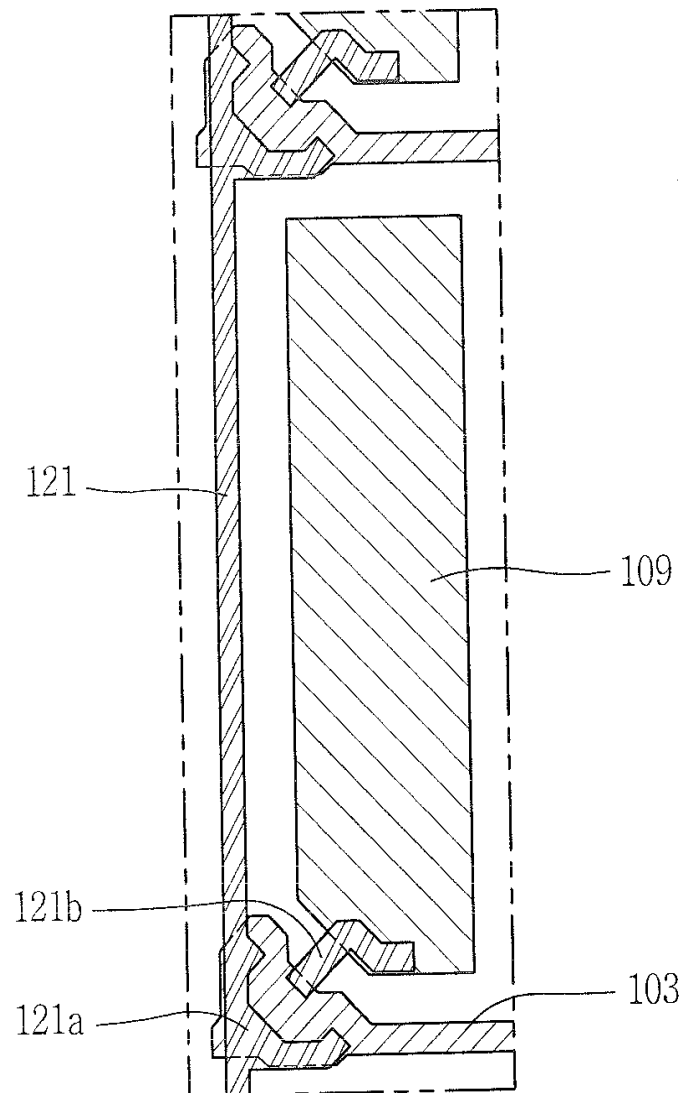
도면5a



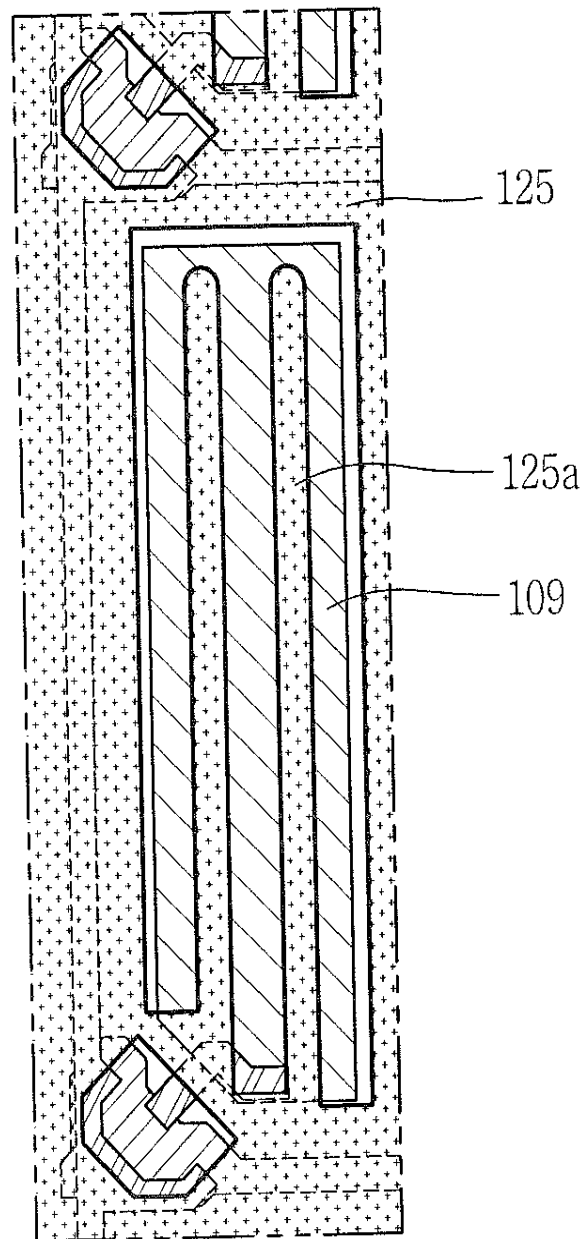
도면5b



도면5c



도면5d



专利名称(译)	标题：边缘场切换型液晶显示装置及其制造方法		
公开(公告)号	KR101667632B1	公开(公告)日	2016-10-19
申请号	KR1020090127424	申请日	2009-12-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE HO CHUN 이호천 JI SEUNG HOON 지승훈		
发明人	이호천 지승훈		
IPC分类号	G02F1/1343 G02F1/1335 G02F1/1362		
CPC分类号	G02F1/134363 G02F1/136286 G02F1/136227 G02F1/133512 G02F1/133514 G02F2001/134318 G02F2001/134372		
代理人(译)	박장원		
其他公开文献	KR1020110070566A		
外部链接	Espacenet		

摘要(译)

用途：提供一种边缘场切换方法的液晶显示器及其制造方法，以通过稳定邻近栅极线的电场来提高透射率。

