



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년10월07일
(11) 등록번호 10-1663565
(24) 등록일자 2016년09월30일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/1335 (2006.01)
G02F 1/1362 (2006.01)
(21) 출원번호 10-2010-0064801
(22) 출원일자 2010년07월06일
심사청구일자 2015년07월06일
(65) 공개번호 10-2012-0004119
(43) 공개일자 2012년01월12일
(56) 선행기술조사문헌
JP2009300556 A*
KR1020070070331 A*
JP2006276580 A
KR1020100007227 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김대현
서울특별시 용산구 우사단로10다길 46, 3층 (한남동)
박경호
경상북도 구미시 인동46길 6, 부영6단지 603동 202호 (구평동)
(74) 대리인
특허법인네이트

전체 청구항 수 : 총 8 항

심사관 : 한상일

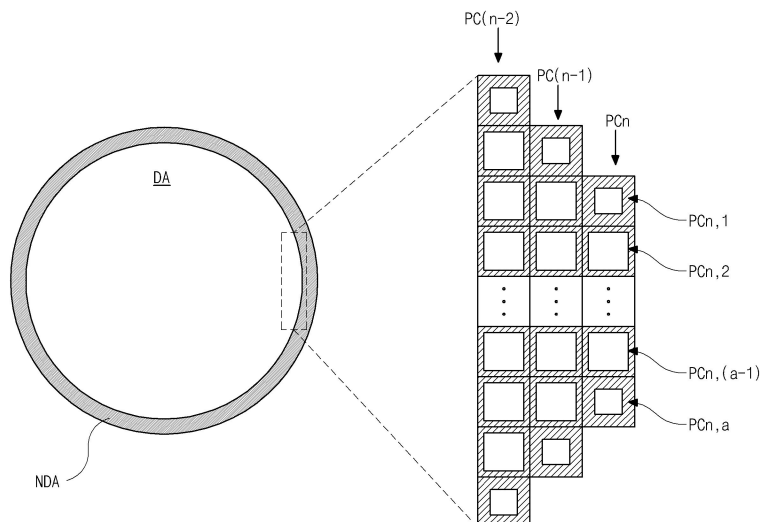
(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명의 액정표시장치는 마주하는 제 1 및 제 2 기판과, 상기 제 1 및 제 2 기판 사이에 위치하며 전계에 의해 구동되는 액정층을 포함하며, 상기 제 1 및 제 2 기판에는 제 1 방향으로 배열된 다수의 화소가 하나의 화소열을 이루며 위치하고, n번째 화소열에는 (n-1)번째 화소열보다 작은 개수의 화소가 배열되어 있는 액정표시장치에 있어서, 상기 n번째 화소열의 일 끝에 위치하는 1번째 화소의 개구율은 상기 n번째 화소열의 2번째 화소보다 작고, 상기 n번째 화소열의 타 끝에 위치하는 m번째 화소의 개구율은 상기 n번째 화소열의 (m-1)번째 화소보다 작은 것을 특징으로 한다.

위와 같은 구성에 의해, 원형의 표시영역을 갖는 액정표시장치를 제공할 수 있다.

대표도 - 도3



명세서

청구범위

청구항 1

마주하는 제 1 및 제 2 기관과, 상기 제 1 및 제 2 기관 사이에 위치하며 전계에 의해 구동되는 액정층을 포함하며, 상기 제 1 및 제 2 기관에는 제 1 방향으로 배열된 다수의 화소가 하나의 화소열을 이루며 위치하고, n번째 화소열에는 (n-1)번째 화소열보다 작은 개수의 화소가 배열되어 있는 액정표시장치에 있어서,

상기 다수의 화소는 원형의 표시영역 내에서 모두 동일한 크기를 갖고,

상기 제 2 기관에 위치하는 블랙매트릭스는 상기 제 1 방향에 대하여, 상기 n번째 화소열의 일 끝에 위치하는 1번째 화소에서 제 1 폭을 갖고 상기 n번째 화소열의 2번째 화소에서 상기 제 1 폭보다 작은 제 2 폭을 가져 상기 1번째 화소의 개구율은 상기 2번째 화소보다 작고,

상기 블랙매트릭스는 상기 제 1 방향에 대하여, 상기 n번째 화소열의 타 끝에 위치하는 m번째 화소에서 제 3 폭을 갖고 상기 n번째 화소열의 (m-1)번째 화소에서 상기 제 3 폭보다 작은 제 4 폭을 가져 상기 m번째 화소의 개구율은 상기 (m-1)번째 화소보다 작은 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 n번째 화소열의 3번째 화소의 개구율은 상기 2번째 화소보다 크거나 이와 같고, 상기 n번째 화소열의 (m-2)번째 화소의 개구율은 상기 (m-1)번째 화소보다 크거나 이와 같은 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 제 1 기관 상에는, 상기 제 1 방향으로 연장된 데이터 배선과, 상기 제 1 방향과 수직한 제 2 방향으로 연장되어 상기 데이터 배선과 교차함으로써 상기 화소를 정의하는 게이트 배선과, 상기 게이트 배선 및 상기 데이터 배선에 연결된 박막트랜지스터가 위치하며,

상기 블랙매트릭스는 상기 게이트 배선에 대응하여 위치하고,

상기 화소열에서 상기 블랙매트릭스 간 거리는 끝에서 중앙으로 갈수록 증가하는 것이 특징인 액정표시장치.

청구항 4

삭제

청구항 5

제 1 항에 있어서,

상기 다수의 화소 각각은 상기 제 1 방향과 수직한 제 2 방향을 따라 배열된 적, 녹, 청색의 제 1 내지 제 3 서브화소를 포함하고, 하나의 화소에 배열된 상기 제 1 내지 제 3 서브화소의 개구율은 동일한 것이 특징인 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 다수의 화소 각각은 2*2 매트릭스 형태로 배열된 적, 녹, 청, 백색의 제 1 내지 제 4 서브화소를 포함하고, 하나의 화소에 배열된 상기 제 1 내지 제 4 서브화소의 개구율은 동일한 것이 특징인 액정표시장치.

청구항 7

제 1 항에 있어서,

상기 제 1 기관에 화소전극이 위치하고 상기 제 2 기관에 공통전극이 위치하며, 상기 전계는 상기 화소전극과 상기 공통전극 사이에서 형성되는 것이 특징인 액정표시장치.

청구항 8

제 1항에 있어서,

상기 제 1 기관에 교대로 배열되는 화소전극과 공통전극이 위치하고, 상기 전계는 상기 화소전극과 상기 공통전극 사이에서 형성되는 것이 특징인 액정표시장치.

청구항 9

원형의 표시영역과 상기 표시영역을 둘러싸는 비표시영역을 포함하며, 서로 마주하는 제 1 기관 및 제 2 기관과;

상기 제 1 기관 상에서 서로 교차하여 다수의 화소를 정의하는 게이트 배선 및 데이터 배선과;

상기 제 1 기관 상에 위치하며 상기 게이트 배선 및 데이터 배선에 연결된 박막트랜지스터와;

상기 제 1 기관 상에 위치하며 상기 박막트랜지스터에 연결된 화소전극과;

상기 제 2 기관 상에 위치하며 빛을 차단하기 위한 블랙매트릭스와;

상기 제 1 및 제 2 기관 중 어느 하나에 위치하며 상기 화소전극과 전계를 형성하기 위한 공통전극과;

상기 제 1 및 제 2 기관 사이에 위치하는 액정층을 포함하고,

상기 표시영역 가장자리에 배열되어 있는 화소에 대응되는 상기 블랙매트릭스는 상기 표시영역의 다른 부분에 배열되어 있는 화소에 대응되는 블랙매트릭스보다 큰 면적을 갖고,

상기 다수의 화소가 제 1 방향으로 배열되는 화소열에서, 상기 블랙매트릭스 간 거리는 끝에서 중앙으로 갈수록 증가하는 것이 특징인 액정표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 특히 원형 표시영역을 갖는 액정표시장치에 관한 것이다.

배경 기술

[0002] 근래에 들어 사회가 본격적인 정보화 시대로 접어들어 따라 대량의 정보를 처리 및 표시하는 디스플레이(display) 분야가 급속도로 발전해 왔고, 박형화, 경량화, 저소비전력화의 우수한 성능을 지닌 평판표시장치로서 액정표시장치가 기존의 브라운관(Cathode Ray Tube : CRT)을 대체하고 있다.

[0003] 일반적으로, 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방

향을 제어할 수 있다.

- [0004] 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- [0005] 현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소전극이 행렬방식으로 배열된 능동행렬 액정표시장치(AM-LCD : Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.
- [0006] 도 1은 일반적인 액정표시장치용 어레이 기판의 표시영역을 보여주는 개략적인 도면이다.
- [0007] 도시된 바와 같이, 액정표시장치용 어레이 기판은 다수의 화소(P)를 포함하여 영상을 표시하기 위한 표시영역을 갖는다.
- [0008] 상기 다수의 화소(P)는 제 1 방향(X)으로 연장된 게이트 배선(2)과 상기 게이트 배선(2)과 교차하면서 제 2 방향(Y)으로 연장된 데이터 배선(4)에 의해 정의된다. 상기 다수의 화소(P) 각각에는 상기 게이트 배선(2) 및 상기 데이터 배선(4)에 연결된 박막트랜지스터(Tr)와, 상기 박막트랜지스터(Tr)에 연결된 스토리지 캐패시터(Cst) 및 액정 캐패시터(Clc)가 위치하고 있다.
- [0009] 상기 다수의 화소(P)는 상기 제 1 방향(X)을 따라 배열된 화소행(pixel row) (PR1, PR2...PR(m-1), PRm)과 상기 제 2 방향(Y)을 따라 배열된 화소열(pixel column) (PC1, PC2...PC(n-1), PCn)로 나눌 수 있다. 이때, 일반적으로, 사각형의 표시영역을 갖는 액정표시장치에서는, 각 화소행(PR1, PR2...PR(m-1), PRm)에 위치하는 화소(P)의 개수가 같고, 또한 각 화소열(PC1, PC2...PC(n-1), PCn)에 위치하는 화소(P)의 개수 역시 같다. 이러한 배열에 의해, 액정표시장치의 표시영역은 사각형태를 갖게 된다.
- [0010] 그런데, 최근 액정표시장치가 다양한 분야에 이용되면서, 원형 표시영역을 갖는 액정표시장치가 요구되고 있다.
- [0011] 도 2는 원형 표시영역을 갖는 종래 액정표시장치의 개략적인 도면이다.
- [0012] 도시된 바와 같이, 액정표시장치는 원형의 표시영역(DA)과 이를 둘러싸는 비표시영역(NDA)으로 구분된다.
- [0013] 사각형상의 화소로 원형의 표시영역(DA)을 형성하기 위해서는, 가장자리의 화소가 계단형상으로 배열되어야 한다. 즉, 상기 표시영역(DA) 가장자리의 화소를 확대하여 보면, 최외각에 위치하는 n번째 화소열(PCn)에 배열된 화소의 개수는 상기 n번째 화소열(PCn)보다 안쪽에 위치하는 (n-1)번째 화소열(PC(n-1)) 및 (n-2)번째 화소열(PC(n-2))에 배열된 화소의 개수보다 작도록 구성된다. 다시 말해, 표시영역(DA)의 중앙에서 멀어질수록 화소열(PC)에 배열된 화소의 개수가 작아진다.
- [0014] 그러나, 위와 같은 배열에 의하더라도 매끄러운 원형의 표시영역을 얻을 수는 없다. 이러한 문제의 해결을 위한 방법으로, 각 화소열(PC)의 끝단에 위치하는 화소에 입력되는 데이터를 조절하는 방법이 제안되고 있으나, 데이터의 조절에 의한 원형 표시영역의 구현은 각 화소의 위치를 추적하고 입력되는 데이터를 조절하여야 하기 때문에 구동 방법이 복잡해지는 문제가 있다.

발명의 내용

해결하려는 과제

- [0015] 본 발명은 원형 표시영역을 갖는 액정표시장치의 제공을 목적으로 한다.
- [0016] 또한, 구동 방법이나 제조 방법의 증가 없이 원형의 표시영역을 제공하는 것이 목적이다.

과제의 해결 수단

- [0017] 위와 같은 과제의 해결을 위해, 본 발명은 마주하는 제 1 및 제 2 기판과, 상기 제 1 및 제 2 기판 사이에 위치하며 전계에 의해 구동되는 액정층을 포함하며, 상기 제 1 및 제 2 기판에는 제 1 방향으로 배열된 다수의 화소가 하나의 화소열을 이루며 위치하고, n번째 화소열에는 (n-1)번째 화소열보다 작은 개수의 화소가 배열되어 있는 액정표시장치에 있어서, 상기 n번째 화소열의 일 끝에 위치하는 1번째 화소의 개구율은 상기 n번째 화소열의 2번째 화소보다 작고, 상기 n번째 화소열의 타 끝에 위치하는 m번째 화소의 개구율은 상기 n번째 화소열의 (m-

1)번째 화소보다 작은 것을 특징으로 하는 액정표시장치를 제공한다.

- [0018] 상기 n 번째 화소열의 3번째 화소의 개구율은 상기 2번째 화소보다 크거나 이와 같고, 상기 n 번째 화소열의 $(m-2)$ 번째 화소의 개구율은 상기 $(m-1)$ 번째 화소보다 크거나 이와 같은 것을 특징으로 한다.
- [0019] 상기 제 1 기판 상에는, 상기 제 1 방향으로 연장된 데이터 배선과, 상기 제 1 방향과 수직한 제 2 방향으로 연장되어 상기 데이터 배선과 교차함으로써 상기 화소를 정의하는 게이트 배선과, 상기 게이트 배선 및 상기 데이터 배선에 연결된 박막트랜지스터가 위치하며, 상기 제 2 기판 상에는 상기 게이트 배선에 대응하여 위치하는 블랙매트릭스가 위치하고, 상기 m 번째 화소에 위치하는 상기 블랙매트릭스의 폭은 상기 $(m-1)$ 번째 화소에 위치하는 상기 블랙매트릭스보다 큰 것이 특징이다.
- [0020] 상기 제 1 기판 상에는, 상기 제 1 방향으로 연장된 데이터 배선과, 상기 제 1 방향과 수직한 제 2 방향으로 연장되어 상기 데이터 배선과 교차함으로써 상기 화소를 정의하는 게이트 배선과, 상기 게이트 배선 및 상기 데이터 배선에 연결된 박막트랜지스터가 위치하며, 상기 제 2 기판 상에는 상기 게이트 배선에 대응하여 위치하는 블랙매트릭스가 위치하고, 상기 m 번째 화소의 상하에 위치하는 상기 블랙매트릭스 사이의 거리는 상기 $(m-1)$ 번째 화소의 상하에 위치하는 상기 블랙매트릭스 사이의 거리보다 작은 것이 특징이다.
- [0021] 상기 다수의 화소 각각은 상기 제 1 방향과 수직한 제 2 방향을 따라 배열된 적, 녹, 청색의 제 1 내지 제 3 서브화소를 포함하고, 하나의 화소에 배열된 상기 제 1 내지 제 3 서브화소의 개구율은 동일한 것이 특징이다.
- [0022] 상기 다수의 화소 각각은 2×2 매트릭스 형태로 배열된 적, 녹, 청, 백색의 제 1 내지 제 4 서브화소를 포함하고, 하나의 화소에 배열된 상기 제 1 내지 제 4 서브화소의 개구율은 동일한 것이 특징이다.
- [0023] 상기 제 1 기판에 화소전극이 위치하고 상기 제 2 기판에 공통전극이 위치하며, 상기 전계는 상기 화소전극과 상기 공통전극 사이에서 형성되는 것이 특징이다.
- [0024] 상기 제 1 기판에 교대로 배열되는 화소전극과 공통전극이 위치하고, 상기 전계는 상기 화소전극과 상기 공통전극 사이에서 형성되는 것이 특징이다.
- [0025] 다른 관점에서, 본 발명은 표시영역과 상기 표시영역을 둘러싸는 비표시영역을 포함하며, 서로 마주하는 제 1 기판 및 제 2 기판과; 상기 제 1 기판 상에서 서로 교차하여 다수의 화소를 정의하는 게이트 배선 및 데이터 배선과; 상기 제 1 기판 상에 위치하며 상기 게이트 배선 및 데이터 배선에 연결된 박막트랜지스터와; 상기 제 1 기판 상에 위치하며 상기 박막트랜지스터에 연결된 화소전극과; 상기 제 2 기판 상에 위치하며 빛을 차단하기 위한 블랙매트릭스와; 상기 제 1 및 제 2 기판 중 어느 하나에 위치하며 상기 화소전극과 전계를 형성하기 위한 공통전극과; 상기 제 1 및 제 2 기판 사이에 위치하는 액정층을 포함하고, 상기 표시영역 가장자리에 배열되어 있는 화소에 대응되는 상기 블랙매트릭스는 상기 표시영역의 다른 부분에 배열되어 있는 화소에 대응되는 블랙매트릭스보다 큰 면적을 갖는 것이 특징인 액정표시장치를 제공한다.

발명의 효과

- [0026] 본 발명에서는, 각 화소열의 끝단에 위치하는 화소의 개구율을 조절함으로써 원형의 표시영역을 갖는 액정표시장치를 제공하게 된다.
- [0027] 구체적으로, 각 화소열의 끝단에 위치하는 화소에서 블랙매트릭스의 폭을 증가시킴으로써 화소의 개구율을 조절하고, 이에 의해 원형의 표시영역을 제공하게 된다.
- [0028] 이러한 구성에 의하면, 구동 방법이나 제조 방법의 증가 없이 원형의 표시영역을 갖는 액정표시장치를 제공할 수 있는 장점을 갖는다.

도면의 간단한 설명

- [0029] 도 1은 일반적인 액정표시장치용 어레이 기판의 표시영역을 보여주는 개략적인 도면이다.
- 도 2는 원형 표시영역을 갖는 종래 액정표시장치의 개략적인 도면이다.

도 3은 본 발명의 제 1 실시예에 따른 원형 표시영역을 갖는 액정표시장치의 개략적인 도면이다.

도 4는 본 발명의 제 1 실시예에 따른 액정표시장치의 화소 일부에 대한 개략적인 도면이다.

도 5는 본 발명의 제 2 실시예에 따른 액정표시장치의 화소 일부에 대한 개략적인 도면이다.

도 6은 본 발명의 제 3 실시예에 따른 액정표시장치의 화소 일부에 대한 개략적인 도면이다.

도 7은 본 발명의 실시예에 따른 액정표시장치의 개략적인 단면도이다.

도 8a 및 도 8b 각각은 종래 액정표시장치와 본 발명의 액정표시장치에서의 표시영역 가장자리를 보여주는 도면이다.

도 9는 액정표시장치에서 개구율과 투과율의 관계를 보여주는 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 도면을 참조하여 본 발명에 대해 자세히 설명한다.
- [0031] 도 3은 본 발명의 제 1 실시예에 따른 원형 표시영역을 갖는 액정표시장치의 개략적인 도면이고, 도 4는 본 발명의 제 1 실시예에 따른 액정표시장치의 화소 일부에 대한 개략적인 도면이다.
- [0032] 도시된 바와 같이, 본 발명의 액정표시장치는 원형의 표시영역(DA)과 상기 표시영역(DA)을 둘러싸는 비표시영역(NDA)을 포함하고 있다. 상기 표시영역(DA)에 배열되는 화소(P)는 제 1 방향(X) 방향으로 연장된 게이트 배선(110)과 상기 게이트 배선(110)과 교차하면서 제 2 방향(Y)으로 연장된 데이터 배선(120)에 의해 정의된다. 또한, 원형의 표시영역(DA)을 구현하기 위해 상기 표시영역(DA)의 가장자리에는 화소(P)가 계단 형태로 배열되어 있다.
- [0033] 즉, 최외각에 위치하는 n번째 화소열(PCn)에는 a개의 화소가 배열되어 있고, (n-1)번째 화소열(PC(n-1))과 (n-2)번째 화소열(PC(n-2))에는 이보다 많은 화소가 배열되어 있다. 따라서, 상기 표시영역(DA)은 개략적으로 원 형태를 갖게 된다.
- [0034] 또한, 본 발명에서는 각 화소열의 끝에 배열되어 있는 화소(P)의 개구율을 화소열의 다른 위치에 배열되어 있는 화소(P)의 개구율보다 작게 하는 것이 특징이다. n번째 화소열(PCn)을 예로 들면, 상기 n번째 화소열(PCn)의 일 끝에 위치하는 1번째 화소(PCn,1)의 개구율은 상기 n번째 화소열(PCn)의 2번째 화소(PCn,2)보다 작다.
- [0035] 또한, 상기 n번째 화소열(PCn)의 타 끝에 위치하는 a번째 화소(PCn,a)의 개구율은 상기 n번째 화소열(PCn)의 (a-1)번째 화소(PCn,(a-1))보다 작다. 예를 들어, 상기 n번째 화소열(PCn)의 일 끝에 위치하는 1번째 화소(PCn,1)와 상기 n번째 화소열(PCn)의 타 끝에 위치하는 a번째 화소(PCn,a)의 개구율은 동일할 수 있다.
- [0036] 본 발명의 실시예에 따른 액정표시장치의 개략적인 단면도인 도 7을 참조하면, 액정표시장치는 서로 마주보는 제 1 기판(101) 및 제 2 기판(102)과, 상기 제 1 및 제 2 기판(101, 102) 사이에 위치하는 액정층(160)을 포함한다.
- [0037] 상기 제 1 기판(101) 상에는 제 1 방향(X) 방향으로 연장된 게이트 배선(110)과 상기 게이트 배선(110)과 교차하면서 제 2 방향(Y)으로 연장된 데이터 배선(120)이 위치하고 있으며, 상기 게이트 배선(110) 및 상기 데이터 배선(120)에 의해 화소(P)가 정의된다. 또한, 도시하지 않았으나, 각 화소(P)에는 상기 게이트 배선(110) 및 상기 데이터 배선(120)에 연결된 박막트랜지스터가 위치하고 있다.
- [0038] 또한, 상기 제 2 기판(102)에는 상기 게이트 배선(110)에 대응하여 블랙매트릭스(BM)이 위치하고 있다. 상기 블랙매트릭스(BM)는 상기 게이트 배선(110) 주변에서의 빛샘을 방지하게 된다. 또한, 상기 블랙매트릭스(BM)는 데이터 배선(120) 및 상기 박막트랜지스터에 대응하여 위치할 수 있다. 이때, 본 발명에서는 각 화소열(PC)의 끝에 배열되어 있는 화소(P)의 블랙매트릭스(BM)의 폭이 각 화소열(PC)의 다른 위치에 배열되어 있는 화소(P)의 블랙매트릭스(BM) 폭보다 큰 것이 특징이다. 상기와 같이 블랙매트릭스(BM)의 폭을 달리함으로써, 화소(P)의 개구율을 조절할 수 있으며, 이에 의해 표시영역(DA)을 원형으로 보이게 할 수 있다.
- [0039] 다시 도 3 및 도 4를 참조하면, 위와 같은 블랙매트릭스(BM)의 폭 조절은 (n-1)번째 화소열(PC(n-1)), (n-2)번째 화소열(PC(n-2))에서도 이루어진다.
- [0040] 상기 화소(P)는 적색의 제 1 서브화소(SP1), 녹색의 제 2 서브화소(SP2) 및 청색의 제 3 서브화소(SP3)를 포함할 수 있다. 상기 제 1 내지 제 3 서브화소(SP1, SP2, SP3)는 상기 제 1 방향(X)을 따라 배열될 수 있다. 이러

한 경우, 각 화소열(PC)의 끝에 위치하는 블랙매트릭스(BM)는 상기 제 1 내지 제 3 서브화소(SP1, SP2, SP3) 전체에 대하여 동일한 폭을 가져, 각 서브화소(SP1, SP2, SP3)가 동일한 개구율을 갖도록 한다.

- [0041] 상기 n번째 화소열(PCn)을 예로 들어 설명하면, 일 끝에 위치하는 1번째 화소(PCn,1)에 위치하는 블랙매트릭스(BM)는 제 1 폭을 갖고, 2번째 화소(PCn,2)에 위치하는 블랙매트릭스(BM)는 상기 제 1 폭보다 작은 제 2 폭을 가지며, 3번째 화소(PCn, 3)에 위치하는 블랙매트릭스(BM)는 상기 제 2 폭과 동일한 폭을 갖는다. 즉, 1번째 화소(PCn,1)는 2번째 화소(PCn,2) 또는 3번째 화소(PCn,3)보다 작은 개구율을 갖게 된다. 다시 말해, 1번째 화소(PCn,1)의 상,하부에 위치하는 블랙매트릭스(BM) 사이의 제 1 거리(d1) 만큼 이격되어 있으며, 2번째 화소(PCn,2) 상하에 위치하는 블랙매트릭스(BM)는 상기 제 1 거리(d1)보다 큰 제 2 거리(d2)만큼 이격되어 있고, 3번째 화소(PCn,3) 상하에 위치하는 블랙매트릭스(BM)는 상기 제 2 거리(d2)와 동일한 제 3 거리(d3)만큼 이격되어 있다. ($d1 < d2 = d3$)
- [0042] 또한, n번째 화소열(PCn)의 타 끝에 위치하는 a번째 화소(PCn,a)와 n번째 화소열(PCn)의 (a-1)번째 화소(PCn,(a-1))에도 적용된다. 즉, a번째 화소(PCn,a)에 위치하는 블랙매트릭스(BM)는 (a-1)번째 화소(PC,n(a-1))에 위치하는 블랙매트릭스(BM)보다 작은 폭을 갖는다. 다시 말해, a번째 화소(PCn,a)의 개구율이 (a-1)번째 화소(PC,(a-1))보다 작게 된다.
- [0043] 즉, 동일한 크기의 화소(P)를 배열시키면서 블랙매트릭스(BM)의 폭을 조절함으로써, 각 화소의 개구율을 조절하는 것이다. 다시 말해, 상기 블랙매트릭스(BM)의 면적을 조절함으로써, 화소의 개구율이 조절된다.
- [0044] 이때, 하나의 화소(P)에 배열되어 있는 상기 제 1 내지 제 3 서브화소(SP1, SP2, SP3)에 위치한 블랙매트릭스(BM)는 동일한 폭을 가져, 각 화소(P)의 상기 제 1 내지 제 3 서브화소(SP1, SP2, SP3)는 동일한 개구율을 갖게 된다.
- [0045] 이와 같이, 각 화소열(PCn)의 끝에 위치하는 화소(P)의 개구율을 조절함으로써 투과율이 조절되고, 결과적으로 계단 형태를 이루는 표시영역(DA)의 가장자리를 원형대로 보이게 할 수 있다.
- [0046] 도 5는 본 발명의 제 2 실시예에 따른 액정표시장치의 화소 일부에 대한 개략적인 도면이다. 도 5에서는 n번째 화소열(PCn)의 1 내지 3 번째 화소(PCn,1, PCn,2, PCn,3)를 보이고 있다.
- [0047] 도시된 바와 같이, n번째 화소열(PCn)의 1번째 화소(PCn,1)에 위치하는 블랙매트릭스(BM)는 제 1 폭을 갖고, 2번째 화소(PCn,2)에 위치하는 블랙매트릭스(BM)는 상기 제 1 폭보다 작은 제 2 폭을 가지며, 3번째 화소(PCn, 3)에 위치하는 블랙매트릭스(BM)는 상기 제 2 폭보다 작은 제 3 폭을 갖는다. 즉, 2번째 화소(PCn,2)의 개구율은 1번째 화소(PCn,1)의 개구율보다 크고 3번째 화소(PCn,3)의 개구율보다 작게 된다.
- [0048] 다시 말해, 1번째 화소(PCn,1)의 상,하부에 위치하는 블랙매트릭스(BM) 사이의 제 1 거리(d1) 만큼 이격되어 있으며, 2번째 화소(PCn,2) 상하에 위치하는 블랙매트릭스(BM)는 상기 제 1 거리(d1)보다 큰 제 2 거리(d2)만큼 이격되어 있고, 3번째 화소(PCn,3) 상하에 위치하는 블랙매트릭스(BM)는 상기 제 2 거리(d2)보다 큰 제 3 거리(d3)만큼 이격되어 있다. ($d1 < d2 < d3$) 즉, 동일한 크기의 화소(P)를 배열시키면서 블랙매트릭스(BM)의 폭을 조절함으로써, 각 화소의 개구율을 조절하는 것이다.
- [0049] 이때, 하나의 화소(P)에 배열되어 있는 상기 제 1 내지 제 3 서브화소(SP1, SP2, SP3)에 위치한 블랙매트릭스(BM)는 동일한 폭을 가져, 각 화소(P)의 상기 제 1 내지 제 3 서브화소(SP1, SP2, SP3)는 동일한 개구율을 갖게 된다.
- [0050] 도 6은 본 발명의 제 3 실시예에 따른 액정표시장치의 화소 일부에 대한 개략적인 도면이다. 도 6에서는 n번째 화소열(PCn)의 1 및 2 번째 화소(PCn,1, PCn,2)를 보이고 있으며, 각 화소(P)는 2*2 매트릭스 형태로 배열된 제 1 내지 제 4 서브화소(SP1, SP2, SP3, SP4)를 포함하고 있다. 상기 제 1 제 4 서브화소(SP1, SP2, SP3, SP4)는 각각 적(R), 녹(G), 청(B), 백(W)색을 표시하게 된다.
- [0051] 도시된 바와 같이, n번째 화소열(PCn)의 1번째 화소(PCn,1)에 위치하는 블랙매트릭스(BM)는 제 1 폭을 갖고, 2번째 화소(PCn,2)에 위치하는 블랙매트릭스(BM)는 상기 제 1 폭보다 작은 제 2 폭을 갖는다. 즉, 2번째 화소(PCn,2)의 개구율은 1번째 화소(PCn,1)의 개구율보다 크다.
- [0052] 다시 말해, 1번째 화소(PCn,1)의 상,하부에 위치하는 블랙매트릭스(BM) 사이의 제 1 거리(d1) 만큼 이격되어 있으며, 2번째 화소(PCn,2) 상하에 위치하는 블랙매트릭스(BM)는 상기 제 1 거리(d1)보다 큰 제 2 거리(d2)만큼 이격되어 있다. ($d1 < d2 < d3$) 즉, 동일한 크기의 화소(P)를 배열시키면서 블랙매트릭스(BM)의 폭을 조절함으로써,

각 화소의 개구율을 조절하는 것이다.

- [0053] 이때, 하나의 화소(P)에 배열되어 있는 상기 제 1 내지 제 4 서브화소(SP1, SP2, SP3, SP4)에 위치한 블랙매트릭스(BM)는 동일한 폭을 가져, 각 화소(P)의 상기 제 1 내지 제 4 서브화소(SP1, SP2, SP3, SP4)는 동일한 개구율을 갖게 된다.
- [0054] 도 6에서는 3번째 화소를 보이고 있지 않으나, 도 4 및 도 5에 도시된 바와 같이, 3번째 화소의 개구율은 2번째 화소(PCn,2)의 개구율과 같거나 2번째 화소(PCn,2)의 개구율보다 클 수 있다.
- [0055] 도 7은 본 발명의 실시예에 따른 액정표시장치의 개략적인 단면도이며, 도 4에서 1번째 화소와 2번째 화소를 데이터 배선 방향으로 절단한 도면이다.
- [0056] 도시된 바와 같이, 액정표시장치는 서로 마주보는 제 1 기판(101) 및 제 2 기판(102)과, 상기 제 1 및 제 2 기판(101, 102) 사이에 위치하는 액정층(160)을 포함한다.
- [0057] 상기 제 1 기판(101) 상에는 제 1 방향(X) 방향으로 연장된 게이트 배선(110)과 상기 게이트 배선(110)과 교차하면서 제 2 방향(Y)으로 연장된 데이터 배선(120)이 위치하고 있으며, 상기 게이트 배선(110) 및 상기 데이터 배선(120)에 의해 화소(P)가 정의된다. 상기 게이트 배선(110)과 상기 데이터 배선(120)은 게이트 절연막(112)에 의해 절연된다. 또한, 도시하지 않았으나, 각 화소(P)에는 상기 게이트 배선(110) 및 상기 데이터 배선(120)에 연결된 박막트랜지스터가 위치하고 있다.
- [0058] 예를 들어, 상기 박막트랜지스터는 상기 게이트 배선(110)에 연결된 게이트 전극과, 상기 게이트 전극을 덮는 상기 게이트 절연막(112)과, 상기 게이트 절연막(112) 상에 위치하며 상기 게이트 전극과 중첩하는 반도체층과, 상기 반도체층 상에 위치하며 서로 이격된 소스 전극 및 드레인 전극을 포함할 수 있다. 상기 반도체층은 순수 비정질 실리콘으로 이루어지는 액티브층과 불순물 비정질 실리콘으로 이루어지는 오믹 콘택층으로 이루어질 수 있다. 또한, 상기 소스 전극은 상기 데이터 배선으로부터 연장될 수 있다.
- [0059] 상기 데이터 배선(120) 및 상기 박막트랜지스터를 덮으며 보호층(114)이 위치하며, 상기 보호층(114) 상에는 상기 박막트랜지스터에 연결된 화소전극(130)이 위치한다. 예를 들어 상기 보호층(114)은 상기 박막트랜지스터의 드레인 전극을 노출시키는 드레인 콘택홀을 포함하고 상기 화소전극(130)이 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉함으로써, 상기 화소전극(130)이 상기 박막트랜지스터에 연결될 수 있다.
- [0060] 한편, 상기 제 2 기판(102)에는 각 화소(P)의 경계를 따라 블랙매트릭스(BM)가 위치하고, 각 화소(P)에 대응하여 컬러필터층(142)이 위치하며, 상기 컬러필터층(142) 상에는 상기 제 2 기판(102) 전면을 덮는 공통전극(150)이 위치한다. 상기 컬러필터층(142)은 각각 적, 녹, 청색을 갖는 제 1 내지 제 3 컬러필터 패턴(142a, 142b, 142c)을 포함할 수 있다. 이와 달리, 상기 컬러필터층(142)은 각각 적, 녹, 청, 백색을 갖는 제 1 내지 제 4 컬러필터 패턴으로 이루어질 수 있다.
- [0061] 상기 공통전극(150) 및 상기 화소전극(130)은 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어지며, 전압의 인가에 의해 전계를 생성하여 상기 액정층(160)을 구동시키게 된다. 도 7에서는 상기 화소전극(130) 및 상기 공통전극(150)이 각각 제 1 및 제 2 기판(101, 102)에 위치하고 있는 것을 보이고 있으나, 상기 화소전극(130)과 상기 공통전극(150) 모두가 상기 제 1 기판(101) 상에 서로 교대로 배열되는 구조를 가질 수 있다.
- [0062] 본 발명의 특징은 상기 블랙매트릭스(BM)에 있다. 즉, 화소열(PC)의 1번째 화소(PCn,1)에 위치하는 블랙매트릭스(BM)는 제 1 거리(d1)만큼 이격되도록 형성되고, 화소열(PC)의 2번째 화소(PCn,2)에 위치하는 블랙매트릭스(BM)는 제 1 거리(d1)보다 큰 제 2 거리(d2)만큼 이격되도록 형성된다. 결과적으로, 각 화소(P)의 면적 중 블랙매트릭스(BM)에 의해 가려지지 않은 부분의 비율을 의미하는 개구율은, 상기 1번째 화소(PCn,1)에서 상기 2번째 화소(PCn,2)보다 작게 된다. 따라서, 동일한 전압을 인가하는 경우에 상기 1번째 화소(PCn,1)에서의 투과율이 상기 2 번째 화소(PCn,2)보다 작게되며, 이에 의해 각 화소열의 끝이 라운드(round) 형태를 갖게 된다. 다시 말해, 액정표시장치의 표시영역이 원 형태를 갖게 된다.
- [0063] 도 8a 및 도 8b 각각은 종래 액정표시장치와 본 발명의 액정표시장치에서의 표시영역 가장자리를 보여주는 도면이다.
- [0064] 도시된 바와 같이, 종래 액정표시장치를 보여주는 도 8a의 경우 표시영역의 가장자리가 계단 형태를 나타내고 있으나, 본 발명의 액정표시장치를 보여주는 도 8b의 경우 계단 형태가 완화되어 전체적으로 원 형태를 갖게 된

다.

[0065] 도 9는 액정표시장치에서 개구율과 투과율의 관계를 보여주는 그래프이다. 샘플1(S1)은 블랙매트릭스의 폭을 가장 작게 한 경우이고, 샘플2(S2)는 샘플1(S1)의 블랙매트릭스 폭보다 큰 폭을 갖는 블랙매트릭스를 형성한 경우이며, 샘플3(S3)은 샘플2(S2)의 블랙매트릭스 폭보다 큰 폭을 갖는 블랙매트릭스를 형성한 경우이다. 즉, 샘플2(S2)의 개구율이 샘플1(S1)의 개구율보다 작고 샘플3(S3)의 개구율보다 큰 경우이다. 도시된 바와 같이, 투과율은 개구율에 비례함을 알 수 있다.

[0066] 이러한 원리를 이용하여, 본 발명에서는 화소열 끝에 위치하는 화소의 개구율을 작게 함으로써, 화소의 투과율을 조절하게 된다. 이에 의해 화소열의 끝부분이 계단 형태를 갖는 것이 아니라 라운드 형태를 갖게 되며, 결과적으로 액정표시장치의 표시영역이 원 형태를 갖게 된다.

[0067] 또한 본 발명에서는 데이터의 조절 등에 의하거나 제조 공정의 증가 없이 표시영역이 원 형태를 갖게 하는 장점이 있다. 즉, 블랙매트릭스를 형성하는 공정에서 그 폭을 조절함으로써 투과율을 조절할 수 있기 때문에, 별도의 구동조건이나 제조 공정을 필요로 하지 않게 된다.

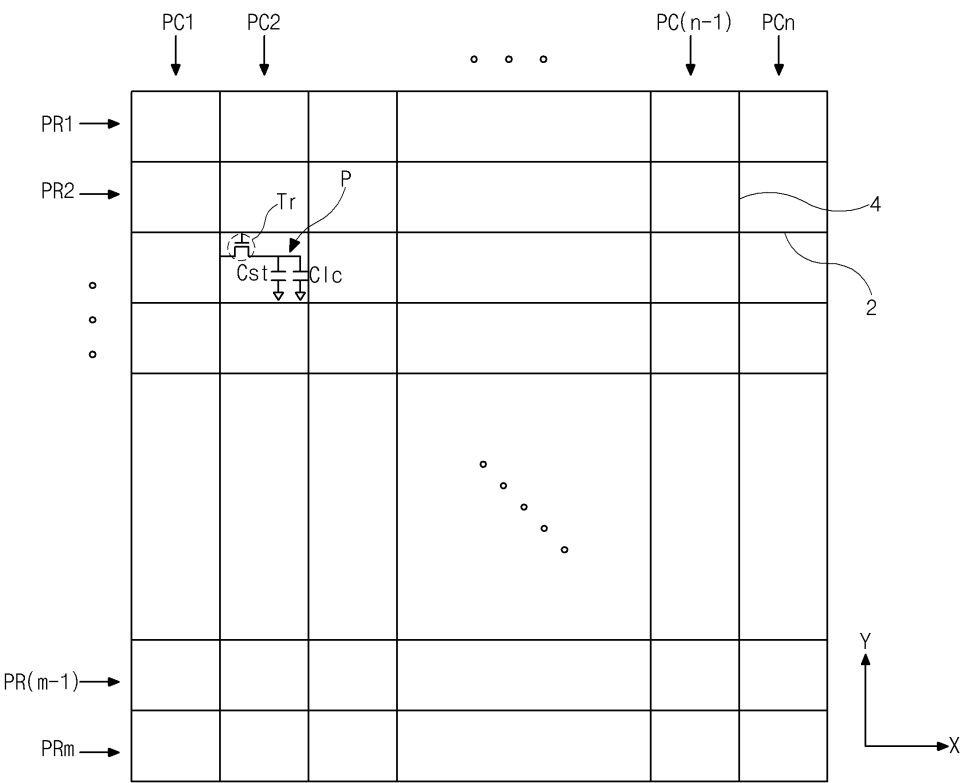
[0068] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

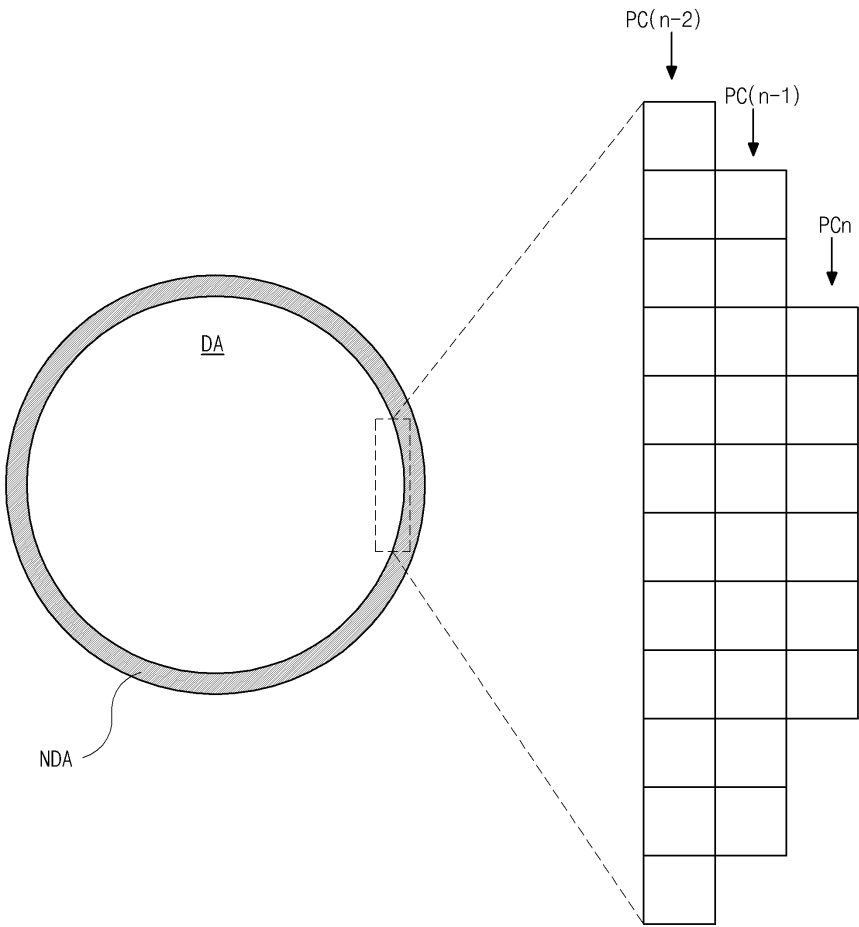
[0069] P: 화소
PC: 화소열
BM: 블랙매트릭스
130: 화소전극
150: 공통전극

도면

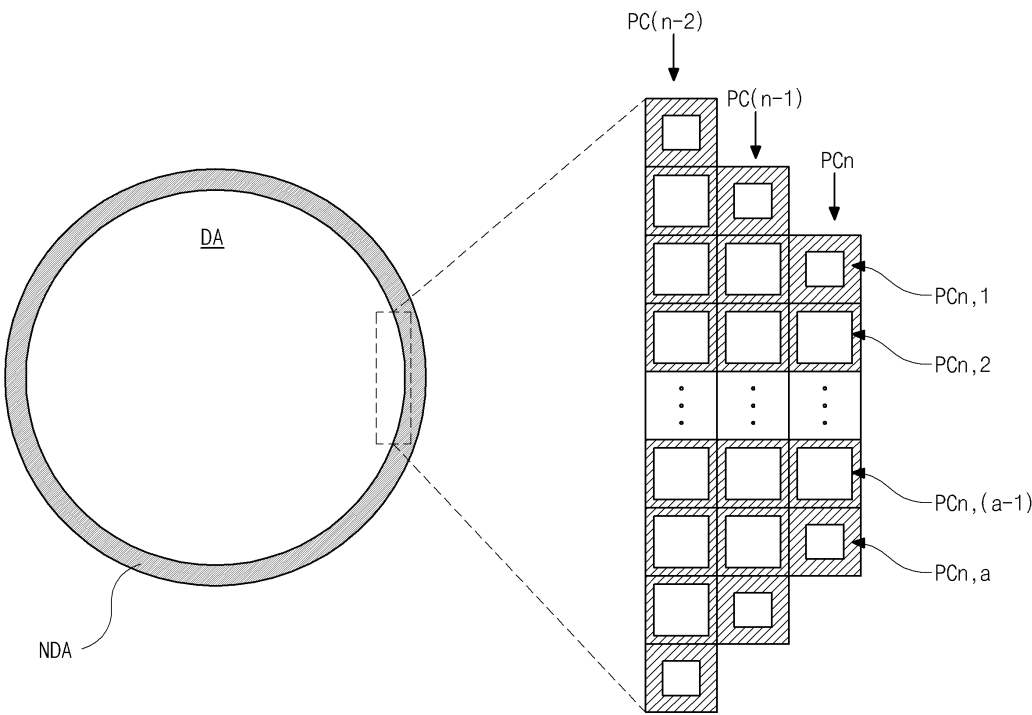
도면1



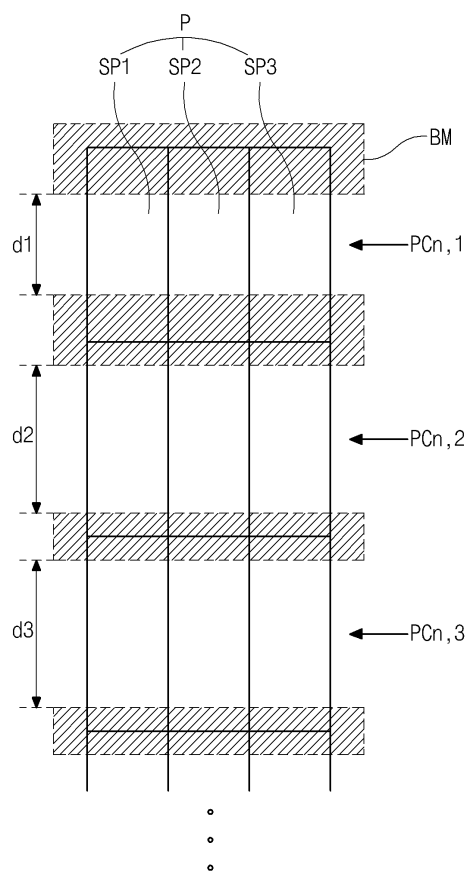
도면2



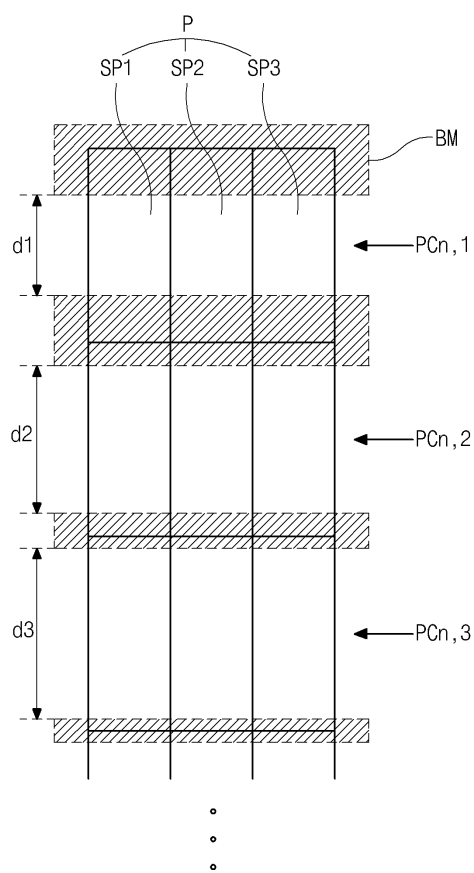
도면3



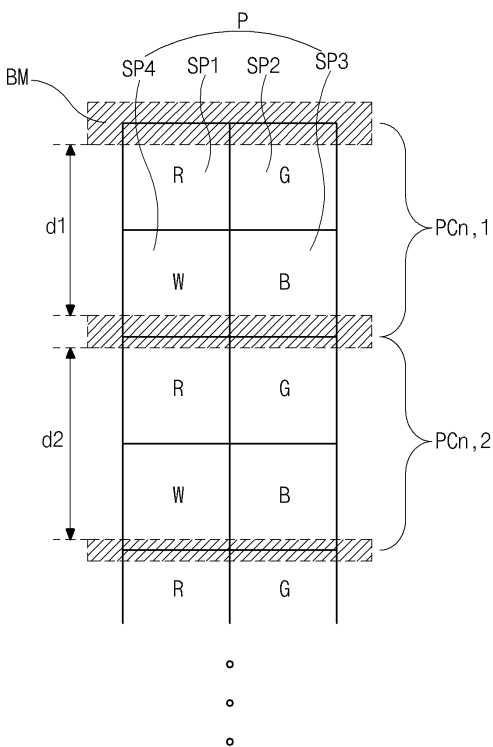
도면4



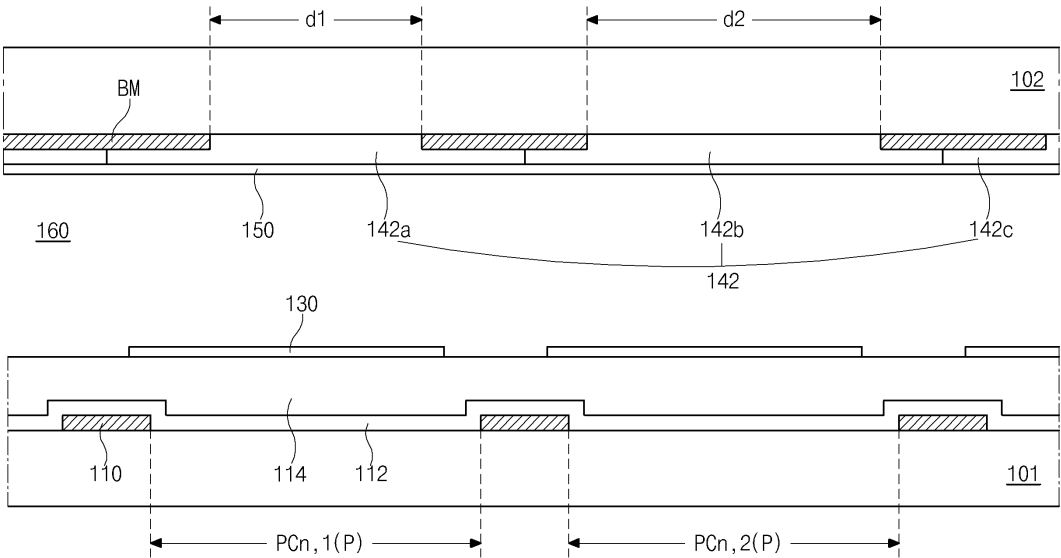
도면5



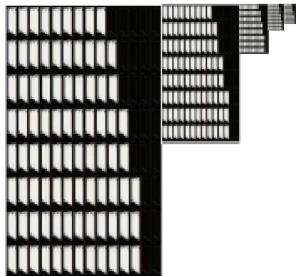
도면6



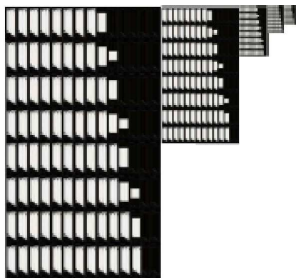
도면7



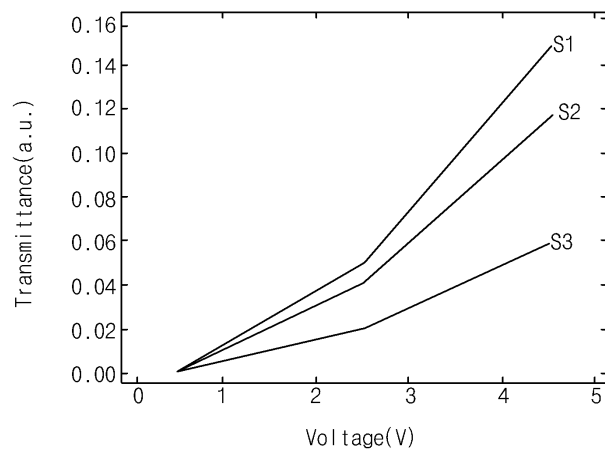
도면8a



도면8b



도면9



专利名称(译)	液晶显示器		
公开(公告)号	KR101663565B1	公开(公告)日	2016-10-07
申请号	KR1020100064801	申请日	2010-07-06
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM DAE HYUN 김대현 PARK KYOUNG HO 박경호		
发明人	김대현 박경호		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/1335		
CPC分类号	G02F1/134309 G02F1/136209 G02F1/136286 G02F1/136213 G02F1/133512		
其他公开文献	KR1020120004119A		
外部链接	Espacenet		

摘要(译)

目的：通过调节位于每个像素列末端的像素的开口率，提供具有圆形显示区域的液晶显示装置。组成：一行像素列位于第一和第二基板上。多个像素布置在从像素列开始的第一方向上。在第N像素列中，布置比第(n-1)像素更少数量的像素。位于第n像素列的端部的第一像素的开口率小于第n像素列的第二像素的开口率。位于第n像素列的另一端的第m个像素的开口率小于第n个像素列的第(m-1)个像素。COPYRIGHT KIPO 2012

