



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년07월30일

(11) 등록번호 10-1540327

(24) 등록일자 2015년07월23일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01) G02F 1/1337 (2006.01)

(21) 출원번호 10-2009-0012448

(22) 출원일자 2009년02월16일

심사청구일자 2014년02월12일

(65) 공개번호 10-2010-0093319

(43) 공개일자 2010년08월25일

(56) 선행기술조사문헌

KR1020050063714 A*

US20070080370 A1*

JP07092504 A*

JP2005062276 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

정광철

경기도 성남시 수정구 모란로133번길 3 (태평동)

장주녕

경북 경산시 대학로16길 6, 102동 102호 (정평동, 경산1차우방맨션)

(뒷면에 계속)

(74) 대리인

박영우

전체 청구항 수 : 총 15 항

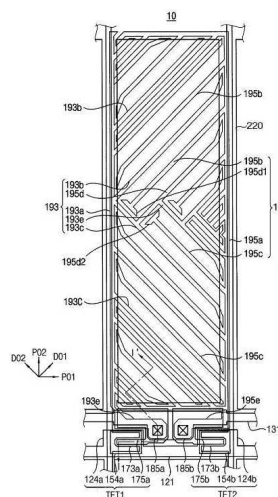
심사관 : 윤성주

(54) 발명의 명칭 어레이 기판 및 이를 갖는 표시장치

(57) 요약

어레이 기판 및 표시장치에서, 제1 화소전극은 제1 지지 전극부로부터 제1 방향으로 연장된 제1 슬릿 전극부들, 제1 방향과 교차하는 제2 방향으로 연장된 제2 슬릿 전극부들, 제3 슬릿 전극부 및 제4 슬릿 전극부를 포함한다. 제3 슬릿 전극부는 제2 슬릿 전극부로부터 제1 슬릿 전극부와 나란하게 연장되고, 제4 슬릿 전극부는 제3 슬릿 전극부로부터 제2 슬릿 전극부와 나란하게 연장되어 제1 화소전극은 부분적으로 지그재그 형상을 갖는다. 제2 화소전극은 제1 및 제3 슬릿 전극부들 사이와 제1 슬릿 전극부들 사이에 배치된 제5 슬릿 전극부들과, 제2 및 제4 슬릿 전극부 사이 및 제2 슬릿 전극부들 사이에 배치된 제6 슬릿 전극부들을 포함한다. 투과율이 증가하며 액정 층의 응답속도가 향상되어 표시품질이 향상된다.

대 표 도 - 도1



(72) 발명자

김희섭

경기도 화성시 영통로61번길 10, 신영통현대1차아파트 110동 304호 (반월동)

채종철

서울특별시 마포구 독막로42길 2, LG자이아파트 106동 1902호 (염리동)

정미혜

경기도 수원시 장안구 천천로74번길 92, 대림진흥 apt 824동 1402호 (정자동)

우화성

경기도 수원시 영통구 인계로189번길 14, 주공4단지아파트 419동 107호 (매탄동)

신철

경기 화성시 10용사로 286, 201동 203호 (능동, 송골마을우남퍼스트빌아파트)

명세서

청구범위

청구항 1

제1 지지 전극부와, 상기 제1 지지 전극부로부터 상기 제1 지지 전극부와 예각을 이루는 제1 방향으로 연장된 복수의 제1 슬릿 전극부들과, 상기 제1 지지 전극부로부터 상기 제1 방향과 교차하는 제2 방향으로 연장된 복수의 제2 슬릿 전극부들과, 상기 제1 슬릿 전극부에 인접한 상기 제2 슬릿 전극부로부터 상기 제1 슬릿 전극부와 나란하게 연장된 제3 슬릿 전극부와, 상기 제3 슬릿 전극부로부터 상기 제2 슬릿 전극부와 나란하게 연장된 제4 슬릿 전극부를 포함하여, 부분적으로 지그재그 형상을 갖는 제1 화소전극; 및

상기 제1 지지 전극부와 마주보게 배치된 제2 지지 전극부와, 상기 제2 지지 전극부로부터 상기 제1 슬릿 전극부와 상기 제3 슬릿 전극부의 사이 및 상기 제1 슬릿 전극부들 사이로 연장된 복수의 제5 슬릿 전극부들과, 상기 제2 슬릿 전극부와 상기 제4 슬릿 전극부의 사이 및 상기 제2 슬릿 전극부들 사이로 연장된 복수의 제6 슬릿 전극부들을 갖는 제2 화소전극을 포함하는 어레이 기관.

청구항 2

제1항에 있어서, 상기 제1 및 제2 지지 전극부는 상기 어레이 기관의 배면에 배치되는 하부 편광판의 편광축 방향과 나란하며, 상기 제1 방향과 상기 편광축 방향 사이는 45도를 이루는 것을 특징으로 하는 어레이 기관.

청구항 3

제2항에 있어서, 상기 제1 지지 전극부와 나란한 제1 데이터 라인;

상기 제2 지지 전극부와 나란한 제2 데이터 라인;

상기 제1 데이터 라인과 상기 제1 화소전극을 전기적으로 연결하는 제1 스위칭 소자; 및

상기 제2 데이터 라인과 상기 제2 화소전극을 전기적으로 연결하는 제2 스위칭 소자를 더 포함하는 것을 특징으로 하는 어레이 기관.

청구항 4

제2항에 있어서, 상기 제1 및 제2 화소전극이 배치된 단위화소영역은

상기 제1 및 제5 슬릿 전극부와, 상기 제2 및 제6 슬릿 전극부가 제1 간격으로 이격된 로우(low) 영역; 및

상기 제1 간격보다 작은 제2 간격으로 이격된 하이(high) 영역을 갖는 것을 특징으로 하는 어레이 기관.

청구항 5

삭제

청구항 6

제4항에 있어서, 상기 제1 화소전극은

상기 제4 슬릿 전극부로부터 상기 제3 슬릿 전극부와 상기 제1 간격을 유지하며 나란하게 연장된 제7 슬릿 전극부; 및

상기 제7 슬릿 전극부로부터 상기 제4 슬릿 전극부와 상기 제2 간격을 유지하며 나란하게 연장된 제8 슬릿 전극부를 더 포함하는 것을 특징으로 하는 어레이 기관.

청구항 7

제4항에 있어서, 상기 제2 화소전극은

상기 제1 및 제3 슬릿 전극부의 사이의 상기 제5 슬릿 전극부의 단부로부터 상기 제2 슬릿 전극부와 나란하게

형성된 제1 머리부; 및

상기 제2 및 제4 슬릿 전극부의 사이의 상기 제6 슬릿 전극부의 단부로부터 상기 제3 슬릿 전극부와 나란하게 형성된 제2 머리부를 더 포함하는 것을 특징으로 하는 어레이 기판.

청구항 8

단위화소영역의 가로변과 나란하게 제1 영역에 형성된 제1 슬릿 전극부들과, 세로변과 나란하게 제2 영역에 형성된 제2 슬릿 전극부들을 갖는 제1 화소전극; 및

상기 제1 슬릿 전극부들 사이에 배치된 제3 슬릿 전극부들과, 상기 제2 슬릿 전극부들 사이에 배치된 제4 슬릿 전극부들을 갖는 제2 화소전극을 포함하고,

상기 제1 화소전극은 상기 세로변 또는 상기 가로변과 나란하게 형성되어 상기 제1 슬릿 전극부 또는 상기 제2 슬릿 전극부가 연결되는 제1 지지 전극부를 더 포함하며,

상기 제2 화소전극은 상기 세로변 또는 상기 가로변과 나란하게 형성되어 상기 제3 슬릿 전극부 또는 상기 제4 슬릿 전극부가 연결되는 제2 지지 전극부를 더 포함하고,

n번째 및 n+1번째 제2 슬릿 전극부들은 m (m은 n보다 크거나 같은 자연수)번째 및 m+1번째 제1 슬릿 전극부들로부터 각각 연장되고, 상기 m+1번째 제1 슬릿 전극부는 상기 n번째 제2 슬릿 전극부로부터 연장되어 상기 제1 화소전극은 부분적으로 지그재그 형상을 갖는 것을 특징으로 하는 어레이 기판.

청구항 9

제8항에 있어서, 상기 어레이 기판의 배면에 배치되는 하부 편광판의 편광축과 예각을 이루며 상기 세로변과 나란하게 형성된 제1 데이터 라인;

상기 제1 데이터 라인과 나란한 제2 데이터 라인;

상기 제1 데이터 라인과 상기 제1 화소전극을 전기적으로 연결하는 제1 스위칭 소자; 및

상기 제2 데이터 라인과 상기 제2 화소전극을 전기적으로 연결하는 제2 스위칭 소자를 더 포함하는 것을 특징으로 하는 어레이 기판.

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

제9항에 있어서, 상기 제1 및 제2 화소전극이 배치된 단위화소영역은

상기 제1 슬릿 전극부 및 상기 제3 슬릿 전극부와, 상기 제2 슬릿 전극부 및 상기 제4 슬릿 전극부가 제1 간격으로 이격되게 배치된 로우(low) 영역; 및

상기 제1 간격보다 작은 제2 간격으로 이격된 하이(high) 영역을 갖는 것을 특징으로 하는 어레이 기판.

청구항 15

제9항에 있어서, 상기 제2 화소전극은 상기 제3 슬릿 전극부 및 상기 제4 슬릿 전극부의 단부로부터 각각 상기 제2 슬릿 전극부 및 상기 제1 슬릿 전극부와 나란하게 연장된 제1 머리부 및 제2 머리부를 더 포함하는 것을 특

정으로 하는 어레이 기판.

청구항 16

제1 지지 전극부와, 상기 제1 지지 전극부로부터 제1 방향으로 연장된 복수의 제1 슬릿 전극부들과, 상기 제1 방향과 교차하는 제2 방향으로 연장된 복수의 제2 슬릿 전극부들과, 상기 제1 슬릿 전극부에 인접한 상기 제2 슬릿 전극부로부터 상기 제1 슬릿 전극부와 나란하게 연장된 제3 슬릿 전극부와, 상기 제3 슬릿 전극부로부터 상기 제2 슬릿 전극부와 나란하게 연장된 제4 슬릿 전극부를 갖고, 제1 스위칭 소자에 전기적으로 연결된 제1 화소전극; 및

상기 제1 지지 전극부와 마주보게 배치된 제2 지지 전극부와, 상기 제2 지지 전극부로부터 상기 제1 슬릿 전극부와 상기 제3 슬릿 전극부의 사이와 상기 제1 슬릿 전극부들 사이로 연장된 복수의 제5 슬릿 전극부들과, 상기 제2 슬릿 전극부와 상기 제4 슬릿 전극부의 사이 및 상기 제2 슬릿 전극부들 사이로 연장된 복수의 제6 슬릿 전극부들을 갖고, 제2 스위칭 소자에 전기적으로 연결된 제2 화소전극을 포함하는 어레이 기판;

상기 어레이 기판과 마주보는 대향 기판; 및

상기 어레이 기판과 상기 대향 기판의 사이에 위치한 액정층을 포함하는 표시장치.

청구항 17

제16항에 있어서, 상기 어레이 기판의 배면에 배치되며, 상기 제1 방향 또는 상기 제1 방향과 직교하는 제2 방향과 45도를 이루는 제1 편광축을 갖는 하부 편광판; 및

상기 대향 기판의 상면에 배치되며, 상기 제1 편광축과 직교하는 제2편광축을 갖는 상부 편광판을 더 포함하는 것을 특징으로 하는 표시장치.

청구항 18

제17항에 있어서, 상기 어레이 기판은

상기 제1 편광축 또는 상기 제2 편광축과 나란하며, 상기 제1 스위칭 소자에 연결된 제1 데이터 라인;

상기 1 데이터 라인과 나란하며, 상기 제2 스위칭 소자에 연결된 제2데이터 라인; 및

상기 제1 및 제2 스위칭 소자에 연결된 게이트 라인을 더 포함하는 것을 특징으로 하는 표시장치.

청구항 19

제17항에 있어서, 상기 제1 및 제2 화소전극이 배치된 단위화소영역은

상기 제1 및 제5 슬릿 전극부와, 상기 제2 및 제6 슬릿 전극부가 제1 간격으로 이격된 로우(low) 영역; 및

상기 제1 간격보다 작은 제2 간격으로 이격된 하이(high) 영역을 갖는 것을 특징으로 하는 표시장치.

청구항 20

제19항에 있어서, 상기 제2 화소전극은

상기 제1 및 제3 슬릿 전극부의 사이의 상기 제5 슬릿 전극부의 단부로부터 상기 제2 슬릿 전극부와 나란하게 형성된 제1 머리부; 및

상기 제2 및 제4 슬릿 전극부의 사이의 상기 제6 슬릿 전극부의 단부로부터 상기 제3 슬릿 전극부와 나란하게 형성된 제2 머리부를 더 포함하는 것을 특징으로 하는 표시장치.

발명의 설명

발명의 상세한 설명

기술 분야

본 발명은 어레이 기판 및 이를 갖는 표시장치에 관한 것이다. 보다 상세하게는 수평 전기장을 형성하는 어레이

[0001]

기관 및 이를 갖는 표시장치에 관한 것이다.

배경 기술

[0002] 일반적으로, 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어진다. 전기장 생성 전극에 인가된 전압에 의해 액정층에 전기장이 인가되며, 상기 전기장으로 인해 액정 분자들의 배열이 조절되어 입사광의 투과율 및 편광이 제어되어 영상이 표시된다.

[0003] 상기 액정표시장치 분야에서 광시야각을 구현하고 액정층의 응답속도를 향상시키는 것이 화질 향상을 위해 중요한 기술적 이슈가 되어 왔다. 광시야각의 구현을 위해 단위화소영역에서 액정의 배열 방향을 다양하게 형성하는 멀티-도메인 형성기술이 개시되었고, 전기장을 인가하는 전기장 생성 전극의 형상의 개선이 이루어져 왔다. 예를 들어, 전기장 생성 전극에 슬릿 형상의 절개부를 형성하거나, 전기장 생성 전극 자체를 마이크로 사이즈의 미세한 슬릿 가지들 또는 슬릿 전극부를 갖도록 패터닝하여 멀티-도메인을 구현하였다. 또한, 스위칭 소자가 형성된 어레이 기관에 전기장 생성 전극 2개를 모두 배치하고 이들 사이에 수평 전기장을 생성하여 액정의 배열의 다양화를 극대화한 IPS(in plane switching) 방식의 구동법이 개시되기도 하였다.

[0004] 그러나, 멀티-도메인 형성을 위한 전기장 생성 전극의 형상 설계가 발전되어 왔지만, 도메인들의 경계에서 액정의 제어가 충분하게 되지 못하여 텍스처 발생으로 인한 투과율 감소와 화질 저하가 문제점이 되어 왔다. 또한, 상기 스위칭 소자에 신호를 전달하는 배선의 선포의 제한 등으로 인해 상기 전기장 생성 전극에 인가될 수 있는 구동전압의 크기가 제한되어 액정층의 응답속도 향상 또는 로우-하이 구동에서 액정층에 인가되는 전기장의 전위차를 크게 하는데 문제점이 있었다.

발명의 내용

해결 하고자하는 과제

[0005] 이에 본 발명의 기술적 과제는 이러한 종래의 문제점을 해결하는 것으로, 본 발명의 실시예들은 텍스처를 감소시켜 투과율이 향상되고, 액정의 응답속도가 향상되어 표시품질을 향상시키는 어레이 기관을 제공한다.

[0006] 또한, 본 발명의 실시예들은 상기 어레이 기관을 갖는 표시장치를 제공한다.

과제 해결수단

[0007] 상기한 본 발명의 기술적 과제를 해결하기 위하여, 본 발명의 일 특징에 따른 어레이 기관은 제1 화소전극 및 제2 화소전극을 포함한다. 상기 제1 화소전극은 제1 지지 전극부, 제1 슬릿 전극부들, 제2 슬릿 전극부들, 제3 슬릿 전극부 및 제4 슬릿 전극부를 포함한다. 상기 제1 슬릿 전극부들은 상기 제1 지지 전극부로부터 상기 제1 지지 전극부와 예각을 이루는 제1 방향으로 연장된다. 상기 제2 슬릿 전극부들은 상기 제1 방향과 교차하는 제2 방향으로 연장된다. 상기 제3 슬릿 전극부는 상기 제1 슬릿 전극부에 인접한 상기 제2 슬릿 전극부로부터 상기 제1 슬릿 전극부와 나란하게 연장된다. 상기 제4 슬릿 전극부는 상기 제3 슬릿 전극부로부터 상기 제2 슬릿 전극부와 나란하게 연장된다. 상기 가지 제1 화소전극은 부분적으로 지그재그 형상을 갖는다. 상기 제2 화소전극은 제2 지지 전극부, 제5 슬릿 전극부들 및 제6 슬릿 전극부들을 포함하며, 상기 제1 화소전극과 수평 전기장을 형성한다. 상기 제2 지지 전극부는 상기 제1 지지 전극부와 마주보게 배치된다. 상기 제5 슬릿 전극부는 상기 제2 지지 전극부로부터 상기 제1 및 제3 슬릿 전극부의 사이와 상기 제1 슬릿부들 사이로 연장된다. 상기 제6 슬릿 전극부는 상기 제2 및 제4 지지 전극부의 사이와 상기 제2 슬릿 전극부들 사이로 연장된다.

[0008] 상기한 본 발명의 기술적 과제를 해결하기 위하여, 본 발명의 다른 특징에 따른 어레이 기관은 제1 화소전극 및 제2 화소전극을 포함한다. 상기 제1 화소전극은 제1 슬릿 전극부들 및 제2 슬릿 전극부들을 포함한다. 상기 제1 슬릿 전극부들은 단위화소영역의 가로변과 나란하게 제1 영역에 형성되어 있다. 상기 제2 슬릿 전극부들은 상기 단위화소영역의 세로변과 나란하게 제2 영역에 형성되어 있다. 상기 제2 화소전극은 제3 슬릿 전극부들 및 제4 슬릿 전극부들을 포함하며, 상기 제1 화소전극과 수평 전기장을 형성한다. 상기 제3 슬릿 전극부들은 상기 제1 슬릿 전극부들 사이에 배치된다. 상기 제4 슬릿 전극부들은 상기 제2 슬릿 전극부들 사이에 배치된다.

[0009] 상기한 본 발명의 기술적 과제를 해결하기 위하여, 본 발명의 일 특징에 따른 표시장치는 어레이 기관, 상기 어레이 기관과 마주보는 대향 기관 및 이들 사이에 위치한 액정층을 포함한다. 상기 어레이 기관은 제1 화소전극 및 제2 화소전극을 포함한다. 상기 제1 화소전극은 제1 지지 전극부, 제1 슬릿 전극부들, 제2 슬릿 전극부들,

제3 슬릿 전극부 및 제4 슬릿 전극부를 포함하며, 제1 스위칭 소자에 전기적으로 연결된다. 상기 제1 슬릿 전극부들은 상기 제1 지지 전극부로부터 상기 제1 지지 전극부와 에각을 이루는 제1 방향으로 연장된다. 상기 제2 슬릿 전극부들은 상기 제1 방향과 교차하는 제2 방향으로 연장된다. 상기 제3 슬릿 전극부는 상기 제1 슬릿 전극부에 인접한 상기 제2 슬릿 전극부로부터 상기 제1 슬릿 전극부와 나란하게 연장된다. 상기 제4 슬릿 전극부는 상기 제3 슬릿 전극부로부터 상기 제2 슬릿 전극부와 나란하게 연장된다. 상기 제2 화소전극은 제2 지지 전극부, 제5 슬릿 전극부들 및 제6 슬릿 전극부들을 포함하며, 제2 스위칭 소자와 전기적으로 연결된다. 상기 제2 지지 전극부는 상기 제1 지지 전극부와 마주보게 배치된다. 상기 제5 슬릿 전극부는 상기 제2 지지 전극부로부터 상기 제1 및 제3 슬릿 전극부의 사이와 상기 제1 슬릿부들 사이로 연장된다. 상기 제6 슬릿 전극부는 상기 제2 및 제4 지지 전극부의 사이와 상기 제2 슬릿 전극부들 사이로 연장된다.

[0010]

상기한 본 발명의 기술적 과제를 해결하기 위하여, 본 발명의 다른 특징에 따른 표시장치는 어레이 기관, 상기 어레이 기관과 마주보는 대향 기관 및 이들 사이에 위치한 액정층을 포함한다. 상기 어레이 기관은 제1 화소전극 및 제2 화소전극을 포함한다. 상기 제1 화소전극은 제1 슬릿 전극부들 및 제2 슬릿 전극부들을 포함하며, 제1 스위칭 소자에 전기적으로 연결된다. 상기 제1 슬릿 전극부들은 단위화소영역의 가로변과 나란하게 제1 영역에 형성되어 있다. 상기 제2 슬릿 전극부들은 상기 단위화소영역의 세로변과 나란하게 제2 영역에 형성되어 있다. 상기 제2 화소전극은 제3 슬릿 전극부들 및 제4 슬릿 전극부들을 포함하며, 제2 스위칭 소자에 전기적으로 연결된다. 상기 제3 슬릿 전극부들은 상기 제1 슬릿 전극부들 사이에 배치된다. 상기 제4 슬릿 전극부들은 상기 제2 슬릿 전극부들 사이에 배치된다.

효 과

[0011]

상기한 어레이 기관 및 표시장치에 의하면, 액정의 배열 방향이 편광축과 45도를 이루는 영역을 증가시켜 투과율이 향상되며, 수평 전기장을 형성하는 구동전압이 상승됨으로 인해 응답속도가 향상되어 표시품질이 향상된다.

발명의 실시를 위한 구체적인 내용

[0012]

이하, 첨부한 도면들을 참조하여 본 발명의 예시적인 실시예들을 상세히 설명한다.

[0013]

본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0014]

각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들의 치수는 본 고안의 명확성을 기하기 위하여 실제보다 확대하여 도시한 것이다.

[0015]

제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0016]

본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0017]

또한, 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0018]

도 1은 실시예 1에 따른 표시장치(10)의 평면도이다. 도 2는 도 1에 도시된 표시장치(10)를 I-I' 선을 따라 절단한 단면도이다.

[0019]

도 1 및 도 2를 참조하면, 본 실시예의 표시장치(10)는 어레이 기관(100), 대향 기관(200) 및 이들 사이에 개재

된 액정층(3)을 포함한다.

- [0020] 본 실시예의 어레이 기관(100)은 하부 기관(110), 게이트 라인(121), 스토리지 라인(131), 게이트 절연막(140), 반도체층(154a, 154b), 저항성 접촉층(163a, 165a), 제1 및 제2 데이터 라인들(171a, 171b), 유기절연막(180), 제1 및 제2 화소전극들(193, 195) 및 하부 배향막(181)을 포함할 수 있다.
- [0021] 상기한 어레이 기관(100)은 일 예로 제시된 것이며, 상기 어레이 기관(100)은 화소전극에 마이크로 슬릿 전극부(이하, 슬릿 전극부)를 형성하는 기관이면 어떤 것이든 될 수 있다.
- [0022] 유리질 또는 플라스틱 재질로 이루어져 절연성을 갖는 하부 기관(110) 상에 게이트 금속을 증착하고 식각하여 복수의 게이트 라인(121)들 및 복수의 스토리지 라인(131)들이 형성되어 있다. 상기 게이트 라인(121)은 게이트 신호를 전달하며, 대략 단위화소영역의 가로변 방향(이하, 제1 편광축 방향)(P01)으로 서로 나란하게 형성되어 있다. 상기 게이트 라인(121)은 일부가 폭이 확장되어 형성된 게이트 전극들(124a, 124b) 쌍을 포함한다. 상기 게이트 전극들(124a, 124b)은 상기 단위화소영역의 하측 가로변 인근의 양측 모서리 영역에 각각 형성되어 있다. 상기 게이트 라인(121)과 함께 상기 게이트 라인(121)의 인근에 상기 제1 편광축 방향(P01)으로 스토리지 라인(131)이 형성되어 있다.
- [0023] 상기 게이트 라인(121)들 및 상기 스토리지 라인(131)들 위에 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0024] 상기 게이트 절연막(140) 위에 반도체층, 저항성 접촉층 및 소스 금속층을 순차로 형성하고 식각하여, 도 1 및 도 2에 도시된 바와 같이, 복수 쌍의 제1 및 제2 데이터 라인들(171a, 171b), 소스 전극들(173a, 173b), 섬형 반도체층(154a, 154b), 섬형 저항성 접촉층(163a, 165a) 및 드레인 전극들(175a, 175b)을 형성한다.
- [0025] 상기 섬형 반도체층(154a, 154b) 및 섬형 저항성 접촉층(163a, 165a)은 상기 게이트 전극들(124a, 124b)의 상부에 형성되어 있다. 상기 반도체층은 수소화 비정질 또는 다결정 규소 등으로 만들어지며, 상기 저항성 접촉층은 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.
- [0026] 상기 데이터 라인(171a, 171b)들은 데이터 신호를 전달하며, 대략 상기 제1 편광축 방향(P01)과 직교하는 상기 단위화소영역의 세로변 방향(이하, 제2 편광축 방향)(P02)으로 연장되어 상기 게이트 라인(121) 및 상기 스토리지 라인(131)과 교차한다. 상기 제1 및 제2 데이터 라인들(171a, 171b)들은 상기 제1 편광축 방향(P01)으로 U자 형으로 굽은 복수 쌍의 제1 및 제2 소스 전극(source electrode)(173a, 173b)을 포함한다.
- [0027] 상기 게이트 라인(121)들 및 상기 데이터 라인(171a, 171b)들이 교차하며 대략 직사각 영역을 정의하며, 상기 직사각 영역에는 상기 제1 및 제2 화소전극들(193, 195)이 형성되어 있다. 따라서 상기 직사각 영역을 상기 단위화소영역으로 정의한다. 이와 다르게 상기 단위화소영역의 형상은 Z 자 형상, V 자 형상 등 다양한 형태로 변경될 수 있다.
- [0028] 상기 게이트 전극들(124a, 124b), 상기 게이트 절연막(140), 상기 섬형 반도체층(154a, 154b), 상기 섬형 저항성 접촉층(163a, 165a), 상기 소스 전극들(173a, 173b) 및 상기 드레인 전극들(175a, 175b)은 삼단자 소자인 제1 및 제2 스위칭 소자들(TFT1, TFT2)을 구성한다.
- [0029] 상기 데이터 라인(171a, 171b)을 덮는 유기 절연막(153)이 형성되어 있다. 상기 유기 절연막(153)에 상기 드레인 전극들(175a, 175b)의 일부를 노출시키는 콘택홀들(185a, 185b)이 형성되어 있다.
- [0030] 도 3은 도 1에 도시된 화소전극의 평면도이다.
- [0031] 도 1, 도 2 및 도 3을 참조하면, 상기 유기 절연막(153) 상에 인듐틴옥사이드(ITO) 또는 인듐주석옥사이드(IZO)와 같은 투명한 전도성 물질층을 증착한다. 상기 전도성 물질층은 상기 콘택홀들(185a, 185b)을 통해 상기 드레인 전극들(175a, 175b)에 접촉된다. 상기 전도성 물질층을 식각하여 상기 단위화소영역에 상기 제1 및 제2 화소전극들(193, 195)이 형성되어 있다. 상기 제1 화소전극(193) 및 상기 제2 화소전극(195)은 패터닝되어 잔류된 상기 전도성 물질층이며, 상기 단위화소영역에 복수의 도메인을 형성한다.
- [0032] 상기 제1 화소전극(193)은 제1 지지 전극부(193a), 복수의 제1 슬릿 전극부(193b)들, 제2 슬릿 전극부(193c)들, 제3 슬릿 전극부 및 제4 슬릿 전극부를 포함한다.
- [0033] 상기 제1 지지 전극부(193a)는 상기 단위화소영역의 좌측 세로변을 따라 배치되며, 하단에 제1 콘택부(193f)가 형성되어 있다. 상기 제1 콘택부(193f)는 상기 제1 콘택홀(185a)을 통해 상기 제1 드레인 전극(175a)과 전기적

으로 연결되어 있다. 상기 게이트 라인(121)을 통해 상기 제1 게이트 전극(124a)에 게이트 온 신호가 인가되며, 상기 제1 데이터 라인(171a)을 통해 상기 제1 화소전극(193)에 제1 화소전압이 인가된다.

[0034] 상기 제1 슬릿 전극부(193b)들은 상기 제1 지지 전극부(193a)로부터 상기 제1 지지 전극부(193a)와 예각을 이루는 제1 방향(D01)으로 연장되어 있다. 예를 들어, 상기 제1 슬릿 전극부(193b)는 상기 제1 편광축 방향(P01)과 나란한 상기 단위화소영역의 중심선을 기준으로 우상향으로 연장되어 있다. 상기 제1 방향(D01)은 상기 제1 편광축 방향(P01) 및 상기 제2 편광축 방향(P02)과 대략 45도를 이룰 수 있다.

[0035] 상기 제2 슬릿 전극부(193c)들은 상기 제1 지지 전극부(193a)로부터 상기 제1 방향(D01)과 교차하는 제2 방향(D02)으로 연장되어 있다. 예를 들어, 상기 제2 슬릿 전극부(193c)는 상기 중심선을 기준으로 우하향으로 연장되어 있다. 상기 제2 방향(D02)은 상기 제1 방향(D01)과 직교하며, 상기 제1 편광축 방향(P01) 및 상기 제2 편광축 방향(P02)과 대략 45도를 이룰 수 있다.

[0036] 상기 제1 슬릿 전극부(193b)들은 상기 제1 지지 전극부(193a)의 대략 상반부로부터 연장되고, 상기 제2 슬릿 전극부(193c)들은 상기 제1 지지 전극부(193a)의 대략 하반부로부터 연장되어 있다. 따라서 상기 제1 슬릿 전극부(193b)들과 상기 제2 슬릿 전극부(193c)들 사이에는 대략 V 자 형상의 영역이 형성되고, 상기 제3 슬릿 전극부 및 상기 제4 슬릿 전극부는 상기 V 자 형상의 영역에 배치된다.

[0037] 상기 제3 슬릿 전극부는 상기 제2 슬릿 전극부로부터 상기 제1 슬릿 전극부와 나란하게 연장되어 있다. 상기 제4 슬릿 전극부는 상기 제3 슬릿 전극부로부터 상기 제2 슬릿 전극부와 나란하게 연장되어 있다.

[0038] 상기 제1 화소전극은 제7 슬릿 전극부 및 제8 슬릿 전극부를 더 포함할 수 있다. 상기 제7 슬릿 전극부는 상기 제4 슬릿 전극부로부터 상기 제3 슬릿 전극부와 나란하게 연장되어 있다. 상기 제8 슬릿 전극부는 상기 제7 슬릿 전극부로부터 상기 제3 슬릿 전극부와 나란하게 연장되어 있다.

[0039] 상기 제3, 제4, 제7 및 제8 슬릿 전극부들이 서로 연결되는 방식을 가지치기 방식으로 정의한다. 상기 제1 화소전극은 상기 가지치기 방식으로 연결되는 슬릿 전극부들을 더 포함할 수 있다. 상기 가지치기 방식으로 인해 상기 제1 화소전극은, 도 1 및 도 3에 도시된 것과 같이, 부분적으로 상기 제1 편광축 방향(P01)으로 지그재그 형상을 갖는다.

[0040] 상기 제2 화소전극(195)은 제2 지지 전극부(195a), 제5 슬릿 전극부(195b) 및 제6 슬릿 전극부(195c)를 포함한다.

[0041] 상기 제2 지지 전극부(195a)는 상기 단위화소영역의 우측 세로변, 상측 가로변 및 하측 가로변을 따라 형성되어 있다. 상기 제2 지지 전극부(195a)의 우하측 모서리로부터 제2 콘택부(195f)가 연장되어 있다. 상기 제2 콘택부(195f)는 상기 제2 드레인 전극(175b)을 부분적으로 노출시키는 제2 콘택홀(185b)을 통해 상기 제2 드레인 전극(175b)과 전기적으로 연결되어 있다. 상기 게이트 라인(121)을 통해 상기 제2 게이트 전극(124b)에 게이트 온 신호가 인가되며, 상기 제2 데이터 라인(171b)을 통해 상기 제2 화소전극(195)에 제2 화소전압이 인가된다.

[0042] 상기 제1 화소전압과 상기 제2 화소전압은 극성이 서로 반대일 수 있다. 상기 데이터 라인(171a, 171b) 등의 배선 구조는 상기 제1 화소전압 및 상기 제2 화소전압의 최대치를 제한한다. 본 실시예에서는 상기 제1 화소전극(193) 및 상기 제2 화소전극(195)에는 서로 다른 극성의 상기 제1 화소전압 및 상기 제2 화소전압을 각각 인가하여 상기 액정층(3)에 인가되는 전압을 상기 제1 화소전압 및 상기 제2 화소전압 중 어느 하나만 인가하는 경우보다 더 크게 할 수 있다. 따라서 상기 액정층(3)에 충분한 크기의 구동전압을 인가할 수 있고, 액정(31)의 응답속도를 증가시킬 수 있다.

[0043] 상기 제5 슬릿 전극부(195b)들은 상기 제2 지지 전극부(195a)로부터 상기 제1 슬릿 전극부(193b)들과 나란하게 연장된다. 상기 제5 슬릿 전극부(195b)들은 상기 제1 슬릿 전극부(193b) 및 상기 제3 슬릿 전극부(193d)의 사이 및 상기 제1 슬릿 전극부(193b)들 사이에 각각 배치된다. 상기 제6 슬릿 전극부(195c)들은 상기 제2 지지 전극부(195a)로부터 상기 제2 슬릿 전극부(193c)들과 나란하게 연장된다. 상기 제6 슬릿 전극부(195c)들은 상기 제2 슬릿 전극부(193c) 및 상기 제4 슬릿 전극부(193e)의 사이 및 상기 제2 슬릿 전극부(193c)들의 사이에 각각 배치된다.

[0044] 따라서, 상기 단위화소영역은 상기 다수의 슬릿 전극부들에 의해 4개의 도메인들로 구분된다. 즉, 상기 단위화소영역의 상반부는 상기 제1 슬릿 전극부(193b), 상기 제3 슬릿 전극부(193d) 및 상기 제5 슬릿 전극부(195b)에 의해 제1 도메인 및 제2 도메인으로 구분된다. 상기 단위화소영역의 하반부는 상기 제2 슬릿 전극부(193c), 상기 제4 슬릿 전극부(193e) 및 상기 제6 슬릿 전극부(195c)에 의해 제3 도메인 및 제4 도메인들로 구분된다. 액

정(31)의 방향축, 예를 들어, 장축은 상기 슬릿 전극부들에 직교하게 배치된다. 따라서 상기 제1 및 제2 도메인들에서 상기 액정(31)은 상기 제1 방향(D01)에 직교하는 방향으로 배열될 수 있다. 상기 제3 및 제4 도메인들에서 상기 액정(31)은 상기 제2 방향(D02)에 직교하는 방향으로 배열될 수 있다.

[0045] 한편, 상기 제1 화소전극(193)과 상기 제2 화소전극(195)은 위치에 따라 서로 간의 이격 간격이 다르도록 배치되어 있다. 본 실시예에서 상기 제3 슬릿 전극부(193d) 및 상기 제5 슬릿 전극부(195b)와, 상기 제3 슬릿 전극부(193d) 인근의 상기 제1 슬릿 전극부(193b) 및 상기 제5 슬릿 전극부(195b)는 각각 제1 간격으로 이격되어 있다.

[0046] 상기 단위화소영역의 좌측 상단 모서리 인근에서 상기 제1 슬릿 전극부(193b)와 상기 제5 슬릿 전극부(195b)는 상기 제1 간격보다 작은 제2 간격으로 이격되어 있다. 인가되는 화소전압이 동일해도 슬릿 전극부들의 이격 간격이 좁을수록 형성되는 전기장의 강도는 더 커진다. 따라서 상기 단위화소영역의 좌측 상단 모서리 영역은 전기장이 상대적으로 강한 하이 영역이 되고, 상기 제3 슬릿 전극부(193d) 인근은 전기장이 상대적으로 약한 로우 영역이 된다.

[0047] 상기 중심선을 기준으로 상기 단위화소영역의 하반부도 상기 상반부와 대칭적인 구성을 갖는다. 따라서 상기 제4 슬릿 전극부(193e) 및 상기 제6 슬릿 전극부(195c)와, 상기 제4 슬릿 전극부(193e) 인근의 상기 제2 슬릿 전극부(193c) 및 상기 제6 슬릿 전극부(195c)는 각각 상기 제1 간격으로 이격되어 있다. 상기 단위화소영역의 좌측 하단 모서리 인근에서 상기 제2 슬릿 전극부(193c)와 상기 제6 슬릿 전극부(195c)는 상기 제2 간격으로 이격되어 있다.

[0048] 한편, 상기 제7 슬릿 전극부 및 상기 제5 슬릿 전극부(195b)는 상기 제1 간격으로 배치된다. 상기 제8 슬릿 전극부 및 상기 제6 슬릿 전극부(195c)는 상기 제2 간격으로 배치된다. 따라서 상기 단위화소영역 전체적으로 좌측 상단 및 좌측 하단 모서리 인근에서 상기 단위화소영역의 중앙 우측 영역을 향해 하이-로우-하이-로우-하이 영역이 구분된다. 따라서 상기 제1 내지 제4 도메인은 각각 하이 영역 및 로우 영역으로 구분되며, 그 결과 상기 어레이 기관(100)은 8개의 도메인을 형성한다. 상기 슬릿 전극부들의 이격 간격은, 일 예로, 좁게는 3 마이크로미터 정도일 수 있고, 넓게는 24 마이크로미터 정도일 수 있다.

[0049] 다시 도 2를 참조하면, 상기 제1 및 제2 화소전극들(193, 195)을 덮는 하부 배향막(181)이 형성되어 있다. 상기 하부 기관(110)의 배면에 하부 편광판(5)이 부착될 수 있고, 상기 하부 편광판(5)은 상기 제1 편광축 방향(P01) 또는 상기 제2 편광축 방향(P02)과 나란한 제1 편광축을 가질 수 있다.

[0050] 상기 대향 기관(200)은 상부 기관(210), 차광패턴(220), 컬러필터 패턴(230), 오버 코팅층(250) 및 상부 배향막(270)을 포함할 수 있다.

[0051] 상기 차광패턴(220)은 상기 게이트 라인(121), 상기 데이터 라인(171a, 171b), 상기 제1 및 제2 스위칭 소자들(TFT1, TFT2) 및 상기 스토리지 라인(131)에 대응하게 상기 상부 기관(210)에 형성되어 있다. 따라서 차광되지 않는 상기 단위화소영역에는 상기 컬러필터 패턴(230)이 형성된다. 상기 컬러필터 패턴(230)은 예를 들어, 적색 필터, 녹색 필터 및 청색 필터를 포함할 수 있다. 적색 필터, 녹색 필터 및 청색 필터 순서로 상기 제1 편광축 방향(P01)으로 각 단위화소영역에 대응하게 배치될 수 있다.

[0052] 상기 오버 코팅층(250)은 상기 컬러필터 패턴(230) 및 상기 차광패턴(220)을 덮는다. 상기 상부 배향막(270)은 상기 하부 배향막(181)과 동일한 재질로 상기 오버코팅층 상에 형성될 수 있다. 본 실시예에서 상기 액정층(3)은 트위스트 네마틱 액정(31)을 포함할 수 있다. 상기 하부 배향막(181) 및 상기 상부 배향막(270)은 러빙처리되지 않으며, 상기 액정(31)을 수직 배향할 수 있는 배향처리가 될 수 있다.

[0053] 본 실시예에서, 상기 제1 및 제2 화소전극들(193, 195) 사이에 수평 전기장이 형성되며, 상기 대향 기관(200)에는 전극이 형성되지 않는다. 상기 대향 기관(200)의 상면에 상부 편광판(7)이 부착될 수 있다. 상기 상부 편광판(7)의 제2 편광축은 상기 하부 편광판(5)의 제1 편광축과 실질적으로 직교하게 배치될 수 있다.

[0054] 도 4는 도 2에 도시된 표시장치(10)의 등가 회로도이다. 도 5a 및 도 5b는 도 2에 도시된 표시장치(10)의 구동 상태를 설명하는 단면도들이다.

[0055] 도 4를 참조하면, 상기 액정층(3)에는 상기 제1 및 제2 스위칭 소자(TFT1, TFT2)를 통해 상기 제1 및 제2 화소전극들(193, 195)에 반대 극성의 상기 제1 및 제2 화소전압들이 인가된다. 상기 제1 및 제2 화소전압들은 상기 스토리지라인(131)과 상기 제1 및 제2 화소전극들(193, 195)이 형성하는 제1 및 제2 유지용량들(Cst1, Cst2)에 의해 한 프레임 동안 유지된다. 상기 제1 및 제2 데이터 라인들(171a, 171b)들과 상기 제1 및 제2 화소전극들

(193, 195) 사이에는 각각 제1 및 제2 기생용량들(Cp1, Cp2)이 형성될 수 있다. 도 5a를 참조하면, 상기 제1 및 제2 화소전극들(193, 195)에 화소전압이 인가되지 않은 오프 상태일 때, 상기 액정(31)은 전술한 것과 같이 수직으로 배열된다. 따라서 상기 어레이 기판(100)의 배면으로 입사되는 백라이트 광(L1)은 상기 하부 편광판(5) 및 상기 상부 편광판(7)의 직교편광에 의해 차단되어 블랙상태가 구현된다.

[0056]

도 5b를 참조하면, 상기 제1 및 제2 화소전극들(193, 195)에 각각 상기 제1 및 제2 화소전압이 인가된 온 상태일 때, 상기 제1 화소전극(193)과 상기 제2 화소전극(195) 사이에 전술한 것과 같이 수평 전기장이 형성된다. 상기 액정(31)은, 도 5b에 도시된 것과 같이, 장축이 상기 전기장과 나란하게 배열되는 포지티브 타입일 수 있다. 상기 액정(31)은 전기장의 방향을 따라 눕고, 상기 하이 영역과 상기 로우 영역에서 상기 액정(31)의 눕는 정도는 서로 다르다. 따라서 상기 하이 영역과 상기 로우 영역에서 투과율은 서로 다르다. 저계조에서는 상기 하이 영역이 상기 단위화소영역의 휘도를 대부분 담당하고, 중고계조에서는 상기 로우 영역이 상기 단위화소영역의 휘도에 동참할 수 있다. 상기 어레이 기판(100)의 배면으로 입사되는 상기 백라이트 광(L1)은 상기 하부 편광판(5)에 의해 편광되고, 다시 상기 액정층(3)에 의해 복굴절되어 편광상태가 변경되고, 상기 상부 편광판(7)을 통과하여 투과광(L2)으로 출사된다. 따라서 화이트 상태가 구현된다.

[0057]

본 실시예에서 상기 제1 화소전극(193) 및 상기 제2 화소전극(195)이 각각 반대 극성의 제1 화소전압 및 제2 화소전압을 인가 받으므로 상기 액정층(3)의 구동전압이 충분히 확보될 수 있다. 따라서 상기 단위화소영역의 가장자리에서 텍스처를 감소시킬 수 있다. 또한, 전술한 바와 같이 상기 제1 화소전극(193) 및 상기 제2 화소전극(195)의 슬릿들의 간격을 조절하여 상기 하이 영역 및 상기 로우 영역을 형성할 수 있다. 따라서, 4도메인을 8도메인으로 확장할 수 있다. 따라서 표시장치(10)의 시인성이 크게 향상된다.

[0058]

도 6은 도 2에서 설명된 표시장치(10)에서 발생된 텍스처를 설명하는 평면도이다.

[0059]

도 6을 참조하면, 본 실시예에서 상기 단위화소영역의 가운데 영역에서 상측 도메인들과 하측 도메인들의 경계, 즉 상기 제1 및 제2도메인들이 상기 제3 및 제4 도메인들과 이루는 경계는 직선으로 형성되지 않고, 전술한 바와 같이, 지그재그로 형성된다. 액정(31)의 장축이 편광축과 대략 45도를 이룰 때 광이용 효율이 최대가 된다.

[0060]

상기 지그재그 형상에서 상기 제3 슬릿 전극부(193d) 및 상기 제4 슬릿 전극부(193e)는 상기 제1 편광축 및 상기 제2 편광축과 45도를 이룬다. 따라서 상기 액정(31)의 장축은 상기 제3 슬릿 전극부(193d) 및 상기 제4 슬릿 전극부(193e)에 대해 직교하므로, 상기 제1 편광축 및 상기 제2 편광축과 45도를 이루도록 배열된다. 따라서 단위 화소영역에서 텍스처(TA01)의 발생이 현저히 감소됨을 알 수 있다.

[0061]

다시 도 3을 참조하면, 상기 제2 화소전극(195)은 제1 머리부(195d1) 및 제2 머리부(195d2)를 더 포함한다. 상기 제1 머리부(195d1)는 상기 제5 슬릿 전극부(195b)의 단부로부터 상기 제2 슬릿 전극부(193c)와 나란하게 연장된다. 상기 제2 머리부(195d2)는 상기 제6 슬릿 전극부(195c)의 단부로부터 상기 제3 슬릿 전극부(193d)와 나란하게 연장된다. 상기 제1 머리부(195d1) 및 상기 제2 머리부(195d2)는 주변의 슬릿 전극부와 상기 제2 간격으로 이격되어 있다. 상기 제1 머리부(195d1) 및 상기 제2 머리부(195d2)는 상기 제5 슬릿 전극부(195b) 및 상기 제6 슬릿 전극부(195c)의 단부에서 액정(31)의 제어력이 감소되는 것을 방지한다. 따라서, 도 6에 도시된 것과 같이, 상하 도메인들의 지그재그 형상의 경계에서 텍스처의 발생이 현저히 감소된 것을 알 수 있다.

[0062]

도 7은 예각형 어레이 기판(300)의 한 화소의 평면도이다. 도 7에 도시된 어레이 기판(300)은 화소전극의 형상을 제외하고는 도 1 내지 도 3에서 설명된 어레이 기판(100)과 실질적으로 동일하다. 도 7에 도시된 어레이 기판(300)을 예각형 어레이 기판(300)으로 정의한다. 상기 예각형 어레이 기판(300)에서 제1 지지 전극부(393a)는 단위화소영역의 좌측 세로변 및 단위화소영역의 제1 편광축 방향(P01)으로의 중심선을 따라 연장되어 있다. 따라서 제1 화소전극(393)은 가지치기 방식으로 슬릿 전극부들이 배치되지 않고, 따라서 단위화소영역의 상측 및 하측 도메인들의 경계가 지그재그 형상을 갖지 않으며 직선형 경계가 형성되어 있다. 그 결과, 상기 제1 지지 전극부(393a) 중 상기 중심선을 따라 연장된 부분(393a2)과 제1 내지 제4 슬릿 전극부들(393b, 393c, 395b, 395c)은 본 실시예와 다르게 예각을 이룬다. 따라서 상기 중심선을 따라 연장된 상기 제1 지지 전극부(393a2) 인근의 액정(31)의 장축이 제1 편광축 또는 제2 편광축과 45도를 이루지 못하고 불안정하게 된다. 그 결과, 상기 단위화소영역의 가운데를 가로지르는 상기 제1 지지 전극부(393a2) 인근에서 텍스처 발생이 현저하게 되고 투과율을 저하시킨다. 반면, 본 실시예의 어레이 기판(100) 및 표시장치(10)에 의하면, 제1 화소전극(393)이 전술한 가지 전극부를 갖고, 상기 제5 슬릿 전극부(195b) 및 상기 제4 슬릿 전극부의 단부에 상기 제1 머리부(195d1) 및 상기 제2 머리부(195d2)가 형성되어 텍스처 발생이 크게 감소된다.

[0063]

도 8은 실시예 2에 따른 어레이 기판이 갖는 화소전극의 평면도이다.

- [0064] 도 8을 참조하면, 본 실시예의 어레이 기판은 화소전극의 형상 및 단위화소영역에서 배치되는 방향을 제외하고는 도 1 내지 도 3에서 설명된 어레이 기판(100)과 실질적으로 동일하다. 따라서 중복된 설명은 생략한다.
- [0065] 본 실시예의 어레이 기판은 제1 화소전극(593) 및 제2 화소전극(595)을 포함한다. 상기 제1 화소전극(593) 및 상기 제2 화소전극(595)은 직사각형 형상의 단위화소전극에 배치된다. 상기 제1 화소전극(593) 및 상기 제2 화소전극(595) 사이에 수평 전기장이 형성될 수 있다.
- [0066] 상기 제1 화소전극(593)은 제1 지지 전극부(593a), 제1 슬릿 전극부(593b)들 및 제2 슬릿 전극부(593c)들을 포함한다.
- [0067] 상기 제1 지지 전극부(593a)는 상기 단위화소영역의 좌측 세로변 및 상측 가로변을 따라 배치된다. 상기 제1 지지 전극부(593a)의 하단에는 제1 콘택부(593f)가 연장되어 있다. 상기 제1 슬릿 전극부(593b)들은 상기 가로변과 나란한 제1 방향(D01)으로 상기 단위화소영역의 제1 영역에 배열되어 있다. 적어도 하나의 상기 제1 슬릿 전극부(593b)는 상기 제1 지지 전극부(593a)로부터 연장되어 있다.
- [0068] 상기 제2 슬릿 전극부(593c)들은 상기 제1 방향(D01)과 직교하는 제2 방향(D02)으로 상기 단위화소영역의 제2 영역에 배열되어 있다. n번째 및 n+1번째 제2 슬릿 전극부(593c)들은 m번째 및 m+1번째 제1 슬릿 전극부(593b)들로부터 각각 연장되고, 상기 m+1번째 제1 슬릿 전극부(593b)는 상기 n번째 제2 슬릿 전극부(593c)로부터 연장되어 있다. 따라서 상기 제1 화소전극(593)은, 도 9에 도시된 것과 같이, 부분적으로 지그재그 형상을 갖는다.
- [0069] 상기 제1 화소전극(593)은 제1 머리부(593d1) 및 제2 머리부(593d2)를 더 포함할 수 있다. 상기 제1 머리부(593d1) 및 제2 머리부(593d2)는 상기 제1 슬릿 전극부(593b) 및 상기 제2 슬릿 전극부(593c)의 단부로부터 상기 제2 방향(D02) 및 상기 제1 방향(D01)으로 각각 연장되어 형성된다. 상기 제1 머리부(593d1) 및 상기 제2 머리부(593d2)는 상기 단위화소영역의 가장자리에서 텍스처 발생을 감소시킨다.
- [0070] 상기 제2 화소전극(595)은 제2 지지 전극부(595a), 제3 슬릿 전극부(595b)들 및 제4 슬릿 전극부(595c)들을 포함한다.
- [0071] 상기 제2 지지 전극부(595a)는 상기 단위화소영역의 우측 세로변 및 하측 가로변을 따라 형성되어 있다. 상기 제2 지지 전극부(595a)의 우하측 모서리에서 제2 콘택부(595f)가 연장되어 있다. 상기 제3 슬릿 전극부(595b)는 상기 제2 지지 전극부(595a)로부터 연장되어 상기 제1 슬릿 전극부(593b)들 사이에 상기 제1 슬릿 전극부(593b) 나란하게 배치되어 있다. 상기 제4 슬릿 전극부(595c)는 상기 제2 지지 전극부(595a)로부터 연장되어 상기 제2 슬릿 전극부(593c)들 사이에 상기 제2 슬릿 전극부(593c)와 나란하게 배치되어 있다.
- [0072] 상기 제2 화소전극(595)은 제3 머리부(595d1) 및 제4 머리부(595d2)를 더 포함한다. 상기 제3 머리부(595d1) 및 상기 제4 머리부(595d2)는 상기 제3 슬릿 전극부(595b) 및 상기 제4 슬릿 전극부(595c)의 단부들로부터 상기 제2 슬릿 전극부(593c) 및 상기 제1 슬릿 전극부(593b)와 각각 나란하게 연장되어 형성된다.
- [0073] 상기 제3 머리부(595d1) 및 제4 머리부(595d2)는 상기 제3 슬릿 전극부(595b) 및 상기 제4 슬릿 전극부(595c)의 단부에서 액정(31)의 제어력이 감소되는 것을 방지한다.
- [0074] 상기 제1 슬릿 전극부(593b) 및 상기 제3 슬릿 전극부(595b)는 제1 간격으로 이격되어 있고, 상기 제1 슬릿 전극부(593b) 및 상기 제3 슬릿 전극부(595b)에 의해 2개의 도메인이 형성된다. 상기 제2 슬릿 전극부(593c) 및 상기 제4 슬릿 전극부(595c)는 상기 제1 간격으로 이격되어 있고, 상기 제2 슬릿 전극부(593c) 및 상기 제4 슬릿 전극부(595c)에 의해 다른 2개의 도메인이 형성된다.
- [0075] 본 실시예의 표시장치는 도 8에서 설명된 어레이 기판을 포함하는 것과, 편광판의 편광축 방향(P01, P02)이 상기 제1 슬릿 전극부(593b) 및 상기 제2 슬릿 전극부(593c)의 연장 방향과 대략 45도를 이루는 방향으로 배열되는 것을 제외하고는 도 1 내지 도 3에서 설명된 표시장치(10)와 실질적으로 동일하다. 따라서 중복된 설명은 생략한다.
- [0076] 본 실시예에서 하부 편광판의 제1 편광축은 상기 제1 방향(D01)과 45도를 이루는 제1 편광축 방향(P001)과 나란하다. 상부 편광판의 제2 편광축은 상기 제1 편광축과 직교하는 제2 편광축 방향(P002)과 나란하도록 배치될 수 있다. 따라서 상기 제1 화소전극(593) 및 상기 제2 화소전극(595)은 상기 단위화소영역의 모든 부분에서 상기 제1 편광축 및 상기 제2 편광축과 45도를 이루도록 배치된다.
- [0077] 액정의 장축은 상기 제1 지지 전극부(593a), 상기 제2 지지 전극부(595a), 상기 제1 내지 제4 슬릿 전극부들(593b, 593c, 595b, 595c)들과 직교하도록 배치된다. 따라서, 전기장 인가시 상기 액정의 장축은 상기 단위화소

영역의 모든 위치에서 상기 제1 편광축 및 상기 제2 편광축과 45도를 이루도록 배열될 수 있다. 따라서 표시장치의 광이용 효율이 크게 향상되며, 텍스처 감소로 투과율이 향상되어 표시품질이 향상된다.

[0078] 도 9a는 도 8에 도시된 화소전극을 모델링한 테스트 전극의 평면도이다. 도 9b는 도 9a에 도시된 테스트 전극을 갖는 표시장치에서 발생된 텍스처(TA03)를 관측한 사진이다.

[0079] 도 9a에 도시된 제1 테스트 전극(TE01)은 직사각형 셀의 가로변 및 세로변과 나란하게 형성된 제1 슬릿 전극부(593b) 및 제2 슬릿 전극부(593c)를 갖는다. 제2 테스트 전극(TE02)은 상기 제1 슬릿 전극부(593b)와 마주보는 제3 슬릿 전극부(595b) 및 상기 제2 슬릿 전극부(593c)들 사이에 배치된 제4 슬릿 전극부(595c)들을 갖는다. 편광축은 상기 제1 슬릿 전극부(593a) 및 상기 제2 슬릿 전극부(593c)와 45도를 이룬다. 따라서 상기 제1 테스트 전극(TE01) 및 상기 제2 테스트 전극(TE02)은 도 8에서 설명된 상기 제1 화소전극(593) 및 상기 제2 화소전극(595)에 대한 모델로 유효하게 사용될 수 있다.

[0080] 액정층에 전기장을 인가하여 시뮬레이션 한 결과, 상기 제1 테스트전극(TE01)을 갖는 표시장치에서는, 도 9b에 도시된 것과 같이, 상기 세로변 인근의 상기 제2 슬릿 전극부(593c) 및 상기 제4 슬릿 전극부(595c)에서 텍스처가 거의 발생되지 않고, 상측 및 하측 가로변 인근의 상기 제4 슬릿 전극부(595c)의 단부 및 상기 제2 슬릿 전극부(593c)의 단부에 미약하게 텍스처(TA03)가 형성된 것을 알 수 있다. 상기 텍스처는, 도 8에서 설명한 것과 같이, 상기 제1 내지 제4 슬릿 전극부들(593b, 593c, 595b, 595c)의 단부에 머리부를 형성하여 더욱 감소시킬 수 있다.

[0081] 도 10은 도 8에서 설명된 표시장치와, 도 7에서 설명된 표시장치의 전압-투과율 그래프들이다. 도 10에서 가로축은 액정층에 인가된 전압을 나타내고, 세로축은 표시장치의 투과율을 나타낸다. 그래프 G1은 도 8에서 설명된 표시장치의 시뮬레이션 결과를 나타낸다. 그래프 G2는 도 7에서 설명된 표시장치의 시뮬레이션 결과를 나타낸다.

[0082] 도 10을 참조하면, 실선으로 표시된 상기 그래프 G1을 참조하면, 도 8에서 설명된 본 실시예의 표시장치는 전압이 약 4V 이하에서는 투과율이 거의 0에 근접하고, 전압이 약 5V 내지 10V 사이에서 투과율이 급격히 증가하며, 최종적으로 약 0.2의 투과율을 갖는다. 점선으로 표시된 상기 그래프 G2를 참조하면, 도 7에서 설명된 예각형 표시장치는 최종적으로 0.16 내지 0.17 정도의 투과율을 갖는다.

[0083] 즉, 본 실시예의 어레이 기판 및 표시장치는 도 7에서 설명된 예각형 표시장치보다 투과율 면에서 현저히 우수한 것을 알 수 있다

[0084] 도 11, 도 12, 도 13 및 도 14는 도 8에 도시된 화소전극의 변형예들을 도시한 평면도들이다.

[0085] 도 11에 도시된 화소전극에서, 제1 슬릿 전극부(793b)와 제2 슬릿 전극부(793c)가 가지치기 방식으로 연결되지 않고, 상기 제2 슬릿 전극부(793c)들이 어느 하나의 상기 제1 슬릿 전극부(793b)로부터 연장되고, 나머지 상기 제1 슬릿 전극부(793b)들은 제1 지지 전극부(793a)로부터 연장될 수 있다.

[0086] 도 12에 도시된 화소전극에서, 제1 지지 전극부(993a)는 단위화소영역의 외곽을 둘러싸도록 배치되며, 제1 슬릿 전극부(993b) 및 제2 슬릿 전극부(993c)는 모두 상기 제1 지지 전극부(993a)로부터 연장된다. 제2 지지 전극부(995a)는 열십자 형상을 갖고 단위화소영역의 가운데에 배치되어 단위화소영역을 복수의 도메인들로 분할한다.

[0087] 도 13에 도시된 화소전극에서, 도 8에 도시된 화소전극과 유사한 패턴으로 제1 내지 제4 슬릿 전극부들(1193b, 1193c, 1195b, 1195c)이 배치되어 있다. 다만, 도 8에 도시된 화소전극과 다르게, 도 13에 도시된 화소전극에서는 단위화소영역의 우측 하단 모서리 영역에서 하나의 상기 제1 슬릿 전극부(1193b)에서 다수의 상기 제2 슬릿 전극부(1193c)들이 연장되고, 하나의 상기 제2 슬릿 전극부(1193c)에서 다수의 상기 제1 슬릿 전극부(1193b)들이 연장되어 있다. 또한, 도 8에 도시된 화소전극과 다르게 단위화소영역의 우측 하단 모서리 영역에서 슬릿 전극부들 사이의 이격 간격이 좁혀져서 상기 우측 하단 모서리 영역은 하이 영역을 이룬다. 따라서, 상기 제1 내지 제4 슬릿 전극부들(1193b, 1193c, 1195b, 1195d) 및 로우 영역 및 하이 영역으로 인해 8개의 도메인이 구현된다.

[0088] 도 14에 도시된 화소전극은 도 11에 도시된 화소전극과 유사하다. 다만, 도 14에 도시된 화소전극에서는, 도 11에 도시된 화소전극과 다르게, 단위화소영역의 우측 하단 모서리 영역에서 하나의 제2 슬릿 전극부(1393c)에서 다수의 제1 슬릿 전극부(1393b)들이 연장되고, 하측의 하나의 제1 슬릿 전극부(1393b)에서 다수의 제2 슬릿 전극부(1393c)들이 연장되어 있다. 또한, 도 11에 도시된 화소전극과 다르게, 상기 단위화소영역의 우측 하단 모서리 영역에서 슬릿 전극부들 사이의 이격 간격이 좁혀져서 하이 영역을 이룬다. 따라서, 상기 제1 내지 제4 슬

릿 전극부들(1393b, 1393c, 1395b, 1395c) 및 로우 영역 및 하이 영역으로 인해 8개의 도메인이 구현된다.

[0089] 도 8, 도 11 내지 도 14에 도시된 화소전극들의 형상은 화소전극의 설계의 편의, 예를 들어, 로우 영역 및 하이 영역의 비율 및 위치를 필요에 따라 변경할 수 있는 변형예들을 도시하였다. 그러나 도 8, 도 11 내지 도 14에 도시된 화소전극들은 지지 전극부 및 슬릿 전극부들의 방향이 모두 편광축과 45도를 이룬다는 공통점을 갖는다. 따라서 액정층의 광이용 효율을 극대화시킬 수 있는 장점이 있다.

[0090] 또한, 상기 제1 화소전극(793, 993, 1193, 1393) 및 상기 제2 화소전극(795, 995, 1195, 1395)에는 서로 다른 극성의 제1 및 제2 화소전압이 교호적으로 인가되므로 제1 및 제2 화소전압 자체는 작아도 액정의 구동전압을 증가시킬 수 있고, 응답속도를 향상시킬 수 있다.

산업이용 가능성

[0091] 본 발명의 실시예에 따른 어레이 기판 및 표시장치에 의하면, 텍스처를 감소시켜 투과율이 향상되며, 멀티 도메인 구현이 용이하고, 액정층의 응답속도가 향상되어 표시품질이 향상된다. 따라서 본 발명은 액정표시장치의 화질향상에 적용될 수 있다.

[0092] 앞서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예들을 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

[0093] 도 1은 실시예 1에 따른 표시장치의 평면도이다.

[0094] 도 2는 도 1에 도시된 표시장치를 I-I' 선을 따라 절단한 단면도이다.

[0095] 도 3은 도 1에 도시된 화소전극의 평면도이다.

[0096] 도 4는 도 2에 도시된 표시장치의 등가 회로도이다.

[0097] 도 5a 및 도 5b는 도 2에 도시된 표시장치의 구동상태를 설명하는 단면도들이다.

[0098] 도 6은 도 2에서 설명된 표시장치에서 발생된 텍스처를 설명하는 평면도이다.

[0099] 도 7은 예각형 어레이 기판의 한 화소의 평면도이다.

[0100] 도 8은 실시예 2에 따른 어레이 기판이 갖는 화소전극의 평면도이다.

[0101] 도 9a는 도 8에 도시된 화소전극을 모델링한 테스트 전극의 평면도이다.

[0102] 도 9b는 도 9a에 도시된 테스트 전극을 갖는 표시장치에서 발생된 텍스처를 관측한 사진이다.

[0103] 도 10은 도 8에서 설명된 표시장치와, 도 7에서 설명된 표시장치의 전압-투과율 그래프들이다.

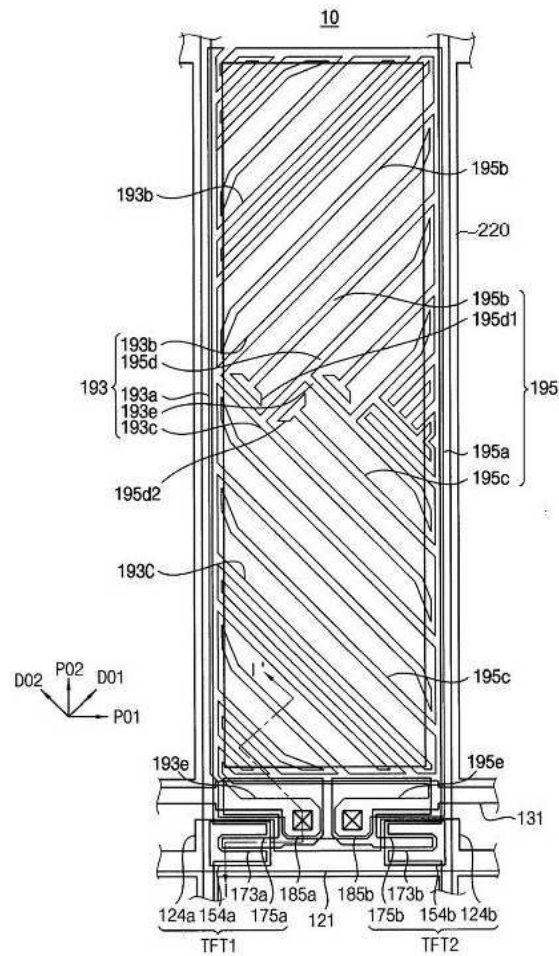
[0104] 도 11, 도 12, 도 13 및 도 14는 도 8에 도시된 화소전극의 변형예들을 도시한 평면도들이다.

[0105] <도면의 주요 부분에 대한 부호의 설명>

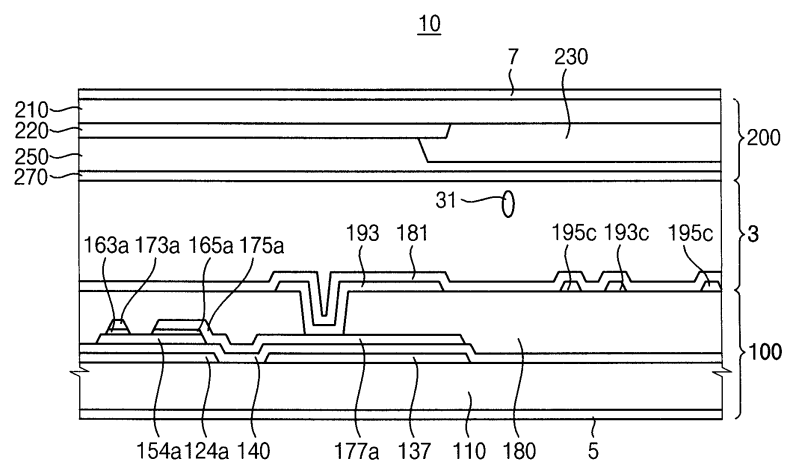
[0106] 10 : 표시장치	5 : 하부 편광판
[0107] 7 : 상부 편광판	100 : 어레이 기판
[0108] 110 : 하부 기판	193 : 제1 화소전극
[0109] 193b : 제1 슬릿 전극부	193c : 제2 슬릿 전극부
[0110] 193d : 제3 슬릿 전극부	193e : 제4 슬릿 전극부
[0111] 195 : 제2 화소전극	195b : 제5 슬릿 전극부
[0112] 195c : 제6 슬릿 전극부	195d1, 195d2 : 머리부
[0113] 200 : 어레이 기판	210 : 상부 기판

도면

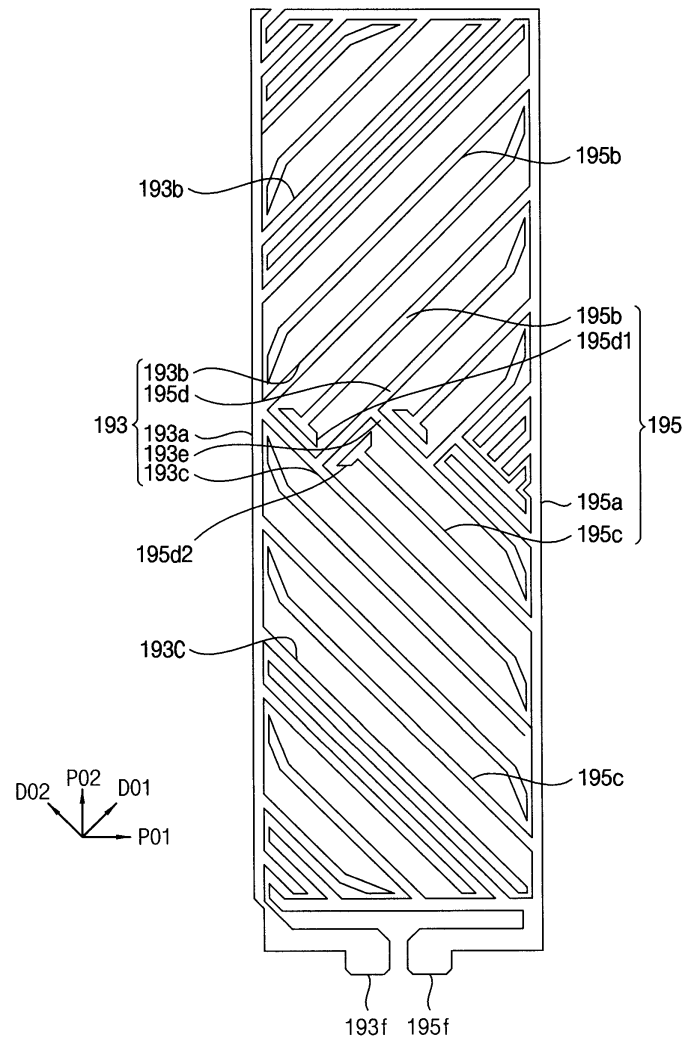
도면1



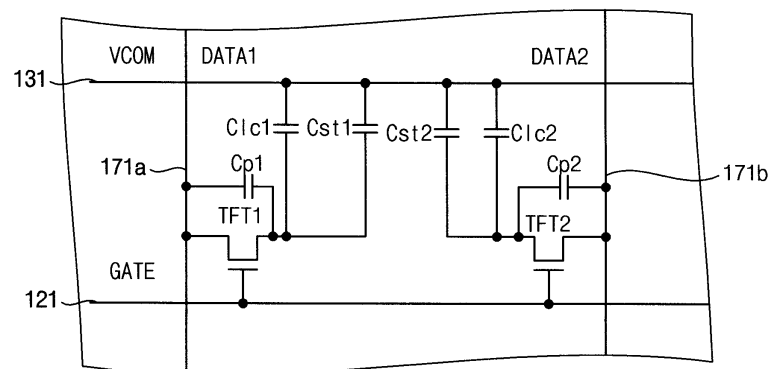
도면2



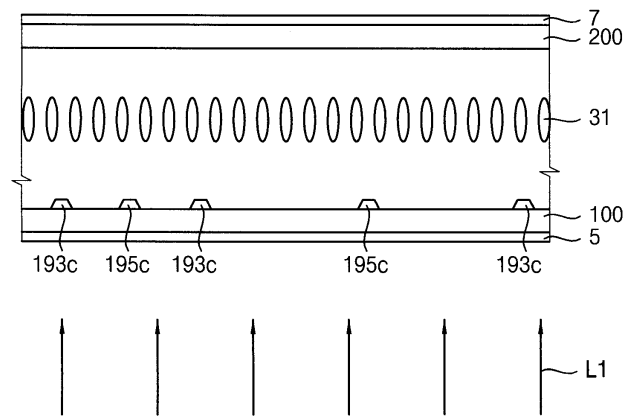
도면3



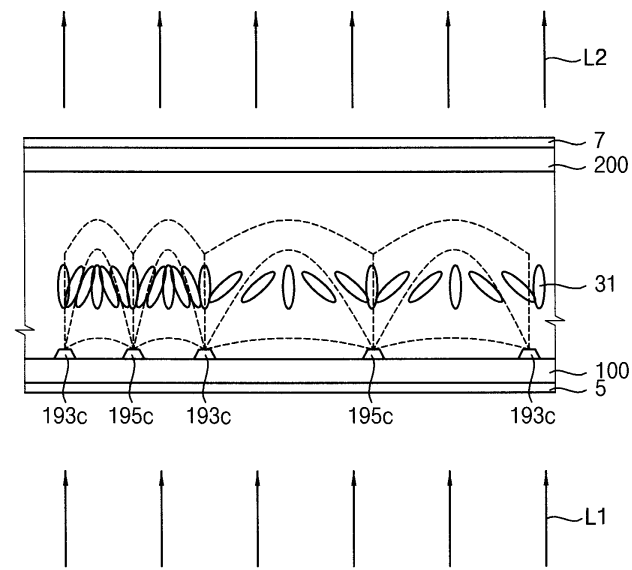
도면4



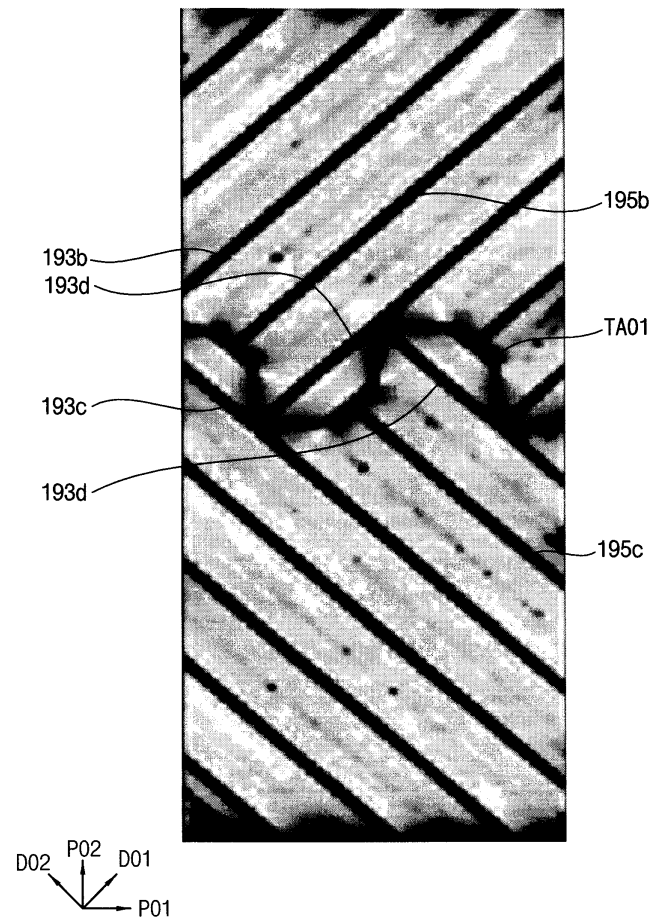
도면5a



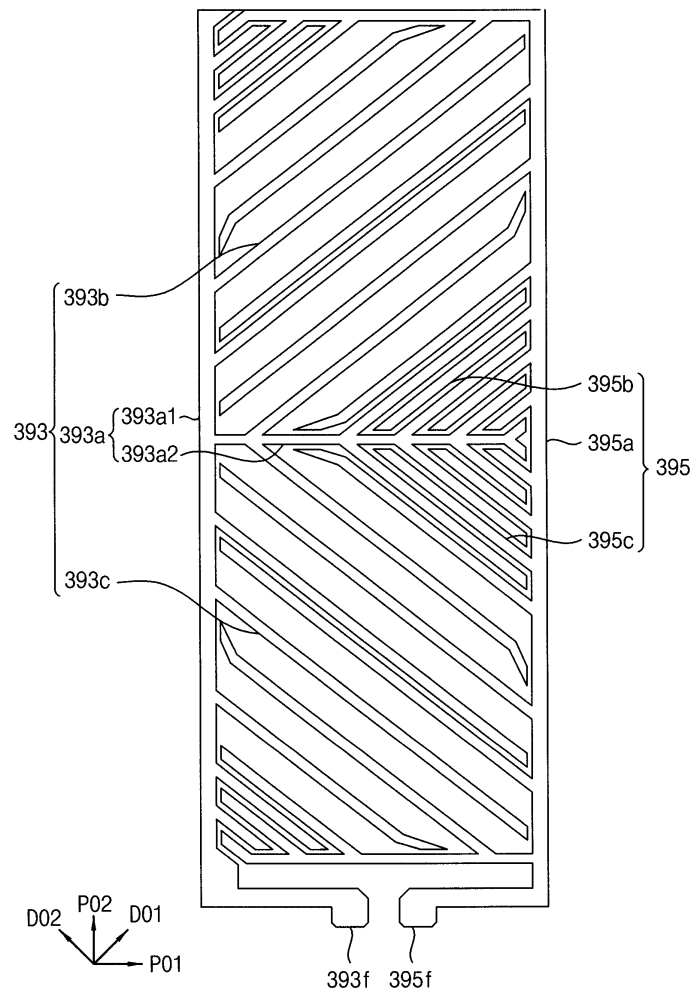
도면5b



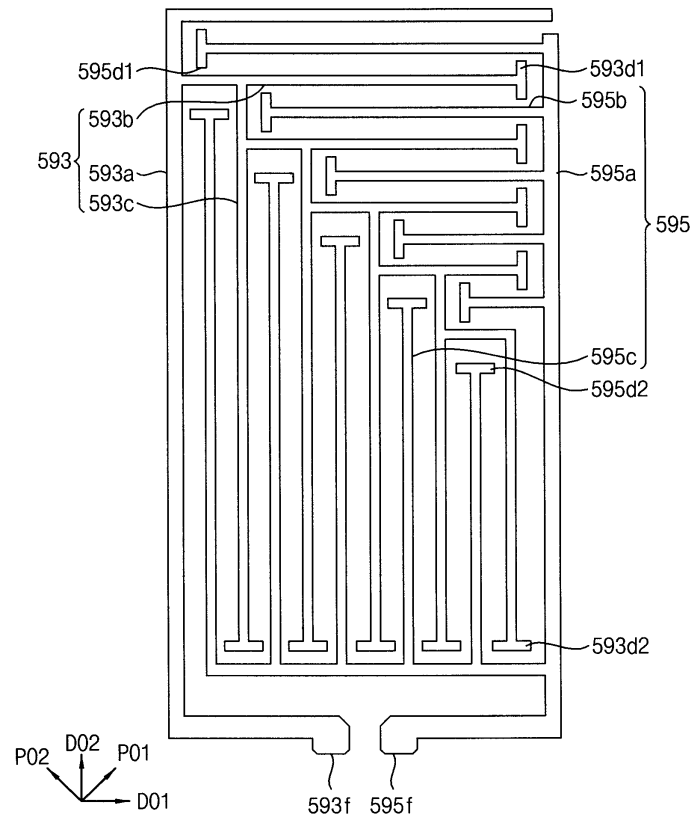
도면6



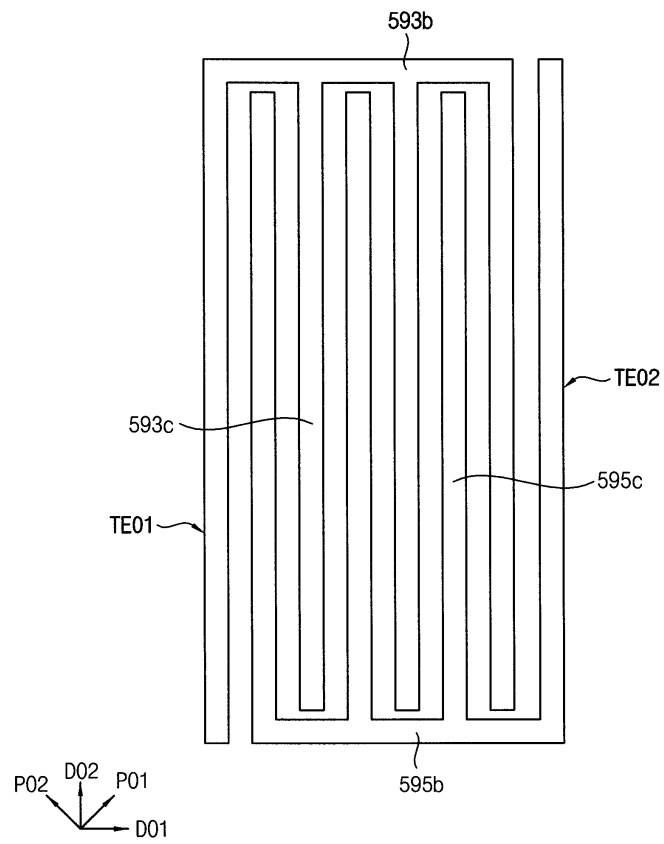
도면7



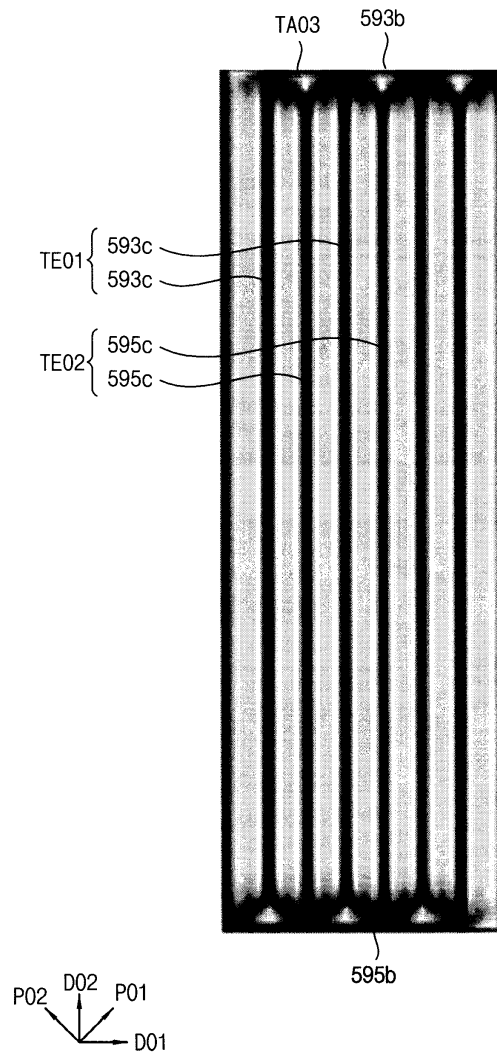
도면8



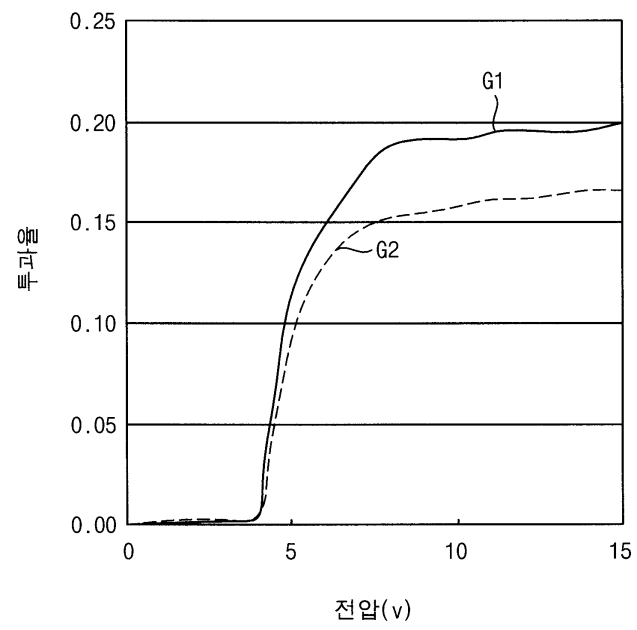
도면9a



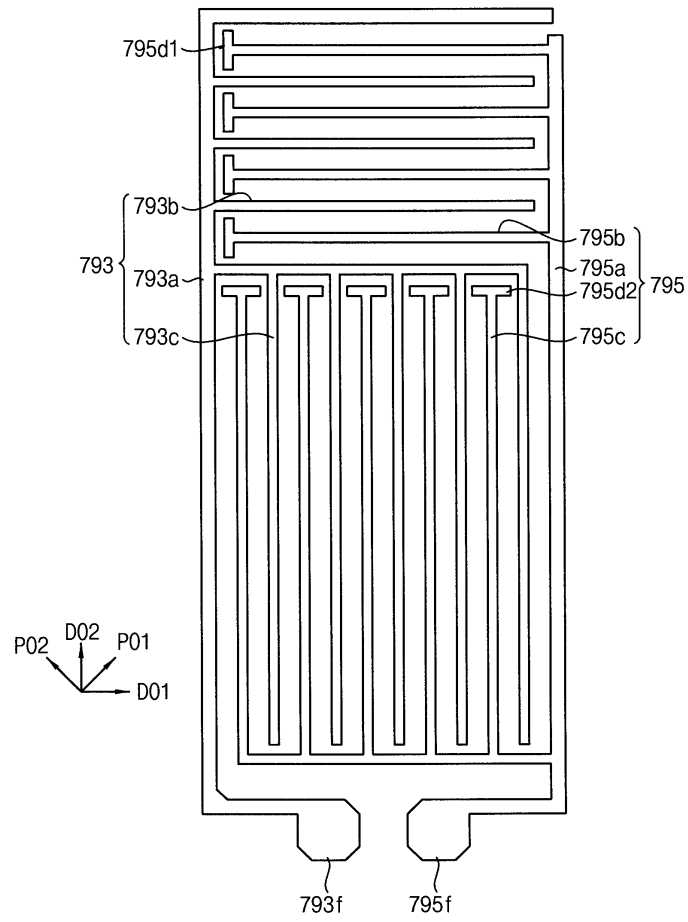
도면9b



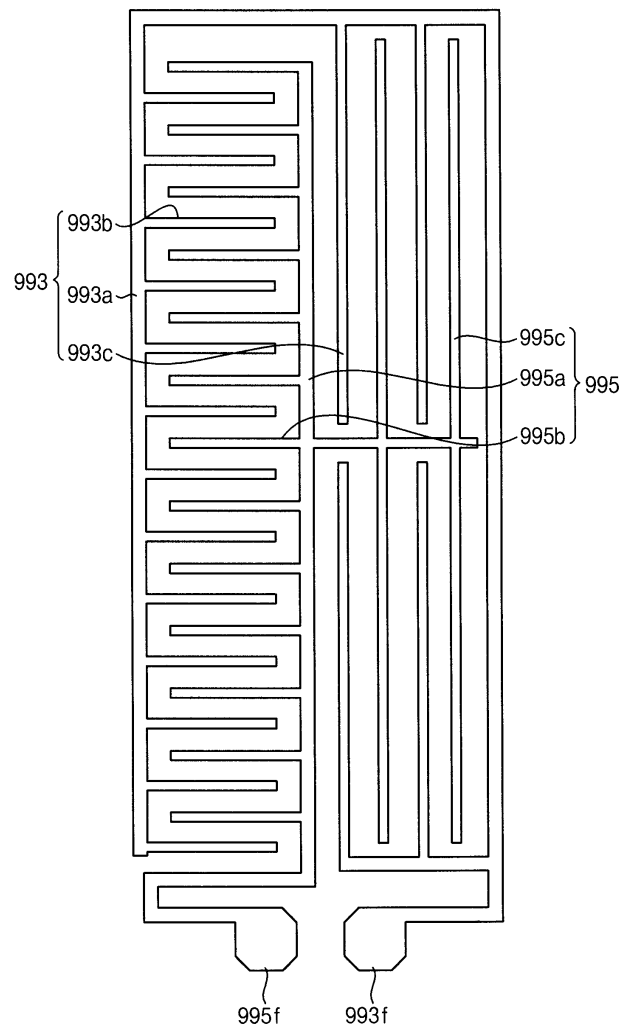
도면10



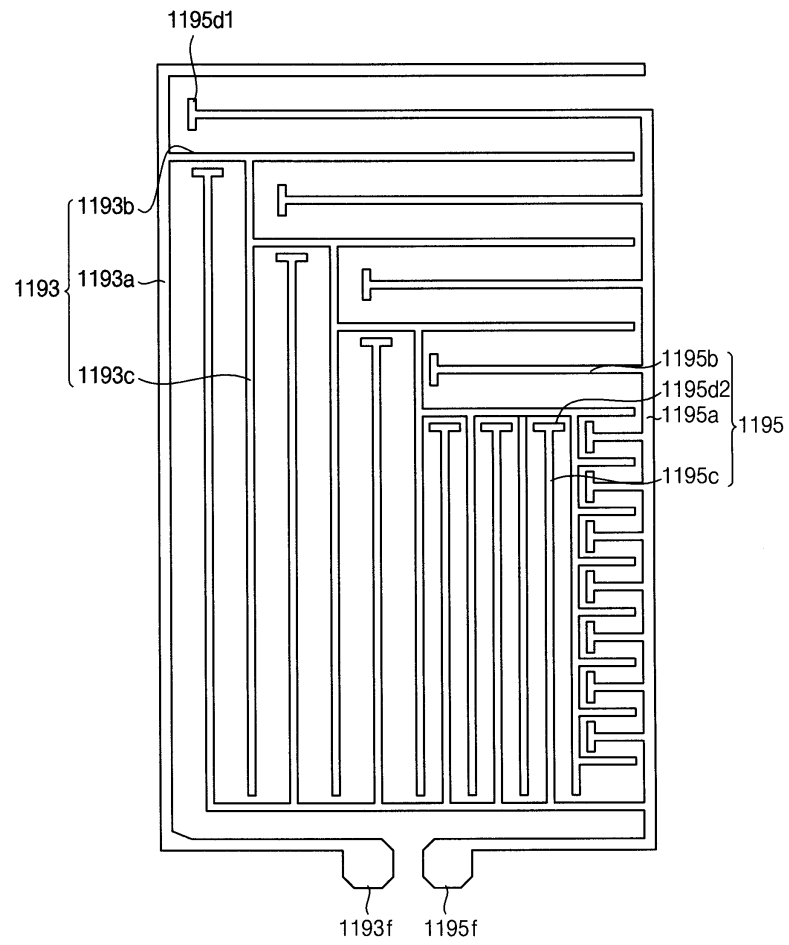
도면11



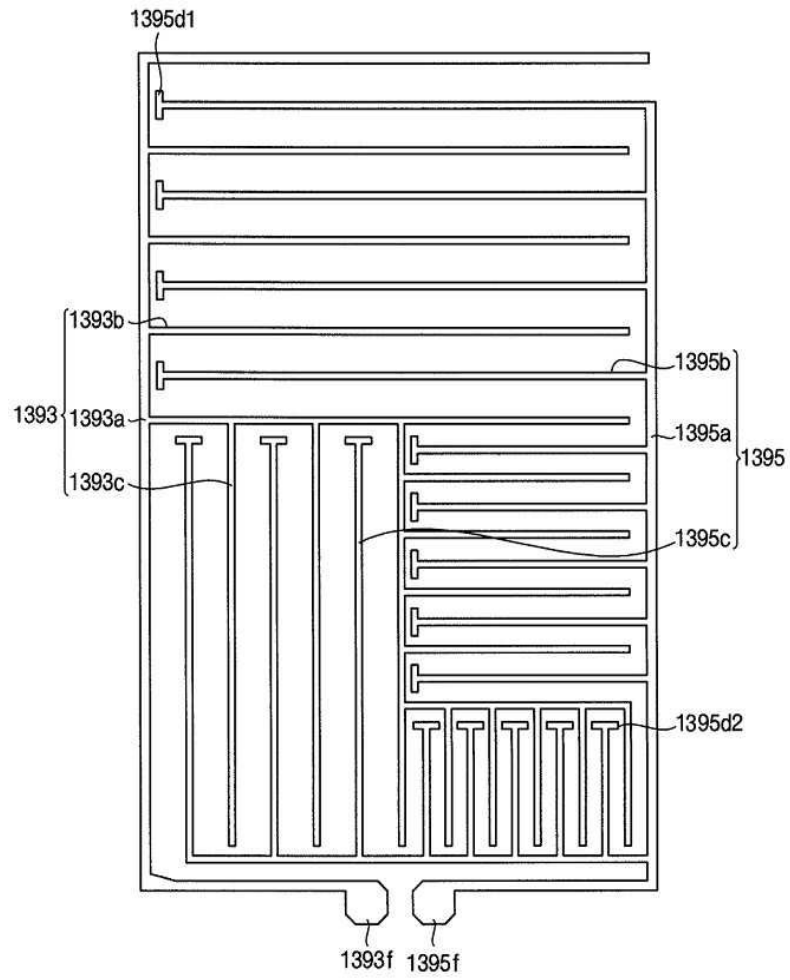
도면12



도면13



도면14



专利名称(译)	标题：ARRAY基板和具有相同功能的显示设备		
公开(公告)号	KR101540327B1	公开(公告)日	2015-07-30
申请号	KR1020090012448	申请日	2009-02-16
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	JUNG KWANG CHUL 정광철 JANG JOO NYUNG 장주녕 KIM HEE SEOP 김희섭 CHAI CHONG CHUL 채종철 JUNG MEE HYE 정미혜 WOO HWA SUNG 우화성 SHIN CHEOL 신철		
发明人	정광철 장주녕 김희섭 채종철 정미혜 우화성 신철		
IPC分类号	G02F1/1343 G02F1/1337		
CPC分类号	G02F2001/134372 G02F1/134363 G02F1/13624 G02F1/136213		
代理人(译)	PARK , YOUNG WOO		
其他公开文献	KR1020100093319A		
外部链接	Espacenet		

摘要(译)

在阵列基板和显示装置中，第一像素电极包括从第一支撑电极部分沿第一方向延伸的第一狭缝电极部分，沿与第一方向交叉的第二方向延伸的第二狭缝电极部分，狭缝电极部分和第四狭缝电极部分。第三狭缝电极部分从第二狭缝电极部分平行于第一狭缝电极部分延伸，第四狭缝电极部分从第三狭缝电极部分平行于第二狭缝电极部分延伸，之字形。第二像素电极包括设置在第一和第三狭缝电极部分之间以及第一狭缝电极部分之间以及第二和第四狭缝电极部分之间以及第二狭缝电极部分之间的第五狭缝电极部分。和第六狭缝电极部分。提高透射率并改善液晶层的响应速度以改善显示质量。

