



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0065925  
(43) 공개일자 2019년06월12일

- |                                                                                                                                                                                                                                                                                                                                                                                                                            |                                                                                                                                                                                                                               |
|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| <p>(51) 국제특허분류(Int. Cl.)<br/> <i>G02F 1/1333</i> (2006.01) <i>G02F 1/1343</i> (2006.01)<br/> <i>G02F 1/1362</i> (2006.01) <i>G02F 1/1368</i> (2006.01)<br/> <i>G02F 1/137</i> (2019.01)</p> <p>(52) CPC특허분류<br/> <i>G02F 1/133345</i> (2013.01)<br/> <i>G02F 1/1343</i> (2013.01)</p> <p>(21) 출원번호 10-2018-0099307<br/> (22) 출원일자 2018년08월24일<br/> 심사청구일자 없음</p> <p>(30) 우선권주장<br/> 1020170165218 2017년12월04일 대한민국(KR)</p> | <p>(71) 출원인<br/> <b>엘지디스플레이 주식회사</b><br/> 서울특별시 영등포구 여의대로 128(여의도동)</p> <p>(72) 발명자<br/> <b>김원택</b><br/> 경기도 파주시 월롱면 엘지로 245</p> <p><b>엄유현</b><br/> 경기도 파주시 월롱면 엘지로 245<br/> (뒷면에 계속)</p> <p>(74) 대리인<br/> <b>네이트특허법인</b></p> |
|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|

전체 청구항 수 : 총 13 항

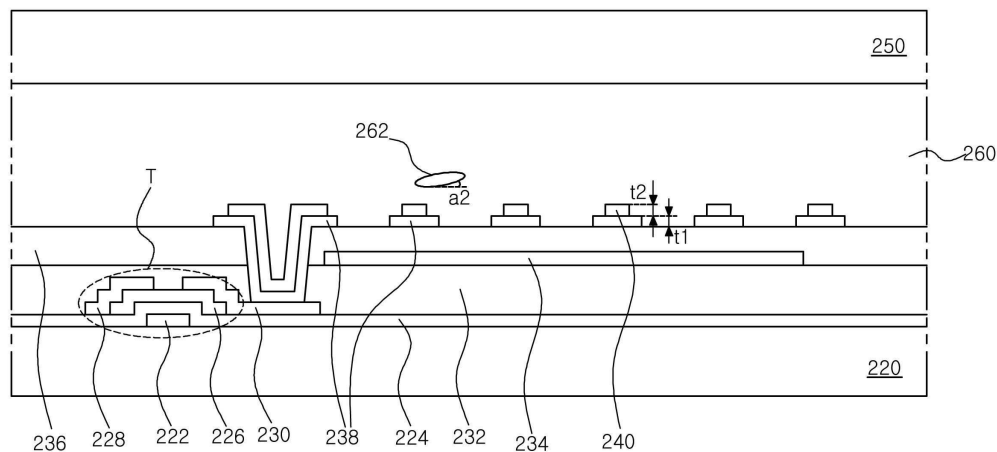
(54) 발명의 명칭 액정표시장치

(57) 요약

본 발명은, 다수의 화소영역을 포함하고 서로 마주보며 이격되는 제1 및 제2기판과, 상기 제1기판 내면에 배치되고 서로 교차하여 상기 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과, 상기 게이트배선 및 상기 데이터배선에 연결되고, 상기 다수의 화소영역 각각에 배치되는 박막트랜지스터와, 상기 박막트랜지스터 상부에 배치되는 판 형상의 제1전극과, 상기 제1전극 상부에 배치되는 바 형상의 제2전극과, 상기 제2전극 상부에 돌출되도록 배치되는 유전패턴과, 상기 제1 및 제2기판 사이에 배치되는 액정층을 포함하는 액정표시장치를 제공한다.

대표도 - 도4

210



(52) CPC특허분류

*G02F 1/136286* (2013.01)

*G02F 1/1368* (2013.01)

*G02F 1/137* (2019.01)

(72) 발명자

**안소형**

경기도 과주시 월롱면 엘지로 245

---

**정송이**

경기도 과주시 월롱면 엘지로 245

## 명세서

### 청구범위

#### 청구항 1

다수의 화소영역을 포함하고 서로 마주보며 이격되는 제1 및 제2기관과;  
 상기 제1기관 내면에 배치되고 서로 교차하여 상기 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과;  
 상기 게이트배선 및 상기 데이터배선에 연결되고, 상기 다수의 화소영역 각각에 배치되는 박막트랜지스터와;  
 상기 박막트랜지스터 상부에 배치되는 판 형상의 제1전극과;  
 상기 제1전극 상부에 배치되는 바 형상의 제2전극과;  
 상기 제2전극 상부에 돌출되도록 배치되는 유전패턴과;  
 상기 제1 및 제2기관 사이에 배치되는 액정층  
 을 포함하는 액정표시장치.

#### 청구항 2

제 1 항에 있어서,  
 상기 유전패턴은 상기 제2전극과 동일한 형상을 갖는 액정표시장치.

#### 청구항 3

제 1 항에 있어서,  
 상기 제2전극은,  
 상기 게이트배선에 평행한 가로방향으로 서로 이격되어 배치되는 다수의 제1바와;  
 상기 다수의 제1바를 연결하고, 상기 데이터배선에 평행한 세로방향으로 배치되는 제1연결부와;  
 상기 다수의 화소영역 각각의 중앙부를 기준으로 상기 다수의 제1바에 대칭되며, 상기 가로방향으로 서로 이격되어 배치되는 다수의 제2바와;  
 상기 다수의 제2바를 연결하고, 상기 세로방향으로 배치되는 제2연결부  
 를 포함하는 액정표시장치.

#### 청구항 4

제 3 항에 있어서,  
 상기 제2전극의 두께는 상기 유전패턴의 두께와 동일한 액정표시장치.

#### 청구항 5

제 3 항에 있어서,

상기 유전패턴의 폭은 상기 제2전극의 폭의 25% 내지 50%의 범위인 액정표시장치.

## 청구항 6

제 3 항에 있어서,

상기 다수의 제1바와 상기 다수의 제2바 사이의 이격거리는, 상기 다수의 화소영역 각각의 상기 가로방향의 변의 3% 내지 15%의 범위인 액정표시장치.

## 청구항 7

제 1 항에 있어서,

상기 유전패턴은 무기절연물질 또는 유기절연물질로 이루어지는 액정표시장치.

## 청구항 8

다수의 화소영역을 포함하고 서로 마주보며 이격되는 제1 및 제2기판과;

상기 제1기판 내면에 배치되고 서로 교차하여 상기 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과;

상기 게이트배선 및 상기 데이터배선에 연결되고, 상기 다수의 화소영역 각각에 배치되는 박막트랜지스터와;

상기 박막트랜지스터 상부에 배치되는 판 형상의 제1전극과;

상기 제1전극 상부에 배치되는 바 형상의 제2전극과;

상기 제1 및 제2기판 사이에 배치되는 액정층과;

상기 제1기판 외면에 배치되고 서로 평행하게 이격되는 바 형상의 제1 및 제2캡슐전극과;

상기 제1 및 제2캡슐전극 하부에 배치되는 제1액정캡슐층과;

상기 제1액정캡슐층 하부에 배치되는 제1편광판과;

상기 제2기판 외면에 배치되고 서로 평행하게 이격되는 바 형상의 제3 및 제4캡슐전극과;

상기 제3 및 제4캡슐전극 상부에 배치되는 제2액정캡슐층과;

상기 제2액정캡슐층 상부에 배치되는 제2편광판

을 포함하는 액정표시장치.

## 청구항 9

제 8 항에 있어서,

화이트 영상을 표시하는 온 상태에서, 상기 제1 및 제2액정캡슐층은 각각 4분파장판으로 동작하는 액정표시장치.

## 청구항 10

제 8 항에 있어서,

상기 제1액정캡슐층은, 제1바인더와, 상기 제1바인더 내에 분산되는 다수의 제1액정캡슐을 포함하고,

상기 다수의 제1액정캡슐은 각각 다수의 제1액정분자를 포함하고,

상기 제2액정캡슐층은, 제2바인더와, 상기 제2바인더 내에 분산되는 다수의 제2액정캡슐을 포함하고,

상기 다수의 제2액정캡슐은 각각 다수의 제2액정분자를 포함하는 액정표시장치.

#### 청구항 11

제 8 항에 있어서,

상기 제1편광판은 상기 게이트배선에 평행한 가로방향에 평행한 투과축을 갖고,

상기 제1 및 제2캡슐전극은 각각 상기 게이트배선에 평행한 가로방향에 대하여 제1경사각으로 경사지게 배치되고,

상기 제3 및 제4캡슐전극은 각각 상기 가로방향에 대하여 제1경사각과 상이한 제2경사각으로 경사지게 배치되고,

상기 제2편광판은 상기 데이터배선에 평행한 세로방향에 평행한 투과축을 갖는 액정표시장치.

#### 청구항 12

제 1 항 또는 제 8 항에 있어서,

상기 제1전극은 공통전극 및 화소전극 중 하나이고, 상기 제2전극은 상기 공통전극 및 상기 화소전극 중 나머진 하나인 액정표시장치.

#### 청구항 13

제 1 항 또는 제 8 항에 있어서,

상기 액정층은 상기 게이트배선에 평행한 가로방향으로 초기 배향되고 상기 액정층의 액정분자는 양의 유전율이 방성( $\Delta \epsilon > 0$ )을 갖거나,

상기 액정층은 상기 데이터배선에 평행한 세로방향으로 초기 배향되고 상기 액정층의 액정분자는 음의 유전율이 방성( $\Delta \epsilon < 0$ )을 갖는 액정표시장치.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로서, 보다 상세하게는, 다수의 개구를 갖는 전극 상부에 유전패턴을 형성하거나, 제1 및 제2기판 외면에 각각 제1 및 제2액정캡슐층을 형성함으로써, 응답속도, 투과율 및 화이트 휘도가 개선되는 액정표시장치에 관한 것이다.

#### 배경 기술

[0002] 일반적으로 액정표시장치는 액정의 광학적 이방성과 분극성질을 이용하여 구동된다. 액정분자는 가늘고 긴 구조를 가지므로, 배열에 방향성을 가지고 있으며, 인위적으로 액정분자에 전기장을 인가하여 배열의 방향을 제어할 수 있다.

[0003] 따라서 액정분자의 배열 방향을 임의로 조절하면, 액정분자의 배열이 변하게 되고, 광학적 이방성에 의해 액정분자의 배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.

[0004] 근래에는 박막트랜지스터와 박막트랜지스터에 연결된 화소전극이 행렬방식으로 배열된 능동행렬 액정표시장치(active matrix LCD: AM-LCD)가 해상도 및 동영상 구현능력이 우수하여 가장 주목 받고 있다.

[0005] 액정표시장치는 공통전극이 형성된 컬러필터기판과 화소전극이 형성된 어레이기판과, 두 기판 사이에 개재된 액정층으로 이루어지는데, 이러한 액정표시장치에서는 공통전극과 화소전극에 의하여 상하로 걸리는 수직전기장이 액정층을 구동하는 방식으로 투과율과 개구율 등의 특성이 우수하다.

- [0006] 최근에는 상하 기관 중 하나의 기관에 전극들이 교대로 배치되고 기관들 사이에 액정이 배치되어 영상을 표시하는 인 플레인 스위칭(in-plane switching: IPS) 모드 액정표시장치가 개발되고 있다.
- [0007] 인 플레인 스위칭 모드 액정표시장치는, 수평전기장을 이용하여 유전율 이방성(dielectric anisotropy;  $\Delta \epsilon$ )을 갖는 액정의 광 투과율을 조절함으로써 화상을 표시한다.
- [0008] 또한, 최근에는 인 플레인 스위칭 모드 액정표시장치보다 시야각 특성이 우수한 프린지 필드 스위칭(fringe field switching: FFS) 모드 액정표시장치가 제안되었는데, 이를 도면을 참조하여 설명한다.
- [0009] 도 1은 종래의 프린지 필드 스위칭 모드 액정표시장치를 도시한 평면도이다.
- [0010] 도 1에 도시한 바와 같이, 종래의 프린지 필드 스위칭 모드 액정표시장치(10)는, 일 방향을 따라 배치되는 직선 형상의 게이트배선(43)과, 게이트배선(43)과 교차하여 화소영역(P)을 정의하는 직선 형상의 데이터배선(51)을 포함한다.
- [0011] 화소영역(P)에는, 게이트배선(43) 및 데이터배선(51)에 연결되고, 게이트전극(미도시), 게이트절연층(미도시), 반도체층(미도시), 소스전극(55) 및 드레인전극(58)을 포함하는 박막트랜지스터(Tr)가 배치된다.
- [0012] 그리고, 화소영역(P)에는, 판(plate) 형태의 공통전극(60)과, 공통전극(60)과 중첩하고 바(bar) 형태의 다수의 개구(op)를 갖는 화소전극(70)이 배치된다.
- [0013] 이때, 공통전극(60)은 표시영역 전면에 형성되나 하나의 화소영역(P)에 대응되는 부분을 점선으로 나타낸다.
- [0014] 이러한 구성을 갖는 프린지 필드 스위칭 모드 액정표시장치(10)에서는, 화소영역(P)별로 다수의 바(bar) 형태의 개구(op)를 갖는 상기 화소전극(70)과 공통전극(60)에 전압을 인가하여 프린지 필드(fringe field)를 생성하고, 프린지 필드로 액정층을 구동한다.
- [0015] 한편, 최근 디스플레이의 현실감을 높이기 위해서는 액정표시장치의 고속응답에 대한 연구가 활발해지고 있다.
- [0016] 여기서, 응답속도에 반비례하는 응답시간(response time)은 밝은 회색에서 어두운 회색까지 넘어가는 시간(gray to gray: GTG)을 의미한다. 즉, 10% 밝기에서 90%까지 넘어가는 시간을 측정한 값이다.
- [0017] 가상현실(virtual reality: VR) 기기의 경우, 화면과 눈이 근접한 상태로 영상을 시청하기 때문에 액정표시장치의 고속 응답속도가 매우 중요하다.
- [0018] 그러나, 액정표시장치(10)는 유체인 액정의 전기광학효과를 사용하므로, 액정의 거동에 의해 응답속도가 제한되고, 화면이 깜박이는 잔상이 유발된다.
- [0019] 그리고, 종래 프린지 필드 스위칭 모드 액정표시장치도 시야각의 특성은 개선되지만, 응답속도를 향상시키는데 한계가 있는 문제가 있다.

## 발명의 내용

### 해결하려는 과제

- [0020] 본 발명은, 이러한 문제점을 해결하기 위하여 제시된 것으로, 다수의 개구를 갖는 전극 상부에 전극과 동일한 형상의 유전패턴을 형성함으로써, 액정분자의 틸트 각도가 감소되고 트위스트 각도가 증가되어 휘도가 향상되는 액정표시장치를 제공하는 것을 목적으로 한다.
- [0021] 그리고, 본 발명은, 제1 및 제2기관 외면에 각각 온 상태에서 4분과장판 역할을 하는 제1 및 제2액정캡슐층을 형성함으로써, 응답시간이 감소되고 투과율 및 화이트 휘도가 향상되는 액정표시장치를 제공하는 것을 다른 목적으로 한다.

### 과제의 해결 수단

- [0022] 위와 같은 과제의 해결을 위해, 본 발명은, 다수의 화소영역을 포함하고 서로 마주보며 이격되는 제1 및 제2기관과, 상기 제1기관 내면에 배치되고 서로 교차하여 상기 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과, 상기 게이트배선 및 상기 데이터배선에 연결되고, 상기 다수의 화소영역 각각에 배치되는 박막트랜지스터와, 상기 박막트랜지스터 상부에 배치되는 판 형상의 제1전극과, 상기 제1전극 상부에 배치되는 바 형상의 제2전극과, 상기 제2전극 상부에 돌출되도록 배치되는 유전패턴과, 상기 제1 및 제2기관 사이에 배치되는 액정층을

포함하는 액정표시장치를 제공한다.

- [0023] 그리고, 상기 유전패턴은 상기 제2전극과 동일한 형상을 가질 수 있다.
- [0024] 또한, 상기 제2전극은, 상기 게이트배선에 평행한 가로방향으로 서로 이격되어 배치되는 다수의 제1바와, 상기 다수의 제1바를 연결하고, 상기 데이터배선에 평행한 세로방향으로 배치되는 제1연결부와, 상기 다수의 화소영역 각각의 중앙부를 기준으로 상기 다수의 제1바에 대칭되며, 상기 가로방향으로 서로 이격되어 배치되는 다수의 제2바와, 상기 다수의 제2바를 연결하고, 상기 세로방향으로 배치되는 제2연결부를 포함할 수 있다.
- [0025] 그리고, 상기 제2전극의 두께는 상기 유전패턴의 두께와 동일할 수 있다.
- [0026] 또한, 상기 유전패턴의 폭은 상기 제2전극의 폭의 25% 내지 50%의 범위일 수 있다.
- [0027] 그리고, 상기 다수의 제1바와 상기 다수의 제2바 사이의 이격거리는, 상기 다수의 화소영역 각각의 상기 가로방향의 변의 3% 내지 15%의 범위일 수 있다.
- [0028] 또한, 상기 유전패턴은 무기절연물질 또는 유기절연물질로 이루어질 수 있다.
- [0029] 한편, 본 발명은, 다수의 화소영역을 포함하고 서로 마주보며 이격되는 제1 및 제2기판과; 상기 제1기판 내면에 배치되고 서로 교차하여 상기 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과; 상기 게이트배선 및 상기 데이터배선에 연결되고, 상기 다수의 화소영역 각각에 배치되는 박막트랜지스터와; 상기 박막트랜지스터 상부에 배치되는 관 형상의 제1전극과; 상기 제1전극 상부에 배치되는 바 형상의 제2전극과; 상기 제1 및 제2기판 사이에 배치되는 액정층과; 상기 제1기판 외면에 배치되고 서로 평행하게 이격되는 바 형상의 제1 및 제2캡슐전극과; 상기 제1 및 제2캡슐전극 하부에 배치되는 제1액정캡슐층과; 상기 제1액정캡슐층 하부에 배치되는 제1편광판과; 상기 제2기판 외면에 배치되고 서로 평행하게 이격되는 바 형상의 제3 및 제4캡슐전극과; 상기 제3 및 제4캡슐전극 상부에 배치되는 제2액정캡슐층과; 상기 제2액정캡슐층 상부에 배치되는 제2편광판을 포함하는 액정표시장치를 제공한다.
- [0030] 그리고, 화이트 영상을 표시하는 온 상태에서, 상기 제1 및 제2액정캡슐층은 각각 4분과장판으로 동작할 수 있다.
- [0031] 또한, 상기 제1액정캡슐층은, 제1바인더와, 상기 제1바인더 내에 분산되는 다수의 제1액정캡슐을 포함하고, 상기 다수의 제1액정캡슐은 각각 다수의 제1액정분자를 포함하고, 상기 제2액정캡슐층은, 제2바인더와, 상기 제2바인더 내에 분산되는 다수의 제2액정캡슐을 포함하고, 상기 다수의 제2액정캡슐은 각각 다수의 제2액정분자를 포함할 수 있다.
- [0032] 그리고, 상기 제1편광판은 상기 게이트배선에 평행한 가로방향에 평행한 투과축을 갖고, 상기 제1 및 제2캡슐전극은 각각 상기 게이트배선에 평행한 가로방향에 대하여 제1경사각으로 경사지게 배치되고, 상기 제3 및 제4캡슐전극은 각각 상기 가로방향에 대하여 제1경사각과 상이한 제2경사각으로 경사지게 배치되고, 상기 제2편광판은 상기 데이터배선에 평행한 세로방향에 평행한 투과축을 가질 수 있다.
- [0033] 또한, 상기 제1전극은 공통전극 및 화소전극 중 하나이고, 상기 제2전극은 상기 공통전극 및 상기 화소전극 중 나머지 하나일 수 있다.
- [0034] 그리고, 상기 액정층은 상기 게이트배선에 평행한 가로방향으로 초기 배향되고 상기 액정층의 액정분자는 양의 유전율이방성( $\Delta \epsilon > 0$ )을 갖거나, 상기 액정층은 상기 데이터배선에 평행한 세로방향으로 초기 배향되고 상기 액정층의 액정분자는 음의 유전율이방성( $\Delta \epsilon < 0$ )을 가질 수 있다.

### 발명의 효과

- [0035] 본 발명은, 다수의 개구를 갖는 전극 상부에 전극과 동일한 형상의 유전패턴을 형성함으로써, 액정분자의 틸트 각도가 감소되고 트위스트 각도가 증가되어 휘도가 향상되는 효과를 갖는다.
- [0036] 그리고, 본 발명은, 제1 및 제2기판 외면에 각각 온 상태에서 4분과장판 역할을 하는 제1 및 제2액정캡슐층을 형성함으로써, 응답시간이 감소되고 투과율 및 화이트 휘도가 향상되는 효과를 갖는다.

### 도면의 간단한 설명

- [0037] 도 1은 종래의 프린지 필드 스위칭 모드 액정표시장치를 도시한 평면도.

도 2는 본 발명의 제1실시예에 따른 액정표시장치를 도시한 단면도.

도 3은 본 발명의 제1실시예에 따른 액정표시장치의 제2전극을 도시한 평면도.

도 4는 본 발명의 제2실시예에 따른 액정표시장치를 도시한 단면도.

도 5는 본 발명의 제2실시예에 따른 액정표시장치의 제2전극 및 유전패턴을 도시한 평면도.

도 6은 본 발명의 제1 및 제2실시예에 따른 액정표시장치의 위치에 따른 투과율을 도시한 그래프.

도 7은 본 발명의 제1 및 제2실시예에 따른 액정표시장치의 셀갭에 따른 액정분자의 틸트각을 도시한 그래프.

도 8은 본 발명의 제1 및 제2실시예에 따른 액정표시장치의 셀갭에 따른 액정분자의 트위스트각을 도시한 그래프.

도 9는 본 발명의 제3실시예에 따른 액정표시장치를 도시한 단면도.

도 10은 본 발명의 제3실시예에 따른 액정표시장치의 제2전극, 제1 및 제2캡슐전극, 제3 및 제4캡슐전극을 도시한 평면도.

도 11a 및 도 11b는 각각 본 발명의 제3실시예에 따른 액정표시장치의 온 상태 및 오프 상태에서의 편광상태를 도시한 단면도.

### 발명을 실시하기 위한 구체적인 내용

- [0038] 첨부한 도면을 참고로 하여 본 발명에 따른 액정표시장치를 설명한다.
- [0039] 도 2는 본 발명의 제1실시예에 따른 액정표시장치를 도시한 단면도이고, 도 3은 본 발명의 제1실시예에 따른 액정표시장치의 제2전극을 도시한 평면도이다.
- [0040] 도 2 및 도 3에 도시한 바와 같이, 본 발명의 제1실시예에 따른 액정표시장치(110)는, 서로 마주보며 이격되고 다수의 화소영역(P)을 포함하는 제1 및 제2기판(120, 150)과, 제1 및 제2기판(120, 150) 사이에 배치되는 액정층(160)을 포함한다.
- [0041] 제1기판(120) 내면의 각 화소영역(P)에는 박막트랜지스터(T), 제1 및 제2전극(134, 138)이 배치된다.
- [0042] 구체적으로, 제1기판(120) 내면의 각 화소영역(P)에는 게이트전극(122)이 배치되고, 게이트전극(122) 상부의 제1기판(120) 전면에는 게이트절연층(124)이 배치된다.
- [0043] 게이트전극(122)에 대응되는 게이트절연층(124) 상부에는 반도체층(126)이 배치되고, 반도체층(126) 양단 상부에는 서로 이격되는 소스전극(128) 및 드레인전극(130)이 배치된다.
- [0044] 게이트전극(122), 반도체층(126), 소스전극(128) 및 드레인전극(130)은 박막트랜지스터(T)를 구성한다.
- [0045] 도시하지는 않았지만, 제1기판(120) 상부에는 서로 교차하여 화소영역(P)을 정의하는 게이트배선 및 데이터배선이 배치되고, 박막트랜지스터(T)는 게이트배선 및 데이터배선에 연결된다.
- [0046] 박막트랜지스터(T) 상부의 제1기판(120) 전면에는 제1절연층(132)이 배치되고, 제1절연층(132) 상부의 각 화소영역(P)에는 판(plate) 형상의 제1전극(134)이 배치된다.
- [0047] 제1전극(134) 상부의 제1기판(120) 전면에는 제2절연층(136)이 배치되고, 제1전극(134)에 대응되는 제2절연층(136) 상부에는 바(bar) 형상의 제2전극(138)이 배치된다.
- [0048] 제2전극(138)은 제1 및 제2절연층(132, 136)의 드레인콘택홀을 통하여 박막트랜지스터(T)의 드레인전극(130)에 연결되는데, 게이트배선에 평행한 가로방향을 따라 배치되는 다수의 제1바(138a)와, 다수의 제1바(138a)를 연결하며 데이터배선에 평행한 세로방향을 따라 배치되는 제1연결부(138b)와, 화소영역(P)의 중심을 기준으로 다수의 제1바(138a)에 대칭되며 가로방향을 따라 배치되는 다수의 제2바(138c)와, 다수의 제2바(138c)를 연결하며 세로방향을 따라 배치되는 제2연결부(138d)를 포함한다.
- [0049] 이러한 제2전극(138)은, 다수의 제1바(138a) 사이의 제1개구(op1)와, 다수의 제2바(138c) 사이의 제2개구(op2)와, 다수의 제1바(138a)와 다수의 제2바(138c) 사이의 제3개구(op3)를 갖는다.
- [0050] 예를 들어, 다수의 제1바(138a) 사이의 이격거리와 다수의 제2바(138c) 사이의 이격거리인 제1 및 제2개구(op1,

op2)의 세로방향의 변은, 약  $1\mu\text{m}$  내지 약  $5\mu\text{m}$ 일 수 있다.

- [0051] 다수의 제1바(138a)와 다수의 제2바(138c) 사이의 이격거리인 제3개구(op3)의 가로방향의 변은, 화소영역(P)의 가로방향의 변의 약 3% 내지 약 15%이고, 제2전극(138)의 가로방향의 변의 약 5% 내지 약 20%이고, 약  $1\mu\text{m}$  내지 약  $5\mu\text{m}$ 일 수 있다.
- [0052] 제1실시예에서는 제1전극(134)이 공통전극이고 제2전극(138)이 박막트랜지스터(T)에 연결되는 화소전극인 것을 예로 들었으나, 다른 실시예에서는 제1전극(134)이 박막트랜지스터(T)에 연결되는 화소전극이고 제2전극(138)이 공통전극일 수도 있다.
- [0053] 액정층(160)은 다수의 액정분자(162)를 포함하는데, 제2전극(138)의 다수의 제1바(138a)와 다수의 제2바(138c)의 가장자리부 상부에 배치되는 액정분자(162)는, 전기장 생성 후 제1기판(120)에 대하여 제1틸트각(a1)을 갖고, 가로방향에 대하여 제1트위스트각(b1)을 갖는다.
- [0054] 여기서, 액정층(160)이 가로방향으로 초기 배향되고 다수의 액정분자(162)가 양의 유전율이방성( $\Delta\epsilon > 0$ )을 갖거나, 액정층(160)이 세로방향으로 초기 배향되고 다수의 액정분자(162)가 음의 유전율이방성( $\Delta\epsilon < 0$ )을 가질 수 있다.
- [0055] 이러한 액정표시장치(110)에서는, 제1 및 제2전극(134, 138)에 전압이 인가되어 전기장이 생성되는데, 다수의 제1바(138a)와 다수의 제2바(138c)의 가로방향의 변에서는 세로방향의 전기장이 생성되고, 다수의 제1바(138a)와 다수의 제2바(138c)의 세로방향의 변과 제1 및 제2연결부(138b, 138d)의 세로방향의 변에서는 가로방향의 전기장이 생성되고, 제1 내지 제3개구(op1, op2, op3)의 모서리부에서는 대각선 방향의 전기장이 생성될 수 있다.
- [0056] 전압 인가 전에 가로방향으로 배열된 제1 내지 제3개구(op1, op2, op3)의 모서리부의 액정분자(162)는, 전압 인가 후에 대각선 방향의 전기장에 의하여 시계방향 또는 반시계방향에 대한 선호성을 갖고 회전하여 신속히 재배열된다.
- [0057] 그리고, 전압 인가 전에 가로방향으로 배열된 다수의 제1바(138a)와 다수의 제2바(138c)의 가로방향의 변의 액정분자(162)는, 전압 인가 후에 세로방향의 전기장에 의하여 시계방향 또는 반시계방향에 대한 선호성 없이 회전하여 재배열 되는데, 제1 내지 제3개구(op1, op2, op3)의 모서리부의 재배열 된 액정분자(162)에 따라 신속히 재배열 된다.
- [0058] 따라서, 본 발명의 제1실시예에 따른 액정표시장치(110)에서는, 제1 및 제2전극(134, 138) 사이에 생성되는 전기장에 의하여 액정층(160)이 구동되는데, 회전방향에 대한 선호성을 갖는 제1 내지 제3개구(op1, op2, op3)의 모서리부의 액정분자(162)가 신속히 재배열 되고, 다수의 제1바(138a)와 다수의 제2바(138c)의 가로방향의 변의 액정분자(162)는 제1 내지 제3개구(op1, op2, op3)의 모서리부의 액정분자(162)의 재배열에 따라 신속히 재배열 되므로, 액정분자(162)의 상승시간(rising time) 및 하강시간(falling time)의 합으로 정의되는 응답시간(response time)을 감소시키고, 응답속도를 향상시킬 수 있으며, 그 결과 액정표시장치(110)를 가상현실(VR) 기기에 용이하게 적용할 수 있다.
- [0059] 예를 들어, 액정분자(162)의 상승시간은 약 7.7ms이고, 액정분자(162)의 하강시간은 약 2.6ms이고, 액정분자(162)의 응답시간은 약 10.3ms일 수 있다.
- [0060] 그런데, 이러한 액정표시장치(110)에서는, 제2전극(138)의 다수의 제1바(138a)와 다수의 제2바(138c)의 중앙부와 제1 내지 제3개구(op1, op2, op3)의 중앙부에 대응하여 전경선(disclination)이 발생하고, 그 결과 액정표시장치(110)의 투과율 및 화이트 휘도가 저하될 수 있다.
- [0061] 다른 실시예에서는, 이를 개선하기 위하여 제2전극(138) 상부에 유전패턴을 형성할 수 있는데, 이를 도면을 참조하여 설명한다.
- [0062] 도 4는 본 발명의 제2실시예에 따른 액정표시장치를 도시한 단면도이고, 도 5는 본 발명의 제2실시예에 따른 액정표시장치의 제2전극 및 유전패턴을 도시한 평면도로서, 제1실시예와 동일한 부분에 대한 설명은 생략한다.
- [0063] 도 4 및 도 5에 도시한 바와 같이, 본 발명의 제2실시예에 따른 액정표시장치(210)는, 서로 마주보며 이격되고 다수의 화소영역(P)을 포함하는 제1 및 제2기판(220, 250)과, 제1 및 제2기판(220, 250) 사이에 배치되는 액정층(260)을 포함한다.
- [0064] 제1기판(220) 내면의 각 화소영역(P)에는 박막트랜지스터(T), 제1 및 제2전극(234, 238)이 배치된다.

- [0065] 구체적으로, 제1기관(220) 내면의 각 화소영역(P)에는 게이트전극(222)이 배치되고, 게이트전극(222) 상부의 제1기관(220) 전면에는 게이트절연층(224)이 배치된다.
- [0066] 게이트전극(222)에 대응되는 게이트절연층(224) 상부에는 반도체층(226)이 배치되고, 반도체층(226) 양단 상부에는 서로 이격되는 소스전극(228) 및 드레인전극(230)이 배치된다.
- [0067] 게이트전극(222), 반도체층(226), 소스전극(228) 및 드레인전극(230)은 박막트랜지스터(T)를 구성한다.
- [0068] 도시하지는 않았지만, 제1기관(220) 상부에는 서로 교차하여 화소영역(P)을 정의하는 게이트배선 및 데이터배선이 배치되고, 박막트랜지스터(T)는 게이트배선 및 데이터배선에 연결된다.
- [0069] 박막트랜지스터(T) 상부의 제1기관(220) 전면에는 제1절연층(232)이 배치되고, 제1절연층(232) 상부의 각 화소영역(P)에는 판(plate) 형상의 제1전극(234)이 배치된다.
- [0070] 제1전극(234) 상부의 제1기관(220) 전면에는 제2절연층(236)이 배치되고, 제1전극(234)에 대응되는 제2절연층(236) 상부에는 바(bar) 형상의 제2전극(238)이 배치된다.
- [0071] 제2전극(238)은 제1 및 제2절연층(232, 236)의 드레인콘택홀을 통하여 박막트랜지스터(T)의 드레인전극(230)에 연결되는데, 게이트배선에 평행한 가로방향을 따라 서로 이격되어 배치되는 다수의 제1바(238a)와, 다수의 제1바(238a)를 연결하며 데이터배선에 평행한 세로방향을 따라 배치되는 제1연결부(238b)와, 화소영역(P)의 중앙부를 기준으로 다수의 제1바(238a)에 대칭되며 가로방향을 따라 배치되는 다수의 제2바(238c)와, 다수의 제2바(238c)를 연결하며 세로방향을 따라 배치되는 제2연결부(238d)를 포함한다.
- [0072] 이러한 제2전극(238)은, 다수의 제1바(238a) 사이의 제1개구(op1)와, 다수의 제2바(238c) 사이의 제2개구(op2)와, 다수의 제1바(238a)와 다수의 제2바(238c) 사이의 제3개구(op3)를 갖는다.
- [0073] 예를 들어, 다수의 제1바(238a) 사이의 이격거리와 다수의 제2바(238c) 사이의 이격거리인 제1 및 제2개구(op1, op2)의 세로방향의 변은, 약  $1\mu\text{m}$  내지 약  $5\mu\text{m}$ 일 수 있다.
- [0074] 다수의 제1바(238a)와 다수의 제2바(238c) 사이의 이격거리인 제3개구(op3)의 가로방향의 변은, 화소영역(P)의 가로방향의 변의 약 3% 내지 약 15%이고, 제2전극(238)의 가로방향의 변의 약 5% 내지 약 20%이고, 약  $1\mu\text{m}$  내지 약  $5\mu\text{m}$ 일 수 있다.
- [0075] 제2실시예에서는 제1전극(234)이 공통전극이고 제2전극(238)이 박막트랜지스터(T)에 연결되는 화소전극인 것을 예로 들었으나, 다른 실시예에서는 제1전극(234)이 박막트랜지스터(T)에 연결되는 화소전극이고 제2전극(238)이 공통전극일 수도 있다.
- [0076] 제2전극(238) 상부에는 제2전극(238)과 동일한 형태의 유전패턴(240)이 배치되는데, 예를 들어 유전패턴(240)은 실리콘산화물( $\text{SiO}_2$ ) 또는 실리콘질화물( $\text{SiN}_x$ )과 같은 무기절연물질이나 포토아크릴(photoacryl) 또는 벤조사이클로부텐(benzocyclobutene)과 같은 유기절연물질로 이루어질 수 있다.
- [0077] 그리고, 제2전극(238) 및 유전패턴(240)은 각각 제1 및 제2두께( $t_1$ ,  $t_2$ )를 갖는데, 예를 들어 제1 및 제2두께( $t_1$ ,  $t_2$ )는 서로 동일할 수 있다.
- [0078] 또한, 다수의 제1바(238a)와 다수의 제2바(238c) 각각의 상부의 유전패턴(240)은 다수의 제1바(238a)와 다수의 제2바(238c) 각각의 상부의 전경선(disclination)의 폭과 실질적으로 동일한 제2폭( $w_2$ )을 가질 수 있다.
- [0079] 예를 들어, 제2전극(238)의 다수의 제1바(238a)와 다수의 제2바(238c)가 각각 제1폭( $w_1$ )을 가질 경우, 다수의 제1바(238a)와 다수의 제2바(238c) 각각의 상부의 유전패턴(240)의 제2폭( $w_2$ )은 제1폭( $w_1$ )의 약 25% 내지 약 50%의 범위일 수 있다.
- [0080] 액정층(260)은 다수의 액정분자(262)를 포함하는데, 제2전극(238)의 다수의 제1바(238a)와 다수의 제2바(238c)의 가장자리부 상부에 배치되는 액정분자(262)는, 전기장 생성 후 제1기관(220)에 대하여 제2틸트각( $a_2$ )을 갖고, 가로방향에 대하여 제2트위스트각( $b_2$ )을 갖는데, 유전패턴(240)에 의하여 전기장이 변형되어 제2실시예의 제2틸트각( $a_2$ )은 제1실시예의 제1틸트각( $a_1$ )보다 작고( $a_2 < a_1$ ), 제2실시예의 제2트위스트각( $b_2$ )은 제1실시예의 제1트위스트각( $b_1$ )보다 큰 값일 수 있다( $b_2 > b_1$ ).
- [0081] 예를 들어, 제2틸트각( $a_2$ )은 제1틸트각( $a_1$ )보다 약 0.6도 작은 값일 수 있고( $a_2 - a_1 = -0.6^\circ$ ), 제2트위스트각( $b_2$ )은 제1트위스트각( $b_1$ )보다 약 4도 큰 값일 수 있다( $b_2 - b_1 = +4^\circ$ ).

- [0082] 여기서, 액정층(260)이 가로방향으로 초기 배향되고 다수의 액정분자(262)가 양의 유전율이방성( $\Delta \epsilon > 0$ )을 갖거나, 액정층(260)이 세로방향으로 초기 배향되고 다수의 액정분자(262)가 음의 유전율이방성( $\Delta \epsilon < 0$ )을 가질 수 있다.
- [0083] 이러한 액정표시장치(210)에서는, 제1 및 제2전극(234, 238)에 전압이 인가되어 전기장이 생성되는데, 다수의 제1바(238a)와 다수의 제2바(238c)의 가로방향의 변에서는 세로방향의 전기장이 생성되고, 다수의 제1바(238a)와 다수의 제2바(238c)의 세로방향의 변과 제1 및 제2연결부(238b, 238d)의 세로방향의 변에서는 가로방향의 전기장이 생성되고, 제1 내지 제3개구(op1, op2, op3)의 모서리부에서는 대각선 방향의 전기장이 생성될 수 있다.
- [0084] 전압 인가 전에 가로방향으로 배열된 제1 내지 제3개구(op1, op2, op3)의 모서리부의 액정분자(262)는, 전압 인가 후에 대각선 방향의 전기장에 의하여 시계방향 또는 반시계방향에 대한 선호성을 갖고 회전하여 신속히 재배열 된다.
- [0085] 그리고, 전압 인가 전에 가로방향으로 배열된 다수의 제1바(238a)와 다수의 제2바(238c)의 가로방향의 변의 액정분자(262)는, 전압 인가 후에 세로방향의 전기장에 의하여 시계방향 또는 반시계방향에 대한 선호성 없이 회전하여 재배열 되는데, 제1 내지 제3개구(op1, op2, op3)의 모서리부의 재배열 된 액정분자(262)에 따라 신속히 재배열 된다.
- [0086] 따라서, 본 발명의 제2실시예에 따른 액정표시장치(210)에서는, 제1 및 제2전극(234, 238) 사이에 생성되는 전기장에 의하여 액정층(260)이 구동되는데, 회전방향에 대한 선호성을 갖는 제1 내지 제3개구(op1, op2, op3)의 모서리부의 액정분자(262)가 신속히 재배열 되고, 다수의 제1바(238a)와 다수의 제2바(238c)의 가로방향의 변의 액정분자(262)는 제1 내지 제3개구(op1, op2, op3)의 모서리부의 액정분자(262)의 재배열에 따라 신속히 재배열 되므로, 액정분자(262)의 상승시간(rising time) 및 하강시간(falling time)의 합으로 정의되는 응답시간(response time)을 감소시키고, 응답속도를 향상시킬 수 있으며, 그 결과 액정표시장치(210)를 가상현실(VR) 기기에 용이하게 적용할 수 있다.
- [0087] 예를 들어, 액정분자(262)의 상승시간은 약 7.53ms이고, 액정분자(262)의 하강시간은 약 2.72ms이고, 액정분자(262)의 응답시간은 약 10.25ms일 수 있다.
- [0088] 또한, 제2전극(238) 상부로 돌출된 유전편턴(240)에 의하여 액정분자(262)의 제2틸트각(a2)이 종래에 비하여 감소하고 액정분자(262)의 제2트위스트각(b2)이 종래에 비하여 증가함으로써, 투과율 및 휘도가 증가하는데, 이를 도면을 참조하여 설명한다.
- [0089] 도 6은 본 발명의 제1 및 제2실시예에 따른 액정표시장치의 위치에 따른 투과율을 도시한 그래프이고, 도 7은 본 발명의 제1 및 제2실시예에 따른 액정표시장치의 셀갭에 따른 액정분자의 틸트각을 도시한 그래프이고, 도 8은 본 발명의 제1 및 제2실시예에 따른 액정표시장치의 셀갭에 따른 액정분자의 트위스트각을 도시한 그래프로서, 도 2 내지 도 5를 함께 참조하여 설명한다.
- [0090] 도 6에 도시한 바와 같이, 제1 및 제2실시예에 따른 액정표시장치(110, 210)는, 제2전극(138, 238)의 다수의 제1바(138a, 238a)와 다수의 제2바(138c, 238c)의 중앙부와 제1 및 제2개구(op1, op2)의 중앙부에서 상대적으로 낮은 투과율을 갖고, 제2전극(138, 238)의 다수의 제1바(138a, 238a)와 다수의 제2바(138c, 238c)의 가장자리부에서 상대적으로 높은 투과율을 갖는다.
- [0091] 그리고, 제2실시예에 따른 액정표시장치(210)의 제2전극(238)의 다수의 제1바(238a)와 다수의 제2바(238c)의 가장자리부의 투과율은 제1실시예에 따른 액정표시장치(110)의 제2전극(138)의 다수의 제1바(138a)와 다수의 제2바(138c)의 가장자리부의 투과율보다 큰 값일 수 있다.
- [0092] 예를 들어, 제2전극(138, 238)의 다수의 제1바(138a, 238a)와 다수의 제2바(138c, 238c)의 가장자리부에서 제2실시예에 따른 액정표시장치(210)의 투과율은 제1실시예에 따른 액정표시장치(110)의 투과율보다 6% 큰 값일 수 있다.
- [0093] 도 7 및 도 8에 도시한 바와 같이, 제1 및 제2실시예에 따른 액정표시장치(110, 210)의 제1 및 제2틸트각(a1, a2)과 제1 및 제2트위스트각(b1, b2)은 셀갭에 따라 증가하다가 감소하는데, 제2실시예에 따른 액정표시장치(210)의 제2틸트각(a2)은 제1실시예에 따른 액정표시장치(110)의 제1틸트각(a1)보다 작고, 제2실시예에 따른 액정표시장치(210)의 제2트위스트각(b2)은 제1실시예에 따른 액정표시장치(110)의 제1트위스트각(b1)보다 클 수 있다.
- [0094] 이에 따라, 제2실시예에 따른 액정표시장치(210)의 제2전극(238)의 다수의 제1바(238a)와 다수의 제2바(238c)의

가장자리부의 투과율은 제1실시예에 따른 액정표시장치(110)의 제2전극(138)의 다수의 제1바(138a)와 다수의 제2바(138c)의 가장자리부의 투과율보다 큰 값일 수 있다.

- [0095] 이상과 같이, 본 발명의 제2실시예에 따른 액정표시장치(210)에서는, 판 형상의 제1전극(234)과, 다수의 제1바(238a)와 다수의 제2바(238c)를 포함하는 제2전극(238)을 이용하여 액정층(260)을 구동함으로써, 액정분자(262)의 상승시간(rising time) 및 하강시간(falling time)의 합으로 정의되는 응답시간(response time)을 감소시키고, 응답속도를 향상시킬 수 있으며, 그 결과 액정표시장치(210)를 가상현실(VR) 기기에 용이하게 적용할 수 있다.
- [0096] 또한, 제2전극(238) 상부에 돌출되는 유전패턴(240)을 형성하여 액정분자(262)의 틸트각을 감소시키고 액정분자(262)의 트위스트각을 증가시킴으로써, 액정표시장치(210)의 투과율 및 휘도를 향상시킬 수 있다.
- [0097] 한편, 다른 실시예에서는, 제1실시예의 액정표시장치(110)에서의 전경선(disclination)에 의한 투과율 및 화이트 휘도 저하를 개선하기 위하여 제1 및 제2기관(120, 150) 외면에 각각 온 상태에서 4분과장관 역할을 하는 제1 및 제2액정캡슐층을 형성할 수 있는데, 이를 도면을 참조하여 설명한다.
- [0098] 도 9는 본 발명의 제3실시예에 따른 액정표시장치를 도시한 단면도이고, 도 10은 본 발명의 제3실시예에 따른 액정표시장치의 제2전극, 제1 및 제2캡슐전극, 제3 및 제4캡슐전극을 도시한 평면도로서, 제1실시예와 동일한 부분에 대한 설명은 생략한다.
- [0099] 도 9 및 도 10에 도시한 바와 같이, 본 발명의 제3실시예에 따른 액정표시장치(310)는, 서로 마주보며 이격되고 다수의 화소영역(P)을 포함하는 제1 및 제2기관(320, 350)과, 제1 및 제2기관(320, 350) 사이에 배치되는 액정층(360)과, 제1기관(320) 외면에 순차적으로 배치되는 제1액정캡슐층(368) 및 제1편광판(376)과, 제2기관(350) 외면에 순차적으로 배치되는 제2액정캡슐층(382) 및 제2편광판(390)을 포함한다.
- [0100] 제1기관(320) 내면의 각 화소영역(P)에는 박막트랜지스터(T), 제1 및 제2전극(334, 338)이 배치된다.
- [0101] 구체적으로, 제1기관(320) 내면의 각 화소영역(P)에는 게이트전극(322)이 배치되고, 게이트전극(322) 상부의 제1기관(320) 전면에는 게이트절연층(324)이 배치된다.
- [0102] 게이트전극(322)에 대응되는 게이트절연층(324) 상부에는 반도체층(326)이 배치되고, 반도체층(326) 양단 상부에는 서로 이격되는 소스전극(328) 및 드레인전극(330)이 배치된다.
- [0103] 게이트전극(322), 반도체층(326), 소스전극(328) 및 드레인전극(330)은 박막트랜지스터(T)를 구성한다.
- [0104] 도시하지는 않았지만, 제1기관(320) 상부에는 서로 교차하여 화소영역(P)을 정의하는 게이트배선 및 데이터배선이 배치되고, 박막트랜지스터(T)는 게이트배선 및 데이터배선에 연결된다.
- [0105] 박막트랜지스터(T) 상부의 제1기관(320) 전면에는 제1절연층(332)이 배치되고, 제1절연층(332) 상부의 각 화소영역(P)에는 판(plate) 형상의 제1전극(334)이 배치된다.
- [0106] 제1전극(334) 상부의 제1기관(320) 전면에는 제2절연층(336)이 배치되고, 제1전극(334)에 대응되는 제2절연층(336) 상부에는 바(bar) 형상의 제2전극(338)이 배치된다.
- [0107] 제2전극(338)은 제1 및 제2절연층(332, 336)의 드레인콘택홀을 통하여 박막트랜지스터(T)의 드레인전극(330)에 연결되는데, 게이트배선에 평행한 가로방향(X)을 따라 서로 이격되어 배치되는 다수의 제1바(338a)와, 다수의 제1바(338a)를 연결하며 데이터배선에 평행한 세로방향(Y)을 따라 배치되는 제1연결부(338b)와, 화소영역(P)의 중앙부를 기준으로 다수의 제1바(338a)에 대칭되며 가로방향(X)을 따라 배치되는 다수의 제2바(338c)와, 다수의 제2바(338c)를 연결하며 세로방향(Y)을 따라 배치되는 제2연결부(338d)를 포함한다.
- [0108] 이러한 제2전극(338)은, 다수의 제1바(338a) 사이의 제1개구(op1)와, 다수의 제2바(338c) 사이의 제2개구(op2)와, 다수의 제1바(338a)와 다수의 제2바(338c) 사이의 제3개구(op3)를 갖는다.
- [0109] 예를 들어, 다수의 제1바(338a) 사이의 이격거리와 다수의 제2바(338c) 사이의 이격거리인 제1 및 제2개구(op1, op2)의 세로방향의 변은, 약  $1\mu\text{m}$  내지 약  $5\mu\text{m}$ 일 수 있다.
- [0110] 다수의 제1바(338a)와 다수의 제2바(338c) 사이의 이격거리인 제3개구(op3)의 가로방향(X)의 변은, 화소영역(P)의 가로방향(X)의 변의 약 3% 내지 약 15%이고, 제2전극(238)의 가로방향의 변의 약 5% 내지 약 20%이고, 약  $1\mu\text{m}$  내지 약  $5\mu\text{m}$ 일 수 있다.
- [0111] 제3실시예에서는 제1전극(334)이 공통전극이고 제2전극(338)이 박막트랜지스터(T)에 연결되는 화소전극인 것을

예로 들었으나, 다른 실시예에서는 제1전극(334)이 박막트랜지스터(T)에 연결되는 화소전극이고 제2전극(338)이 공통전극일 수도 있다.

- [0112] 액정층(360)은 다수의 액정분자(362)를 포함하는데, 제2전극(338)의 다수의 제1바(338a)와 다수의 제2바(338c)의 가장자리부 상부에 배치되는 액정분자(362)는, 전기장 생성 후 제1기관(320)에 대하여 제1틸트각(a1)을 갖고, 가로방향에 대하여 제1트위스트각(b1)을 갖는다.
- [0113] 여기서, 액정층(360)이 가로방향(X)으로 초기 배향되고 다수의 액정분자(362)가 양의 유전율이방성( $\Delta \epsilon > 0$ )을 갖거나, 액정층(360)이 세로방향(Y)으로 초기 배향되고 다수의 액정분자(362)가 음의 유전율이방성( $\Delta \epsilon < 0$ )을 가질 수 있다.
- [0114] 제1기관(320) 외면에는 서로 평행하게 이격되고 바(bar) 형상을 갖는 제1 및 제2캡슐전극(364, 366)이 배치되고, 제1 및 제2캡슐전극(364, 366) 하부에는 제1액정캡슐층(368)이 배치된다.
- [0115] 제1 및 제2캡슐전극(364, 366)은 각각 가로방향(X)에 대하여 제1경사각(C1)으로 경사지게 배치되는데, 제1경사각(C1)은 약 45도 일 수 있다.
- [0116] 제1액정캡슐층(368)은, 제1바인더(370)와, 제1바인더(370) 내에 분산되는 다수의 제1액정캡슐(372)을 포함하는데, 다수의 제1액정캡슐(372) 각각은 다수의 제1액정분자(374)를 포함한다.
- [0117] 제1액정캡슐층(368)의 두께는 제1액정캡슐(372)의 복굴절 특성과 광학적 투과도에 따라 변경될 수 있는데, 예를 들어, 제1액정캡슐층(368)의 두께는 약 1 $\mu\text{m}$  내지 약 6 $\mu\text{m}$ 의 범위일 수 있다.
- [0118] 제1바인더(370)는 다수의 제1액정캡슐(372)을 분산시키는 역할을 하는데, 예를 들어, 제1바인더(370)는 투명 또는 반투명 일 수 있고, 수용성, 지용성 또는 수용성 및 지용성의 혼합성질을 가질 수 있다.
- [0119] 다수의 제1액정캡슐(372)은, 각각 수 내지 수백 나노미터(nanometer)의 직경을 갖는 고분자 캡슐로서, 폴리비닐 알콜(poly vinyl alcohol: PVA)과 같은 수용성 재료 또는 폴리메틸메타크릴레이트(poly methyl methacrylate: PMMA)와 같은 지용성 재료로 이루어질 수 있으며, 예를 들어 약 1nm 내지 약 320nm의 범위의 직경을 가질 수 있다.
- [0120] 다수의 제1액정분자(374)는, 네마틱 액정(nematic liquid crystal), 강유전성 액정(ferroelectric liquid crystal) 및 플렉소 액정(flexo electric liquid crystal) 중 적어도 하나로 이루어질 수 있다.
- [0121] 제1바인더(370) 및 다수의 제1액정캡슐(372)을 포함하는 제1액정캡슐층(368)은 별도의 배향막 없이 형성할 수 있으며, 그 결과 제1액정캡슐층(368)은 제1 및 제2캡슐전극(364, 366)에 직접 접촉할 수 있다.
- [0122] 여기서, 다수의 제1액정캡슐(372) 내에서 다수의 제1액정분자(374)는 초기에 제1기관(320)의 법선과 임의의 각도를 이루는 무작위(random)로 배열될 수 있다. (초기 무작위 배열)
- [0123] 제1액정캡슐층(368) 하부에는 제1편광판(376)이 배치되는데, 제1편광판(376)은 투과축이 가로방향(X)에 평행한 선편광판 일 수 있다.
- [0124] 제2기관(350) 외면에는 서로 평행하게 이격되고 바(bar) 형상을 갖는 제3 및 제4캡슐전극(378, 380)이 배치되고, 제3 및 제4캡슐전극(378, 380) 상부에는 제2액정캡슐층(382)이 배치된다.
- [0125] 제3 및 제4캡슐전극(378, 380)은 각각 가로방향(X)에 대하여 제1경사각(C1)과 상이한 제2경사각(C2)으로 경사지게 배치되는데, 제2경사각(C2)은 약 135도 일 수 있다.
- [0126] 제2액정캡슐층(382)은, 제2바인더(384)와, 제2바인더(384) 내에 분산되는 다수의 제2액정캡슐(386)을 포함하는데, 다수의 제2액정캡슐(386) 각각은 다수의 제2액정분자(388)를 포함한다.
- [0127] 제2액정캡슐층(382)의 두께는 제2액정캡슐(386)의 복굴절 특성과 광학적 투과도에 따라 변경될 수 있는데, 예를 들어, 제2액정캡슐층(382)의 두께는 약 1 $\mu\text{m}$  내지 약 6 $\mu\text{m}$ 의 범위일 수 있다.
- [0128] 제2바인더(384)는 다수의 제2액정캡슐(386)을 분산시키는 역할을 하는데, 예를 들어, 제2바인더(384)는 투명 또는 반투명 일 수 있고, 수용성, 지용성 또는 수용성 및 지용성의 혼합성질을 가질 수 있다.
- [0129] 다수의 제2액정캡슐(386)은, 각각 수 내지 수백 나노미터(nanometer)의 직경을 갖는 고분자 캡슐로서, 폴리비닐 알콜(poly vinyl alcohol: PVA)과 같은 수용성 재료 또는 폴리메틸메타크릴레이트(poly methyl methacrylate: PMMA)와 같은 지용성 재료로 이루어질 수 있으며, 예를 들어 약 1nm 내지 약 320nm의 범위의 직경을 가질 수 있

다.

- [0130] 다수의 제2액정분자(388)는, 네마틱 액정(nematic liquid crystal), 강유전성 액정(ferroelectric liquid crystal) 및 플렉소 액정(flexo electric liquid crystal) 중 적어도 하나로 이루어질 수 있다.
- [0131] 제2바인더(384) 및 다수의 제2액정캡슐(386)을 포함하는 제2액정캡슐층(382)은 별도의 배향막 없이 형성할 수 있으며, 그 결과 제2액정캡슐층(382)은 제3 및 제4캡슐전극(378, 380)에 직접 접촉할 수 있다.
- [0132] 여기서, 다수의 제2액정캡슐(386) 내에서 다수의 제2액정분자(388)는 초기에 제2기관(350)의 법선과 임의의 각도를 이루는 무작위(random)로 배열될 수 있다. (초기 무작위 배열)
- [0133] 제1 및 제2바인더(370, 384)는 서로 동일하거나 상이할 수 있고, 제1 및 제2액정캡슐(372, 386)은 서로 동일하거나 상이할 수 있고, 제1 및 제2액정분자(374, 388)는 서로 동일하거나 상이할 수 있다.
- [0134] 제2액정캡슐층(382) 상부에는 제2편광판(390)이 배치되는데, 제2편광판(390)은 투과축이 세로방향(Y)에 평행한 선편광판 일 수 있다.
- [0135] 이러한 액정표시장치(310)에서는, 제1 및 제2전극(334, 338)에 전압이 인가되어 전기장이 생성되는데, 다수의 제1바(338a)와 다수의 제2바(338c)의 가로방향의 변에서는 세로방향의 전기장이 생성되고, 다수의 제1바(338a)와 다수의 제2바(338c)의 세로방향의 변과 제1 및 제2연결부(338b, 338d)의 세로방향의 변에서는 가로방향의 전기장이 생성되고, 제1 내지 제3개구(op1, op2, op3)의 모서리부에서는 대각선 방향의 전기장이 생성될 수 있다.
- [0136] 전압 인가 전에 가로방향으로 배열된 제1 내지 제3개구(op1, op2, op3)의 모서리부의 액정분자(362)는, 전압 인가 후에 대각선 방향의 전기장에 의하여 시계방향 또는 반시계방향에 대한 선호성을 갖고 회전하여 신속히 재배열 된다.
- [0137] 그리고, 전압 인가 전에 가로방향으로 배열된 다수의 제1바(338a)와 다수의 제2바(338c)의 가로방향의 변의 액정분자(362)는, 전압 인가 후에 세로방향의 전기장에 의하여 시계방향 또는 반시계방향에 대한 선호성 없이 회전하여 재배열 되는데, 제1 내지 제3개구(op1, op2, op3)의 모서리부의 재배열 된 액정분자(362)에 따라 신속히 재배열 된다.
- [0138] 따라서, 본 발명의 제3실시예에 따른 액정표시장치(310)에서는, 제1 및 제2전극(334, 338) 사이에 생성되는 전기장에 의하여 액정층(360)이 구동되는데, 회전방향에 대한 선호성을 갖는 제1 내지 제3개구(op1, op2, op3)의 모서리부의 액정분자(362)가 신속히 재배열 되고, 다수의 제1바(338a)와 다수의 제2바(338c)의 가로방향의 변의 액정분자(362)는 제1 내지 제3개구(op1, op2, op3)의 모서리부의 액정분자(362)의 재배열에 따라 신속히 재배열 되므로, 액정분자(362)의 상승시간(rising time) 및 하강시간(falling time)의 합으로 정의되는 응답시간(response time)을 감소시키고, 응답속도를 향상시킬 수 있으며, 그 결과 액정표시장치(310)를 가상현실(VR) 기기에 용이하게 적용할 수 있다.
- [0139] 예를 들어, 액정분자(362)의 상승시간은 약 4.1ms이고, 액정분자(362)의 하강시간은 약 3.8ms이고, 액정분자(362)의 응답시간은 약 7.9ms일 수 있다.
- [0140] 또한, 제1 및 제2기관(320, 350) 외면에 각각 배치되는 제1 및 제2액정캡슐층(368, 382)을 4분파장판(quarter wave plate: QWP)으로 이용하여 전경선을 통해서도 광을 전달하는데, 이를 도면을 참조하여 설명한다.
- [0141] 도 11a 및 도 11b는 각각 본 발명의 제3실시예에 따른 액정표시장치의 온 상태 및 오프 상태에서의 편광상태를 도시한 단면도로서, 도 9 및 도 10을 함께 참조하여 설명한다. 설명의 편의상 도 11a 및 도 11b에는 편광상태에 영향을 주는 제1 및 제2편광판(376, 390), 제1 및 제2액정캡슐층(368, 382), 액정층(360)만 도시한다.
- [0142] 도 11a에 도시한 바와 같이, 화이트 영상을 표시하는 온(ON) 상태에서, 제1편광판(376) 하부의 백라이트유닛(미도시)은 비편광의 제1편광상태(PS1)의 광을 제1편광판(376)으로 전달한다.
- [0143] 가로방향(X)에 평행한 투과축을 갖는 제1편광판(376)은 제1편광상태(PS1)의 광 중에서 투과축에 평행한 선편광을 선택적으로 통과시켜 가로방향(X)에 평행한 선편광의 제2편광상태(PS2)의 광을 제1액정캡슐층(368)으로 전달한다.
- [0144] 온 상태에서, 제1 및 제2캡슐전극(364, 366)에는 제1캡슐전압이 인가되고, 제1 및 제2캡슐전극(364, 366) 사이에는 수평전기장이 생성되고, 다수의 제1액정캡슐(372)의 다수의 제1액정분자(374)는 수평전기장에 평행하게 배열되고, 제1액정캡슐층(368)은  $\lambda/4$ 의 리타레이션(retardation)을 갖는 4분파장판으로 동작할 수 있다.

- [0145] 4분과장판은 선편광을 원편광으로 변환하므로, 4분과장판으로 동작하는 제1액정캡슐층(368)은 선편광인 제2편광 상태(PS2)의 광을 좌원편광의 제3편광상태(PS3)의 광으로 변환하여 액정층(360)에 전달할 수 있다.
- [0146] 온 상태에서, 제1 및 제2전극(334, 338)에는 구동전압이 인가되고, 제1 및 제2전극(334, 338) 사이에는 수평전기장이 생성되고, 다수의 액정분자(362)는 수평전기장에 평행하게 배열되고, 액정층(360)은  $\lambda/2$ 의 리타데이션을 가질 수 있다.
- [0147] 이때, 제2전극(238)의 다수의 제1바(238a)와 다수의 제2바(238c)의 중앙부와 제1 내지 제3개구(op1, op2, op3)의 중앙부에 대응되는 액정층(382)에는 수평전기장이 생성되지 않으므로, 다수의 액정분자(362)가 정상적으로 재배열 되지 못하고, 입사된 선편광은 제2전극(238)의 다수의 제1바(238a)와 다수의 제2바(238c)의 중앙부와 제1 내지 제3개구(op1, op2, op3)의 중앙부에 대응되는 액정층(382)을 통과하지 못하여 전경선으로 나타난다.
- [0148] 그러나, 제3실시예에 따른 액정표시장치(310)에서는, 좌원편광인 제3편광상태(PS3)의 광이 온 상태의 액정층(360)에 전달되므로, 입사된 원편광은 제2전극(238)의 다수의 제1바(238a)와 다수의 제2바(238c)의 중앙부와 제1 내지 제3개구(op1, op2, op3)의 중앙부를 포함하는 전 영역에서 액정층(360)을 통과할 수 있으며, 그 결과 온 상태에서 전경선이 제거될 수 있다.
- [0149] 그리고,  $\lambda/2$ 의 리타데이션을 갖는 액정층(360)은 좌원편광의 제3편광상태(PS3)의 광을 우원편광의 제4편광상태(PS4)의 광으로 변환하여 제2액정캡슐층(382)에 전달할 수 있다.
- [0150] 온 상태에서, 제3 및 제4캡슐전극(378, 380)에는 제2캡슐전압이 인가되고, 제3 및 제4캡슐전극(378, 380) 사이에는 수평전기장이 생성되고, 다수의 제2액정캡슐(386)의 다수의 제2액정분자(388)는 수평전기장에 평행하게 배열되고, 제2액정캡슐층(382)은  $\lambda/4$ 의 리타데이션을 갖는 4분과장판으로 동작할 수 있다.
- [0151] 4분과장판은 원편광을 선편광으로 변환하므로, 4분과장판으로 동작하는 제2액정캡슐층(382)은 우원편광인 제4편광상태(PS4)의 광을 세로방향(Y)에 평행한 선편광의 제5편광상태(PS5)의 광으로 변환하여 제2편광판(390)에 전달할 수 있다.
- [0152] 세로방향(Y)에 평행한 투과축을 갖는 제2편광판(390)은 세로방향(Y)에 평행한 선편광의 제5편광상태(PS5)의 광을 모두 통과시키고, 액정표시장치(310)는 화이트를 표시할 수 있다.
- [0153] 도 11b에 도시한 바와 같이, 블랙 영상을 표시하는 오프(OFF) 상태에서, 제1편광판(376) 하부의 백라이트유닛(미도시)은 비편광의 제1편광상태(PS1)의 광을 제1편광판(376)으로 전달한다.
- [0154] 가로방향(X)에 평행한 투과축을 갖는 제1편광판(376)은 제1편광상태(PS1)의 광 중에서 투과축에 평행한 선편광을 선택적으로 통과시켜 가로방향(X)에 평행한 선편광의 제2편광상태(PS2)의 광을 제1액정캡슐층(368)으로 전달한다.
- [0155] 오프 상태에서, 제1 및 제2캡슐전극(364, 366)에는 전압이 인가되지 않고, 제1 및 제2캡슐전극(364, 366) 사이에는 수평전기장이 생성되지 않고, 다수의 제1액정캡슐(372)의 다수의 제1액정분자(374)는 초기의 무작위 배열을 유지하고, 제1액정캡슐층(368)은 가로방향(X)에 평행한 선편광의 제2편광상태(PS2)의 광을 그대로 액정층(360)에 전달할 수 있다.
- [0156] 오프 상태에서, 제1 및 제2전극(334, 338)에는 구동전압이 인가되지 않고, 제1 및 제2전극(334, 338) 사이에는 수평전기장이 생성되지 않고, 다수의 액정분자(362)는 초기의 배열을 유지하고, 액정층(360)은 가로방향(X)에 평행한 선편광의 제2편광상태(PS2)의 광을 그대로 제2액정캡슐층(382)에 전달할 수 있다.
- [0157] 오프 상태에서, 제3 및 제4캡슐전극(378, 380)에는 제2캡슐전압이 인가되지 않고, 제3 및 제4캡슐전극(378, 380) 사이에는 수평전기장이 생성되지 않고, 다수의 제2액정캡슐(386)의 다수의 제2액정분자(388)는 초기의 무작위 배열을 유지하고, 제2액정캡슐층(382)은 가로방향(X)에 평행한 선편광의 제2편광상태(PS2)의 광을 그대로 제2편광판(390)에 전달할 수 있다.
- [0158] 세로방향(Y)에 평행한 투과축을 갖는 제2편광판(390)은 가로방향(X)에 평행한 선편광의 제2편광상태(PS2)의 광을 모두 흡수하고, 액정표시장치(310)는 빛샘 없이 블랙을 표시할 수 있다.
- [0159] 이상과 같이, 본 발명의 제3실시예에 따른 액정표시장치(310)에서는, 판 형상의 제1전극(334)과, 다수의 제1바(338a)와 다수의 제2바(338c)를 포함하는 제2전극(338)을 이용하여 액정층(360)을 구동함으로써, 액정분자(362)의 상승시간(rising time) 및 하강시간(falling time)의 합으로 정의되는 응답시간(response time)을 감소시키고, 응답속도를 향상시킬 수 있으며, 그 결과 액정표시장치(310)를 가상현실(VR) 기기에 용이하게 적용할 수

있다.

[0160] 그리고, 온 상태에서, 제1 및 제2기관(320, 350) 외면에 각각 배치되는 제1 및 제2액정캡슐층(368, 382)을 4분 파장판(QWP)으로 동작시켜 원편광상태의 광을 액정층(360)에 공급함으로써, 전경선을 포함하는 화소영역(P) 전체를 통하여 광을 전달할 수 있으며, 그 결과 액정표시장치(310)의 투과율 및 화이트 휘도를 향상시킬 수 있다.

[0161] 또한, 오프 상태에서, 제1 및 제2기관(320, 350) 외면에 각각 배치되는 제1 및 제2액정캡슐층(368, 382)이 리타레이션을 갖지 않도록 하여 선편광상태의 광을 액정층(360)에 공급함으로써, 빛샘을 방지할 수 있으며, 그 결과 대조비 저하를 방지할 수 있다.

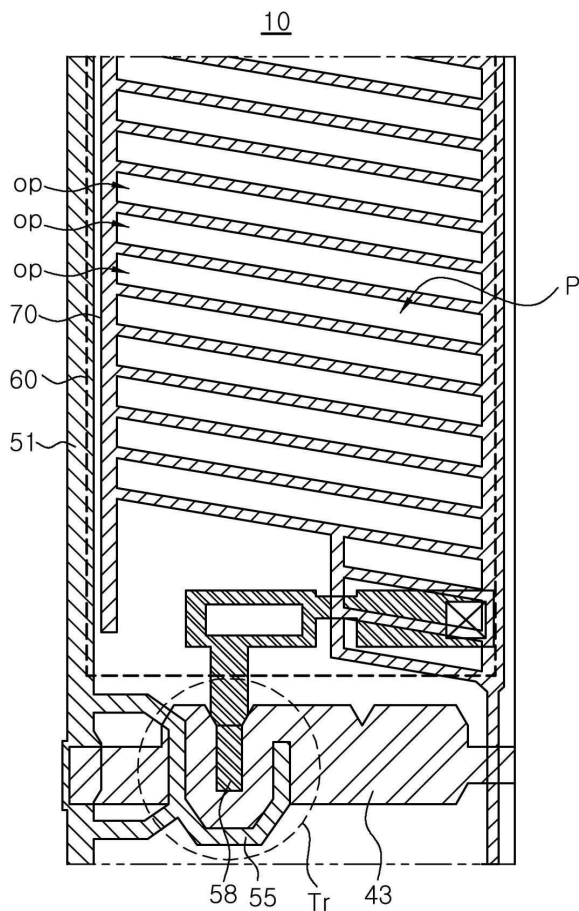
[0162] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

### 부호의 설명

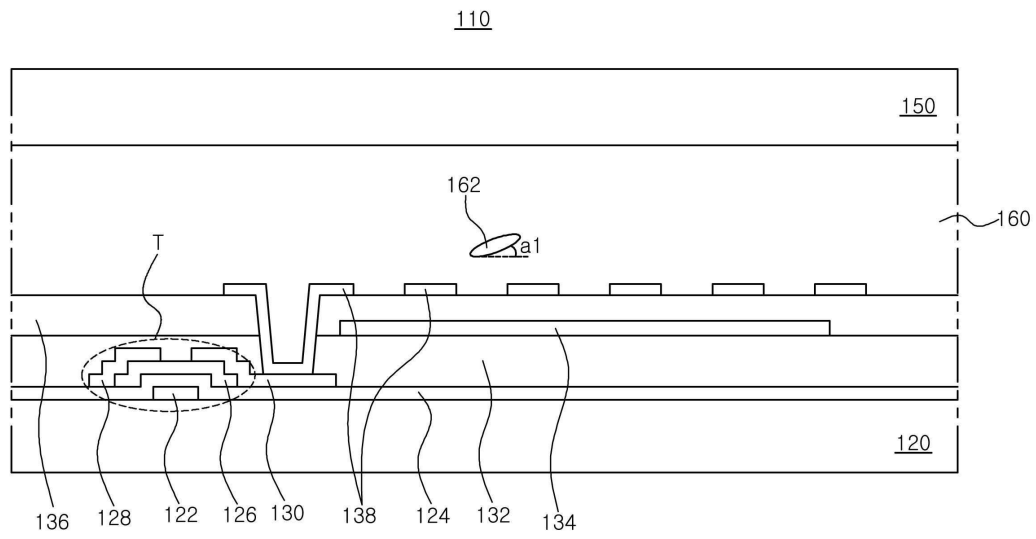
[0163] 210: 액정표시장치 220: 제1기관  
T: 박막트랜지스터 234: 제1전극  
238: 제2전극 240: 유전패턴  
250: 제2기관 260: 액정층

### 도면

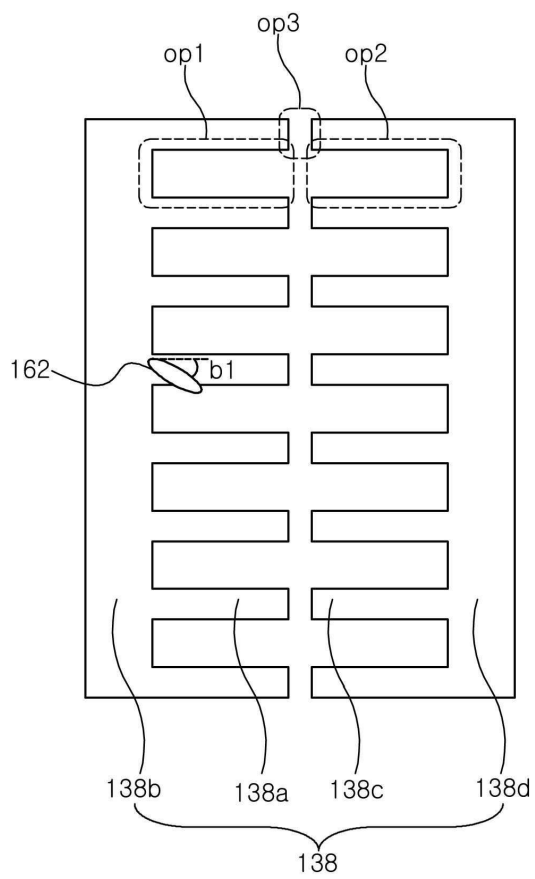
#### 도면1



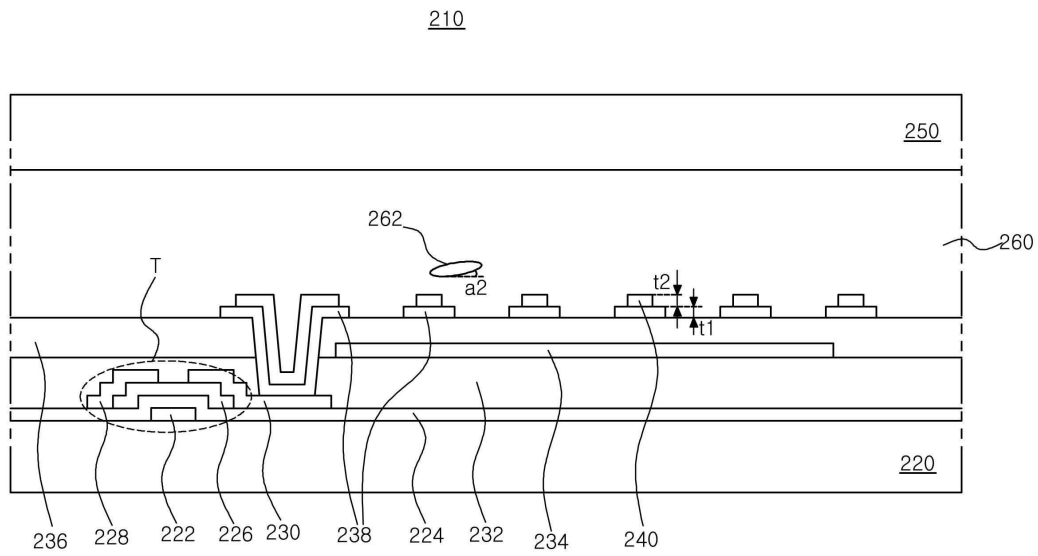
도면2



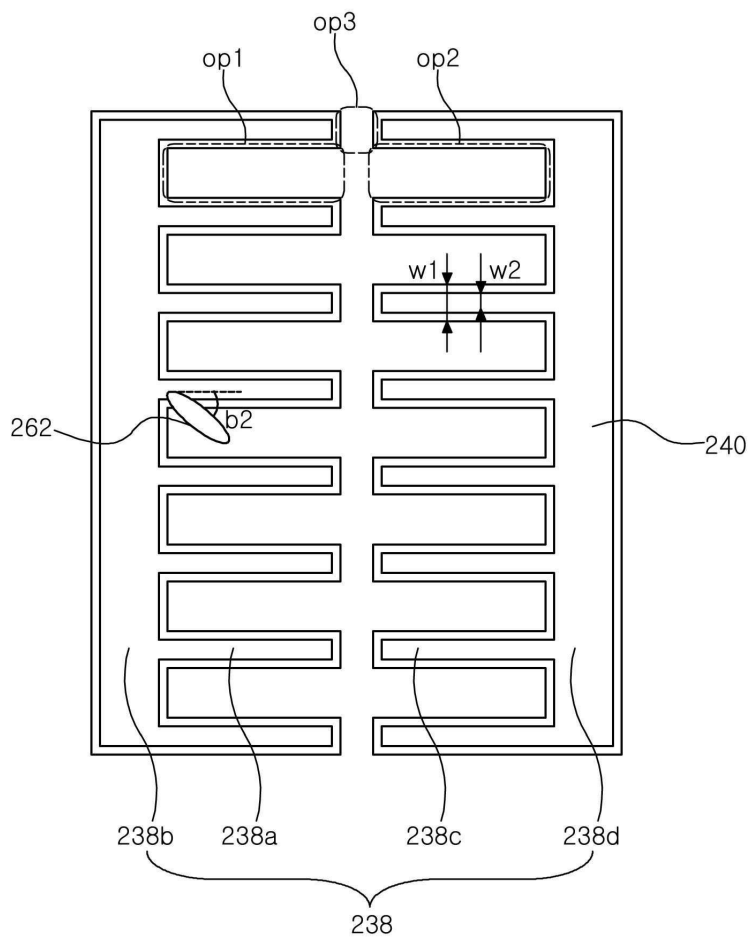
도면3



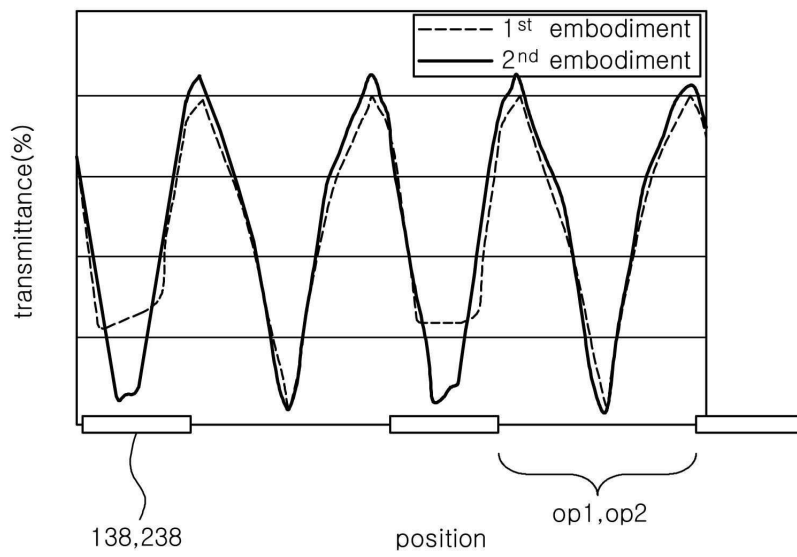
도면4



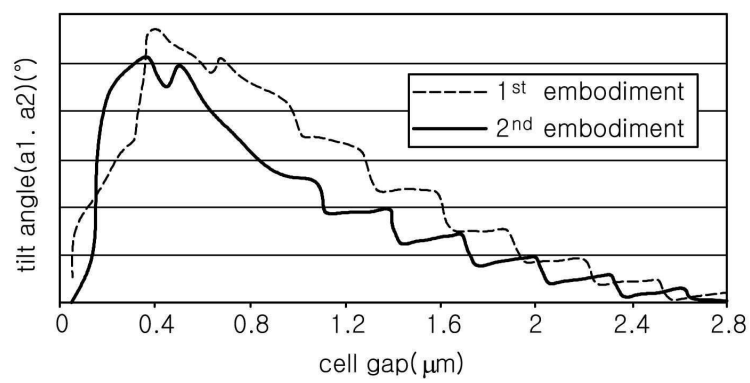
도면5



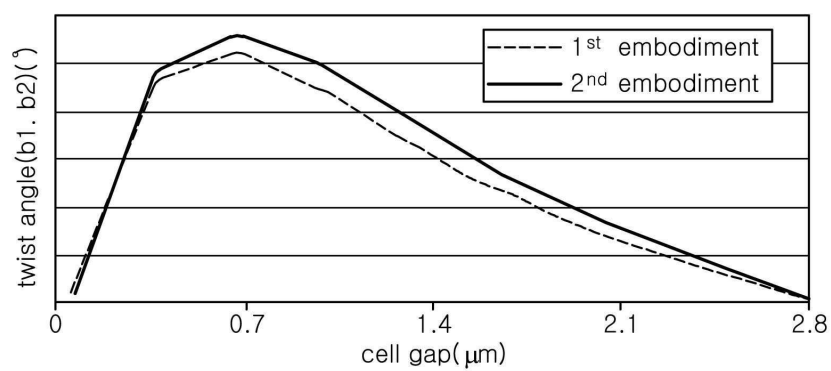
도면6



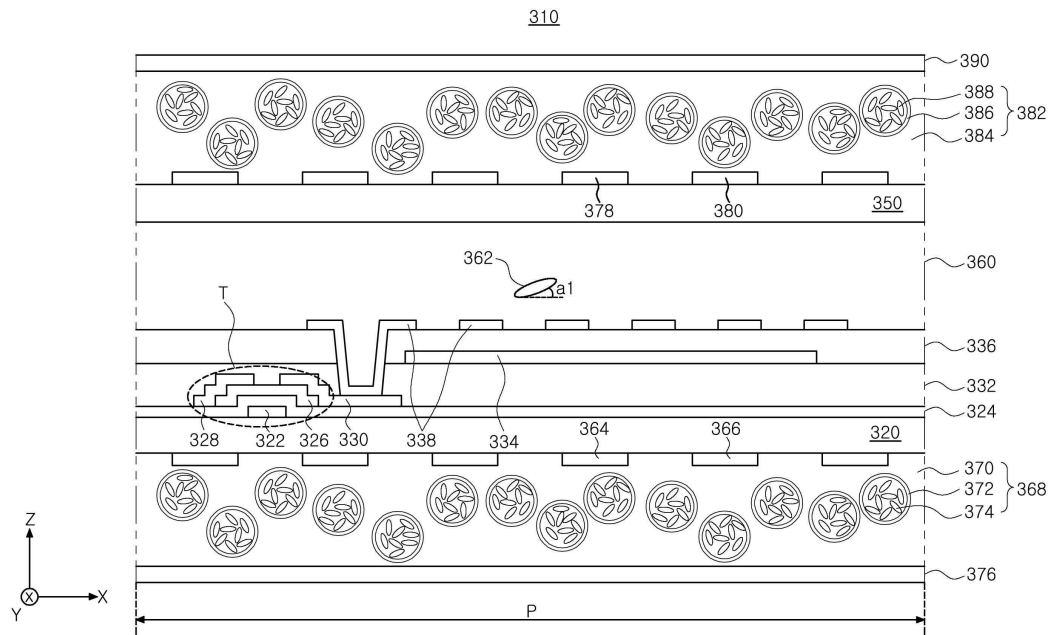
도면7



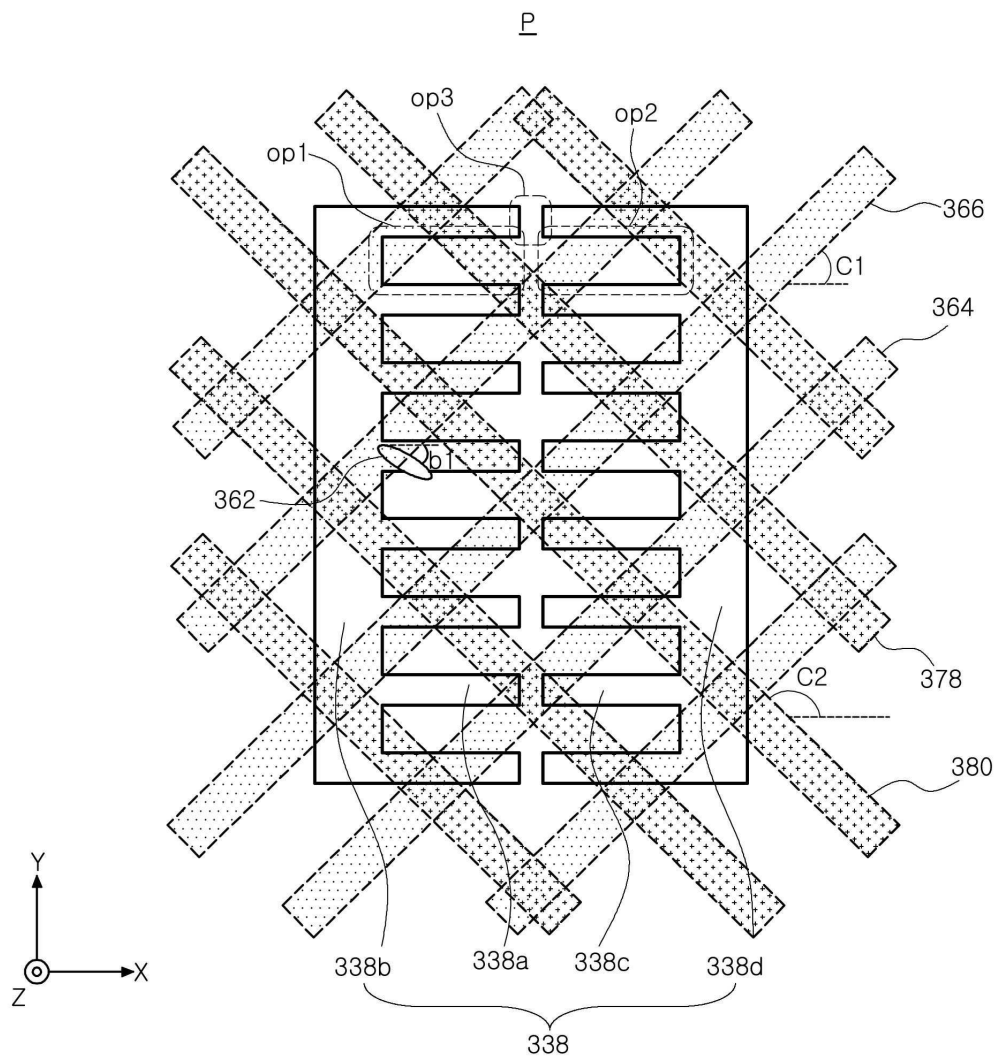
도면8



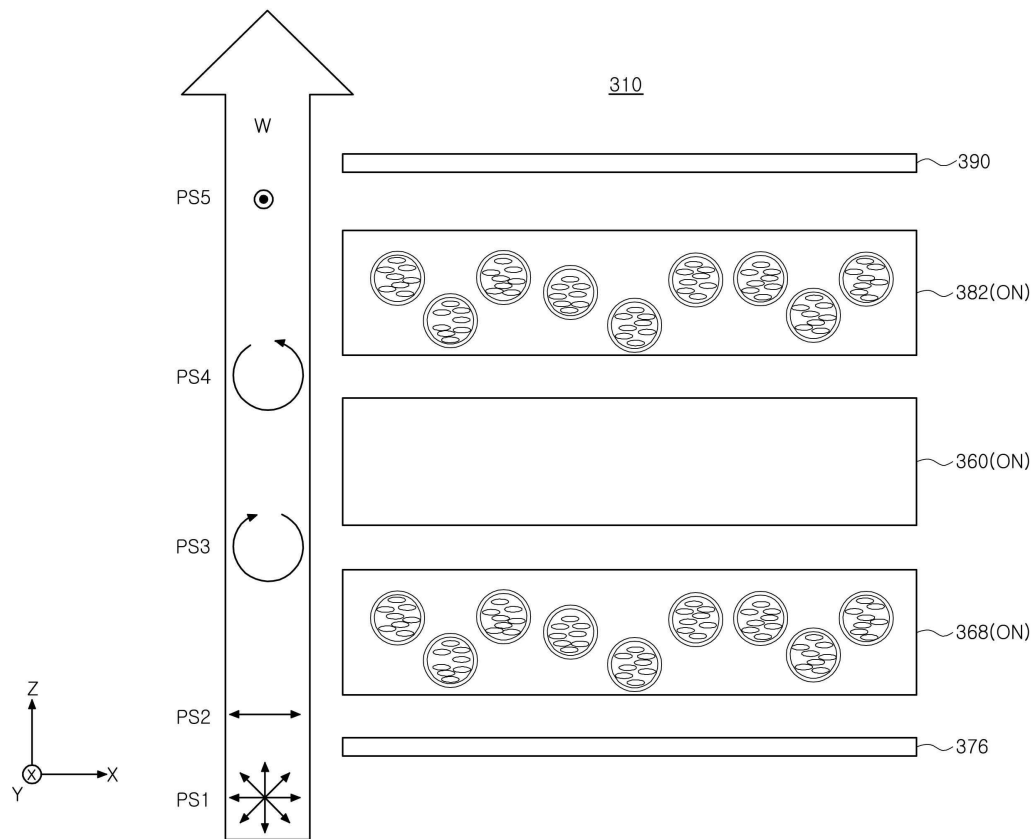
도면9



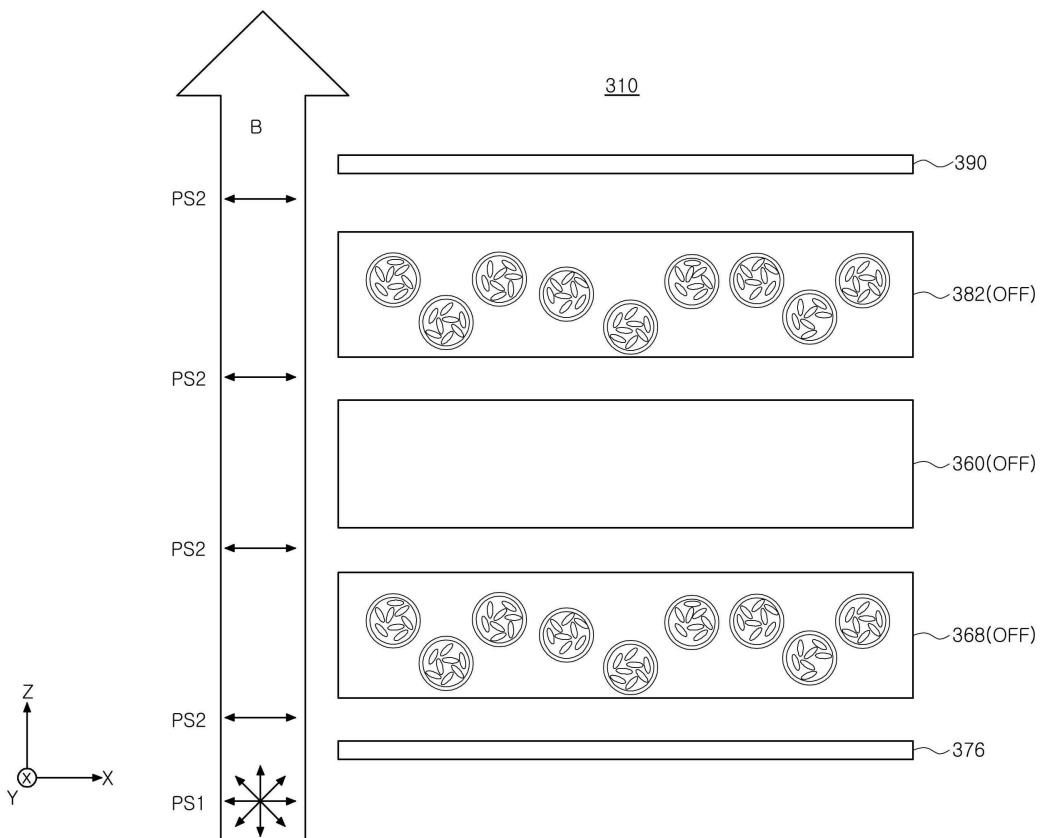
도면10



도면11a



도면11b



|                |                                                           |         |            |
|----------------|-----------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示器                                                     |         |            |
| 公开(公告)号        | <a href="#">KR1020190065925A</a>                          | 公开(公告)日 | 2019-06-12 |
| 申请号            | KR1020180099307                                           | 申请日     | 2018-08-24 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                  |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                                 |         |            |
| [标]发明人         | 김원택<br>엄유현<br>안소형<br>정송이                                  |         |            |
| 发明人            | 김원택<br>엄유현<br>안소형<br>정송이                                  |         |            |
| IPC分类号         | G02F1/1333 G02F1/1343 G02F1/1362 G02F1/1368 G02F1/137     |         |            |
| CPC分类号         | G02F1/133345 G02F1/1343 G02F1/136286 G02F1/1368 G02F1/137 |         |            |
| 优先权            | 1020170165218 2017-12-04 KR                               |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                 |         |            |

## 摘要(译)

本发明包括：第一基板和第二基板，其包括彼此隔开的多个像素区域；栅极布线和数据布线，其布置在第一基板的内表面上并且彼此交叉以限定多个像素区域；连接至栅极线和数据线并设置在多个像素区域的每个中的薄膜晶体管，设置在薄膜晶体管上的板状的第一电极，以及设置在第一电极上的条形。液晶显示装置包括第二电极，设置为在第二电极上方突出的电介质图案，以及设置在第一基板和第二基板之间的液晶层。

