



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0066894

(43) 공개일자 2015년06월17일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

(21) 출원번호 10-2013-0152504

(22) 출원일자 2013년12월09일

심사청구일자 없음

(72) 발명자

이영장

서울특별시 구로구 새말로 31, 109동 1002호 (구로
동, 롯데아파트)

이복영

경기도 파주시 문산읍 당동1로 11, 605동 503호 (자
연엔꿈에그린6단지아파트)

명세서

청구범위

청구항 1

복수의 게이트 배선과, 복수의 제1 내지 제3 데이터 배선이 교차형성되고, 교차지점에 복수의 화소가 정의된 액정패널;

상기 게이트 배선에 게이트 구동신호를 순차적으로 출력하는 게이트 구동부;

상기 게이트 구동신호에 동기하여, 상기 제1 내지 제3 데이터 배선에 1/3 수평기간씩 데이터 신호를 순차적으로 출력하는 데이터 구동부;

상기 제1 및 제2 데이터 배선과 상기 데이터 구동부의 채널을 교번하여 전기적으로 연결하는 스위칭 회로부; 및
상기 게이트 및 데이터 구동부와, 상기 스위칭 회로부를 제어하는 타이밍 제어부를 포함하고,

상기 채널은, 상기 제3 데이터 배선과 직접 연결되는 액정표시장치.

복수의 게이트 배선과, 복수의 제1 및 제2 데이터 배선이 교차형성되고, 교차지점에 복수의 화소가 정의된 액정 패널;

상기 게이트 배선에 게이트 구동신호를 순차적으로 출력하는 게이트 구동부;

상기 게이트 구동신호에 동기하여, 상기 제1 및 제2 데이터 배선에 1/2 수평기간씩 데이터 신호를 순차적으로 출력하는 데이터 구동부;

상기 제1 데이터 배선과 상기 데이터 구동부의 채널

나의 채널과 일대일로 연결되어야 한다.

- [0005] 한편, 액정표시장치의 대면적 및 고해상도 추세에 따라 데이터 배선의 개수가 점차 증가하게 되고, 이에 대응하여 데이터 구동부의 채널의 개수가 증가하며, 배선구조가 복잡하게 구성됨에 따라 데이터 구동부의 제조비용이 상승되는 문제점이 있었다.
- [0006] 이를 개선하기 위해, 하나의 채널을 둘 이상의 데이터 배선이 공유함으로써 데이터 구동부의 채널수를 공유하는 구조가 제안되었다.
- [0007] 도 1은 종래 채널공유 구조가 적용된 액정표시장치의 일부를 나타내는 도면이다

[0015] 본 발명의 실시예에 따른 액정표시장치는 둘 이상의 데이터 배선이 하나의 채널을 공유하는 구조를 적용하면서도 액정표시장치에서 스위칭 소자의 개수를 저감하여 비표시영역에서 스위칭 회로가 형성되는 공간을 더 확보할 수 있어 네로우 베젤 구조를 구현하기 용이하다는 효과가 있다.

도면의 간단한 설명

[0016] 도 1은 종래 채널공유 구조가 적용된 액정표시장

화질에는 영향을 주지 않게 된다.

- [0039] 이후 나머지 1/3 수평기간(1/3H)동안에는 제1 및 제2 선택신호(S1, S2)를 저전위로 출력하여 제1 및 제2 스위칭 트랜지스터(MT1, MT2)를 모두 턴-오프시키면, 각 채널(Ch1 ~ Chn)은 제3, 제6 및 제m 데이터 배선(DL3, DL6, DLm)와 항상 연결되어 있는 상태이므로 B 서브화소(B)에 데이터 신호(Vdata)가 충전되게 된다.
- [0040] 상기의 구조에 따라, 본 발명의 액정표시장치는 종래 대비 스위칭 트랜지스터(MT1, MT2)의 개수를 저감할 수 있으며, 이에 따라 스위칭 회로부(140)의 구조가 단순해지고, 제한된 영역내에 각 트랜지스터의 면적을 보다 많이 확보할 수 있다.
- [0041] 한편, 상기의 제1 실시예에서는 하나의 채널에 대하여 세 개의 데이터 배선을 공유하는 구조로써 본 발명의 기술적 특징을 설명하였으나, 하나의 채널에 대하여 두 개의 데이터 배선을 공유하는 구조의 액정표시장치에도 본 발명의 특징적 구성을 적용할 수 있다.
- [0042] 이러한 본 발명의 제2 실시예에 따른 액정표시장치는, 복수의 게이트 배선과, 복수의 제1 및 제2 데이터 배선이 교차형성되고, 교차지점에 복수의 화소가 정의된 액정패널과, 상기 게이트 배선에 게이트 구동신호를 순차적으로 출력하는 게이트 구동부와, 상기 게이트 구동신호에 동기하여, 상기 제1 및 제2 데이터 배선에 1/2 수평기간씩 데이터 신호를 순차적으로 출력하는 데이터 구동부와, 상기 제1 데이터 배선과 상기 데이터 구동부의 채널을 교번하여 전기적으로 연결하는 스위칭 회로부와, 상기 게이트 및 데이터 구동부와, 상기 스위칭 회로부를 제어하는 타이밍 제어부를 포함한다. 여기서, 상기 채널은 상기 제2 데이터배선과 항상 전기적으로 연결된다.
- [0043] 즉, 이웃한 두 데이터 배선 중, 하나의 데이터 배선과 채널 사이에만 스위칭 트랜지스터를 구비하고, 다른 데이터 배선은 해당 채널과 직접 연결하며 1 수평기간 중, 초기 1/2 수평기간(1/2)동안에는 기수번째 데이터배선과 채널을 연결하여 화소를 충전하고, 다음 1/2 수평기간(1/2)동안에는 우수번째 데이터배선과 채널을 연결하여 화소를 충전하는 형태로 구성된다.
- [0044] 이러한 제2 실시예에서는 하나의 채널당 하나의 스위칭 트랜지스터만이 요구되며, 따라서 멀티플렉서를 포함하는 먹스구동부가 생략되고, 타이밍 제어부가 해당 타이밍에 스위칭 트랜지스터를 턴-온 또는 턴-오프하는 하나의 선택신호만 더 추가로 생성 및 출력하는 형태로 구성될 수 있다.
- [0045] 이하, 본 발명의 액정표시장치의 구동시 출력되는 신호파형을 참조하여 본 발명의 액정표시장치의 구동방법을 설명한다.
- [0046] 도 4 내지 도 5는 본 발명의 실시예에 따른 액정표시장치의 영상에 따른 하나의 신호파형을 예시한 도면이다. 이하의 설명에서는 R,G,B 서브화소 중, R, G, 서브화소와 연결된 데이터배선에 스위칭 트랜지스터가 구비되는 구조의 액정표시장치를 기준으로 설명한다.
- [0047] 도 4를 참조하면, 1 수평기간(1H)이 $6\mu s$ 일 때, 각 서브화소(R,G,B)에 표시하는 화상의 계조가 화이트(White) 즉, 모든 서브화소의 계조가 255 gray로 동일한 경우의 신호파형의 예로서, 먼저 고전위의 게이트 구동신호(Vg)가 인가되고, 이에 대응하여 먼저 제1 스위칭 트랜지스터가 약 1/3수평기간(1/3H)동안 턴-온되어 $2\mu s$ 동안 R 서브화소(R)에 데이터 신호(Vdata)가 출력된다. 여기서, 각 서브화소에 실제 충전되는 전압은 데이터 신호(Vdata)에서 RC 딜레이가 고려된 형태이다. 이때, B 서브화소(B)에도 동일 전압이 충전되게 된다.
- [0048] 이어서, 제1 스위칭 트랜지스터가 턴-오프되고, 제2 스위칭 트랜지스터가 턴-온되어 $2\mu s$ 동안 G 서브화소(G)에 데이터 신호(Vdata)가 충전되며, B 서브화소(B)에 충전된 전압은 G 서브화소(G)에 충전되는 전압의 전위로 변화하게 된다. 다음으로, 제1 및 제2 스위칭 트랜지스터가 모두 턴-오프되고, $2\mu s$ 동안 B 서브화소(B)에 대한 데이터 전압(Vdata)이 인가된다. 이때, 제1 및 제2 스위칭 트랜지스터의 턴-오프에 따라, R, G 화소(R, G)의 전위는 변동되지 않으며, B 서브화소(B)의 전위만이 변동되게 된다. 특히, 화이트 영상에 대한 계조의 경우, R,G,B 서브화소(R,G,B) 모두 동일 계조를 표시하게 되며, 이미 B 서브화소(B)는 G 서브화소(G)의 데이터 신호(Vdata)에 대응하는 전압이 충전되어 있으므로, 전위변동이 거의 발생하지 않게 된다.
- [0049] 도 5는 R,G 서브화소가 동일 계조이고, B가 다른 계조의 영상을 표시하는 경우의 신호파형의 예를 나타낸 것으로서, R,G 서브화소(R,G)가 255 gray, B 화소(B)가 0 gray 일 때(a)와, R,G 서브화소(R,G)가 0 gray, B 서브화소(B)가 255 gray 일 때(b)의 신호파형을 나타내고 있다.
- [0050] 먼저 R,G 서브화소(R,G)가 255 gray, B 화소(B)가 0 gray 인 경우(a), 제1 및 제2 스위칭 트랜지스터가 교번으로 턴-온되어 데이터 신호(Vdata)에 의해 R,G 서브화소(R,B)를 순차적으로 255 gray로 충전하게 되며, 이와 동시에 B 서브화소(B)에도 동일 전압이 충전되게 된다. 따라서, B 서브화소(B)도 255 gray로 충전되나, 제1 및 제

2 스위칭 트랜지스터가 모두 턴-오프되고 0 gray의 데이터 신호(Vdata)가 출력되면, 2 μ s동안 B 서브화소(B)의 전압은 의도한 전위로 낮아지게 된다. 통상적으로 액정의 응답속도는 수 ms단위로서 B 서브화소(B)의 전위가 바뀌더라도 화질에 영향을 주지 않고 원하는 계조를 표시할 수 있다.

- [0051] 또한, 먼저 R,G 서브화소(R,G)가 0 gray, B 서브화소(B)가 255 gray 인 경우(b)에도 상기의 예와 동일하게 R,G 서브화소(R,B)가 0 gray로 충전하게 되며, 이와 동시에 B 서브화소(B)에도 동일 전압이 충전되게 되나, 2 μ s동안 B 서브화소(B)의 전압은 의도한 255 gray 로 화질에 무관하게 충전되게 된다.
- [0052] 도시되어 있지는 않지만, R,B 서브화소(R,B)가 동일 계조이고, G 서브화소(G)가 다른 계조로 충전된다 하더라도 상기의 예와 같이 각 서브화소(R,G,B)는 다른 서브화소들에 충전되는 데이터신호(Vdata)에 의해 서로 영향을 받지 않게 된다.
- [0053] 이하, 도면을 참조하여 본 발명의 실시예에 따른 액정표시장치의 스위칭 회로의 구조를 설명한다.
- [0054] 도 6은 종래 및 본 발명에 따른 액정표시장치의 스위칭 회로부의 구조로 비교한 도면이다.
- [0055] 도 6을 참조하면, 먼저 종래기술에 따른 액정표시장치(a)에서는 하나의 화소(PX)가 세 개의 서브화소(R,G,B)로 구성되며, R,G,B 각 서브화소(R,G,B)는 각각 데이터 배선(DLm-2, DLm-1, DLm)과 연결되어 있고, 스위칭 회로부는, 데이터 신호(Vdata)가 출력되는 하나의 채널(Ch)에 연결되는 3 개의 스위칭 트랜지스터(MT1, MT2, MT3)를 포함한다.
- [0056] 제1 스위칭 트랜지스터(MT1)는, 게이트 전극(11)이 제1 선택신호(S1)가 인가되는 배선(12)과 연결되어 있고, 드레인 및 소스 전극(14,15)이 각각 채널(Ch) 및 R 서브화소(R)와 연결된 데이터배선(DLm-2)과 연결되어 있다.
- [0057] 제2 스위칭 트랜지스터(MT2)는, 게이트 전극(21)이 제2 선택신호(S2)가 인가되는 배선(22)과 연결되어 있고, 드레인 및 소스 전극(24, 25)이 각각 채널(Ch) 및 G 서브화소(G)와 연결된 데이터배선(DLm-1)과 연결되어 있다.
- [0058] 제3 스위칭 트랜지스터(MT3)는, 게이트 전극(31)이 제3 선택신호(S3)가 인가되는 배선(32)과 연결되어 있고, 드레인 및 소스 전극(24, 35)이 각각 채널(Ch) 및 B 서브화소(B)와 연결된 데이터배선(DLm)과 연결되어 있다.
- [0059] 여기서, 제2 스위칭 트랜지스터(MT2)의 드레인 전극(24) 및 제3 스위칭 트랜지스터(MT3)의 드레인 전극(24)은 동일전극이며, 두 박막트랜지스터가 하나의 전극을 공유하여 그 폭을 줄이는 구조이다. 그러나, 하나의 전극을 공유한다 하더라도 스위칭 트랜지스터들(MT1 ~ MT3)의 전체 폭을 줄이는 데는 한계가 있다.
- [0060] 이와 대비하여, 본 발명의 제1 실시예에 따른 다른 액정표시장치(b)에서는 R,G,B 각 서브화소(R,G,B)는 각각 데이터 배선(DLm-2, DLm-1, DLm)과 연결되어 있고, 스위칭 회로부는, 데이터 신호(Vdata)가 출력되는 하나의 채널(Ch)에 연결되는 2 개의 스위칭 트랜지스터(MT1, MT2)를 포함한다.
- [0061] 제1 스위칭 트랜지스터(MT1)는, 게이트 전극(111)이 제1 선택신호(S1)가 인가되는 배선(112)과 연결되어 있고, 소스 및 드레인 전극(114, 115)이 각각 R 서브화소(R)와 연결된 데이터배선(DLm-2) 및 채널(Ch)과 연결되어 있다.
- [0062] 제2 스위칭 트랜지스터(MT2)는, 게이트 전극(121)이 제2 선택신호(S2)가 인가되는 배선(122)과 연결되어 있고, 드레인 및 소스 전극(115, 125)이 각각 채널(Ch) 및 G 서브화소(G)와 연결된 데이터배선(DLm-1)과 연결되어 있다. 여기서, 제1 스위칭 트랜지스터(MT1)의 드레인 전극(115) 및 제2 스위칭 트랜지스터(MT2)의 드레인 전극(115)은 동일전극이며, 두 박막트랜지스터가 하나의 전극을 공유하여 그 폭을 줄이는 구조가 적용된다.
- [0063] 특히, 본 발명의 실시예에서는 B 서브화소(B)와 연결된 데이터배선(DLm)이 채널(Ch)가 직접 연결되며, 종래 대비 하나의 스위칭 트랜지스터(MT3)가 생략됨에 따라 그 만큼의 공간(blank)이 확보된다. 따라서, 전체 스위칭회로부의 폭이 1/3 이상 저감되며, 따라서 빈 공간(blank)만큼 화소(PX)의 폭을 자유롭게 설정할 수 있다. 일 예로서, 스위칭 박막트랜지스터의 특성을 개선하기 위해 반도체층(미도시)의 길이를 줄이고 폭을 더 확보하는 형태로 구성할 수도 있다.
- [0064] 전술한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

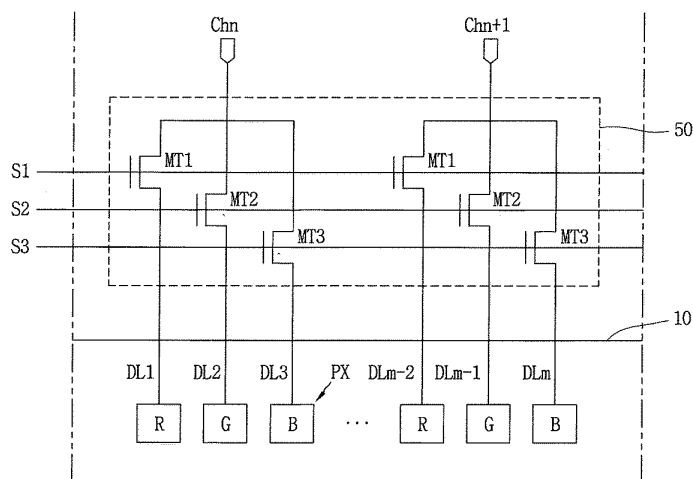
부호의 설명

[0065]

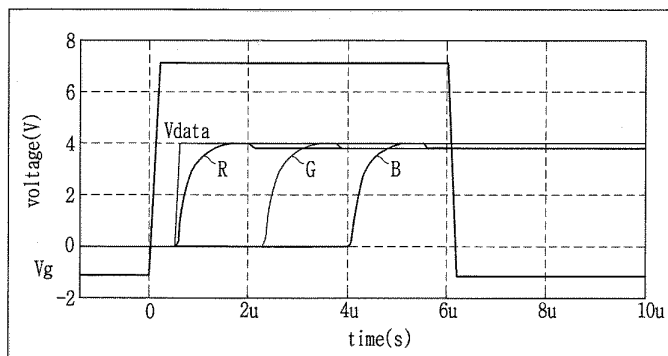
100 : 액정패널 110 : 게이트 구동부
 120 : 데이터 구동부 130 : 타이밍 제어부
 140 : 스위칭 회로부 150 : 픽스 구동부
 PX : 화소 R,G,B : 서브화소
 GL1 ~ GLi : 게이트배선 DL1 ~ DLm : 데이터 배선
 Ch1 ~ Chn : 채널 MT1, MT2 : 스위칭 트랜지스터
 S1, S2 : 선택신호 RGB, aRGB : 영상데이터
 Hsync : 수평동기신호 Vsync : 수직동기신호
 CLK : 클럭신호 Vg : 게이트 구동신호
 Vdata : 데이터 신호 GCS : 게이트 제어신호
 DCS : 데이터제어신호

도면

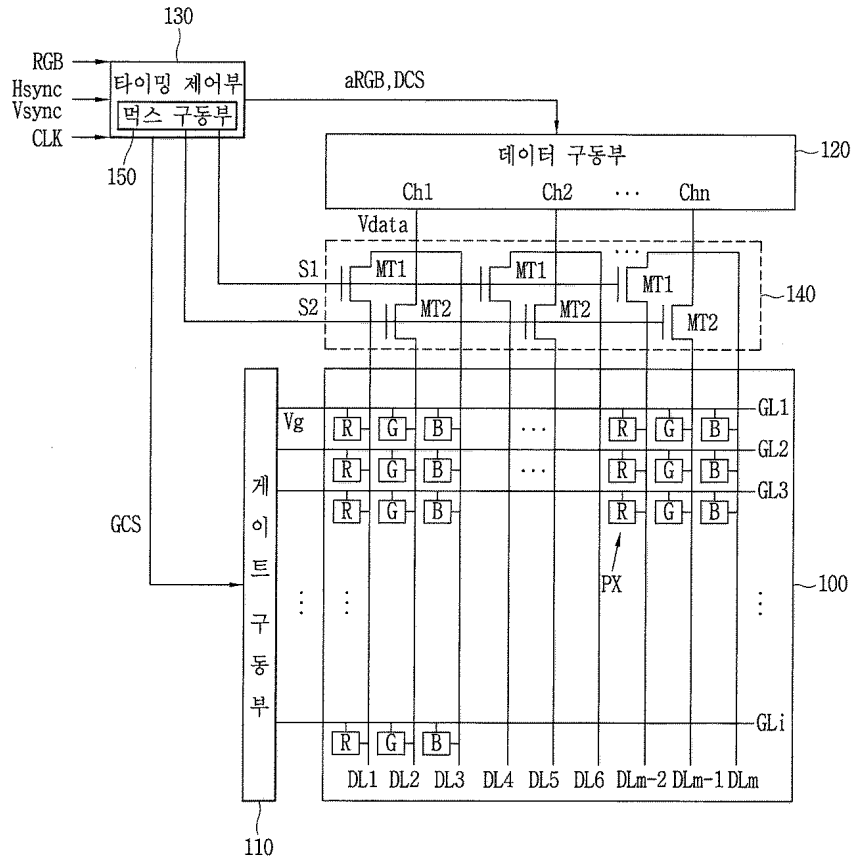
도면1



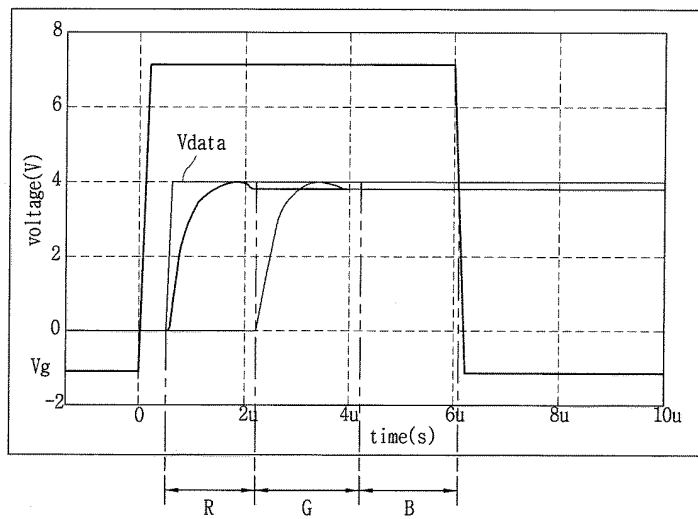
도면2



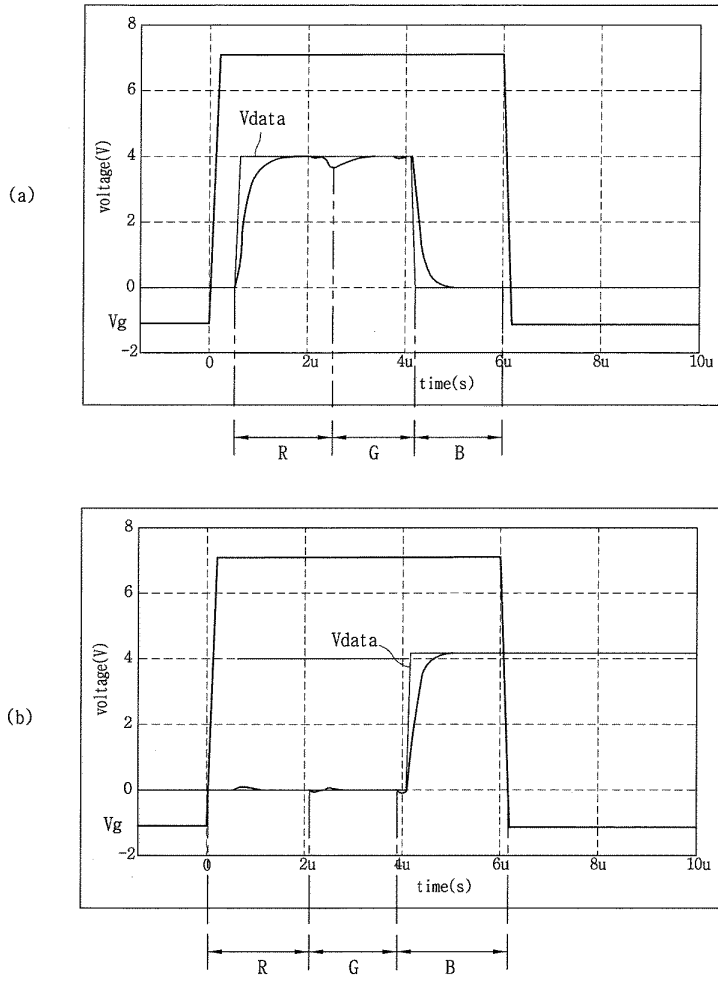
도면3



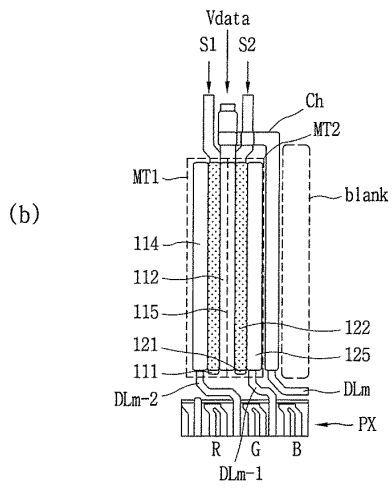
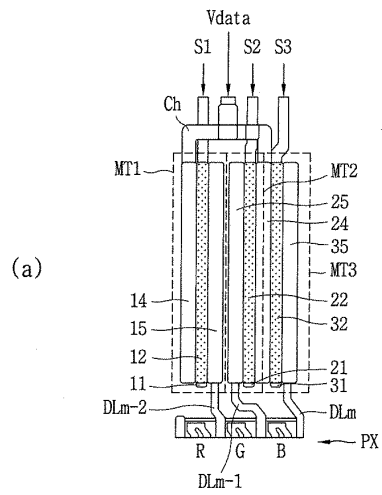
도면4



도면5



도면6



专利名称(译)	液晶显示器		
公开(公告)号	KR1020150066894A	公开(公告)日	2015-06-17
申请号	KR1020130152504	申请日	2013-12-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JI HYE 이지혜 JEONG HO YOUNG 정호영 LEE YOUNG JANG 이영장 LEE BOK YOUNG 이복영		
发明人	이지혜 정호영 이영장 이복영		
IPC分类号	G09G3/36 G02F1/133		
CPC分类号	G09G3/3607 G09G3/3688 G09G2310/0297 G09G2310/06 H01L27/124 H01L27/1259		
代理人(译)	박장원		
其他公开文献	KR102118096B1		
外部链接	Espacenet		

摘要(译)

公开了一种液晶显示装置。更具体地，本发明涉及一种液晶显示装置，其减少多路复用器单元中包括的晶体管的数量，并且通过多路复用单元在相邻像素之间共享数据驱动单元的通道的结构中最大化区域可用性，并且减少数量渠道。根据本发明的实施例，两条或更多条数据布线应用共享一个通道的结构并减少液晶显示装置中的多个开关二极管，从而确保更多的空间，其中开关电路形成为非显示区域，轻松实现窄边框结构。

COPYRIGHT KIPO 2015

