



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0031197
 (43) 공개일자 2012년03월30일

- | | |
|---|---|
| (51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/1343 (2006.01)
(21) 출원번호 10-2012-0016058(분할)
(22) 출원일자 2012년02월16일
심사청구일자 2012년02월16일
(62) 원출원 특허 10-2010-0026697
원출원일자 2010년03월25일
심사청구일자 2010년03월25일
(30) 우선권주장
200910080700.5 2009년03월25일 중국(CN) | (71) 출원인
베이징 비오이 옵토일렉트로닉스 테크놀로지 컴퍼니 리미티드
중국 베이징 100176 비디에이 시환중로 8호
(72) 발명자
지아오 지양춘
중국 베이징 100176 비디에이 지하우안중루 8호
(74) 대리인
리엔목특허법인 |
|---|---|

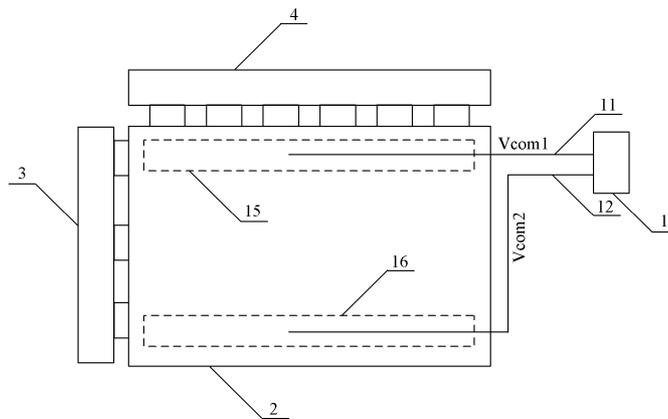
전체 청구항 수 : 총 3 항

(54) 발명의 명칭 **공통 전극 구동 회로와 액정 디스플레이**

(57) 요약

본 발명이 액정 디스플레이의 공통 전극 구동 회로를 제공하였다. 이 액정 디스플레이의 공통 전극 구동 회로는, 액정 디스플레이의 공통 전극층의 복수의 공통 전압 입력단에 접속하여 상기 복수의 공통 전압 입력단에 공통 전압을 입력하는 복수의 출력단을 포함하고, 상기 공통 전극층이 액정 디스플레이의 화소 전극과 함께 액정을 구동하는 것으로서, 입력한 상기 공통 전압이 액정 디스플레이의 데이터 라인 신호 입력 첫단에서 데이터 라인 신호 입력 끝단으로 갈수록 작아진다. 본 발명이 상술한 공통 전극 구동 회로를 포함한 액정 디스플레이를 더 제공하였다.

대표도 - 도4



특허청구의 범위

청구항 1

액정 디스플레이로서,

대향하여 배치된 어레이 기관과 컬러 필름 기관을 구비하고 그 안에 액정층이 충전되는 액정 패널,

게이트 라인에 게이트 전극 개폐 신호를 출력하고, 상기 게이트 라인의 일측에 설치되어 각 게이트 라인에 접속하고, 게이트 전극 개폐 신호를 입력하는 게이트 전극 구동기,

상기 데이터 라인에 데이터 신호를 출력하는 데이터 구동기, 및

공통 전극 구동 회로를 포함하고,

상기 어레이 기관이 제1 기관과, 상기 제1 기관에 가로세로 엇갈려 형성된 복수의 게이트 라인, 데이터 라인과, 복수의 화소 전극을 가지고,

상기 게이트 라인의 다른쪽에 각각 스위치에 의해 각 게이트 라인에 접속하는 게이트 전극 도통 전압 입력선과 게이트 전극 오프 전압 입력선이 더 설치되고, 상기 게이트 전극 구동기가 게이트 라인의 일단에서 게이트 전극 도통 전압을 입력할 때, 상기 게이트 전극 도통 전압 입력선을 온으로 하여 상기 게이트 라인의 타단에서 게이트 전극 도통 전압을 동시에 입력하고, 상기 게이트 전극 구동기가 게이트 라인의 일단에서 게이트 전극 오프 전압을 입력할 때, 상기 게이트 전극 오프 전압 입력선을 온으로 하여 상기 게이트 라인의 타단에서 게이트 전극 오프 전압을 동시에 입력하고, 상기 공통 전극 구동 회로가 상기 액정 디스플레이에서의 공통 전극층에 접속하며,

상기 공통 전극 구동 회로는

상기 액정 디스플레이의 공통 전극층의 복수의 공통 전압 입력단에 접속하여 상기 복수의 공통 전압 입력단에 공통 전압을 입력하는 복수의 출력단을 포함하고,

입력한 상기 공통 전압이 상기 액정 디스플레이의 데이터 라인 신호 입력 첫단에서 데이터 라인 신호 입력 끝단으로 갈수록 감소하고,

상기 공통 전극층이 상기 액정 디스플레이의 화소 전극과 함께 액정을 구동하는, 액정 디스플레이.

청구항 2

제 1항에 있어서, 상기 공통 전극 구동 회로에서,

상기 복수의 출력단은

공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 첫단에 인접한 복수의 제1 공통 전압 입력단에 접속하여 상기 복수의 제1 공통 전극 입력단에 제1 공통 전압을 인가하는 제1 출력단,

공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 끝단에 인접한 제2 공통 전압 입력단에 접속하여 상기 제2 공통 전극 입력단에 제2 공통 전압을 인가하는 제2 출력단을 더 포함하고,

상기 복수의 제1 공통 전압 입력단은 상기 공통 전극층의 데이터 라인 신호 입력 첫단에 인접한 쪽에 분산되어 형성되고,

상기 복수의 제2 공통 전압 입력단은 상기 공통 전극층의 데이터 라인 신호 입력 끝단에 인접한 쪽에 분산되어 형성되고,

상기 제2 공통 전압이 상기 제1 공통 전압보다 작은, 액정 디스플레이.

청구항 3

제 2항에 있어서, 상기 공통 전극 구동 회로에서, 상기 제1 공통 전압 입력단과 제2 공통 전압 입력단 중 어느 하나는 연산 증폭기를 통해 대응하는 출력단에 접속되어 있는, 액정 디스플레이.

명세서

기술분야

[0001] 본 발명은 공통 전극 구동 회로와 액정 디스플레이에 관한 것이다.

배경기술

[0002] 현재 액정 디스플레이, 특히 박막 트랜지스터 액정 디스플레이(Thin Film Transistor-Liquid Display; TFT-LCD)는 박형, 휴대 편리 등의 이점이 있기 때문에 더욱 널리 응용되고 있다. 그러나 종래의 액정 디스플레이가 사용되는 경우에 화상에는 플리커 현상이 자주 발생하여 액정 디스플레이의 표시 품질에 영향을 미친다. 이하, 액정 디스플레이의 플리커 현상의 발생 원리를 간단히 설명하기로 한다.

[0003] 액정 디스플레이는 매트릭스의 형식으로 배열되는 복수의 화소로 구성된다. 도 1은 액정 디스플레이에서의 화소 유닛의 등가 회로의 원리도이다. 도 1에 도시한 것처럼, TFT-LCD가 작동할 때 어레이 기판에서 우선 게이트 라인Gn에 접속하는 게이트 전극g에 게이트 전극 도통 전압을 인가하고, TFT를 온으로 하여 소스 전극s에 의해 데이터 라인Dm에서의 화상 신호를 표시하는 데이터 전압을 드레인 전극d에 인가한다. 드레인 전극d는 화소 전극p에 접속되고 상술한 데이터 전압이 드레인 전극d에 의해 화소 전극p에 인가되어 화소 전극 전압이 형성된다. 컬러 필름 기판에 공통 전극층이 설치되고, 화소 전극p와 상기 공통 전극층(거기에 공통 전압Vcom이 인가되어 있는)과의 사이에 액정 용량C1c이 생긴다. 상기 액정 용량C1c가 전계를 액정 분자에 인가하여 액정 분자를 비튼다. 액정 재료의 열화를 방지하기 위해 화소 전극 전압을 공통 전압에 대해 반전시키고 양의 값과 음의 값을 반복하여 전환하는 반전 구동 방법에 의해 액정 재료의 편향을 구동한다. 그로 인해 광의 투과율이 제어되어 다른 그레이 레벨의 화상이 표시된다. 반전 구동할 경우에 반전되어 있는 화상이 표시하는 그레이 레벨을 일치시키도록 화소 전극의 전압과 공통 전극 전압Vcom간의 전압차의 절대값을 거의 동일하게 할 필요가 있다. 그렇지 않으면 플리커 현상이 생긴다.

[0004] 게이트 전극g와 드레인 전극d 사이에 기생 용량Cgd가 형성되고, 게이트 라인Gn이 온 또는 오프될 때의 전압의 격한 파동은 상기 기생 용량Cgd에 의해 화소 전극p에 인가된다. 그로 인해 화소 전극 전압에 킥백 전압ΔV가 생겨 최종 화소 전극 전압의 정확성에 영향을 미쳤다.

[0005] 도 2는 화소 전극 전압 변화 파형 모식도이다. 도 2에 도시한 것처럼, 게이트 라인이 오프될 때 게이트 전극 전압Vg에 10~40V의 큰 전압 하강이 발생하여 게이트 라인이 다음 번에 온될 때까지 기생 용량에 의해 화소 전극 전압Vp에 킥백 전압ΔV를 일으킨다. 따라서 이 킥백 전압ΔV가 표시 그레이 레벨에 주는 영향은 육안으로 느껴진다. 다음 번에 온될 때, 데이터 전압Vd의 극성이 반전되어 게이트 라인이 또 오프되고, 킥백 전압ΔV가 또 새로운 화소 전극 전압Vp를 낮추기 때문에 화소 전극 전압Vp가 데이터 전압Vd보다 낮고, 감소된 전압의 크기는 게이트 전극 전압Vg의 변화에 의해 기생 용량을 사이에 두고 일으킨 전압ΔV의 크기와 동일하여 플리커 현상의 발생이 초래된다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 액정 디스플레이에 사용하는 공통 전극 구동 회로를 제공하였다. 이 액정 디스플레이에 사용하는 공통 전극 구동 회로는, 상기 액정 디스플레이의 공통 전극층의 복수의 공통 전압 입력단에 접속되어 상기 복수의 공통 전압 입력단에 공통 전압을 입력하는 복수의 출력단을 포함하고, 상기 공통 전극층은 상기 액정 디스플레이의 화소 전극과 함께 액정을 구동하는 것으로서, 입력한 상기 공통 전압은 상기 액정 디스플레이의 데이터 라인 신호 입력 첫단에서 데이터 라인 신호 입력 끝단으로 갈수록 작아진다.

[0007] 본 발명은 본 발명의 공통 전극 구동 회로를 채용하는 액정 디스플레이를 제공하였다. 상기 액정 디스플레이는 어레이 기판과 컬러 필름 기판에 셀화되고, 그 안에 액정층이 충전되어 생긴 액정 패널과, 상기 게이트 라인에 게이트 전극 개폐 신호를 출력하고 상기 게이트 라인의 일측에 설치되어 각 게이트 라인에 접속하고 게이트 전극 개폐 신호를 입력하는 게이트 전극 구동기와, 상기 데이터 라인에 데이터 신호를 출력하는 데이터 구동기와, 액정 디스플레이에서의 공통 전극층에 접속하는 공통 전극 구동 회로를 포함하고, 상기 어레이 기판은 제1 기판과, 상기 제1 기판에 가로세로 엇갈려 형성된 복수의 게이트 라인, 데이터 라인과 복수의 화소 전극을 가진다.

과제의 해결 수단

- [0008] 플리커 현상을 해결하기 위해서는 멀티 레벨 게이트 전극 구동(Multi-Level Gate; 이하, MLG로 약칭한다)의 기술 방법을 사용할 수 있다. 도 3은 MLG방법의 모식도이다. 도 3에 도시한 것처럼, 상기 방법은 킥백 전압 ΔV 를 가능한 한 작게 하는 것이다. 게이트 전극 도통 전압을 게이트 전극이 오프될 때 Von에서 Voff로 계단식으로 낮춰 마지막으로 오프될 때의 전압차를 줄임으로써 킥백 전압 ΔV 를 비교적 작게 하여 그것이 표시에 미치는 영향을 줄인다. 구체적인 실시 방법은, 게이트 전극 전압이 우선 최고점인 Von에서 중간점인 Von1로 내려가 소정 기간t로 유지되고, 이 기간t 내에 데이터 라인을 변함없이 화소 전극에 충전할 수 있기 때문에 화소 전극 전압Vp가 우선 $\Delta V1$ 을 낮춘 후 $\Delta V2$ 를 높이고 마지막으로 게이트 전극 전압이 중간점에서 오프점Voff로 내려가고, 그에 따라 화소 전극 전압Vp가 마지막에 $\Delta V3$ 을 낮춰 전과정이 종료되는 것이다. 상기 MLG방법에 의해 킥백 전압 ΔV 가 어느 정도 낮아져 화면의 플리커 현상이 약간 개선되었으나, 여전히 전화면을 동시에 개선할 수는 없었다.
- [0009] MLG방법이 여전히 전화면을 동시에 개선할 수 없다는 문제를 감안하여 발명자가 연구를 더함으로써 하기의 소견에 도달했다. 즉, 액정 디스플레이의 전표시 화면에서 각 부분의 킥백 전압 ΔV 가 달라 상술한 MLG방법이 여전히 모든 공통 전극에 동일한 공통 전압을 인가하고, 상기 공통 전압에 의해 모든 화소의 화소 전극 전압의 절대값을 거의 동일하게 할 수 없어 모든 화소의 정반전 표시 그레이 레벨 (grey level)을 일치시킬 수 없다. 따라서 액정 디스플레이는 여전히 플리커링된다. 이하는 상세한 분석이다.
- [0010] 액정 디스플레이의 표시 화면에서, 각 화소에 생긴 킥백 전압 ΔV 는 다르다. 그것은 주로 2가지 요소에 영향을 받는다. 즉, 게이트 라인의 저항 용량(R?C) 특성과 데이터 라인의 저항 용량(R?C) 특성이다. 우선, 게이트 라인의 저항 용량(R?C) 특성의 영향을 설명하기로 한다. 게이트 라인의 전기 특성이 저항 성분R과 기생 용량 성분C를 갖기 때문에 게이트 전극 구동기가 게이트 라인을 사이에 두고 TFT에 게이트 전극 도통과 차단 스위치 전압 신호를 인가할 때, 상기 전압 신호가 게이트 라인에 전송될 때 게이트 라인의 저항 용량 특성RC에 의한 게이트 전극 도통 전압 지연이 발생한다. 그로 인해 게이트 라인에서의 스위치 전압이 게이트 라인 첫단에서 게이트 라인 끝단으로 전송될 때 그 실제 전압값이 어느 정도 낮아진다. MLG기술에 결합되어 킥백 전압 ΔV 가 이하의 식으로 산출된다. 즉,
- [0011]
$$\Delta V = \Delta V1 - \Delta V2 + \Delta V3$$
- [0012] 단,
$$\Delta V1 = Cgd * (Von - Von1) / (Cgd + Cst + Clc)$$
- [0013]
$$\Delta V2 = \Delta V1 * (1 - \exp(-t / (R * (Cst + Clc + Cgd))))$$
- [0014]
$$\Delta V3 = Cgd * (Von1 - Voff) / (Cgd + Cst + Clc)$$
- [0015] 상술한 식으로부터 알 수 있듯이 게이트 라인의 저항 용량(R?C) 특성은 게이트 첫단의 $\Delta V1$ 과 $\Delta V3$ 을 끝단의 $\Delta V1$ 과 $\Delta V3$ 보다 크게 한다. 그로 인해 게이트 라인의 첫단에서 끝단으로의 킥백 전압 ΔV 가 변화되었다.
- [0016] 다음으로, 데이터 라인의 저항 용량(R?C) 특성도 킥백 전압 ΔV 에 영향을 준다. MLG기술을 채용한 후, 게이트 전극 전압을 최고점에서 중간점으로 낮춰 소정 시간 유지한 후, 데이터 라인을 여전히 화소 전극에 대해 충전할 수 있기 때문에 화소 전극 전압을 $\Delta V2$ 높이고, 데이터 라인의 저항 용량(R?C) 특성에 의해 데이터 라인의 첫단의 저항 용량RC가 끝단의 저항 용량RC보다 작다. 따라서 데이터 라인 첫단의 $\Delta V2$ 가 끝단의 $\Delta V2$ 보다 크다.
- [0017] 이 2가지 요소로부터 알 수 있듯이, 액정 디스플레이의 각 화소의 킥백 전압 ΔV 가 서로 다르다. 구체적으로는, 게이트 전극 일측 구동의 액정 디스플레이에 대해서, 액정 디스플레이의 왼쪽 하부에 킥백 전압 ΔV 가 가장 크고, 오른쪽 상부에 킥백 전압 ΔV 가 가장 작다. 즉, 킥백 전압 ΔV 가 액정 디스플레이의 표시 영역에서는 점차 변화된다. 게이트 전극 양측 구동 액정 디스플레이에 대해서 게이트 라인 도통과 차단 전압의 변화가 킥백 전압 ΔV 에 미치는 영향은 게이트 라인의 각 부분에서 그 차이를 무시할 수 있다. 이 때, 데이터 라인이 킥백 전압 ΔV 에 주는 영향만을 고려하면 된다.
- [0018] 상술한 분석으로부터 알 수 있듯이, 액정 디스플레이 패널의 각 화소의 킥백 전압 ΔV 의 차이에 대응하여 액정 디스플레이의 공통 전극층에 다른 공통 전압을 인가하면 좋다. 이로 인해 각 화소에서의 공통 전압차를 각 점의 킥백 전압 ΔV 의 차와 일치시킴으로써 전 액정 디스플레이의 표시 효과를 동시에 개선할 수 있다. 구체적인 실시 방법으로서, 공통 전극 구동 회로에서 복수의 출력단을 인출하고 이 복수의 출력단이 공통 전극층의 복수의 공통 전압 입력단에 접속되어 이 복수의 공통 전압 입력단에 공통 전압을 입력하는 것을 들 수 있다. 이 입력한 공통 전압이 데이터 라인 신호 입력 첫단에서 데이터 라인 신호 입력 끝단으로 갈수록 점차 작아지면 된다. 또

한 게이트 라인의 영향도 고려하여 입력한 공통 전압이 게이트 라인 개폐 신호 입력 첫단에서 게이트 라인 개폐 신호 입력 끝단으로 갈수록 점차 증대되는 것도 가능하다.

도면의 간단한 설명

- [0019] 도 1은, 액정 디스플레이에서의 유닛 화소의 등가 회로의 원리도이다.
- 도 2는, 화소 전극의 전압 변화 파형 모식도이다.
- 도 3은, MIG방법의 모식도이다.
- 도 4는, 본 발명의 공통 전극 구동 회로의 제1 실시예의 구성을 도시한 모식도이다.
- 도 5는, 본 발명의 공통 전극 구동 회로의 제2 실시예의 구성을 도시한 모식도이다.
- 도 6은, 본 발명의 공통 전극 구동 회로의 제3 실시예의 구성을 도시한 모식도이다.
- 도 7은, 본 발명의 공통 전극 구동 회로의 제4 실시예의 구성을 도시한 모식도이다.
- 도 8은, 본 발명의 공통 전극 구동 회로의 제5 실시예의 구성을 도시한 모식도이다.
- 도 9는, 본 발명의 공통 전극 구동 회로의 제6 실시예의 구성을 도시한 모식도이다.
- 도 10은, 본 발명의 공통 전극 구동 회로의 제7 실시예의 구성을 도시한 모식도이다.
- 도 11은, 본 발명의 액정 디스플레이의 제1 실시예의 구성을 도시한 모식도이다.
- 도 12는, 본 발명의 액정 디스플레이의 제2 실시예의 구성을 도시한 모식도이다.
- 도 13은, 본 발명의 액정 디스플레이의 제3 실시예의 구성을 도시한 모식도이다.

발명을 실시하기 위한 구체적인 내용

- [0020] 이하, 구체적인 실시예를 참조하여 본 발명의 기술안을 상세히 설명하기로 한다. 본 발명의 이하의 실시예에서, 공통 전극층의 데이터 라인 신호 입력 첫단과 끝단 및 게이트 라인 개폐 신호의 입력 첫단과 끝단에 다른 공통 전압을 입력하는 것을 예로 든다. 구체적으로 실시할 때, 공통 전극층의 다른 공통 전압 입력단에 입력한 공통 전압의 차와 상기 공통 전압 입력단이 위치한 화소 전극의 전압차의 절대값이 거의 같다면, 공통 전극층의 중간 위치 또는 상기 공통 전극층의 다른 어떠한 위치에 다른 공통 전압을 입력해도 좋다.
- [0021] 도 4는 본 발명의 공통 전극 구동 회로의 제1 실시예의 구성을 도시한 모식도이다. 본 실시예의 공통 전극 구동 회로(1)는 액정 패널(2)에 접속한 것으로서, 구체적으로는 액정 패널(2)의 컬러 필름 기판의 공통 전극층에 접속한다. 상기 액정 패널(2)의 어레이 기판에 가로세로 엇갈려 데이터 라인과 게이트 라인이 설치되고, 데이터 구동기(4)가 출력한 데이터 화상 신호가 데이터 라인 쪽에서 입력되고, 즉, 데이터 라인의 데이터 신호를 입력하는 단을 데이터 라인 신호 입력 첫단으로 하고, 데이터 라인의 타단을 데이터 라인 신호 입력 끝단으로 한다. 게이트 전극 구동기(3)가 출력한 게이트 라인 개폐 신호가 게이트 라인의 일측에서 입력되고, 즉, 게이트 라인 입력 게이트 전극 개폐 신호의 일단을 게이트 라인 개폐 신호 입력 첫단으로 하고, 타단을 게이트 라인 개폐 신호 입력 끝단으로 한다. 액정 패널(2)에서, 컬러 필름 기판과 어레이 기판이 셀화되어 공통 전극층과 어레이 기판의 표면은 거의 평행해진다.
- [0022] 도 4에 도시한 것처럼, 상기 공통 전극 구동 회로(1)는 제1 출력단(11)과 제2 출력단(12)을 포함한다. 상기 제1 출력단(11)과 제2 출력단(12)은 각각 제1 공통 전압Vcom1과 제2 공통 전압Vcom2를 출력하는 것으로서, Vcom2가 Vcom1보다 작다. 여기에서 제1 출력단(11)이 공통 전극층에서의 데이터 라인 신호 입력 첫단에 인접한 제1단(15)에 접속하고, 또한 제1단(15)에 제1 공통 전압Vcom1을 인가한다. 상기 제1단(15)은 공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 첫단에 인접한 하나의 점, 혹은 복수의 점 또는 영역이다. 제1 공통 전압Vcom1이 리드 또는 다른 방식에 의해 이들 점 또는 영역에 인가된다. 제2 출력단(12)이 공통 전극층에서의 데이터 라인 신호 입력 끝단에 가까운 제2단에 접속하고, 제2단(16)에 제2 공통 전압Vcom2를 인가한다. 제1단(15)과 유사하게 상기 제2단(16)은 공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 끝단에 인접한 하나의 점, 혹은 복수의 점 또는 영역이다. 제2 공통 전압Vcom2가 리드 또는 다른 방식에 의해 이들 점 또는 영역에 인가된다.
- [0023] 액정 패널(2)의 어레이 기판에서, 데이터 라인을 따라 데이터 라인 신호 입력 첫단에서 데이터 라인 신호 입력 끝단으로 화소 전극이 받는 킥백 전압 ΔV 는 점차 증대되기 때문에 화소 전극 전압이 점차 낮아진다. 반면,

Vcom2가 Vcom1보다 작기 때문에, 즉 동일하게 데이터 라인을 따라서 데이터 라인 신호 입력 첫단에서 데이터 라인 신호 입력 끝단으로 공통 전극층에 인가되는 공통 전압이 점차 작아진다. 화소 전극 전압과 공통 전압의 변화 경향이 일치한다. Vcom1과 Vcom2간의 차를 조절함으로써 화소 전극 전압과 공통 전압간의 차를 가능한 한 일치시켜 액정 디스플레이 화면의 플리커 현상을 개선한다.

[0024] 본 실시예의 공통 전극 구동 회로는 킥백 전압 ΔV 가 액정 패널의 각 점에서 차이가 있기 때문에 다른 공통 전압을 발생시켜 액정 패널에서의 다른 위치에 인가한다. 그로 인해 공통 전압의 조절량을 액정 패널에서의 각 점의 킥백 전압 ΔV 의 변화량과 가능한 한 일치시켜 전화면의 전체 표시 효과를 더욱 양호하게 개선한다.

[0025] 도 5는 본 발명의 공통 전극 구동 회로의 제2 실시예의 구성을 도시한 모식도이다. 도 5에 도시한 것처럼, 본 실시예의 공통 전극 구동 회로(1)에서, 제1 저항R1이 제1 전위 출력단, 즉, 전원 전압Avdd와 제2 전위 출력단, 즉, 접지점 사이에 접속된다. 실제로 실시할 때, 제1 전위 출력단의 전위가 제2 전위 출력단의 전위보다 크면, 제1 전위 출력단과 제2전위 출력단은 다른 설정 전위값을 가진 전압 출력단으로 해도 좋다. 제1 출력단(11)은 제1 저항R1과 전원 전압Avdd 사이에서 인출하여 제1 공통 전압Vcom1을 출력한다. 제2 출력단(12)은 제1 저항R1과 접지점 사이에서 인출하여 제2 공통 전압Vcom2를 출력한다.

[0026] 여기에 기초하여 제1 출력단(11)과 전원 전압Avdd 사이에 제2 저항R2를 추가할 수 있다. 제1 저항R1은 조절 가능한 저항으로서, 제1 저항R1의 크기를 조절함으로써 제1 출력단(11)이 출력하는 제1 공통 전압Vcom1의 크기를 조절할 수 있다. 제2 출력단(12)과 접지점 사이에 제3 저항R3을 추가할 수 있다. 제3 저항R3은 조절 가능한 저항이어도 좋다. 제1 저항R1과/또는 제3 저항R3의 크기를 조절함으로써 제2 출력단(12)이 출력하는 제2 공통 전압Vcom2의 크기를 조절할 수 있다. 여기에서 제1 저항R1, 제2 저항R2, 제3 저항R3 중 적어도 하나가 조절 가능한 저항이면, 제1 공통 전압Vcom1과 제2 공통 전압Vcom2를 조절할 수 있다. 출력하는 전압을 보다 안정적으로 하기 위해 제1 공통 전압Vcom1과 제2 공통 전압Vcom2는 각각 연산 증폭기를 거쳐 제1 출력단(11)과 제2 출력단(12)에서 출력할 수 있다. 이 때, 연산 증폭기에서 연산 증폭하여 출력된 제1 공통 전압Vcom1과 제2 공통 전압Vcom2의 전압값이 안정된다. 공통 전극층의 내저항이 제1 공통 전압Vcom1과 제2 공통 전압Vcom2에 주는 영향은 무시할 수 있다.

[0027] 본 실시예에서의 공통 전극 구동 회로는 액정 디스플레이에 응용할 수 있으며, 게이트 전극 양측 구동식의 액정 디스플레이에 응용하는 것이 바람직하다. 도 5에 도시한 것처럼, 본 실시예에서의 제1단은 공통 전극층에 분산됨과 동시에 데이터 라인 신호 입력 첫단에 인접한 복수의 점이 된다. 여기에서는 제1 공통 전압 입력단이라고 칭한다. 제2단은 공통 전극층에 분산됨과 동시에 데이터 라인 신호 입력 끝단에 인접한 복수의 점이 된다. 여기에서는 제2 공통 전압 입력단이라고 칭한다. 제1 출력단(11)은 공통 전극층에서의 데이터 라인 신호 입력 첫단에 인접한 제1 공통 전압 입력단에 접속하고, 제1 공통 전압 입력단에 제1 공통 전압Vcom1을 인가한다. 제1 공통 전압 입력단은 복수이며, 공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 첫단에 인접한 쪽에 분포된다. 구체적으로 실시할 때, 복수의 리드 라인에 의해 제1 출력단(11)을 이들 제1 공통 전압 입력단에 접속하고, 이 제1 공통 전압 입력단에 제1 공통 전압Vcom1을 인가할 수 있다. 공통 전극층의 데이터 라인 신호 입력 첫단에 인접한 위치에 저항율이 공유 전극층보다 낮은 도전대를 매설하여 제1 출력단(11)을 상기 도전대에 접속하고, 또한 거기에 제1 공통 전압Vcom1을 인가할 수도 있다. 제2 출력단(12)은 공통 전극층에서의 데이터 라인 신호 입력 끝단에 인접한 제2 공통 전압 입력단에 접속하고, 이 제2 공통 전압 입력단에 제2 공통 전압Vcom2를 인가한다. 이 제2 공통 전압 입력단도 복수이며 공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 끝단에 인접한 쪽에 분포된다. 상기 제2 공통 전압 입력단에 제2 공통 전압Vcom2를 인가하는 구체적인 실시 방식은 상술한 제1 공통 전압Vcom1을 인가하는 방식과 동일하다.

[0028] 게이트 전극 양측 구동식의 액정 디스플레이에 대해 상기 액정 디스플레이에 2개의 게이트 전극 구동기가 설치되고, 각각 게이트 라인의 양측에 설치된다. 각 게이트 라인은 2개의 게이트 전극 구동기에 동시에 접속하고, 동시에 양측의 게이트 전극 구동기에 의해 구동된다. 이 때, 게이트 라인의 저항 용량(R₂C) 특성에 의한 액정 패널에서의 화소 전극 전압이 받는 킥백 전압 ΔV 의 차는 무시할 수 있으며, 데이터 라인의 저항 용량(R₂C) 특성이 킥백 전압 ΔV 에 주는 영향만 고려하면 된다. 따라서 2급의 전압 입력 방식을 채용할 수 있어 공통 전극층의 데이터 라인 신호 입력 첫단에 인접한 제1 공통 전압 입력단과 공통 전극층의 데이터 라인 신호 입력 끝단에 인접한 제2 공통 전압 입력단으로부터 제1 공통 전압Vcom1과 제2 공통 전압Vcom2를 입력하면 된다. 상술한 것처럼, 제1 공통 전압 입력단은 복수이며 공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 첫단에 인접한 쪽에 분포되고, 제2 공통 전압 입력단은 복수이며 공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 끝단에 인접한 쪽에 분포된다. 그리고 제2 공통 전압Vcom2가 제1 공통 전압Vcom1보다 작다. 액정 패널의 공통 전극층의 상부와 하부에 다른 공통 전압을 입력하고, 또한 공통 전압과 화소 전극 전압의 변화 경향이 일치함으로써 액정 디스플레이

레이의 화면이 플리커링되는 현상을 더욱 양호하게 개선할 수 있다.

- [0029] 본 실시예의 공통 전극 구동 회로는 킥백 전압 ΔV 가 액정 패널의 각 점에서 차이가 있기 때문에 액정 패널의 상단과 하단에 다른 공통 전압을 인가한다. 그로 인해 공통 전압의 조절량을 액정 패널에서의 각 점의 킥백 전압 ΔV 의 변화량과 가능한 한 일치시켜 전 화면 전체의 표시 효과를 더욱 양호하게 개선한다.
- [0030] 도 6은 본 발명의 공통 전극 구동 회로의 제3 실시예의 구성을 도시한 모식도이다. 본 실시예의 공통 전극 구동 회로가 상술한 제2 실시예에 대해 주요하게 구별되는 점은, 제2 실시예에서는 제1 공통 전압 V_{com1} 과 제2 공통 전압 V_{com2} 을 함께 조절할 수 있을 때 양자 중 어떤 것을 조절하더라도 다른 하나의 크기에 영향을 주지만, 본 실시예의 제1 공통 전압 V_{com1} 과 제2 공통 전압 V_{com2} 는 V_{com2} 를 조절할 때 V_{com1} 의 크기에 영향을 주지 않는다는 것이다.
- [0031] 도 6에 도시한 것처럼, 본 실시예의 공통 전극 구동 회로(1)에서, 제1 저항 $R1$ 과 제2 저항 $R2$ 가 제1 전위 출력단, 즉, 전원 전압 AV_{dd} 와 제2 전위 출력단, 즉, 접지점과의 사이에 직렬 연결되어 제1 저항 $R1$ 은 조절 가능한 저항이다. 제1 출력단(11)은 제1 저항 $R1$ 과 제2 저항 사이에서 인출하여 제1 저항 $R1$ 을 조절함으로써 제1 출력단(11)에서 출력하는 제1 공통 전압 V_{com1} 의 크기를 조절할 수 있다. 구체적으로 실시할 때, 제2 저항 $R2$ 를 조절 가능한 저항으로 설치할 수 있다. 제1 저항 $R1$ 과 제2 저항 $R2$ 중 어느 하나를 조절할 수 있다면 제1 공통 전압 V_{com1} 의 크기를 조절할 수 있다. 제품의 일치성이 더욱 양호하면, 제1 저항 $R1$ 과 제2 저항을 함께 고정 저항으로 설치할 수 있다. 또 상기 공통 전극 구동 회로(1)는 제4 저항 $R4$ 를 포함한다. 상기 제4 저항 일단이 공유 전극층상의 제2 공통 전압 입력단에 접속하고, 타단이 제2 전위 출력단, 즉, 접지점에 접속한다. 제2 출력단(12)이 출력한 제2 공통 전압 V_{com2} 가 연산 증폭기에 연산되지 않는다. 공통 전극층이 소정의 내저항을 갖기 때문에 이 때에 상기 공통 전극층의 내저항과 제4 저항 $R4$ 이 제1 출력단(11)과 제2 전위 출력단, 즉, 접지점과의 사이에 직렬로 분압되는 것에 상당한다. 제1 출력단(11)이 출력한 제1 공통 전압 V_{com1} 이 제2 출력단(12)이 출력한 제2 공통 전압 V_{com2} 보다 높다. 제4 저항 $R4$ 는 조절 가능한 저항이다. 제4 저항 $R4$ 를 조절함으로써 제2 공통 전압 V_{com2} 의 크기를 조절한다. 또 제2 공통 전압 V_{com2} 를 조절하는 것은 제1 공통 전압 V_{com1} 의 출력 값에 영향을 주지 않는다. 제2 공통 전압 V_{com2} 를 조절할 필요가 없다면 제4 저항 $R4$ 를 고정 저항으로 설치할 수도 있어 비용을 줄일 수 있다. 보다 안정된 구동 전압을 얻기 위해 제1 공통 전압 V_{com1} 은 연산 증폭기를 사이에 두고 제1 출력단(11)에서 출력하는 것이어도 좋다.
- [0032] 제2 실시예에 기재된 것처럼, 본 실시예의 공통 전극 구동 회로를 액정 디스플레이에 응용할 수 있으며, 바람직하게는 게이트 전극 양측 구동식의 액정 디스플레이에 응용한다. 구체적인 응용 방식 및 원리는 제2 실시예의 기재를 참조하고 여기에서는 생략한다.
- [0033] 본 실시예의 공통 전극 구동 회로는 킥백 전압 ΔV 는 액정 패널의 각 점에서 차이가 있기 때문에 액정 패널의 상단과 하단에 다른 공통 전압을 인가한다. 그로 인해 공통 전압의 조절량을 액정 패널에서의 각 점의 킥백 전압 ΔV 의 변화량과 가능한 한 일치시키고, 또한 다른 공통 전압의 조절이 더욱 편리하여 전 화면 전체의 표시 효과를 양호하게 개선한다.
- [0034] 도 7은 본 발명의 공통 전극 구동 회로의 제4 실시예의 구성을 도시한 모식도이다. 본 실시예의 공통 전극 구동 회로가 상술한 실시예에 대해 주요하게 구별되는 점은, 상술한 제2 실시예와 제3 실시예에서의 공통 전극 구동 회로는 게이트 전극 양측 구동 액정 디스플레이에 응용하는 것이 바람직하고, 본 실시예에서의 공통 전극 구동 회로를 게이트 전극 일측 구동의 액정 디스플레이에 응용하는 것이 바람직하다는 것이다. 그러나 이 게이트 전극 일측 구동의 액정 디스플레이의 내부 구성이 설계되어 게이트 전극 양측 구동 효과를 피할 수 있다. 따라서 상술한 실시예와 같은 공통 전극 구동 회로의 구성을 채용할 수 있다. 당연히 보통의 게이트 전극 일측 구동식 액정 디스플레이도 상술한 실시예의 공통 전극 구동 회로를 채용할 수 있다.
- [0035] 도 7에 도시한 것처럼, 본 실시예에서의 공통 전극 구동 회로는 제3 실시예에 기재된 공통 전극 구동 회로의 구성을 채용하였으나, 상술한 실시예에 기재된 다른 구성을 채용할 수도 있다. 구체적인 공통 전극 구동 회로의 구성에 대해서, 제3 실시예의 기재를 참조하고 여기에서는 생략한다. 이하, 상기 게이트 전극 일측 구동의 액정 디스플레이는 어떻게 게이트 전극 양측 구동 효과를 얻는지를 설명하기로 한다.
- [0036] 상기 액정 디스플레이에 하나의 게이트 전극 구동기가 설치되고, 상기 게이트 전극 구동기가 게이트 라인쪽에 설치되고 또한 각 게이트 라인에 접속한다. 게이트 라인의 다른쪽에 게이트 전극 도통 전압 입력선(17)과 게이트 전극 오프 전압 입력선(18)이 설치되고, 각각 스위치에 의해 각 게이트 라인에 접속한다. 본 실시예에서, 스위치가 박막 트랜지스터 스위치여도 좋다. 게이트 전극 도통 전압 입력선(17)은 게이트 전극 도통 전압 발생기

(20)에 접속하여 전극 도통 전압 발생기(20)에서 게이트 전극 도통 전압 입력선(17)에 게이트 전극 도통 전압을 입력한다. 게이트 전극 오프 전압 입력선(18)은 게이트 전극 오프 전압 발생기(21)에 접속되고, 게이트 전극 오프 전압 발생기(21)에서 게이트 전극 오프 전압 입력선(18)에 게이트 전극 오프 전압을 입력한다. 여기에서 게이트 전극 도통 전압 입력선(17)과 게이트 전극 오프 전압 입력선(18)이 어레이 기판에 설치될 수 있고, 게이트 전극 도통 전압 발생기(20)와 전극 오프 전압 발생기(21)를 데이터 구동기(4)에 설치할 수 있고, 그것이 출력한 게이트 전극 도통 전압과 게이트 전극 개폐 전압이 데이터 구동기(4)를 구성하는 인쇄 회로 기판(PCB)의 회로에 발생되어 구동IC 플렉서블 회로 기판(COF)상의 리드에 의해 어레이 기판에 접속한다. 어레이 기판의 오른쪽단에 제1 박막 트랜지스터(5)와 제2 박막 트랜지스터(6)가 설치된다. 여기에서 제1 박막 트랜지스터(5)의 게이트 전극과 드레인 전극이 제N개의 게이트 라인에 접속하고, 소스 전극이 게이트 전극 도통 전압 입력선(17)에 접속하고, 제2 박막 트랜지스터(6)의 게이트 전극이 제N+1개의 게이트 라인에 접속하고, 드레인 전극이 제N개의 게이트 라인에 접속하고, 소스 전극이 게이트 전극 오프 전압 입력선(18)에 접속한다.

[0037] 이와 같은 설계에 의해 일측 구동이 양측 구동의 효과를 꾀할 수 있다. 구체적인 원리는 이하와 같다. 즉, 제N개의 게이트 라인이 도통하여 게이트 전극 구동기(3)가 제N개의 게이트 라인의 일단에서 게이트 전극 도통 전압을 입력할 때, 제1 박막 트랜지스터(5)의 게이트 전극이 도통하여 게이트 전극 도통 전압 입력선(17)을 온하고, 상기 제N개의 게이트 라인의 타단에서 동시에 게이트 전극 도통 전압을 입력한다. 그것은 제N개의 게이트 라인의 양단에 동시에 같은 게이트 전극 도통 전압을 인가하는 것에 상당한다. 마찬가지로 제N개의 게이트 라인이 오프되어 제N+1개의 게이트 라인이 도통하여 게이트 전극 구동기(3)가 제N개의 게이트 라인의 일단에서 게이트 전극 오프 전압을 입력할 때, 제2 박막 트랜지스터(6)의 게이트 전극이 도통하여 게이트 전극 오프 전압 입력선(18)을 온하고, 상기 제N개의 게이트 라인의 타단에서 게이트 전극 개폐 전압을 동시에 입력한다. 그것은 제N개의 게이트 라인의 양단에 같은 게이트 전극 개폐 전압을 동시에 인가하는 것에 상당한다. 이로 인해 제N개의 게이트 라인의 저항 용량(R?C) 특성이 상기 게이트 라인의 다른 위치의 킥백 전압 ΔV 에 주는 영향은 무시할 수 있고, 데이터 라인의 저항 용량(R?C) 특성이 킥백 전압 ΔV 에 주는 영향만을 고려하면 된다. 이 때, 제2 실시예와 제3 실시예에 기재된 공통 전압 인가 방식을 채용할 수 있다. 액정 패널의 공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 첫단에 인접한 제1 공통 전압 입력단, 즉 상단의 복수의 점과 데이터 라인 신호 입력 끝단에 인접한 제2 공통 전압 입력단, 즉 하단의 복수의 점에 다른 공통 전압을 각각 입력한다. 구체적인 실시 방식은 제2 실시예와 제3 실시예의 기재를 참조하고 여기에서는 생략한다.

[0038] 본 실시예의 공통 전극 구동 회로는 킥백 전압 ΔV 가 액정 디스플레이 패널의 각 점에서 차이가 있기 때문에 다른 공통 전압을 각각 발생하여 액정 디스플레이 패널의 다른 위치에 인가한다. 그로 인해 공통 전압의 조절량을 패널에서의 각 점의 킥백 전압 ΔV 의 변화량과 가능한 한 일치시켜 화면 전체의 표시 효과를 양호하게 개선하여 전화면의 플리커 문제를 해결하였다.

[0039] 도 8은 본 발명의 공통 전극 구동 회로의 제5 실시예의 구성을 도시한 모식도이다. 도 8에 도시한 것처럼, 본 실시예의 공통 전극 구동 회로는 제4 실시예의 공통 전극 구동 회로의 구성을 채용하였다. 여기에서는 생략한다. 상술한 실시예의 기재와 마찬가지로 다른 구성 형식을 채용할 수 있다.

[0040] 본 실시예의 공통 전극 구동 회로는 상술한 실시예에서의 공통 전극 구동 회로에 대해 주요하게 구별되는 점은, 상술한 실시예에서 제1단과 제2단이 복수이지만, 본 실시예에서 제1단과 제2단의 수는 하나라는 것이다. 또한 제1단은 공통 전극층에와 마찬가지로 데이터 라인 신호 입력 첫단과 게이트 라인 개폐 신호 입력 끝단에 인접한 교차점에 설치되고, 여기에서는 제3 공통 전압 입력단이라고 칭한다. 제2단은 공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 끝단과 게이트 라인 개폐 신호 입력 첫단에 인접한 교차점에 설치되고, 여기에서는 제4 공통 전압 입력단이라고 칭한다.

[0041] 본 실시예의 공통 전극 구동 회로가 액정 디스플레이에 응용되고, 바람직하게는 게이트 전극 일측 구동 형식의 액정 디스플레이에 응용된다. 상기 일측 구동 형식의 액정 디스플레이에는 하나의 게이트 전극 구동기가 설치된다. 상기 게이트 전극 구동기는 게이트 라인쪽에 설치되고, 또한 각 게이트 라인에 접속하고, 각 게이트 라인에 게이트 전극 개폐 신호를 입력하는 것이다. 이와 같은 구동 형식의 액정 디스플레이에 대해 공통 전극 구동 회로의 제1 출력단(11)이 공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 첫단과 게이트 라인 개폐 신호 입력 끝단에 인접한 교차점, 즉 오른쪽 위에 위치한 제3 공통 전압 입력단에 접속한다. 제2 출력단(12)은 공통 전극층에서와 마찬가지로 데이터 라인 신호 입력 끝단과 게이트 라인 개폐 신호 입력 첫단에 인접한 교차점, 즉 왼쪽 아래에 위치한 제4 공통 전압 입력단에 접속한다. 게이트 라인의 저항 용량(R?C) 특성과 데이터 라인의 저항 용량(R?C) 특성은 액정 패널의 각 화소점의 킥백 전압 ΔV 에 주는 영향을 종합적으로 고려하면 알 수 있듯이, 액정 패널(2)의 왼쪽 아래의 킥백 전압 ΔV 가 가장 크고 오른쪽 위의 킥백 전압 ΔV 가 가장 작다. 이 때, 데이터

라인의 저항 용량(R?C) 특성은 킷백 전압 ΔV 에 주는 영향을 고려함과 동시에 게이트 라인의 저항 용량(R?C) 특성이 킷백 전압 ΔV 에 주는 영향을 고려한다. 즉, 공통 전극층이 다른 공통 전압 입력단에 입력하는 공통 전압을 데이터 라인 신호 입력 첫단에서 데이터 라인 신호 입력 끝단으로 갈수록 작게 함과 동시에 상기 입력한 공통 전압은 게이트 라인 개폐 신호 입력 첫단에서 게이트 라인 개폐 신호 입력 끝단으로 갈수록 더욱 증대된다.

[0042] 이로 인해 본 실시예의 공통 전압은 상술한 2급의 전압 입력 방식을 채용하여 공통 전극층의 오른쪽 위의 제3 공통 전압 입력단에 제1 공통 전압 V_{com1} 을 인가하고, 공통 전극층의 왼쪽 아래의 제4 공통 전압 입력단에 제2 공통 전압 V_{com2} 를 인가하며, 또한 V_{com2} 가 V_{com1} 보다 작다. V_{com1} 에서 V_{com2} 로의 변화 경향이 어레이 기판의 화소 전극 전압의 변화 경향과 일치한다. 그리고 공통 전극층의 내저항이 R4와 직렬로 분압된다. R1과 R4를 조절함으로써 V_{com1} 과 V_{com2} 의 크기를 조절할 수 있고, V_{com1} 과 V_{com2} 간의 차를, 가능한 한 액정 패널상의 오른쪽 위의 제3 공통 전압 입력단의 전압 $\Delta V1$ 과, 왼쪽 아래의 제4 공통 전압 입력단의 전압 $\Delta V2$ 의 차와 동일하게 한다. 그로 인해 액정 표시 화면의 플리커를 더욱 양호하게 개선한다.

[0043] 본 실시예의 공통 전극 구동 회로에서, 액정 패널 제품이 안정될 경우에, 즉 액정 패널의 게이트 라인과 데이터 라인과의 저항 용량(R?C)가 일치할 경우에 비용을 줄일 수 있도록 제4 저항이 고정 저항이어도 좋다. 보통 제1 공통 전압 V_{com1} 의 크기를 조절하면 된다. 액정 패널 제품이 불안정한 경우에, 즉 액정 패널의 각 차이성에 의한 게이트 라인과 데이터 라인의 저항 용량(R?C)가 불일치하기 때문에 각 액정 패널의 전압 ΔV 가 불일치한 경우에 제4 저항R4를 조절 가능한 저항으로 설치하고, R4의 크기를 조절함으로써 왼쪽 아래의 제2 공통 전압 V_{com2} 의 크기를 조절하여 그것과 액정 패널상의 전압 ΔV 의 변화에 가깝게 한다. 이로 인해 양호한 표시 효과를 얻는다. 실제 실험에서 약 2db의 개선 효과를 얻을 수 있었다. 또 제1 공통 전압 V_{com1} 이 연산 증폭기를 사이에 두고 출력할 수 있었다. 이로써 출력하는 전압을 더욱 안정되게 한다.

[0044] 본 실시예의 공통 전극 구동 회로는 킷백 전압 ΔV 가 액정 디스플레이 패널의 각 점에서 차이가 있기 때문에 액정 패널의 오른쪽 위와 왼쪽 아래에 다른 2급의 공통 전압을 인가한다. 그로 인해 공통 전압의 조절량을 패널에서의 각 점의 킷백 전압 ΔV 의 변화량과 가능한 한 일치시켜 화면 전체의 표시 효과를 더욱 양호하게 개선하였다.

[0045] 도 9는 본 발명의 공통 전극 구동 회로의 제6 실시예의 구성을 도시한 모식도이다. 도 9에 도시한 것처럼, 본 실시예의 공통 전극 구동 회로는 제5 실시예에 기초하여 2개의 공통 전압 출력단을 추가하였다. 구체적으로는, 제3 출력단(13)과 제4 출력단(14)을 더 포함한다. 여기에서, 제3 출력단(13)이 공통 전극층에서의 데이터 라인 신호 입력 첫단과 게이트 라인 개폐 신호 입력 첫단에 인접한 교차점에 접속하는 제5 공통 전압 입력단에 접속하고, 또한 제5 공통 전압 입력단에 제3 공통 전압 V_{com3} 을 인가한다. 제4 출력단(14)은 공통 전극층에서의 데이터 라인 신호 입력 끝단과 게이트 라인 개폐 신호 입력 끝단에 인접한 교차점에 접속하는 제6 공통 전압 입력단에 접속하고, 또한 제6 공통 전압 입력단에 제4 공통 전압 V_{com4} 를 인가한다. 그리고 제3 공통 전압 V_{com3} 과 제4 공통 전압 V_{com4} 의 값이 제1 공통 전압 V_{com1} 과 제2 공통 전압 V_{com2} 사이에 있다. 각각 제2 공통 전압 V_{com2} 보다 크고, 또한 상기 제1 공통 전압 V_{com1} 보다 작고, 제3 공통 전압 V_{com3} 이 제4 공통 전압 V_{com4} 보다 작다.

[0046] 본 실시예의 공통 전극 구동 회로도 제5 실시예에 기초하여 제1 출력단(11)과 제2 출력단(12) 사이에 3개의 직렬의 제5 저항R5, 제6 저항R6과 제7 저항R7을 추가한다. 이 제5 저항R5, 제6 저항R6과 제7 저항R7이 제1 출력단(11)과 제2 출력단(12) 사이에 직렬로 분압된다. 제3 출력단(13)은 제5 저항R5와 제6 저항R6 사이에서 인출하여 액정 패널(2)의 왼쪽 위의 제5 공통 전압 입력단에 접속하고, 또한 제3 공통 전압 V_{com3} 을 인가한다. 제4 출력단(14)을 제6 저항R6과 제7 저항R7 사이에서 인출하여 액정 패널(2)의 오른쪽 위의 제6 공통 전압 입력단에 접속하고, 또한 이 제6 공통 전압 입력단에 제4 공통 전압 V_{com4} 를 인가한다. 또 제3 공통 전압 V_{com3} 이 제4 공통 전압 V_{com4} 보다 작다.

[0047] 다른 실시예와 유사하게 본 실시예의 공통 전극 구동 회로에서, 제1 전위 출력단의 전위가 제2 전위 출력단의 전위보다 크면, 제1 저항R1은 전원 전압 AV_{dd} 와 접지점 사이에 접속하지 않고, 다른 제1 전위 출력단과 제2 전위 출력단 사이에 접속해도 좋다. 제1 저항R1과 제2 저항 중 하나를 조절 가능한 저항으로 설치할 수 있고, 또는 양자 모두 조절 가능한 저항으로 설치할 수 있다. 그들이 함께 제1 공통 전압의 크기를 조절할 수 있다. 액정 패널이 안정된 경우에 제4 저항R4를 고정 저항으로 설치할 수 있고, 제4 저항을 조절 가능한 저항으로 설치할 수도 있다. 제4 저항을 조절함으로써 제2 공통 전압 V_{com2} 의 크기를 조절한다. 마찬가지로 제5 저항, 제6 저항과 제7 저항 중 적어도 하나의 저항을 조절 가능한 저항으로 하면, 제3 공통 전압 V_{com3} 과 제4 공통 전압 V_{com4} 의 크기를 조절할 수 있다. 보다 안정된 전압을 얻기 위해 제1 공통 전압 V_{com1} , 제2 공통 전압 V_{com2} , 제3 공통 전압 V_{com3} 과 제4 공통 전압 V_{com4} 는 모두 연산 증폭기의 연산을 통해 출력할 수 있다.

- [0048] 본 실시예의 공통 전압 구동 회로는 액정 디스플레이에 응용할 수 있으며 게이트 전극 일측 구동 형식의 액정 디스플레이에 응용하는 것이 바람직하다. 게이트 전극 일측 구동 형식의 액정 디스플레이에 대해 게이트 라인 저항 용량(R?C) 특성과 데이터 라인 저항 용량(R?C) 특성이 킥백 전압 ΔV 에 주는 영향에 의해 킥백 전압 ΔV 는 액정 패널의 왼쪽 아래가 가장 크고, 다음으로 왼쪽 위이고, 그다음이 오른쪽 아래이고, 오른쪽 위가 가장 작다. 이로 인해 상술한 4급 전압 입력 방식을 채용한다. 즉, 액정 패널의 오른쪽 위에 제1 공통 전압Vcom1을 인가하고, 왼쪽 아래에 제2 공통 전압Vcom2를 인가하고, 왼쪽 위에 제3 공통 전압Vcom3을 인가하고, 오른쪽 아래에 제4 공통 전압Vcom4를 인가하고, 또한 Vcom3이 Vcom4보다 작다. 이로 인해 액정 디스플레이 화면의 표시 효과를 보다 양호하게 한다.
- [0049] 본 실시예의 공통 전극 구동 회로는 킥백 전압 ΔV 가 액정 디스플레이 패널의 각 점에서 차이가 있기 때문에 액정 패널의 오른쪽 위, 왼쪽 아래, 왼쪽 위와 오른쪽 아래에 다른 4급의 공통 전압을 인가한다. 그로 인해 공통 전압의 조절량을 패널에서의 각 점의 킥백 전압 ΔV 의 변화량과 가능한 한 일치시켜 화면 전체의 표시 효과를 더욱 양호하게 개선하였다.
- [0050] 도 10은 본 발명의 공통 전극 구동 회로의 제7 실시예의 구성을 도시한 모식도이다. 도 10에 도시한 것처럼, 본 실시예의 공통 전극 구동 회로도 4개의 출력단, 즉 제1 출력단(11), 제2 출력단(12), 제3 출력단(13), 제4 출력단(14)을 가지고, 이 4개의 출력단의 용도가 제6 실시예의 기재와 같다. 다른 것은, 본 실시예에서 4개의 출력단이 출력한 공통 전압을 생성시키는 공통 전극 구동 회로의 구성이 다.
- [0051] 본 실시예의 공통 전극 구동 회로는 제2 실시예의 공통 전극 구동 회로에 기초하여 제1 출력단(11)과 제2 출력단(12) 사이에 3개의 직렬의 저항, 즉 제4 저항R4, 제5 저항R5와 제6 저항R6를 추가하였다. 제3 출력단(13)은 제4 저항R4와 제5 저항R5 사이에서 인출하고, 제4 출력단(14)은 제5 저항R5와 제6 저항R6 사이에서 꺼낸다. 제1 저항R1과 제3 저항R3의 저항값을 조절함으로써 제1 공통 전압Vcom1과 제2 공통 전압Vcom2를 조절할 수 있다. 그리고 제1 공통 전압Vcom1과 제2 공통 전압Vcom2를 함께 하나의 연산 증폭기에 의해 구동할 수 있기 때문에 상기 전압의 안정성을 더욱 양호하게 보장할 수 있다. 제4 저항R4, 제5 저항R5와 제6 저항R6이 고정 저항이며 그 중 적어도 하나가 조절 가능한 저항이어도 좋다. 조절 가능한 저항 저항값을 조절함으로써 제3 공통 전압Vcom3과 제4 공통 전압Vcom4의 크기를 바꿀 수 있다.
- [0052] 본 실시예의 공통 전극 구동 회로는 킥백 전압 ΔV 가 액정 디스플레이 패널의 각 점에서 차이가 있기 때문에 액정 패널의 4개의 꼭지점에 다른 공통 전압을 인가한다. 그로 인해 공통 전압의 조절량을 패널에서의 각 점의 킥백 전압 ΔV 의 변화량과 가능한 한 일치시켜 화면 전체의 표시 효과를 더욱 양호하게 개선하였다.
- [0053] 본 발명은 상술한 실시예에 기재된 공통 전극 구동 회로를 채용하는 액정 디스플레이를 더 제공하였다. 상기 액정 디스플레이의 공통 전극 구동 회로가 공통 전극층에 접속하여 공통 전극층의 다른 공통 전압 입력단에 공통 전압을 입력하는 것이다. 이하에 예시한 액정 디스플레이의 실시예에서, 액정 디스플레이의 공통 전극층이 컬러 필름 기판에 설치된다.
- [0054] 도 11은 본 발명의 액정 디스플레이의 제1 실시예의 구성을 도시한 모식도이다. 도 11에 도시한 것처럼, 본 실시예의 액정 디스플레이는 게이트 전극 일측 구동의 구성 액정 디스플레이로서, 공통 전극 구동 회로(1), 액정 패널, 게이트 전극 구동기(3)와 데이터 구동기(4)를 포함한다. 여기에서 액정 패널은 어레이 기판(22)과 컬러 필름 기판(23)에 셀화되어 그 안에 액정층(24)가 충전되고, 어레이 기판(22)은 제1 기판 및 상기 제1 기판에 가로세로 엇갈려 형성된 복수의 게이트 라인과 데이터 라인을 포함하고, 컬러 필름 기판(23)은 제2 기판과 제2 기판에 형성된 공통 전극층(19)를 포함하고, 액정 디스플레이의 게이트 전극 구동기(3)가 하나 있는데, 게이트 라인의 일측에 설치되어 각 게이트 라인에 접속하여 게이트 전극에 게이트 전극 개폐 신호를 입력하는 것이며, 데이터 구동기(4)는 데이터 라인에 데이터 신호를 입력하는 것으로서, 공통 전극 구동 회로(1)가 데이터 구동기(4)에 설치되고, 공통 전극 구동 회로(1)가 컬러 필름 기판(23)위의 공통 전극층(19)에 접속하여 공통 전극층(19)에 공통 전압을 인가하는 것이다.
- [0055] 본 실시예에서의 공통 전극 구동 회로(1)는 상술한 공통 전극 구동 회로의 제1 실시예?제7 실시예 중 한 구성을 채용할 수 있다. 구체적인 구성과 응용은 상술한 각 실시예를 참조하고 여기에서는 생략한다.
- [0056] 도 12는 본 발명의 액정 디스플레이의 제2 실시예의 구성을 도시한 모식도이다. 도 12에 도시한 것처럼, 본 실시예는 제1 실시예에 대해 구별되는 점은, 본 실시예에서의 액정 디스플레이는 게이트 전극 양측 구동의 구성 액정 디스플레이로서, 게이트 구동기(3)가 2개 있는데 각각 게이트 라인의 양측에 설치되어 각 게이트 라인이 2개의 게이트 구동기(3)에 동시에 접속하여 양측의 게이트 전극 구동기(3)에 구동된다.

- [0057] 본 실시예에서의 공통 전극 구동 회로(1)는 상술한 제1 실시예?제3 실시예에 기재된 구성을 채용할 수 있다. 즉, 본 실시예에서의 액정 디스플레이는 게이트 전극 양측 구동의 구성으로서, 게이트 라인 특성이 킥백 전압 ΔV 에 주는 영향을 무시할 수 있기 때문에 데이터 라인 특성이 킥백 전압 ΔV 에 주는 영향만을 고려하여 각각 데이터 라인 신호 입력 첫단과 데이터 라인 신호 입력 끝단에 제1 공통 전압과 제2 공통 전압을 입력하면 된다. 구체적인 구성과 응용은 상술한 각 실시예를 참조하고 여기에서는 생략한다.
- [0058] 도 13은 본 발명의 액정 디스플레이의 제3 실시예의 구성을 도시한 모식도이다. 도 13에 도시한 것처럼, 본 실시예는 제2 실시예와 같은 양측 구동의 효과를 가진다. 공통 전극 구동 회로(1)는 상술한 제1 실시예?제3 실시예에 기재된 구성을 채용할 수 있으며, 데이터 라인 특성이 킥백 전압 ΔV 에 주는 영향만을 고려하여 각각 데이터 라인 신호 입력 첫단과 데이터 라인 신호 입력 끝단에 제1 공통 전압과 제2 공통 전압을 입력한다.
- [0059] 그것이 제2 실시예에 대해 주요하게 구별되는 점은, 본 실시예의 액정 디스플레이가 양측 구동 효과를 갖는 것은, 그것이 2개의 게이트 전극 구동기를 가졌기 때문이 아니라 게이트 일측 구동의 구성이 개선되어 양측 구동 효과를 가졌기 때문이다. 그 구체적인 구성은, 게이트 전극 구동기(3)가 하나 있는데, 게이트 라인의 한쪽에 설치되어 각 게이트 라인에 접속하고, 게이트 라인의 다른쪽에 게이트 전극 도통 전압 입력선과 게이트 전극 개폐 전압 입력선이 설치되어 각각 스위치에 의해 각 게이트 라인에 접속하고, 게이트 전극 구동기(3)가 게이트 라인의 일단에서 게이트 전극 도통 전압을 입력할 때 게이트 전극 도통 전압 입력 라인을 온하여 이 게이트 라인의 타단에서 게이트 전극 도통 전압을 동시에 입력하고, 게이트 전극 구동기(3)가 게이트 라인의 일단에서 게이트 전극 개폐 전압을 입력할 때 게이트 전극 오프 전압 입력 라인을 온하여 이 게이트 라인의 타단에서 게이트 전극 오프 전압을 동시에 입력한다. 구체적인 구성과 원리는 본 발명의 공통 전극 구동 회로의 제4 실시예를 참조하고 여기에서는 생략한다.
- [0060] 이상의 실시예의 액정 디스플레이는 킥백 전압 ΔV 가 액정 디스플레이 패널의 각 점에서 차이가 있기 때문에 액정 패널의 다른 부위에 다른 공통 전압을 인가한다. 그로 인해 공통 전압의 조절량을 패널에서의 각 점의 킥백 전압 ΔV 의 변화량과 가능한 한 일치시켜 화면 전체의 표시 효과를 더욱 양호하게 개선하여 전화면의 플리커 문제를 해결하고, 공통 전압값을 편리하게 조절하도록 조절 가능한 저항을 사용하여 공통 전압의 출력을 더욱 안정되게 하도록 연산 증폭기에서 구동한다.
- [0061] 이상의 실시예는 본 발명의 기술안을 설명한 것에 불과하며 한정적인 것은 아니다. 더욱 양호한 실시예를 참조하여 본 발명을 상세하게 설명하였으나, 당업자가 알아야 할 것은, 본 발명의 기술안을 보정 또는 균등한 변경을 할 수 있고, 이 보정 또는 균등한 변경에 의해 보정후의 기술안이 본 발명의 기술안의 정신과 범위에서 벗어날 수는 없다.

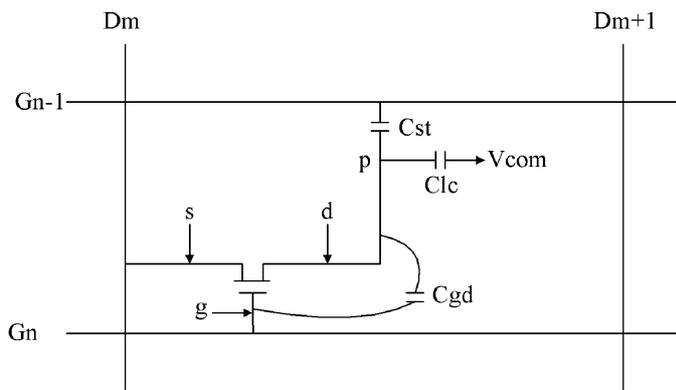
부호의 설명

- [0062] 1 공통 전극 구동 회로
- 2 액정 패널
- 3 게이트 전극 구동기
- 4 데이터 구동기
- 5 제1 박막 트랜지스터
- 6 제2 박막 트랜지스터
- 11 제1 출력단
- 12 제2 출력단
- 13 제3 출력단
- 14 제4 출력단
- 15 제1단
- 16 제2단
- 17 게이트 전극 도통 전압 입력 라인

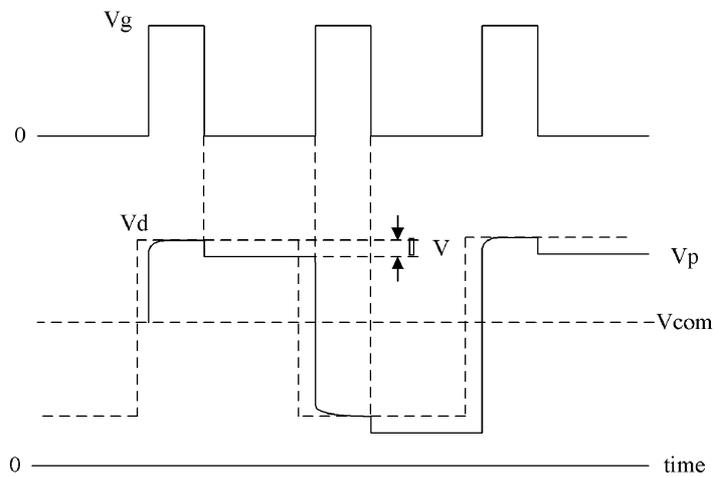
- 18 게이트 전극 오프 전압 입력 라인
- 19 공통 전극층
- 20 게이트 전극 도통 전압 발생기
- 21 게이트 전극 오프 전압 발생기
- 22 어레이 기판
- 23 컬러 필름 기판
- 24 액정층

도면

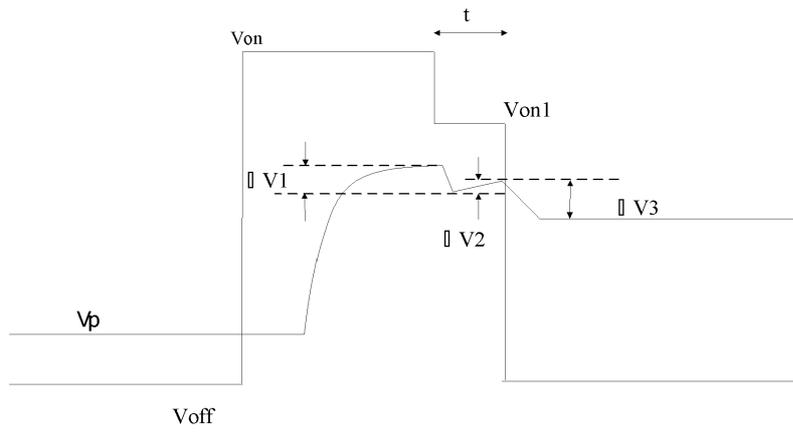
도면1



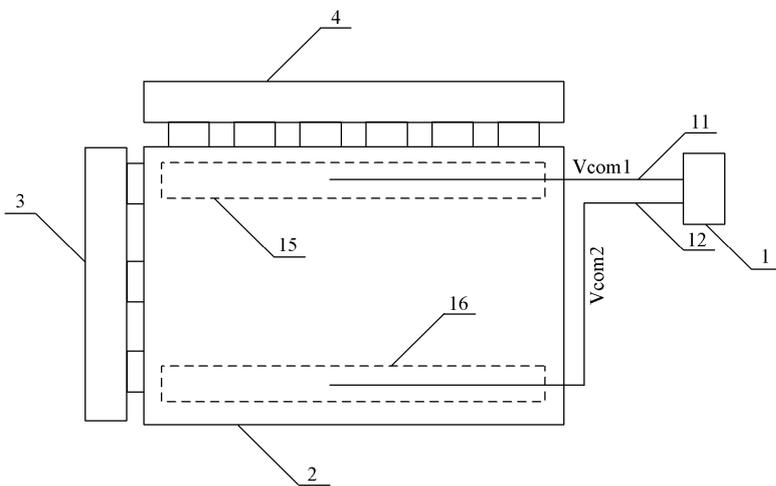
도면2



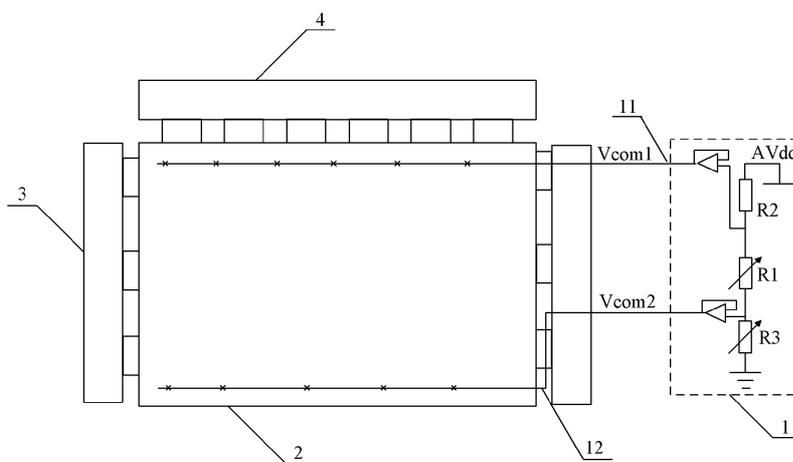
도면3



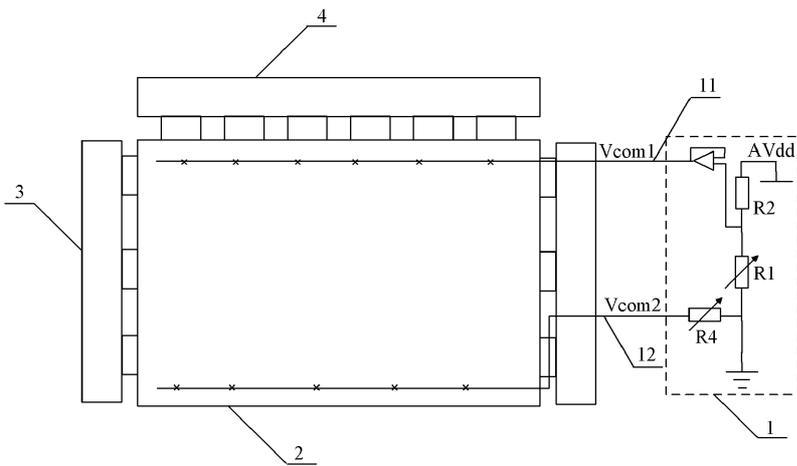
도면4



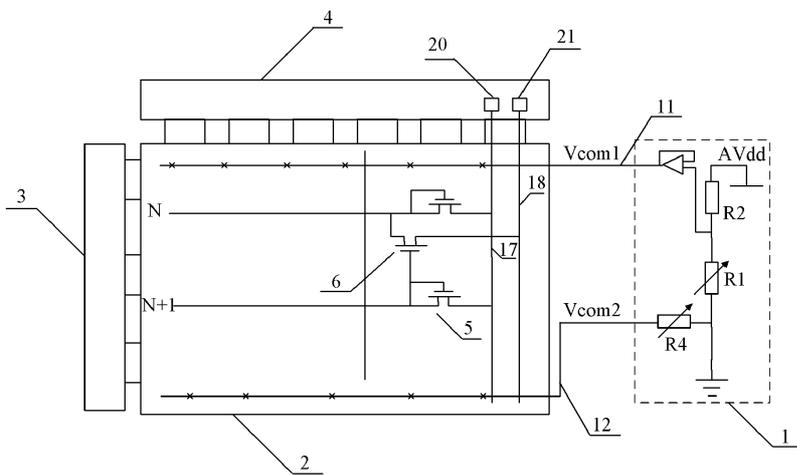
도면5



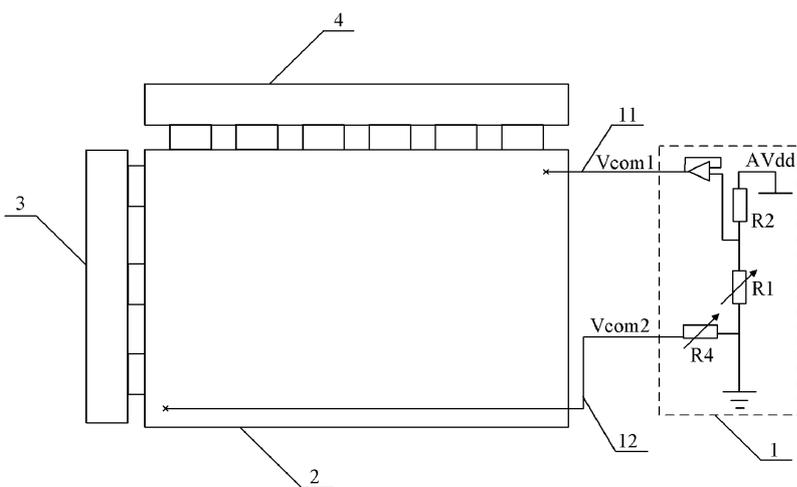
도면6



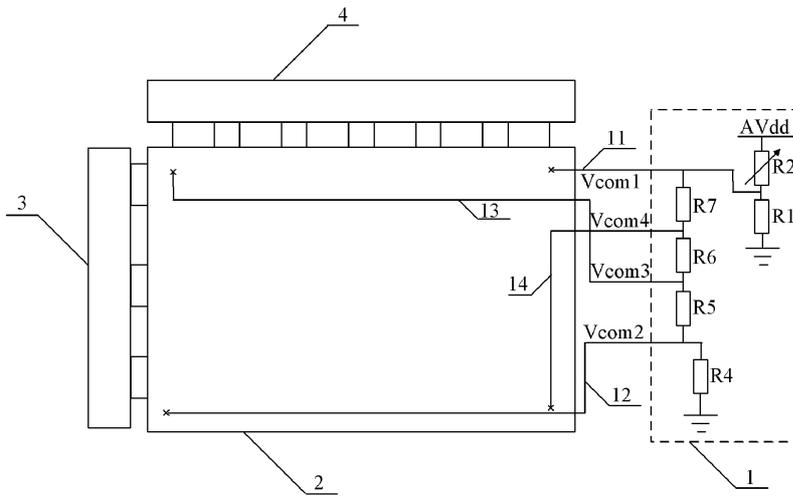
도면7



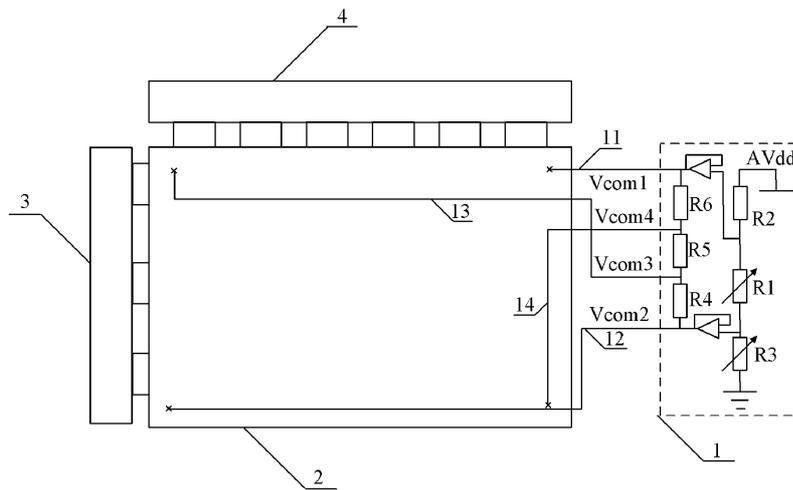
도면8



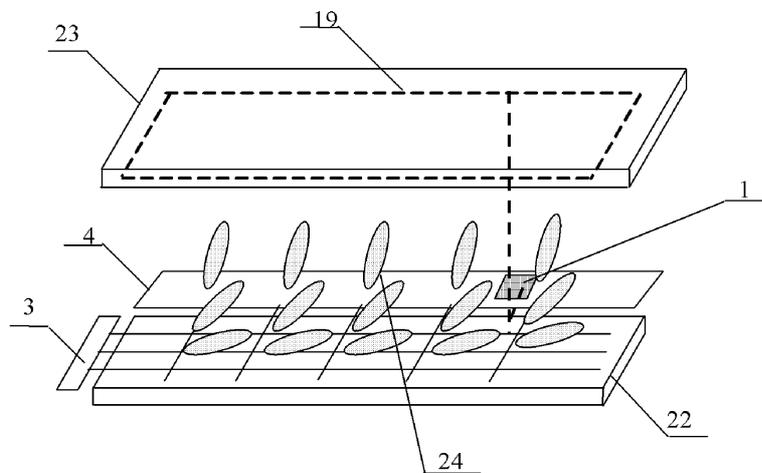
도면9



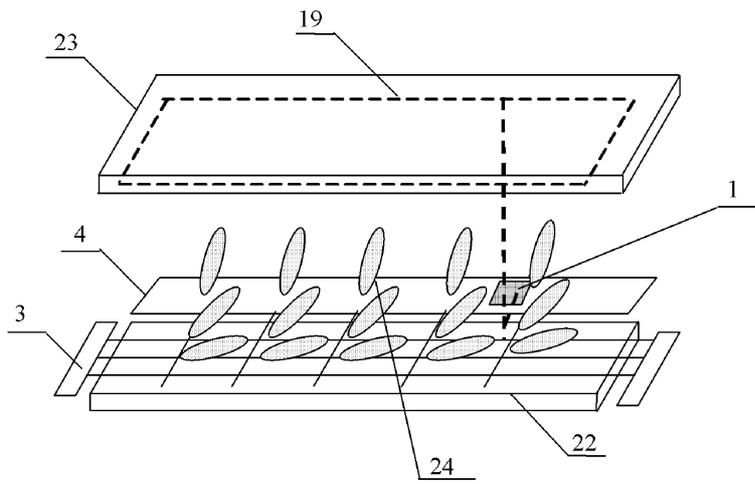
도면10



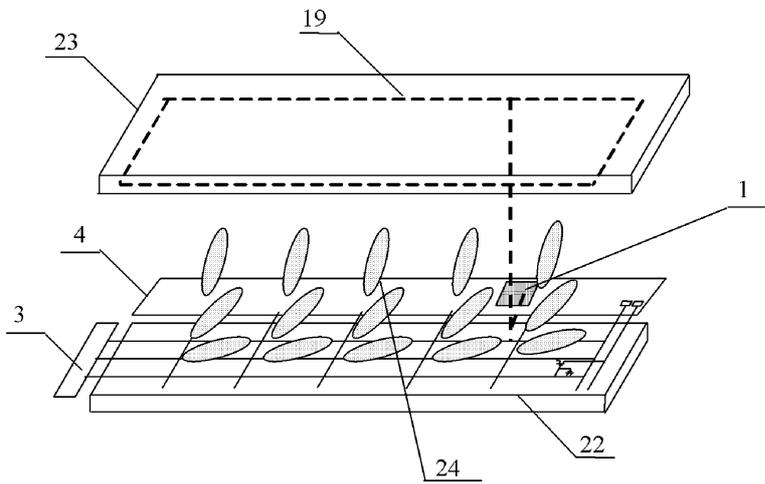
도면11



도면12



도면13



专利名称(译)	标题：公共电极驱动电路和液晶显示器		
公开(公告)号	KR1020120031197A	公开(公告)日	2012-03-30
申请号	KR1020120016058	申请日	2012-02-16
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	XIAO XIANGCHUN		
发明人	XIAO, XIANGCHUN		
IPC分类号	G09G3/36 G02F1/1343		
CPC分类号	G09G2320/0247 G09G2310/0281 G09G3/3677 G09G2320/0219 G09G2310/066 G09G3/3655 G09G2320/0223 G09G2300/0426		
优先权	200910080700.5 2009-03-25 CN		
其他公开文献	KR101233710B1		
外部链接	Espacenet		

摘要(译)

本发明提供了用于驱动液晶显示器的电极的公共电路。用于驱动该液晶显示器的电极的公共电路包括多个输出端子，其连接到液晶显示器的公共电极层的多个公共电压输入级，并将公共电压输入到多个公共电压输入级。公共电极层利用液晶显示器的像素电极驱动液晶。在液晶显示器的第一次移位到数据线信号输入端的数据线信号输入中，公共电压输入变小。本发明包括用于驱动电极的公共电路的液晶显示器被更多地提供。

