



(19) 대한민국 청(KR)  
(12) 공개 공보(A)

(11) 공개번호 10-2012-0003397  
(43) 공개일자 2012년01월10일

(51) Int. Cl.  
G09G 3/36 (2006.01) G02F 1/133 (2006.01)  
(21) 출원번호 10-2011-0065504  
(22) 출원일자 2011년07월01일  
심사청구일자 없음  
(30) 우선권주장  
JP-P-2010-152429 2010년07월02일 일본(JP)

(71) 출원인  
가부시키가이샤 도오따이 에네루기 켄큐쇼  
일본국 가나가와켄 아쓰기시 세 398  
(72) 발명자  
야마자끼 슌페이  
일본 243-0036 가나가와켄 아쓰기시 세 398 가  
부시키가이샤 도오따이 에네루기 켄큐쇼 내  
고야마 준  
일본 243-0036 가나가와켄 아쓰기시 세 398 가  
부시키가이샤 도오따이 에네루기 켄큐쇼 내  
(뒷면에 계속)  
(74) 대리인  
박충범, 이증, 장수길

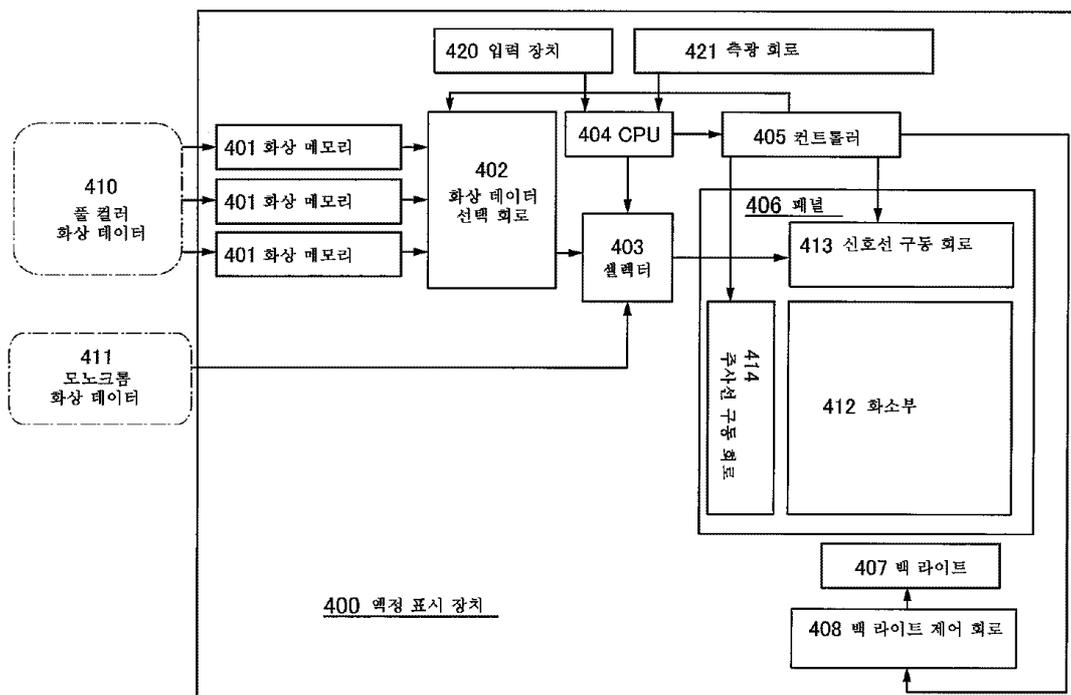
전체 청구 수 : 총 20

(54) 액정 시 장치

(57) 요약

본 발명은 질의 저를 방지 수 있는 액정 시 장치 및 그 구동 방법의 제안을 과제의 나로 는 것으로서, 주위가 밝은 경에서든 어둡어둡 경에서든 그 경에 맞게 상 시를 인식 수 있는 액정 시 장치를 제공 거나, 은, 외광을 조명 광원으로 는 반사 모드와, 광원을 사용 는 과 모드의 양쪽 모드에서의 상 시를 가능 게 액정 시 장치를 제공 기 위 것으로서, 제1 영역 및 제2 영역을 갖는 소부와 복수의 광원을 갖고, 제1 영역 및 제2 영역은, 입력되는 상 신의 전압에 따라서 과율이 제어되는 액정 소자와, 전압의 유지를 제어 는 랜지스 를 갖는다. 컬러 상의 시를 는 경우, 광원으로부터, 제1 영역에 서로 다른 색상을 갖는 광이 제1 윤번에 따라 순차 공급됨과 께, 제2 영역에도 서로 다른 색상을 갖는 광이, 제1 윤번과는 다른 제2 윤번에 따라 순차 공급된다. 모노크롬 상의 시는 소 전극이 갖는 반사 영역에서 외광을 반사 으로서 다.

대 도



(72) 발명자

**미야게 로유키**

일본 243-0036 가나가와켄 아쓰기시 세 398 가부  
시키가이샤 도오따이 에네루기 켄큐쇼 내

**도요따까 고후 이**

일본 243-0036 가나가와켄 아쓰기시 세 398 가부  
시키가이샤 도오따이 에네루기 켄큐쇼 내

---

**청구의 범위**

**청구 1**

백라이 와 소부를 구비 액정 시 장치로서,  
 상기 백라이 는 제1 색상을 발 는 제1 광원, 제2 색상을 발 는 제2 광원, 및 제3 색상을 발 는 제3 광원을  
 고,  
 상기 소부는, 제1 내지 n번째 주사선을 는 제1 영역과 (n+1) 내지 2n번째 주사선을 는 제2 영역  
 을 고,  
 상기 제1 영역 및 제2 영역 각각은 명 소 전극과 반사 소 전극을 각각 는 복수의 소를 고,  
 컬러 상을 시 는 제1 경우에, 상기 제1 내지 n번째 주사선에 의 제어되는 제1 소는 제1 윤번( ,  
 rotating order)으로 순차적으로 공급되는 상기 제1 색상, 제2 색상 및 제3 색상 중 적어도 나를 사용 여 제  
 1 상을 시 고, 상기 (n+1) 내지 2n번째 주사선에 의 제어되는 제2 소는 제2 윤번으로 순차적으로 공급  
 되는 상기 제1 색상, 제2 색상 및 제3 색상 중 적어도 나를 사용 여 제2 상을 시 고,  
 모노크롬 상을 시 는 제2 경우에, 상기 제1 소 및 상기 제2 소는 상기 반사 소 전극에 의 반사된  
 외광(external light)에 의 상기 모노크롬 상을 시 고,  
 상기 제1 윤번은 상기 제2 윤번과 상이 고,  
 상기 제2 경우에, 상기 제1 광원, 상기 제2 광원 및 상기 제3 광원 중 어떤 광원도 광을 발 지 않는, 액정  
 시 장치.

**청구 2**

제1 에 있어서, 상기 복수의 소들 각각은 산 물 반도체를 는 랜지스 를 더 는, 액정 시  
 장치.

**청구 3**

제2 에 있어서, 상기 산 물 반도체는 In-Ga-Zn-O계 산 물 반도체인, 액정 시 장치.

**청구 4**

제2 에 있어서, 상기 산 물 반도체의 수소 농도는  $5 \times 10^{19} / \text{cm}^3$  이 인, 액정 시 장치.

**청구 5**

제1 에 있어서,  
 레임 기간에 상기 소부로의 제1 상 신 의 기입 수는 상기 레임 기간에 상기 소부로의 제2 상 신  
 의 기입 수보다 작고,  
 상기 제1 상 신 는 상기 모노크롬 상을 시 기 위 입력되고,  
 상기 제2 상 신 는 상기 컬러 상을 시 기 위 입력되는, 액정 시 장치.

**청구 6**

백라이 , 소부 및 주변 밝기를 측정 는 측광 로를 는 액정 시 장치로서,  
 상기 백라이 는 제1 색상을 발 는 제1 광원, 제2 색상을 발 는 제2 광원, 및 제3 색상을 발 는 제3 광원을  
 고,  
 상기 소부는 제1 내지 n번째 주사선을 는 제1 영역과 (n+1) 내지 2n번째 주사선을 는 제2 영역을  
 고,

상기 제1 영역 및 제2 영역 각각은 명 소 전극과 반사 소 전극을 각각 는 복수의 소를 고, 컬러 상을 시 는 제1 경우에, 상기 제1 내지 n번째 주사선에 의 제어되는 제1 소는 제1 윤번으로 순차적으로 공급되는 상기 제1 색상, 제2 색상 및 제3 색상 중 적어도 나를 사용 여 제1 상을 시 고, 상기 (n+1) 내지 2n번째 주사선에 의 제어되는 제2 소는 제2 윤번으로 순차적으로 공급되는 상기 제1 색상, 제2 색상 및 제3 색상 중 적어도 나를 사용 여 제2 상을 시 고,

모노크롬 상을 시 는 제2 경우에, 상기 제1 소 및 상기 제2 소는 상기 반사 소 전극에 의 반사된 외광(external light)에 의 상기 모노크롬 상을 시 고,

상기 제1 윤번은 상기 제2 윤번과 상이 고,

상기 제2 경우에, 상기 제1 광원, 상기 제2 광원 및 상기 제3 광원은 상기 측광 로의 측정 결과에 따라 광을 발 는, 액정 시 장치.

**청구 7**

제6 에 있어서, 상기 복수의 소들 각각은 산 물 반도체를 는 랜지스 를 더 는, 액정 시 장치.

**청구 8**

제7 에 있어서, 상기 산 물 반도체는 In-Ga-Zn-O계 산 물 반도체인, 액정 시 장치.

**청구 9**

제7 에 있어서, 상기 산 물 반도체의 수소 농도는  $5 \times 10^{19} / \text{cm}^3$  이 인, 액정 시 장치.

**청구 10**

제6 에 있어서,

레이미 기간에 상기 소부로의 제1 상 신 의 기입 수는 상기 레이미 기간에 상기 소부로의 제2 상 신 의 기입 수보다 작고,

상기 제1 상 신 는 상기 모노크롬 상을 시 기 위 입력되고,

상기 제2 상 신 는 상기 컬러 상을 시 기 위 입력되는, 액정 시 장치.

**청구 11**

백라이 와 소부를 는 액정 시 장치로서,

상기 백라이 는 제1 색상을 발 는 제1 광원, 제2 색상을 발 는 제2 광원, 제3 색상을 발 는 제3 광원을 고,

상기 소부는 제1 내지 n번째 주사선을 는 제1 영역과 (2n+1) 내지 3n번째 주사선을 는 제2 영역을 고,

상기 제1 영역 및 제2 영역 각각은 명 소 전극과 반사 소 전극을 각각 는 복수의 소를 고, 컬러 상을 시 는 제1 경우에, 상기 제1 내지 n번째 주사선에 의 제어되는 제1 소는 제1 윤번으로 순차적으로 공급되는 상기 제1 색상, 제2 색상 및 제3 색상 중 적어도 나를 사용 여 제1 상을 시 고, 상기 (2n+1) 내지 3n번째 주사선에 의 제어되는 제2 소는 제2 윤번으로 순차적으로 공급되는 상기 제1 색상, 제2 색상 및 제3 색상 중 적어도 나를 사용 여 제2 상을 시 고,

모노크롬 상을 시 는 제2 경우에, 상기 제1 소 및 상기 제2 소는 상기 반사 소 전극에 의 반사된 외광(external light)에 의 상기 모노크롬 상을 시 고,

상기 제1 윤번은 상기 제2 윤번과 상이 고,

상기 제2 경우에, 상기 제1 광원, 상기 제2 광원 및 상기 제3 광원 중 어떤 광원도 광을 발 지 않는, 액정

시 장치.

**청구 12**

제11 에 있어서, 상기 복수의 소들 각각은 산 물 반도체를 는 랜지스 를 더 는, 액정 시 장치.

**청구 13**

제12 에 있어서, 상기 산 물 반도체는 In-Ga-Zn-O계 산 물 반도체인, 액정 시 장치.

**청구 14**

제12 에 있어서, 상기 산 물 반도체의 수소 농도는  $5 \times 10^{19} / \text{cm}^3$  이 인, 액정 시 장치.

**청구 15**

제11 에 있어서,

레이미 기간에 상기 소부로의 제1 상 신 의 기입 수는 상기 레이미 기간에 상기 소부로의 제2 상 신 의 기입 수보다 작고,

상기 제1 상 신 는 상기 모노크롬 상을 시 기 위 입력되고,

상기 제2 상 신 는 상기 컬러 상을 시 기 위 입력되는, 액정 시 장치.

**청구 16**

백라이 , 소부 및 주변 밝기를 측정 는 측광 로를 는 액정 시 장치로서,

상기 백라이 는 제1 색상을 발 는 제1 광원, 제2 색상을 발 는 제2 광원, 제3 색상을 발 는 제3 광원을 고,

상기 소부는 제1 내지 n번째 주사선을 는 제1 영역과 (2n+1) 내지 3n번째 주사선을 는 제2 영역 을 고,

상기 제1 영역 및 제2 영역 각각은 명 소 전극과 반사 소 전극을 각각 는 복수의 소를 고,

컬러 상을 시 는 제1 경우에, 상기 제1 내지 n번째 주사선에 의 제어되는 제1 소는 제1 윤번으로 순차 적으로 공급되는 상기 제1 색상, 제2 색상 및 제3 색상 중 적어도 나를 사용 여 제1 상을 시 고, 상기 (2n+1) 내지 3n번째 주사선에 의 제어되는 제2 소는 제2 윤번으로 순차적으로 공급되는 상기 제1 색상, 제2 색상 및 제3 색상 중 적어도 나를 사용 여 제2 상을 시 고,

모노크롬 상을 시 는 제2 경우에, 상기 제1 소 및 상기 제2 소는 상기 반사 소 전극에 의 반사된 외광(external light)에 의 상기 모노크롬 상을 시 도록 고,

상기 제1 윤번은 상기 제2 윤번과 상이 고,

상기 제2 경우에, 상기 제1 광원, 상기 제2 광원 및 상기 제3 광원은 상기 측광 로의 측정 결과에 따라 광을 발 는, 액정 시 장치.

**청구 17**

제16 에 있어서, 상기 복수의 소들 각각은 산 물 반도체를 는 랜지스 를 더 는, 액정 시 장치.

**청구 18**

제17 에 있어서, 상기 산 물 반도체는 In-Ga-Zn-O계 산 물 반도체인, 액정 시 장치.

**청구 19**

제17 에 있어서, 상기 산 물 반도체의 수소 농도는  $5 \times 10^{19} / \text{cm}^3$  이 인, 액정 시 장치.

청구 20

제16 에 있어서,

레임 기간에 상기 소부로의 제1 상 신 의 기입 수는 상기 레임 기간에 상기 소부로의 제2 상 신 의 기입 수보다 작고,

상기 제1 상 신 는 상기 모노크롬 상을 시 기 위 입력되고,

상기 제2 상 신 는 상기 컬러 상을 시 기 위 입력되는, 액정 시 장치.

명세서

츠

기술분야

[0001] 렌지스 를 소에 갖는 액 브 매 릅스 의 액정 시 장치에 관 것이다.

배경기술

[0002] 과 의 액정 시 장치의 경우, 백라이 의 소비 전력이 액정 시 장치 전체의 소비 전력에 크게 영 을 미 치기 때문에, 널의 내부에 있어서의 광의 손실을 어떻게 저감 수 있을지가 소비 전력 삭감의 중요 인 가 된다. 널의 내부에 있어서의 광의 손실은, 층간 절연막에 있어서의 광의 굴절이나, 컬러 에 의 광 의 수 등에 의 초래된다. , 컬러 는, 색소에 의 광의 수를 이용 으로써 백색광으로부 정 장 영역의 광을 취출 기 때문에, 원리적으로 광의 손실이 크다. 실제로 백라이 로부 의 광 에너지는, 컬러 에 의 70% 이상이나 수된다. 따라서, 컬러 는 액정 시 장치의 저소비 전력 를 막는 요인 의 나라고 말 수 있다.

[0003] 컬러 에 의 광의 손실의 문제를 기 위 서는, 드 시퀀셜 구동(FS 구동)이 유 다. FS 구동은, 서로 다른 색상의 광을 받 는 복수의 광원을 순차 점등시킴으로써 컬러의 상을 시 는 구동 방법이다. FS 구동에서는 컬러 를 사용 요가 없기 때문에, 널의 내부에 있어서의 광의 손실을 저감 수 있고, 널의 과율을 높일 수 있다. 따라서, 백라이 로부 의 광의 이용 율을 높일 수 있고, 액정 시 장치 전체 의 소비 전력을 저감시킬 수 있다. 또 , FS 구동에서는, 1개의 소로 각 색의 시를 수 있기 때문에, 고정밀 상의 시를 수 있다.

[0004] 기 문 1에는, 상은 드 시퀀셜 방식에서의 컬러 상의 시를 고, 문자 등의 상일 때에는 모노크롬 시로 전 는 액정 시 장치에 대 서 개시되어 있다.

[0005] [선 기술문 ]

[0006] [ 문 1]

[0007] 일본 공개 제2003-248463 공보

발명의 내용

결 려는 과제

[0008] 그러나, FS 구동에는, 각 색의 상이 성되지 않고 개별로 시인되는, 컬러 브레이크라고 불리는 상이 일어 나기 쉽다. , 컬러 브레이크는 동 상을 시 때에 저 게 일어나기 쉽다.

[0009] 또 , 상술 바와 같이, 드 시퀀셜 구동을 사용 는 경우, 컬러 를 사용 는 경우에 비 여, 액정 시 장치의 소비 전력을 저감시킬 수 있다. 그러나, 대용 전자 기기의 보급에 수반 여 액정 시 장치에의 저소 비 전력 의 요구는 엄격 을 증가시키고 있어, 층 더 소비 전력의 저감이 요구되고 있다.

[0010] 상술 과제를 감안 여, 본 발명은, 질의 저 를 방지 수 있는 액정 시 장치 및 그 구동 방법의 제안을 과제의 나로 다. 은, 본 발명은, 소비 전력의 저감을 실 수 있는 액정 시 장치 및 그 구동 방법의 제안을 과제의 나로 다.

[0011] 또 , 액정 시 장치의 주위가 밝은 경에서도, 어둑어둑 경에서도, 그 경에 맞게 상 시를 인식 수 있는 액정 시 장치를 제공 는 것을 과제의 나로 다.

[0012] 또, 외광을 조명광원으로 는 반사 모드와, 백라이 를 사용 는 과 모드의 양쪽 모드에서의 상 시를 가능 게 액정 시 장치를 제공 는 것을 과제의 나로 다.

**과제의 결 수단**

[0013] 본 발명의 일 태에 따른 액정 시 장치는, 백라이 가, 서로 다른 색상의 광을 발 는 복수의 광원을 갖는다. 그리고, 컬러 상의 시를 는 경우와, 모노크롬 상의 시를 는 경우에서, 광원의 구 동 방법을 전 다.

[0014] 컬러 상의 시를 는 경우는, 소부를 복수의 영역으로 분 고, 영역마다 상기 광원의 점등을 제어 다. 소부는, 명 영역과 반사 영역을 갖는 소 전극을 갖는다. 구체적으로, 본 발명의 일 태에서는, 소부가 제1 영역 및 제2 영역을 적어도 갖고, 서로 다른 색상을 갖는 복수의 광이, 소 전극의 명 영역을 서 제1 영역에 제1 윤번( , rotating order)에 따라 순차 공급됨과 께, 제2 영역에도 서로 다른 색상을 갖는 복수의 광이, 제1 윤번과는 다른 제2 윤번에 따라 순차 공급된다.

[0015] 모노크롬 상의 시를 는 경우는, 광의 공급을 정지 고, 소 전극이 갖는 반사 영역에서 외광을 반사 으으로써 상을 시 다. 또, 요에 따라 소부 전체, 은 영역마다 광의 공급을 여, 시 상의 시 인성을 높일 수도 있다.

[0016] 또, 본 발명의 일 태에서는, 상기 모노크롬 상이 정지 상인 경우에, 모노크롬 상이 동 상인 경우보 다도, 그 구동 주 수를 낮게 다. 그리고, 본 발명의 일 태에서는, 구동 주 수를 낮게 기 위 서, 액정 시 장치의 소부에, 액정 소자와, 당 액정 소자에 부여되는 전압의 보유를 제어 기 위 , 오 전류가 극 작은 절연 게이 전계 과 랜지스 (이 , 간단 랜지스 라고 )를 설치 다. 오 전류가 극 작은 랜지스 를 사용 으으로써, 액정 소자에 부여되는 전압이 보유되는 기간을 길게 수 있다. 그 때문에, 정지 상과 같이, 연속 는 몇 개인가의 레임 기간에 걸쳐, 소부에 동일 상 정보를 갖는 상 신 가 기입되는 경우 등에는, 구동 주 수를 낮게 도, 바꾸어 말 면 일정 기간 내에 있어서의 상 신 의 기입 수를 적게 도, 상의 시를 유지 수 있다.

[0017] 또, 소 전극에 액정층을 개재 여 입사 는 광(이 , 외광이라고도 )을 반사 서 시를 는 반사 영 역과, 백라이 로부 의 광을 과 서 시를 는 과 영역을 성 고, 과 모드와 반사 모드의 전 을 수 있는 액정 시 장치로 다. 과 모드의 경우에는, 백라이 로부 의 광을 사용 서 상의 시를 고, 반사 모드의 경우에는 외광을 사용 서 상의 시를 다.

[0018] 또, 본 발명의 일 태에서는, 서로 다른 색상의 광을 발 는 복수의 광원과, 소부를 갖고, 소부는, 명 영역 및 반사 영역을 갖는 소 전극과, 소 전극에 전기적으로 접속된 랜지스 를 갖고, 소부를, 복수의 영역으로 분 고, 광원의 점등을 제어 서, 복수의 영역에 각각 서로 다른 색상의 광을 공급 고, 서로 다른 색상의 광에 따른 컬러 시용의 상 신 를, 랜지스 를 서 소 전극에 부가 서 컬러 상의 시를 다. 또, 광원을 소등 고, 모노크롬 시용 상 신 를, 랜지스 를 서 소 전극에 부가 서, 외광을 반사 영역에서 반사 으으로써 모노크롬 상의 시를 다.

[0019] 상기 랜지스 는, 실리콘 반도체보다도 밴드 갭이 넓고, 진성 캐리어 밀도가 실리콘 반도체보다도 낮은 반도 체 재료를, 채널 성 영역에 는 것을 징으로 다. 상술 바와 같은 성을 갖는 반도체 재료를 채널 성 영역에 으으로써, 오 전류가 극 낮은 랜지스 를 실 수 있다. 이러 반도체 재료로서 는, 예를 들어, 실리콘의 약 3배 정도의 큰 밴드 갭을 갖는 산 물 반도체를 들 수 있다. 상기 구성을 갖는 랜지스 를, 액정 소자에 부여되는 전압을 보유 기 위 스위칭 소자로서 사용 으으로써, 상의 실리콘이나 게 르마늄 등의 반도체 재료로 성된 랜지스 를 사용 경우에 비 여, 액정 소자로부 의 진 의 누설을 방지 수 있다.

[0020] 구체적으로, 본 발명의 일 태에 따른 액정 시 장치는, 명 전극 및 반사 전극을 소 전극으로서 갖는 소부 및 소부에의 상 신 의 입력을 제어 는 구동 로가 설치된 널과, 소부에 색상이 서로 다른 광을 공급 는 복수의 광원을 갖는다. 소부는, 입력되는 상 신 의 전압에 따라서 과율이 제어되는 액정 소자 와, 전압의 보유를 제어 는 랜지스 를 갖는다. 그리고, 랜지스 는, 그 채널 성 영역에, 예를 들어 산 물 반도체 등의, 밴드 갭이 실리콘 반도체보다도 넓고, 진성 캐리어 밀도가 실리콘 반도체보다도 낮은 반도체 재료를 고 있다.

[0021] 또, 구체적으로, 본 발명의 일 태에 따른 액정 시 장치의 구동 방법에서는, 컬러 상의 시를

는 경우, 소부가 제1 영역 및 제2 영역을 적어도 갖고, 제1 영역에, 서로 다른 색상을 갖는 복수의 광이, 제1 윤번에 따라 순차 공급됨과 계, 제2 영역에도 서로 다른 색상을 갖는 복수의 광이, 제1 윤번과는 다른 제2 윤번에 따라 순차 공급된다. 소부의 각 영역에는, 공급되는 광의 색상에 따른 컬러 시용의 상 신 가 입력된다. 또, 모노크롬 상의 시를 는 경우, 소부에는, 모노크롬 시용의 상 신 가 공급된다. 모노크롬 상의 시를 는 경우는, 일정 기간 내에 있어서의 상 신 의 기입 수를 전 수 있다.

[0022] 또, 전자 공여체(도너)로 되는 수분 또는 수소 등의 불순물이 저장된, 산소의 첨가에 의 산소 결손이 저장된 산 물 반도체(purified OS)는, i (진성 반도체) 또는 i 에 없이 가깝다. 그 때문에, 상기 산 물 반도체를 사용 랜지스 는, 오 전류가 저 게 낮다고 는 성을 갖는다. 구체적으로, 상기 산 물 반도체는, 2차 이온 질량 분석법(SIMS:Secondary Ion Mass Spectrometry)에 의 수소 농도의 측정값이,  $5 \times 10^{19}/\text{cm}^3$  이, 바람직 계는  $5 \times 10^{18}/\text{cm}^3$  이, 보다 바람직 계는  $5 \times 10^{17}/\text{cm}^3$  이, 더욱 바람직 계는  $1 \times 10^{16}/\text{cm}^3$  이 로 다. 또, 과 측정에 의 측정 수 있는 산 물 반도체막의 캐리어 밀도는,  $1 \times 10^{14}/\text{cm}^2$  미만, 바람직 계는  $1 \times 10^{12}/\text{cm}^2$  미만, 더욱 바람직 계는  $1 \times 10^{11}/\text{cm}^2$  미만으로 다. 또, 산 물 반도체의 밴드 갭은, 2eV 이상, 바람직 계는 2.5eV 이상, 보다 바람직 계는 3eV 이상이다. 불순물 농도를 저장 고, 또 산소 결손을 저장 으으로써 i 또는 실질적으로 i 인 산 물 반도체막을 사용 으으로써, 랜지스 의 오 전류를 낮출 수 있다.

[0023] 또, 서로 다른 색상을 갖는 복수의 광원을 사용 서 컬러 상의 시를 는 경우, 단색의 광원과 컬러 를 조 는 경우와는 달리, 상기 복수의 광원을 순차 전 서 발광시킬 요가 있다. 그리고, 상기 광원의 전 이 여지는 주 수는, 단색의 광원을 사용 경우의 레임 주 수보다도 높은 값으로 설정 요가 있다. 예를 들어, 단색의 광원을 사용 경우의 레임 주 수를 60Hz로 면, 적, 녹, 청의 각 색에 대응 는 광원을 사용 서 FS 구동을 는 경우, 광원의 전 을 는 주 수는, 약 3배인 180Hz로 된다. 따라서, 구동 로도 상기 광원의 주 수에 맞춰서 동작시키므로, 매우 높은 주 수에서 동작을 게 된다. 따라서, 구동 로에 있어서의 소비 전력이, 단색의 광원과 컬러 를 조 는 경우에 비 높아지기 쉽다.

[0024] 그러나, 본 발명의 일 태에서는, 소부에 오 전류가 극 작은 랜지스 를 사용 으으로써, 액정 소자에 부여되는 전압이 보유되는 기간을 길게 수 있다. 그 때문에, 정지 상을 시 때의 구동 주 수를, 동 상을 시 때의 구동 주 수보다도 낮게 수 있다.

[0025] 여기서, 산 물 반도체 중의, 수소 농도의 분석에 대 서 접촉 둔다. 산 물 반도체막 중 및 도전막 중의 수소 농도 측정은, 2차 이온 질량 분석법(SIMS:Secondary Ion Mass Spectrometry)으로 다. SIMS 분석은, 그 원리상, 시료 면 근방이나, 재질이 상이 막과의 적층 계면 근방의 데이 를 정 게 얻는 것이 곤란 다는 것이 알려져 있다. 그래서, 막 중에 있어서의 수소 농도의 두께 방 의 분 를 SIMS로 분석 는 경우, 대상이 되는 막이 존재 는 범위에 있어서, 값에 극단적인 변동이 없고, 거의 일정 값이 얻어지는 영역에 있어서의 균값을, 수소 농도로서 채용 다. 또, 측정의 대상이 되는 막의 두께가 작은 경우, 인접 는 막 내의 수소 농도의 영 을 받아, 거의 일정 값이 얻어지는 영역을 찾아낼 수 없는 경우가 있다. 이 경우, 당 막이 존재 는 영역에 있어서의, 수소 농도의 최대값 또는 최소값을, 당 막 중의 수소 농도로서 채용 다. 또, 당 막이 존재 는 영역에 있어서, 최대값을 갖는 산 의 크, 최소값을 갖는 골짜기 의 크가 존재 지 않는 경우, 변곡점의 값을 수소 농도로서 채용 다.

[0026] 구체적으로, i 또는 실질적으로 i 인 산 물 반도체막을 성층으로서 사용 랜지스 의 오 전류가 낮은 것은, 다양 실 에 의 증명 수 있다. 예를 들어, 채널 이  $1 \times 10^6 \mu\text{m}$ 이고 채널 길이가  $10 \mu\text{m}$ 인 소자이 어도, 소스 전극과 드레인 전극간의 전압(드레인 전압)이 1V 내지 10V의 범위에 있어서, 오 전류(게이 전극과 소스 전극간의 전압을 0V 이 로 을 때의 드레인 전류)가, 반도체 라미 애널라이저의 측정 계 이, 즉  $1 \times 10^{-13} \text{A}$  이 라고 는 성을 얻을 수 있다. 이 경우, 오 전류를 랜지스 의 채널 으로 나눈 수치에 상당 는 오 전류 밀도는,  $100 \text{zA}/\mu\text{m}$  이 인 것을 알 수 있다. 또, 용량 소자와 랜지스 를 접속 서, 용량 소자에 유입 또는 용량 소자로부터 유출 는 전 를 당 랜지스 로 제어 는 로를 사용 여, 오 전류 밀도의 측정을 었다. 당 측정에서는, 랜지스 에 상기 산 물 반도체막을 채널 성 영역에 사용 고, 용량 소자의 단위 시간당의 전 량의 추이로부 당 랜지스 의 오 전류 밀도를 측정 었다. 그 결과, 랜지스 의 소스 전극과 드레인 전극간의 전압이 3V인 경우에, 몇십  $\text{yA}/\mu\text{m}$ 라고 는, 더 낮은 오 전류 밀도가 얻어지는 것을 알 수 있었다. 따라서, 본 발명의 일 태에 따른 반도체 장치에서는, 상기 산 물 반도체막을 성층으로서 사용 랜지스 의 오 전류 밀도를, 소스 전극과 드레인 전극간의 전압에 따라서

는,  $100yA/\mu\text{m}$  이 , 바람직 계는  $(10y)A/\mu\text{m}$  이 , 더욱 바람직 계는  $(1y)A/\mu\text{m}$  이 로 수 있다. 따라서, 상 기 산 물 반도체막을 성층으로서 사용 랜지스 는, 오 전류가, 결정성을 갖는 실리콘을 사용 랜지스 에 비교 서 저 게 낮다.

[0027] 또 , 산 물 반도체로서, 산 인듐, 산 주석, 산 아연, 2원계 금속의 산 물인 In-Zn계 산 물, Sn-Zn계 산 물, Al-Zn계 산 물, Zn-Mg계 산 물, Sn-Mg계 산 물, In-Mg계 산 물, In-Ga계 산 물, 3원계 금속의 산 물인 In-Ga-Zn계 산 물(IGZO라고도 기 ), In-Al-Zn계 산 물, In-Sn-Zn계 산 물, Sn-Ga-Zn계 산 물, Al-Ga-Zn계 산 물, Sn-Al-Zn계 산 물, In-Hf-Zn계 산 물, In-La-Zn계 산 물, In-Ce-Zn계 산 물, In-Pr-Zn 계 산 물, In-Nd-Zn계 산 물, In-Sm-Zn계 산 물, In-Eu-Zn계 산 물, In-Gd-Zn계 산 물, In-Tb-Zn계 산 물, In-Dy-Zn계 산 물, In-Ho-Zn계 산 물, In-Er-Zn계 산 물, In-Tm-Zn계 산 물, In-Yb-Zn계 산 물, In-Lu-Zn계 산 물, 4원계 금속의 산 물인 In-Sn-Ga-Zn계 산 물, In-Hf-Ga-Zn계 산 물, In-Al-Ga-Zn계 산 물, In-Sn-Al-Zn계 산 물, In-Sn-Hf-Zn계 산 물, In-Hf-Al-Zn계 산 물을 사용 수 있다.

[0028] 또 , 예를 들어, In-Ga-Zn계 산 물이란, In과 Ga와 Zn을 갖는 산 물이라는 의미이며, In과 Ga와 Zn의 비율은 묻지 않는다. 또 , In과 Ga와 Zn 이외의 금속 원소가 들어 있어도 된다. 또 , 산 물 반도체로서,  $\text{InMO}_3(\text{ZnO})_m(m>0)$ 으로 기되는 재료를 사용 도 된다. 또 , M은, Ga, Fe, Mn 및 Co로부 선택된 나의 금 속 원소 또는 복수의 금속 원소를 나타낸다. 또 , 산 물 반도체로서,  $\text{In}_2\text{SnO}_5(\text{ZnO})_n(n>0)$ 으로 기되는 재료 를 사용 도 된다.

### 발명의 과

[0029] 본 발명의 일 태에 따른 액정 시 장치는, 소부를 복수의 영역으로 분 고, 영역마다 서로 다른 색상의 광을 순차 공급 으로서, 컬러 상의 시를 다. 따라서, 정 시각에 착안 면, 인접 는 영역에 공급 되는 광의 색상을, 서로 상이 게 수 있다. 따라서, 각 색의 상이 성되지 않고 개별로 시인되는 것을 방지 수 있고, 동 상의 시를 때에 일어나기 쉬웠던 컬러 브레이크의 발생을 방지 수 있다.

[0030] 본 발명의 일 태에 따른 액정 시 장치는, 액정 시 장치의 주위가 밝은 경에서도, 어둑어둑 경에서 도, 그 경에 맞게, 외광을 조명광원으로 는 반사 모드와, 백라이 를 사용 는 과 모드의 양쪽 모드에서 의 상 시를 가능 게 액정 시 장치를 실 수 있다. 예를 들어, 동 상을 시 는 경우에는 과 모드로 고, 정지 상을 시 는 경우에는 반사 모드로 수도 있다.

[0031] 본 발명의 일 태에 따른 액정 시 장치는, 소부에 오 전류가 극 작은 랜지스 를 사용 으로서, 액 정 소자에 부여되는 전압이 보유되는 기간을 길게 수 있다. 그 때문에, 정지 상을 시 때의 구동 주 수를, 동 상을 시 때의 구동 주 수보다도 낮게 수 있다. 그 때문에, 소비 전력을 저감 수 있는 액 정 시 장치를 실 수 있다.

### 도면의 간단 설명

[0032] 도 1은 액정 시 장치의 구성을 도시 는 블록도.

도 2a 및 도 2b는 널과 소의 구성을 도시 는 도면.

도 3은 액정 시 장치와 백라이 의 동작을 모식적으로 도시 도면.

도 4a 내지 도 4c는 각 영역에 공급되는 광의 색상의 일례를, 모식적으로 도시 는 도면.

도 5a 내지 도 5c는 각 영역에 공급되는 광의 소등의 일례를, 모식적으로 도시 는 도면.

도 6은 주사선 구동 로의 구성을 도시 는 도면.

도 7은 제x 스 출력 로(20)\_x를, 모식적으로 도시 도면.

도 8a 내지 도 8c는 스 출력 로의 구성과, 그 타이밍 차 를 도시 는 도면.

도 9는 주사선 구동 로의 타이밍 차 를 도시 는 도면.

도 10은 주사선 구동 로의 타이밍 차 를 도시 는 도면.

도 11은 신 선 구동 로의 구성을 도시 는 도면.

- 도 12a 및 도 12b는 신 선에 공급되는 상신 (DATA)의 타이밍의 일례를 나타내는 도면.
- 도 13은 선택신 의 주사의 타이밍과, 백라이 의 점등의 타이밍을 도시 는 도면.
- 도 14는 선택신 의 주사의 타이밍과, 백라이 의 소등의 타이밍을 도시 는 도면.
- 도 15a 내지 도 15d는 널과 소의 구성을 도시 는 도면.
- 도 16은 주사선 구동 로의 구성을 도시 는 도면.
- 도 17은 주사선 구동 로의 타이밍 차 를 도시 는 도면.
- 도 18은 신 선 구동 로의 구성을 도시 는 도면.
- 도 19a 및 도 19b는 스 출력 로의 구성을 도시 는 도면.
- 도 20a 및 도 20b는 스 출력 로의 구성을 도시 는 도면.
- 도 21a 내지 도 21c는 랜지스 의 제작 방법을 도시 는 단면도.
- 도 22a 내지 도 22d는 랜지스 의 단면도.
- 도 23a 내지 도 23e의 (2)는 액정 시 장치의 제작 방법을 도시 는 단면도.
- 도 24a 내지 도 24c는 액정 시 장치의 상면도의 일례.
- 도 25a 및 도 25b는 액정 시 장치의 상면도 및 단면도.
- 도 26은 액정 시 장치의 구성을 도시 는 사시도.
- 도 27a 및 도 27b는 소의 구성을 도시 는 상면도 및 단면도.
- 도 28a 및 도 28b는 소의 구성을 도시 는 상면도 및 단면도.
- 도 29는 소의 구성을 도시 는 단면도.
- 도 30a 및 도 30b는 랜지스 의 구성을 설명 는 도면.
- 도 31은 Vth의 정의를 도시 는 도면.
- 도 32a 내지 도 32c는 광 부( )바이어스 시 결과를 도시 는 도면.
- 도 33a 내지 도 33f는 전자 기기의 도면.

**발명을 실시 기 위 구체적인 내용**

- [0033] 이 예서는, 본 발명의 실시 태에 대 서 도면을 사용 서 상세 게 설명 다. 단, 본 발명은 이 의 설명에 정되지 않고, 본 발명의 취지 및 그 범위로부 일탈 지 않고 그 태 및 상세를 다양 게 변경 수 있는 것은, 당업자라면 용이 게 이 된다. 따라서, 본 발명은, 이 에서 설명 는 실시 태의 기재 내용에 정 서 석되는 것은 아니다.
- [0034] (실시 태 1)
- [0035] <액정 시 장치의 구성예>
- [0036] 도 1에 도시 는 액정 시 장치(400)는, 복수의 상 메모리(401)와, 상 데이 선택 로(402)와, 선택 (403)와, CPU(404)와, 컨 롤러(405)와, 널(406)과, 백라이 (407)와, 백라이 제어 로(408)를 갖는다.
- [0037] 복수의 상 메모리(401)에는, 액정 시 장치(400)에 입력된, 컬러 상에 대응 는 상 데이 ( 컬러 상 데이 (410))가 기억된다. 상기 컬러 상 데이 (410)에는, 복수의 색상에 각각 대응 는 상 데이 가 되어 있다. 복수의 각 상 메모리(401)에는, 각 색상에 대응 는 상 데이 가 각각 기억되어 있다.
- [0038] 상 메모리(401)는, 예를 들어 DRAM(Dynamic Random Access Memory), SRAM(Static Random Access Memory) 등 의 기억 로를 사용 수 있다.
- [0039] 상 데이 선택 로(402)는, 컨 롤러(405)로부 의 명령에 따라서 복수의 상 메모리(401)에 기억되어 있

는, 각 색상에 대응 는 컬러 상 데이 를 독 여, 셀렉 (403)에 보낸다.

- [0040] 또 , 액정 시 장치(400)에는, 모노크롬 상에 대응 는 상 데이 (모노크롬 상 데이 (411))도 입력된다. 입력된 모노크롬 상 데이 (411)는, 셀렉 (403)에 입력된다.
- [0041] 또 , 서로 다른 색상의 색을 복수 사용 여, 각 색의 계조에 의 시되는 상을 컬러 상으로 다. 또 , 단일 색상의 색을 사용 여, 그 색의 계조에 의 시되는 상을 모노크롬 상으로 다.
- [0042] 또 , 본 실시 태에서는, 모노크롬 상 데이 (411)가 직접 셀렉 (403)에 입력되는 구성을 나타내고 있지만, 본 발명은 이 구성에 정되지 않는다. 컬러 상 데이 (410)와 마찬가지로, 모노크롬 상 데이 (411)도, 상 메모리(401)에 있어서 일단 기억 고, 상 데이 선택 로(402)에 있어서 독 도록 도 된다. 이 경우, 셀렉 (403)가 상 데이 선택 로(402)에 되는 구성으로 된다.
- [0043] 또 , 모노크롬 상 데이 (411)는, 컬러 상 데이 (410)를 액정 시 장치(400)에 있어서 성 으으로써, 제작되어 있어도 된다.
- [0044] CPU(404)는, 컬러 상의 시를 는 경우와, 모노크롬 상의 시를 는 경우에서, 셀렉 (403)와 킨 롤러(405)의 동작이 전 되게 제어 다.
- [0045] 구체적으로, 컬러 상의 시를 는 경우, 셀렉 (403)는, CPU(404)로부 의 명령에 따라, 입력된 컬러 상 데이 (410)를 선택 여, 널(406)에 공급 다. 또 , 킨 롤러(405)는, CPU(404)로부 의 명령에 따라, 컬러 상 데이 (410)에 동기 구동 신 또는 컬러 상의 시를 때에 사용되는 전원 전위를 널(406)에 공급 다.
- [0046] 은, 모노크롬 상의 시를 는 경우, 셀렉 (403)는, CPU(404)로부 의 명령에 따라, 입력된 모노크롬 상 데이 (411)를 선택 여, 널(406)에 공급 다. 또 , 킨 롤러(405)는, CPU(404)로부 의 명령에 따라, 모노크롬 상 데이 (411)에 동기 구동 신 또는 모노크롬 상의 시를 때에 사용되는 전원 전위를 널(406)에 공급 다.
- [0047] 널(406)은, 각 소에 액정 소자를 갖는 소부(412)와, 신 선 구동 로(413), 주사선 구동 로(414) 등의 구동 로를 갖는다. 셀렉 (403)로부 의 컬러 상 데이 (410) 또는 모노크롬 상 데이 (411)는, 신 선 구동 로(413)에 부여된다. 또 , 킨 롤러(405)로부 의 구동 신 또는 전원 전위는, 신 선 구동 로(413) 또는 주사선 구동 로(414)에 부여된다.
- [0048] 또 , 구동 신 에는, 신 선 구동 로(413)의 동작을 제어 는 신 선 구동 로용 스타 스 신 (SSP), 신 선 구동 로용 클록 신 (SCK), 주사선 구동 로(414)의 동작을 제어 는 주사선 구동 로용 스타 스 신 (GSP), 주사선 구동 로용 클록 신 (GCK) 등이 된다.
- [0049] 백라이 (407)에는, 색상이 상이 광을 받 는 복수의 광원이 배치되어 있다. 킨 롤러(405)는, 백라이 제어 로(408)를 서 백라이 (407)가 갖는 광원의 구동을 제어 다.
- [0050] 또 , 컬러 상의 시와 모노크롬 상의 시의 전 은, 인위적으로 수 있다. 이 경우, 입력 장치(420)를 액정 시 장치(400)에 설치 고, 입력 장치(420)로부 의 신 에 따라, CPU(404)가 상기 전 을 제어 도록 면 된다.
- [0051] 또 , 실시 태에서 예시되는 액정 시 장치(400)는, 측광 로(421)를 갖고서 있어도 된다. 측광 로(421)는 당 액정 시 장치(400)가 사용되고 있는 경의 밝기를 측정 는 로이다. 그리고, 측광 로(421)에 있어서 검지된 밝기에 따라, CPU(404)가 컬러 상의 시와 모노크롬 상의 시의 전 을 제어 도 된다.
- [0052] 예를 들어, 본 실시 태에서 예시되는 액정 시 장치(400)를 어둡어둡 경에서 이용 는 경우, 측광 로(421)로부 의 신 에 따라, CPU(404)가 컬러 상의 시를 선택 고, 밝은 경에서 이용 는 경우, 측광 로(421)로부 의 신 에 따라, CPU(404)가 모노크롬 상의 시를 선택 도 된다. 또 , 측광 로(421)에 미리 임계값을 설정 고, 사용 경의 밝기가 임계값을 면, 백라이 (407)가 점등 게 설정 도 된다.
- [0053] < 널의 구성예>
- [0054] 계속 서, 본 발명의 일 태에 따른 액정 시 장치의, 널의 구체적인 구성에 대 , 일례를 들어 설명 다.
- [0055] 도 2a는, 액정 시 장치의 구성예를 도시 는 도면이다. 도 2a에 도시 는 액정 시 장치는, 소부(10)와, 주사선 구동 로(11)와, 신 선 구동 로(12)를 갖는다. 본 발명의 일 태에서는, 소부(10)가 복수의 영

역으로 분 되어 있다. 구체적으로, 도 2a에서는, 소부(10)가, 3개의 영역(영역(101) 내지 영역(103))으로 분 되어 있는 경우를 예시 고 있다. 그리고, 각 영역은, 매 틱스 상으로 배치된 복수의 소(15)를 갖는다.

[0056] 또, 소부(10)에는, 주사선 구동 로(11)에 의 전위가 제어되는 m개의 주사선 GL과, 신 선 구동 로(12)에 의 전위가 제어되는 n개의 신 선 SL이 설치되어 있다. 그리고, m개의 주사선 GL은, 소부(10)가 갖는 영역의 수에 맞춰, 복수의 그룹으로 분 되어 있다. 예를 들어, 도 2a의 경우, 소부(10)가 3개의 영역으로 분 되어 있으므로, m개의 주사선 GL도 3개의 그룹으로 분 되어 있다. 그리고, 각 그룹에 속 는 주사선 GL은, 당 그룹에 대응 는 영역이 갖는 복수의 소(15)에 접속되어 있다. 구체적으로, 각 주사선 GL은, 각 영역에 있어서 매 틱스 상으로 배치된 복수의 소(15) 중, 어느 쪽의 에 배치된 n개의 소(15)에 접속 된다.

[0057] 또, 각 신 선 SL은, 상기 영역에 관계없이, 소부(10)에 있어서 m n열에 배치된 복수의 소(15) 중, 어느 쪽의 열에 배치된 m개의 소(15)에 접속된다.

[0058] 또, 본 명세서에 있어서 접속이란 전기적인 접속을 의미 고 있고, 전류, 전압 또는 전위가, 공급 가능, 은 전송 가능 상태에 상당 다. 따라서, 접속 고 있는 상태란, 직접 접속 고 있는 상태를 반드시 가리키는 것은 아니며, 전류, 전압 또는 전위가, 공급 가능, 은 전송 가능 도록, 배선, 저, 다이오드, 랜지스 등의 로 소자를 서 간접적으로 접속 고 있는 상태도, 그 범주에 다.

[0059] 또, 로도 상은 독립되어 있는 구성 요소끼리가 접속되어 있는 경우라도, 실제로는, 예를 들어 배선의 일부가 전극으로서도 기능 는 경우 등, 나의 도전막이, 복수의 구성 요소의 기능을 겸비 고 있는 경우도 있다. 본 명세서에 있어서 접속이란, 이러, 나의 도전막이, 복수의 구성 요소의 기능을 겸비 고 있는 경우도, 그 범주에 다.

[0060] 또, 랜지스 가 갖는 소스 전극과 드레인 전극은, 랜지스 의 극성 및 각 전극에 부여되는 전위의 고저차에 의, 그 부르는 법이 바뀐다. 일반적으로, n채널 랜지스 에서는, 낮은 전위가 부여되는 전극이 소스 전극이라고 불리고, 높은 전위가 부여되는 전극이 드레인 전극이라고 불린다. 또, p채널 랜지스 에서는, 낮은 전위가 부여되는 전극이 드레인 전극이라고 불리고, 높은 전위가 부여되는 전극이 소스 전극이라고 불린다. 본 명세서에서는, 소스 전극과 드레인 전극 중 어느 쪽을 제1 단자, 다른 쪽을 제2 단자로 고, 랜지스 의 접속 관계를 설명 다.

[0061] 도 2a는, 도 2a에 도시 는 액정 시 장치가 갖는 소(15)의 로도의 일례를 나타내는 도면이다. 도 2a에 도시 는 소(15)는, 스위칭 소자로서 기능 는 랜지스 (16)와, 랜지스 (16)를 서 부여된 상 신의 전위에 따라, 그 과율이 제어되는 액정 소자(18)와, 용량 소자(17)를 갖는다.

[0062] 액정 소자(18)는, 소 전극과, 대 전극과, 소 전극과 대 전극간의 전압이 인가되는 액정을 액정층을 갖고 있다. 소 전극은 액정층을 개재 여 입사 는 광을 반사 는 영역(반사 영역)과, 광성을 갖는 영역(과 영역)을 갖고 있다. 그리고, 용량 소자(17)는, 액정 소자(18)가 갖는 소 전극과 대 전극간의 전압을 보유 는 기능을 갖고 있다.

[0063] 액정층에 사용되는 액정 재료의 일례로서는, 네마 액정, 콜레스 틱 액정, 스메 액정, 디스코 액정, 서로 로 액정, 리오 로 액정, 저분자 액정, 고분자 분산 액정(PDLC), 강유전 액정, 반강유전 액정, 주쇄 액정, 측쇄 고분자 액정, 마나나 액정 등을 들 수 있다.

[0064] 또, 배 막을 사용 지 않는 블루상을 나타내는 액정을 사용 도 된다. 블루상은 액정상의 나이며, 콜레스 틱 액정을 승온 가면, 콜레스 틱상으로부터 등방상으로 전이 기 직전에 발 는 상이다. 블루상은 좁은 온도 범위에서밖에 발 지 않기 때문에, 키랄제나 자외선 경 수지를 첨가 서 온도 범위를 개선 다. 블루상을 나타내는 액정과 키랄제를 는 액정 조성물은, 응답 속도가 10 μsec.이상 100 μsec.이 로 짧고, 광적 등방성이기 때문에 배 처리가 불 요 며, 시야각 의존성이 작기 때문에 바람직 다.

[0065] 또 액정의 구동 방법으로서, TN(Twisted Nematic) 모드, STN(Super Twisted Nematic) 모드, VA(Vertical Alignment) 모드, MVA(Multi-domain Vertical Alignment) 모드, IPS(In-Plane Switching) 모드, OCB(Optically Compensated Birefringence) 모드, ECB(Electrically Controlled Birefringence) 모드, FLC(Ferroelectric Liquid Crystal) 모드, AFLC(AntiFerroelectric Liquid Crystal) 모드, PDLC(Polymer Dispersed Liquid Crystal) 모드, PNLC(Polymer Network Liquid Crystal) 모드, 게스 스 모드 등을 적용

는 것이 가능하다.

[0066] 소(15)는, 요에 따라, 랜지스, 다이오드, 저 소자, 용량 소자, 인덕 스 등의 그 밖의 로 소자를, 더 갖고 있어도 된다.

[0067] 구체적으로, 도 2a에서는, 랜지스 (16)의 게이 전극이 주사선 GL에 접속되어 있다. 랜지스 (16)는, 그 제1 단자가 신 선 SL에 접속되고, 그 제2 단자가 액정 소자(18)의 소 전극에 접속되어 있다. 용량 소자(17)는, 쪽의 전극이 액정 소자(18)의 소 전극에 접속되어 있고, 다른 쪽의 전극이, 정 전위가 부여되고 있는 노드에 접속되어 있다. 또, 액정 소자(18)가 갖는 대 전극에도 정 전위가 부여되고 있다. 그리고, 대 전극에 부여되는 전위는, 용량 소자(17)가 갖는 다른 쪽의 전극에 부여되는 전위와 공 이어도 된다.

[0068] 그리고, 본 발명의 일 태에서는, 상기 스위칭 소자로서 기능 는 랜지스 (16)의 채널 성 영역에, 실리콘 반도체보다도 밴드 갭이 넓고, 진성 캐리어 밀도가 실리콘 반도체보다도 낮은 반도체를 유( )고 있어도 된다. 상기 반도체의 일례로서, 탄 규소(SiC), 질 갈륨(GaN) 등의 물 반도체, 산 아연(ZnO) 등의 금속 산 물로 이루어지는 산 물 반도체 등을 적용 수 있다. 이 중에서도 산 물 반도체는, 스 링법이나 습식법(인쇄법 등)에 의 제작 가능 고, 양산성이 우수 다는 이점이 있다. 또, 탄 실리콘의 로세스 온도는 약 1500℃, 질 갈륨의 로세스 온도는 약 1100℃이지만, 산 물 반도체의 성막 온도는, 300℃ 이상 유리 전이점 이 로 낮고, 저렴 고 입수 기 쉬운 유리 기 상에의 성막이 가능 다. 또, 기 의 대 에도 대응이 가능 다. 따라서, 상술 와이드 갭 반도체 중에서도, 산 물 반도체는 양산성이 높다는 장점을 갖는다. 또, 랜지스 의 성능(예를 들어 전계 과 이동도)을 상시키기 위 서 결정성의 산 물 반도체 를 얻고자 는 경우에도, 450℃ 내지 800℃의 열처리에 의 용이 게 결정성의 산 물 반도체를 얻을 수 있다.

[0069] 이 의 설명에서는, 밴드 갭이 큰 반도체로서, 상기와 같은 이점을 갖는 산 물 반도체를 사용 는 경우를 예로 들고 있다.

[0070] 또, 별 언급 지 않는 , 본 명세서에서 오 전류란, n채널 랜지스 에 있어서는, 드레인 전극을 소스 전극과 게이 전극보다도 높은 전위로 상 상태에 있어서, 게이 전극과 소스 전극간의 전압이 0 이 일 때에, 소스 전극과 드레인 전극 사이에 르는 전류를 의미 다. 은, 본 명세서에서 오 전류란, p채널 랜지스 에 있어서는, 드레인 전극을 소스 전극과 게이 전극보다도 낮은 전위로 상 상태에 있어서, 게이 전극과 소스 전극간의 전압이 0 이상 일 때에, 소스 전극과 드레인 전극 사이에 르는 전류를 의미 다.

[0071] 또, 도 2a에서는, 소(15)에 있어서, 나의 랜지스 (16)를 스위칭 소자로서 사용 고 있는 경우에 대 서 도시 고 있지만, 본 발명은 이 구성에 정되지 않는다. 나의 스위칭 소자로서 기능 는 복수의 랜지스 를 사용 고 있어도 된다. 복수의 랜지스 가 나의 스위칭 소자로서 기능 는 경우, 상기 복수의 랜지스 는 병렬로 접속되어 있어도 되고, 직렬로 접속되어 있어도 되며, 직렬과 병렬이 조 되어 접속되어 있어 도 된다.

[0072] 본 명세서에 있어서, 랜지스 가 직렬로 접속되어 있는 상태란, 예를 들어, 제1 랜지스 의 제1 단자와 제2 단자 중 어느 쪽만이, 제2 랜지스 의 제1 단자와 제2 단자 중 어느 쪽에만 접속되어 있는 상태를 의미 다. 또, 랜지스 가 병렬로 접속되어 있는 상태란, 제1 랜지스 의 제1 단자가 제2 랜지스 의 제1 단자에 접속되고, 제1 랜지스 의 제2 단자가 제2 랜지스 의 제2 단자에 접속되어 있는 상태를 의미 다.

[0073] 상술 바와 같은 성을 갖는 반도체 재료를 채널 성 영역에 으로써, 오 전류가 극 낮고, 게다가 고내압인 랜지스 (16)를 실 수 있다. 그리고, 상기 구성을 갖는 랜지스 (16)를 스위칭 소자로서 사용 으로써, 상의 실리콘이나 게르마늄 등의 반도체 재료로 성된 랜지스 를 사용 경우에 비 여, 액정 소자(18)에 축적된 전 의 누설을 방지 수 있다.

[0074] 오 전류가 극 작은 랜지스 (16)를 사용 으로써, 액정 소자(18)에 부여되는 전압이 보유되는 기간을 길 게 보 수 있다. 그 때문에, 정지 상과 같이, 연속 는 몇 개인가의 레임 기간에 걸쳐, 소부(10)에 동일 상 정보를 갖는 상 신 가 기입되는 경우 등에는, 구동 주 수를 낮게 는, 바꾸어 말 면 일정 기 간 내에 있어서의 소부(10)에의 상 신 의 기입 수를 적게 도, 상의 시를 유지 수 있다. 예를 들어, 상술 바와 같은 i 또는 실질적으로 i 인 산 물 반도체막을 성층으로서 사용 랜지스 (16)를 사용 으로써, 상 신 의 기입 간격을 10초 이상, 바람직 게는 30초 이상, 더욱 바람직 게는 1분 이상으로 수 있다. 그리고, 상 신 가 기입되는 간격을 길게 면 수록, 보다 소비 전력을 저감 수 있다.

[0075] 또, 복수 의 상 신 의 기입에 의 상을 시인 때, 복수 에 걸쳐 전 되는 상을 인간의 눈은 시인

게 된다. 그 때문에, 인간의 눈에는 로로서 나타날 수도 있다. 본 실시 태에서 설명 바와 같이, 상 신 의 기입 수를 삭감 는 구성으로 으로써, 눈의 로를 저감시킨다는 과도 있다.

[0076] 또 , 상 신 의 전위를 보다 긴 기간에 걸쳐 보유 수 있기 때문에, 상 신 의 전위를 보유 기 위 서, 액정 소자(18)에 용량 소자(17)를 접속 지 않아도, 시되는 질이 저 는 것을 방지 수 있다. 따라서, 용량 소자(17)를 설치 지 않음으로써, 은 용량 소자(17)의 크기를 작게 으로써, 개구율을 높일 수 있기 때문에, 액정 시 장치의 소비 전력을 저감시킬 수 있다.

[0077] 또 , 상 신 의 전위의 극성을, 대 전극의 전위를 기준으로 서 반전시키는 반전 구동을 으로써, 번 인(burn-in)이라고 불리는 액정의 열 를 방지 수 있다. 그러나, 반전 구동을 면, 상 신 의 극성이 변 때에 신 선에 부여되는 전위의 변 가 커지기 때문에, 스위칭 소자로서 기능 는 랜지스 (16)의 소 스 전극과 드레인 전극의 전위차가 커진다. 따라서, 랜지스 (16)는, 임계값 전압이 시 는 등의 성 열 가 발생 기 쉽다. 또 , 액정 소자(18)에 보유되어 있는 전압을 유지 기 위 서, 소스 전극과 드레인 전 극의 전위차가 커도, 오 전류가 낮은 것이 요구된다. 본 발명의 일 태에서는, 랜지스 (16)에, 실리콘 또는 게르마늄보다도 밴드 갭이 크고, 진성 캐리어 밀도가 낮은 산 물 반도체 등의 반도체를 사용 고 있으므로, 랜지스 (16)의 내압성을 높이고, 오 전류를 저 게 낮게 수 있다. 따라서, 상의 실리콘이나 게르마늄 등의 반도체 재료로 성된 랜지스 를 사용 경우에 비 여, 랜지스 (16)의 열 를 방지 고, 액정 소자(18)에 보유되고 있는 전압을 유지 수 있다.

[0078] < 널과 백라이 의 동작예>

[0079] 계속 서, 널의 동작의 일례에 대 서, 백라이 의 동작과 게 설명 다. 도 3은, 액정 시 장치와 백라이 의 동작을 모식적으로 도시 도면이다. 도 3에 도시 바와 같이, 본 발명의 일 태에 따른 액정 시 장 치의 동작은, 컬러 상을 시 는 기간( 컬러 상 시 기간(301))과, 모노크롬 상의 동 상을 시 는 기간(모노크롬 동 상 시 기간(302))과, 모노크롬 상의 정지 상을 시 는 기간(모노크롬 정지 상 시 기간(303))으로 크게 구별된다.

[0080] 컬러 상 시 기간(301)에서는, 복수의 서브 레임 기간에 의 1 레임 기간이 구성되어 있다. 그리고, 서브 레임 기간마다 소부에의 상 신 의 기입이 여지고 있다. 그리고, 주사선 구동 로나 신 선 구동 로 등의 구동 로에는, 상의 시를 고 있는 동안에 있어서, 연속 서 구동 신 가 공급되고 있다. 따라서, 컬러 상 시 기간(301)에서는, 구동 로는 동작 고 있는 상태에 있다. 또 , 컬러 상 시 기간(301)에서는, 백라이 에 의 소부에 공급되는 광의 색상이, 서브 레임 기간마다 전 된다. 그리고, 각 색상에 대응 상 신 를 소부에 순서대로 기입 가고, 1 레임 기간 내에 모든 색상에 대응 상 신 를 기입 으로써 1 상이 성된다. 그 때문에, 컬러 상 시 기간(301)에서는, 1 레임 기간에 있어서의 소부에의 상 신 의 기입 수는 복수 이며, 그 수는 백라이 로부 공급되는 광의 색상의 수에 의 정 진다.

[0081] 모노크롬 동 상 시 기간(302)에서는, 1 레임 기간마다 소부에의 상 신 의 기입이 여지고 있다. 그리고, 주사선 구동 로나 신 선 구동 로 등의 구동 로에는, 상의 시를 고 있는 동안에 있어서, 연속 서 구동 신 가 공급되고 있다. 따라서, 모노크롬 동 상 시 기간(302)에서는, 구동 로는 동작 고 있는 상태에 있다. 또 , 모노크롬 동 상 시 기간(302)에서는, 백라이 를 소등으로 고, 소 전극이 갖 는 반사 영역에서 외광을 반사 으로써 상을 시 다. 이 때문에, 복수의 색상에 대응 상 신 를 소 부에 순서대로 기입 요는 없고, 1 레임 기간 내에, 나의 색상에 대응 상 신 를 소부에 기입 으 로써, 1 상을 성 수 있다. 그 때문에, 모노크롬 동 상 시 기간(302)에서는, 1 레임 기간에 있어서의 소부에의 상 신 의 기입 수를 1 로 수 있다.

[0082] 모노크롬 정지 상 시 기간(303)에서는, 1 레임 기간마다 소부에의 상 신 의 기입이 여지고 있다. 그러나, 컬러 상 시 기간(301)이나 모노크롬 동 상 시 기간(302)과는 달리, 소부에의 상 신 의 기입 시에 구동 로에 구동 신 가 공급되고, 기입이 종료 에는 구동 로에의 구동 신 의 공급이 정지 다. 따라서, 모노크롬 정지 상 시 기간(303)에서는, 상 신 의 기입 시 이외는, 구동 로는 비 동작의 상태에 있다. 또 , 모노크롬 정지 상 시 기간(303)에서는, 백라이 를 소등으로 고, 외광을 소 전극 이 갖 는 반사 영역에서 반사 으로써 상을 시 다. 이 때문에, 복수의 색상에 대응 상 신 를 소 부에 순서대로 기입 요는 없고, 1 레임 기간 내에, 나의 색상에 대응 상 신 를 소부에 기입 으 로써, 1 상을 성 수 있다. 그 때문에, 모노크롬 정지 상 시 기간(303)에서는, 1 레임 기간에 있어서의 소부에의 상 신 의 기입 수를 1 로 수 있다.

- [0083] 또, 모노크롬 동상시 기간(302)에서는, 리커 등의 상의 깜빡거림이 시인되는 것을 방지 기위서, 1초간에 60 레임 기간 이상 설정하는 것이 바람직하다. 모노크롬 정지상시 기간(303)에서는, 1 레임 기간을 극단적으로 길게, 예를 들어 1분 이상으로 수 있다. 1 레임 기간을 길게 으으로써, 구동 로가 비동작의 기간을 길게 수 있으므로, 액정 시 장치의 소비 전력을 저감시킬 수 있다. 또, 상의 시에 백라이 를 사용 요가 없기 때문에, 액정 시 장치의 소비 전력을 더욱 저감시킬 수 있다.
- [0084] 또, 본 발명의 일 태에 따른 액정 시 장치는, 컬러 를 사용 요가 없다. 따라서, 컬러 를 사용 액정 시 장치에 비 여, 소비 전력을 저감 수 있다.
- [0085] 또, 모노크롬 동상시 기간(302) 또는 모노크롬 정지상시 기간(303)이어도, 요에 따라 소부 전체, 은 영역마다 백라이 를 점등시켜, 시 상의 시인성을 높일 수도 있다.
- [0086] 또, 컬러 상시 기간(301)에서는, 1 레임 기간에 있어서, 소부의 각 영역에 색상이 상이 복수의 광을 순차 공급 다. 도 4a 내지 도 4c에, 각 영역에 공급되는 광의 색상의 일례를, 모식적으로 도시 다. 또, 도 4a 내지 도 4c에서는, 도 2a에 도시 바와 같이, 소부가 3개의 영역으로 분 되어 있는 경우를 예시 고 있다. 또, 도 4a 내지 도 4c에서는, 소부에, 백라이 로부 적(R)의 광, 청(B)의 광, 녹(G)의 광이 공급되는 경우를 예시 고 있다.
- [0087] 우선, 도 4a에, 최초의 서브 레임 기간에 있어서, 영역(101)에 적(R)의 광, 영역(102)에 녹(G)의 광, 영역(103)에 청(B)의 광이, 각각 공급되고 있는 모습을 도시 다. 그리고, 도 4b에, 다음의 서브 레임 기간에 있어서, 영역(101)에 녹(G)의 광, 영역(102)에 청(B)의 광, 영역(103)에 적(R)의 광이, 각각 공급되고 있는 모습을 도시 다. 그리고, 도 4c에, 또 다음의 서브 레임 기간에 있어서, 영역(101)에 청(B)의 광, 영역(102)에 적(R)의 광, 영역(103)에 녹(G)의 광이, 각각 공급되고 있는 모습을 도시 다.
- [0088] 그리고, 상기 모든 서브 레임 기간이 종료 으으로써, 1 레임 기간이 종료 다. 1 레임 기간에 있어서, 각 영역에 공급되는 광의 색상이 일순 으으로써, 컬러의 상을 시 수 있다. 또, 각 영역에 착안 면, 영역(101)에서는, 공급되는 광의 색상이, 적(R), 녹(G), 청(B)의 순서대로 변 고 있다. 또, 영역(102)에서는, 공급되는 광의 색상이, 녹(G), 청(B), 적(R)의 순서대로 변 고 있다. 또, 영역(103)에서는, 공급되는 광의 색상이, 청(B), 적(R), 녹(G)의 순서대로 변 고 있다. 따라서, 각 영역에는, 서로 다른 색상을 갖는 복수의 광이, 서로 상이 운번에 따라 순차 공급되고 있는 것을 알 수 있다.
- [0089] 또, 도 4a 내지 도 4c에서는, 각 서브 레임 기간에 있어서, 나의 영역에 대 여 나의 색상의 광만이 공급되고 있는 예를 도시 고 있지만, 본 발명의 일 태는 이 구성에 정되지 않는다. 예를 들어, 각 영역 내에 있어서, 상 신 의 기입이 종료 부분으로부터 순서대로 공급되는 광의 색상을 전 가도록 도 된다. 이 경우, 각 색상의 광이 공급되는 영역과, 소부가 분 됨으로써 성되는 영역은 반드시 일치 는 것은 아니다.
- [0090] 또, 모노크롬 동상시 기간(302) 및 모노크롬 정지상시 기간(303)에서는, 광의 공급을 정지 다. 도 5a는, 영역(101), 영역(102) 및 영역(103)에 대응 는 백라이 를 소등 상태를 도시 고 있다.
- [0091] 또, 요에 따라 소부 전체, 은 영역마다 백라이 를 점등시켜, 시 상의 시인성을 높일 수도 있다. 도 5b는, 백라이 로부 영역(101)에 적(R)의 광, 청(B)의 광, 녹(G)의 광이 병 서 공급되고 있는 모습을 도시 다. 적(R)의 광, 청(B)의 광, 녹(G)의 광이 됨으로써, 영역(101)에는 백(W)의 광이 공급된다.
- [0092] 또, 도 5b에서는, 서로 다른 색상을 갖는 복수의 광을 색시킴으로써, 나의 색상을 갖는 광을 소부에 공급 는 예를 도시 고 있지만, 나의 색상을 갖는 광을 소부에 공급 도 된다. 도 5c에, 백라이 로부 영역(101)에 녹(G)의 광이 공급되고 있는 모습을 도시 다.
- [0093] <주사선 구동 로(11)의 구성예>
- [0094] 도 6은, 도 2a에 도시 는 주사선 구동 로(11)의 구성예를 도시 는 도면이다. 도 6에 도시 는 주사선 구동 로(11)는, 제1 스 출력 로(20)\_1 내지 제m 스 출력 로(20)\_m을 갖고 있다. 제1 스 출력 로(20)\_1 내지 제m 스 출력 로(20)\_m으로부터 출력되는 선택 신 는, 각각 m개의 주사선 GL(주사선 GL1 내지 주사선 GLm)에 공급된다.
- [0095] 또, 주사선 구동 로(11)에는, 제1 주사선 구동 로용 클록 신 (GCK1) 내지 제4 주사선 구동 로용 클록 신 (GCK4)와, 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)와, 주사선 구동 로용 스타

스 신 (GSP)가, 구동 신 로서 공급되고 있다.

- [0096] 또 , 도 6에서는, 제1 스 출력 로(20)\_1 내지 제j 스 출력 로(20)\_j(j는, m/2 미만의 4의 배수)가, 영역(101)에 배치된 주사선 GL1 내지 주사선 GLj에 접속되어 있는 경우를 예시 고 있다. 또 , 도 6에서는, 제 j+1 스 출력 로(20)\_(j+1) 내지 제2j 스 출력 로(20)\_2j가, 영역(102)에 배치된 주사선 GLj+1 내지 주사선 GL2j에 접속되어 있는 경우를 예시 고 있다. 또 , 도 6에서는, 제2j+1 스 출력 로(20)\_(2j+1) 내지 제m 스 출력 로(20)\_m이 영역(103)에 배치된 주사선 GL2j+1 내지 주사선 GLm에 접속되어 있는 경우를 예시 고 있다.
- [0097] 제1 스 출력 로(20)\_1 내지 제m 스 출력 로(20)\_m는, 제1 스 출력 로(20)\_1에 입력되는 주사선 구동 로용 스타 스 신 (GSP)에 따라서 동작을 개시 고, 스가 순차 시 선택 신 를 출력 다.
- [0098] 제1 스 출력 로(20)\_1 내지 제m 스 출력 로(20)\_m에는, 동일 구성을 갖는 로를 적용 수 있다. 제1 스 출력 로(20)\_1 내지 제m 스 출력 로(20)\_m의 구체적인 접속 관계에 대 서, 도 7을 참조 여 설명 다.
- [0099] 도 7은, 제x 스 출력 로(20)\_x(x는, m 이 의 자연수)를, 모식적으로 도시 도면이다. 제1 스 출력 로(20)\_1 내지 제m 스 출력 로(20)\_m의 각각은, 단자(21) 내지 단자(27)를 갖는다. 또 , 단자(21) 내지 단자(24) 및 단자(26)는 입력 단자이며, 단자(25) 및 단자(27)는 출력 단자이다.
- [0100] 우선, 단자(21)에 대 서 설명 다. 제1 스 출력 로(20)\_1의 단자(21)는, 주사선 구동 로용 스타 스 신 (GSP)를 공급 는 배선에 접속되고, 제2 스 출력 로(20)\_2 내지 제m 스 출력 로(20)\_m의 단자(21)는, 전단의 스 출력 로의 단자(27)에 접속된다.
- [0101] 계속 서, 단자(22)에 대 서 설명 다. 제(4a-3) 스 출력 로(20)\_(4a-3))(a는, m/4 이 의 자연수)의 단자(22)는, 제1 주사선 구동 로용 클록 신 (GCK1)를 공급 는 배선에 접속되고, 제(4a-2) 스 출력 로(20)\_(4a-2)의 단자(22)는, 제2 주사선 구동 로용 클록 신 (GCK2)를 공급 는 배선에 접속되고, 제(4a-1) 스 출력 로(20)\_(4a-1)의 단자(22)는, 제3 주사선 구동 로용 클록 신 (GCK3)를 공급 는 배선에 접속되고, 제4a 스 출력 로(20)\_4a의 단자(22)는, 제4 주사선 구동 로용 클록 신 (GCK4)를 공급 는 배선에 접속된다.
- [0102] 계속 서, 단자(23)에 대 서 설명 다. 제(4a-3) 스 출력 로(20)\_(4a-3)의 단자(23)는, 제2 주사선 구동 로용 클록 신 (GCK2)를 공급 는 배선에 접속되고, 제(4a-2)의 스 출력 로(20)\_(4a-2)의 단자(23)는, 제3 주사선 구동 로용 클록 신 (GCK3)를 공급 는 배선에 접속되고, 제(4a-1) 스 출력 로(20)\_(4a-1)의 단자(23)는, 제4 주사선 구동 로용 클록 신 (GCK4)를 공급 는 배선에 접속되고, 제4a 스 출력 로(20)\_4a의 단자(23)는, 제1 주사선 구동 로용 클록 신 (GCK1)를 공급 는 배선에 접속된다.
- [0103] 계속 서, 단자(24)에 대 서 설명 다. 제(2b-1) 스 출력 로(20)\_2b-1))(b는, j/2 이 의 자연수)의 단자(24)는, 제1 스 제어 신 (PWC1)를 공급 는 배선에 접속되고, 제2b 스 출력 로(20)\_2b의 단자(24)는, 제4 스 제어 신 (PWC4)를 공급 는 배선에 접속되고, 제(2c-1) 스 출력 로(20)\_(2c-1)(c는, (j/2+1) 이상 j 이 의 자연수)의 단자(24)는, 제2 스 제어 신 (PWC2)를 공급 는 배선에 접속되고, 제2c 스 출력 로(20)\_2c의 단자(24)는, 제5 스 제어 신 (PWC5)를 공급 는 배선에 접속되고, 제(2d-1)의 스 출력 로(20)\_(2d-1)(d는, (j+1) 이상 m/2 이 의 자연수)의 단자(24)는, 제3 스 제어 신 (PWC3)를 공급 는 배선에 접속되고, 제2d 스 출력 로(20)\_2d의 단자(24)는, 제6 스 제어 신 (PWC6)를 공급 는 배선에 접속된다.
- [0104] 계속 서, 단자(25)에 대 서 설명 다. 제x 스 출력 로(20)\_x의 단자(25)는, x 째에 배치된 주사선 GLx에 접속된다.
- [0105] 계속 서, 단자(26)에 대 서 설명 다. 제y 스 출력 로(20)\_y(y는, m-1 이 의 자연수)의 단자(26)는, 제(y+1) 스 출력 로(20)\_(y+1)의 단자(27)에 접속되고, 제m 스 출력 로(20)\_m의 단자(26)는, 제m 스 출력 로용 스 신 (STP)를 공급 는 배선에 접속된다. 또 , 제m 스 출력 로용 스 신 (STP)는, 제(m+1) 스 출력 로(20)\_(m+1)가 설치되어 있는 경우에, 당 제(m+1) 스 출력 로(20)\_(m+1)의 단자(27)로부 출력되는 신 에 상당 다. 구체적으로, 이들의 신 는, 실제로 더미 로로서 제(m+1) 스 출력 로(20)\_(m+1)를 설치 는 것, 또는 외부로부 당 신 를 직접 입력 는 것 등에 의 , 제m 스 출력 로(20)\_m에 공급 수 있다.

- [0106] 각 스 출력 로의 단자(27)의 접속 관계는 기출되어 있다. 그 때문에, 여기서는 전술 설명을 원용 기로 다.
- [0107] < 스 출력 로의 구성예 1>
- [0108] 계속 서, 도 8a에, 도 7에 도시 는 제x 스 출력 로(20)\_x의, 구체적인 구성의 일례를 도시 다. 도 8a에 도시 는 스 출력 로는, 랜지스 (31) 내지 랜지스 (39)를 갖는다.
- [0109] 랜지스 (31)는, 그 게이 전극이 단자(21)에 접속되어 있다. 또 , 랜지스 (31)는, 그 제1 단자가 고전 원 전위(Vdd)가 부여되고 있는 노드에 접속되고, 그 제2 단자가 랜지스 (33)의 게이 전극 및 랜지스 (38)의 게이 전극에 접속되어 있다.
- [0110] 랜지스 (32)는, 그 게이 전극이 랜지스 (34)의 게이 전극 및 랜지스 (39)의 게이 전극에 접속되어 있다. 랜지스 (32)는, 그 제1 단자가 저 전원 전위(Vss)가 부여되고 있는 노드에 접속되고, 그 제2 단자가 랜지스 (33)의 게이 전극 및 랜지스 (38)의 게이 전극에 접속되어 있다.
- [0111] 랜지스 (33)는, 그 제1 단자가 단자(22)에 접속되고, 그 제2 단자가 단자(27)에 접속되어 있다.
- [0112] 랜지스 (34)는, 그 제1 단자가 저 전원 전위(Vss)가 부여되고 있는 노드에 접속되고, 그 제2 단자가 단자 (27)에 접속되어 있다.
- [0113] 랜지스 (35)는, 그 게이 전극이 단자(21)에 접속되어 있다. 또 , 랜지스 (35)는, 그 제1 단자가 저 전원 전위(Vss)가 부여되고 있는 노드에 접속되고, 그 제2 단자가 랜지스 (34)의 게이 전극 및 랜지스 (39)의 게이 전극에 접속되어 있다.
- [0114] 랜지스 (36)는, 그 게이 전극이 단자(26)에 접속되어 있다. 또 , 랜지스 (36)는, 그 제1 단자가 고전 원 전위(Vdd)가 부여되고 있는 노드에 접속되고, 그 제2 단자가 랜지스 (34)의 게이 전극 및 랜지스 (39)의 게이 전극에 접속되어 있다. 또 , 랜지스 (36)의 제1 단자가, 저 전원 전위(Vss)보다도 고전위이 며 또 고전원 전위(Vdd)보다도 저전위인 전원 전위(Vcc)가 부여되고 있는 노드에 접속되는 구성으로 수도 있다.
- [0115] 랜지스 (37)는, 그 게이 전극이 단자(23)에 접속되어 있다. 또 , 랜지스 (37)는, 그 제1 단자가 고전 원 전위(Vdd)가 부여되고 있는 노드에 접속되고, 그 제2 단자가 랜지스 (34)의 게이 전극 및 랜지스 (39)의 게이 전극에 접속되어 있다. 또 , 랜지스 (37)의 제1 단자가, 전원 전위(Vcc)가 부여되고 있는 노드에 접속되는 구성으로 수도 있다.
- [0116] 랜지스 (38)는, 그 제1 단자가 단자(24)에 접속되고, 그 제2 단자가 단자(25)에 접속되어 있다.
- [0117] 랜지스 (39)는, 그 제1 단자가 저 전원 전위(Vss)가 부여되고 있는 노드에 접속되고, 그 제2 단자가 단자 (25)에 접속되어 있다.
- [0118] 계속 서, 도 8b에, 도 8a에 도시 스 출력 로의 타이밍 차 의 일례를 도시 다. 또 , 도 8b에 도시 는 기간 t1 내지 기간 t7은, 동일 길이의 기간을 나타내고 있다. 그리고, 상기 기간 t1 내지 기간 t7은, 제1 주사선 구동 로용 클록 신 (GCK1) 내지 제4 주사선 구동 로용 클록 신 (GCK4)의 스 의 1/3에 각각 상 당 고, 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)의 스 의 1/2에 각각 상 당 다.
- [0119] 도 8a에 도시 스 출력 로는, 기간 t1 및 기간 t2에 있어서, 단자(21)에 입력되는 전위가 이 레벨, 단자 (22), 단자(23), 단자(24) 및 단자(26)에 입력되는 전위가 로우 레벨이 되기 때문에, 단자(25)로부 로우 레벨 의 전위, 단자(27)로부 로우 레벨의 전위가 출력된다.
- [0120] 계속 서, 기간 t3에 있어서, 단자(21) 및 단자(24)에 입력되는 전위가 이 레벨, 단자(22), 단자(23) 및 단자 (26)에 입력되는 전위가 로우 레벨이 되기 때문에, 단자(25)로부 이 레벨의 전위, 단자(27)로부 로우 레 벨의 전위가 출력된다.
- [0121] 계속 서, 기간 t4에 있어서, 단자(22) 및 단자(24)에 입력되는 전위가 이 레벨, 단자(21), 단자(23) 및 단자 (26)에 입력되는 전위가 로우 레벨이 되기 때문에, 단자(25)로부 이 레벨의 전위, 단자(27)로부 이 레 벨의 전위가 출력된다.
- [0122] 계속 서, 기간 t5 및 기간 t6에 있어서, 단자(22)에 입력되는 전위가 이 레벨, 단자(21), 단자(23), 단자 (24) 및 단자(26)에 입력되는 전위가 로우 레벨이 되기 때문에, 단자(25)로부 로우 레벨의 전위, 단자(27)로

부 이 레벨의 전위가 출력된다.

- [0123] 계속 서, 기간 t7에 있어서, 단자(23) 및 단자(26)에 입력되는 전위가 이 레벨, 단자(21), 단자(22) 및 단자(24)에 입력되는 전위가 로우 레벨이 되기 때문에, 단자(25)로부 로우 레벨의 전위, 단자(27)로부 로우 레벨의 전위가 출력된다.
- [0124] 계속 서, 도 8c에, 도 8a에 도시 스 출력 로의 타이밍 차 의, 다른 일레를 도시 다. 또 , 도 8c에 도시는 기간 t1 내지 기간 t7은, 동일 길이의 기간을 나타내고 있다. 그리고, 상기 기간 t1 내지 기간 t7은, 제1 주사선 구동 로용 클록 신 (GCK1) 내지 제4 주사선 구동 로용 클록 신 (GCK4)의 스 의 1/3에 각각 상당 고, 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)의 스 의 1/3에 각각 상당 다.
- [0125] 도 8a에 도시 스 출력 로는, 기간 t1 내지 기간 t3에 있어서, 단자(21)에 입력되는 전위가 이 레벨, 단자(22), 단자(23), 단자(24) 및 단자(26)에 입력되는 전위가 로우 레벨이 되기 때문에, 단자(25)로부 로우 레벨의 전위, 단자(27)로부 로우 레벨의 전위가 출력된다.
- [0126] 계속 서, 기간 t4 내지 기간 t6에 있어서, 단자(22) 및 단자(24)에 입력되는 전위가 이 레벨, 단자(21), 단자(23) 및 단자(26)에 입력되는 전위가 로우 레벨이 되기 때문에, 단자(25)로부 이 레벨의 전위, 단자(27)로부 이 레벨의 전위가 출력된다.
- [0127] < 킬러 상 시 기간(301)에 있어서의 주사선 구동 로의 동작예>
- [0128] 계속 서, 도 6, 도 7, 도 8a을 사용 서 설명 주사선 구동 로(11)를 예로 들어, 도 3에 있어서 나타낸 킬러 상 시 기간(301)에 있어서의, 주사선 구동 로(11)의 동작에 대 서 설명 다.
- [0129] 도 9에, 킬러 상 시 기간(301)에 있어서의, 주사선 구동 로(11)의 타이밍 차 의 일레를 도시 다. 도 9에서는, 서브 레임 기간 SF1, 서브 레임 기간 SF2, 서브 레임 기간 SF3이, 1 레임 기간에 설정되어 있는 경우를 예시 고 있다. 그리고, 서브 레임 기간 SF1의 타이밍 차 를, 도 9에 대 예로서 도시 고 있다. 단, 도 9에서는, m=3j의 경우를 예시 고 있다.
- [0130] 도 9에서는, 주사선 GL1 내지 주사선 GLj는, 영역(101)의 소에 접속되고, 주사선 GLj+1 내지 주사선 GL2j는, 영역(102)의 소에 접속되고, 주사선 GL2j+1 내지 주사선 GL3j는, 영역(103)의 소에 접속되어 있는 경우의 타이밍 차 를 예시 다.
- [0131] 제1 주사선 구동 로용 클록 신 (GCK1)는, 주기적으로 이 레벨의 전위(고전원 전위(Vdd))와 로우 레벨의 전위(저 전원 전위(Vss))를 반복 는, 듀 비가 1/4인 신 이다. 또 , 제2 주사선 구동 로용 클록 신 (GCK2)는, 제1 주사선 구동 로용 클록 신 (GCK1)로부 1/4 주기분 위상이 지연된 신 이며, 제3 주사선 구동 로용 클록 신 (GCK3)는, 제1 주사선 구동 로용 클록 신 (GCK1)로부 1/2 주기 위상이 지연된 신 이고, 제4 주사선 구동 로용 클록 신 (GCK4)는, 제1 주사선 구동 로용 클록 신 (GCK1)로부 3/4 주기 위상이 지연된 신 이다.
- [0132] 제1 스 제어 신 (PWC1)는, 주기적으로 이 레벨의 전위(고전원 전위(Vdd))와 로우 레벨의 전위(저 전원 전위(Vss))를 반복 는, 듀 비가 1/3인 신 이다. 또 , 제2 스 제어 신 (PWC2)는, 제1 스 제어 신 (PWC1)로부 1/6 주기 위상이 지연된 신 이며, 제3 스 제어 신 (PWC3)는, 제1 스 제어 신 (PWC1)로부 1/3 주기 위상이 지연된 신 이고, 제4 스 제어 신 (PWC4)는, 제1 스 제어 신 (PWC1)로부 1/2 주기 위상이 지연된 신 이며, 제5 스 제어 신 (PWC5)는, 제1 스 제어 신 (PWC1)로부 2/3 주기 위상이 지연된 신 이고, 제6 스 제어 신 (PWC6)는, 제1 스 제어 신 (PWC1)로부 5/6 주기 위상이 지연된 신 이다.
- [0133] 그리고, 도 9에서는, 제1 주사선 구동 로용 클록 신 (GCK1) 내지 제4 주사선 구동 로용 클록 신 (GCK4)의 스 과 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)의 스 의 비는, 3:2로 다.
- [0134] 각 서브 레임 기간 SF는, 주사선 구동 로용 스타 스 신 (GSP)의 스가 갖는 전위의 강에 따라서 개시 다. 주사선 구동 로용 스타 스 신 (GSP)의 스 은, 제1 주사선 구동 로용 클록 신 (GCK1) 내지 제4 주사선 구동 로용 클록 신 (GCK4)와 동일 정도이다. 그리고, 주사선 구동 로용 스타 스 신 (GSP)의 스가 갖는 전위의 강과, 제1 주사선 구동 로용 클록 신 (GCK1)의 스가 갖는 전위의 상승이 동기 고 있다. 또 , 주사선 구동 로용 스타 스 신 (GSP)의 스가 갖는 전위의 강은, 제1 스 제어 신 (PWC1)의 스가 갖는 전위의 상승으로부 , 제1 스 제어 신 (PWC1)의 1/6 주기분 지연된 타이밍

에서 출 다.

- [0135] 그리고, 상기 신호에 의, 도 8a에 도시 출력 로는, 도 8b에 도시 타이밍 차 에 따라서 동작 다. 따라서, 도 9에 도시 는 바와 같이, 영역(101)에 대응 는 주사선 GL1 내지 주사선 GLj에는, 스가 순차 시 선택 신 가 부여된다. 게다가, 주사선 GL1 내지 주사선 GLj에 부여되는 선택 신 의 스는, 스 의 2분의 3에 상당 는 기간, 위상이 지연되도록 시 고 있다. 또, 주사선 GL1 내지 주사선 GLj에 부여되는 선택 신 의 스 은, 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)의 스 과 동일 정도 이다.
- [0136] 또, 영역(101)의 경우와 마찬가지로, 영역(102)에 대응 는 주사선 GLj+1 내지 주사선 GL2j에는, 스가 순차 시 선택 신 가 부여된다. 게다가, 주사선 GLj+1 내지 주사선 GL2j에 부여되는 선택 신 의 스는, 스 의 2분의 3에 상당 는 기간, 위상이 지연되도록 시 고 있다. 또, 주사선 GLj+1 내지 주사선 GL2j 에 부여되는 선택 신 의 스 은, 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)의 스 과 동일 정도이다.
- [0137] 또, 영역(101)의 경우와 마찬가지로, 영역(103)에 대응 는 주사선 GL2j+1 내지 주사선 GL3j에는, 스가 순차 시 선택 신 가 부여된다. 게다가, 주사선 GL2j+1 내지 주사선 GL3j에 부여되는 선택 신 의 스는, 스 의 2분의 3에 상당 는 기간, 위상이 지연되도록 시 고 있다. 또, 주사선 GL2j+1 내지 주사선 GL3j에 부여되는 선택 신 의 스 은, 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)의 스 과 동일 정도이다.
- [0138] 그리고, 주사선 GL1, 주사선 GLj+1, 주사선 GL2j+1에 부여되는 선택 신 의 스는, 스 의 2분의 1에 상당 는 기간, 위상이 지연되도록 순차 시 고 있다.
- [0139] <모노크롬 정지 상 시 기간(303)에 있어서의 주사선 구동 로의 동작예>
- [0140] 계속 서, 도 6, 도 7, 도 8a을 사용 서 설명 주사선 구동 로(11)를 예로 들어, 도 3에 있어서 도시 모노크롬 정지 상 시 기간(303)에 있어서의, 주사선 구동 로(11)의 동작에 대 서 설명 다.
- [0141] 도 10에, 모노크롬 정지 상 시 기간(303)에 있어서의, 주사선 구동 로(11)의 타이밍 차 의 일례를 도시 다. 도 10에서는, 상 신 의 소에의 기입을 는 기입 기간과, 상기 상 신 의 보유를 는 보유 기간이, 1 레임 기간에 설정되어 있는 경우를 예시 고 있다.
- [0142] 제1 주사선 구동 로용 클럭 신 (GCK1) 내지 제4 주사선 구동 로용 클럭 신 (GCK4)에는, 도 9의 경우와 마찬가지로의 신 를 사용 수 있다.
- [0143] 제1 스 제어 신 (PWC1), 제4 스 제어 신 (PWC4)는, 기입 기간에 있어서의 최초의 1/3의 기간에 있어서, 주기적으로 이 레벨의 전위(고전원 전위(Vdd))와 로우 레벨의 전위(저 전원 전위(Vss))를 반복 는, 듀 비가 1/2인 신 이며, 게다가, 그 이외의 기간은 로우 레벨의 전위를 갖는 신 이다. 그리고, 제4 스 제어 신 (PWC4)는, 제1 스 제어 신 (PWC1)로부 1/2 주기 위상이 지연된 신 이다.
- [0144] 또, 제2 스 제어 신 (PWC2), 제5 스 제어 신 (PWC5)는, 기입 기간에 있어서의 가운데의 1/3의 기간에 있어서, 주기적으로 이 레벨의 전위(고전원 전위(Vdd))와 로우 레벨의 전위(저 전원 전위(Vss))를 반복 는, 듀 비가 1/2인 신 이며, 게다가, 그 이외의 기간은 로우 레벨의 전위를 갖는 신 이다. 그리고, 제5 스 제어 신 (PWC5)는, 제2 스 제어 신 (PWC2)로부 1/2 주기 위상이 지연된 신 이다.
- [0145] 또, 제3 스 제어 신 (PWC3), 제6 스 제어 신 (PWC6)는, 기입 기간에 있어서의 마지막의 1/3의 기간 에 있어서, 주기적으로 이 레벨의 전위(고전원 전위(Vdd))와 로우 레벨의 전위(저 전원 전위(Vss))를 반복 는, 듀 비가 1/2인 신 이며, 게다가, 그 이외의 기간은 로우 레벨의 전위를 갖는 신 이다. 그리고, 제6 스 제어 신 (PWC6)는, 제3 스 제어 신 (PWC3)로부 1/2 주기 위상이 지연된 신 이다.
- [0146] 그리고, 도 10에서는, 제1 주사선 구동 로용 클럭 신 (GCK1) 내지 제4 주사선 구동 로용 클럭 신 (GCK4) 의 스 과 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)의 스 의 비는, 1:1로 다.
- [0147] 레임 기간 F는, 주사선 구동 로용 스타 스 신 (GSP)의 스가 갖는 전위의 강에 따라서 개시 다. 주사선 구동 로용 스타 스 신 (GSP)의 스 은, 제1 주사선 구동 로용 클럭 신 (GCK1) 내지 제4 주사선 구동 로용 클럭 신 (GCK4)과 동일 정도이다. 그리고, 주사선 구동 로용 스타 스 신 (GSP)의 스가 갖는 전위의 강과, 제1 주사선 구동 로용 클럭 신 (GCK1)의 스가 갖는 전위의 상승이 동기 고

있다. 또, 주사선 구동 로용 스타 스 신 (GSP)의 스가 갖는 전위의 강과, 제1 스 제어 신 (PWC1)의 스가 갖는 전위의 상승이 동기 고 있다.

- [0148] 그리고, 상기 신 에 의, 도 8a에 도시 스 출력 로는, 도 8c에 도시 타이밍 차 에 따라서 동작 다. 따라서, 도 10에 도시 는 바와 같이, 영역(101)에 대응 는 주사선 GL1 내지 주사선 GLj에는, 스가 순차 시 선택 신 가 부여된다. 또, 주사선 GL1 내지 주사선 GLj에 부여되는 선택 신 의 스는, 스 에 상당 는 기간, 위상이 지연되도록 시 고 있다. 또, 주사선 GL1 내지 주사선 GLj에 부여되는 선택 신 의 스 은, 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)의 스 과 동일 정도이다.
- [0149] 또, 영역(101)에 대응 는 주사선 GL1 내지 주사선 GLj의 모두에 스가 순차 시 선택 신 가 부여되면, 계속 서, 영역(102)에 대응 는 주사선 GLj+1 내지 주사선 GL2j에도, 스가 순차 시 선택 신 가 부여된다. 또, 주사선 GLj+1 내지 주사선 GL2j에 부여되는 선택 신 의 스는, 스 에 상당 는 기간, 위상이 지연되도록 시 고 있다. 또, 주사선 GLj+1 내지 주사선 GL2j에 부여되는 선택 신 의 스 은, 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)의 스 과 동일 정도이다.
- [0150] 또, 영역(102)에 대응 는 주사선 GLj+1 내지 주사선 GL2j의 모두에 스가 순차 시 선택 신 가 부여 되면, 계속 서, 영역(103)에 대응 는 주사선 GL2j+1 내지 주사선 GL3j에도, 스가 순차 시 선택 신 가 부여된다. 또, 주사선 GL2j+1 내지 주사선 GL3j에 부여되는 선택 신 의 스는, 스 에 상당 는 기간, 위상이 지연되도록 시 고 있다. 또, 주사선 GL2j+1 내지 주사선 GL3j에 부여되는 선택 신 의 스 은, 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)의 스 과 동일 정도이다.
- [0151] 계속 서, 보유 기간에서는, 주사선 구동 로(11)에의 구동 신 및 전원 전위의 공급을 정지 다. 구체적으 로는, 우선, 주사선 구동 로용 스타 스 신 (GSP)의 공급을 정지 으으로써, 주사선 구동 로(11)에 있어 서의 스 출력 로로부터 의 선택 신 의 출력을 정지 고, 모든 주사선에 있어서의 스에 의 선택을 종료 시킨다. 그, 주사선 구동 로(11)에의 전원 전위 Vdd의 공급을 정지 다. 또, 입력 또는 공급의 정지란, 예를 들어 신 또는 전위가 입력되고 있던 배선을 부유 상태로 는 것, 은, 신 또는 전위가 입력 되고 있던 배선에, 로우 레벨의 전위를 부여 는 것을 의미 다. 상기 방법에 의, 동작을 정지 때에 주사 선 구동 로(11)가 오동작 는 것을 방지 수 있다. 또, 상기 구성 외에, 제1 주사선 구동 로용 클록 신 (GCK1) 내지 제4 주사선 구동 로용 클록 신 (GCK4), 제1 스 제어 신 (PWC1) 내지 제6 스 제어 신 (PWC6)의 주사선 구동 로(11)에의 공급을 정지 도 된다.
- [0152] 주사선 구동 로(11)에의 구동 신 및 전원 전위의 공급을 정지 으으로써, 주사선 GL1 내지 주사선 GLj와, 주 사선 GLj+1 내지 주사선 GL2j와, 주사선 GL2j+1 내지 주사선 GL3j에는, 모두 로우 레벨의 전위가 부여된다.
- [0153] 또, 모노크롬 동 상 시 기간(302)에 대 서는, 기입 기간에 있어서의 주사선 구동 로(11)의 동작이 모노 크롬 정지 상 시 기간(303)과 동일 다.
- [0154] 본 발명의 일 태에서는, 오 전류가 극 작은 랜지스 를 소에 사용 으으로써, 액정 소자에 부여되는 전 압이 보유되는 기간을 길게 수 있다. 그 때문에, 도 10에 도시 는 보유 기간을 길게 보 수 있고, 도 9 에 도시 동작을 는 경우보다도, 주사선 구동 로(11)의 구동 주 수를 낮게 수 있다. 그 때문에, 소 비 전력을 저감 수 있는 액정 시 장치를 설 수 있다.
- [0155] <신 선 구동 로(12)의 구성예>
- [0156] 도 11은, 도 2a에 도시 는 액정 시 장치가 갖는 신 선 구동 로(12)의 구성예를 도시 는 도면이다. 도 11에 도시 는 신 선 구동 로(12)는, 제1 출력 단자 내지 제n 출력 단자를 갖는 시 레지스 (120)와, 상 신 (DATA)의 신 선 SL1 내지 신 선 SLn에의 공급을 제어 는 스위칭 소자군(123)을 갖는다.
- [0157] 구체적으로, 스위칭 소자군(123)은, 랜지스 (121)\_1 내지 랜지스 (121)\_n을 갖고 있다. 랜지스 (121)\_1 내지 랜지스 (121)\_n은, 그 제1 단자가, 상 신 (DATA)를 공급 는 배선에 접속되어 있고, 그 제2 단자가 신 선 SL1 내지 신 선 SLn의 각각에 접속되어 있다. 랜지스 (121)\_1 내지 랜지스 (121)\_n의 게 이 전극은, 제1 출력 단자 내지 제n 출력 단자에 각각 접속되어 있다.
- [0158] 또, 시 레지스 (120)는, 신 선 구동 로용 스타 스 신 (SSP)와, 신 선 구동 로용 클록 신 (SCK) 등의 구동 신 에 따라서 동작을 고, 스가 순차 시 신 를 제1 출력 단자 내지 제n 출력 단 자로부터 출력 다. 상기 신 가 게이 전극에 입력됨으로써, 랜지스 (121)\_1 내지 랜지스 (121)\_n은, 순차 온이 된다.

- [0159] 도 12a는, 클러 상 시 기간(301)에 있어서의, 신 선에 공급되는 상 신 (DATA)의 타이밍의 일례를 도시 는 도면이다. 도 11에 도시 는 신 선 구동 로(12)에서는, 도 12a에 도시 는 바와 같이, 2개의 주사선에 입력되는 선택 신 의 스가 겹쳐 있는 기간에 있어서, 스가 앞서 출 주사선에 대응 는 상 신 (DATA)가 샘플링되어, 각 신 선에 입력된다. 구체적으로는, 주사선 GL1에 입력되는 선택 신 의 스와, 주사선 GLj+1에 입력되는 선택 신 의 스가, 스 의 1/2에 상당 는 기간 t4에 있어서 겹쳐 있다. 또 , 주사선 GL1과 주사선 GLj+1에서는, 스가 앞서 출 고 있는 것은 주사선 GL1이다. 그리고, 상기 스가 겹쳐 있는 기간에 있어서, 상 신 (DATA) 중 주사선 GL1에 대응 는 상 신 (data1)가 샘플링되어, 신 선 SL1 내지 신 선 SLn에 입력된다.
- [0160] 마찬가지로, 기간 t5에 있어서, 주사선 GLj+1에 대응 는 상 신 (dataj+1)가 샘플링되어, 신 선 SL1 내지 신 선 SLn에 입력된다. 기간 t6에 있어서, 주사선 GL21+1에 대응 는 상 신 (data2j+1)가 샘플링되어, 신 선 SL1 내지 신 선 SLn에 입력된다. 기간 t7에 있어서, 주사선 GL2에 대응 는 상 신 (data2)가 샘플링되어, 신 선 SL1 내지 신 선 SLn에 입력된다. 그리고, 기간 t8 이 에 있어서도, 마찬가지로의 동작이 반복됨으로써, 소부에 상 신 (DATA)가 기입된다.
- [0161] 즉, 신 선 SL1 내지 신 선 SLn에의 상 신 의 입력은, 주사선 GLs(s는, j 미만의 자연수)에 접속된 소, 계속 서, 주사선 GLj+s에 접속된 소, 계속 서, 주사선 GL2j+s에 접속된 소, 계속 서, 주사선 GLs+1에 접속된 소와 같은 순서로 여진다.
- [0162] 도 12b는, 모노크롬 동 상 시 기간(302) 및 모노크롬 정지 상 시 기간(303)이 갖는 기입 기간에 있어서의, 신 선에 공급되는 상 신 (DATA)의 타이밍의 일례를 도시 는 도면이다. 도 11에 도시 는 신 선 구동 로(12)에서는, 도 12b에 도시 는 바와 같이, 각 주사선에 입력되는 선택 신 의 스가 출 고 있는 기간에 있어서, 당 주사선에 대응 는 상 신 (DATA)가 샘플링되어, 각 신 선에 입력된다. 구체적으로는, 주사선 GL1에 입력되는 선택 신 의 스가 출 고 있는 기간에 있어서, 상 신 (DATA) 중 주사선 GL1에 대응 는 상 신 (data1)가 샘플링되어, 신 선 SL1 내지 신 선 SLn에 입력된다.
- [0163] 마찬가지로, 이 , 주사선 GL1 이 의 모든 각 주사선에 있어서도 마찬가지로의 동작이 반복됨으로써, 소부에 상 신 (DATA)가 기입된다.
- [0164] 또 , 모노크롬 정지 상 시 기간(303)이 갖는 보유 기간에서는, 시 레지스 (120)에의 신 선 구동 로용 스타 스 신 (SSP)의 공급과, 상 신 (DATA)의, 신 선 구동 로(12)에의 공급을 정지 다. 구체적으로는, 우선, 신 선 구동 로용 스타 스 신 (SSP)의 공급을 정지 으으로써, 신 선 구동 로(12)에 있어서의 상 신 의 샘플링을 정지시킨다. 그 , 신 선 구동 로(12)에의 상 신 의 공급과, 전원 전위의 공급을 정지 다. 상기 방법에 의 , 동작을 정지 때에 신 선 구동 로(12)가 오동작 는 것을 방지 수 있다. 또 , 상기 구성 외에, 신 선 구동 로(12)에의, 신 선 구동 로용 클럭 신 (SCK)의 공급을 정지 도 된다.
- [0165] <액정 시 장치의 동작예>
- [0166] 도 13은, 클러 상 시 기간(301)에 있어서의, 상술 액정 시 장치에 있어서의 선택 신 의 주사의 타이밍과, 백라이 의 점등의 타이밍을 도시 는 도면이다. 또 , 도 13에 있어서 종축은 소부에 있어서의 을 나타내고, 축은 시간을 나타내고 있다.
- [0167] 도 13에 도시 는 바와 같이, 본 실시 태에서 설명 액정 시 장치에서는, 클러 상 시 기간(301)에 있어서, 주사선 GL1에 대 여 선택 신 를 공급 예 j 분 이전의 주사선 GLj+1에 대 여 선택 신 를 공급 는 구동 방법을 사용 는 것이 가능 다. 그 때문에, 동일 서브 레임 기간 SF에 있어서, 주사선 GL1에 접속된 n개의 소로부 주사선 GLj에 접속된 n개의 소를 순차 선택 고, 또 , 주사선 GLj+1에 접속된 n개의 소로부 주사선 GL2j에 접속된 n개의 소를 순차 선택 고, 또 , 주사선 GL2j+1에 접속된 n개의 소로부 주사선 GL3j에 접속된 n개의 소를 순차 선택 으으로써, 각 소에 상 신 를 입력 는 것이 가능 다.
- [0168] 구체적으로, 도 13에서는, 제1 서브 레임 기간 SF1에 있어서, 주사선 GL1로부 주사선 GLj에 접속된 소에 적(R)에 대응 는 상 신 를 기입 , 당 주사선에 접속된 소에 적(R)의 광을 공급 다. 상기 구성에 의 , 주사선 GL1로부 주사선 GLj에 대응 는 소부의 영역(101)에 있어서, 적(R)에 대응 는 상을 시 수 있다.
- [0169] 또 , 제1 서브 레임 기간 SF1에 있어서, 주사선 GLj+1로부 주사선 GL2j에 접속된 소에 녹(G)에 대응 는

상신(Sh)를 기입, 당 주사선에 접속된 소에 녹색(G)의 광을 공급 다. 상기 구성에 의, 주사선 GLj+1로부터 주사선 GL2j에 대응 는 소부의 영역(102)에 있어서, 녹색(G)에 대응 는 상을 시 수 있다.

[0170] 또, 제1 서브 레임 기간 SF1에 있어서, 주사선 GL2j+1로부터 주사선 GL3j에 접속된 소에 청(B)에 대응 는 상신(Sh)를 기입, 당 주사선에 접속된 소에 청(B)의 광을 공급 다. 상기 구성에 의, 주사선 GL2j+1로부터 주사선 GL3j에 대응 는 소부의 영역(103)에 있어서, 청(B)에 대응 는 상을 시 수 있다.

[0171] 계속 서, 제2 서브 레임 기간 SF2 및 제3 서브 레임 기간 SF3에 있어서도, 제1 서브 레임 기간 SF1과 마찬가지로 동작을 반복 다. 단, 제2 서브 레임 기간 SF2에서는, 주사선 GL1로부터 주사선 GLj에 대응 는 소부의 영역(101)에 있어서, 청(B)에 대응 는 상을 시 고, 주사선 GLj+1로부터 주사선 GL2j에 대응 는 소부의 영역(102)에 있어서, 적(R)에 대응 는 상을 시 고, 주사선 GL2j+1로부터 주사선 GL3j에 대응 는 소부의 영역(103)에 있어서, 녹색(G)에 대응 는 상을 시 다. 또, 제3 서브 레임 기간 SF3에서는, 주사선 GL1로부터 주사선 GLj에 대응 는 소부의 영역(101)에 있어서, 녹색(G)에 대응 는 상을 시 고, 주사선 GLj+1로부터 주사선 GL2j에 대응 는 소부의 영역(102)에 있어서, 청(B)에 대응 는 상을 시 고, 주사선 GL2j+1로부터 주사선 GL3j에 대응 는 소부의 영역(103)에 있어서, 적(R)에 대응 는 상을 시 다.

[0172] 그리고, 모든 주사선 GL에 있어서 제1 서브 레임 기간 SF1 내지 제3 서브 레임 기간 SF3이 종료 는, 즉 1 레임 기간이 종료 으으로써, 컬러의 상을 소부에 시 수 있다.

[0173] 또, 본 발명의 일 태에서는, 각 영역을 더 분 고, 그 분 된 영역에 있어서 상신(Sh)의 기입이 종료 시점에서, 백라이 의 점등을 순차 개시 도록 도 된다. 예를 들어, 영역(101) 중, 주사선 GL1로부터 주사선 GLh(h는 j/4 이 의 자연수로 )에 접속된 소에 적(R)에 대응 는 상신(Sh)를 기입, 주사선 GLh+1로부터 주사선 GL2h에 접속된 소에 적(R)에 대응 는 상신(Sh)를 기입 는 것과 병 서, 주사선 GL1로부터 주사선 GLh에 접속된 소에 적(R)의 광을 공급 도록 도 된다.

[0174] 또, 도 14는, 모노크롬 정지 상 시 기간(303)에 있어서의, 상술 액정 시 장치에 있어서의 선택 신의 주사의 타이밍과, 백라이 의 점등의 타이밍을 도시 는 도면이다. 또, 도 14에 있어서 종축은 소부에 있어서의 을 나타내고, 축은 시간을 나타내고 있다.

[0175] 도 14에 도시 는 바와 같이, 본 실시 태에서 설명 액정 시 장치에서는, 모노크롬 정지 상 시 기간(303)에 있어서, 주사선 GL1 내지 주사선 GL3j에 대 여 순차 선택 신(Sh)를 공급 다.

[0176] 구체적으로, 도 14에서는, 예를 들어, 영역(101) 중, 주사선 GL1로부터 주사선 GLh에 접속된 소에 상신(Sh)를 기입, 백라이 를 점등시키지 않고 소등인 채로 로 다. 그리고, 이 의 모든 주사선에 접속된 소에 있어서 마찬가지로 동작을 으으로써, 모노크롬의 상을 소부에 시 수 있다. 그, 구동 로에의 구동 신(Sh)의 공급을 정지 고, 구동 로를 비 동작 상태로 다.

[0177] 또, 모노크롬 동 상 시 기간(302)의 경우에는, 모든 주사선에 접속된 소에 있어서 상기 동작이 여진, 구동 로를 비 동작 상태로 지 않고 다시 동일 동작을 반복 여, 모노크롬의 상을 연속 서 소부에 시 면 된다.

[0178] 또, 본 발명의 일 태에 따른 액정 시 장치에서는, 백라이 로서 적(R), 녹색(G), 청(B)의 3색에 대응 는 광원을 사용 는 구성에 대 서 나타냈지만, 본 발명의 액정 시 장치는, 당 구성에 정되지 않는다. 즉, 본 발명의 액정 시 장치에서는, 임의의 색을 나타내는 광원을 사용 백라이 를 조 서 사용 는 것이 가능 다. 예를 들어, 적(R), 녹색(G), 청(B), 백(W), 은 적(R), 녹색(G), 청(B), (Y)의 4색을 조 서 사용 는 것, 또는 시안(C), 마젠타(M), 옐로우(Y)의 3색을 조 서 사용 는 것 등이 가능 다.

[0179] 또, 백(W)의 광을 색에 의 성 는 것이 아니고, 백(W)의 광을 받 는 광원을 다시 백라이 에 설치 도 된다. 백(W)의 광을 받 는 광원은, 발광 율이 높기 때문에, 당 광원을 사용 서 백라이 를 구성 으으로써, 소비 전력을 저감 는 것이 가능 다. 또, 백라이 가 보색의 관계에 있는 2색의 광을 받 는 광원을 갖는 경우(예를 들어, 청(B)과 (Y)의 2색을 갖는 경우), 당 2색을 나타내는 광을 색 으으로써 백(W)을 나타내는 광을 성 는 것도 가능 다. 또, 담색의 적(R), 녹색(G) 및 청(B), 및 농색의 적(R), 녹색(G) 및 청(B)의 6색을 조 서 사용 는 것, 또는 적(R), 녹색(G), 청(B), 시안(C), 마젠타(M), 옐로우(Y)의 6색을 조 서 사용 는 것 등도 가능 다.

[0180] 또, 예를 들어, 적(R), 녹색(G) 및 청(B)의 광원을 사용 서 수 있는 색은, 색도도 상의 각각의 발광색

에 대응 는 3점이 그리는 삼각 의 내측에 나타내어지는 색에 정된다. 따라서, 색도도 상의 상기 삼각 의 외측에 발광색이 존재 는 광원을 별도 부가 으으로써, 당 액정 시 장치에 있어서 수 있는 색 영역을 대 여, 색 재 성을 부 게 수 있다.

[0181] 예를 들어, 색도도의 중심으로부 , 색도도 상의 청색의 광원 B에 대응 는 점을 서 대략 외측에 위치 는 점에서 시되는 깊은 청색(Deep Blue:DB)이나, 색도도의 중심으로부 적색의 광원 R에 대응 는 색도도 상의 점을 서 대략 외측에 위치 는 점에서 시되는 보다 깊은 적색(Deep Red:DR)을 발 는 광원을, 적(R), 녹(G) 및 청(B)의 광원을 갖는 백라이 에 부가 서 사용 수 있다.

[0182] 백라이 의 광원으로서는, 냉음극 광 램 보다도 소비 전력을 저감 수 있고, 광의 강약을 조절 수 있는 발광 다이오드(LED)를 복수 사용 는 것이 바람직 다. 백라이 에 LED를 사용 으으로써 부분적으로 광의 강약을 조절 여, 콘 라스 가 크고, 색의 시인성이 높은 상 시를 수 있다.

[0183] 또 , 소부에 있어서 1매의 상을 성 는 기간의 전 에, 선택 신 의 주사 및 백라이 유닛의 점등이 여지지 않는 기간(소등 기간)을 설정 는 구성으로 는 것도 가능 다.

[0184] 또 , 백라이 에 있어서의 색의 점등 순서가 서로 다른 복수의 레임 기간을 설정 으으로써, 컬러 브레이크의 발생을 보다 억제 수 있다.

[0185] < 스 출력 로의 구성예 2>

[0186] 또 , 도 19a에, 스 출력 로의 다른 구성예를 도시 다. 도 19a에 도시 는 스 출력 로는, 도 8a에 도시 스 출력 로에 랜지스 (50)를 부가 구성을 갖는다. 랜지스 (50)는, 그 제1 단자가 고전원 전위가 부여되고 있는 노드에 접속되고, 그 제2 단자가 랜지스 (32)의 게이 전극, 랜지스 (34)의 게이 전극 및 랜지스 (39)의 게이 전극에 접속되어 있다. 또 랜지스 (50)는, 그 게이 전극이 리셋 단자(Reset)에 접속되어 있다.

[0187] 또 , 당 리셋 단자에는, 소부에 있어서 백라이 의 색상의 전 이 바뀌 돈 의 기간에 있어서, 이 레벨의 전위가 입력되고, 그 밖의 기간에 있어서는 로우 레벨의 전위가 입력된다. 또 , 랜지스 (50)는, 이 레벨의 전위가 입력됨으로써 온 상태가 되는 랜지스 이다. 이에 의 , 백라이 의 점등이 여진 의 기간에 있어서, 각 노드의 전위를 초기 수 있으므로, 오동작을 방지 는 것이 가능 게 된다.

[0188] 또 , 당 초기 를 는 경우에는, 소부에 1매의 상이 성되는 기간끼리의 동안에 초기 기간을 설정 요가 있다. 또 , 소부에 1 상을 성 에 백라이 를 소등 는 경우, 소등 는 기간에 있어서 당 초기 를 는 것이 가능 다.

[0189] 또 , 도 19b에, 스 출력 로의 다른 구성예를 도시 다. 도 19b에 도시 는 스 출력 로는, 도 8a에 도시 스 출력 로에 랜지스 (51)를 부가 구성을 갖는다. 랜지스 (51)는, 그 제1 단자가 랜지스 (31)의 제2 단자 및 랜지스 (32)의 제2 단자에 접속되고, 그 제2 단자가 랜지스 (33)의 게이 전극 및 랜지스 (38)의 게이 전극에 접속되어 있다. 또 , 랜지스 (51)는, 그 게이 전극이 고전원 전위가 부여되고 있는 노드에 접속되어 있다.

[0190] 또 , 랜지스 (51)는, 도 8b 및 도 8c에 도시 기간 t1 내지 기간 t6에 있어서 오 가 된다. 그 때문에, 랜지스 (51)를 부가 구성으로 으으로써, 기간 t1 내지 기간 t6에 있어서, 랜지스 (33)의 게이 전극 및 랜지스 (38)의 게이 전극과, 랜지스 (31)의 제2 단자 및 랜지스 (32)의 제2 단자의 접속을 차단 는 것이 가능 게 된다. 이에 의 , 기간 t1 내지 기간 t6에 되는 기간에 있어서, 당 스 출력 로에서 여지는 부 스 램 동작 시의 부 를 저감 는 것이 가능 다.

[0191] 또 , 도 20a에, 스 출력 로의 다른 구성예를 도시 다. 도 20a에 도시 는 스 출력 로는, 도 19b에 도시 스 출력 로에 랜지스 (52)를 부가 구성을 갖는다. 랜지스 (52)는, 그 제1 단자가 랜지스 (33)의 게이 전극 및 랜지스 (51)의 제2 단자에 접속되고, 그 제2 단자가 랜지스 (38)의 게이 전극 에 접속되어 있다. 또 , 랜지스 (52)는, 그 게이 전극이, 고전원 전위가 부여되고 있는 노드에 접속되어 있다.

[0192] 랜지스 (52)를 설치 으으로써, 당 스 출력 로에서 여지는 부 스 램 동작 시의 부 를 저감 는 것이 가능 다. , 당 스 출력 로가 랜지스 (33)의 소스 전극과 게이 전극의 용량 결 만에 의 , 랜지스 (33)의 게이 전극에 접속되어 있는 노드의 전위를 상승시키는 경우, 당 부 를 저감 는

과가 크다.

[0193] 또, 도 20b에, 스 출력 로의 다른 구성예를 도시 다. 도 20b에 도시 는 스 출력 로는, 도 20a에 도시 스 출력 로로부터 랜지스 (51)를 삭제 고, 랜지스 (53)를 부가 구성을 갖는다. 랜지스 (53)는, 그 제1 단자가 랜지스 (31)의 제2 단자, 랜지스 (32)의 제2 단자 및 랜지스 (52)의 제1 단자에 접속되고, 그 제2 단자가 랜지스 (33)의 게이 전극에 접속되어 있다. 또, 랜지스 (53)는, 그 게이 전극이 고전원 전위가 부여되고 있는 노드에 접속되어 있다.

[0194] 랜지스 (53)를 설치 으으로써, 당 스 출력 로에서 여지는 부 스 랩 동작 시의 부 를 저감 는 것이 가능 다. 또, 당 스 출력 로에 발생 는 부정 스가, 랜지스 (33) 및 랜지스 (38)의 스 위치 에 부여 는 영 을 경감 는 것이 가능 다.

[0195] 본 실시 태에서 설명 바와 같이, 본 발명의 일 태에 따른 액정 시 장치는, 소부를 복수의 영역으로 분 고, 영역마다 서로 다른 색상의 광을 순차 공급 으으로써, 컬러 상의 시를 다. 따라서, 정 시각에 착안 면, 인접 는 영역에 공급되는 광의 색상을, 서로 상이 게 수 있다. 따라서, 각 색의 상이 성되지 않고 개별로 시인되는 것을 방지 수 있어, 동 상의 시를 때에 일어나기 쉬웠던 컬러 브레이크의 발생을 방지 수 있다.

[0196] 또, 서로 다른 색상을 갖는 복수의 광원을 사용 서 컬러 상의 시를 는 경우, 단색의 광원과 컬러 를 조 는 경우와는 달리, 상기 복수의 광원을 순차 전 서 발광시킬 요가 있다. 그리고, 상기 광원의 전 이 여지는 주 수는, 단색의 광원을 사용 경우의 레임 주 수보다도 높은 값으로 설정 요가 있다. 예를 들어, 단색의 광원을 사용 경우의 레임 주 수를 60Hz로 면, 적, 녹, 청의 각 색에 대응 는 광원을 사용 서 FS 구동을 는 경우, 광원의 전 을 는 주 수는, 약 3배인 180Hz가 된다. 따라서, 구 동 로도 상기 광원의 주 수에 맞춰서 동작시키므로, 매우 높은 주 수에서 동작을 게 된다. 따라서, 구 동 로에 있어서의 소비 전력이, 단색의 광원과 컬러 를 조 는 경우에 비 여 높아지기 쉽다.

[0197] 그러나, 본 발명의 일 태에서는, 오 전류가 극 작은 랜지스 를 사용 으으로써, 액정 소자에 부여되는 전압이 보유되는 기간을 길게 수 있다. 그 때문에, 정지 상을 시 때의 구동 주 수를, 동 상을 시 때의 구동 주 수보다도 낮게 수 있다. 그 때문에, 소비 전력을 저감 수 있는 액정 시 장치를 실 수 있다.

[0198] (실시 태 2)

[0199] 본 실시 태에서는, 실시 태 1과 널의 구성이 상이 , 본 발명의 일 태에 따른 액정 시 장치의 일례에 대 서 설명 다.

[0200] < 널의 구성예>

[0201] 본 발명의 일 태에 따른 널의 구체적인 구성에 대 서, 일례를 들어 설명 다.

[0202] 도 15a는, 액정 시 장치의 구성예를 도시 는 도면이다. 도 15a에 도시 는 액정 시 장치는, 소부(60)와, 주사선 구동 로(61)와, 신 선 구동 로(62)를 갖는다. 본 발명의 일 태에서는, 소부(60)가 복수의 영역으로 분 되어 있다. 구체적으로, 도 15a에서는, 소부(60)가, 3개의 영역(영역(601) 내지 영역(603))으로 분 되어 있는 경우를 예시 고 있다. 그리고, 각 영역은, 매 릿스 상으로 배치된 복수의 소(615)를 갖는다.

[0203] 또, 소부(60)에는, 주사선 구동 로(61)에 의 전위가 제어되는 m개의 주사선 GL과, 신 선 구동 로(62)에 의 전위가 제어되는  $3 \times n$ 개의 신 선 SL이 설치되어 있다. 그리고, m개의 주사선 GL은, 소부(60)가 갖는 영역의 수에 맞춰서, 복수의 그룹으로 분 되어 있다. 예를 들어, 도 15a의 경우, 소부(60)가 3개의 영역으로 분 되어 있으므로, m개의 주사선 GL도 3개의 그룹으로 분 되어 있다. 그리고, 각 그룹에 속 는 주사선 GL은, 당 그룹에 대응 는 영역이 갖는 복수의 소(615)에 접속되어 있다. 구체적으로, 각 주사선 GL은, 각 영역에 있어서 매 릿스 상으로 배치된 복수의 소(615) 중, 어느 쪽의 에 배치된 n개의 소(615)에 접속된다.

[0204] 또, 신 선 SL도, 소부(60)가 갖는 영역의 수에 맞춰서, 복수의 그룹으로 분 되어 있다. 예를 들어, 도 15a의 경우, 소부(60)가 3개의 영역으로 분 되어 있으므로,  $3 \times n$ 개의 신 선 SL도 3개의 그룹으로 분 되어 있다. 그리고, 각 그룹에 속 는 신 선 SL은, 당 그룹에 대응 는 영역이 갖는 복수의 소(615)에 접속되

어 있다.

- [0205] 구체적으로, 도 15a에서는,  $3 \times n$ 개의 신 선 SL이, n개의 신 선 SLa와, n개의 신 선 SLb와, n개의 신 선 SLc로 구성되어 있는 경우를 예시 고 있다. 그리고, 도 15a에서는, n개의 신 선 SLa가, 영역(601)에 있어서 매 리스 상으로 배치된 복수의 소(615) 중, 어느 쪽의 열에 배치된 소(615)에 접속되어 있는 경우를 예시 고 있다. 또, 도 15a에서는, n개의 신 선 SLb가, 영역(602)에 있어서 매 리스 상으로 배치된 복수의 소(615) 중, 어느 쪽의 열에 배치된 소(615)에 접속되어 있는 경우를 예시 고 있다. 또, 도 15a에서는, n개의 신 선 SLc가, 영역(603)에 있어서 매 리스 상으로 배치된 복수의 소(615) 중, 어느 쪽의 열에 배치된 소(615)에 접속되어 있는 경우를 예시 고 있다.
- [0206] 도 15b, 도 15c, 도 15d는, 각각, 영역(601)에 있어서의 소(615), 영역(602)에 있어서의 소(615), 영역(603)에 있어서의 소(615)의 로도에 상당 다. 소(615)의 구성은 모든 영역에 있어서 동일 다. 구체적으로는, 스위칭 소자로서 기능 는 랜지스 (616)와, 랜지스 (616)를 서 부여된 상 신 의 전위에 따라, 그 과율이 제어되는 액정 소자(618)와, 액정 소자(618)가 갖는 소 전극과 대 전극간의 전압을 보유 는 용량 소자(617)를 갖는다.
- [0207] 단, 도 15b에 도시 는 바와 같이, 영역(601)에서는, 소(615)에 인접 도록 신 선 SLa, 신 선 SLb, 신 선 SLc가 설치되어 있다. 그리고, 영역(601)에 있어서 소(615)는, 랜지스 (616)의 게이 전극이 주사선 GL에 접속되어 있다. 랜지스 (616)는, 그 제1 단자가 신 선 SLa에 접속되고, 그 제2 단자가 액정 소자(618)의 소 전극에 접속되어 있다. 용량 소자(617)는, 쪽의 전극이 액정 소자(618)의 소 전극에 접속되어 있고, 다른 쪽의 전극이, 정 전위가 부여되고 있는 노드에 접속되어 있다.
- [0208] 또, 도 15c에 도시 는 바와 같이, 영역(602)에서는, 소(615)에 인접 도록 신 선 SLb, 신 선 SLc가 설치되어 있다. 그리고, 영역(602)에 있어서 소(615)는, 랜지스 (616)의 게이 전극이 주사선 GL에 접속되어 있다. 랜지스 (616)는, 그 제1 단자가 신 선 SLb에 접속되고, 그 제2 단자가 액정 소자(618)의 소 전극에 접속되어 있다. 용량 소자(617)는, 쪽의 전극이 액정 소자(618)의 소 전극에 접속되어 있고, 다른 쪽의 전극이, 정 전위가 부여되고 있는 노드에 접속되어 있다.
- [0209] , 도 15d에 도시 는 바와 같이, 영역(603)에서는, 소(615)에 인접 도록 신 선 SLc가 설치되어 있다. 그리고, 영역(603)에 있어서 소(615)는, 랜지스 (616)의 게이 전극이 주사선 GL에 접속되어 있다. 랜지스 (616)는, 그 제1 단자가 신 선 SLc에 접속되고, 그 제2 단자가 액정 소자(618)의 소 전극에 접속되어 있다. 용량 소자(617)는, 쪽의 전극이 액정 소자(618)의 소 전극에 접속되어 있고, 다른 쪽의 전극이, 정 전위가 부여되고 있는 노드에 접속되어 있다.
- [0210] 또, 모든 소(615)에 있어서, 액정 소자(618)가 갖는 대 전극에도 정 전위가 부여되고 있다. 그리고, 대 전극에 부여되는 전위는, 용량 소자(617)가 갖는 다른 쪽의 전극에 부여되는 전위와 공 이어도 된다.
- [0211] 소(615)는, 요에 따라, 랜지스, 다이오드, 저 소자, 용량 소자, 인덱 스 등의 그 밖의 로 소자를 더 갖고 있어도 된다.
- [0212] 그리고, 본 발명의 일 태에서는, 상기 스위칭 소자로서 기능 는 랜지스 (616)의 채널 성 영역에, 실리콘 반도체보다도 밴드 갭이 넓고, 진성 캐리어 밀도가 실리콘 반도체보다도 낮은 반도체를 유( )고 있어도 된다. 상술 바와 같은 성을 갖는 반도체 재료를 채널 성 영역에 으로써, 오 전류가 극 낮고, 또 고내압인 랜지스 (616)를 실 수 있다. 그리고, 상기 구성을 갖는 랜지스 (616)를 스위칭 소자로서 사용 으로써, 상의 실리콘이나 게르마늄 등의 반도체 재료로 성된 랜지스 를 사용 경우에 비 여, 액정 소자(618)에 축적된 전 의 누설을 방지 수 있다.
- [0213] 오 전류가 극 작은 랜지스 (616)를 사용 으로써, 액정 소자(618)에 부여되는 전압이 보유되는 기간을 길게 보 수 있다. 그 때문에, 정지 상과 같이, 연속 는 몇 개인가의 레임 기간에 걸쳐, 소부(60)에 동일 상 정보를 갖는 상 신 가 기입되는 경우 등에는, 구동 주 수를 낮게 는, 바꾸어 말 면 일정 기간 내에 있어서의 소부(60)에의 상 신 의 기입 수를 적게 도, 상의 시를 유지 수 있다. 예를 들어, 상술 바와 같은, i 또는 실질적으로 i 인 산 물 반도체막을 성층으로서 사용 랜지스 (616)를 사용 으로써, 상 신 의 기입의 간격을 10초 이상, 바람직 게는 30초 이상, 더욱 바람직 게는 1분 이상 으로 수 있다. 그리고, 상 신 가 기입되는 간격을 길게 면 수록, 보다 소비 전력을 저감 수 있다.
- [0214] 또, 상 신 의 전위를 보다 긴 기간에 걸쳐 유지 수 있기 때문에, 상 신 의 전위를 유지 기 위 서, 액정 소자(618)에 용량 소자(617)를 접속 지 않아도, 시되는 질이 저 는 것을 방지 수 있다.

따라서, 용량 소자(617)를 설치 지 않더라도, 은 용량 소자(617)의 크기를 작게 억제 도, 개구율을 높일 수 있기 때문에, 액정 시 장치의 소비 전력을 저감시킬 수 있다.

[0215] 또, 상 신 의 전위의 극성을, 대 전극의 전위를 기준으로 서 반전시키는 반전 구동을 으로써, 번 인(burn-in)이라고 불리는 액정의 열 를 방지 수 있다. 그러나, 반전 구동을 면, 상 신 의 극성이 변 때에 신 선에 부여되는 전위의 변 가 커지기 때문에, 스위칭 소자로서 기능 는 랜지스 (616)의 소 스 전극과 드레인 전극의 전위차가 커진다. 따라서, 랜지스 (616)는, 임계값 전압이 시 는 등의 성 열 가 발생 기 쉽다. 또, 액정 소자(618)에 유지되고 있는 전압을 유지 기 위 서, 소스 전극과 드레인 전극의 전위차가 커도, 오 전류가 낮은 것이 요구된다. 본 발명의 일 태에서는, 랜지스 (616)에, 실리콘 또는 게르마늄보다도 밴드 갭이 크고, 진성 캐리어 밀도가 낮은 산 물 반도체 등의 반도체를 사용 고 있으므로, 랜지스 (616)의 내압성을 높이고, 오 전류를 저 게 낮게 수 있다. 따라서, 상의 실리콘이 나 게르마늄 등의 반도체 재료로 성된 랜지스 를 사용 경우에 비 여, 랜지스 (616)의 열 를 방지 여, 액정 소자(618)에 보유되어 있는 전압을 유지 수 있다.

[0216] 또, 도 15b 내지 도 15d에서는, 소(615)에 있어서, 나의 랜지스 (616)를 스위칭 소자로서 사용 고 있는 경우에 대 서 도시 고 있지만, 본 발명은 이 구성에 정되지 않는다. 나의 스위칭 소자로서 기능 는 복수의 랜지스 를 사용 고 있어도 된다. 복수의 랜지스 가 나의 스위칭 소자로서 기능 는 경우, 상 기 복수의 랜지스 는 병렬로 접속되어 있어도 되고, 직렬로 접속되어 있어도 되며, 직렬과 병렬이 조 되어 접속되어 있어도 된다.

[0217] <주사선 구동 로(61)의 구성예>

[0218] 도 16은, 도 15a 내지 도 15d에 도시 는 액정 시 장치가 갖는 주사선 구동 로(61)의 구성예를 도시 는 도 면이다. 도 16에 도시 는 주사선 구동 로(61)는, j개의 출력 단자를 갖는 시 레지스 (611 내지 613)를 갖는다. 또, 시 레지스 (611)가 갖는 출력 단자의 각각은, 영역(601)에 배치된 j개의 주사선 GL 중 어느 나에 접속되고, 시 레지스 (612)가 갖는 출력 단자의 각각은, 영역(602)에 배치된 j개의 주사선 GL 중 어느 나에 접속되며, 시 레지스 (613)가 갖는 출력 단자의 각각은, 영역(603)에 배치된 j개의 주사선 GL 중 어느 나에 접속된다. 즉, 시 레지스 (611)는, 영역(601)에 있어서 선택 신 를 주사 는 시 레지스 이며, 시 레지스 (612)는, 영역(602)에 있어서 선택 신 를 주사 는 시 레지스 이고, 시 레지스 (613)는, 영역(603)에 있어서 선택 신 를 주사 는 시 레지스 이다.

[0219] 구체적으로, 시 레지스 (611)는, 주사선 구동 로용 스타 스 신 (GSP)의 스가 입력되면, 상기 스에 따라, 주사선 GL1 내지 주사선 GLj에, 순차 스가 1/2 주기마다 시 는 선택 신 를 공급 다. 시 레지스 (612)는, 주사선 구동 로용 스타 스 신 (GSP)의 스가 입력되면, 상기 스에 따라, 주사선 GLj+1 내지 주사선 GL2j에, 순차 스가 1/2 주기마다 시 는 선택 신 를 공급 다. 시 레지스 (613)는, 주사선 구동 로용 스타 스 신 (GSP)의 스가 입력되면, 상기 스에 따라, 주사선 GL2j+1 내지 주사선 GL3j에, 순차 스가 1/2 주기마다 시 는 선택 신 를 공급 다.

[0220] 상술 주사선 구동 로(61)의, 컬러 상 시 기간(301)과, 모노크롬 정지 상 시 기간(303)의 동작에 대 서, 도 17을 참조 여 설명 다.

[0221] 또, 도 17에서는, 주사선 구동 로용 클록 신 (GCK), 주사선 GL1 내지 주사선 GLj에 입력되는 선택 신, 주사선 GLj+1 내지 주사선 GL2j에 입력되는 선택 신, 주사선 GL2j+1 내지 주사선 GL3j에 입력되는 선택 신 의 타이밍 차 를 나타내고 있다.

[0222] 우선, 컬러 상 시 기간(301)에 있어서의 주사선 구동 로(61)의 동작에 대 서 설명 다. 컬러 상 시 기간(301)에서는, 주사선 구동 로용 스타 스 신 (GSP)의 스에 따라, 제1 서브 레임 기간 SF1이 개시 다. 제1 서브 레임 기간 SF1에서는, 주사선 GL1 내지 주사선 GLj에, 순차 스가 1/2 주기마다 시 는 선택 신 가 공급된다. 또, 주사선 GLj+1 내지 주사선 GL2j에도, 순차 스가 1/2 주기마다 시 는 선택 신 가 공급된다. 또, 주사선 GL2j+1 내지 주사선 GL3j에도, 순차 스가 1/2 주기마다 시 는 선택 신 가 공급된다.

[0223] 그리고, 다시 주사선 구동 로용 스타 스 신 (GSP)의 스가 주사선 구동 로(61)에 입력되면, 상기 스에 따라, 제2 서브 레임 기간 SF2가 개시 다. 제2 서브 레임 기간 SF2에서는, 제1 서브 레임 기간 SF1과 마찬가지로, 주사선 GL1 내지 주사선 GLj, 주사선 GLj+1 내지 주사선 GL2j, 주사선 GL2j+1 내지 주사선 GL3j에, 순차 스가 시 선택 신 가 입력된다.

- [0224] 그리고, 다시 주사선 구동 로용 스타 스 신 (GSP)의 스가 주사선 구동 로(61)에 입력되면, 상기에 따라, 제3 서브 레임 기간 SF3이 개시 다. 제3 서브 레임 기간 SF3에서는, 제1 서브 레임 기간 SF1과 마찬가지로, 주사선 GL1 내지 주사선 GLj, 주사선 GLj+1 내지 주사선 GL2j, 주사선 GL2j+1 내지 주사선 GL3j에, 순차 스가 시 선택 신 가 입력된다.
- [0225] 제1 서브 레임 기간 SF1 내지 제3 서브 레임 기간 SF3이 종료 으으로써 1 레임 기간이 종료 고, 소부에 상이 시된다.
- [0226] 계속 서, 모노크롬 정지 상 시 기간(303)에 있어서의 주사선 구동 로(61)의 동작에 대 서 설명 다. 모노크롬 정지 상 시 기간(303)에서는, 상 신 의 기입 기간에 있어서, 컬러 상 시 기간(301)에 있어서의 각 서브 레임 기간과 마찬가지로의 동작이 주사선 구동 로(61)에서 여진다.
- [0227] 계속 서, 보유 기간에서는, 주사선 구동 로(61)에의 구동 신 및 전원 전위의 공급을 정지 다. 구체적으로, 우선, 주사선 구동 로용 스타 스 신 (GSP)의 공급을 정지 으으로써, 주사선 구동 로(61)로부 의 선택 신 의 출력을 정지 고, 모든 주사선 GL에 있어서의 스에 의 선택을 종료시킨다. 그 , 주사선 구동 로(61)에의 전원 전위의 공급을 정지 다. 상기 방법에 의 , 주사선 구동 로(61)의 동작을 정지 때 에 주사선 구동 로(61)가 오동작 는 것을 방지 수 있다. 또 , 상기 구성 외에, 제1 주사선 구동 로용 클록 신 (GCK1) 내지 제4 주사선 구동 로용 클록 신 (GCK4)의 주사선 구동 로(61)에의 공급을 정지 도 된다.
- [0228] 주사선 구동 로(61)에의 구동 신 또는 전원 전위의 공급을 정지 으으로써, 주사선 GL1 내지 주사선 GLj와, 주사선 GLj+1 내지 주사선 GL2j와, 주사선 GL2j+1 내지 주사선 GL3j에는, 모두 로우 레벨의 전위가 부여된다.
- [0229] 또 , 모노크롬 동 상 시 기간(302)에 대 서는, 기입 기간에 있어서의 주사선 구동 로(61)의 동작이 모노크롬 정지 상 시 기간(303)과 동일 다.
- [0230] 본 발명의 일 태에서는, 오 전류가 극 작은 랜지스 를 소에 사용 으으로써, 액정 소자에 부여되는 전압이 보유되는 기간을 길게 수 있다. 그 때문에, 모노크롬 정지 상 시 기간(303)에서는, 도 17에 도시 는 보유 기간을 길게 보 수 있어, 컬러 상 시 기간(301)보다도, 주사선 구동 로(61)의 구동 주수를 낮게 수 있다. 그 때문에, 소비 전력을 저감 수 있는 액정 시 장치를 실 수 있다.
- [0231] <신 선 구동 로(62)의 구성예>
- [0232] 도 18은, 도 15a에 도시 는 신 선 구동 로(62)의 구성예를 도시 는 도면이다. 도 18에 도시 는 신 선 구동 로(62)는, 제1 출력 단자 내지 제n 출력 단자를 갖는 시 레지스 (620)와, 영역(601)에 입력되는 상 신 (DATA1), 영역(602)에 입력되는 상 신 (DATA2), 영역(603)에 입력되는 상 신 (DATA3)의, 신 선 SLa 내지 신 선 SLc에의 공급을 제어 는 스위칭 소자군(623)을 갖는다.
- [0233] 구체적으로, 스위칭 소자군(623)은, 랜지스 (65a1) 내지 랜지스 (65an)와, 랜지스 (65b1) 내지 랜지스 (65bn)와, 랜지스 (65c1) 내지 랜지스 (65cn)를 갖고 있다.
- [0234] 랜지스 (65a1) 내지 랜지스 (65an)는, 그 제1 단자가, 상 신 (DATA1)를 공급 는 배선에 접속되어 있고, 그 제2 단자가 신 선 SLa1 내지 신 선 SLan의 각각에 접속되어 있다. 랜지스 (65a1) 내지 랜지스 (65an)의 케이 전극은, 시 레지스 (620)의 제1 출력 단자 내지 제n 출력 단자에 각각 접속되어 있다.
- [0235] 랜지스 (65b1) 내지 랜지스 (65bn)는, 그 제1 단자가, 상 신 (DATA2)를 공급 는 배선에 접속되어 있고, 그 제2 단자가 신 선 SLb1 내지 신 선 SLbn의 각각에 접속되어 있다. 랜지스 (65b1) 내지 랜지스 (65bn)의 케이 전극은, 시 레지스 (620)의 제1 출력 단자 내지 제n 출력 단자에 각각 접속되어 있다.
- [0236] 랜지스 (65c1) 내지 랜지스 (65cn)는, 그 제1 단자가, 상 신 (DATA3)를 공급 는 배선에 접속되어 있고, 그 제2 단자가 신 선 SLc1 내지 신 선 SLcn의 각각에 접속되어 있다. 랜지스 (65c1) 내지 랜지스 (65cn)의 케이 전극은, 시 레지스 (620)의 제1 출력 단자 내지 제n 출력 단자에 각각 접속되어 있다.
- [0237] 또 , 시 레지스 (620)는, 신 선 구동 로용 스타 스 신 (SSP)와, 신 선 구동 로용 클록 신 (SCK) 등의 구동 신 에 따라서 동작을 고, 스가 순차 시 신 를 제1 출력 단자 내지 제n 출력 단자로부터 출력 다. 상기 신 가 케이 전극에 입력됨으로써, 랜지스 (65a1) 내지 랜지스 (65an)와, 랜지스 (65b1) 내지 랜지스 (65bn)와, 랜지스 (65c1) 내지 랜지스 (65cn)는, 순차 온이 된다. 그리고, 신 선 SLa에 상 신 (DATA1)가 입력되고, 신 선 SLb에 상 신 (DATA2)가 입력되며, 신 선 SLc에

상신 (DATA3)가 입력되고, 상이 시된다.

- [0238] 또, 모노크롬 정지 상 시 기간(303)이 갖는 보유 기간에서는, 시 레지스 (620)에의 신 선 구동 로용 스타 스 신 (SSP)의 공급과, 상신 (DATA1) 내지 상신 (DATA3)의 신 선 구동 로(62)에의 공급을 정지 다. 구체적으로는, 우선, 신 선 구동 로용 스타 스 신 (SSP)의 공급을 정지 으으로써, 신 선 구동 로(62)에 있어서의 상신의 썸 링을 정지시킨다. 그, 신 선 구동 로(62)에의 상신의 공급과, 전원 전위의 공급을 정지 다. 상기 방법에 의, 동작을 정지 때에 신 선 구동 로(62)가 오동작 는 것을 방지 수 있다. 또, 상기 구성 외에, 신 선 구동 로(62)에의 신 선 구동 로용 클록신 (SCK)의 공급을 정지 도 된다.
- [0239] 본 실시 태는, 상기 실시 태와 적절 조 서 실시 는 것이 가능 다.
- [0240] (실시 태 3)
- [0241] 본 실시 태에서는, 산 물 반도체를 사용 랜지스 의 제작 방법에 대 서 설명 다.
- [0242] 우선, 도 21a에 도시 는 바와 같이, 기 (700)의 절연 면 상에, 절연막(701)을 성 고, 절연막(701) 상에 게이 전극(702)을 성 다.
- [0243] 기 (700)으로서 사용 수 있는 기 은 광성을 갖고 있으면 되고, 그 밖에는 별 큰 제 은 없지만, 적어도, 속 가열 처리에 견딜 수 있을 정도의 내열성을 갖고 있는 것이 요로 된다. 예를 들어, 기 (700)에는, 전법이나 로 법으로 제작되는 유리 기, 석영 기, 세라믹 기 등을 사용 수 있다. 유리 기 으로서는, 속 가열 처리의 온도가 높은 경우에는, 왜곡점이 730℃ 이상인 것을 사용 면 된다. 라스 등의 가요성을 갖는 성 수지로 이루어지는 기 은, 일반적으로 상기 기 과 비교 서 내열 온도가 낮은 경 이 있지만, 제작 공정에 있어서의 처리 온도에 견딜 수 있는 것이라면 사용 는 것이 가능 다.
- [0244] 절연막(701)은, 속 제작 공정에 있어서의 가열 처리의 온도에 견딜 수 있는 재료를 사용 다. 구체적으로, 절연막(701)으로서, 산 규소, 질 규소, 질 산 규소, 산 질 규소, 질 알루미늄, 산 알루미늄 등을 사용 는 것이 바람직 다.
- [0245] 또, 본 명세서에 있어서 산 질 물이란, 그 조성으로서, 질소보다도 산소의 유량이 많은 물질이며, 또, 질 산 물이란, 그 조성으로서, 산소보다도 질소의 유량이 많은 물질을 의미 다.
- [0246] 게이 전극(702)의 재료는, 몰리브덴, 타늄, 크롬, 탄탈, 스, 네오디뮴, 스칸듐, 마그네슘 등의 금속 재료, 이들 금속 재료를 주성분으로 는 금 재료를 사용 도전막, 은 이들 금속의 질 물을, 단층으로 또는 적층으로 사용 수 있다. 또, 속 공정에 있어서 여지는 가열 처리의 온도에 견딜 수 있는 것이라면, 상기 금속 재료로서 알루미늄, 구리를 사용 수도 있다. 알루미늄 또는 구리는, 내열성이나 부식성의 문제를 기 위 서, 고용점 금속 재료와 조 서 사용 면 된다. 고용점 금속 재료로서는, 몰리브덴, 타늄, 크롬, 탄탈, 스, 네오디뮴, 스칸듐 등을 사용 수 있다.
- [0247] 예를 들어, 2층의 적층 구조를 갖는 게이 전극(702)으로서, 알루미늄막 상에 몰리브덴막이 적층된 2층의 적층 구조, 구리막 상에 몰리브덴막을 적층 2층 구조, 구리막 상에 질 타늄막 은 질 탄탈막을 적층 2층 구조 또는, 질 타늄막과 몰리브덴막을 적층 2층 구조로 는 것이 바람직 다. 3층의 적층 구조를 갖는 게이 전극(702)으로서, 알루미늄막, 알루미늄과 실리콘의 금막, 알루미늄과 타늄의 금막 또는 알루미늄과 네오디뮴의 금막을 중간층으로 고, 스 막, 질 스 막, 질 타늄막 또는 타늄막을 상 층 으로서 적층 구조로 는 것이 바람직 다.
- [0248] 또, 게이 전극(702)에 산 인듐, 산 인듐 산 주석 금, 산 인듐 산 아연 금, 산 아연, 산 아연 알루미늄, 산질 아연 알루미늄 또는 산 아연 갈륨 등의 광성을 갖는 산 물 도전막을 사용 수도 있다.
- [0249] 게이 전극(702)의 막 두께는, 10nm 이상 400nm 이, 바람직 게는 100nm 이상 200nm 이 로 다. 본 실시 태에서는, 스 타깃을 사용 스 링법에 의 150nm의 게이 전극용의 도전막을 성, 상기 도전막을 에칭에 의 원 는 상으로 가공(닝) 으으로써, 게이 전극(702)을 성 다. 또, 성된 게이 전극의 단부가 이 상이면, 위에 적층 는 게이 절연막의 복성이 상 기 때문에 바람직 다. 또, 레지스 마스크를 잉크젯법으로 성 도 된다. 레지스 마스크를 잉크젯법으로 성 면 마스크를 사용 지 않기 때문에, 제조 비용을 저감 수 있다.

- [0250] 계속 서, 도 21b에 도시는 바와 같이, 게이 전극(702) 상에 게이 절연막(703)을 성, 게이 절연막(703) 상에 있어서 게이 전극(702)과 겹치는 위치에, 섬 상의 산 물 반도체막(704)을 성 다.
- [0251] 게이 절연막(703)은, 라즈마 CVD법 또는 스 링법 등을 사용 여, 산 규소막, 질 규소막, 산 질 규소막, 질 산 규소막, 산 알루미늄막, 질 알루미늄막, 산 질 알루미늄막, 질 산 알루미늄막, 산 늑막 또는 산 탄탈막을 단층으로 또는 적층시켜 성 수 있다. 게이 절연막(703)은, 수분이나, 수소, 산소 등의 불순물을 최대 지 않는 것이 바람직 다. 스 링법에 의 산 규소막을 성막 는 경우에는, 타깃으로서 실리콘 타깃 또는 석영 타깃을 사용 고, 스 가스로서 산소 또는 산소 및 아르곤의 가스를 사용 다.
- [0252] 불순물을 제거 으으로써 고순도 된 산 물 반도체(고순도 된 산 물 반도체)는 계면 준위, 계면 전 에 대 여 극 민감 기 때문에, 고순도 된 산 물 반도체와 게이 절연막(703)의 계면은 중요 다. 그 때문에 고순도 된 산 물 반도체에 접 는 게이 절연막(GI)은, 고 질 가 요구된다.
- [0253] 예를 들어,  $\mu$  (주 수 2.45GHz)를 사용 고밀도 라즈마 CVD는, 치밀 고 절연 내압이 높은 고 질의 절연막 을 성 수 있으므로 바람직 다. 고순도 된 산 물 반도체와 고 질 게이 절연막이 밀착 여 접촉 으으로써, 계면 준위를 저감 서 계면 성을 양 것으로 수 있기 때문이다.
- [0254] 물론, 게이 절연막(703)으로서 양질의 절연막을 성 수 있는 것이면, 스 링법이나 라즈마 CVD법 등 다른 성막 방법을 적용 수 있다. 또, 성막 의 열처리에 의 막질이나, 산 물 반도체와의 계면 성이 개선되는 절연막이어도 된다. 어떻든간에, 게이 절연막으로서의 막질이 양 것은 물론, 게이 절연막과 산 물 반도체의 계면 준위 밀도를 저감 여, 양 계면을 성 수 있는 것이면 된다.
- [0255] 배리어성이 높은 재료를 사용 절연막과, 질소의 유 비율이 낮은 산 규소막, 산 질 규소막 등의 절연막을 적층시킨 구조를 갖는 게이 절연막(703)을 성 도 된다. 이 경우, 산 규소막, 산 질 규소막 등의 절연막은, 배리어성이 높은 절연막과 산 물 반도체막 사이에 성 다. 배리어성이 높은 절연막으로서, 예를 들어 질 규소막, 질 산 규소막, 질 알루미늄막, 산 알루미늄막 또는 질 산 알루미늄막 등을 들 수 있다. 배리어성이 높은 절연막을 사용 으으로써, 수분 또는 수소 등의 분위기 중의 불순물, 은 기 내에 되는 알칼리 금속, 중금속 등의 불순물이, 산 물 반도체막내, 게이 절연막(703)내, 은, 산 물 반도체막과 다른 절연막의 계면과 그 근방에 인입 는 것을 방지 수 있다. 또, 산 물 반도체막에 접 도록 질소의 유 비율이 낮은 산 규소막, 산 질 규소막 등의 절연막을 성 으으로써, 배리어성이 높은 절연막 이 직접 산 물 반도체막에 접 는 것을 방지 수 있다.
- [0256] 예를 들어, 제1 게이 절연막으로서 스 링법에 의 막 두께 50nm 이상 200nm 이 의 질 규소막 ( $\text{SiN}_y(y>0)$ )을 성 고, 제1 게이 절연막 상에 제2 게이 절연막으로서 막 두께 5nm 이상 300nm 이 의 산 규소막( $\text{SiO}_x(x>0)$ )을 적층 여, 막 두께 100nm의 게이 절연막(703)으로 도 된다. 게이 절연막(703)의 막 두께는, 랜지스 에 요구되는 성에 따라 적절 설정 면 되고 350nm 내지 400nm 정도라도 된다.
- [0257] 본 실시 태에서는, 스 링법으로 성된 막 두께 50nm의 질 규소막 상에 스 링법으로 성된 막 두께 100nm의 산 규소막을 적층시킨 구조를 갖는 게이 절연막(703)을 성 다.
- [0258] 또, 게이 절연막(703)은 에 성되는 산 물 반도체와 접 다. 산 물 반도체는, 수소가 유되면 성 에 악영 을 미치므로, 게이 절연막(703)은 수소, 수산기 및 수분이 되지 않는 것이 바람직 다. 게이 절연막(703)에 수소, 수산기 및 수분이 가능 되지 않도록 기 위 서는, 성막 전처리로서, 스 링 장치의 예비 가열실에서 게이 전극(702)이 성된 기 (700)을 예비 가열 고, 기 (700)에 착 수분 또는 수소 등의 불순물을 탈리 여 배기 는 것이 바람직 다. 또, 예비 가열의 온도는, 100℃ 이상 400℃ 이, 바람직 게는 150℃ 이상 300℃ 이 이다. 또, 예비 가열실에 설치 는 배기 수단은 저온 가 바람직 다. 또, 이 예비 가열의 처리는 생략 수도 있다.
- [0259] 게이 절연막(703) 상에 성 산 물 반도체막을 윈 는 상으로 가공 고, 섬 상의 산 물 반도체막을 성 다. 상기 산 물 반도체막의 막 두께는, 2nm 이상 200nm 이, 바람직 게는 3nm 이상 50nm 이, 더욱 바람직 게는 3nm 이상 20nm 이 로 다. 산 물 반도체막은, 산 물 반도체를 타깃으로 서 사용 고, 스 링법에 의 성막 다. 또, 산 물 반도체막은, 가스(예를 들어 아르곤) 분위기, 산소 분위기, 또는 가스(예를 들어 아르곤) 및 산소 분위기 에서 스 링법에 의 성 수 있다.
- [0260] 또, 산 물 반도체막을 스 링법에 의 성막 기 전에, 아르곤 가스를 도입 서 라즈마를 발생시키는 역

스 를 고, 게이 절연막(703)의 면에 부착되어 있는 진애를 제거 는 것이 바람직 다. 역 스 란, 타깃측에 전압을 인가 지 않고, 아르곤 분위기 에서 기 측에 RF 전원을 사용 서 전압을 인가 서 기 근방에 라즈마를 성 서 면을 개질 는 방법이다. 또 , 아르곤 분위기 대신에 질소, 립 등을 사용 도 된다. 또 , 아르곤 분위기에 산소, 아산 질소 등을 첨가 분위기에서 도 된다. 또 , 아르곤 분위기에 염소, 4불 탄소 등을 첨가 분위기에서 도 된다.

[0261] 산 물 반도체막에는, 산 인듐, 산 주석, 산 아연, 2원계 금속의 산 물인 In-Zn계 산 물, Sn-Zn계 산 물, Al-Zn계 산 물, Zn-Mg계 산 물, Sn-Mg계 산 물, In-Mg계 산 물, In-Ga계 산 물, 3원계 금속의 산 물인 In-Ga-Zn계 산 물(IGZO라고도 기 ), In-Al-Zn계 산 물, In-Sn-Zn계 산 물, Sn-Ga-Zn계 산 물, Al-Ga-Zn계 산 물, Sn-Al-Zn계 산 물, In-Hf-Zn계 산 물, In-La-Zn계 산 물, In-Ce-Zn계 산 물, In-Pr-Zn계 산 물, In-Nd-Zn계 산 물, In-Sm-Zn계 산 물, In-Eu-Zn계 산 물, In-Gd-Zn계 산 물, In-Tb-Zn계 산 물, In-Dy-Zn계 산 물, In-Ho-Zn계 산 물, In-Er-Zn계 산 물, In-Tm-Zn계 산 물, In-Yb-Zn계 산 물, In-Lu-Zn계 산 물, 4원계 금속의 산 물인 In-Sn-Ga-Zn계 산 물, In-Hf-Ga-Zn계 산 물, In-Al-Ga-Zn계 산 물, In-Sn-Al-Zn계 산 물, In-Sn-Hf-Zn계 산 물, In-Hf-Al-Zn계 산 물을 사용 수 있다.

[0262] 산 물 반도체는, 바람직 게는 In을 유 는 산 물 반도체, 더욱 바람직 게는, In 및 Ga를 유 는 산 물 반도체이다. 산 물 반도체막을 i (진성)으로 기 위 서, 에 설명 는 탈수 또는 탈수소 와, 산 물 반도체막에의 산소의 공여에 의 산소 결손의 저감은 유 다.

[0263] 본 실시 태에서는, 산 물 반도체막으로서 In(인듐), Ga(갈륨) 및 Zn(아연)을 는 타깃을 사용 서, 스 링법에 의 막 두께 30nm의 In-Ga-Zn-O계 산 물 반도체막을 성막 다.

[0264] 산 물 반도체막을 스 링법으로 제작 기 위 타깃으로서는, 예를 들어, 조성비로서,  $In_2O_3:Ga_2O_3:ZnO=1:1:1$ [mol수비]의 산 물 타깃을 사용 여, In-Ga-Zn-O층을 성막 다. 또 , 이 타깃의 재료 및 조성에 정되지 않고, 예를 들어,  $In_2O_3:Ga_2O_3:ZnO=1:1:2$ [mol수비]의 산 물 타깃을 사용 도 된다.

[0265] 또 , 산 물 반도체막으로서 In-Zn-O계의 재료를 사용 는 경우, 사용 는 타깃의 조성비는, 원자수비로, In:Zn=50:1 내지 1:2(몰수비로 산 면  $In_2O_3:ZnO=25:1$  내지 1:4), 바람직 게는 In:Zn=20:1 내지 1:1(몰수비로 산 면  $In_2O_3:ZnO=10:1$  내지 1:2), 더욱 바람직 게는 In:Zn=15:1 내지 1.5:1(몰수비로 산 면  $In_2O_3:ZnO=15:2$  내지 3:4)로 다. 예를 들어, In-Zn-O계 산 물 반도체층의 성에 사용 는 타깃은, 원자수비가 In:Zn:O=X:Y:Z일 때,  $Z>1.5X+Y$ 로 다.

[0266] 또 , 산 물 타깃의 상대밀도는 90% 이상 100% 이 , 바람직 게는 95% 이상 99.9% 이 이다. 상대밀도가 높은 타깃을 사용 으으로써, 성막 산 물 반도체막을 치밀 막으로 수 있다.

[0267] 본 실시 태에서는, 감압 상태로 보유된 처리실 내에 기 을 보유 고, 처리실 내의 잔류 수분을 제거 면서 수소 및 수분이 제거된 스 가스를 도입 고, 상기 타깃을 사용 서 기 (700) 상에 산 물 반도체막을 성막 다. 성막 시에, 기 온도를 100℃ 이상 600℃ 이 , 바람직 게는 200℃ 이상 400℃ 이 로 도 된다. 기 을 가열 면서 성막 으으로써, 성막 산 물 반도체막에 되는 불순물 농도를 저감 수 있다. 또 , 스 링에 의 손상이 경감된다. 처리실 내의 잔류 수분을 제거 기 위 서는, 착 의 진공 를 사용 는 것이 바람직 다. 예를 들어, 저온 , 이온 , 타늄 사브리메이션 를 사용 는 것이 바람직 다. 또 , 배기 수단으로서는, 보 에 콜드 랩을 부가 것이어도 된다. 저온 를 사용 서 처리실을 배기 면, 예를 들어, 수소 원자, 물(H<sub>2</sub>O) 등 수소 원자를 는 물(보다 바람직 게는 탄소 원자를 는 물도) 등이 배기되기 때문에, 당 처리실에서 성막 산 물 반도체막에 되는 불순물의 농도를 저감 수 있다.

[0268] 성막 조건의 일례로서는, 기 과 타깃 사이의 거리를 100mm, 압력 0.6Pa, 직류(DC) 전원 전력 0.5kW, 산소(산소 유량 비율 100%) 분위기 에서의 조건이 적용된다. 또 , 스 직류(DC) 전원을 사용 면, 성막 시에 발생 는 진애를 경감 수 있고, 막 두께 분 도 균일 게 되기 때문에 바람직 다.

[0269] 또 , 산 물 반도체막에 수소, 수산기 및 수분이 가능 되지 않도록 기 위 서, 성막 전처리로서, 스 링 장치의 예비 가열실에서 게이 절연막(703)까지가 성된 기 (700)을 예비 가열 고, 기 (700)에 착 수분 또는 수소 등의 불순물을 탈리 여 배기 는 것이 바람직 다. 또 , 예비 가열의 온도는, 100℃ 이상 400℃ 이 , 바람직 게는 150℃ 이상 300℃ 이 이다. 또 , 예비 가열실에 설치 는 배기 수단은 저온

가 바람직 다. 또 , 이 예비 가열의 처리는 생략 수도 있다. 또 , 이 예비 가열은, 에 여지는 절연막(707)의 성막 전에, 도전막(705), 도전막(706)까지 성 기 (700)에도 마찬가지로 도 된다.

[0270] 또 , 섬 상의 산 물 반도체막(704)을 성 기 위 에칭은, 드라이 에칭이어도 웨 에칭이어도 되고, 양 쪽을 사용 도 된다. 드라이 에칭에 사용 는 에칭 가스로서는, 염소를 는 가스(염소계 가스, 예를 들어 염소( $Cl_2$ ), 염 붕소( $BCl_3$ ), 4염 규소( $SiCl_4$ ), 4염 탄소( $CCl_4$ ) 등)가 바람직 다. 또 , 불소를 는 가스(불소계 가스, 예를 들어 4불 탄소( $CF_4$ ), 6불 ( $SF_6$ ), 3불 질소( $NF_3$ ), 리 루오로메탄( $CHF_3$ ) 등), 취 수소( $HBr$ ), 이들 가스에 룬(He)이나 아르곤(Ar) 등의 가스를 첨가 가스 등을 사용 수 있다.

[0271] 드라이 에칭법으로서, RIE(Reactive Ion Etching)법이나, ICP(Inductively Coupled Plasma: 유도 결합 라즈마) 에칭법을 사용 수 있다. 원 는 가공 상으로 에칭 수 있도록, 에칭 조건(코일의 전극에 인가되는 전력량, 기 측의 전극에 인가되는 전력량, 기 측의 전극 온도 등)을 적절 조절 다.

[0272] 웨 에칭에 사용 는 에칭액으로서, ITO-07N(간포 가가꾸사제)을 사용 도 된다.

[0273] 섬 상의 산 물 반도체막(704)을 성 기 위 레지스 마스크를 잉크젯법으로 성 도 된다. 레지스 마스크를 잉크젯법으로 성 면 마스크를 사용 지 않기 때문에, 제조 비용을 저감 수 있다.

[0274] 또 , 다음 공정의 도전막을 성 기 전에 역스 를 여, 섬 상의 산 물 반도체막(704) 및 게이 절연막(703)의 면에 부착되어 있는 레지스 잔사 등을 제거 는 것이 바람직 다.

[0275] 또 , 스 등으로 성막된 산 물 반도체막 중에는, 불순물로서의 수분 또는 수소(수산기를 )가 다량으로 유되어 있는 것이 있다. 수분 또는 수소는 도너 준위를 성 기 쉽기 때문에, 산 물 반도체에 있어서는 불순물이다. 그래서, 본 발명의 일 태에서는, 산 물 반도체막 중의 수분 또는 수소 등의 불순물을 저감(탈수 또는 탈수소 ) 기 위 서, 섬 상의 산 물 반도체막(704)에 대 여, 감압 분위기 , 질소나 가스 등의 불 성 가스 분위기 , 산소 가스 분위기 또는 초 건조 에어(CRDS(캐비 링다운 레이저 분광법) 방식의 노점계를 사용 여 측정 경우의 수분량이 20ppm(노점 산으로  $-55^{\circ}C$ ) 이 , 바람직 게는 1ppm 이 , 바람직 게는 10ppb 이 의 공기) 분위기 에서, 섬 상의 산 물 반도체막(704)에 가열 처리를 실시 다.

[0276] 섬 상의 산 물 반도체막(704)에 가열 처리를 실시 으으로써, 섬 상의 산 물 반도체막(704) 중의 수분 또는 수소를 탈리시킬 수 있다. 구체적으로는,  $250^{\circ}C$  이상  $750^{\circ}C$  이 , 바람직 게는  $400^{\circ}C$  이상 기 의 왜곡점 미만의 온도에서 가열 처리를 면 된다. 예를 들어,  $500^{\circ}C$ , 3분간 이상 6분간 이 정도에서 면 된다. 가열 처리에 RTA법을 사용 면, 단시간에 탈수 또는 탈수소 를 수 있기 때문에, 유리 기 의 왜곡점을 초과 는 온도에서도 처리 수 있다.

[0277] 본 실시 태에서는, 가열 처리 장치의 나인 전기로를 사용 다.

[0278] 또 , 가열 처리 장치는 전기로에 정되지 않고, 저 발열체 등의 발열체로부 의 열전도 또는 열복사에 의 , 처리물을 가열 는 장치를 구비 고 있어도 된다. 예를 들어, GRTA(Gas Rapid Thermal Anneal) 장치, LRTA(Lamp Rapid Thermal Anneal) 장치 등의 RTA(Rapid Thermal Anneal) 장치를 사용 수 있다. LRTA 장치는, 로젠 램 , 메탈 라이드 램 , 크세논 아크 램 , 카본 아크 램 , 고압 나 룬 램 , 고압 수은 램 등의 램 로부 발 는 광(전자 )의 복사에 의 , 처리물을 가열 는 장치이다. GRTA 장치는, 고온의 가스를 사용 서 가열 처리를 는 장치이다. 기체에는, 아르곤 등의 가스 또는 질소와 같은, 가열 처리에 의 처리물과 반응 지 않는 불 성 기체가 사용된다.

[0279] 또 , 가열 처리에 있어서는, 질소 또는 룬, 네온, 아르곤 등의 가스에, 수분 또는 수소 등이 되지 않는 것이 바람직 다. 또는, 가열 처리 장치에 도입 는 질소 또는 룬, 네온, 아르곤 등의 가스의 순도를, 6N(99.9999%) 이상, 바람직 게는 7N(99.99999%) 이상,(즉 불순물 농도를 1ppm 이 , 바람직 게는 0.1ppm 이 )로 는 것이 바람직 다.

[0280] 이상의 공정에 의 , 섬 상의 산 물 반도체막(704) 중의 수소의 농도를 저감 여, 고순도 수 있다. 그것에 의 산 물 반도체막의 안정 를 도모 수 있다. 또 , 유리 전이점 이 의 가열 처리에서, 수소에 기 인 는 캐리어가 적고, 밴드 갭이 넓은 산 물 반도체막을 성 수 있다. 이 때문에, 대면적 기 을 사용 서 랜지스 를 제작 수 있고, 양산성을 높일 수 있는 상기 가열 처리는, 산 물 반도체막의 성막 이 이면, 언제라도 수 있다.

[0281] 또 , 산 물 반도체막을 가열 는 경우, 산 물 반도체막의 재료나 가열 조건에도 의 지만, 그 면에

상 결정이 성되는 경우가 있다. 상 결정은, 산 물 반도체막의 면에 대 여 대략 수직으로 c축 배 단결정체인 것이 바람직 다. 또 , 단결정체가 아니더라도 채널 성 영역에서 각 결정의 ab면이 일치 거 나, a축, 은, b축이 모두에 있어서 일치 고, 또 , 산 물 반도체막의 면에 대 여 대략 수직으로 c축 배 다결정체 또는 단결정인 것이 바람직 다. 또 , 산 물 반도체막이 성되는 층의 면에 요철이 있는 경우, 상 결정은 다결정체가 된다. 따라서, 산 물 반도체막이 성되는 층의 면은, 가능 탄 것이 요망된다. 구체적으로는, 산 물 반도체막이 성되는 층의 면의 균면 거칠기(Ra)를 1nm 이 , 바람 직 계는 0.3nm 이 , 보다 바람직 계는 0.1nm 이 로 면 된다. Ra는 원자간력 미경(AFM:Atomic Force Microscope)으로 가 가능 다.

[0282] 계속 서, 도 21c에 도시 는 바와 같이, 소스 전극, 드레인 전극으로서 기능 는 도전막(705), 도전막(706), 상기 도전막(705), 도전막(706) 및 섬 상의 산 물 반도체막(704) 상에 절연막(707)을 성 다.

[0283] 도전막(705), 도전막(706)은, 섬 상의 산 물 반도체막(704)을 덮도록, 스 링법이나 진공 증착법으로 도전 막을 성 , 에칭 등에 의 상기 도전막을 닦 으으로써 성 수 있다.

[0284] 도전막(705) 및 도전막(706)은, 섬 상의 산 물 반도체막(704)에 접 고 있다. 도전막(705), 도전막(706)이 되는 도전막의 재료로서는, 알루미늄, 크롬, 구리, 탄탈, 타늄, 몰리브덴, 스 , 네오디뮴, 스칸듐, 마그네슘 등으로부 선택된 원소 또는 상술 원소를 성분으로 는 금이나, 상술 원소를 조 금막 등을 들 수 있다. 또 , 알루미늄 또는 구리는, 내열성이나 부식성의 문제를 기 위 서, 고용점 금속 재료와 조 서 사용 면 된다. 고용점 금속 재료로서는, 몰리브덴, 타늄, 크롬, 탄탈, 스 , 네오디뮴, 스칸듐, 이 립 등을 사용 수 있다.

[0285] 또 , 도전막은, 단층 구조이어도, 2층 이상의 적층 구조로 도 된다. 예를 들어, 실리콘을 는 알루미늄막의 단층 구조, 알루미늄막 상에 타늄막을 적층 는 2층 구조, 타늄막과, 그 타늄막 상에 겹쳐서 알루미늄막을 적층 고, 또 그 위에 타늄막을 성막 는 3층 구조 등을 들 수 있다.

[0286] 또 , 도전막(705), 도전막(706)이 되는 도전막으로서는, 도전성의 금속 산 물로 성 도 된다. 도전성의 금속 산 물로서는 산 인듐, 산 주석, 산 아연, 산 인듐 산 주석 금, 산 인듐 산 아연 금 또는 금속 산 물 재료에 실리콘 은 산 실리콘을 시킨 것을 사용 수 있다.

[0287] 도전막 성 에 가열 처리를 는 경우에는, 이 가열 처리에 견디는 내열성을 도전막에 갖게 는 것이 바람 직 다.

[0288] 또 , 도전막의 에칭 시에, 섬 상의 산 물 반도체막(704)이 가능 제거되지 않도록 각각의 재료 및 에칭 조건을 적절 조절 다. 에칭 조건에 따라서는, 섬 상의 산 물 반도체막(704)의 노출된 부분이 일부 에칭 됨으로써, 부(오목부)가 성되는 경우도 있다.

[0289] 본 실시 태에서는, 도전막에 타늄막을 사용 다. 그 때문에, 암모니아와 과산 수소를 는 용액(암모 니아 과수)을 사용 여, 선택적으로 도전막을 웨 에칭 수 있다. 암모니아 과수를 는 용액은, 구체적 으로는, 31중량% 과산 수소수와, 28중량% 암모니아수와, 물을, 체적비 2:1:1로 수용액을 사용 다. 은, 염소(Cl<sub>2</sub>), 염 붕소(BCl<sub>3</sub>) 등을 는 가스를 사용 여, 도전막을 드라이 에칭 도 된다.

[0290] 또 , 리소그래 공정에서 사용 는 마스크수 및 공정수를 삭감 기 위 서, 과 광에 다단계의 강 도를 가지게 는 다계조 마스크에 의 성된 레지스 마스크를 사용 서 에칭 공정을 도 된다. 다계조 마스크를 사용 서 성 레지스 마스크는 복수의 막 두께를 갖는 상이 되고, 에칭을 으으로써 다시 상을 변 수 있기 때문에, 서로 다른 으로 가공 는 복수의 에칭 공정에 사용 수 있다. 따라서, 1매 의 다계조 마스크에 의 , 적어도 2종류 이상의 서로 다른 에 대응 는 레지스 마스크를 성 수 있다. 따라서 노광 마스크수를 삭감 수 있고, 대응 는 리소그래 공정도 삭감 수 있기 때문에, 공정의 간략 가 가능 게 된다.

[0291] 또 , 절연막(707)을 성 기 전에, N<sub>2</sub>O, N<sub>2</sub> 또는 Ar 등의 가스를 사용 라즈마 처리를 섬 상의 산 물 반 도체막(704)에 대 여 다. 이 라즈마 처리에 의 노출되어 있는 섬 상의 산 물 반도체막(704)의 면에 부착된 착수 등을 제거 다. 또 , 산소와 아르곤의 가스를 사용 서 라즈마 처리를 도 된 다.

[0292] 절연막(707)은, 수분이나, 수소 등의 불순물을 최대 지 않는 것이 바람 직 고, 단층의 절연막이어도 되 며, 적층된 복수의 절연막으로 구성되어 있어도 된다. 절연막(707)에 수소가 되면, 그 수소가 산 물 반도체

체막에 침입 거나, 또는 수소가 산 물 반도체막 중의 산소를 인발 고, 섬 상의 산 물 반도체막(704)의 백 채널부가 저저 (n ) 게 되어, 기생 채널이 성될 우려가 있다. 따라서, 절연막(707)은 가능 수소를 지 않는 막이 되도록, 성막 방법에 수소를 사용 지 않는 것이 중요하다. 상기 절연막(707)에는, 배리어성이 높은 재료를 사용하는 것이 바람직 다. 예를 들어, 배리어성이 높은 절연막으로서, 질 규소막, 질 산 규소막, 질 알루미늄막, 산 알루미늄막, 또는 질 산 알루미늄막 등을 사용 수 있다. 복수의 적층된 절연막을 사용하는 경우, 질소의 유 비율이 낮은 산 규소막, 산 질 규소막 등의 절연막을, 상기 배리어성이 높은 절연막보다도, 섬 상의 산 물 반도체막(704)에 가까운 측에 성 다. 그리고, 질소의 유 비율이 낮은 절연막을 사이에 두고, 도전막(705), 도전막(706) 및 섬 상의 산 물 반도체막(704)과 겹치도록, 배리어성이 높은 절연막을 성 다. 배리어성이 높은 절연막을 사용 으으로써, 섬 상의 산 물 반도체막(704) 내, 게이 절연막(703) 내, 은, 섬 상의 산 물 반도체막(704)과 다른 절연막의 계면과 그 근방에, 수분 또는 수소 등의 불순물이 인입 는 것을 방지 수 있다. 또 , 섬 상의 산 물 반도체막(704)에 접 도록 질소의 비율이 낮은 산 규소막, 산 질 규소막 등의 절연막을 성 으으로써, 배리어성이 높은 재료를 사용 절연막이 직접 섬 상의 산 물 반도체막(704)에 접 는 것을 방지 수 있다.

[0293] 본 실시 태에서는, 스 링법으로 성된 막 두께 200nm의 산 규소막 상에 스 링법으로 성된 막 두께 100nm의 질 규소막을 적층시킨 구조를 갖는 절연막(707)을 성 다. 성막 시의 기 온도는, 실온 이상 300℃ 이 로 먼 되고, 본 실시 태에서는 100℃로 다.

[0294] 또 , 절연막(707)을 성 에, 가열 처리를 실시 도 된다. 가열 처리는, 질소, 초건조 공기 또는 가스 (아르곤, 룩 등)의 분위기 에서, 바람직 게는 200℃ 이상 400℃ 이 , 예를 들어 250℃ 이상 350℃ 이 에 서 다. 상기 가스는, 물의 유량이 20ppm 이 , 바람직 게는 1ppm 이 , 바람직 게는 10ppb 이 인 것 이 바람직 다. 본 실시 태에서는, 예를 들어, 질소 분위기 에서 250℃, 1시간의 가열 처리를 다. 은, 도전막(705), 도전막(706)을 성 기 전에, 수분 또는 수소를 저감시키기 위 산 물 반도체막에 대 이전의 가열 처리와 마찬가지로, 고온 단시간의 RTA 처리를 도 된다. 산소를 는 절연막(707)이 성된 에 가열 처리가 실시됨으로써, 이전의 가열 처리에 의 , 섬 상의 산 물 반도체막(704)에 산소 결손이 발생 고 있었다고 도, 절연막(707)으로부터 섬 상의 산 물 반도체막(704)에 산소가 공여된다. 그리고, 섬 상의 산 물 반도체막(704)에 산소가 공여됨으로써, 섬 상의 산 물 반도체막(704)에 있어서, 도너 가 되는 산소 결손을 저감 여, 양론비를 만족 는 것이 가능 다. 섬 상의 산 물 반도체막(704)에는, 양론비를 초과 는 양의 산소가 되어 있는 것이 바람직 다. 그 결과, 섬 상의 산 물 반도체막(704)을 i 에 근접시킬 수 있어, 산소 결손에 의 랜지스 의 전기 성의 차를 경감 고, 전기 성의 상을 실 수 있다. 이 가열 처리를 는 타이밍은, 절연막(707)의 성 이면 별 정되지 않고, 다른 공정, 예를 들어 수지막 성 시의 가열 처리나, 광성을 갖는 도전막을 저저 시키기 위 가열 처리와 겹 으으로써, 공정수를 증가시키는 일 없이, 섬 상의 산 물 반도체막(704)을 i 에 근접시킬 수 있다.

[0295] 또 , 산소 분위기 에서 섬 상의 산 물 반도체막(704)에 가열 처리를 실시 으으로써, 산 물 반도체에 산소를 첨가 여, 섬 상의 산 물 반도체막(704) 중에 있어서 도너가 되는 산소 결손을 저감시켜도 된다. 가열 처리의 온도는, 예를 들어 100℃ 이상 350℃ 미만, 바람직 게는 150℃ 이상 250℃ 미만에서 다. 상기 산소 분위기 에서의 가열 처리에 사용되는 산소 가스에는, 물, 수소 등이 되지 않는 것이 바람직 다. 또 는, 가열 처리 장치에 도입 는 산소 가스의 순도를, 6N(99.9999%) 이상, 바람직 게는 7N(99.99999%) 이상, (즉 산소 중의 불순물 농도를 1ppm 이 , 바람직 게는 0.1ppm 이 )로 는 것이 바람직 다.

[0296] 은, 이온 주입법 또는 이온 도 법 등을 사용 여, 섬 상의 산 물 반도체막(704)에 산소를 첨가 으으로써, 도너가 되는 산소 결손을 저감시켜도 된다. 예를 들어, 2.45GHz의 마이크로 로 라즈마 산소를 섬 상의 산 물 반도체막(704)에 첨가 먼 된다.

[0297] 또 , 절연막(707) 상에 도전막을 성 , 상기 도전막을 닮 으으로써, 섬 상의 산 물 반도체막(704)과 겹치는 위치에 백 게이 전극을 성 도 된다. 백 게이 전극을 성 경우는, 백 게이 전극을 덮도록 절연막을 성 는 것이 바람직 다. 백 게이 전극은, 게이 전극(702), 은 도전막(705), 도전막(706)과 같은 재료, 구조를 사용 서 성 는 것이 가능 다.

[0298] 백 게이 전극의 막 두께는, 10nm 이상 400nm 이 , 바람직 게는 100nm 이상 200nm 이 로 다. 예를 들어, 타늄막, 알루미늄막, 타늄막이 적층된 구조를 갖는 도전막을 성 , 리소그래 법 등에 의 레지스 마스크를 성 고, 에칭에 의 불요 부분을 제거 여, 상기 도전막을 원 는 상으로 가공( 닮 ) 으으로써, 백 게이 전극을 성 먼 된다.

- [0299] 이상의 공정에 의 , 랜지스 (708)가 성된다.
- [0300] 랜지스 (708)는, 게이 전극(702)과, 게이 전극(702) 상의 게이 절연막(703)과, 게이 절연막(703) 상에 있어서 게이 전극(702)과 겹쳐 있는 섬 상의 산 물 반도체막(704)과, 섬 상의 산 물 반도체막(704) 상에 성된 쌍의 도전막(705) 또는 도전막(706)을 갖는다. 또 , 랜지스 (708)는, 절연막(707)을, 그 구성 요소에 도 된다. 도 21c에 도시 는 랜지스 (708)는, 도전막(705)과 도전막(706) 사이에 있어서, 섬 상의 산 물 반도체막(704)의 일부가 에칭된 채널 에치 구조이다.
- [0301] 또 , 랜지스 (708)는 싱글 게이 구조의 랜지스 를 사용 서 설명 었지만, 요에 따라, 전기적으로 접속된 복수의 게이 전극(702)을 가짐으로써, 채널 성 영역을 복수 갖는 멀 게이 구조의 랜지스 도 성 수 있다.
- [0302] 본 실시 태는, 다른 실시 태와 적절 조 서 실시 는 것이 가능 다.
- [0303] (실시 태 4)
- [0304] 본 실시 태에서는, 랜지스 의 구성예에 대 서 설명 다. 또 , 상기 실시 태와 동일 부분 또는 동일 기능을 갖는 부분 및 공정은, 상기 실시 태와 마찬가지로 수 있고, 본 실시 태에서의 반복되는 설명은 생략 다. 또 , 동일 개소의 상세 설명도 생략 다.
- [0305] 도 22a에 도시 는 랜지스 (2450)는, 기 (2400) 상에 게이 전극(2401)이 성되고, 게이 전극(2401) 상에 게이 절연막(2402)이 성되며, 게이 절연막(2402) 상에 산 물 반도체막(2403)이 성되고, 산 물 반도체막(2403) 상에 소스 전극(2405a) 및 드레인 전극(2405b)이 성되어 있다. 또 , 산 물 반도체막(2403), 소스 전극(2405a) 및 드레인 전극(2405b) 상에 절연막(2407)이 성되어 있다. 또 , 절연막(2407) 상에 보 절연막(2409)을 성 도 된다. 랜지스 (2450)는, 보 게이 구조의 랜지스 의 나이며, 역 스테거 랜지스 의 나이기도 다.
- [0306] 도 22b에 도시 는 랜지스 (2460)는, 기 (2400) 상에 게이 전극(2401)이 성되고, 게이 전극(2401) 상에 게이 절연막(2402)이 성되며, 게이 절연막(2402) 상에 산 물 반도체막(2403)이 성되고, 산 물 반도체막(2403) 상에 채널 보 층(2406)이 성되며, 채널 보 층(2406) 및 산 물 반도체막(2403) 상에 소스 전극(2405a) 및 드레인 전극(2405b)이 성되어 있다. 또 , 소스 전극(2405a) 및 드레인 전극(2405b) 상에 보 절연막(2409)을 성 도 된다. 랜지스 (2460)는, 채널 보 (채널 스 이라고도 )이라고 불리는 보 게이 구조의 랜지스 의 나이며, 역 스테거 랜지스 의 나이기도 다. 채널 보 층(2406)은, 다 른 절연막과 동일 재료 및 방법을 사용 서 성 수 있다.
- [0307] 도 22c에 도시 는 랜지스 (2470)는, 기 (2400) 상에 바탕막(2436)이 성되고, 바탕막(2436) 상에 산 물 반도체막(2403)이 성되며, 산 물 반도체막(2403) 및 바탕막(2436) 상에 소스 전극(2405a) 및 드레인 전극(2405b)이 성되고, 산 물 반도체막(2403), 소스 전극(2405a) 및 드레인 전극(2405b) 상에 게이 절연막(2402)이 성되며, 게이 절연막(2402) 상에 게이 전극(2401)이 성되어 있다. 또 , 게이 전극(2401) 상에 보 절연막(2409)을 성 도 된다. 랜지스 (2470)는, 게이 구조의 랜지스 의 나이다.
- [0308] 도 22d에 도시 는 랜지스 (2480)는, 기 (2400) 상에 제1 게이 전극(2411)이 성되고, 제1 게이 전극(2411) 상에 제1 게이 절연막(2413)이 성되며, 제1 게이 절연막(2413) 상에 산 물 반도체막(2403)이 성되고, 산 물 반도체막(2403) 및 제1 게이 절연막(2413) 상에 소스 전극(2405a) 및 드레인 전극(2405b)이 성되어 있다. 또 , 산 물 반도체막(2403), 소스 전극(2405a) 및 드레인 전극(2405b) 상에 제2 게이 절연막(2414)이 성되고, 제2 게이 절연막(2414) 상에 제2 게이 전극(2412)이 성되어 있다. 또 , 제2 게이 전극(2412) 상에 보 절연막(2409)을 성 도 된다.
- [0309] 랜지스 (2480)는, 랜지스 (2450)와 랜지스 (2470)를 친 구조를 갖고 있다. 제1 게이 전극(2411)과 제2 게이 전극(2412)을 전기적으로 접속 서 나의 게이 전극으로서 기능시킬 수 있다. 또 , 제1 게이 전극(2411)과 제2 게이 전극(2412) 중, 어느 쪽을 간단 게이 전극이라고 고, 다른 쪽을 백 게이 전극이라고 부르는 경우가 있다.
- [0310] 백 게이 전극의 전위를 변 시킴으로써, 랜지스 의 임계값 전압을 변 시킬 수 있다. 백 게이 전극은, 산 물 반도체막(2403)의 채널 성 영역과 겹치도록 성 다. 백 게이 전극은, 전기적으로 절연 고 있는 로 의 상태이어도 되고, 전위가 부여되는 상태이어도 된다. 자의 경우, 백 게이 전극에는, 게이 전극과 동일 높이의 전위가 부여되고 있어도 되고, 그라운드 등의 고정 전위가 부여되고 있어도 된다. 백 게이

전극에 부여는 전위의 높이를 제어으로써, 랜지스 (2480)의 임계값 전압을 제어 수 있다.

- [0311] 또, 백 게이 전극에 의 산물 반도체막(2403)을 덮음으로써, 백 게이 전극측으로부터 산물 반도체막(2403)에 광이 입사는 것을 방지 수 있다. 따라서, 산물 반도체막(2403)의 광열을 방지 고, 랜지스의 임계값 전압이 시는 등의 성의 열가 일어나는 것을 방지 수 있다.
- [0312] 산물 반도체막(2403)에 접는 절연막(본 실시태에 있어서는, 게이 절연막(2402), 절연막(2407), 채널보층(2406), 바탕막(2436), 제1 게이 절연막(2413), 제2 게이 절연막(2414)이 상당.)은, 제13족 원소 및 산소를는 절연 재료를 사용하는 것이 바람직 다. 산물 반도체 재료에는 제13족 원소를는 것이 많고, 제13족 원소를는 절연 재료는 산물 반도체의 상성이 좋으며, 이것을 산물 반도체막에 접는 절연막에 사용으로써, 산물 반도체막과의 계면의 상태를 양게 유지 수 있다.
- [0313] 제13족 원소를는 절연 재료란, 절연 재료에나 또는 복수의 제13족 원소를는 것을 의미 다. 제13족 원소를는 절연 재료로서는, 예를 들어, 산갈륨, 산알루미늄, 산알루미늄 갈륨, 산갈륨 알루미늄 등이 있다. 여기서, 산알루미늄 갈륨이란, 갈륨의 유량(원자%)보다 알루미늄의 유량(원자%)이 많은 것을 나타내고, 산갈륨 알루미늄이란, 갈륨의 유량(원자%)이 알루미늄의 유량(원자%) 이상인 것을 나타낸다.
- [0314] 예를 들어, 갈륨을유는 산물 반도체막에 접서 절연막을성는 경우에, 절연막에 산갈륨을는 재료를 사용함으로써 산물 반도체막과 절연막의 계면성을 양게 유지 수 있다. 예를 들어, 산물 반도체막과 산갈륨을는 절연막을 접서성으로써, 산물 반도체막과 절연막의 계면에 있어서의 수소의 일업을 저감 수 있다. 또, 절연막에 산물 반도체막의 성분 원소와 동일족의 원소를 사용하는 경우에는, 마찬가지로 과를 얻는 것이 가능 다. 예를 들어, 산알루미늄을는 재료를 사용서 절연막을성는 것도 유 다. 또, 산알루미늄은, 물을 과시키기 어렵다라고는 성을 갖고 있기 때문에, 당 재료를 사용하는 것은, 산물 반도체막에의 물의 침입 방지라고는 점에 있어서도 바람직 다.
- [0315] 또, 산물 반도체막(2403)에 접는 절연막은, 산소 분위기 에의 열처리나, 산소도 등에의, 절연 재료를 양론적 조성비보다 산소가 많은 상태로는 것이 바람직 다. 산소도란, 산소를 벌크에 첨가하는 것을 말 다. 또, 당 벌크란 용어는, 산소를 박막면뿐만 아니라 박막내부에 첨가하는 것을 명게하는 취지로 사용하고 있다. 또, 산소도에는, 라즈마 산소를 벌크에 첨가하는 산소라즈마도가 된다. 또, 산소도는, 이온 주입법 또는 이온도법을 사용서도 된다.
- [0316] 예를 들어, 산물 반도체막(2403)에 접는 절연막으로서 산갈륨을 사용 경우, 산소 분위기 에의 열처리나, 산소도를으로써, 산갈륨의 조성을  $Ga_2O_x(X=3+a, 0<a<1)$ 로 수 있다.
- [0317] 또, 산물 반도체막(2403)에 접는 절연막으로서 산알루미늄을 사용 경우, 산소 분위기 에의 열처리나, 산소도를으로써, 산알루미늄의 조성을  $Al_2O_x(X=3+a, 0<a<1)$ 로 수 있다.
- [0318] 또, 산물 반도체막(2403)에 접는 절연막으로서 산갈륨 알루미늄(산알루미늄 갈륨)을 사용 경우, 산소 분위기 에의 열처리나, 산소도를으로써, 산갈륨 알루미늄(산알루미늄 갈륨)의 조성을  $Ga_xAl_{2-x}O_{3+a} (0<X<2, 0<a<1)$ 로 수 있다.
- [0319] 산소도 처리를으로써, 양론적 조성비보다 산소가 많은 영역을 갖는 절연막을 성 수 있다. 이리 영역을 구비는 절연막과 산물 반도체막이 접으로써, 절연막 중의 과잉의 산소가 산물 반도체막에 공급되고, 산물 반도체막 중 또는 산물 반도체막과 절연막의 계면에 있어서의 산소 결손을 저감여, 산물 반도체막을 i 또는 i에 없이 가까운 산물 반도체로 수 있다.
- [0320] 또, 양론적 조성비보다 산소가 많은 영역을 갖는 절연막은, 산물 반도체막(2403)에 접는 절연막 중, 상층에 위치는 절연막 또는 층에 위치는 절연막 중, 어느 쪽에만 사용도 되지만, 양쪽의 절연막에 사용하는 쪽이 바람직 다. 양론적 조성비보다 산소가 많은 영역을 갖는 절연막을, 산물 반도체막(2403)에 접는 절연막의, 상층 및 층에 위치는 절연막에 사용하고, 산물 반도체막(2403)을 사이에 두는 구성으로으로써, 상기 과를 보다 높일 수 있다.
- [0321] 또, 산물 반도체막(2403)의 상층 또는 층에 사용하는 절연막은, 상층과 층에서 동일 구성 원소를 갖는 절연막으로도 되고, 서로 다른 구성 원소를 갖는 절연막으로도 된다. 예를 들어, 상층과 층 모두,

조성이  $Ga_2O_x(X=3+a, 0<a<1)$ 인 산 갈륨으로 도 되고, 상층과 층의 쪽을 조성이  $Ga_2O_x(X=3+a, 0<a<1)$ 인 산 갈륨으로 고, 다른 쪽을 조성이  $Al_2O_x(X=3+a, 0<a<1)$ 인 산 알루미늄으로 도 된다.

[0322] 또, 산 물 반도체막(2403)에 접 는 절연막은, 양론적 조성비보다 산소가 많은 영역을 갖는 절연막의 적층으로 도 된다. 예를 들어, 산 물 반도체막(2403)의 상층에 조성이  $Ga_2O_x(X=3+a, 0<a<1)$ 인 산 갈륨을 성 고, 그 위에 조성이  $Ga_xAl_{2-x}O_{3+a}$  ( $0<x<2, 0<a<1$ )인 산 갈륨 알루미늄(산 알루미늄 갈륨)을 성 도 된다. 또, 산 물 반도체막(2403)의 층을, 양론적 조성비보다 산소가 많은 영역을 갖는 절연막의 적층으로 도 되고, 산 물 반도체막(2403)의 상층 및 층의 양쪽을, 양론적 조성비보다 산소가 많은 영역을 갖는 절연막의 적층으로 도 된다.

[0323] 본 실시 태는, 다른 실시 태와 적절 조 서 실시 는 것이 가능 다.

[0324] (실시 태 5)

[0325] 본 실시 태에서는, 본 발명의 일 태에 따른 액정 시 장치에 있어서 사용되는 기 의 일 태에 대 서, 도 23a 내지 도 23e과 도 24a 내지 도 24c를 사용 서 설명 다.

[0326] 우선, 기 (6200) 상에 박리층(6201)을 개재 서 박리층(6116)을 성 다(도 23a 참조).

[0327] 기 (6200)으로서는, 석영 기, 사 이어 기, 세라믹 기 이나, 유리 기, 금속 기 등을 사용 수 있다. 또, 이들 기 은, 가요성을 명 게 나타내지 않을 정도로 두께가 있는 것을 사용 으으로써, 정밀도 좋게 랜지스 등의 소자를 성 수 있다. 가요성을 명 게 나타내지 않을 정도라는 것은, 상 액정 디스 레 이를 제작 때에 사용되고 있는 유리 기 의 탄성률 정도, 은 보다 탄성률이 큰 것을 의미 다.

[0328] 박리층(6201)은, 스 링법이나 라즈마 CVD법, 도 법, 인쇄법 등에 의, 스 (W), 몰리브덴(Mo), 타늄(Ti), 탄탈(Ta), 니오븀(Nb), 니켈(Ni), 코발 (Co), 지르코늄(Zr), 아연(Zn), 루 님(Ru), 로듐(Rh), 라듐(Pd), 오스뮴(Os), 이리듐(Ir), 규소(Si)로부 선택된 원소, 또는 원소를 주성분으로 는 금 재료, 또는 원소를 주성분으로 는 물 재료로 이루어지는 층을, 단층 또는 적층 서 성 다.

[0329] 박리층(6201)이 단층 구조인 경우, 바람직 게는, 스 층, 몰리브덴층, 또는 스 과 몰리브덴의 물을 는 층을 성 다. 또는, 스 의 산 물 은 산 질 물을 는 층, 몰리브덴의 산 물 은 산 질 물을 는 층, 또는 스 과 몰리브덴의 물의 산 물 은 산 질 물을 는 층을 성 다. 또, 스 과 몰리브덴의 물은, 예를 들어, 스 과 몰리브덴의 금에 상당 다.

[0330] 박리층(6201)이 적층 구조인 경우, 바람직 게는, 1층째로서 금속층을 성 고, 2층째로서 금속 산 물층을 성 다. 대 적으로는 1층째로서 스 층, 몰리브덴층, 또는 스 과 몰리브덴의 물을 는 층을 성 고, 2층째로서, 스, 몰리브덴 또는 스 과 몰리브덴의 물의 산 물, 질 물, 산 질 물 또는 질 산 물을 성 면 된다. 2층째의 금속 산 물층의 성은, 1층째의 금속층 상에 산 물층(예를 들어 산 실리콘 등의 절연층으로서 이용 수 있는 것)을 성 으으로써 금속층 면에 당 금속의 산 물이 성되 는 것을 응용 도 된다.

[0331] 박리층(6116)으로서는, 랜지스 나 층간 절연막, 배선, 소 전극 및 경우에 따라서 대 전극이나 차 막, 배 막 등, 소자 기 으로서 요 요소가 된다. 이들은, 박리층(6201) 상에 상대로 제작 수 있다. 이들의 재료, 제작 방법 및 구조 등에 관 서는 상기 실시 태에 있어서 설명 것과 마찬가지로 하기 때문에, 설명을 생략 다. 이와 같이, 랜지스 나 전극은 공지의 재료나 방법을 사용 서 정밀도 좋게 제작 수 있다.

[0332] 계속 서, 박리용 접착제(6203)를 사용 서 박리층(6116)을 가지지 기 (6202)에 접착, 박리층(6116)을 기 (6200)의 박리층(6201)으로부터 박리 서 전치 다(도 23b 참조). 이에 의 박리층(6116)은, 가지지 기 측에 성된다. 또, 본 명세서에 있어서, 제작용 기 으로부터 가지지 기 에 박리층을 전치 는 공정을 전치 공정이라고 다.

[0333] 가지지 기 (6202)은, 유리 기, 석영 기, 사 이어 기, 세라믹 기, 금속 기 등을 사용 수 있다. 또, 이 의 처리 온도에 견딜 수 있는 내열성을 갖는 라스 기 을 사용 도 된다.

[0334] 또, 여기서 사용 는 박리용 접착제(6203)는, 물이나 용매에 가용인 것이나, 자외선 등의 조사에 의 가소 시키는 것이 가능, 요 시에 가지지 기 (6202)과 박리층(6116)을 분리 는 것이 가능 접착제를 사용 다.

- [0335] 또, 가지지 기 (6202)에의 전치 공정은, 여러 가지의 방법을 적절 사용 수 있다. 예를 들어, 박리층 (6201)으로서, 박리층(6116)과 접 는 층에 금속 산 막을 는 막을 성 경우에는, 당 금속 산 막 을 결정 시킴으로써 취약 서, 박리층(6116)을 기 (6200)으로부 박리 수 있다. 또, 기 (6200)과 박리층(6116) 사이에, 박리층(6201)으로서 수소를 는 비정질규소막을 성 경우에는, 레이저광의 조사 또는 에칭에 의 당 수소를 는 비정질규소막을 제거 여, 박리층(6116)을 기 (6200)으로부 박 리 수 있다. 또, 박리층(6201)으로서 질소, 산소나 수소 등을 는 막(예를 들어, 수소를 는 비 정질규소막, 수소 유 금막, 산소 유 금막 등)을 사용 경우에는, 박리층(6201)에 레이저광을 조사 서 박리층(6201) 내에 유 는 질소, 산소나 수소를 가스로서 방출시켜, 박리층(6116)과 기 (6200)의 분리를 촉진 수 있다. 다른 방법으로서, 박리층(6201)과 박리층(6116)의 계면에 액체를 침 시켜 기 (6200)으로 부 박리층(6116)을 박리 도 된다. 박리층(6201)을 스 으로 성 고, 암모니아과수에 의 박리층 (6201)을 에칭 면서 박리를 는 방법도 있다.
- [0336] 또, 상기 박리 방법을 복수 조 으으로써 보다 용이 게 전치 공정을 수 있다. 레이저광의 조사, 가스 나 용액 등에 의 박리층에의 에칭, 날카로운 나이 나 메스 등에 의 기계적인 제거를 부분적으로 고, 박리층과 박리층을 박리 기 쉬운 상태로 고나서, 물리적인 (기계 등에 의 )에 의 박리를 는 공정 등이 이것에 상당 다. 박리층(6201)을 금속과 금속 산 물의 적층 구조에 의 성 경우, 레이저광의 조사 에 의 성되는 이나 날카로운 나이 나 메스 등에 의 집 등을 계기로 서, 박리층으로부 물리적으로 떼어내는 것도 용이 게 된다.
- [0337] 또, 이들 박리를 때에 물 등의 액체를 뿌리면서 도 된다.
- [0338] 박리층(6116)을 기 (6200)으로부 분리 는 방법으로서, 그 밖에, 박리층(6116)이 성된 기 (6200)을, 기계적으로 연마 등을 서 제거 는 방법이나, 용액이나  $NF_3$ ,  $BrF_3$ ,  $ClF_3$  등의 불 로겐 가 스에 의 에칭으로 제거 는 방법 등도 사용 수 있다. 이 경우는, 박리층(6201)을 성 지 않아도 된다.
- [0339] 계속 서, 기 (6200)으로부 박리되고, 노출된 박리층(6201), 은 박리층(6116) 면에 박리용 접착제 (6203)와는 상이 접착제에 의 제1 접착제층(6111)을 사용 서 전치 기 (6110)을 접착 다(도 23c의 (1) 참조).
- [0340] 제1 접착제층(6111)의 재료로서는, 자외선 경 접착제 등 광경 의 접착제, 반응 경 접착제, 열경 접착제 또는 염기 접착제 등 각종 경 접착제를 사용 수 있다.
- [0341] 전치 기 (6110)으로서, 진성이 큰 각종 기 을 사용 고, 예를 들어, 유기 수지의 림이나 금속 기 등을 적절 게 사용 수 있다. 진성이 큰 기 은 내충격성이 우수 고, 손되기 어려운 기 이다. 유기 수지의 림은 경량이며, 또, 금속 기 도 얇은 것은 경량이기 때문에, 상의 유리 기 을 사용 는 경우와 비교 여, 대 적인 경량 가 가능 게 된다. 이러 기 을 사용 으으로써, 가볍고, 손되기 어려운 액정 시 장치를 제작 수 있게 된다.
- [0342] 과 은 반 과 의 액정 시 장치의 경우에는, 전치 기 (6110)으로서, 진성이 크고 또 가시광에 대 광성을 갖는 기 을 사용 면 된다. 이러 기 을 구성 는 재료로서는, 예를 들어, 리에 렌 레 탈 레이 (PET) 또는 리에 렌나 탈레이 (PEN) 등의 리에스 르 수지, 아크릴 수지, 리아크릴 니 릴 수지, 리아미드 수지, 리메 메타크릴레이 수지, 리카르보네이 수지(PC), 리에 르 술 수지 (PES), 리아미드 수지, 시클로올레 수지, 리스 렌 수지, 리아미드이미드 수지, 리엄 비닐 수지 등 등을 들 수 있다. 이들 유기 수지로 이루어지는 기 은, 진성이 큰 것부, 내충격성에도 우수 고, 손되기 어려운 기 이다. 또, 이들 유기 수지의 림은 경량이기 때문에, 상의 유리 기 과 비교 여, 매우 경량 된 액정 시 장치를 제작 는 것이 가능 게 된다. 또, 이 경우, 전치 기 (6110)은, 적어도 각 소의 광이 과 는 영역과 겹치는 부분에 개구가 성된 금속 (6206)을 더 구비 는 것이 바람직 구성이다. 이 구성으로 으으로써, 치수 변 를 억제 면서 진성이 크고, 내충격성이 높아 손되기 어려운 전치 기 (6110)을 구성 수 있다. 또, 금속 (6206)의 두께를 얇게 으으로써 종래의 유리 기 보다도 가벼운 전치 기 (6110)을 구성 수 있다. 이러 기 을 사용 으으로써, 가볍고, 손되기 어려운 액정 시 장치를 제작 수 있게 된다(도 23d의 (1) 참조).
- [0343] 도 24a는 액정 시 장치에 있어서의 상면도의 일례이다. 도 24a와 같이, 제1 배선층(6210)과 제2 배선층 (6211)이 교차 고, 제1 배선층(6210)과 제2 배선층(6211)에 둘러싸인 영역이 광이 과 는 영역(6212)인 액정 시 장치의 경우, 도 24b와 같이, 제1 배선층(6210) 및 제2 배선층(6211)과 겹치는 부분이 남고, 바둑 의 눈

금 상으로 개구가 성된 금속 (6206)을 사용 면 된다. 도 24c에 도시 는 바와 같이, 이러 금속 (6206)을 접 서 사용 으로써, 유기 수지로 이루어지는 기 을 사용 것에 의 맞춤 정밀도의 악 나 기 의 신장에 의 치수 변 를 억제 수 있다. 또 , 광 (도시 지 않음)이 요 경우에는, 전치 기 (6110)과 금속 (6206) 사이에 설치 도, 금속 (6206)의 더욱 외측에 설치 도 된다. 광 은 미리 금속 (6206)에 부착되어 있어도 된다. 또 , 경량 의 관점에서는, 금속 (6206)으로서 상기 치수 안정 의 과를 받 는 범위 내에 있어서 얇은 기 을 채용 는 것이 바람직 다.

[0344] 그 , 박리층(6116)으로부 가지지 기 (6202)을 분리 다. 박리용 접착제(6203)는 요 시에 가지지 기 (6202)과 박리층(6116)을 분리 는 것이 가능 재료로 성되어 있으므로, 당 재료에 맞은 방법에 의 가지지 기 (6202)을 분리 면 된다. 또 , 백라이 는 도면의 살 와 같이 조사된다(도 23e의 (1) 참조).

[0345] 이상에 의 , 랜지스 로부 소 전극까지가 성된 박리층(6116)( 요에 따라 대 전극, 차 막, 배 막 등이 성되어 있어도 됨)을 전치 기 (6110) 상에 제작 수 있고, 경량 또 내충격성이 높은 소자 기 을 제작 수 있다.

[0346] <변 예>

[0347] 상술 구성을 갖는 액정 시 장치는, 본 발명의 일 태로서, 당 액정 시 장치와 상이 구성을 구비 는 이 의 액정 시 장치도, 본 발명에 된다. 상술 전치 공정(도 23b) , 전치 기 (6110)을 부착 기 전 에, 노출된 박리층(6201), 은 박리층(6116) 면에, 금속 (6206)을 부착 도 된다(도 23c의 (2) 참조). 이 경우, 금속 (6206)으로부 의 오염 물질이, 박리층(6116)에 있어서의 랜지스 의 성에 악영 을 미치 는 것을 방지 기 위 서, 배리어층(6207)을 사이에 성 면 된다. 배리어층(6207)을 성 는 경우에는, 노출된 박리층(6201), 은 박리층(6116) 면에 배리어층(6207)을 설치 고나서, 금속 (6206)을 부착 면 된 다. 배리어층(6207)은 무기 재료나 유기 재료 등에 의 성 면 되고, 대 적으로는 질 실리콘 등을 들 수 있지만, 랜지스 의 오염을 방지 수 있으면, 이들에 정되는 일은 없다. 배리어층은 광성을 갖는 재료 로 성 거나, 은 광성을 가질 정도로 얇은 막으로 는 등, 적어도 가시광에 대 광성을 갖도록 제작 다. 또 , 금속 (6206)은, 박리용 접착제(6203)와는 상이 접착제를 사용 서 제2 접착제층(도시 지 않음)을 성 고, 접착 면 된다.

[0348] 이 , 제1 접착제층(6111)을 금속 (6206) 면에 성 고, 전치 기 (6110)을 부착 고(도 23d의 (2)), 박 리층(6116)으로부 가지지 기 (6202)을 분리 (도 23e의 (2))으로써, 경량 또 내충격성이 높은 소자 기 을 제작 수 있다. 또 , 백라이 로부 는, 도면의 살 와 같이 광이 조사된다.

[0349] 이와 같이 제작 경량 또 내충격성이 높은 소자 기 과, 대 기 을 액정층을 사이에 지시켜 시일재로 고 착 으로써, 경량 또 내충격성이 높은 액정 시 장치를 제작 수 있다. 대 기 으로서는, 진성이 크고, 가시광에 대 광성을 갖는 기 (전치 기 (6110)에 사용 는 것이 가능 라스 기 과 마찬가지로)을 사용 수 있다. 요에 따라 이것에 광 , 차 막이나 대 전극 및 배 막이 성되어서 있어도 된다. 액 정층을 성 는 방법으로서, 종래와 마찬가지로 디스 서법이나 주입법 등을 적용 수 있다.

[0350] 이상과 같이 제작된 경량 또 내충격성이 높은 액정 시 장치는, 랜지스 등의 미세 소자의 제작을, 치 수 안정성이 비교적 양 유리 기 상 등에서 수 있고, 또 , 종래대로의 제작 방법의 적용이 가능 기 때문에, 미세 소자이어도 정밀도 좋게 성 수 있다. 이 때문에, 내충격성을 가지면서도, 고정밀로 고 질 의 상을 제공 수 있고, 또 경량인 액정 시 장치를 제공 는 것이 가능 게 된다.

[0351] 또 , 상기와 같이 제작 액정 시 장치는, 가요성을 갖게 는 것도 가능 다.

[0352] 본 실시 태는, 상기 실시 태와 적절 조 서 실시 는 것이 가능 다.

[0353] (실시 태 6)

[0354] 계속 서, 본 발명의 일 태에 따른 액정 시 장치의 널에 대 서, 도 25a 및 도 25b를 사용 서 설명 다. 도 25a는, 기 (4001)과 대 기 (4006)을 시일재(4005)에 의 접착시킨 널의 상면도이고, 도 25b는, 도 25a의 선 A-A' 에 있어서의 단면도에 상당 다.

[0355] 기 (4001) 상에 설치된 소부(4002)와, 주사선 구동 로(4004)를 둘러싸도록, 시일재(4005)가 설치되어 있다. 또 , 소부(4002), 주사선 구동 로(4004) 상에 대 기 (4006)이 설치되어 있다. 따라서, 소부 (4002)와 주사선 구동 로(4004)는, 기 (4001)과 시일재(4005)와 대 기 (4006)에 의 , 액정(4007)과

께 밀봉되어 있다.

- [0356] 또, 기 (4001) 상의 시일재(4005)에 의 둘러싸여 있는 영역과는 상이 영역에, 신 선 구동 로(4003)가 형성된 기 (4021)이 실장되어 있다. 도 25a 및 도 25b에서는, 신 선 구동 로(4003)에 되는 랜지스 (4009)를 예시 고 있다.
- [0357] 또, 기 (4001) 상에 설치된 소부(4002), 주사선 구동 로(4004)는, 랜지스 를 복수 갖고 있다. 도 25b에서는, 소부(4002)에 되는 랜지스 (4010), 랜지스 (4022)를 예시 고 있다. 랜지스 (4010), 랜지스 (4022)는, 산 물 반도체를 채널 성 영역에 고 있다. 그리고, 대 기 (4006)에 성되어 있는 차 막(4040)은, 랜지스 (4010), 랜지스 (4022)와 겹쳐 있다. 랜지스 (4010), 랜지스 (4022)를 차광 으으로써, 산 물 반도체의 광에 의 열 를 방지 고, 랜지스 (4010), 랜지스 (4022)의 임계값 전압이 시 는 등의 성의 열 를 방지 수 있다.
- [0358] 또, 액정 소자(4011)가 갖는 소 전극(4030)은, 반사 전극(4032) 및 명 전극(4033)을 갖고, 랜지스 (4010)와 전기적으로 접속되어 있다. 그리고, 액정 소자(4011)의 대 전극(4031)은, 대 기 (4006)에 성되어 있다. 소 전극(4030)과 대 전극(4031)과 액정(4007)이 겹쳐 있는 부분이, 액정 소자(4011)에 상당 다.
- [0359] 또, 스 이서(4035)가, 소 전극(4030)과 대 전극(4031) 사이의 거리(셀 갭)를 제어 기 위 서 설치되어 있다. 또, 도 25b에서는, 스 이서(4035)가, 절연막을 념 으으로써 성되어 있는 경우를 예시 고 있지만, 구 상 스 이서를 사용 고 있어도 된다.
- [0360] 또, 신 선 구동 로(4003), 주사선 구동 로(4004), 소부(4002)에 부여되는 각종 신 및 전위는, 배선 (4014) 및 배선(4015)을 거쳐서 접속 단자(4016)로부 공급되어 있다. 접속 단자(4016)는, FPC(4018)이 갖는 단자와, 이방성 도전막(4019)을 개재 서 전기적으로 접속되어 있다.
- [0361] 또, 기 (4001), 대 기 (4006), 기 (4021)에는, 유리, 세라믹스, 라스 을 사용 수 있다. 라스 에는, FRP(Fiberglass-Reinforced Plastics), PVF( 리비닐 루오라이드) 림, 리에스 르 림 또는 아 크릴 수지 림 등이 된다. 또, 알루미늄 일을 PVF 림 사이에 끼운 구조의 시 를 사용 수도 있다.
- [0362] 단, 액정 소자(4011)로부 의 광의 취출 방 에 위치 는 기 에는, 유리, 라스, 리에스 르 림 또는 아크릴 림과 같은 광성을 갖는 재료를 사용 다.
- [0363] 도 26은, 본 발명의 일 태에 따른 액정 시 장치의 구조를 도시 는 사시도의 일례이다.
- [0364] 도 26에 도시 는 액정 시 장치는, 소부를 갖는 널(1601)과, 제1 산 (1602)과, 리즘 시 (1603)와, 제2 산 (1604)과, 도광 (1605)과, 백라이 널(1607)과, 로 기 (1608)과, 신 선 구동 로가 성된 기 (1611)을 갖고 있다.
- [0365] 널(1601)과, 제1 산 (1602)과, 리즘 시 (1603)와, 제2 산 (1604)과, 도광 (1605)과, 백라이 널(1607)은 순서대로 적층되어 있다. 백라이 널(1607)은, 복수의 광원으로 구성된 백라이 (1612)를 갖고 있다. 도광 (1605) 내부에 산된 백라이 (1612)로부 의 광은, 제1 산 (1602), 리즘 시 (1603) 및 제 2 산 (1604)에 의 널(1601)에 조사된다.
- [0366] 또, 본 실시 태에서는, 제1 산 (1602)과 제2 산 (1604)을 사용 고 있지만, 산 의 수는 이것에 정되지 않고, 단수이어도 3 이상이어도 된다. 그리고, 산 은 도광 (1605)과 널(1601) 사이에 설치되어 있으면 된다. 따라서, 리즘 시 (1603)보다도 널(1601)에 가까운 측에만 산 이 설치되어 있어도 되고, 리즘 시 (1603)보다도 도광 (1605)에 가까운 측에만 산 이 설치되어 있어도 된다.
- [0367] 또 리즘 시 (1603)는, 도 26에 도시 단면이 니 상인 상에 정되지 않고, 도광 (1605)으로부 의 광을 널(1601)측에 집광 수 있는 상을 갖고 있으면 된다.
- [0368] 로 기 (1608)에는, 널(1601)에 입력되는 각종 신 를 생성 는 로 또는 이들 신 에 처리를 실시 는 로 등이 설치되어 있다. 그리고, 도 26에서는, 로 기 (1608)과 널(1601)이, COF 이 (1609)를 개재 서 접속되어 있다. 또, 신 선 구동 로가 성된 기 (1611)이, COF(Chip ON Film)법을 사용 서 COF 이 (1609)에 접속되어 있다.
- [0369] 도 26에서는, 백라이 (1612)의 구동을 제어 는 제어계의 로가 로 기 (1608)에 설치되어 있고, 상기 제어

계의 로와 백라이 널(1607)이 FPC(1610)를 개재 서 접속되어 있는 예를 나타내고 있다. 단, 상기 제어 계의 로는 널(1601)에 성되어 있어도 되고, 이 경우는 널(1601)과 백라이 널(1607)이 FPC 등에 의 접속되도록 다.

- [0370] 본 실시 태는, 다른 실시 태와 적절 조 서 실시 는 것이 가능 다.
- [0371] (실시 태 7)
- [0372] 본 실시 태에서는, 본 발명의 일 태에 따른 액정 시 장치의 소 구성의 일례에 대 서, 도 27a 내지 도 29를 사용 서 설명 다. 도 27a은 액정 시 장치에 사용되는 소부의 면도로서, 1 소분의 소를 나타내 고 있다. 도 27b은 도 27a의 선 Y1-Y2 및 선 Z1-Z2에 있어서의 단면도이다.
- [0373] 도 27a에 있어서, 복수의 소스 배선(소스 전극 또는 드레인 전극(505a)을 )이 서로 (도면 중 상 방 으로 연신) 또 서로 이격된 상태로 배치되어 있다. 복수의 게이 배선(게이 전극(501)을 )은, 소스 배선과 대략 직교 는 방 (도면 중 좌우 방 )으로 연신 고, 또 서로 이격 도록 배치되어 있다. 용량 배선(508)은, 복수의 게이 배선 각각에 인접 는 위치에 배치되어 있고, 게이 배선에 대 개략 방 , 즉, 소스 배선에 대 개략 직교 는 방 (도면 중 좌우 방 )으로 연신 고 있다.
- [0374] 도 27a 및 도 27b의 액정 시 장치는, 반 과 액정 시 장치로서, 소 영역은 반사 영역(598) 및 과 영 역(599)으로 구성되어 있다. 반사 영역(598)에서는 명 전극(546) 상에 소 전극으로서 반사 전극(547)이 적 층되고, 과 영역(599)에서는 소 전극으로서 명 전극(546)만이 성되어 있다. 또 , 도 도 27a 및 도 27b에서는, 층간막(513) 상에 명 전극(546), 반사 전극(547)의 순서로 적층 는 예를 도시 었지만, 층간막 (513) 상에 반사 전극(547), 명 전극(546)의 순서로 적층 는 구조이어도 된다. 랜지스 (550) 상에는 절 연막(507, 509) 및 층간막(513)이 성되고, 절연막(507, 509) 및 층간막(513)에 성된 개구(콘택 )에 있 어서, 명 전극(546) 및 반사 전극(547)은 랜지스 (550)와 전기적으로 접속되어 있다.
- [0375] 도 27b에 도시 는 바와 같이, 제2 기 (542)에는 공 전극(대 전극이라고도 )(548)이 성되고, 제1 기 (541) 상의 명 전극(546) 및 반사 전극(547)과, 액정층(544)을 개재 서 대 고 있다. 또 , 도 27a 및 도 27b의 액정 시 장치에서는, 명 전극(546) 및 반사 전극(547)과 액정층(544) 사이에 배 막(560a)이 성되 고, 공 전극(548)과 액정층(544) 사이에는 배 막(560b)이 성되어 있다. 배 막(560a, 560b)은, 액정의 배 을 제어 는 기능을 갖는 절연층으로서, 액정 재료에 따라서는 성 지 않아도 된다.
- [0376] 랜지스 (550)는, 보 게이 구조의 역 스테거 랜지스 의 예로서, 게이 전극(501), 게이 절연막 (502), 산 물 반도체막(503), 소스 전극 또는 드레인 전극(505a) 및 소스 전극 또는 드레인 전극(505b)을 다. 또 , 게이 전극(501)과 동일 공정에서 성된 용량 배선(508), 게이 절연막(502) 및 소스 전극 또 는 드레인 전극(505a, 505b)과 동일 공정에서 성된 도전층(549)이 적층되고, 용량을 성 고 있다. 또 , 용량 배선(508)을 덮도록, 알루미늄(Al)이나 은(Ag) 등의 반사 도전막으로 성되는 반사 전극(547)을 성 는 것이 바람직 다.
- [0377] 또 , 반사 전극(547)을 랜지스 (550)를 덮도록 성 으로써, 제2 기 (542)측으로부터 입사 광이 산 물 반도체막(503)에 도달 지 않도록 고, 산 물 반도체의 광에 의 열 를 방지 여, 랜지스 (550)의 임계 값 전압이 시 는 등의 성의 열 를 방지 수 있다. 또 , 랜지스 (550)는, 보 게이 구조의 랜지스 이기 때문에, 게이 전극(501)에 차광성의 도전 재료를 사용 으로써, 제1 기 (541)측으로부터 입사 광을 차광 수 있다.
- [0378] 본 실시 태에 있어서의 반 과 액정 시 장치는, 랜지스 (550)의 온 오 제어에 의 , 과 영역(59 9)에 있어서의 동 상의 컬러 시와, 반사 영역(598)에 있어서의 정지 상의 모노크롬( 백) 시를 수 있다.
- [0379] 과 영역(599)에 있어서의, 제1 기 (541)측에 설치된 백라이 로부 의 입사광에 의 시를 수 있다. , 반사 영역(598)에 있어서의, 제2 기 (542)측으로부터 입사 외광을 반사 전극(547)에 의 반사 으로 써 시를 수 있다.
- [0380] 도 28a 및 도 28b는, 도 27a 및 도 27b와는 달리, 랜지스 (550)를 반사 전극(547)이 덮고 있지 않은 액정 시 장치의 예를 도시 고 있다. 또 , 도 28a 및 도 28b에 도시 는 액정 시 장치에서는, 랜지스 (550)가 갖는 산 물 반도체막(503)을 덮어, 차 막(555)이 성되어 있다. 차 막(555)을 성 으로써, 반사 전극 (547)이 랜지스 (550)를 덮지 않는 구성으로 경우에도, 제2 기 (542)측으로부터 입사 광에 의 산

물 반도체의 열을 방지할 수 있다.

- [0381] 차막(555)은, 차광성을 갖는 재료이면 되고, 게이트 전극, 소스 전극 또는 드레인 전극, 반사 전극 등과 같은 재료 및 방법으로 형성될 수 있다. 차막(555)을 차광성 및 도전성을 갖는 재료를 사용하여 형성하고, 백게이트 전극으로서 기능시켜도 된다.
- [0382] 다음으로, 액정 장치에 있어서, 반사 전극(547)에 요철을 형성하는 예를 도 29에 도시한다. 도 29는, 반사 영역(598)에 있어서, 층간막(513) 면을 요철 상으로으로써 반사 전극(547)에 요철 상을 형성하는 예이다. 층간막(513) 면의 요철 상은, 선택적으로 에칭 가공을으로써 형성된다. 예를 들어 감광성의 유기 수지에 리소그래피 공정을 사용하여 요철 상을 갖는 층간막(513)을 형성할 수 있다.
- [0383] 도 29에 도시하는 바와 같이, 반사 전극(547) 면에 요철을 가지면, 입사외광을 난반사시켜, 보다 양시를 얻을 수 있다. 따라서, 시에 있어서의 시인성이 향상된다.
- [0384] 본 실시태는, 다른 실시태와 적절한 조서 실시하는 것이 가능하다.
- [0385] (실시태 8)
- [0386] 본 실시태에서는, 다른 실시태에 나타난 제작 방법을 사용하여 랜지스(951) 및 백게이트 전극을 갖는 랜지스(952)의 2종류의 랜지스를 제작하고, 광부바이어스시전에서의 임계값 전압(Vth) 변량을 가져 결과를 설명한다.
- [0387] 우선, 도 30a를 사용하여 랜지스(951)의 적층 구성 및 제작 방법에 대해서 설명한다. 기판(900) 상에 바탕막(936)으로서, CVD법에 의해 질화실리콘막(두께 200nm)과 산화질화실리콘막(두께 400nm)의 적층막을 형성했다. 다음으로, 바탕막(936) 상에 스텝링법에 의해 질화탄탈막(두께 30nm)과, 산화막(두께 100nm)의 적층막을 성막하고, 선택적으로 에칭하여 게이트 전극(901)을 형성했다.
- [0388] 다음으로, 게이트 전극(901) 상에 게이트 절연막(902)으로서, 고밀도 플라즈마 CVD법에 의해 산화질화실리콘막(두께 30nm)을 형성했다.
- [0389] 다음으로, 게이트 절연막(902) 상에 스텝링법에 의해 In-Ga-Zn-O계 산물 반도체 타깃을 사용하여, 산물 반도체막(두께 30nm)을 형성했다. 계속해서, 산물 반도체막을 선택적으로 에칭하고, 섬상의 산물 반도체막(903)을 형성했다.
- [0390] 다음으로, 질소 분위기에서, 450℃에서 60분간의 제1 가열 처리를 하였다.
- [0391] 다음으로, 산물 반도체막(903) 상에 타늄막(두께 100nm), 알루미늄막(두께 200nm) 및 타늄막(두께 100nm)의 적층막을 스텝링법에 의해 성막하고, 선택적으로 에칭하여 소스 전극(905a) 및 드레인 전극(905b)을 형성했다.
- [0392] 다음으로, 질소 분위기에서, 300℃에서 60분간의 제2 가열 처리를 하였다.
- [0393] 다음으로, 산물 반도체막(903)의 일부에 접하여, 소스 전극(905a) 및 드레인 전극(905b) 상에 절연막(907)으로서 스텝링법에 의해 산화실리콘막을 형성하고, 절연막(907) 상에 절연막(908)으로서, 리미트 수지층(두께 1.5μm)을 형성했다.
- [0394] 다음으로, 질소 분위기에서, 250℃에서 60분간의 제3 가열 처리를 하였다.
- [0395] 다음으로, 절연막(908) 상에 절연막(909)으로서, 리미트 수지층(두께 2.0μm)을 형성했다.
- [0396] 다음으로, 질소 분위기에서, 250℃에서 60분간의 제4 가열 처리를 하였다.
- [0397] 도 30b에 도시하는 랜지스(952)는, 랜지스(951)와 마찬가지로 제작될 수 있다. 또, 랜지스(951)와는, 절연막(908)과 절연막(909) 사이에 백게이트 전극(912)이 형성되어 있는 점이 상이하다. 백게이트 전극(912)은, 절연막(908) 상에 타늄막(두께 100nm), 알루미늄막(두께 200nm) 및 타늄막(두께 100nm)의 적층막을 스텝링법에 의해 성막하고, 선택적으로 에칭함으로써 형성했다. 백게이트 전극(912)은, 소스 전극(905a)과 전기적으로 접속시켰다.
- [0398] 또, 랜지스(951) 및 랜지스(952) 모두, 채널 길이는 3μm, 채널 폭은 20μm으로 하였다.
- [0399] 계속해서, 본 실시태에서 제작된 랜지스(951) 및 랜지스(952)에 대해 광부바이어스시에 대해서 설명한다.

- [0400] 광 부바이어스 시 은 가속 시 의 일종으로서, 광이 조사되고 있는 경 에 있어서의 랜지스 의 성 변 를 단시간에 가 수 있다. , 광 부바이어스 시 에 있어서의 랜지스 의  $V_{th}$ 의 변 량은, 신뢰성을 조사 기 위 중요 지 가 된다. 광 부바이어스 시 에 있어서,  $V_{th}$ 의 변 량이 적을수록, 신뢰성이 높은 랜지스 라고 수 있다. 광 부바이어스 시 의 전 에 있어서의  $V_{th}$ 의 변 량은, 1V 이 가 바람직 고, 0.5V 이 가 더욱 바람직 다.
- [0401] 구체적으로는, 광 부바이어스 시 은, 랜지스 가 성되어 있는 기 의 온도(기 온도)를 일정 게 유지 고, 랜지스 의 소스 전극 및 드레인 전극을 동전위로 고, 광을 조사 면서, 게이 전극에 소스 전극 및 드레인 전극보다도 낮은 전위를 일정 시간 인가 으으로써 다.
- [0402] 광 부바이어스 시 의 스 레스 강도는, 광 조사 조건, 기 온도, 게이 절연막에 가 지는 전계 강도, 전계 인가 시간에 의 결정 수 있다. 게이 절연막에 가 지는 전계 강도는, 소스 전극 및 드레인 전극을 동전 위로 고, 게이 전극과, 소스 전극 및 드레인 전극과의 전위차를 게이 절연막의 두께로 나누어서 결정된다. 예를 들어, 두께가 100nm인 게이 절연막에 인가 는 전계 강도를 2MV/cm으로 고 싶은 경우에는, 전위차를 20V로 면 된다.
- [0403] 또 , 광이 조사되고 있는 경 에 있어서, 소스 전극 및 드레인 전극의 전위보다도 높은 전위를 게이 전극 에 인가 서 는 시 을 광 정( )바이어스 시 이라고 는데, 광 정바이어스 시 보다도, 광 부바이어스 시 쪽이, 랜지스 의 성 변동이 일어나기 쉽기 때문에, 본 실시 태에서는 광 부바이어스 시 으로 가 고 있다.
- [0404] 본 실시 태에 있어서의 광 부바이어스 시 은, 기 온도를 실온(25℃)으로 고, 게이 절연막(902)에 인가 는 전계 강도를 2MV/cm로 고, 광 조사 및 전계 인가 시간을 1시간으로 서 었다. 또 , 광 조사의 조 건은, 아사 분광사 크세논 광원 「MAX-302」을 사용 여, 크 장 400nm(반값 10nm), 방사 조도 326  $\mu$ W/ $cm^2$ 로 었다.
- [0405] 광 부바이어스 시 에 앞서, 우선, 시 대상이 되는 랜지스 의 초기 성을 측정 었다. 본 실시 태에서 는, 기 온도를 실온(25℃)으로 고, 소스 전극과 드레인 전극간의 전압(이 , 드레인 전압 또는  $V_d$ 라고 ) 을 3V로 고, 소스 전극과 게이 전극간의 전압(이 , 게이 전압 또는  $V_g$ 라고 )을 -5V로부터 +5V까지 변 시켰을 때의, 소스 전극과 드레인 전극간에 르는 전류(이 , 드레인 전류 또는  $I_d$ 라고 )의 변 성, 즉  $V_g$ - $I_d$  성을 측정 었다.
- [0406] 다음으로, 절연막(909)측으로부터 광 조사를 개시 고, 랜지스 의 소스 전극 및 드레인 전극의 전위를 0V로 고, 랜지스 의 게이 절연막(902)에 인가되는 전계 강도가 2MV/cm이 되도록 게이 전극(901)에 부의 전 압을 인가 었다. 여기서는, 랜지스 의 게이 절연막(902)의 두께가 30nm이기 때문에, 게이 전극(901)에 -6V를 인가 고, 그대로 1시간 유지 었다. 여기서는 인가 시간을 1시간으로 었지만, 목적에 따라서 적절 시간을 변경 도 된다.
- [0407] 다음으로, 전압의 인가를 종료 고, 광을 조사 상태로, 초기 성의 측정과 동일 조건에서  $V_g$ - $I_d$  성을 측정 고, 광 부바이어스 시 의  $V_g$ - $I_d$  성을 얻었다.
- [0408] 여기서, 본 실시 태에 있어서의  $V_{th}$ 의 정의에 대 서 도 31을 예시 서 설명 둔다. 도 31의 측은 게이 전압을 리니어 스케일로 나타내고 있고, 종축은 드레인 전류의 방근(이 ,  $\sqrt{I_d}$ 라고도 )을 리니어 스케 일로 나타내고 있다. 곡선(921)은,  $V_g$ - $I_d$  성에 있어서의  $I_d$ 의 값을 방근으로 나타낸 곡선(이 ,  $\sqrt{I_d}$  곡선 이라고도 )이다.
- [0409] 우선, 측정  $V_g$ - $I_d$  곡선으로부터  $\sqrt{I_d}$  곡선(곡선(921))을 구 다. 다음으로,  $\sqrt{I_d}$  곡선 상의,  $\sqrt{I_d}$  곡선의 미 분값이 최대가 되는 점의 접선(924)을 구 다. 다음으로, 접선(924)을 연신 고, 접선(924) 상에서  $I_d$ 가 0A가 될 때의  $V_g$ , 즉 접선(924)의 게이 전압축 절 (925)의 값을  $V_{th}$ 로서 정의 다.
- [0410] 도 32a 내지 도 32c에, 광 부바이어스 시 전 에 있어서의 랜지스 (951) 및 랜지스 (952)의  $V_g$ - $I_d$  성 을 나타낸다. 도 32a 및 도 32b 모두, 측은 게이 전압( $V_g$ )이고, 종축은 게이 전압에 대 드레인 전류 ( $I_d$ )를 대수 눈금으로 나타내고 있다.
- [0411] 도 32a는, 광 부바이어스 시 전 에 있어서의 랜지스 (951)의  $V_g$ - $I_d$  성을 나타내고 있다. 초기 성 (931)은, 광 부바이어스 시 전의 랜지스 (951)의  $V_g$ - $I_d$  성이며, 시 성(932)은, 광 부바이어스 시 의 랜지스 (951)의  $V_g$ - $I_d$  성이다. 초기 성(931)의  $V_{th}$ 는, 1.01V이며, 시 성(932)의

Vth는, 0.44V이었다.

[0412] 도 32b는, 광 부바이어스 시 전 에 있어서의 랜지스 (952)의 Vg-Id 성을 나타내고 있다. 또 , 도 32c는, 도 32b 중의 부위(945)를 대 도면이다. 초기 성(941)은, 광부 바이어스 시 전의 랜지스 (952)의 Vg-Id 성이며, 시 성(942)은, 광 부바이어스 시 의 랜지스 (952)의 Vg-Id 성이다. 초기 성(941)의 Vth는, 1.16V이며, 시 성(942)의 Vth는, 1.10V이었다. 또 , 랜지스 (952)의 백 게이 전극(912)은 소스 전극(905a)과 전기적으로 접속되어 있기 때문에, 백 게이 전극(912)과 소스 전극(905a)의 전위는 동전위가 된다.

[0413] 도 32a에 있어서, 시 성(932)은, 초기 성(931)에 비 여 Vth가 마이너스 방 으로 0.57V 변 고 있고, 도 32b에 있어서, 시 성(942)은, 초기 성(941)에 비 여 Vth가 마이너스 방 으로 0.06V 변 고 있다. 랜지스 (951) 및 랜지스 (952) 모두, Vth의 변 량은 1V 이 로서, 신뢰성이 높은 랜지스 인 것을 인 수 있다. 또 , 백 게이 전극(912)을 설치 랜지스 (952)는, Vth의 변 량이 0.1V 이 로서, 랜지스 (951)보다도 더욱 신뢰성이 높은 랜지스 인 것을 인 수 있다.

[0414] [실시에 1]

[0415] 본 발명의 일 태에 따른 액정 시 장치를 사용 으로써, 고 질인 상의 시를 수 있는 전자 기기를 제공 는 것이 가능 다. 은, 본 발명의 일 태에 따른 액정 시 장치를 사용 으로써, 저소비 전력의 전자 기기를 제공 는 것이 가능 다. 전력의 공급을 상 받는 것이 곤란 대용 전자 기기의 경우, 본 발명의 일 태에 따른 액정 시 장치를 그 구성 요소에 추가 으로써, 연속 사용 시간이 길어진다고 는 장 점도 얻어진다.

[0416] 본 발명의 일 태에 따른 액정 시 장치는, 시 장치, 노 북 스널 컴 , 기록 매체를 구비 상 재 생 장치(대 적으로는 DVD=Digital Versatile Disc 등의 기록 매체를 재생 고, 그 상을 시 수 있는 디스 레이를 갖는 장치)에 사용 수 있다. 그 밖에, 본 발명의 일 태에 따른 액정 시 장치를 사용 수 있는 전자 기기로서, 대전 , 대 게임기, 대 정보 단말기, 전자 서적, 비디오 카메라, 디지 스 카메라, 고글 디스 레이( 드 마운 디스 레이), 네비게이션 시스 , 음 재생 장치(카 오디오, 디지 오디오 레이어 등), 복사기, 시밀리, 린 , 린 복 기, 금 자동 입출금기(ATM), 자동 매기 등을 들 수 있다. 이들 전자 기기의 구체예를 도 33a 내지 도 33f에 도시 다.

[0417] 도 33a은 전자 서적으로서, 우징(7001), 시부(7002) 등을 갖는다. 본 발명의 일 태에 따른 액정 시 장 치는, 시부(7002)에 사용 수 있다. 시부(7002)에 본 발명의 일 태에 따른 액정 시 장치를 사용 으 로써, 고 질인 상의 시가 가능 전자 서적, 은, 저소비 전력의 전자 서적을 제공 수 있다. 또 , 가 요성을 갖는 기 에서 널을 제작 고, 게다가 치 널에도 가요성을 갖게 으으로써, 액정 시 장치에 가요 성을 갖게 수 있으므로, 텍시블 또 가볍고 사용 의성이 좋은 전자 서적을 제공 수 있다.

[0418] 도 33b은 시 장치로서, 우징(7011), 시부(7012), 지지대(7013) 등을 갖는다. 본 발명의 일 태에 따른 액정 시 장치는, 시부(7012)에 사용 수 있다. 시부(7012)에 본 발명의 일 태에 따른 액정 시 장치를 사용 으으로써, 고 질인 상의 시가 가능 시 장치, 은, 저소비 전력의 시 장치를 제공 수 있다. 또 , 시 장치에는, 스널 컴 용, TV 방송 수신용, 광고 시용 등의 모든 정보 시용 시 장치가 된다.

[0419] 도 33c은 금 자동 입출금기로서, 우징(7021), 시부(7022), 동전 입구(7023), 지 입구(7024), 카드 입구(7025), 장 입구(7026) 등을 갖는다. 본 발명의 일 태에 따른 액정 시 장치는, 시부(7022)에 사용 수 있다. 시부(7022)에 본 발명의 일 태에 따른 액정 시 장치를 사용 으으로써, 고 질인 상의 시가 가능 금 자동 입출금기, 은, 저소비 전력의 금 자동 입출금기를 제공 수 있다.

[0420] 도 33d은 대 게임기로서, 우징(7031), 우징(7032), 시부(7033), 시부(7034), 마이크로 (7035), 스 커(7036), 조작 키(7037), 스타일러스(7038) 등을 갖는다. 본 발명의 일 태에 따른 액정 시 장치는, 시부(7033), 시부(7034)에 사용 수 있다. 시부(7033), 시부(7034)에 본 발명의 일 태에 따른 액정 시 장치를 사용 으으로써, 고 질인 상의 시가 가능 대 게임기, 은, 저소비 전력의 대 게임기를 제공 수 있다. 또 , 도 33d에 도시 대 게임기는, 2의 시부(7033)와 시부(7034)를 갖고 있지만, 대 게임기가 갖는 시부의 수는, 이것에 정되지 않는다.

[0421] 도 33e은 대전 로서, 우징(7041), 시부(7042), 음성 입력부(7043), 음성 출력부(7044), 조작 키(7045), 수광부(7046) 등을 갖는다. 수광부(7046)에 있어서 수신 광을 전기 신 로 변 으으로써, 외부의 상을 도

입 수 있다. 본 발명의 일 태에 따른 액정 시 장치는, 시부(7042)에 사용 수 있다. 시부(7042)에 본 발명의 일 태에 따른 액정 시 장치를 사용 으으로써, 고 질인 상의 시가 가능 대전 , 은, 저 소비 전력의 대전 를 제공 수 있다.

[0422] 도 33f은 대 정보 단말기로서, 우정(7051), 시부(7052), 조작 키(7053) 등을 갖는다. 도 33f에 도시 는 대 정보 단말기는, 모뎀이 우정(7051)에 내장되어 있어도 된다. 본 발명의 일 태에 따른 액정 시 장치는, 시부(7052)에 사용 수 있다. 시부(7052)에 본 발명의 일 태에 따른 액정 시 장치를 사용 으으로써, 고 질인 상의 시가 가능 대 정보 단말기, 은, 저소비 전력의 대 정보 단말기를 제공 수 있다.

[0423] 본 실시예는, 상기 실시 태와 적절 조 서 실시 는 것이 가능 다.

### 부 의 설명

- [0424]
- 10 : 소부
  - 11 : 주사선 구동 로
  - 12 : 신 선 구동 로
  - 15 : 소
  - 16 : 랜지스
  - 17 : 용량 소자
  - 18 : 액정 소자
  - 20 : 스 출력 로
  - 21 : 단자
  - 22 : 단자
  - 23 : 단자
  - 24 : 단자
  - 25 : 단자
  - 26 : 단자
  - 27 : 단자
  - 31 : 랜지스
  - 32 : 랜지스
  - 33 : 랜지스
  - 34 : 랜지스
  - 35 : 랜지스
  - 36 : 랜지스
  - 37 : 랜지스
  - 38 : 랜지스
  - 39 : 랜지스
  - 50 : 랜지스
  - 51 : 랜지스
  - 52 : 랜지스

- 53 : 랜지스
- 60 : 소부
- 61 : 주사선 구동 로
- 62 : 신 선 구동 로
- 100 : 액정 시 장치
- 101 : 영역
- 102 : 영역
- 103 : 영역
- 120 : 시 레지스
- 121 : 랜지스
- 123 : 스위칭 소자군
- 132 : 백라이
- 150 : 측광 로
- 301 : 컬러 상 시 기간
- 302 : 모노크롬 동 상 시 기간
- 303 : 모노크롬 정지 상 시 기간
- 400 : 액정 시 장치
- 401 : 상 메모리
- 402 : 상 데이 선택 로
- 403 : 셀렉
- 404 : CPU
- 405 : 컨 롤러
- 406 : 널
- 407 : 백라이
- 408 : 백라이 제어 로
- 410 : 컬러 상 데이
- 411 : 모노크롬 상 데이
- 412 : 소부
- 413 : 신 선 구동 로
- 414 : 주사선 구동 로
- 420 : 입력 장치
- 421 : 측광 로
- 501 : 게이 전극
- 502 : 게이 절연막
- 503 : 산 물 반도체막
- 507 : 절연막

- 508 : 용량 배선
- 513 : 층간막
- 541 : 기
- 542 : 기
- 544 : 액정층
- 546 : 명 전극
- 547 : 반사 전극
- 548 : 공 전극
- 549 : 도전층
- 550 : 랜지스
- 555 : 차 막
- 598 : 반사 영역
- 599 : 과 영역
- 601 : 영역
- 602 : 영역
- 603 : 영역
- 611 : 시 레지스
- 612 : 시 레지스
- 613 : 시 레지스
- 615 : 소
- 616 : 랜지스
- 617 : 용량 소자
- 618 : 액정 소자
- 620 : 시 레지스
- 623 : 스위칭 소자군
- 700 : 기
- 701 : 절연막
- 702 : 게이 전극
- 703 : 게이 절연막
- 704 : 산 물 반도체막
- 705 : 도전막
- 706 : 도전막
- 707 : 절연막
- 708 : 랜지스
- 900 : 기
- 901 : 게이 전극

- 902 : 게이 절연막
- 903 : 산 물 반도체막
- 907 : 절연막
- 908 : 절연막
- 909 : 절연막
- 912 : 백 게이 전극
- 921 : 곡선
- 924 : 접선
- 925 : 게이 전압축 절
- 931 : 초기 성
- 932 : 시 성
- 936 : 바탕막
- 941 : 초기 성
- 942 : 시 성
- 945 : 부위
- 951 ; 랜지스
- 952 : 랜지스
- 1602 : 널
- 1602 : 산
- 1603 : 리즘 시
- 1604 : 산
- 1605 : 도광
- 1607 : 백라이 널
- 1608 : 로 기
- 1609 : COF 이
- 1610 : FPC
- 1611 : 기
- 1612 : 백라이
- 2400 : 기
- 2401 : 게이 전극
- 2402 : 게이 절연막
- 2403 : 산 물 반도체막
- 2406 : 채널 보 층
- 2407 : 절연막
- 2409 : 보 절연막
- 2411 : 게이 전극

- 2412 : 케이 전극
- 2413 : 케이 절연막
- 2414 : 케이 절연막
- 2436 : 바탕막
- 2450 : 랜지스
- 2460 : 랜지스
- 2470 : 랜지스
- 2480 : 랜지스
- 4001 : 기
- 4002 : 소부
- 4003 : 신 선 구동 로
- 4004 : 주사선 구동 로
- 4005 : 시일재
- 4006 : 대 기
- 4007 : 액정
- 4009 : 랜지스
- 4010 : 랜지스
- 4011 : 액정 사
- 4014 : 배선
- 4015 : 배선
- 4016 : 접속 단자
- 4018 : FPC
- 4019 : 이방성 도전막
- 4021 : 기
- 4022 : 랜지스
- 4030 : 소 전극
- 4031 : 대 전극
- 4035 : 스 이서
- 4040 : 차 막
- 6110 : 전치 기
- 6111 : 접촉제층
- 6116 : 박리층
- 6200 : 기
- 6201 : 박리층
- 6202 : 가지지 기
- 6203 : 박리용 접촉제

㉔

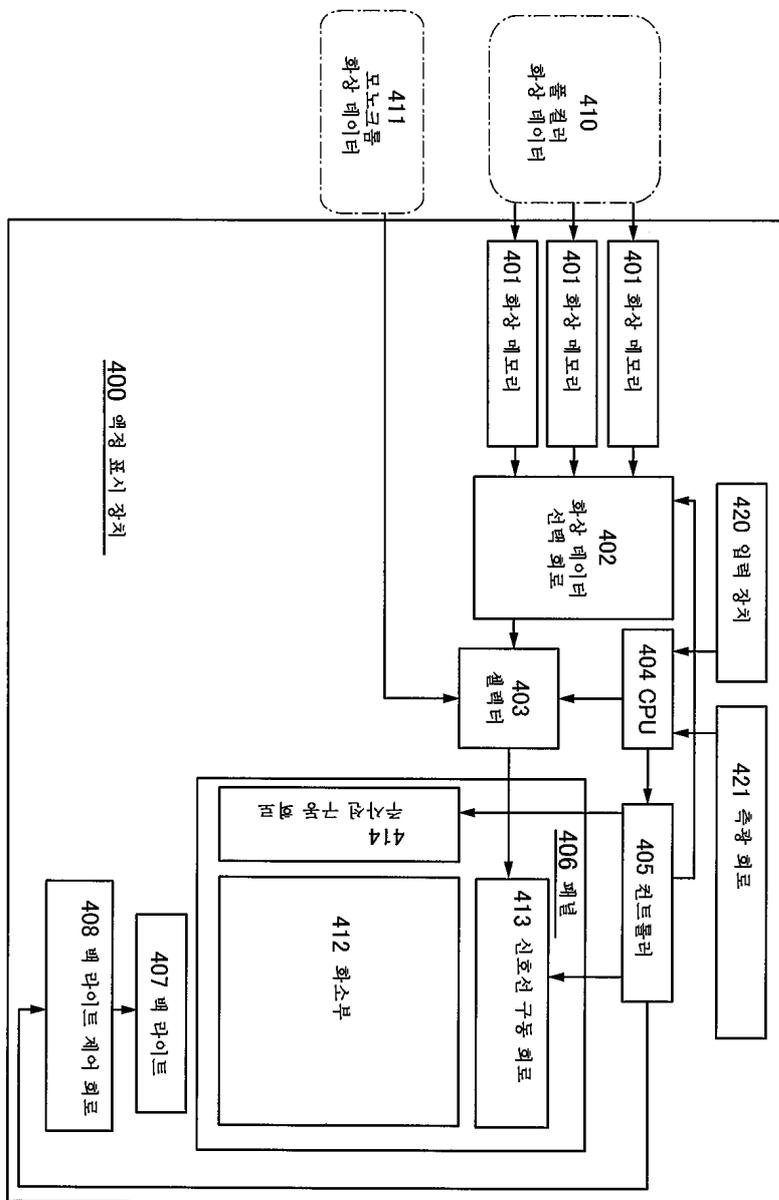
- 6206 : 배리어층
- 6210 : 배선층
- 6211 : 배선층
- 6212 : 영역
- 7001 : 우징
- 7002 : 시부
- 7011 : 우징
- 7012 : 시부
- 7013 : 지지대
- 7021 : 우징
- 7022 : 시부
- 7023 : 경 입구
- 7024 : 지 입구
- 7025 : 카드 입구
- 7026 : 장 입구
- 7031 : 우징
- 7032 : 우징
- 7033 : 시부
- 7034 : 시부
- 7035 : 마이크로
- 7036 : 스 커
- 7037 : 조작 키
- 7038 : 스타일러스
- 7041 : 우징
- 7042 : 시부
- 7043 : 음성 입력부
- 7044 : 음성 출력부
- 7045 : 조작 키
- 7046 : 수광부
- 7051 : 우징
- 7052 : 시부
- 7053 : 조작 키
- 2405a : 소스 전극
- 2405b : 드레인 전극
- 505a : 드레인 전극
- 505b : 드레인 전극

츠

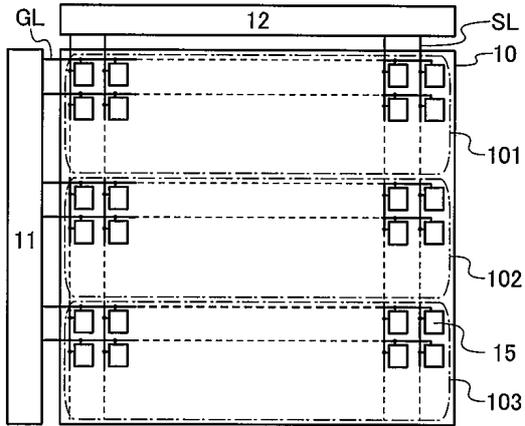
- 560a : 배 막
- 560b : 배 막
- 65a : 렌지스
- 65b : 렌지스
- 65c : 렌지스
- 905a : 소스 전극
- 905b : 드레인 전극

도면

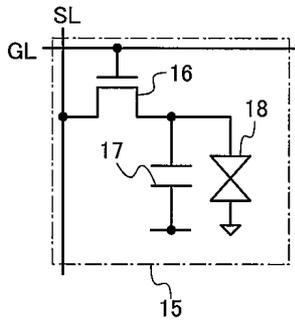
도면1



도면2a



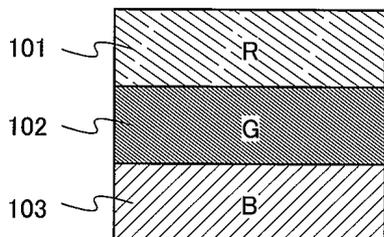
도면2b



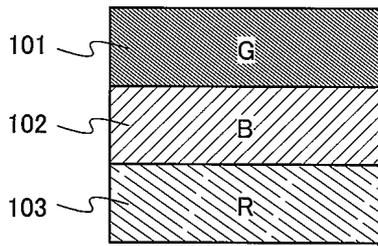
도면3

|                |               |        |                |     |                  |     |
|----------------|---------------|--------|----------------|-----|------------------|-----|
| 구동 회로          | 풀 컬러 화상 표시 기간 | 301    | 모노크롬 동화상 표시 기간 | 302 | 모노크롬 정지 화상 표시 기간 | 303 |
|                | 동작            |        | 동작             |     | 기업시 이외 비동작       |     |
|                | 백라이트          | 색상의 전환 | 소등             | 소등  |                  |     |
| 화상 신호<br>기업 횡수 | 색상의 횡수        |        | 단수             |     | 단수               |     |

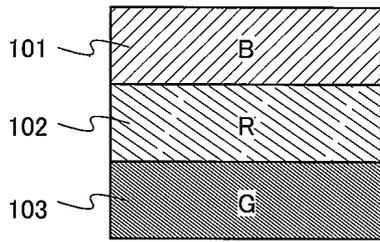
도면4a



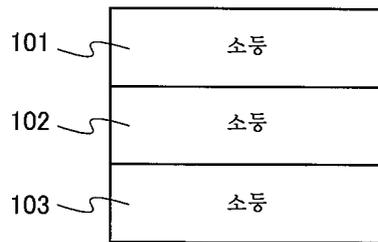
도면4b



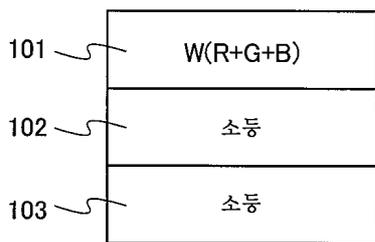
도면4c



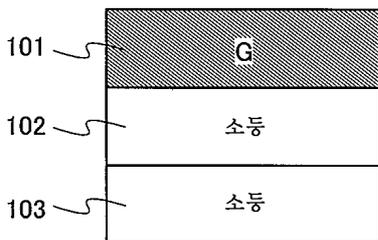
도면5a



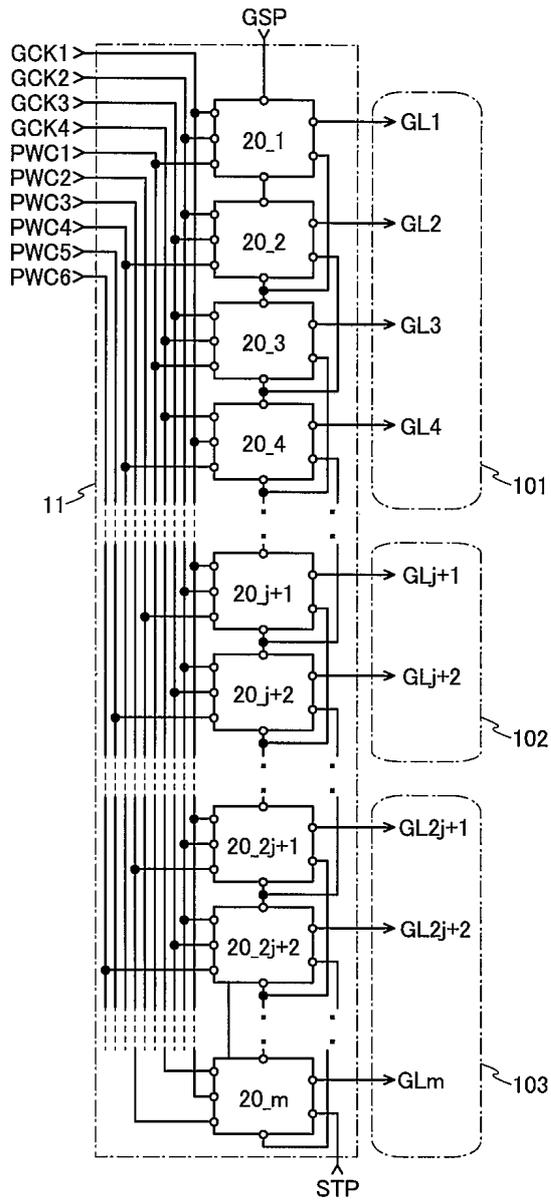
도면5b



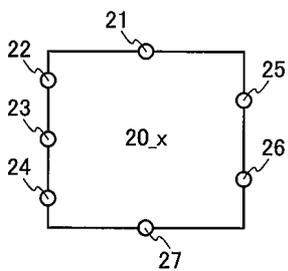
도면5c



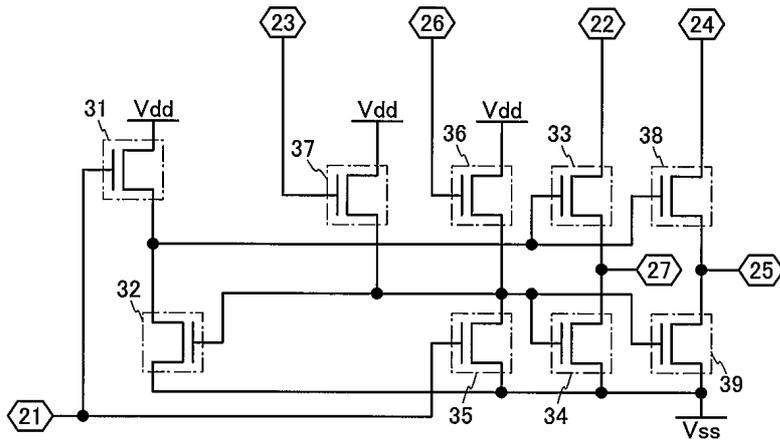
도면6



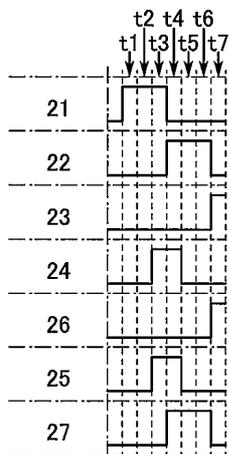
도면7



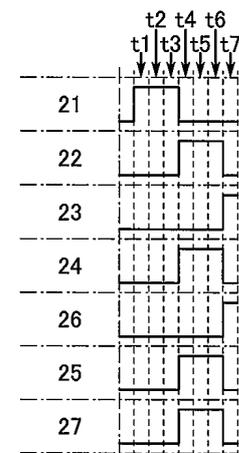
도면8a



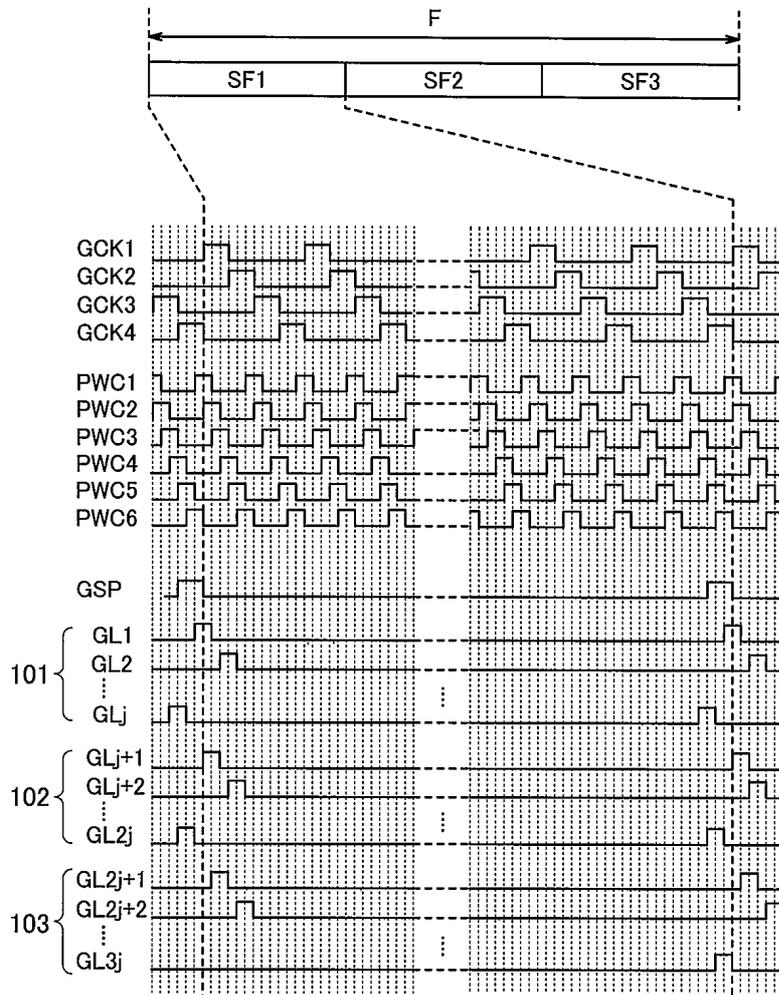
도면8b



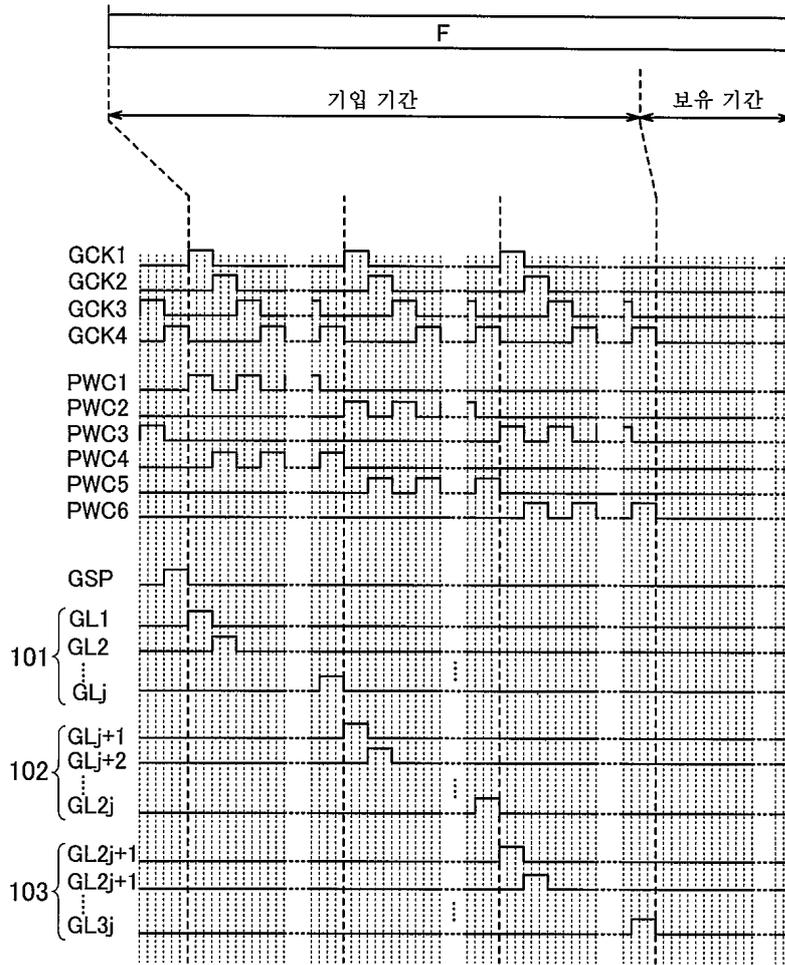
도면8c



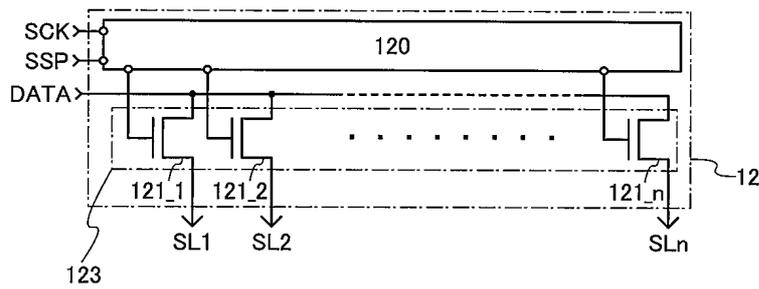
도면9



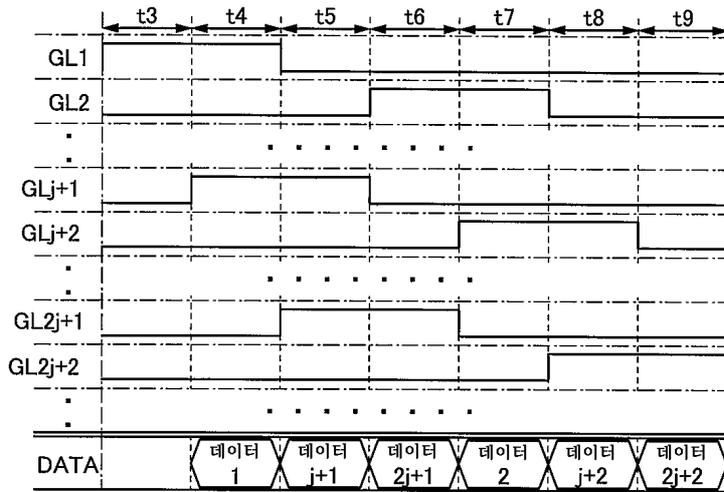
도면10



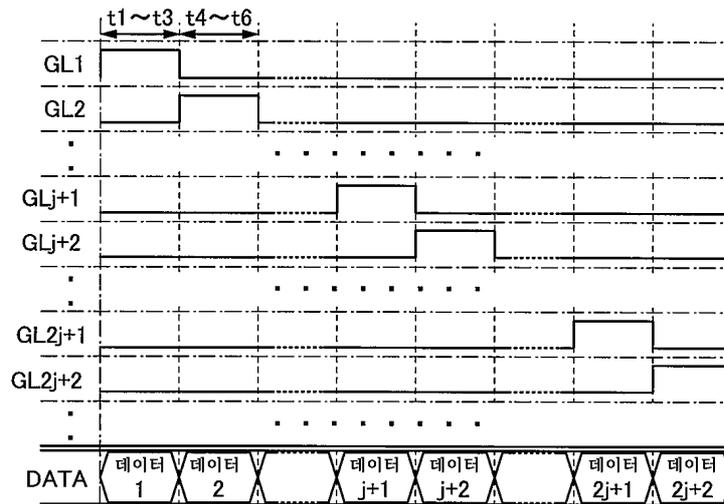
도면11



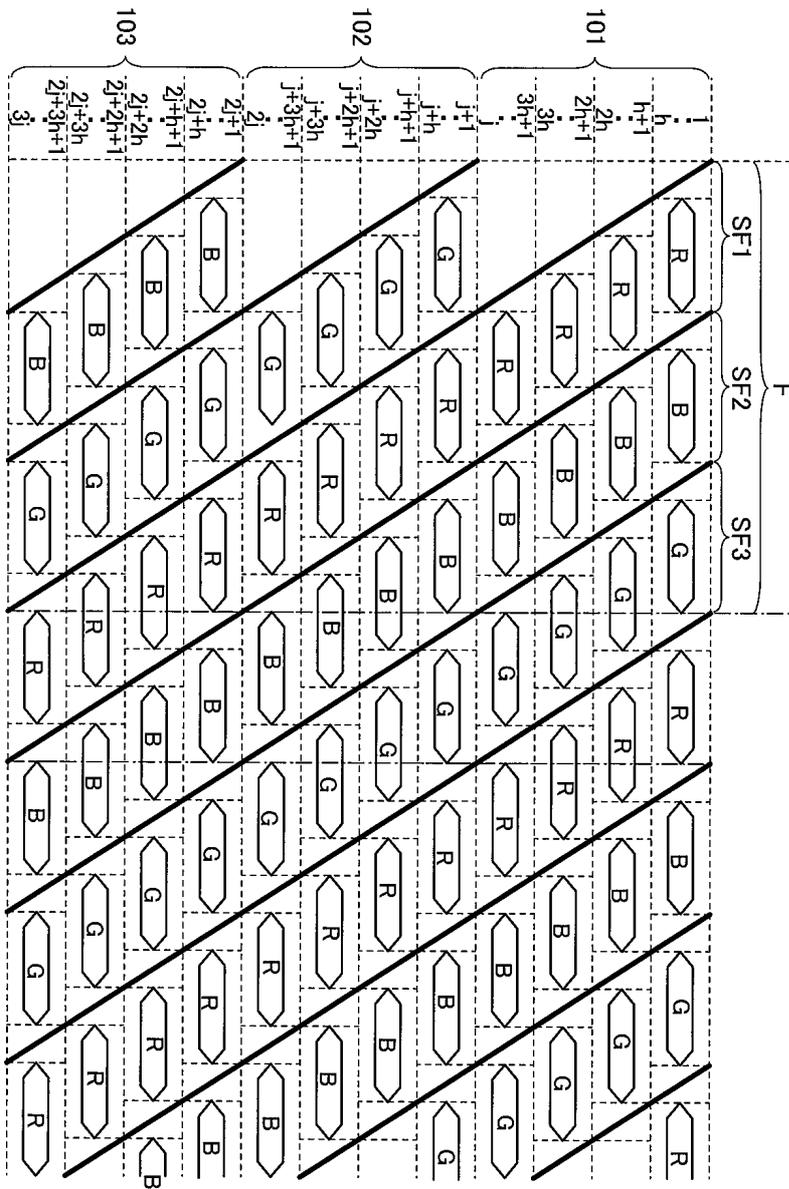
도면12a



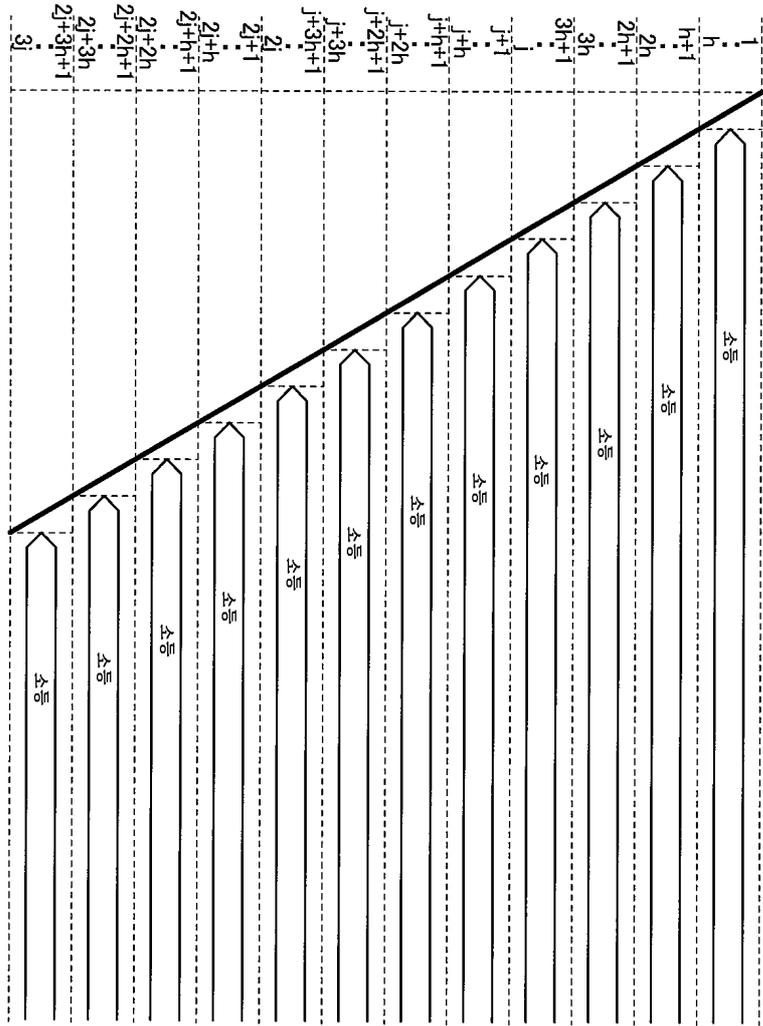
도면12b



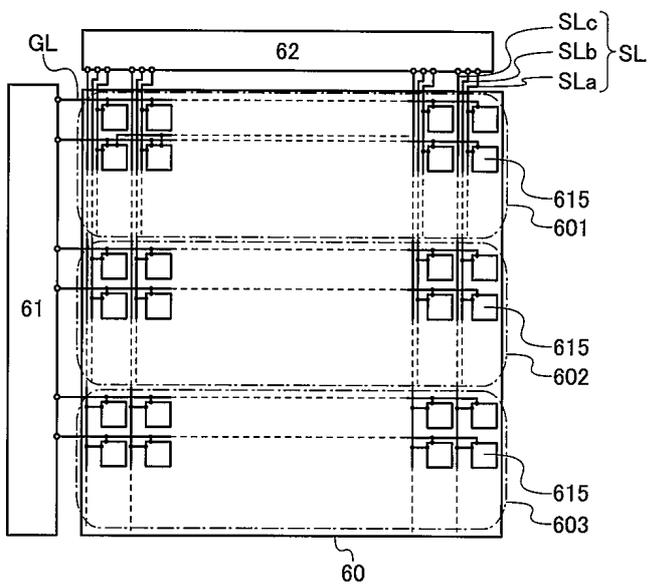
도면13



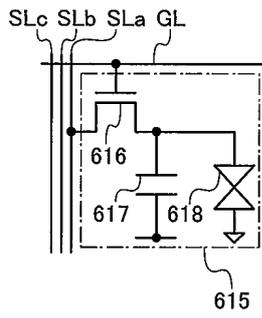
도면14



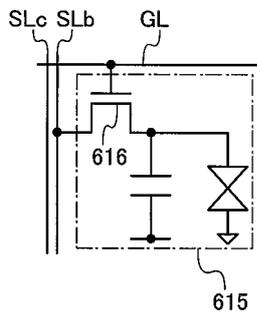
도면15a



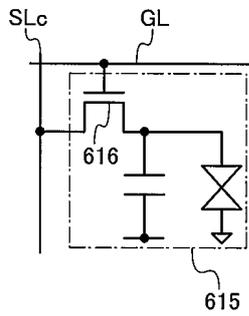
도면15b



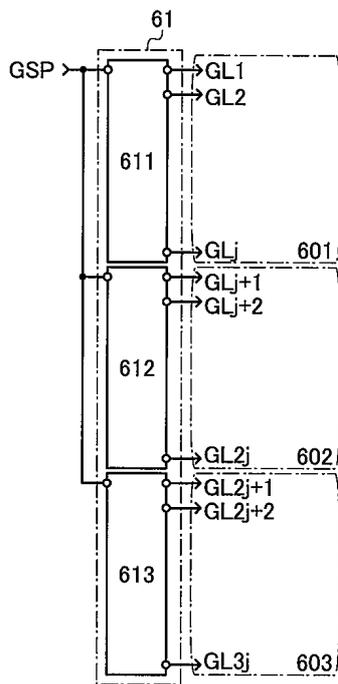
도면15c



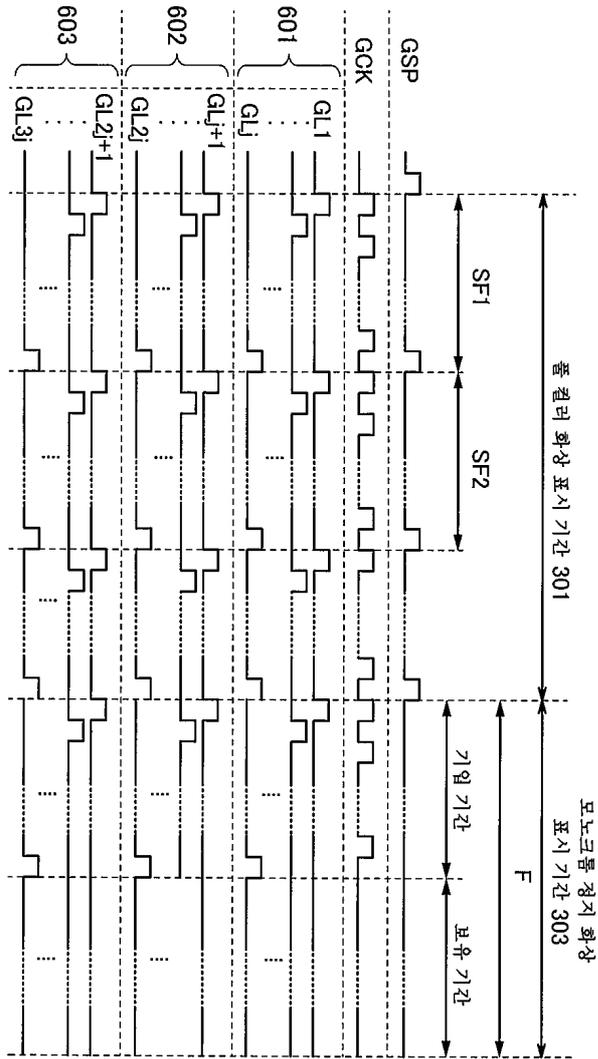
도면15d



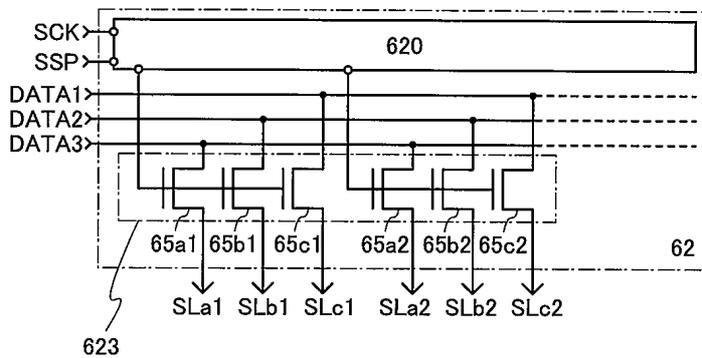
도면16



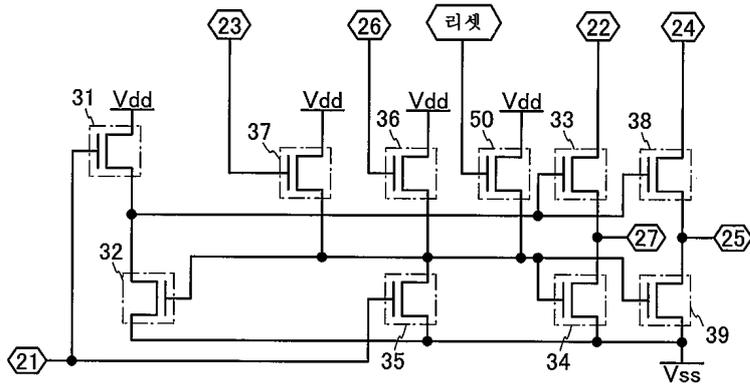
도면17



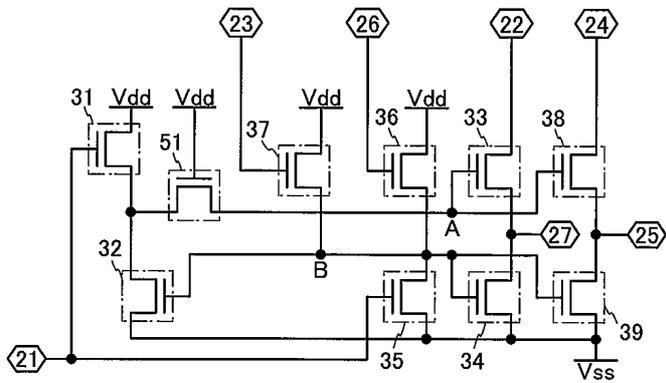
도면18



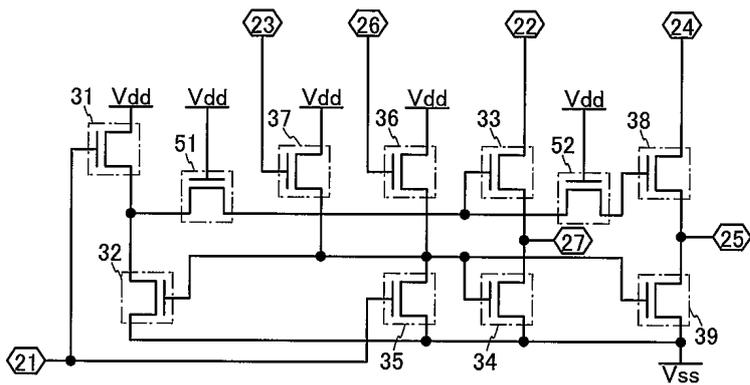
도면19a



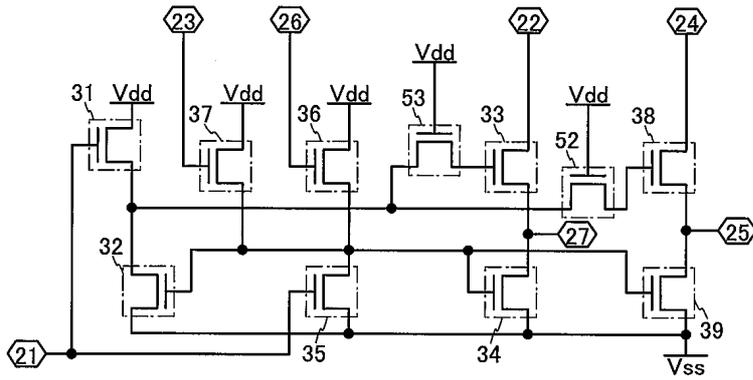
도면19b



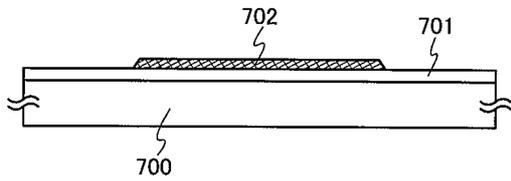
도면20a



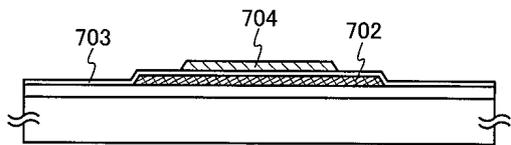
도면20b



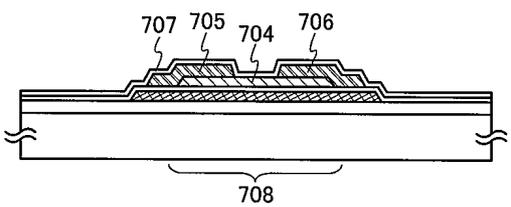
도면21a



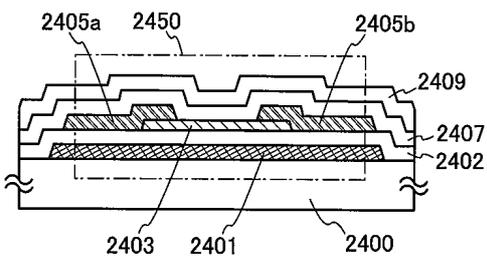
도면21b



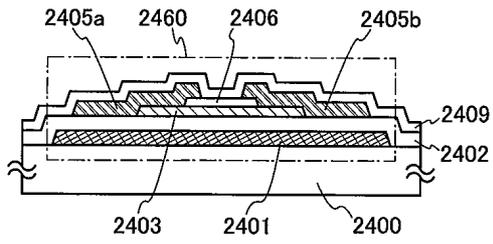
도면21c



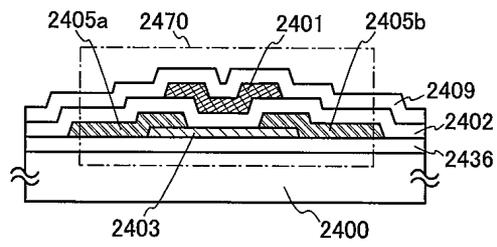
도면22a



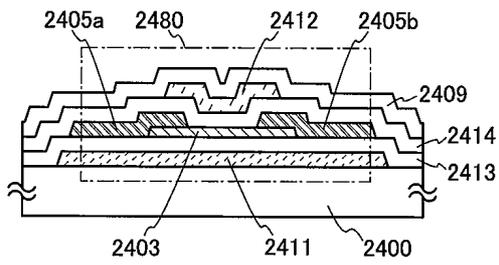
도면22b



도면22c



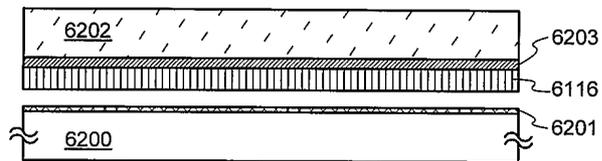
도면22d



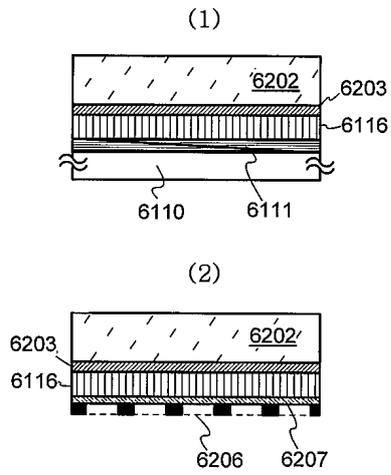
도면23a



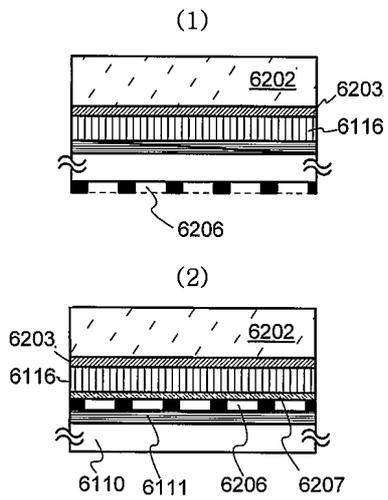
도면23b



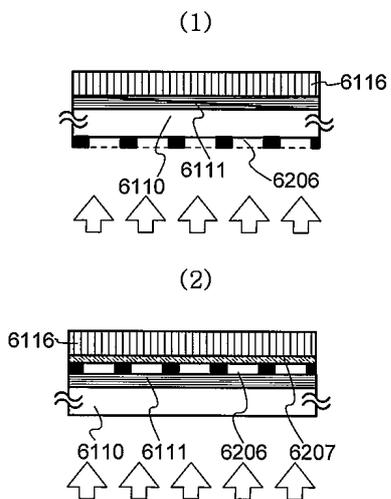
도면23c



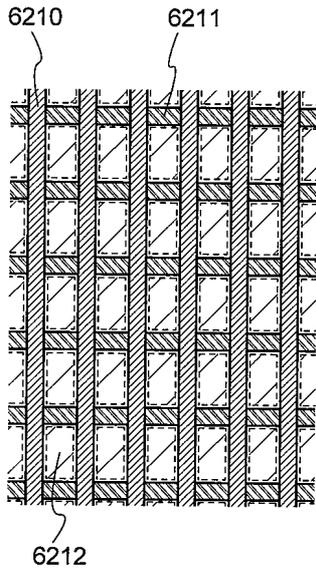
도면23d



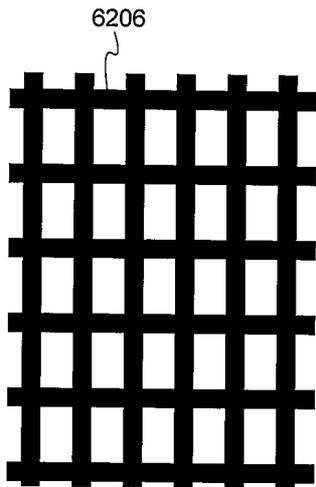
도면23e



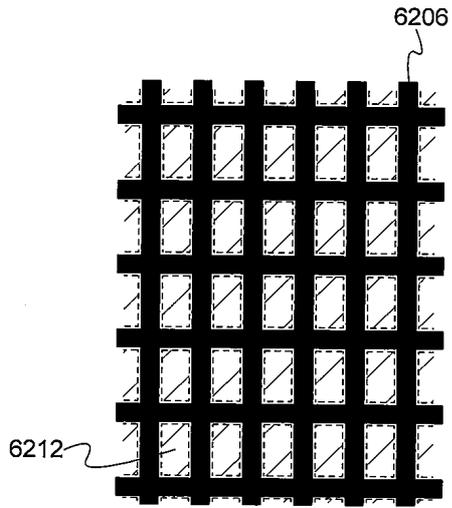
도면24a



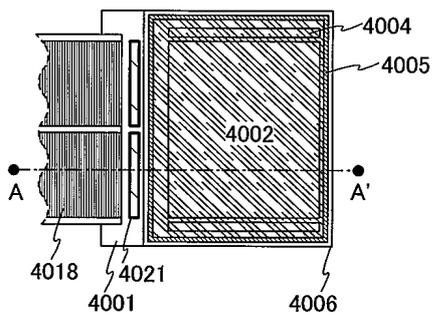
도면24b



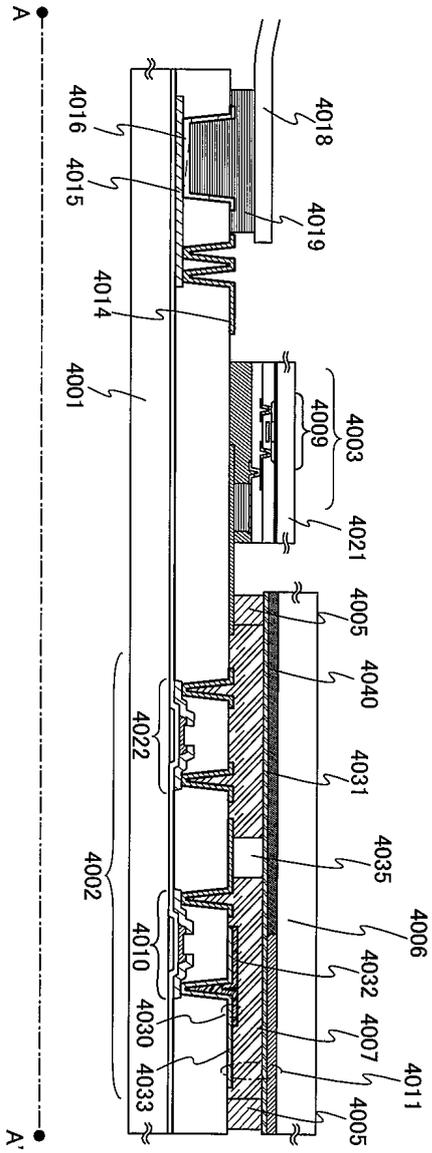
도면24c



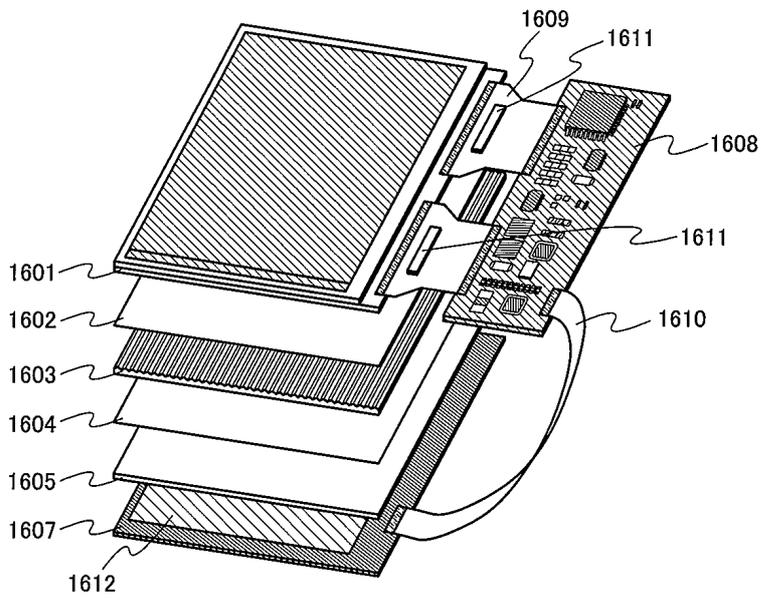
도면25a



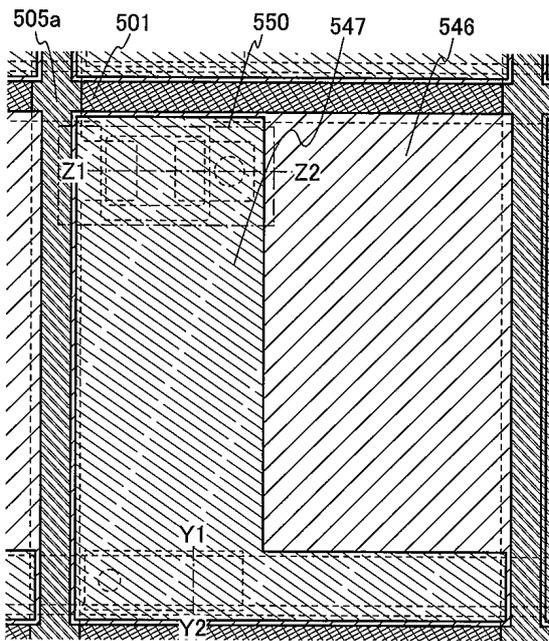
도면25b



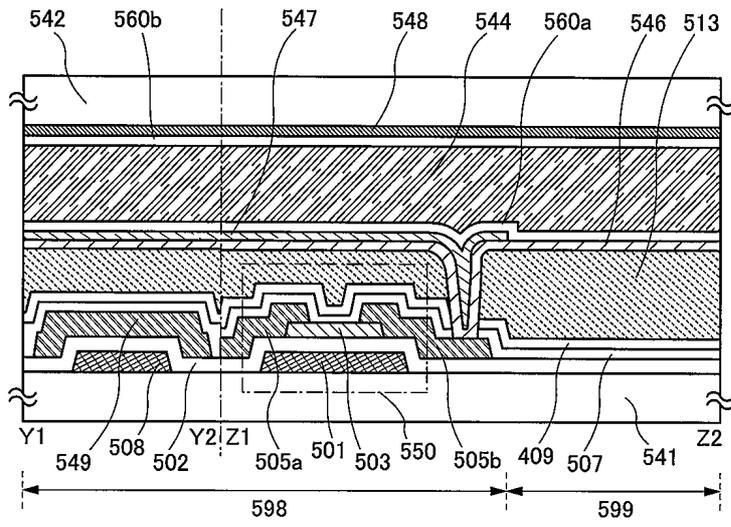
도면26



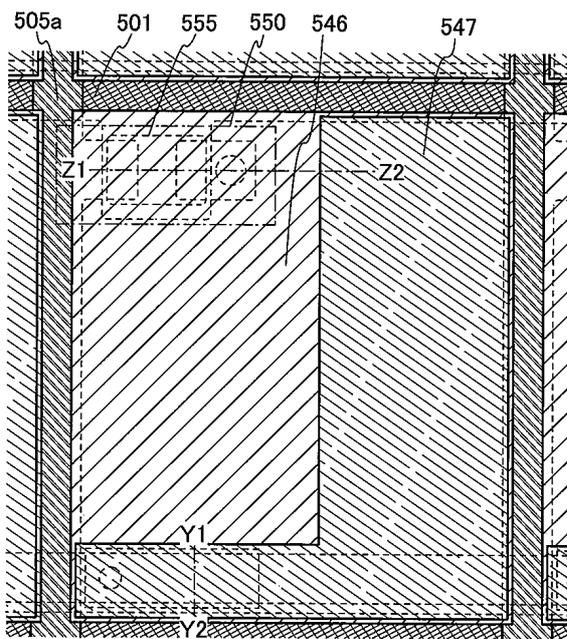
도면27a



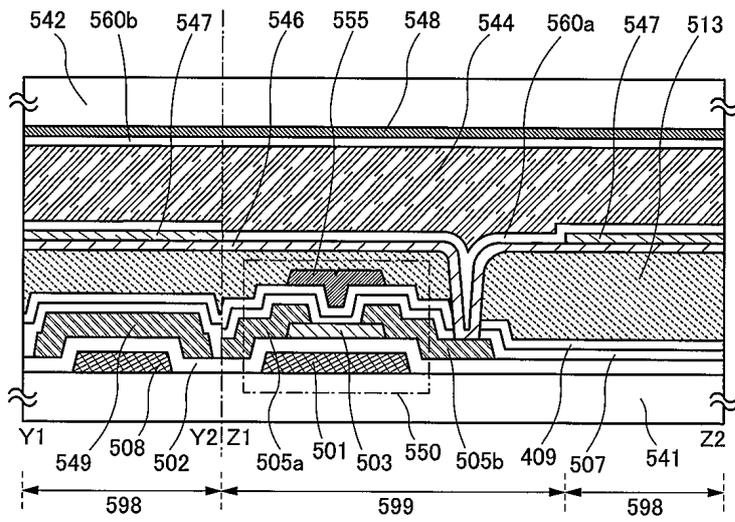
도면27b



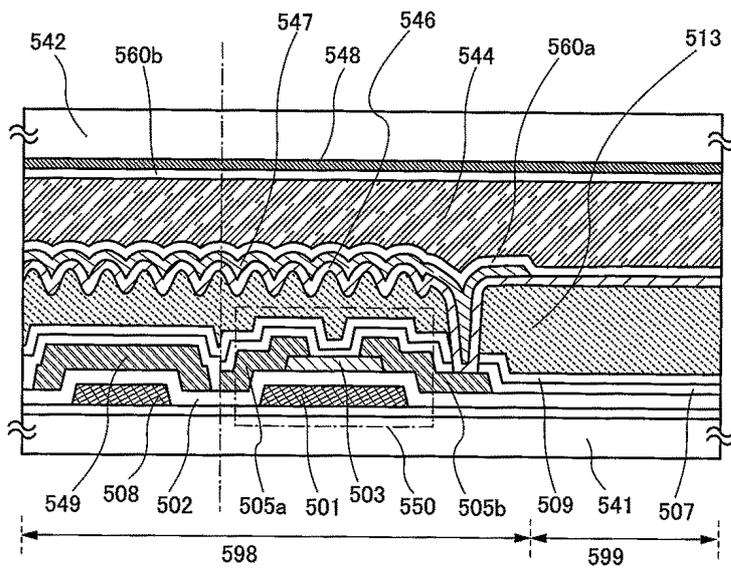
도면28a



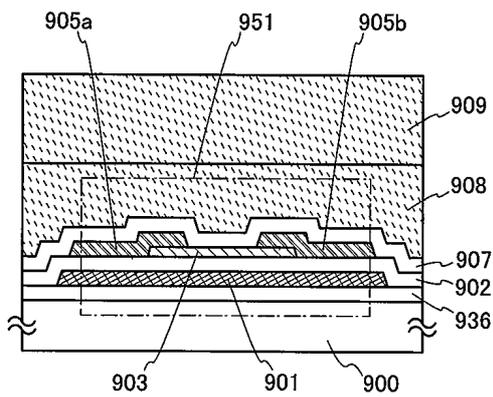
도면28b



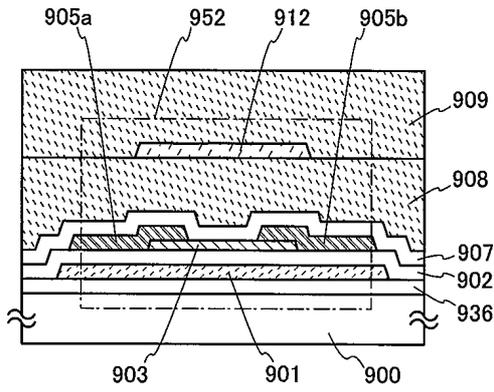
도면29



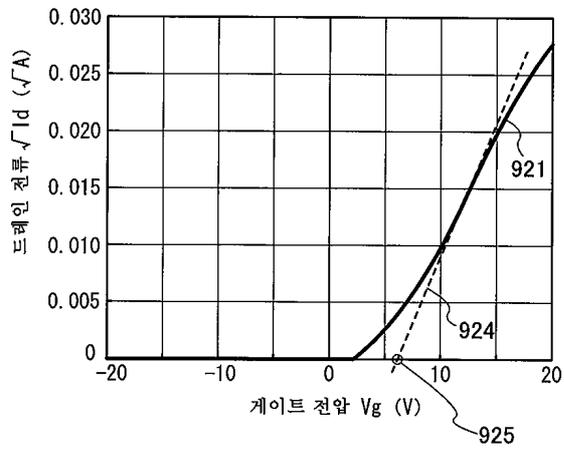
도면30a



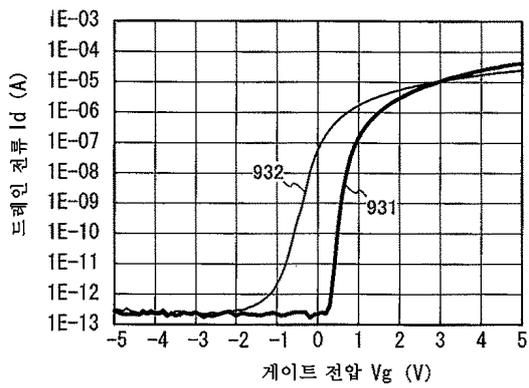
도면30b



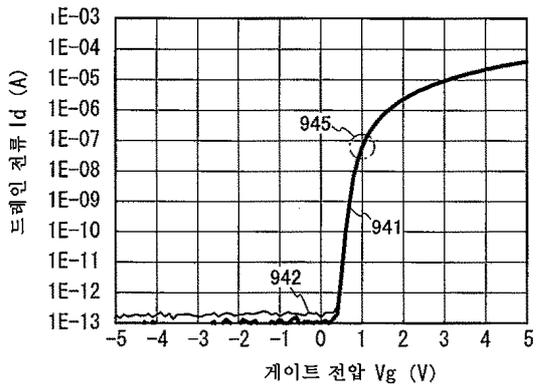
도면31



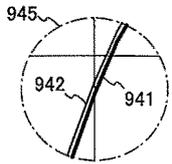
도면32a



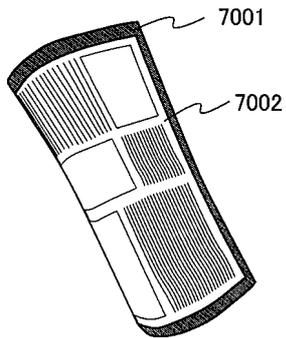
도면32b



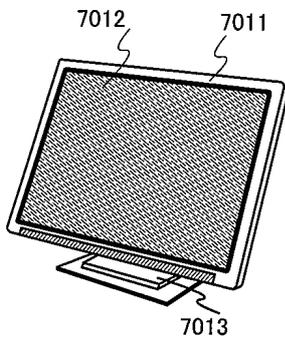
도면32c



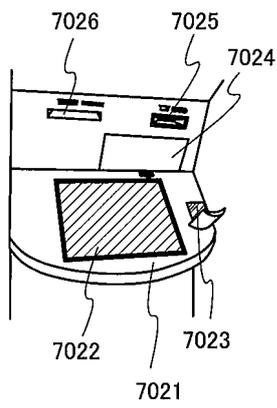
도면33a



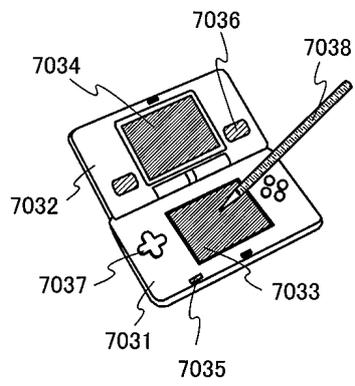
도면33b



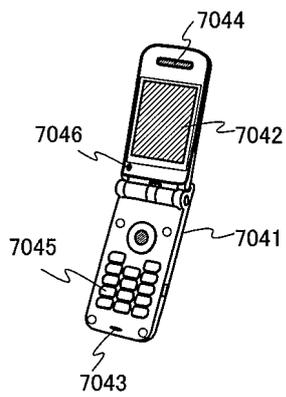
도면33c



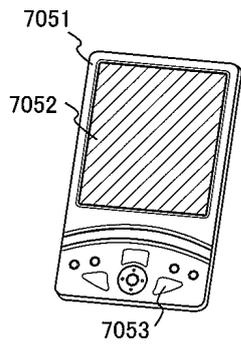
도면33d



도면33e



도면33f



|                |  |         |            |
|----------------|--|---------|------------|
| 专利名称(译)        | 液晶显示器  |         |            |
| 公开(公告)号        | <a href="#">KR1020120003397A</a>   | 公开(公告)日 | 2012-01-10 |
| 申请号            | KR1020110065504  | 申请日     | 2011-07-01 |
| [标]申请(专利权)人(译) | 株式会社半导体能源研究所   |         |            |
| 申请(专利权)人(译)    | 株式会社绒布器肯kyusyo极限戴哦   |         |            |
| 当前申请(专利权)人(译)  | 株式会社绒布器肯kyusyo极限戴哦   |         |            |
| [标]发明人         | YAMAZAKI SHUNPEI<br>야마자끼순뻘이<br>KOYAMA JUN<br>고야마준<br>MIYAKE HIROYUKI<br>미야께히로유끼<br>TOYOTAKA KOUHEI<br>도요따까고우헤이 |         |            |
| 发明人            | 야마자끼순뻘이<br>고야마준<br>미야께히로유끼<br>도요따까고우헤이   |         |            |
| IPC分类号         | G09G3/36 G02F1/133   |         |            |
| CPC分类号         | G09G3/2025 G09G3/3607 G09G2330/021 G09G2300/0456 G09G3/3406 G09G3/3413 G09G3/3659                              |         |            |
| 代理人(译)         | Jangsugil<br>Bakchungbeom<br>Yijunghui   |         |            |
| 优先权            | 2010152429 2010-07-02 JP   |         |            |
| 其他公开文献         | KR101824250B1  |         |            |
| 外部链接           | <a href="#">Espacenet</a>  |         |            |

摘要(译)

用途：提供一种液晶显示装置，通过降低扫描线驱动电路的驱动频率来降低功耗。组成：液晶显示装置包括具有第一区域（101）和第二区域的像素单元（10）（102）和多个光源。第一区域和第二区域包括液晶器件和晶体管。液晶装置根据图像信号的电压控制透射率。晶体管控制电压的维持。如果显示全色图像，则根据第一顺序将具有与光源不同颜色的光连续地提供给第一区域，并且根据a将与光源具有不同颜色的光连续地提供给第二区域。二阶。通过在像素电极的反射区域中反射外部光来显示单色图像。

