

특허청구의 범위

청구항 1

기관,

상기 기관 위에 형성되어 있으며, 제1 부화소 전극 및 제2 부화소 전극을 포함하는 화소 전극,

제1 게이트 전극, 제1 소스 전극 및 상기 제1 부화소 전극에 연결되어 있는 제1 드레인 전극을 포함하는 제1 박막 트랜지스터,

제2 게이트 전극, 제2 소스 전극 및 상기 제2 부화소 전극에 연결되어 있는 제2 드레인 전극을 포함하는 제2 박막 트랜지스터, 그리고

제3 게이트 전극, 제3 드레인 전극 및 상기 제2 부화소 전극에 연결되어 있는 제3 소스 전극을 포함하는 제3 박막 트랜지스터

를 포함하며,

상기 제1 및 제2 게이트 전극에는 제1 게이트 신호가 인가되고, 상기 제3 게이트 전극에는 제2 게이트 신호가 인가되고, 상기 제1 및 제2 소스 전극에는 동일한 데이터 신호가 인가되고,

상기 제2 드레인 전극과 상기 제3 소스 전극은 서로 연결되어 있는

액정 표시 장치.

청구항 2

제1항에서,

상기 제1, 제2 및 제3 소스 전극 및 상기 제1, 제2 및 제3 드레인 전극과 상기 화소 전극 사이에 형성되어 있는 절연막을 더 포함하고,

상기 절연막에는,

상기 제1 드레인 전극과 상기 제1 부화소 전극을 연결하는 제1 접촉 구멍, 그리고

상기 제2 드레인 전극 및 상기 제3 소스 전극과 상기 제2 부화소 전극을 연결하는 제2 접촉 구멍

이 형성되어 있는

액정 표시 장치.

청구항 3

제2항에서,

상기 제1 부화소 전극 및 상기 제1 드레인 전극과 중첩하는 제1 유지 전극선, 그리고

상기 제2 부화소 전극, 상기 제2 드레인 전극, 상기 제3 소스 전극 및 상기 제3 드레인 전극과 중첩하는 제2 유지 전극선

을 더 포함하는 액정 표시 장치.

청구항 4

제3항에서,

상기 제1 접촉 구멍은 상기 제1 유지 전극선과 상기 제1 드레인 전극이 중첩하는 부분에 형성되어 있으며,

상기 제2 접촉 구멍은 상기 제2 유지 전극선과 상기 제2 드레인 전극 및 제3 소스 전극이 중첩하는 부분에 형성되어 있는

액정 표시 장치.

청구항 5

제3항에서,

상기 제1 부화소 전극은, 서로 마주하는 한 쌍의 세로변, 상기 세로변과 이웃하는 제1 빔변 및 제2 빔변을 포함하고, 상기 제1 및 제2 빔변은 서로 직각을 이루며 만나는 액정 표시 장치.

청구항 6

제5항에서,

상기 제1 및 제2 빔변과 이웃하며, 가로부 및 세로부를 포함하는 복수의 계단을 포함하는 광 차단 부재를 더 포함하는 액정 표시 장치.

청구항 7

제6항에서,

상기 계단의 가로부 및 세로부의 길이는 각각 $8\mu\text{m}$ 내지 $12\mu\text{m}$ 인 액정 표시 장치.

청구항 8

제6항에서,

상기 광 차단 부재는 상기 제1 및 제2 유지 전극선과 동일한 층에 형성되어 있는 액정 표시 장치.

청구항 9

제8항에서,

상기 광 차단 부재는 상기 제1 유지 전극선과 연결되어 있는 액정 표시 장치.

청구항 10

제1 게이트 신호를 전달하는 제1 게이트선,

제2 게이트 신호를 전달하는 제2 게이트선,

데이터 전압을 전달하는 데이터선,

상기 제1 게이트선 및 상기 데이터선에 연결되어 있는 제1 부화소, 그리고

상기 제1 게이트선, 상기 제2 게이트선 및 상기 데이터선에 연결되어 있는 제2 부화소

를 포함하고,

상기 제1 부화소는,

상기 제1 게이트선 및 상기 데이터선과 연결되어 있는 제1 스위칭 소자, 그리고

상기 제1 스위칭 소자와 연결되어 있는 제1 액정 축전기 및 제1 유지 축전기

를 포함하고,

상기 제2 부화소는,

상기 제1 게이트선 및 상기 데이터선과 연결되어 있는 제2 스위칭 소자,

상기 제2 스위칭 소자와 연결되어 있는 제2 액정 축전기 및 제2 유지 축전기,

상기 제2 게이트선 및 상기 제2 액정 축전기와 연결되어 있는 제3 스위칭 소자,

상기 제3 스위칭 소자와 연결되어 있는 강압 축전기, 그리고

상기 제3 스위칭 소자 및 상기 제2 액정 축전기와 연결되어 있는 승압 축전기

를 포함하는

액정 표시 장치.

청구항 11

제10항에서,

상기 승압 축전기는 상기 제1 액정 축전기와 연결되어 있는 액정 표시 장치.

청구항 12

서로 마주하는 한 쌍의 세로변, 상기 세로변과 이웃하며 서로 직각을 이루며 만나는 제1 빗변 및 제2 빗변을 포함하는 화소 전극, 그리고

상기 제1 및 제2 빗변과 이웃하는 광 차단 부재

를 포함하고,

상기 광 차단 부재는 가로부 및 세로부를 포함하는 복수의 계단을 포함하고,

상기 계단의 가로부 및 세로부의 길이는 각각 8 내지 12 μm 인

액정 표시 장치.

청구항 13

기관, 그리고

상기 기관 위에 형성되어 있는 차광막

을 포함하고,

상기 차광막은 제1변, 상기 제1변과 이웃하는 제2변을 포함하는 복수의 계단을 포함하는

광 마스크.

청구항 14

제13항에서,

상기 제1변 및 상기 제2변의 길이는 각각 8 μm 내지 12 μm 인 광 마스크.

청구항 15

제13항에서,

상기 제1변과 제2변이 이루는 각은 60° 내지 90° 인 광 마스크.

청구항 16

제15항에서,

상기 제1변과 마주하는 제3변 및 상기 제3변과 이웃하며 상기 제2변과 마주하는 제4변을 더 포함하고,

상기 제1변 및 상기 제2변 사이에 블록부가 형성되어 있으며, 상기 제3변 및 상기 제4변 사이에 오목부가 형성되어 있는 광 마스크.

청구항 17

제16항에서,

상기 블록부 및 상기 오목부의 높이는 0 μm 초과 2 μm 이하 인 광 마스크.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 액정 표시 장치 및 이의 제조를 위한 광 마스크에 관한 것이다.

배경기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.

[0004] 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

[0005] 이러한 방식의 액정 표시 장치의 경우에는 측면 시인성을 정면 시인성에 가깝게 하기 위하여, 하나의 화소를 두 개의 부화소로 분할하고 두 부화소의 전압을 달리 인가함으로써 투과율을 다르게 하는 방법이 제시되었다.

[0006] 이러한 방법으로는 두 부화소에 인가하는 전압을 동일하게 하고 별도의 스위칭 소자를 이용하여 두 부화소 중 하나의 부화소의 전압을 강하시키는 방법이 있다. 그러나 이러한 방법을 사용하는 경우 액정 표시 장치는 다수의 신호선과 다수의 접촉 구멍을 구비해야 하므로 개구율이 낮다.

[0007] 한편, 액정 표시 장치는 편광자를 구비하여 액정층에 들어온 입사광을 차단하거나 통과시킨다. 화소 전극의 가장자리 부분과 편광자의 편광축 방향이 일치하지 않는 경우에는 화소 전극의 가장자리 부분에서 빛이 셀 수 있다.

발명의 내용

해결하고자 하는 과제

[0008] 본 발명이 이루고자 하는 기술적 과제는 개구율을 확보하면서 두 부화소의 전압을 다르게 조절하는 것이다.

[0009] 또한 본 발명이 이루고자 하는 기술적 과제는 편광자의 편광축과 화소 전극의 가장자리 방향이 일치하지 않더라도 빛이 새지 않게 하는 것이다.

과제 해결수단

[0010] 본 발명의 한 실시예에 따른 액정 표시 장치는, 기판, 상기 기판 위에 형성되어 있으며, 제1 부화소 전극 및 제2 부화소 전극을 포함하는 화소 전극, 제1 게이트 전극, 제1 소스 전극 및 상기 제1 부화소 전극에 연결되어 있는 제1 드레인 전극을 포함하는 제1 박막 트랜지스터, 제2 게이트 전극, 제2 소스 전극 및 상기 제2 부화소 전극에 연결되어 있는 제2 드레인 전극을 포함하는 제2 박막 트랜지스터, 제3 게이트 전극, 제3 드레인 전극 및 상기 제2 부화소 전극에 연결되어 있는 제3 소스 전극을 포함하는 제3 박막 트랜지스터, 상기 제1 및 제2 게이트 전극에는 제1 게이트 신호가 인가되며, 상기 제3 게이트 전극에는 제2 게이트 신호가 인가되며, 상기 제1 및 제2 소스 전극에는 동일한 데이터 신호가 인가되며, 상기 제2 드레인 전극과 상기 제3 소스 전극은 서로 연결되어 있다.

[0011] 상기 기판과 상기 화소 전극 사이에 형성되어 있는 절연막을 더 포함하고, 상기 절연막에는, 상기 제1 드레인 전극과 상기 제1 부화소 전극을 연결하는 제1 접촉 구멍, 그리고 상기 제2 드레인 전극, 상기 제3 소스 전극 및 상기 제2 부화소 전극을 연결하는 제2 접촉 구멍이 형성될 수 있다.

[0012] 상기 제1 부화소 전극 및 상기 제1 드레인 전극과 중첩하는 제1 유지 전극선, 그리고 상기 제2 부화소 전극, 상기 제2 드레인 전극, 상기 제3 소스 전극 및 상기 제3 드레인 전극과 중첩하는 제2 유지 전극선을 더 포함할 수 있다.

[0013] 상기 제1 접촉 구멍은 상기 제1 유지 전극선 및 상기 제1 드레인 전극이 중첩하는 부분에 형성되어 있으며, 상

기 제2 접촉 구멍은 상기 제2 유지 전극선, 상기 제2 드레인 전극 및 제3 소스 전극이 중첩하는 부분에 형성되어 있을 수 있다.

- [0014] 상기 제1 부화소 전극은, 서로 마주하는 한 쌍의 세로변, 상기 세로변과 이웃하는 제1 빗변 및 제2 빗변을 포함하고, 상기 제1 및 제2 빗변은 서로 직각을 이루며 만날 수 있다.
- [0015] 상기 제1 및 제2 빗변과 이웃하며, 가로부 및 세로부를 포함하는 복수의 계단을 포함하는 광 차단 부재를 더 포함할 수 있다.
- [0016] 상기 계단의 가로부 및 세로부의 길이는 각각 $8\mu\text{m}$ 내지 $12\mu\text{m}$ 일 수 있다.
- [0017] 상기 광 차단 부재는 상기 제1 및 제2 유지 전극선과 동일한 층에 형성될 수 있다.
- [0018] 상기 광 차단 부재는 상기 제1 유지 전극선과 연결될 수 있다.
- [0019] 본 발명의 다른 실시예에 따른 액정 표시 장치는 제1 게이트 신호를 전달하는 제1 게이트선, 제2 게이트 신호를 전달하는 제2 게이트선, 데이터 전압을 전달하는 데이터선, 상기 제1 게이트선 및 상기 데이터선에 연결되어 있는 제1 부화소, 그리고 상기 제1 게이트선, 상기 제2 게이트선 및 상기 데이터선에 연결되어 있는 제2 부화소를 포함하고, 상기 제1 부화소는, 상기 제1 게이트선 및 상기 데이터선과 연결되어 있는 제1 스위칭 소자, 상기 제1 스위칭 소자와 연결되어 있는 제1 액정 축전기 및 제1 유지 축전기를 포함하고, 상기 제2 부화소는, 상기 제1 게이트선 및 상기 데이터선과 연결되어 있는 제2 스위칭 소자, 상기 제2 스위칭 소자와 연결되어 있는 제2 액정 축전기 및 제2 유지 축전기, 상기 제2 게이트선 및 상기 제2 액정 축전기와 연결되어 있는 제3 스위칭 소자, 상기 제3 스위칭 소자와 연결되어 있는 강압 축전기, 그리고 상기 제3 스위칭 소자 및 상기 제2 액정 축전기와 연결되어 있는 승압 축전기를 포함한다.
- [0020] 상기 승압 축전기는 상기 제1 액정 축전기와 연결될 수 있다.
- [0021] 본 발명의 다른 실시예에 따른 액정 표시 장치는 서로 마주하는 한 쌍의 세로변, 상기 세로변과 이웃하며 서로 직각을 이루며 만나는 제1 빗변 및 제2 빗변을 포함하는 화소 전극, 그리고 상기 제1 및 제2 빗변과 이웃하는 광 차단 부재를 포함하고, 상기 광 차단 부재는 가로부 및 세로부를 포함하는 복수의 계단을 포함하고, 상기 계단의 가로부 및 세로부의 길이는 각각 8 내지 $12\mu\text{m}$ 이다.
- [0022] 본 발명의 다른 실시예에 따른 광 마스크는 기판, 그리고 상기 기판 위에 형성되어 있는 차광막을 포함하고, 상기 차광막은 제1변, 상기 제1변과 이웃하는 제2변을 포함하는 복수의 계단을 포함한다.
- [0023] 상기 제1변 및 상기 제2변의 길이는 각각 $8\mu\text{m}$ 내지 $12\mu\text{m}$ 일 수 있다.
- [0024] 상기 제1변과 제2변이 이루는 각은 60° 내지 90° 일 수 있다.
- [0025] 상기 제1변과 마주하는 제3변 및 상기 제3변과 이웃하며 상기 제2변과 마주하는 제4변을 더 포함하고, 상기 제1변 및 상기 제2변 사이에 볼록부가 형성되어 있으며, 상기 제3변 및 상기 제4변 사이에 오목부가 형성되어 있을 수 있다.
- [0026] 상기 볼록부 및 상기 오목부의 높이는 $0\mu\text{m}$ 초과 $2\mu\text{m}$ 이하 일 수 있다.

효 과

- [0027] 이와 같이 하면, 두 부화소의 전압을 다르게 조절하면서 개구율을 확보할 수 있으며, 화소 전극 가장 자리에서 빛이 새는 것을 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

- [0028] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0029] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

- [0030] 이제 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 도 1 내지 도 3을 참고하여 상세하게 설명한다.
- [0031] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 구조와 두 부화소에 대한 등가 회로를 개략적으로 도시한 도면이며, 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- [0032] 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 게이트 구동부(400), 데이터 구동부(500), 계조 전압 생성부(800) 및 신호 제어부(600)를 포함한다.
- [0033] 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(GLa, GLb, DL, SLa, SLb 도 3 참고)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0034] 도 3을 참고하면, 신호선은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(GLa, GLb), 데이터 전압(Vd)을 전달하는 복수의 데이터선(DL) 및 복수의 유지 전극선(SLa, SLb)을 포함한다. 게이트선(GLa, GLb)과 유지 전극선(SLa, SLb)은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선(DL)은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.
- [0035] 본 실시예에 따른 액정 표시판 조립체는 복수의 신호선과 이에 연결된 복수의 화소(PX)를 포함한다.
- [0036] 각 화소(PX)는 한 쌍의 부화소를 포함하며, 각 부화소는 액정 축전기(liquid crystal capacitor)(Clca, Clcb)를 포함한다. 두 부화소는 게이트선(GLa, GLb), 데이터선(DL) 및 액정 축전기(Clca, Clcb)와 연결된 스위칭 소자(Qa, Qb, Qc)를 포함한다.
- [0037] 액정 축전기(Clca, Clcb)는 하부 표시판(100)의 부화소 전극(PEa/PEb)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하며 부화소 전극(PEa/PEb)과 공통 전극(270) 사이의 액정층(3)은 유전체로서 기능한다. 한 쌍의 부화소 전극(PEa/PEb)은 서로 분리되어 있으며 하나의 화소 전극(PE)을 이룬다. 공통 전극(CE)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다. 도 2에서와는 달리 공통 전극(CE)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(PE, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.
- [0038] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(CF)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(CF)는 하부 표시판(100)의 부화소 전극(PEa, PEb) 위 또는 아래에 형성할 수도 있다.
- [0039] 표시판(100, 200)의 바깥 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 편광축은 직교할 수 있다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다. 직교 편광자인 경우 전기장이 없는 액정층(3)에 들어온 입사광을 차단한다.
- [0040] 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 전체 계조 전압 또는 한정된 수효의 계조 전압(앞으로 "기준 계조 전압"이라 한다)을 생성한다. 기준 계조 전압은 공통 전압(Vcom)에 대하여 양의 값을 가지는 것과 음의 값을 가지는 것을 포함할 수 있다.
- [0041] 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(GLa, GLb)과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(GLa, GLb)에 인가한다.
- [0042] 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(DL)과 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 전압으로서 데이터선(DL)에 인가한다. 그러나 계조 전압 생성부(800)가 계조 전압을 모두 제공하는 것이 아니라 한정된 수효의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 원하는 데이터 전압을 생성한다.
- [0043] 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.

- [0044] 이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 신호선(GLa, GLb, DL) 및 박막 트랜지스터 스위칭 소자(Qa, Qb, Qc) 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.
- [0045] 이제 도 3 내지 도 7을 참고하여 본 발명의 한 실시예에 따른 액정 표시판 조립체에 대하여 상세하게 설명한다.
- [0046] 도 3은 본 발명의 한 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도이다.
- [0047] 도 3을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 이웃하는 제1 및 제2 게이트선(GLa, GLb), 데이터선(DL) 및 제1 및 제2 유지 전극선(SLa, SLb)을 포함하는 신호선과 이에 연결된 화소(PX)를 포함한다.
- [0048] 화소(PX)는 제1, 제2 및 제3 스위칭 소자(Qa, Qb, Qc), 제1 및 제2 액정 축전기(Clca, Clcb), 제1 및 제2 유지 축전기(Csta, Cstb), 강압 축전기(Cstd), 그리고 승압 축전기(Cstu)를 포함한다.
- [0049] 제1 및 제2 스위칭 소자(Qa, Qb)는 각각 제1 게이트선(GLa) 및 데이터선(DL)에 연결되어 있으며, 제3 스위칭 소자(Qc)는 제2 게이트선(GL)에 연결되어 있다.
- [0050] 제1/제2 스위칭 소자(Qa/Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 제1 게이트선(GLa)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 제1/제2 액정 축전기(Clca/Clcb) 및 제1/제2 유지 축전기(Csta/Cstb)와 연결되어 있다.
- [0051] 제3 스위칭 소자(Qc) 역시 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 제어 단자는 제2 게이트선(GLb)과 연결되어 있고, 입력 단자는 제2 액정 축전기(Clcb)와 연결되어 있으며, 출력 단자는 강압 축전기(Cstd) 및 승압 축전기(Cstu)와 연결되어 있다.
- [0052] 제1/제2 유지 축전기(Csta/Cstb)는 제1/제2 스위칭 소자(Qa/Qb)와 제1/제2 유지 전극선(SLa/SLb)에 연결되어 있으며, 제1/제2 액정 축전기(Clca/Clcb)의 보조적인 역할을 한다. 제1/제2 유지 축전기(Csta/Cstb)는 하부 표시판(100)에 구비된 유지 전극선(SLa, SLb)과 화소 전극(PE)이 절연체를 사이에 두고 중첩되어 이루어지며 유지 전극선(SLa, SLb)에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다.
- [0053] 강압 축전기(Cstd)는 제3 스위칭 소자(Qc)의 출력 단자와 제2 유지 전극선(SLb)에 연결되어 있으며, 하부 표시판(100)에 구비된 제2 유지 전극선(SLa)과 제3 스위칭 소자(Qc)의 출력 전극이 절연체를 사이에 두고 중첩되어 이루어진다.
- [0054] 승압 축전기(Cstu)는 제3 스위칭 소자(Qc)의 출력 단자와 제2 액정 축전기(Clcb)에 연결되어 있으며, 하부 표시판(100)에 구비된 제2 부화소 전극(PEb)과 제3 스위칭 소자(Qc)의 출력 전극이 절연체를 사이에 두고 중첩되어 이루어진다. 승압 축전기(Cstu)의 정전 용량은 강압 축전기(Cstd)의 정전 용량보다 작다.
- [0055] 이제 도 4 내지 도 7을 참고하여 도 3에 도시한 액정 표시판 조립체에 대하여 더욱 상세하게 설명한다.
- [0056] 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 신호선과 화소의 배열을 도시하는 도면이다.
- [0057] 도 4를 참고하면, 본 발명의 액정 표시판 조립체(300)는 행렬로 배열된 복수의 화소(PX)를 포함한다. 하나의 화소행을 기준으로 복수 쌍의 제1 및 제2 게이트선(G1a, G1b/G2a, G2b/.../Gna, Gnb)이 배치되어 있다. 하나의 화소열을 기준으로 두 개의 데이터선(D1, D2/D3, D4/D5, D6/.../Dm-1, Dm)이 배치되어 있다.
- [0058] 행 방향으로 이웃하는 화소(PX)는 왼쪽 데이터선 및 오른쪽 데이터선(D1, D2/D3, D4/D5, D6/.../Dm-1, Dm) 중 서로 다른 데이터선에 연결되어 있다. 또한 열 방향으로 이웃하는 화소(PX)는 왼쪽 데이터선 및 오른쪽 데이터선(D1, D2/D3, D4/D5, D6/.../Dm-1, Dm) 중 서로 동일한 데이터선에 연결되어 있다. 즉, 같은 행에 배치되어 있는 복수의 화소(PX)는 오른쪽 또는 왼쪽 데이터선(D1-Dm) 중 어느 한쪽에 번갈아 연결되어 있으며, 같은 열에 배치되어 있는 복수의 화소(PX)는 동일한 데이터선(D1-Dm)에 연결되어 있다.
- [0059] 이 때 각 제1 게이트선(G1a, G2a...Gna) 중 이웃하는 두 게이트선(G1a, G2a)은 서로 연결되어 있을 수 있으며, 이들은 동일한 게이트 신호를 인가 받는다.

- [0060] 한 화소(PX)를 기준으로 왼쪽 및 오른쪽에 위치하는 데이터선(D1, D2/D3, D4/D5, D6/.../Dm-1, Dm)에 흐르는 데이터 전압의 극성은 서로 반대이다. 즉 화소(PX)를 기준으로 왼쪽에 위치하는 데이터선(D1, D3, D5, ... Dm-1)에 흐르는 데이터 전압의 극성은 정극성(+)이며, 오른쪽에 위치하는 데이터선(D2, D4, D6 ... Dm)에 흐르는 데이터 전압의 극성은 부극성(-)이다.
- [0061] 이에 따라 행 방향으로 이웃하는 화소(PX)의 극성은 서로 반대이며, 열 방향으로 이웃하는 화소(PX)의 극성 역시 서로 반대이다.
- [0062] 이제 도 5 내지 도 7을 참고하여 본 발명의 한 실시예에 따른 액정 표시판 조립체에 대하여 더욱 상세하게 설명한다.
- [0063] 도 5는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이며, 도 6 및 도 7은 도 5의 액정 표시판 조립체를 VI-VI 및 VII-VII 선을 따라 잘라 도시한 단면도이다.
- [0064] 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3) 및 표시판(100, 200) 바깥 면에 부착되어 있는 한 쌍의 편광자(12, 22)를 포함한다.
- [0065] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0066] 절연 기판(110) 위에 복수 쌍의 제1 및 제2 게이트선(121a, 121b), 복수 쌍의 제1 및 제2 유지 전극선(131a, 131b)을 포함하는 복수의 게이트 도전체가 형성되어 있다. 제1 게이트선(121a)은 제1 및 제2 게이트 전극(124a, 124b)과 끝 부분(129a)을 포함하고, 제2 게이트선(121b)은 제3 게이트 전극(124c)과 끝 부분(129b)을 포함한다.
- [0067] 제1 유지 전극선(131a)은 위 아래로 확장된 제1 유지 전극(137a) 및 게이트선(121a, 121b)과 수직하게 뺨은 줄기선을 포함한다. 또한 제1 유지 전극선(131a)은 줄기선으로부터 연장되어 게이트선(121a, 121b)과 빗각을 이루는 광 차단 부재(135)를 포함한다.
- [0068] 제2 유지 전극선(131b)은 위 아래로 확장된 제2 유지 전극(137b)을 포함한다.
- [0069] 게이트 도전체(121a, 121b, 131a, 131b) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 제1, 제2 및 제3 섬형 반도체(154a, 154b, 154c)가 형성되어 있고, 그 위에는 복수의 제1 저항성 접촉 부재(도시하지 않음), 제2 저항성 접촉 부재(도시하지 않음) 및 제3 저항성 접촉 부재(163c, 165c)가 형성되어 있다.
- [0070] 저항성 접촉 부재(163c, 165c) 및 게이트 절연막(140) 위에는 복수의 데이터선(171)과 복수의 제1, 제2 및 제3 드레인 전극(175a, 175b, 175c)을 포함하는 데이터 도전체가 형성되어 있다.
- [0071] 데이터선(171)은 복수의 제1 및 제2 소스 전극(173a, 173b)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(179)을 포함한다.
- [0072] 제1 내지 제3 드레인 전극(175a, 175b, 175c)은 넓은 한 쪽 끝 부분(177a, 177b, 177c)과 막대형인 다른 쪽 끝 부분을 포함한다. 제1/제2 드레인 전극(175a/175b)의 넓은 끝 부분(177a/177b)은 제1/제2 유지 전극(137a/137b)과 중첩하며, 막대형 끝 부분은 제1/제2 소스 전극(173a/173b)으로 일부 둘러싸여 있다. 제2 드레인 전극(175b)의 넓은 끝 부분(177b)은 연장되어 막대형의 제3 소스 전극(173c)을 이룬다. 제3 드레인 전극(175c)의 넓은 끝 부분(177c)은 제2 유지 전극(137b)과 중첩하며, 막대형 끝 부분은 제3 소스 전극(173c)과 마주한다.
- [0073] 제1/제2/제3 게이트 전극(124a/124b/124c), 제1/제2/제3 소스 전극(173a/173b/173c) 및 제1/제2/제3 드레인 전극(175a/175b/175c)은 제1/제2/제3 섬형 반도체(154a/154b/154cd)와 함께 하나의 제1/제2/제3 박막 트랜지스터(thin film transistor, TFT)(Qa/Qb/Qc)를 이루며, 박막 트랜지스터의 채널(channel)은 각 소스 전극(173a/173b/173c)과 각 드레인 전극(175a/175b/175c) 사이의 각 반도체(154a/154b/154c)에 형성된다.
- [0074] 데이터 도전체(171, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 보호막(180)이 형성되어 있다.
- [0075] 보호막(180)에는 데이터선(171)의 끝 부분(179), 제1 드레인 전극(175a)의 넓은 끝 부분(177a), 제2 드레인 전극(175b)의 넓은 끝 부분(177b)을 각각 드러내는 복수의 접촉 구멍(182, 185a, 185b)이 형성되어 있으며, 보호

막(180) 및 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129a, 129b)을 각각 드러내는 복수의 접촉 구멍(181a, 181b)이 형성되어 있다.

[0076] 보호막(180) 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 화소 전극(191) 및 복수의 접촉 보조 부재(81a, 81b, 82)가 형성되어 있다.

[0077] 제1 부화소 전극(191a)은 서로 마주하는 한 쌍의 세로변(192a, 192b), 세로변(192a, 192b)과 이웃하는 두 쌍의 제1 내지 제4 빔변(192c, 192d, 192e, 192f)을 포함한다. 제2 부화소 전극(191b) 역시 서로 마주하는 한 쌍의 세로변(193a, 193b), 세로변(193a, 193b)과 이웃하는 두 쌍의 제1 내지 제4 빔변(193c, 193d, 193e, 193f)을 포함한다. 각 세로변(192a, 192b, 193a, 193b)은 데이터선(171)에 평행하며, 각 빔변(192c-f, 193c-f)은 세로변(192a, 192b, 193a, 193b)에 대하여 45° 또는 135° 의 빔각을 이룬다. 제1 및 제2 빔변(192c, 192d/193c, 193d)은 서로 직각을 이루며 만나며, 제3 및 제4 빔변(192e, 192f/193e, 193f)은 서로 직각을 이루며 만난다.

[0078] 제1 및 제2 부화소 전극(191a, 191b)은 열 방향으로 인접하며, 제1 부화소 전극(191a)의 높이는 제2 부화소 전극(191b)의 높이보다 짧다.

[0079] 제1 부화소 전극(191a)은 절개부(91)를 가지고 제2 부화소 전극(191b)은 절개부(92, 93, 94)를 가진다.

[0080] 제1 및 제2 부화소 전극(191a, 191b)의 절개부(91, 92, 93, 94)는 게이트선(121a, 121b)에 대하여 약 45° 의 각도를 이룬다. 화소 전극(191)은 각 절개부에 의하여 여러 영역(partition)으로 나누어진다. 이 때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.

[0081] 제1/제2 부화소 전극(191a/191b)은 접촉 구멍(185a/185b)을 통하여 제1/제2 드레인 전극(175a/175b)과 물리적, 전기적으로 연결되어 제1/제2 드레인 전극(175a/175b)으로부터 데이터 전압을 인가 받는다. 또한 제2 부화소 전극(191b)은 접촉 구멍(185b)을 통하여 제3 소스 전극(173c)과 물리적, 전기적으로 연결되어 있다. 이와 같이 제2 접촉 구멍(185b)을 통하여 제2 부화소 전극(191b)은 제2 및 제3 드레인 전극(175b, 175c)에 연결되어 있으므로 하나의 화소 당 두 개의 접촉 구멍(185a, 185b)이 필요하다. 따라서 제2 부화소 전극(191b)이 다른 두 개의 접촉 구멍으로 제2 및 제3 드레인 전극(175b, 175c) 각각에 연결되어 있는 경우보다 개구율이 증가된다.

[0082] 데이터 전압이 인가된 제1 및 제2 부화소 전극(191a, 191b)은 공통 전압(common voltage)을 인가 받는 공통 전극 표시판(200)의 공통 전극(common electrode)(200)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 편광이 달라진다. 화소 전극(191)과 공통 전극(270)은 액정 축전기를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.

[0083] 제1 및 제2 부화소 전극(191a, 191b)은 제1 및 제2 유지 전극(137a, 137b)을 비롯한 유지 전극선(131a, 131b)과 중첩한다. 화소 전극(191)이 유지 전극선(131a, 131b)과 중첩하여 유지 축전기를 이루며, 유지 축전기는 액정 축전기의 전압 유지 능력을 강화한다.

[0084] 제2 유지 전극(137b)과 제3 드레인 전극(175c)의 넓은 끝 부분(177c)은 게이트 절연막(140)을 사이에 두고 중첩하여 감압 축전기(Cstd)를 이루며, 제3 드레인 전극(175c)의 넓은 끝 부분(177c)과 제2 부화소 전극(191b)은 보호막(180)을 사이에 두고 중첩하여 승압 축전기(Cstu)를 이룬다. 보호막(180)의 두께는 게이트 절연막(140)의 두께보다 작으므로 대체로 감압 축전기(Cstd)의 정전 용량은 승압 축전기(Cstu)의 정전 용량보다 크다.

[0085] 이와 같이 본 발명의 한 실시예에 따른 액정 표시 장치는 별도의 유지 전극을 두지 않고 제2 유지 전극(137b)을 이용하여 감압 축전기(Cstd) 및 승압 축전기(Cstu)를 형성하므로, 감압 축전기(Cstd) 및 승압 축전기(Cstu)를 형성하기 위한 유지 전극을 따로 형성하는 경우보다 개구율을 높일 수 있다.

[0086] 접촉 보조 부재(81a, 81b, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81a, 81b, 82)는 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.

[0087] 화소 전극(191), 접촉 보조 부재(81a, 81b, 82) 및 보호막(180) 위에는 배향막(11)이 형성되어 있다.

[0088] 이제 상부 표시판(200)에 대하여 설명한다.

[0089] 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다.

- [0090] 기관(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(230)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 세로 방향으로 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.
- [0091] 색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다.
- [0092] 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)에는 복수의 절개부(71, 72, 73, 74, 75) 집합이 형성되어 있다. 각 절개부(71-75)는 화소 전극(191)의 절개부(91-94)와 평행하게 뻗은 적어도 하나의 사선부를 포함한다. 절개부(71-75)의 사선부에는 삼각형 모양의 노치(notch)가 형성되어 있다.
- [0093] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(11, 21)이 도포되어 있다.
- [0094] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다.
- [0095] 액정 축전기(C1ca, C1cb)가 충전되면 표시판(100, 200)의 표면에 거의 수직인 전기장(전계)이 생성된다. 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 방향을 바꾸고자 한다.
- [0096] 한편, 전기장 생성 전극(191, 270)의 화소 전극의 절개부(91-94) 및 공통 전극의 절개부(71-75)와 이들과 평행한 화소 전극(191)의 빗변은 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전기장의 수평 성분은 절개부(91-94, 71-75)의 빗변과 화소 전극(191)의 빗변에 수직이다.
- [0097] 하나의 공통 전극 절개부 집합(71-75) 및 화소 전극 절개부 집합(91-94)은 화소 전극(191)을 복수의 부영역(sub-area)으로 나누며, 각 부영역은 화소 전극(191)의 주 변과 빗각을 이루는 두 개의 주 변(major edge)을 가진다. 각 부영역 위의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어지므로, 기울어지는 방향을 추려 보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.
- [0098] 한편, 광차단 부재(135)는 제1 부화소 전극(191a)의 제1 및 제2 빗변(192c, 192d) 및 제2 부화소 전극(191b)의 제3 및 제4 빗변(193e, 193f)을 따라 형성되어 있다. 광 차단 부재(135)는 가로부(136a) 및 세로부(136b)로 이루어진 복수의 계단(136)을 포함한다. 가로부(136a)는 게이트선(121a, 121b)에 평행하며, 세로부(136b)는 데이터선(171)에 평행하다. 편광자(11, 21)의 편광축은 화소 전극(191)의 빗변(192c-f, 193c-f)과 45° 또는 135°를 이루므로 빗변(192c-f, 193c-f) 주변에서 빛이 셀 수 있다. 이 때 편광자(11, 21)의 편광축과 평행한 가로부(136a) 및 세로부(136b)로 이루어진 계단(136)을 갖는 광 차단 부재(135)를 제1 부화소 전극(191a)의 제1 및 제2 빗변(192c, 192d) 및 제2 부화소 전극(191b)의 제3 및 제4 빗변(193e, 193f)에 배치하면 각 화소 전극(191)이 이웃하는 부분에서 빛이 새는 것을 방지할 수 있다.
- [0099] 계단(136)의 가로부(136a) 및 세로부(136b)의 길이는 서로 동일할 수 있다. 계단(136a)의 가로부(136a) 및 세로부(136b)의 길이는 빗샘 방지에 적당하도록 8μm 내지 12μm 일 수 있다.
- [0100] 그러면 도 8, 그리고 앞서 설명한 도 1 내지 도 3을 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치의 동작에 대하여 설명한다.
- [0101] 도 8은 본 발명의 한 실시예에 따른 액정 표시 장치의 게이트 신호를 도시하는 파형도이다.
- [0102] 먼저 도 1을 참고하면, 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면 1024(=2¹⁰), 256(=2⁸) 또는 64(=2⁶) 개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클럭 신호(MCLK), 데이터 인에이블 신호(DE) 등이 있다.
- [0103] 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2)등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보낸다. 출력 영상 신호(DAT)는 디지털 신호로서 정해진 수효의 값(또는 계조)을 가진다.
- [0104] 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행의 화소(PX)에 대한 디

지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 전압으로 변환한 다음, 이를 해당 데이터선(DL)에 인가한다.

- [0105] 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선(GLa, GLb)에 인가하여 이 게이트선(GLa, GLb)에 연결된 스위칭 소자(Qa, Qb, Qc)를 턴온시킨다. 그러면, 데이터선(DL)에 인가된 데이터 전압(Vd)은 턴온된 제1 및 제2 스위칭 소자(Qa, Qb)를 통하여 해당 화소(PX)에 인가된다.
- [0106] 이제부터 특정 화소 행, 예를 들면 i 번째 행에 초점을 맞추어 설명한다.
- [0107] 도 8을 참고하면, i 번째 행의 제1 게이트선(121a)에 제1 게이트 신호(g_{ai})가 인가되며 제2 게이트선(121a)에는 제2 게이트 신호(g_{bi})가 인가된다. 제1 게이트 신호(g_{ai})가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀌면 이에 연결된 제1 및 제2 스위칭 소자(Qa, Qb)가 턴 온된다. 이에 따라 데이터선(171)에 인가된 데이터 전압(Vd)은 턴 온된 제1 및 제2 스위칭 소자(Qa, Qb)를 통하여 제1 및 제2 부화소 전극(191a, 191b)에 인가된다. 이 때 제1 및 제2 부화소 전극(191a, 191b)에 인가된 데이터 전압(Vd)은 서로 동일하다. 제1 및 제2 액정 축전기(C1ca, C1cb)는 공통 전압과 데이터 전압(Vd)의 차이만큼 동일한 값으로 충전된다.
- [0108] 그런 후 제1 게이트 신호(g_{ai})는 게이트 온 전압(Von)에서 게이트 오프 전압(Voff)으로 바뀌고, 동시에 제2 게이트 신호(g_{bi})는 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀌면, 제1 및 제2 스위칭 소자(Qa, Qb)는 턴 오프되고 제3 스위칭 소자(Qc)가 턴 온된다. 그러면 제2 부화소 전극(191b)으로부터 제3 스위칭 소자(Qc)를 통하여 제3 드레인 전극(175c)로 전하가 이동한다. 그러면 제2 액정 축전기(C1cb)의 충전 전압은 낮아지고, 감압 축전기(Cstd) 및 승압 축전기(Cstu)가 충전된다. 그런 후 제2 게이트 신호(g_{bi})는 게이트 온 전압(Von)에서 게이트 오프 전압(Voff)으로 바뀌면 제3 스위칭 소자(Qc)는 턴 오프 되고, 승압 축전기(Cstu)는 고립(floating)되므로 승압 축전기(Cstu)의 충전 전압만큼 제2 액정 축전기(C1cb)의 충전 전압은 높아진다. 그런데 감압 축전기(Cstd)의 정전 용량은 승압 축전기(Cstu)의 정전 용량보다 크므로, 결국 제2 액정 축전기(Cstb)의 충전 전압은 제1 액정 축전기(Csta)보다 낮아진다.
- [0109] 이 때, 두 액정 축전기(C1ca, C1cb)의 충전 전압은 서로 다른 감마 곡선을 나타내며 한 화소 전압의 감마 곡선은 이들을 합성한 곡선이 된다. 정면에서의 합성 감마 곡선은 가장 적합하도록 정해진 정면에서의 기준 감마 곡선과 일치하도록 하고 측면에서의 합성 감마 곡선은 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 한다. 이와 같이 영상 데이터를 변환함으로써 측면 시인성이 향상된다.
- [0110] 한편, i 번째 행의 제1 게이트선에 인가되는 제1 게이트 신호(g_{ai})가 게이트 온 전압(Von)에서 게이트 오프 전압(Voff)으로 바뀌는 동시에, i 번째 행의 제2 게이트선에 인가되는 제2 게이트 신호(g_{bi})는 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀐다.
- [0111] (i+1) 번째 행의 제2 게이트선에 인가되는 게이트 신호(g_{ai+1})는 i 번째 행의 제1 게이트선에 인가되는 제1 게이트 신호(g_{ai})와 동일하며, (i+1) 번째 행의 제2 게이트선에 인가되는 게이트 신호(g_{bi+1})는 i 번째 행의 제2 게이트선에 인가되는 제2 게이트 신호(g_{bi})와 동일하다. 그 이후의 게이트 신호(g_{ai+2} , g_{bi+2} , g_{ai+3} , g_{bi+3})도 이러한 형태를 반복한다.
- [0112] 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 화소(PX)에 데이터 전압(Vd)을 인가하여 한 프레임(frame)의 영상을 표시한다.
- [0113] 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 전압(Vd)의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다.
- [0114] 그러면 도 9를 참고하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.
- [0115] 도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 한 화소에 대한 회로도이다.
- [0116] 도 9를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 도 3과 마찬가지로 서로 이웃하는 제1 및 제2 게이트선(GLa, GLb), 데이터선(DL) 및 유지 전극선(SLa, SLb)을 포함하는 신호선과 이에 연결된 화소(PX)를 포함한다.

- [0117] 화소(PX)는 제1, 제2 및 제3 스위칭 소자(Qa, Qb, Qc), 제1 및 제2 액정 축전기(Clca, Clcb), 제1 및 제2 유지 축전기(Csta, Cstb), 강압 축전기(Cstd), 그리고 승압 축전기(Cstu)를 포함한다.
- [0118] 그러나 도 9의 액정 표시 장치는 도 3과 달리 승압 축전기(Cstu)가 제2 액정 축전기(Cstb)뿐만 아니라 제1 액정 축전기(Csta)에 연결되어 있다. 따라서 제3 스위칭 소자(Qc)가 턴 온되고 난 후 턴 오프 되면, 승압 축전기(Cstu)의 충전 전압만큼 제2 액정 축전기(Cstb)가 상승하는 것뿐만 아니라 제1 액정 축전기(Csta)의 충전 전압도 상승한다. 그러면 제3 스위칭 소자(Qc)가 턴 온 되기 전과 비교할 때 제1 액정 축전기(Csta)의 충전 전압은 상승하고 제2 액정 축전기(Cstb)의 충전 전압은 하강한다. 그러면 제1 및 제2 액정 축전기(Csta, Cstb)의 차이는 커져 측면 시인성이 더 향상된다.
- [0119] 이제 도 10 내지 도 16l을 참고하여 본 발명의 여러 가지 실시예에 따른 액정 표시 장치의 광 차단 부재를 형성하는 광 마스크에 대하여 상세하게 설명한다.
- [0120] 먼저 도 10 내지 도 11c를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치의 광 차단 부재용 광 마스크에 대하여 상세하게 설명한다.
- [0121] 도 10은 본 발명의 한 실시예에 따른 액정 표시 장치의 광 차단 부재용 광 마스크를 도시하는 평면도이며, 도 11a, 도 11b 및 도 11c는 도 10의 광 마스크를 이용하여 형성한 액정 표시 장치의 광 차단 부재를 도시하는 사진이다.
- [0122] 도 10을 참고하면, 광 마스크(50)는 기판(55)과 기판(55) 위에 형성되어 있는 차광막(56)을 포함한다.
- [0123] 차광막(56)은 불투명한 안료로 형성되어 사진 공정에서 노광 시 빛이 통과하지 않는 부분이다. 따라서 차광막(56)의 형태에 따라 액정 표시 장치의 박막을 형성할 수 있으며, 도 10에 도시한 차광막(56)은 액정 표시 장치의 광 차단 부재(135)를 형성하기 위한 것이다.
- [0124] 본 발명의 한 실시예에 따른 광 마스크(50)의 차광막(56)은 복수의 계단(51)을 포함한다. 각 계단(51)은 게이트선(121a, 121b)과 평행한 제1변(51a) 및 데이터선(171)과 평행한 제2변(51b)을 포함한다. 제1변(51a)의 길이(A)와 제2변(51b)의 길이(A)는 동일할 수 있다. 제1변(51a) 및 제2변(51b)의 길이(A)는 약 $8\mu\text{m}$ 내지 $12\mu\text{m}$ 일 수 있다.
- [0125] 도 11a는 광 마스크(50)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $8\mu\text{m}$ 인 경우이고, 도 11b는 광 마스크(50)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $10\mu\text{m}$ 인 경우이며, 도 11c는 광 마스크(50)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $12\mu\text{m}$ 인 경우 이들을 각각 이용하여 형성한 광 차단 부재(135)이다.
- [0126] 도 11a 내지 도 11c를 참고하면, 광 마스크(50)의 제1변(51a) 및 제2변(51b)의 길이(A)가 짧아질수록, 광 차단 부재(135)의 가로부(136a) 및 세로부(136b)가 만나는 모퉁이가 둥글게 형성되는 것을 알 수 있다. 따라서 광 마스크(50)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $8\mu\text{m}$ 미만인 경우에는 광 차단 부재(135)의 가로부(136a) 및 세로부(136b)의 모서리를 날카롭게 형성하기 어렵다. 한편, 광 마스크(50)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $12\mu\text{m}$ 를 초과하면 광 차단 부재(135)의 가로부(136a) 및 세로부(136b)의 길이도 그에 따라 길어지고, 그러면 광 차단 부재(135)를 제1 부화소 전극(191a)의 제1 및 제2 빔변(192c, 192d) 및 제2 부화소 전극(191b)의 제3 및 제4 빔변(193e, 193f)의 형태를 따라 형성하기 어렵다.
- [0127] 이제 도 12 및 도 13을 참고하여 본 발명의 다른 실시예에 따른 액정 표시 장치의 광 차단 부재 용 광 마스크에 대하여 상세하게 설명한다.
- [0128] 도 12는 본 발명의 다른 실시예에 따른 액정 표시 장치의 광 차단 부재 용 광 마스크를 도시하는 평면도이며, 도 13은 종래 기술에 따른 액정 표시 장치의 광 차단 부재 용 광 마스크를 이용하여 제조된 광 차단 부재를 도시하는 도면이다.
- [0129] 도 12를 참고하면, 본 실시예에 따른 광 마스크의 광 차단막(57)은 제1변(52a) 및 제2변(52b)을 포함하는 복수의 계단(52)을 포함한다. 도 12의 광 차단막(57)은 도 10과 달리, 제1변(52a)는 게이트선(121a, 121b)에 평행한 가상의 선(53a)과 제1 빔각(θ_1)을 이루며, 제2변(52b)는 데이터선(171)과 평행한 가상의 선(53b)과 제2 빔각(θ_2)을 이룬다. 제1 및 제2 빔각(θ_1 , θ_2)은 서로 동일할 수 있다. 제1변(52a) 및 제2변(52b)는 제3 빔각(θ_3)을 이루며 만나고, 제3 빔각(θ_3)은 60° 이상 90° 미만이다.
- [0130] 도 13을 참고하면, 종래 기술에 따른 광 마스크를 이용하여 형성된 광 차단 부재(135)는 계단이 제대로 형성되지 않고 거의 둥근 형태를 띤다. 즉, 가로부(136a) 및 세로부(136b)가 제대로 형성되지 않는다. 따라서 광 차

단 부재(135)가 빛을 제대로 차단하지 못한다. 이 때 도 12의 광 마스크와 같이 광 차단막(57)의 제1변(52a) 및 제2변(52b) 사이의 각을 60° 이상 90° 미만으로 하면 광 차단 부재(135) 가로부(136a)를 게이트선(121a, 121b)의 수평에 가깝게, 세로부(136b)를 데이터선(171)의 수평에 가깝게 형성할 수 있다.

[0131] 이제 도 14 내지 도 161을 참고하여 본 발명의 다른 실시예에 따른 액정 표시 장치의 광 차단 부재 용 광 마스크에 대하여 상세하게 설명한다.

[0132] 도 14는 본 발명의 다른 실시예에 따른 광 마스크를 도시하는 평면도이며, 도 15는 도 14에서 점선으로 표시된 원 부분을 확대한 도면이며, 도 16a 내지 도 161은 도 14에 도시한 광 마스크를 이용하여 형성한 액정 표시 장치의 광 차단 부재를 도시하는 사진이다.

[0133] 도 14를 참고하면, 본 실시예에 따른 광 마스크의 광 차단막(54) 역시 제1변(51a) 및 제2변(51b)을 포함하는 복수의 계단(51)을 포함한다. 그러나 도 14의 광 차단막(54)은 도 10의 광 차단막(56)과 달리 제1변(51a) 및 제2변(51b)이 만나는 모퉁이에 볼록부(54a) 및 오목부(54b)가 형성되어 있다.

[0134] 도 15를 참고하면 볼록부(54a)는 제1변(51a) 및 제2변(51b)로부터 일정 길이(B)(이하, 볼록부(54a)의 높이라고 한다)만큼 튀어나와 있으며, 오목부(54b)는 제1변(51a) 및 제2변(51b)로부터 일정 길이(B)(이하, 오목부(54b)의 높이라고 한다)만큼 들어가 있다. 볼록부(54a) 및 오목부(54b)의 높이(B)는 동일할 수 있다. 볼록부(54a) 및 오목부(54b)의 높이(B)는 $0\mu\text{m}$ 초과 $2\mu\text{m}$ 이하일 수 있다.

[0135] 도 16a는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $8\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $0.5\mu\text{m}$ 인 경우이며, 도 16b는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $8\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $1\mu\text{m}$ 인 경우이며, 도 16c는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $8\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $1.5\mu\text{m}$ 인 경우이며, 도 16d는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $8\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $2\mu\text{m}$ 인 경우이며, 도 16e는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $10\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $0.5\mu\text{m}$ 인 경우이며, 도 16f는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $10\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $1\mu\text{m}$ 인 경우이며, 도 16g는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $10\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $1.5\mu\text{m}$ 인 경우이며, 도 16h는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $10\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $2\mu\text{m}$ 인 경우이며, 도 16i는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $12\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $0.5\mu\text{m}$ 인 경우이며, 도 16j는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $12\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $1\mu\text{m}$ 인 경우이며, 도 16k는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $12\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $1.5\mu\text{m}$ 인 경우이며, 도 16l는 광 차단막(54)의 제1변(51a) 및 제2변(51b)의 길이(A)가 $12\mu\text{m}$ 이고, 볼록부(54a) 및 오목부(54b)의 높이(B)가 $2\mu\text{m}$ 인 경우 이들을 각각 이용하여 형성한 광 차단 부재(135)이다.

[0136] 도 16a 내지 도 16l을 참고하면, 볼록부(54a) 및 오목부(54b)의 높이(B)가 커질수록 광 차단 부재(135)의 가로부(136a) 및 세로부(136b)가 만나는 모퉁이가 날카로워지는 것을 알 수 있다. 그러나 볼록부(54a) 및 오목부(54b)의 높이(B)가 $2\mu\text{m}$ 이상이 되면 광 차단 부재(135)의 제1변(136a) 및 세로부(136b)가 게이트선(121a, 121b) 및 데이터선(171)에 수평하게 형성되지 않아 광 차단 부재(135)가 빛을 차단하기 어렵다.

[0137] 이와 같이 광 마스크의 형태를 상기와 같이 조절함으로써 광 차단 부재를 그 기능에 맞게 절절한 형태로 형성할 수 있다.

[0138] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

[0139] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도

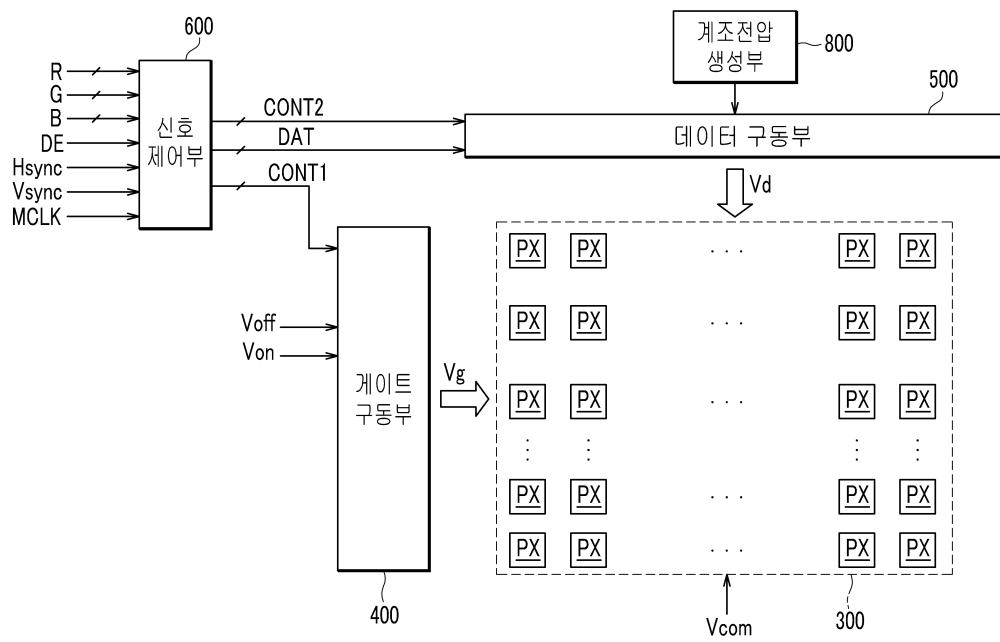
[0140] 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 구조와 두 부화소에 대한 등가 회로를 개략적으로 도시한 도면.

[0141] 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도.

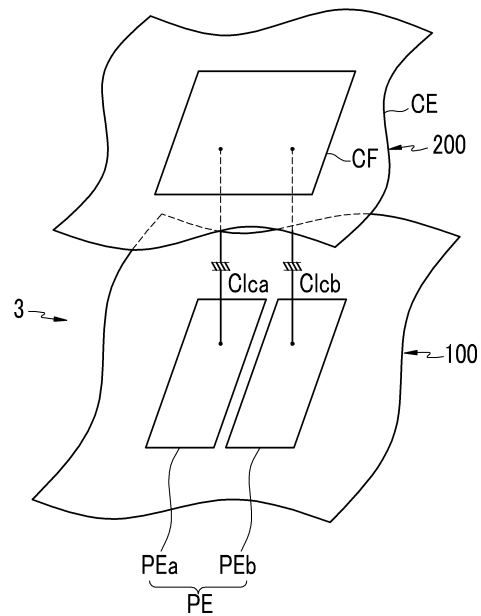
- [0142] 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 신호선과 화소의 배열을 도시하는 도면.
- [0143] 도 5는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도.
- [0144] 도 6 및 도 7은 각각 도 5의 액정 표시판 조립체를 VI-VI 및 VII-VII 선을 따라 잘라 도시한 단면도.
- [0145] 도 8은 본 발명의 한 실시예에 따른 액정 표시 장치의 게이트 신호를 도시하는 파형도.
- [0146] 도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 한 화소에 대한 회로도.
- [0147] 도 10은 본 발명의 한 실시예에 따른 액정 표시 장치의 광 차단 부재용 광 마스크를 도시하는 평면도.
- [0148] 도 11a, 도 11b 및 도 11c는 도 10의 광 마스크를 이용하여 형성한 액정 표시 장치의 광 차단 부재를 도시하는 사진.
- [0149] 도 12는 본 발명의 다른 실시예에 따른 액정 표시 장치의 광 차단 부재 용 광 마스크를 도시하는 평면도.
- [0150] 도 13은 종래 기술에 따른 액정 표시 장치의 광 차단 부재 용 광 마스크를 이용하여 제조된 광 차단 부재를 도시하는 도면.
- [0151] 도 14는 본 발명의 다른 실시예에 따른 광 마스크를 도시하는 평면도.
- [0152] 도 15는 도 14에서 점선으로 표시된 원 부분을 확대한 도면.
- [0153] 도 16a 내지 도 16l은 도 14에 도시한 광 마스크를 이용하여 형성한 액정 표시 장치의 광 차단 부재를 도시하는 사진.
- [0154] * 도면 부호의 설명 *
- [0155] 3: 액정층 55, 110, 210: 기판
- [0156] 54, 56, 57: 광 차단막 51, 52: 계단
- [0157] 100, 200: 표시판 121a, 121b: 게이트선
- [0158] 124a, 124b, 124c: 게이트 전극
- [0159] 131a, 131b: 유지 전극선 137a, 137b: 유지 전극
- [0160] 135: 광 차단 부재
- [0161] 154a, 154b, 154c: 반도체 163c, 165c: 저항성 접촉 부재
- [0162] 171: 데이터선 173a, 173b, 173c: 소스 전극
- [0163] 175a, 175b, 175c: 드레인 전극 180: 보호막
- [0164] 181a, 181b, 182, 185a, 185b: 접촉 구멍
- [0165] 191: 화소 전극 220: 차광 부재
- [0166] 230: 색필터 250: 덮개막
- [0167] 270: 공통 전극
- [0168] 300: 액정 표시판 조립체 400: 게이트 구동부
- [0169] 500: 데이터 구동부 600: 신호 제어부
- [0170] 800: 계조 전압 생성부

도면

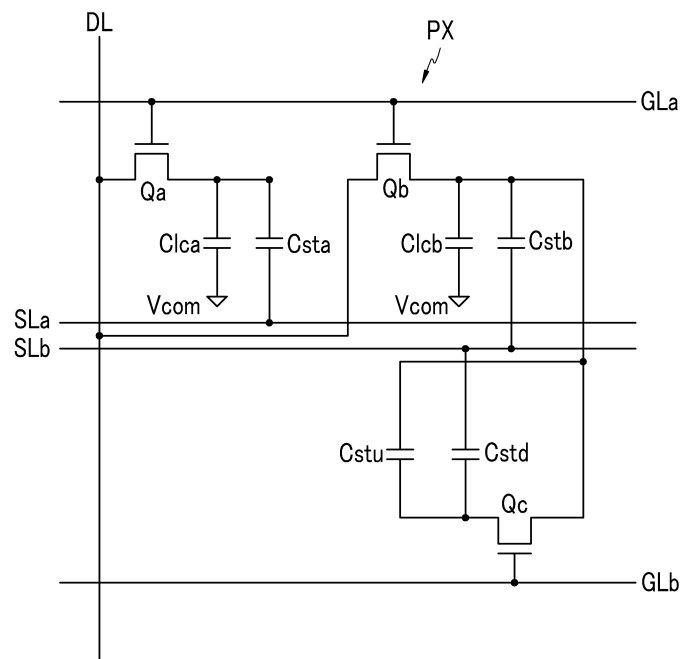
도면1



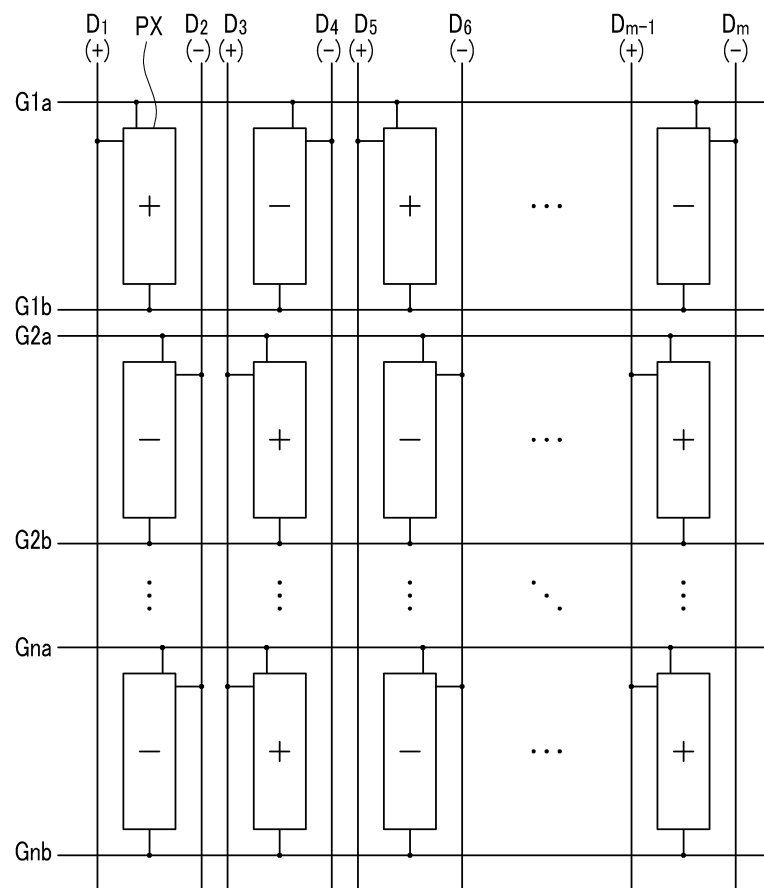
도면2



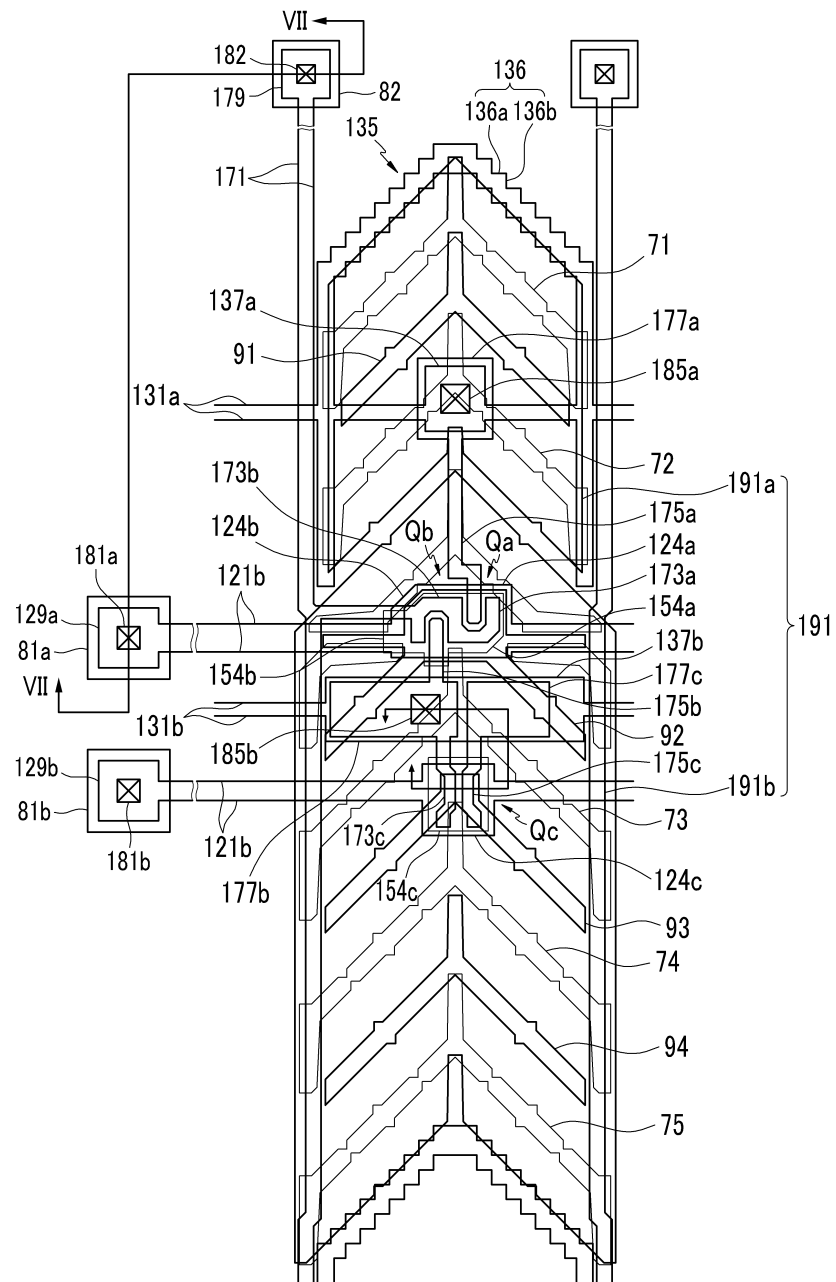
도면3



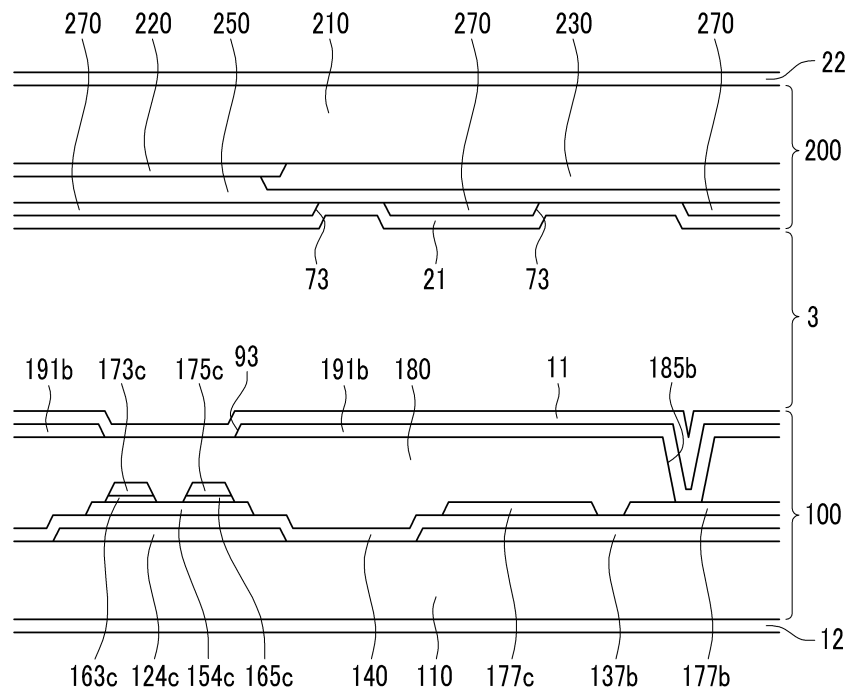
도면4



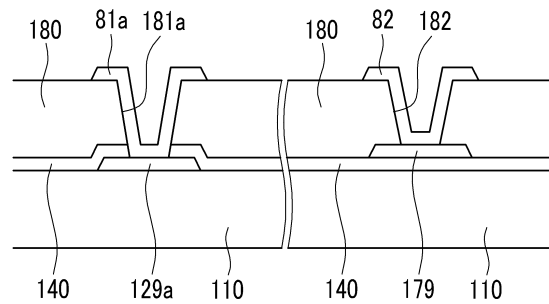
도면5



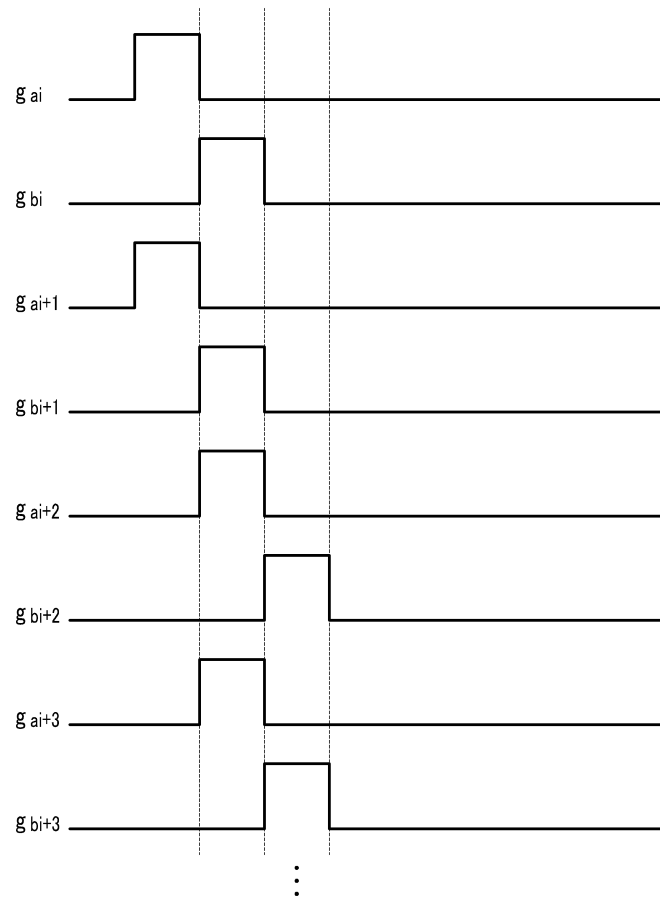
도면6



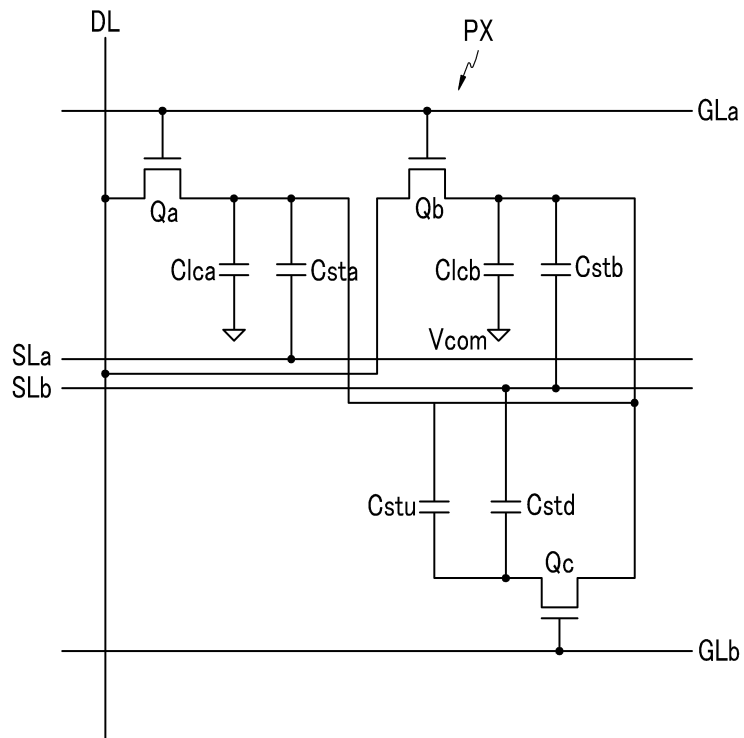
도면7



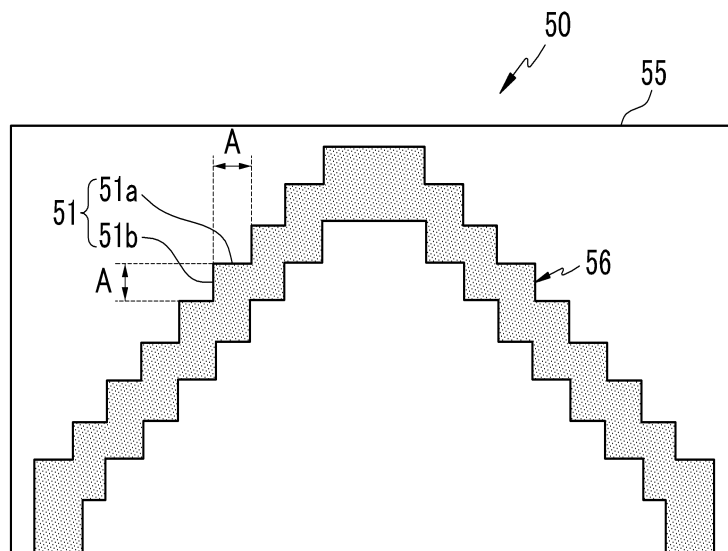
도면8



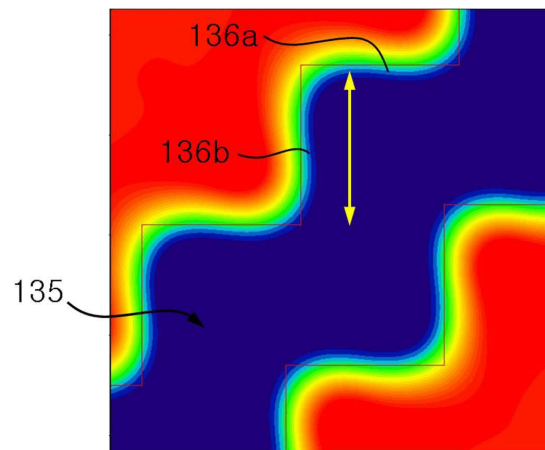
도면9



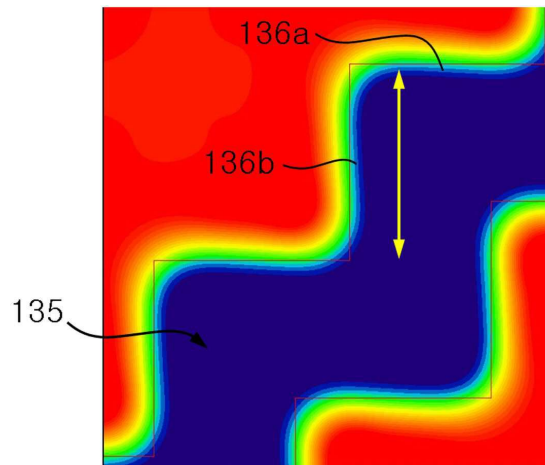
도면10



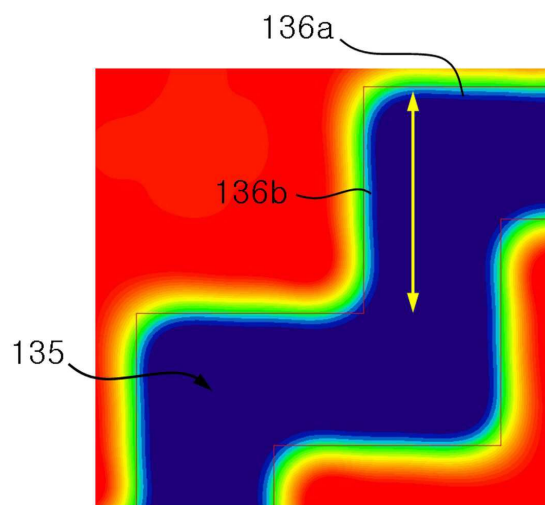
도면11a



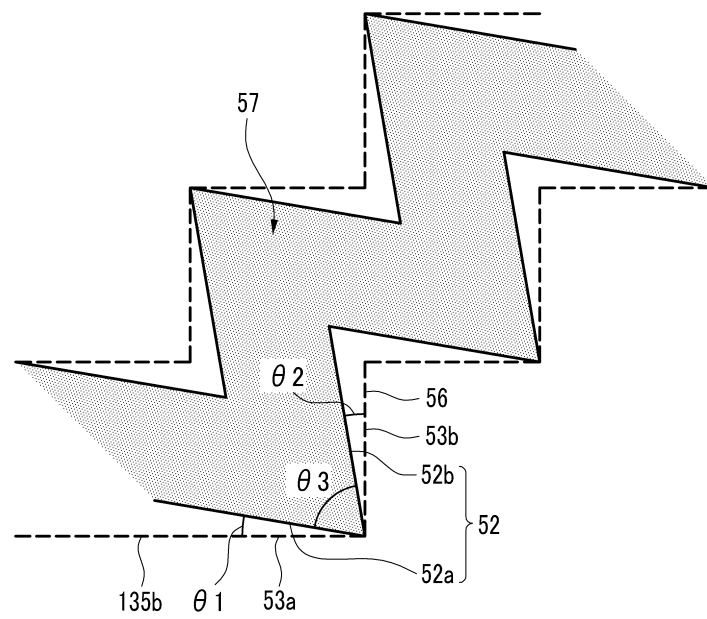
도면11b



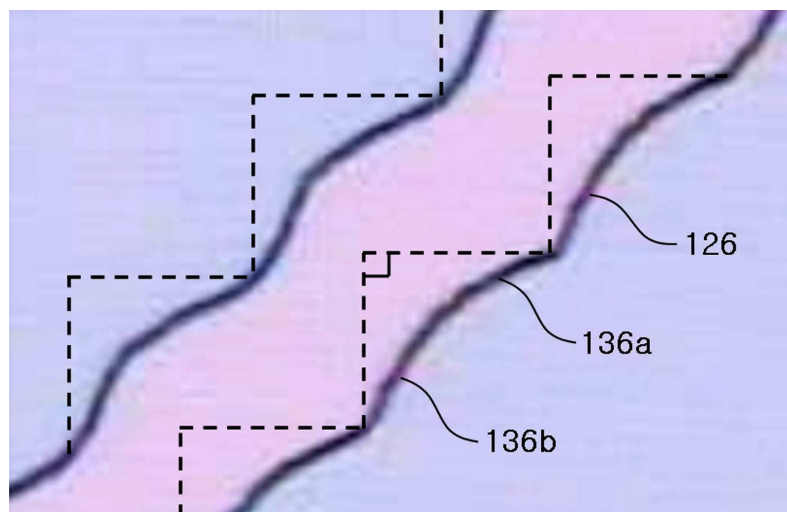
도면11c



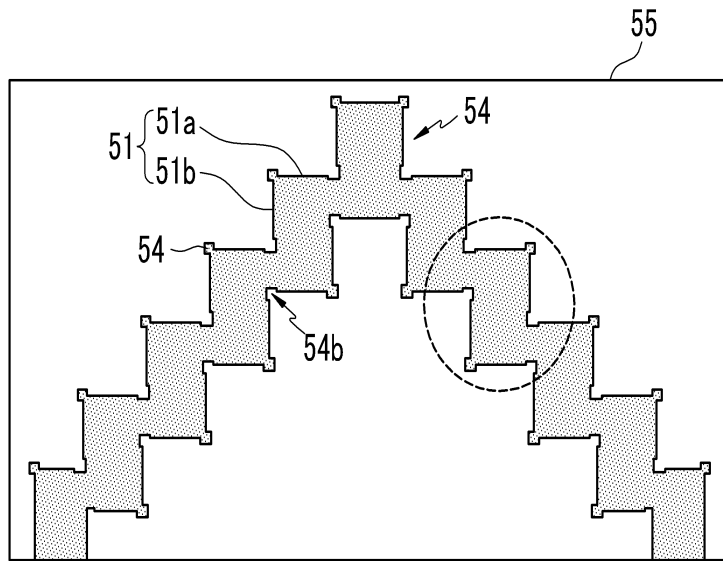
도면12



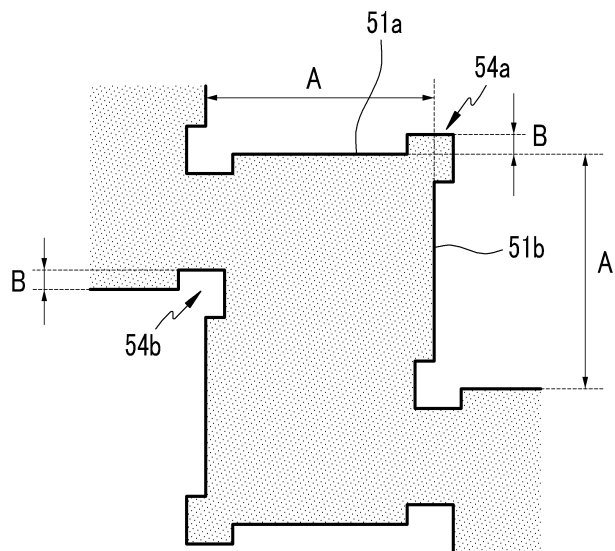
도면13



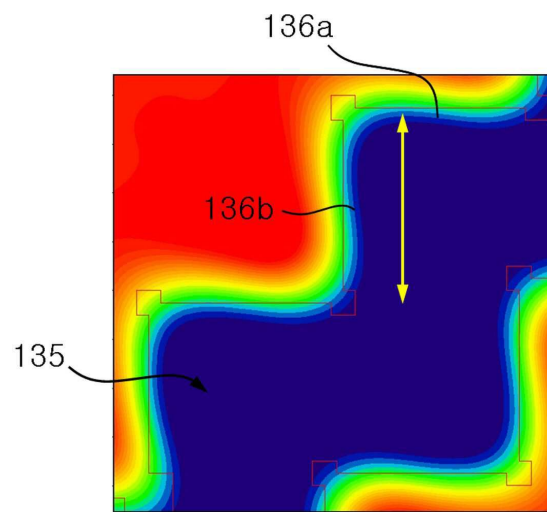
도면14



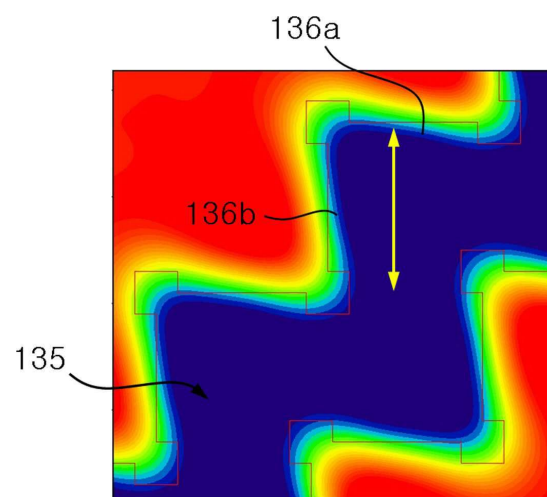
도면15



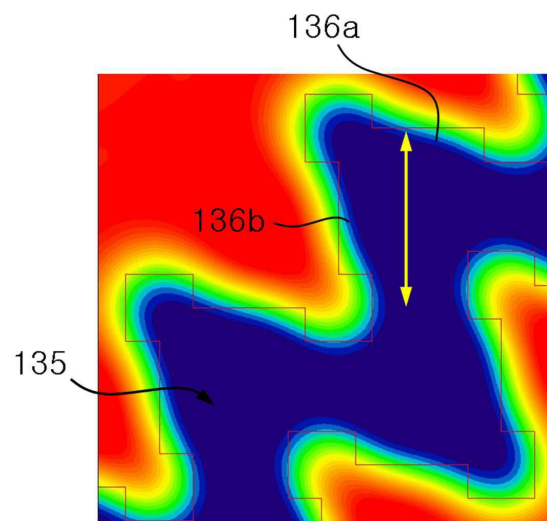
도면16a



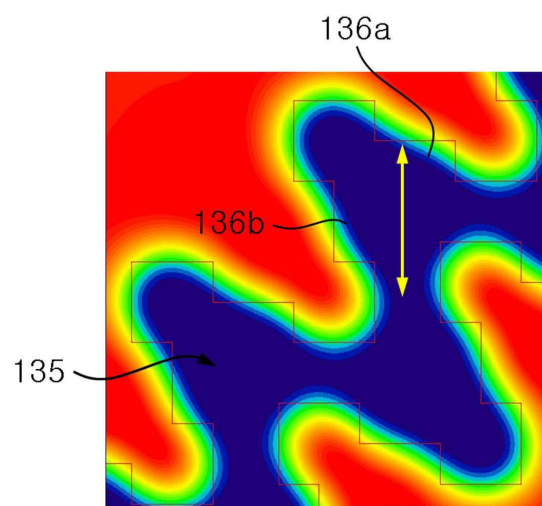
도면16b



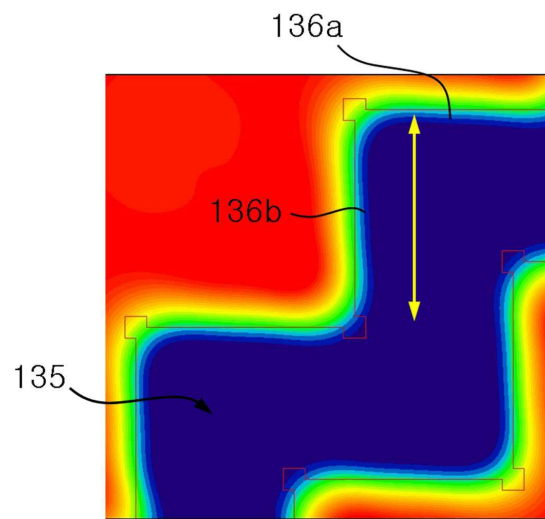
도면16c



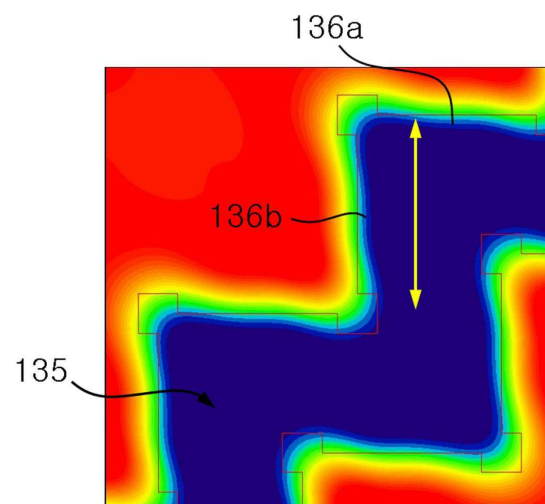
도면16d



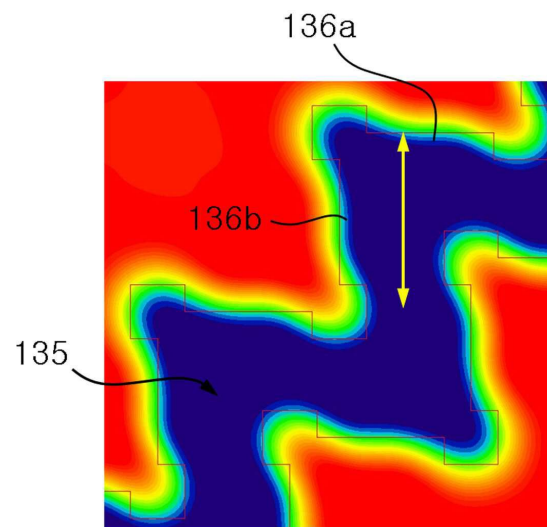
도면16e



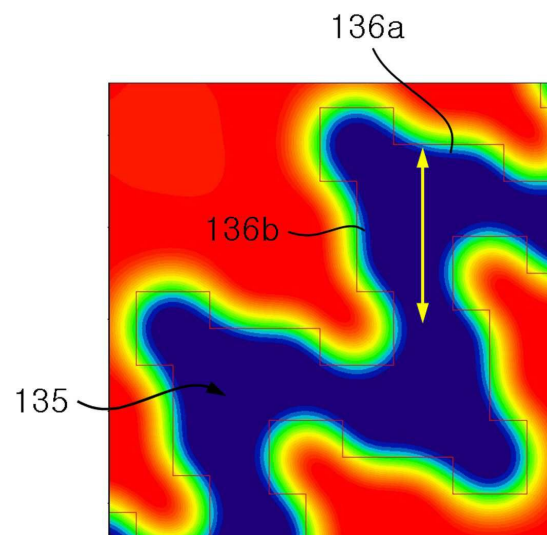
도면16f



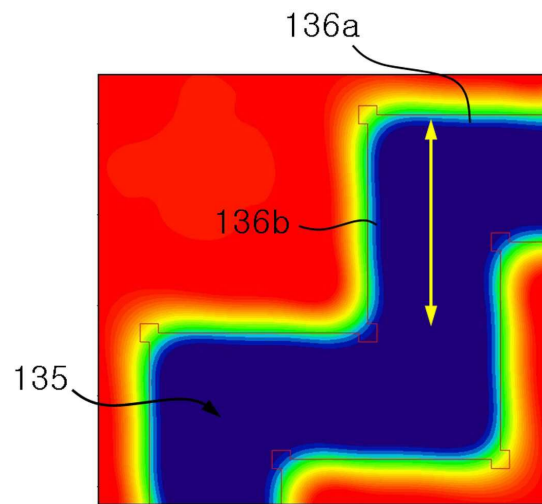
도면16g



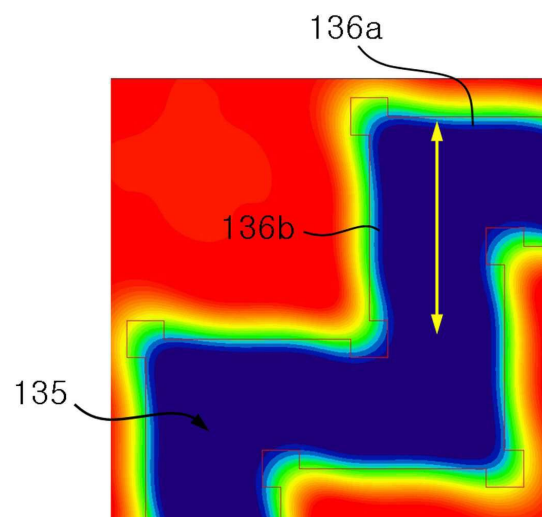
도면16h



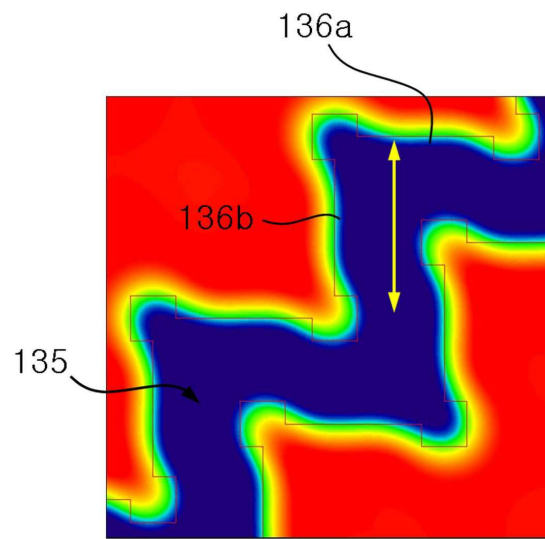
도면16i



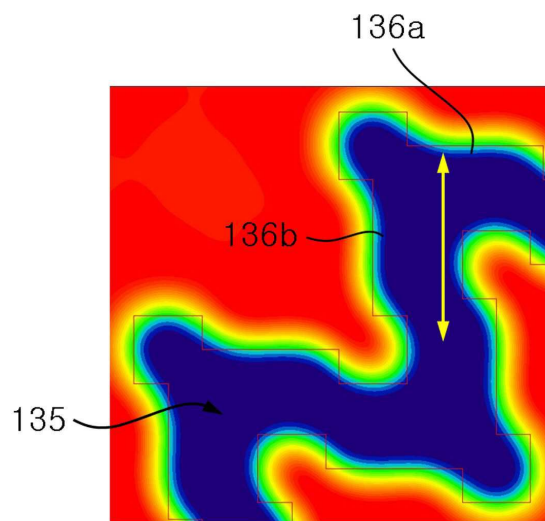
도면16j



도면16k



도면16l



专利名称(译)	液晶显示器及其制造用光学掩模		
公开(公告)号	KR1020100055151A	公开(公告)日	2010-05-26
申请号	KR1020080114093	申请日	2008-11-17
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM YOON JANG 김윤장 SONG YOUNG GOO 송영구 MOON SUNG JAE 문성재		
发明人	김윤장 송영구 문성재		
IPC分类号	G02F1/133 G02F1/136		
CPC分类号	G03F1/36 G09G2310/0251 G09G2300/0852 G09G2300/0876 G09G2320/028 G09G3/3659 G09G2300/0447 G09G2310/0205 G09G2300/0426 G03F1/00		
其他公开文献	KR101515383B1		
外部链接	Espacenet		

摘要(译)

本发明涉及用于液晶显示器的光学掩模及其制造。第一栅极信号施加在第三薄膜晶体管中，第三薄膜晶体管包括连接到第三漏电极的第二薄膜晶体管，第三栅电极和第三源电极以及包括第二薄膜晶体管的第二子像素电极，第三栅电极，连接到第三漏电极和第二子像素电极的第三源电极，其中根据本发明的液晶显示器包括第二薄膜晶体管，第三栅电极和第三源电极连接到第三漏电极和第二子像素电极，以及第一和第二栅电极。并且第二栅极信号施加在第三栅电极中。并且在第一和第二源电极中施加相同的数据信号。并且连接第二漏电极和第三源电极。Vcell，充电，光学截止。

