



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0053949  
(43) 공개일자 2010년05월24일

(51) Int. Cl.

G02F 1/136 (2006.01) G02F 1/1343 (2006.01)

(21) 출원번호 10-2008-0112843

(22) 출원일자 2008년11월13일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

김윤장

경기도 수원시 영통구 영통동 신나무실5단지아파트 542동 1704호

권영근

경기도 수원시 영통구 망포동 LG Xii 3차 301동 1203호

(뒷면에 계속)

(74) 대리인

특허법인가산

전체 청구항 수 : 총 13 항

(54) 액정 표시 장치

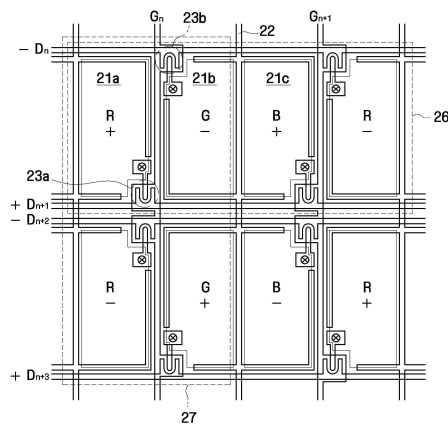
(57) 요약

제조 비용을 줄이고 개구율을 증가 시키는 액정 표시 장치의 픽셀 설계가 개시된다.

본 발명에 따른 액정 표시 장치는 기관의 장변과 평행하게 연장되는 복수의 데이터 배선을 포함한다. 본 발명에 따른 액정 표시 장치의 게이트 배선의 개수는 데이터 배선의 길이 방향으로 나열된 픽셀 전극의 개수의 절반이며, 데이터 배선의 개수는 게이트 배선의 길이 방향으로 나열된 픽셀 전극의 개수의 두 배이다.

본 발명에 따른 액정 표시 장치는 높은 개구율, 높은 유리기관 사용 효율, 낮은 제조 비용, 고속 응답 액정과와의 좋은 적합성 등 종래 기술에 비하여 여러 가지 장점이 있다.

대표도 - 도4a



(72) 발명자

**안순일**

충청남도 천안시 봉명동 청솔3차아파트 304동 130  
9호

**박경호**

충청남도 천안시 두정동 1214번지 503호

---

## 특허청구의 범위

### 청구항 1

장변과 단변을 가진 기관;

상기 기관 위에 형성되고 제1 방향으로 뺀 복수의 게이트 배선;

상기 게이트 배선과 절연되어 교차하고 제2 방향으로 뺀 복수의 데이터 배선; 및

스위칭 소자에 의해 상기 데이터 배선과 연결되는 복수의 픽셀 전극을 포함하며,

상기 게이트 배선의 개수는 상기 제2 방향으로 나열된 상기 픽셀 전극의 개수의 절반이고, 상기 데이터 배선은 상기 기관의 장변과 실질적으로 평행하게 연장되는 액정 표시 장치.

### 청구항 2

제 1항에 있어서, 두 개의 픽셀 전극이 이웃하는 두 개의 게이트 배선 사이에 위치한 액정 표시 장치.

### 청구항 3

제 1항에 있어서, 상기 기관의 상변의 길이가 상기 기관의 측변의 길이보다 길고, 데이터 배선은 가로 배선인 액정 표시 장치.

### 청구항 4

제 1 항에 있어서, 상기 기관의 측변의 길이가 상기 기관의 상변의 길이보다 길고, 상기 데이터 배선은 세로 배선인 액정 표시 장치.

### 청구항 5

제 1 항에 있어서, 상기 데이터 배선의 개수가 상기 제1 방향으로 나열된 상기 픽셀 전극 개수의 두 배인 액정 표시 장치.

### 청구항 6

제 1 항에 있어서, 복수의 스토리지 전극을 더 포함하며, 상기 복수의 스토리지 전극은 상기 게이트 배선과 교대로 배열되는 액정 표시 장치.

### 청구항 7

제 1 항에 있어서, 복수의 박막 트랜지스터를 더 포함하며, 상기 복수의 박막 트랜지스터는 상기 게이트 배선을 중심으로 하나 또는 두 개씩 지그재그로 배열되어 있는 액정 표시 장치.

### 청구항 8

제 2 항에 있어서 복수의 스토리지 전극을 더 포함하며, 상기 복수의 스토리지 전극은 상기 게이트 배선과 교대로 배열되어 있는 액정 표시 장치.

### 청구항 9

제 2 항에 있어서, 복수의 박막 트랜지스터를 더 포함하며, 상기 복수의 박막 트랜지스터는 상기 게이트 배선을 중심으로 하나 또는 두 개씩 지그재그로 배열되어 있는 액정 표시 장치.

### 청구항 10

기관;

상기 기관 위에 형성되고 제1 방향으로 뺀 복수의 게이트 배선;

상기 게이트 배선과 절연되어 교차하고 제2 방향으로 뺀 복수의 데이터 배선; 및

스위칭 소자에 의해 상기 데이터 배선과 연결되는 복수의 픽셀 전극을 포함하며,

상기 데이터 배선은 상기 기판의 장변과 실질적으로 평행하게 연장되며 두 개의 인접한 게이트 배선 사이마다 두 개의 픽셀 전극이 위치하는 액정 표시 장치.

**청구항 11**

제 10 항에 있어서, 상기 데이터 배선의 개수는 상기 제1 방향으로 나열된 상기 픽셀 전극의 개수의 두 배인 액정 표시 장치.

**청구항 12**

제 10 항에 있어서, 복수의 스토리지 전극을 더 포함하며, 상기 복수의 스토리지 전극은 상기 게이트 배선과 교대로 배열되어 있는 액정 표시 장치.

**청구항 13**

제 10 항에 있어서, 복수의 박막 트랜지스터를 더 포함하며, 상기 복수의 박막 트랜지스터는 상기 게이트 배선을 중심으로 하나 또는 두 개씩 지그재그로 배열되어 있는 액정 표시 장치.

**명세서**

**발명의 상세한 설명**

**기술분야**

[0001] 본 발명은 액정 표시 장치에 관한 것으로, 더욱 상세하게는 개구율을 증가시키고 제조비용을 줄일 수 있는 액정 표시 장치의 픽셀 배치 설계에 관한 것이다.

**배경기술**

[0002] 일반적으로 액정 표시 장치의 데이터 드라이버는 게이트 드라이버에 비하여 훨씬 고가이며, 트랜지스터의 높은 이동도를 요구하므로 게이트 드라이버와는 다르게 비정질 실리콘 박막트랜지스터를 사용하여 글래스에 직접 실장하는 것이 사실상 불가능하다. 또한, 사용되는 채널수에 비례하여 가격이 급격히 상승한다. 따라서, 제조비용을 줄이기 위해서는 데이터 드라이버 개수 및/또는 그 채널수를 가능한 감소시켜야 한다.

[0003] 도 1은 종래 기술에 따른 액정 표시 장치의 개략적인 평면도이다. 도 2a는 도 1의 액정 표시 장치의 픽셀 배치 설계도이며, 도 2b는 도2a의 픽셀 배치 설계도의 등가 회로도이다.

[0004] 도1, 도 2a, 및 도 2b를 참조하면, 종래 기술에 따른 액정 표시 장치는 게이트 배선(Gi), 데이터 배선(Di), 픽셀 전극(11), 스토리지 전극(12), 박막 트랜지스터(13), 데이터 드라이버(14) 및 게이트 드라이버(15)를 포함한다.

[0005] 이러한 구조는 데이터 배선(Di)을 가로 배선으로 사용함으로써, 데이터 배선(Di)을 세로 배선으로 사용하는 전통적인 픽셀 설계 방식에 비하여 데이터 드라이버의 채널 수를 2/3로 줄일 수 있으며, 게이트 드라이버(15)를 박막 트랜지스터 기판 제조 공정과 함께 유리기판 위에 집적회로로 형성함으로써 게이트 드라이버 IC를 제거할 수 있다.

[0006] 도 2a, 및 도 2b를 참조하면, 하나의 가로 픽셀 열(16)에 두 개의 데이터 배선(D<sub>n</sub>, D<sub>n+1</sub>)이 형성되며 하나의 세로 픽셀 열(17)에 하나의 게이트 배선(G<sub>n</sub>)이 형성된다. 게이트 배선(Gi)은 두 개씩 전기적으로 연결되며, 박막 트랜지스터(13)는 지그재그로 배열되어 대응하는 데이터 배선(Di) 및 게이트 배선(Gi)과 연결된다. 따라서, 데이터 신호가 두 개의 세로 픽셀 열의 각 픽셀 전극에 동시에 인가되므로 충분한 픽셀 충전 시간을 확보 할 수 있다.

[0007] 한편, 게이트 신호를 인가함에 따라 주변 전기장의 왜곡으로 인해 발생하는 텍스처를 억제하기 위하여 스토리지 전극(12)이 게이트 배선(Gi)과 인접하여 형성된다.

[0008] 그러나, 이러한 구조의 경우 게이트 배선(Gi)이 모든 세로 픽셀 열 마다 형성되고 스토리지 전극(12)이 게이트 배선(Gi)과 인접하여 형성되므로 개구율이 감소한다. 또한, 두 개의 게이트 배선(Gi)이 게이트 드라이버(15)의 하나의 출력단자와 연결되므로 게이트 배선(Gi)에 의한 부하가 상대적으로 커지게 되어 집적된 게이트 드라이버

의 크기가 커지게 된다. 따라서, 유리기관의 사용 효율이 떨어지게 되고 패널 설계 마진도 감소하는 문제가 있다.

**발명의 내용**

**해결 하고자하는 과제**

[0009] 본 발명은 상기 종래 기술의 문제점을 해결하고자 한다.

**과제 해결수단**

[0010] 본 발명에 따른 액정 표시 장치는 게이트 배선의 개수를 절반으로 줄여 상기 종래 기술의 문제점을 해결한다.

[0011] 이를 위하여, 인접한 두 게이트 배선 사이에 두 개의 픽셀 전극이 위치하며, 하나 또는 두 개의 박막 트랜지스터가 게이트 배선을 중심으로 지그 재그로 배열되어 한번의 게이트 턴온 신호로 두 개의 픽셀 전극과 두 개의 데이터 배선을 전기적으로 연결한다.

**발명의 실시를 위한 구체적인 내용**

[0012] 이하 도면을 참고하여 본 발명의 바람직한 실시예에 대하여 상세히 설명한다. 그러나, 본 발명은 이하의 실시예에 의해 한정 해석되어서는 안되며 다양하게 변형되어 실시될 수 있다.

[0013] 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 개략적인 평면도이다. 도 4a는 도 3의 액정 표시 장치의 픽셀 배치 설계도이며, 도 4b는 도 4a의 픽셀 배치 설계도의 등가 회로도이다.

[0014] 도 3, 도 4a 및 도 4b를 참고하면, 본 실시예의 경우 데이터 배선(Di)은 가로 배선으로 형성되며 게이트 배선(Gi)은 세로 배선으로 형성된다. 데이터 드라이버(24)는 패널의 측부에 위치하며 게이트 드라이버(25)는 패널의 상부에 위치한다. 데이터 드라이버(24)와 게이트 드라이버(25)의 위치는 본 발명에 있어서 중요한 요소는 아니며 본 실시예에 한정되지 않는다.

[0015] 노트북용 액정 패널 또는 텔레비전용 액정 패널의 경우, 일반적으로 세로 배선의 수가 가로 배선의 수보다 많다. 한편, 일반적으로 데이터 드라이버(24)가 게이트 드라이버(25)에 비하여 고가이며 데이터 드라이버(24)의 가격은 채널수에 따라 급격히 증가한다.

[0016] 따라서, 데이터 배선(Di)을 세로 배선 보다는 가로 배선으로 사용하는 것이 제조 비용을 감소하는데 매우 유리하다.

[0017] 그러나, 게이트 배선(Gi)이 세로 배선으로 사용되면 게이트 배선(Gi)의 수가 증가하므로 픽셀의 충전 시간이 줄어들게 된다.

[0018] 예를 들어 데이터 배선(Di)을 가로 배선으로 게이트 배선(Gi)을 세로 배선으로 사용하는 개념을 WXGA+급(1440×900 해상도, 75Hz) 고해상도 고속 구동 방식에 단순하게 적용하는 경우 실제 픽셀 충전 시간은 약 2 μs가 된다.

[0019] 그 결과, 이동도가 상대적으로 낮은 비정질 실리콘 박막 트랜지스터로는 패널을 안정적으로 구동하는 것이 불가능해진다.

[0020] 따라서, 충분한 픽셀 충전 시간을 확보하기 위하여 도 4a, 및 도 4b 에 도시된 바와 같이 하나의 가로 픽셀 열(26)에 두 개의 데이터 배선(D<sub>n</sub>, D<sub>n+1</sub>)을 형성하고 두 개의 세로 픽셀 열(27)에 하나의 게이트 배선(G<sub>n</sub>)을 형성한다.

[0021] 그런 다음, 가로 방향을 따라 두 개의 박막 트랜지스터(23b, 23a)를 통해 픽셀 전극(21b, 21a)을 교대로 홀수/짝수 데이터 배선(D<sub>n</sub>, D<sub>n+1</sub>)에 연결하고 가로 픽셀 열(26) 내에서 두 개의 박막 트랜지스터(23b, 23a)가 하나의 게이트 배선(G<sub>n</sub>)에 의하여 동시에 턴온 되도록 구성된다.

[0022] 그리하여, 두 개의 데이터 신호가 두 개의 데이터 배선(D<sub>n</sub>, D<sub>n+1</sub>)을 통해 행 방향으로 인접한 두 개의 픽셀 전극(21b, 21a)에 동시에 인가된다. 따라서, 이러한 구조를 사용할 경우 픽셀 충전 시간을 두 배로 확보할 수 있다.

[0023] 또한, 점반전(dot inversion) 구동을 위하여 데이터 배선(D<sub>n</sub>, D<sub>n+1</sub>, D<sub>n+2</sub>, D<sub>n+3</sub>)으로 인가되는 데이터 신호의 극성

을 열방향을 따라 교대로 변경하는 것이 바람직하다.

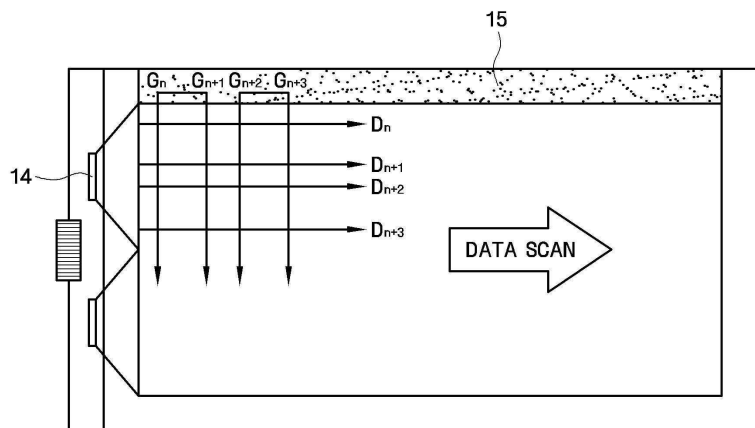
- [0024] 본 실시예에 따르면 게이트 배선( $D_n, D_{n+1}, D_{n+2}, D_{n+3}$ )의 수가 도 1, 도 2a, 및 도 2b에 도시된 종래 기술에 비해 절반으로 줄어든다. 따라서, 개구율이 증가될 수 있다.
- [0025] 또한, 게이트 드라이버(25)의 출력단자 당 게이트 배선수의 감소로 인하여 도 1, 도 2a, 및 도 2b에 도시된 종래 기술에 비하여 게이트 드라이버의 단자(25)에 가해지는 부하의 크기가 감소될 수 있다. 따라서, 게이트 드라이버(25)의 출력측 박막 트랜지스터의 채널 폭(channel width)을 줄일 수 있으며, 결과적으로 게이트 드라이버(25) 전체 회로 크기를 줄일 수 있다.
- [0026] 한편, 스토리지 전극(22)은 두 개의 게이트 배선( $G_n, G_{n+1}$ ) 사이에서 픽셀 전극(21b, 21c)의 가장자리를 따라 배치된다. 본 실시예와 같이 스토리지 전극(22)의 일부는 인접한 두 개의 픽셀 전극(21b, 21c) 사이에 위치하며, 인접한 두 개의 픽셀 전극(21b, 21c)과 중첩되지 않거나 중첩될 수 있다.
- [0027] 충분한 스토리지 전극(22)의 선폭은 몇 가지 이점을 가져다 줄 수 있다. 첫째로, 두 픽셀 전극(21b, 21c) 사이의 결합 용량을 줄일 수 있고, 둘째로, 백라이트에서 나오는 빛을 차단함으로써 반대 기판에 위치하는 광차단수단(도시되지 않음)의 크기를 줄여 개구율을 증가시킬 수 있으며, 셋째로, 스토리지 전극(22)의 부하가 줄어들어 액정 커패시턴스( $C_{lc}$ )에 대한 스토리지 커패시턴스( $C_{st}$ )의 비( $C_{st}/C_{lc}$ )를 크게 유지할 수 있어 고속 응답 특성을 가진 액정과 함께 사용하는데 있어서 유리하다.
- [0028] 상술한 바와 같이, 본 발명에 따른 액정 표시 장치는 높은 개구율, 높은 유리기판 사용 효율, 제조 비용 감소, 고속 응답 특성을 가진 액정과 좋은 적합성 등 여러 가지 장점을 가진다.
- [0029] 본 실시예와 다른 여러 변형 실시예(예를 들어 다양한 픽셀 전극 구조, 다양한 구동 모드 등)는 본 발명의 사상과 범위를 벗어나지 않고 당업자에 의해 다양하게 구현될 수 있다. 따라서, 청구범위는 이상 상술한 실시예에 한정되지 않으며 더 넓게 해석되어야 한다.

**도면의 간단한 설명**

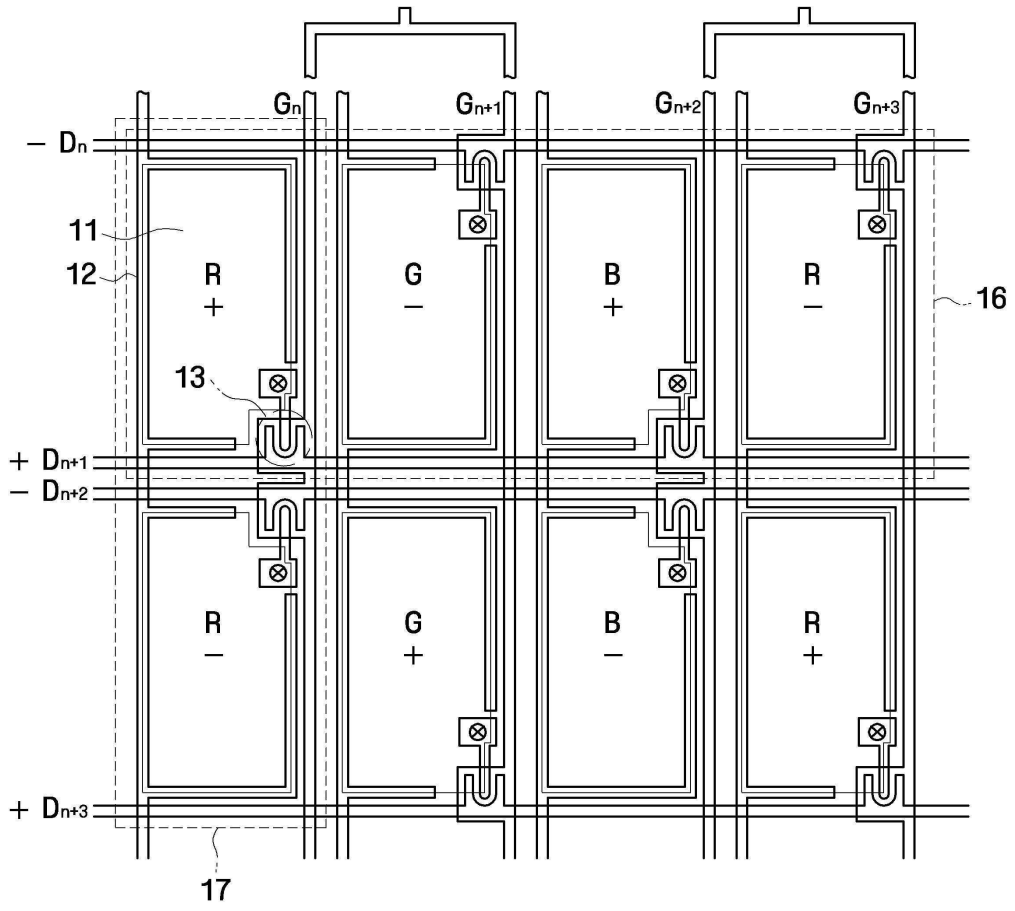
- [0030] 도 1은 종래 기술에 따른 액정 표시 장치의 개략적인 평면도이다.
- [0031] 도 2a는 도 1의 액정 표시 장치의 픽셀 배치 설계도이다.
- [0032] 도 2b는 도 2a의 픽셀 배치 설계도에 대한 등가 회로도이다.
- [0033] 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 개략적인 평면도이다.
- [0034] 도 4a는 도 3의 액정 표시 장치의 픽셀 배치 설계도이다.
- [0035] 도 4b는 도 4a의 픽셀 배치 설계도에 대한 등가 회로도이다.

**도면**

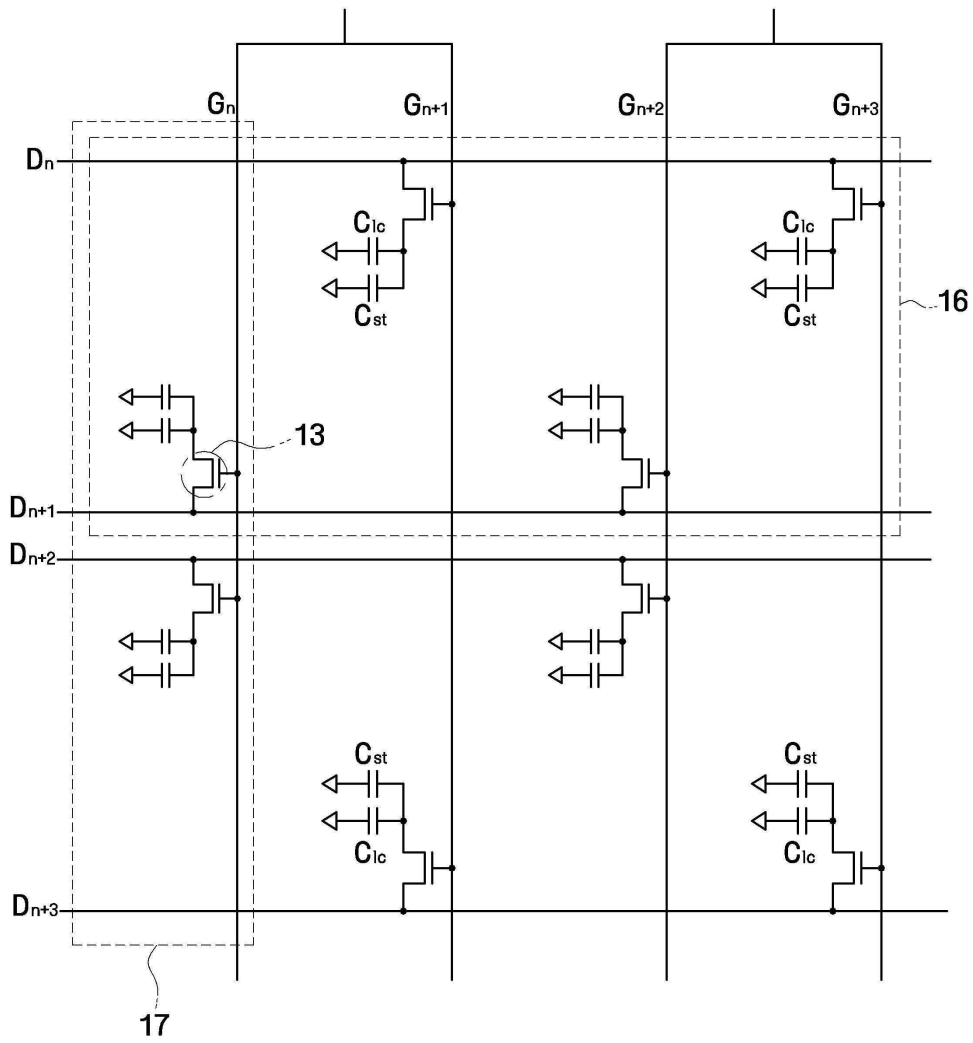
**도면1**



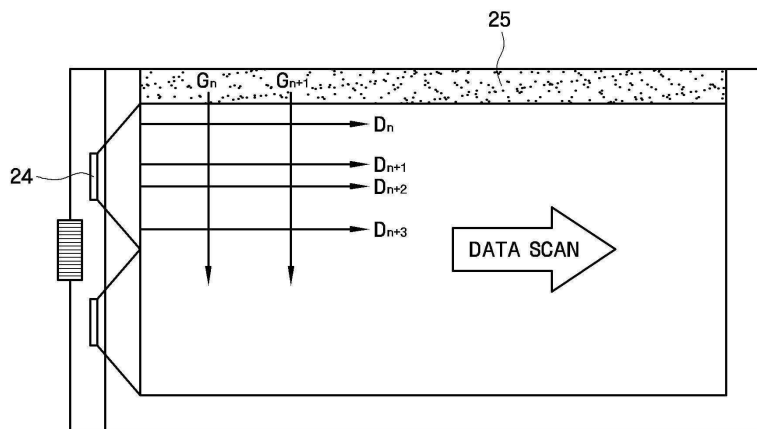
도면2a



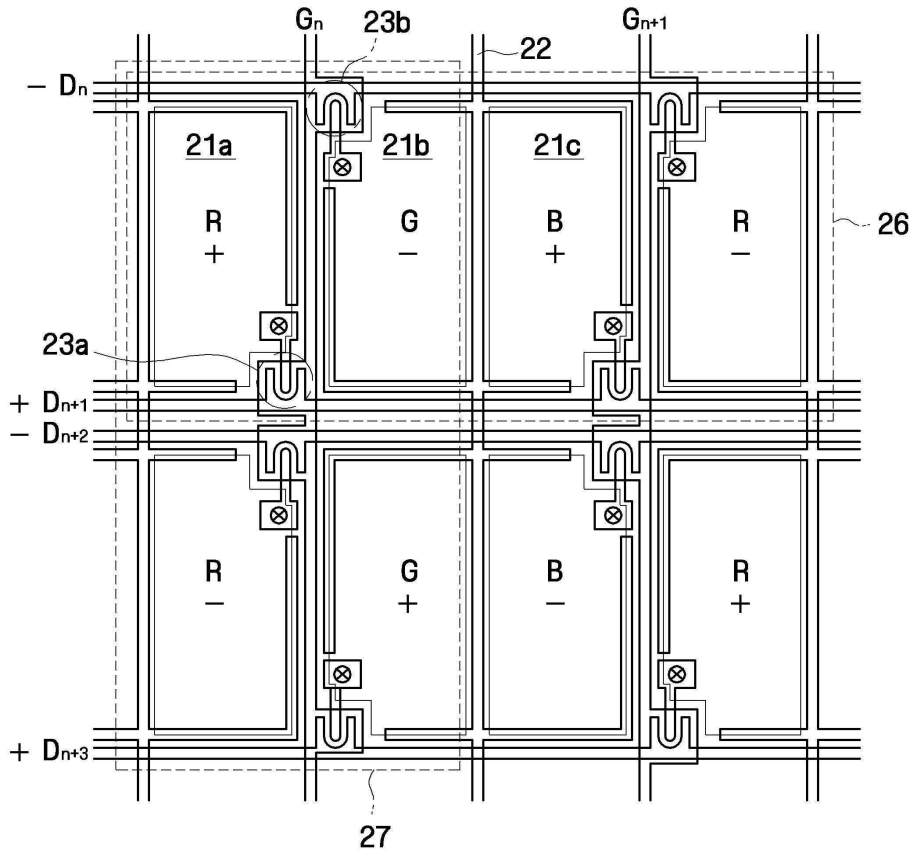
도면2b



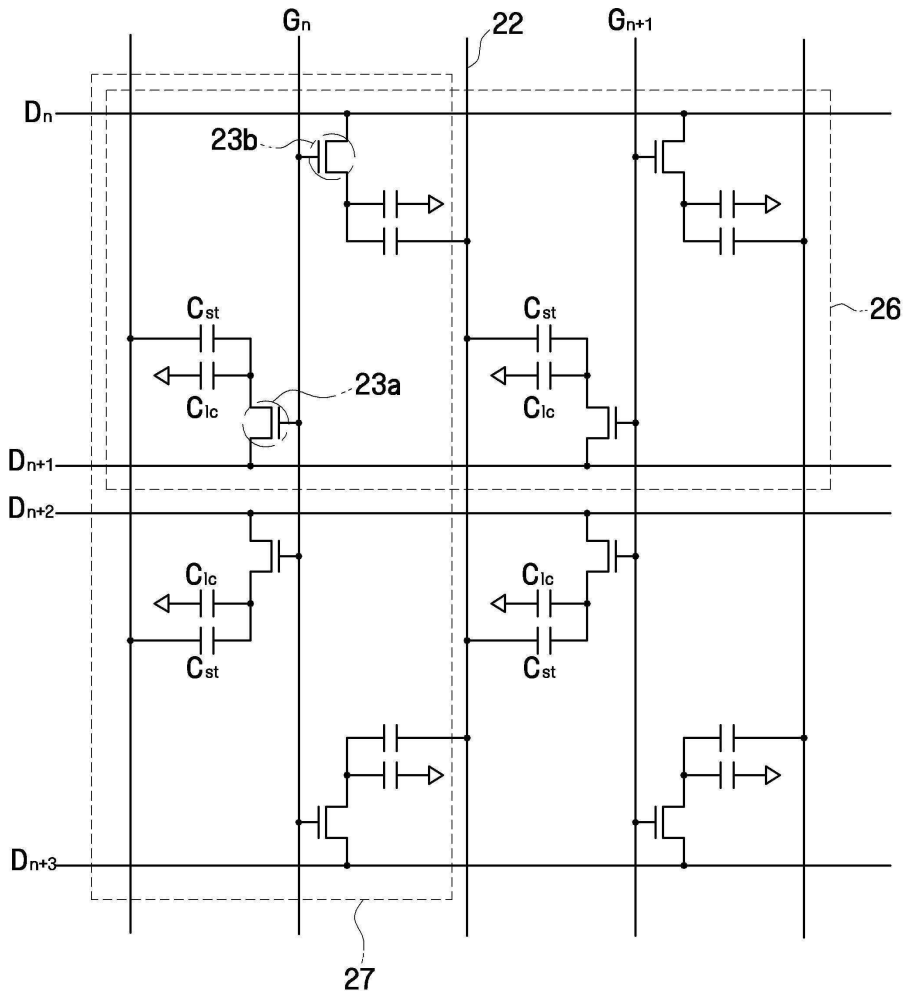
도면3



도면4a



도면4b



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020100053949A</a>	公开(公告)日	2010-05-24
申请号	KR1020080112843	申请日	2008-11-13
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM YOON JANG 김윤장 KWON YEONG KEUN 권영근 AHN SOON IL 안순일 PARK KYUNG HO 박경호		
发明人	김윤장 권영근 안순일 박경호		
IPC分类号	G02F1/136 G02F1/1343		
CPC分类号	G02F1/136213 G02F1/136286 G02F2201/40 G02F1/13454		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

公开了一种降低制造成本并增加孔径比的液晶显示装置的像素设计。根据本发明的液晶显示装置包括与基板的长边平行延伸的多条数据线。根据本发明的液晶显示器中的栅极布线的数量是沿数据布线的纵向布置的像素电极的数量的一半，并且数据布线的数量是布置在栅极布线的纵向方向上的像素电极的数量的一半。根据本发明的液晶显示装置具有优于现有技术各种优点，例如高孔径比，高玻璃基板使用效率，低制造成本，以及与高速响应液晶显示器的良好兼容性。

