



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0001886
(43) 공개일자 2010년01월06일

(51) Int. Cl.

G02F 1/1339 (2006.01)

(21) 출원번호 10-2008-0061972

(22) 출원일자 2008년06월27일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

심재훈

서울특별시 광진구 중곡2동 149-12 21/8 302호

(74) 대리인

박장원

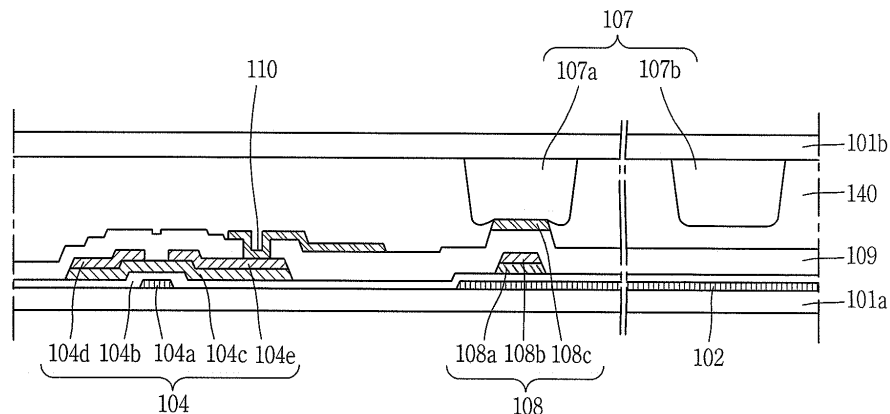
전체 청구항 수 : 총 9 항

(54) 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 액정표시장치 및 그 제조 방법에 관한 것으로서, 본 발명은 외부로부터의 힘에 의한 충격 및 진동에 의해 컬럼 스페이스가 파손되는 현상이 최소화되어 화면 표시 품질이 향상된 액정표시장치 및 그 제조 방법에 관한 것이다. 이러한 본 발명은, 게이트 라인과 데이터 라인이 교차하여 다수의 화소가 정의된 제 1 기판; 상기 제 1 기판과 대향하는 제 2 기판; 상기 각 화소의 게이트 라인과 데이터 라인이 교차하는 영역에 형성되고, 게이트 전극은 게이트 라인과 연결되고 소스 전극은 데이터 라인과 연결된 박막 트랜지스터; 상기 각 화소에 형성되며, 박막 트랜지스터의 드레인 전극과 연결된 화소전극; 상기 제 1 기판과 제 2 기판 사이에 형성되어 제 1 기판과 제 2 기판의 간격을 유지하는 다수의 컬럼 스페이스; 및 상기 제 1 기판 상에 형성되어 상기 다수의 컬럼 스페이스 중의 일부에 대응되는 돌 기;를 포함하여 구성되며, 상기 돌기는, 상기 박막 트랜지스터의 활성층과 동일 층에 동일 물질로 형성된 제 1 층과, 상기 박막 트랜지스터의 소스 전극, 드레인 전극과 동일 층에 동일 물질로 형성된 제 2 층과, 상기 화소전극과 동일 층에 동일 물질로 형성된 제 3 층으로 구성된다.

대표도 - 도4



특허청구의 범위

청구항 1

게이트 라인과 데이터 라인이 교차하여 다수의 화소가 정의된 제 1 기판;

상기 제 1 기판과 대향하는 제 2 기판;

상기 각 화소의 게이트 라인과 데이터 라인이 교차하는 영역에 형성되고, 게이트 전극은 게이트 라인과 연결되고 소스 전극은 데이터 라인과 연결된 박막 트랜지스터;

상기 각 화소에 형성되며, 박막 트랜지스터의 드레인 전극과 연결된 화소전극;

상기 제 1 기판과 제 2 기판 사이에 형성되어 제 1 기판과 제 2 기판의 간격을 유지하는 다수의 컬럼 스페이서; 및

상기 제 1 기판 상에 형성되어 상기 다수의 컬럼 스페이서 중의 일부에 대응되는 돌기;

를 포함하여 구성되며,

상기 돌기는, 상기 박막 트랜지스터의 활성층과 동일 층에 동일 물질로 형성된 제 1 층과, 상기 박막 트랜지스터의 소스 전극, 드레인 전극과 동일 층에 동일 물질로 형성된 제 2 층과, 상기 화소전극과 동일 층에 동일 물질로 형성된 제 3 층으로 구성된 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서, 상기 컬럼 스페이서는, 제 2 기판 상에 형성된 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서, 상기 돌기는 컬럼 스페이서를 상부 방향을 향해 소정 압력으로 누르도록 배치된 것을 특징으로 하는 액정표시장치.

청구항 4

제 1 항에 있어서, 상기 돌기는 제 1 기판의 게이트 라인 상에 형성된 것을 특징으로 하는 액정표시장치.

청구항 5

제 1 항에 있어서, 상기 돌기는 제 1 기판의 외곽을 기준으로 중심으로 갈수록 낮은 분포로 형성된 것을 특징으로 하는 액정표시장치.

청구항 6

다수의 화소가 정의된 제 1 기판을 준비하는 단계;

상기 제 1 기판 상의 각 화소에 박막 트랜지스터의 게이트 전극을 제 1 마스크를 이용하여 형성하는 단계;

상기 제 1 기판 상에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상에 박막 트랜지스터의 활성층, 소스 전극, 드레인 전극과, 돌기의 제 1 층, 제 2 층을 제 2 마스크를 이용하여 형성하는 단계;

상기 박막 트랜지스터의 소스 전극과 드레인 전극 및 돌기의 제 2 층 상에 보호막을 형성하고, 상기 드레인 전극의 일부를 노출하는 콘택홀을 제 3 마스크를 이용하여 보호막에 형성하는 단계;

상기 콘택홀을 통해 드레인 전극과 접속하는 화소전극과, 돌기의 제 3 층을 제 4 마스크를 이용하여 형성하는 단계;

제 2 기판을 준비하는 단계;

상기 제 2 기판 상에 다수의 컬럼 스페이서를 형성하되, 상기 다수의 컬럼 스페이서 중에 일부는 제 1 기판 상의 돌기와 대응되도록 형성하는 단계;

상기 제 1 기판과 제 2 기판을 합착하여 다수의 컬럼 스페이스 중에 일부와 돌기가 대응되도록 하는 단계;
를 포함하여 이루어지는 것을 특징으로 하는 액정표시장치의 제조 방법.

청구항 7

제 6 항에 있어서, 제 1 마스크를 이용하여 박막 트랜지스터의 게이트 전극을 형성하는 단계에서 게이트 라인을 함께 형성하며,

상기 돌기는 게이트 라인과 오버랩되는 영역에 형성하는 것을 특징으로 하는 액정표시장치의 제조 방법.

청구항 8

제 6 항에 있어서, 상기 돌기는 제 1 기판의 외곽을 기준으로 중심으로 갈수록 낮은 분포로 형성된 것을 특징으로 하는 액정표시장치의 제조 방법.

청구항 9

제 6 항에 있어서, 상기 제 1 기판과 제 2 기판을 합착하는 단계에서, 제 1 기판 상의 돌기는 제 2 기판 상의 컬럼 스페이스를 소정 압력으로 누르도록 배치되는 것을 특징으로 하는 액정표시장치의 제조 방법.

명 세 서

발명의 상세한 설명

기술 분야

<1> 본 발명은 액정표시장치 및 그 제조 방법에 관한 것으로서, 본 발명은 외부로부터의 힘에 의한 진동에 의해 컬럼 스페이스가 파손되는 현상이 최소화되는 구조를 가짐으로써 화면 표시 품질이 향상된 액정표시장치 및 그 제조 방법에 관한 것이다.

배경 기술

- <2> 일반적으로 액정표시장치는 경량, 박형, 저소비 전력구동 등의 특징으로 인해 그 응용범위가 점차 넓어지고 있는 추세에 있다. 이에 따라 액정표시장치는 휴대용 컴퓨터, 휴대폰, 사무 자동화 기기 등에 있어서 화면을 디스플레이하기 위한 수단으로서 널리 이용되고 있다.
- <3> 통상적으로 액정표시장치는 매트릭스형태로 배열된 다수의 제어용 스위칭 소자에 인가되는 영상신호에 따라 광의 투과량이 조절되어 화면에 원하는 화상을 표시하게 된다.
- <4> 이러한 액정표시장치는 상부기판인 컬러필터 기판과 하부기판인 박막트랜지스터 어레이 기판이 서로 대향하고 상기 두 기판 사이에는 액정층이 충전된 액정패널과, 상기 액정패널에 주사신호 및 화상정보를 공급하여 액정패널을 동작시키는 구동부를 포함하여 구성된다.
- <5> 이와 같은 구성을 가지는 종래의 액정표시장치에 대하여 첨부한 도면을 참조하여 설명하면 다음과 같다.
- <6> 도 1에 도시한 바와 같이 종래의 일반적인 액정표시장치는, 박막 트랜지스터 기판인 제 1 기판(1a)과 컬러필터 기판인 제 2 기판(1b)으로 구성되며, 상기 제 1 기판(1a)과 제 2 기판(1b) 사이에는 액정층(40)이 형성된다.
- <7> 도면에는 상세히 도시하지 않았지만, 상기 제 1 기판(1a) 상에는 서로 중첩으로 교차하도록 형성되어 복수의 화소를 정의하는 게이트 라인(2) 및 데이터 라인(미도시)이 구비되며, 상기 각 화소의 게이트 라인(2)과 데이터 라인이 교차하는 영역에는 박막 트랜지스터(4)가 구비된다.
- <8> 상기 박막 트랜지스터(4)는 제 1 기판(1a) 상에 형성된 게이트 전극(4a)과, 상기 게이트 전극(4a) 상에 형성된 게이트 절연막(4b)과, 상기 게이트 절연막(4b) 상에 형성된 활성층(4c)과, 상기 활성층(4c) 상에 형성된 소스 전극(4d), 드레인 전극(4e)으로 구성되며, 상기 소스 전극(4d)과 드레인 전극(4e) 상에는 보호층(9)이 형성된다.
- <9> 그리고, 상기 제 1 기판(1a) 상의 게이트 라인(2) 상에는 이중 층을 이루는 다수의 돌기(8)가 형성되는데, 상기 돌기(8)는 활성층(4c)과 동일 물질로 동일 층에 형성된 층(8a)과, 소스 전극(4d), 드레인 전극(4e)과 동일 물질

로 동일 층에 형성된 층(8b)으로 구성된다.

- <10> 도 1을 참조하면, 상기 제 2 기판(1b) 상에는 제 1 기판(1a)과 제 2 기판(1b)의 간격을 유지하는 컬럼 스페이서(7)가 형성되며, 상기 컬럼 스페이서(7)의 일부는 제 1 기판(1a) 상에 형성된 돌기(8)에 대응된다.
- <11> 상기 컬럼 스페이서(7) 중에서 돌기(8)와 대응된 것을 제 1 컬럼 스페이서(7a)라고 칭하고, 돌기(8)와 대응되지 않은 것을 제 2 컬럼 스페이서(7b)라고 칭하면, 상기 제 1 컬럼 스페이서(7a)는 돌기(8)와 함께 제 1 기판(1a)과 제 2 기판(1b)의 간격을 일정하게 유지하는 역할을 하며, 제 2 컬럼 스페이서(7b)는 사용자의 터치 등에 의하여 제 2 기판(1b)이 눌러졌을 때 제 1 기판(1a)의 최상부 층과 접촉함으로써 제 1 기판(1a)과 제 2 기판(1b)이 변형되는 것을 막고 빠른 복구가 되도록 한다.
- <12> 그리고, 도면에 상세히 도시하지는 않았지만, 상기 제 1 기판(1a)과 제 2 기판(1b)은 하부커버(미도시), 상부커버(미도시) 및 메인서포트(미도시) 등의 케이스에 의해 수납되고 고정되며, 이러한 케이스의 대부분은 제 1 기판(1a)과 제 2 기판(1b) 중에서 특히 테두리 영역을 누르도록 배치된다.
- <13> 상기와 같은 구성을 가지는 종래의 일반적인 액정표시장치는, 상기 제 1 컬럼 스페이서(7a)와 돌기(8)가 서로 접촉된 상태가 아니며 간접적 또는 직접적으로 서로 접촉된 상태를 이루고 있으므로, 외부로부터의 힘에 의해서 발생한 진동에 의해 제 1 컬럼 스페이서(7a)와 돌기(8)가 서로 다른 방향으로 유동하게 되어 둘 사이에 마찰이 발생할 수 있으며, 이 경우에는 제 1 컬럼 스페이서(7a)의 일부 영역이 변형 또는 파손되어 제 1 기판(1a)과 제 2 기판(1b) 사이의 간격을 변경하게 되는 문제가 발생한다. 이와 같이 마찰에 의해 제 1 컬럼 스페이서(7a)가 변형 또는 파손되는 이유는, 상기 제 1 컬럼 스페이서(7a)가 돌기(8)보다는 큰 크기로 형성되어 있고 그 구성 성분이 탄성을 가지는 고분자이기 때문이다.
- <14> 특히, 상기와 같은 제 1 컬럼 스페이서(7a)의 변형 또는 파손은 케이스와 인접한 영역에서 자주 발생하게 되는데, 외부로부터의 힘에 의한 진동이 제 1 기판(1a)과 제 2 기판(1b)에 가해진 경우에 상기 케이스와 인접한 영역에 형성된 돌기(8)가 임의의 방향으로 유동하는 동안 제 1 컬럼 스페이서(7a)는 상기 케이스의 간섭으로 인해서 상기 돌기(8)가 유동하는 방향에 반대되는 방향으로의 저항이 생기게 되기 때문이다.
- <15> 이와 같이 케이스와 인접한 영역에 형성된 제 1 컬럼 스페이서(7a)의 일부 영역이 변형 또는 파손되어 제 1 기판(1a)과 제 2 기판(1b) 사이의 간격이 변경되면, 도 2의 사진과 같이 제 1 기판(1a)과 제 2 기판(1b)의 테두리에 대응되는 영역에서 화상 불량 영역이 발생하게 되며, 액정표시장치의 사용 시간이 경과함에 따라 상기 화상 불량일 영역은 더욱 증가하게 될 것이라 예상된다.

발명의 내용

해결 하고자하는 과제

- <16> 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 본 발명의 목적은 외부로부터의 힘에 의한 충격 및 진동에 의해 컬럼 스페이서가 파손되는 현상이 최소화되어 화면 표시 품질이 향상된 액정표시장치 및 그 제조 방법을 제공하는 것이다.

과제 해결수단

- <17> 상기와 같은 목적을 달성하기 위한 본 발명의 바람직한 실시예에 따른 액정표시장치는, 게이트 라인과 데이터 라인이 교차하여 다수의 화소가 정의된 제 1 기판; 상기 제 1 기판과 대향하는 제 2 기판; 상기 각 화소의 게이트 라인과 데이터 라인이 교차하는 영역에 형성되고, 게이트 전극은 게이트 라인과 연결되고 소스 전극은 데이터 라인과 연결된 박막 트랜지스터; 상기 각 화소에 형성되며, 박막 트랜지스터의 드레인 전극과 연결된 화소전극; 상기 제 1 기판과 제 2 기판 사이에 형성되어 제 1 기판과 제 2 기판의 간격을 다수의 유지하는 컬럼 스페이서; 및 상기 제 1 기판 상에 형성되어 상기 다수의 컬럼 스페이서중의 일부에 대응되는 돌기;를 포함하여 구성되며, 상기 돌기는, 상기 박막 트랜지스터의 활성층과 동일 층에 동일 물질로 형성된 제 1 층과, 상기 박막 트랜지스터의 소스 전극, 드레인 전극과 동일 층에 동일 물질로 형성된 제 2 층과, 상기 화소전극과 동일 층에 동일 물질로 형성된 제 3 층을 포함하여 구성된 것을 특징으로 한다.
- <18> 상기와 같은 목적을 달성하기 위한 본 발명의 바람직한 실시예에 따른 액정표시장치의 제조 방법은, 다수의 화소가 정의된 제 1 기판을 준비하는 단계; 상기 제 1 기판 상의 각 화소에 박막 트랜지스터의 게이트 전극을 제 1 마스크를 이용하여 형성하는 단계; 상기 제 1 기판 상에 게이트 절연막을 형성하는 단계; 상기 게이트 절연막 상에 박막 트랜지스터의 활성층, 소스 전극, 드레인 전극과, 돌기의 제 1 층, 제 2 층을 제 2 마스크를 이용하여

여 형성하는 단계; 상기 박막 트랜지스터의 소스 전극과 드레인 전극 및 돌기의 제 2 층 상에 보호막을 형성하고, 상기 드레인 전극의 일부를 노출하는 콘택홀을 제 3 마스크를 이용하여 보호막에 형성하는 단계; 상기 콘택홀을 통해 드레인 전극과 접속하는 화소전극과, 돌기의 제 3 층을 제 4 마스크를 이용하여 형성하는 단계; 제 2 기판을 준비하는 단계; 상기 제 2 기판 상에 다수의 컬럼 스페이서를 형성하되, 상기 다수의 컬럼 스페이서 중에 일부는 제 1 기판 상의 돌기와 대응되도록 형성하는 단계; 상기 제 1 기판과 제 2 기판을 합착하여 다수의 컬럼 스페이서 중에 일부와 돌기가 대응되도록 하는 단계; 를 포함하여 이루어진다.

효 과

<19> 상기와 같은 구성 및 제조 방법으로 이루어지는 본 발명에 따른 액정표시장치는, 상기 돌기가 자신과 대응된 일부 컬럼 스페이서를 소정 압력으로 누르고 있으므로, 외부로부터의 힘에 의한 진동에 의해서 컬럼 스페이서와 돌기가 서로 다른 방향으로 유동하여 발생하는 컬럼 스페이서의 변형 및 파손이 방지되어 화면 표시품질이 향상되는 장점이 있다.

<20> 그리고, 상기와 같은 구성 및 제조 방법으로 이루어지는 본 발명에 따른 액정표시장치는, 상기 돌기가 일부 컬럼 스페이서를 소정 압력으로 누르므로 더 넓은 범위의 액정 마진을 확보할 수 있어 액정 소요량이 감소하는 장점이 있다.

발명의 실시를 위한 구체적인 내용

<21> 이하, 첨부된 도면을 참조로 하여 본 발명의 바람직한 실시예에 따른 액정표시장치 및 그 제조 방법에 대하여 상세히 설명한다.

<22> 먼저, 도 3 내지 도 5를 참조하여 본 발명의 바람직한 실시예에 따른 액정표시장치의 구성에 대하여 설명하면 다음과 같다.

<23> 도 3 및 도 4에 도시한 바와 같이 본 발명의 바람직한 실시예에 따른 액정표시장치는, 게이트 라인(102)과 데이터 라인(103)이 교차하여 다수의 화소가 정의된 제 1 기판(101a); 상기 제 1 기판(101a)과 대향하는 제 2 기판(101b); 상기 각 화소의 게이트 라인(102)과 데이터 라인(103)이 교차하는 영역에 형성되고, 게이트 전극(104a)은 게이트 라인(102)과 연결되고 소스 전극(104d)은 데이터 라인(103)과 연결된 박막 트랜지스터(104); 상기 각 화소에 형성되며, 박막 트랜지스터(104)의 드레인 전극(104e)과 연결된 화소전극(105); 상기 제 1 기판(101a)과 제 2 기판(101b) 사이에 형성되어 제 1 기판(101a)과 제 2 기판(101b)의 간격을 유지하는 다수의 컬럼 스페이서(107); 및 상기 제 1 기판(101a) 상에 형성되어 상기 다수의 컬럼 스페이서(107) 중의 일부에 대응되는 돌기(108); 를 포함하여 구성된다. 그리고, 상기 돌기(108)는, 상기 박막 트랜지스터(104)의 활성층(104c)과 동일 층에 동일 물질로 형성된 제 1 층(108a)과, 상기 박막 트랜지스터(104)의 소스 전극(104d), 드레인 전극(104e)과 동일 층에 동일 물질로 형성된 제 2 층(108b)과, 상기 화소전극(105)과 동일 층에 동일 물질로 형성된 제 3 층(108c)을 포함하여 구성된다.

<24> 이와 같은 구성을 가지는 본 발명의 바람직한 실시예에 따른 액정표시장치의 각 구성요소에 대하여 상세히 설명하면 다음과 같다.

<25> 도 3 및 4를 참조하면, 본 발명의 바람직한 실시예에 따른 액정표시장치는 박막 트랜지스터 어레이 기판인 제 1 기판(101a)과 컬러필터 기판인 제 2 기판(101b)으로 구성된 액정패널이 구비되며, 상기 제 1 기판(101a)과 제 2 기판(101b) 사이에는 액정층(140)이 형성된다.

<26> 도 4를 참조하면, 상기 제 1 기판(101a) 상에는 서로 종횡으로 교차하도록 형성되어 다수의 화소를 정의하는 게이트 라인(102)과 데이터 라인(103)이 형성되며, 각 화소의 게이트 라인(102)과 데이터 라인(103)이 교차하는 영역에는 박막 트랜지스터(104)가 형성되어 게이트 라인(102) 및 데이터 라인(103)과 연결된다.

<27> 도 2와 도 3을 참조하면, 각 화소에 형성된 상기 박막 트랜지스터(104)는 상기 제 1 기판(101a) 상에 형성된 게이트 전극(104a)과, 상기 게이트 전극(104a) 상에 형성된 게이트 절연막(104b)과, 상기 게이트 절연막(104b) 상에 형성된 활성층(104c)과, 상기 활성층(104c) 상에 형성된 소스 전극(104d) 및 드레인 전극(104e)을 포함하여 구성되며, 이와 같은 구성을 가지는 박막 트랜지스터(104)가 형성된 제 1 기판(101b) 상에는 보호막(109)이 형성된다.

<28> 도 3을 참조하면, 상기 보호막(109) 상에는 다수 개로 분기된 화소전극(105)이 각 화소마다 형성되며, 이러한 화소전극(105)은 해당 화소 내의 박막 트랜지스터(104)의 드레인 전극(104e)과 연결된다.

- <29> 그리고, 상기 보호막(109) 상에는 화소전극(105)과 엇갈리도록 다수 개로 분기된 공통전극(106)이 각 화소마다 형성되며, 이러한 공통전극(106)은 상기 화소전극(105)과 함께 수평 전계를 형성함으로써 액정층(140)을 구동한다.
- <30> 도면에 상세히 도시하지는 않았지만, 상기 제 2 기판(101b)에는 적색, 녹색, 청색의 서브 컬러필터로 이루어진 컬러필터 층(미도시)이 형성되며, 상기 서브 컬러필터의 경계 영역과 박막 트랜지스터(104)에 대응되는 영역에는 블랙 매트릭스(미도시)가 형성된다.
- <31> 도 3 및 도 4를 참조하면, 상기 제 2 기판(101b) 상에는 제 1 기판(101a)과 제 2 기판(101b)의 간격을 유지하는 컬럼 스페이스(107), 즉 제 1 컬럼 스페이스(107a)와 제 2 컬럼 스페이스(107b)가 형성된다.
- <32> 참고로, 도 3은 제 1 기판(101a)과, 상기 제 1 기판(101a) 상에 형성된 구성 요소를 도시한 도면이지만, 설명의 편의를 위하여 제 1 컬럼 스페이스(107a)와 제 2 컬럼 스페이스(107b)도 함께 도시하였다.
- <33> 상기 제 1 컬럼 스페이스(107a)는 제 1 기판(101a)의 돌기(108)에 대응되도록 형성되어 직접적 또는 간접적으로 접촉하도록 배치되지만, 상기 제 2 컬럼 스페이스(107b)는 제 1 기판(101a)의 돌기(108)에 대응되지 않고 제 1 기판(101a)의 최상부 층(예 : 배향막)과 소정 간격을 두고 떨어져서 배치된다. 도면에는 도시하지 않았지만, 상기 배향막은 액정을 소정 방향으로 초기 배향하기 위하여 형성하는 막이다.
- <34> 상기 제 1 컬럼 스페이스(107a)는 돌기(108)와 함께 제 1 기판(101a)과 제 2 기판(101b) 사이의 셀 갭(cell gap)을 일정하게 유지하므로 갭 스페이스(gap spacer)라고도 불리며, 상기 제 2 컬럼 스페이스(107b)는 제 1 기판(101a) 또는 제 2 기판(101b)에 압력이 가해졌을 시에 제 1 기판(101a)의 최상부 층(예 : 배향막)에 접촉하여 제 1 기판(101a)과 제 2 기판(101b)의 과한 변형을 방지하므로 놀림 스페이스라고도 불린다.
- <35> 도 4를 참조하면, 상기 제 1 컬럼 스페이스(107a)의 일단에 대응되도록 형성되어 제 1 컬럼 스페이스(107a)를 소정 압력으로 누르도록 배치된 상기 돌기(108)는 제 1 층(108a), 제 2 층(108b) 및 제 3 층(108c)을 포함하여 이루어진다.
- <36> 상기 돌기(108)의 제 1 층(108a)은 박막 트랜지스터(104)의 활성층(104c)과 동일 층에 동일 물질로 형성되며, 제 2 층(108b)은 박막 트랜지스터(104)의 소스 전극(104d), 드레인 전극(104e)과 동일 층에 동일 물질로 형성되며, 제 3 층(108c)은 화소전극(105)과 동일 층에 동일 물질로 형성된다.
- <37> 상기 돌기는 상기에 언급한 바와 같이 제 1 컬럼 스페이스(107a)를 상부 방향을 향해 소정 압력으로 누르는 상태를 유지하도록 배치되어 블록의 결합과 같이 유지되므로, 외부로부터의 힘에 의한 진동이 제 1 기판(101a)과 제 2 기판(101b)에 가해지더라도 돌기(108)와 제 1 컬럼 스페이스(107a)는 동일한 방향으로 유동하게 된다.
- <38> 도 3 및 도 4에는 상기 돌기(108)가 제 1 기판(101a) 상의 게이트 라인(102)에 대응되도록 형성된 것을 그 예로 하였지만 본 발명이 이에 한정되는 것은 아니며, 본 발명의 요지를 벗어나지 않는 범위 내에서 다른 위치에 형성되는 것이 충분히 가능하다.
- <39> 도면에 상세히 도시하지는 않았지만, 상기 제 1 기판(101a)과 제 2 기판(101b)은 하부커버(미도시), 상부커버(미도시) 및 메인서포트(미도시) 등의 케이스에 의해 수납되고 고정되며, 이러한 케이스의 대부분은 제 1 기판(101a)과 제 2 기판(101b)의 테두리 영역을 누르면서 고정하도록 배치되는데, 상기 제 1 기판(101a) 상에 형성된 돌기(108)는 상기 케이스와 인접한 영역에 상대적으로 많은 수가 형성되고 그 외의 영역은 상대적으로 적은 수가 형성된다.
- <40> 도 5는 상기 돌기(108)의 분포를 개념적으로 나타내기 위하여 제 1 기판(101a) 상에 형성된 다수의 구성 요소 중에서 돌기(108)만을 확대하여 도시하였는데, 이러한 도 5를 참조하면 상기 돌기(108)는 제 1 기판(101a)의 외곽을 기준으로 중심으로 갈수록 낮은 분포로 형성됨을 알 수 있다.
- <41> 도 5 및 상기의 설명에 있어서는 상기 돌기(108)가 제 1 기판(101a)의 외곽을 기준으로 중심으로 갈수록 낮은 분포로 형성된 것을 그 예로 하였지만 본 발명이 이에 한정되는 것은 아니며, 본 발명의 요지를 벗어나지 않는 범위 내에서 상기 돌기(108)는 제품 출하 전 실시한 충격 실험에서 문제가 발생한 영역에 상대적으로 집중적인 밀도로 형성되는 등 다양한 변경이 가능하다.
- <42> 이하, 도 6a 내지 도 6k를 참조하여 본 발명의 바람직한 실시예에 따른 액정표시장치의 제조 방법에 대하여 설명하면 다음과 같다. 본 발명의 바람직한 실시예에 따른 액정표시장치의 제조 방법에 대하여 설명함에 있어서 도 6a 내지 도 6k에 도시되지 않은 구성요소는 도 3을 참조하도록 한다.

- <43> 참고로, 이하의 설명에서 사용되는 제 1 내지 제 4 감광막(121, 122, 123, 124)은 노광된 부분이 제거되는 포지티브(positive)형인 경우를 그 예로 한다. 하지만, 본 발명의 바람직한 실시예에 따른 액정표시장치의 제조 방법에 적용되는 제 1 내지 제 4 감광막(121, 122, 123, 124)은 노광되지 않은 부분이 제거되는 네거티브(negative)형일 수 있음을 밝힌다.
- <44> 먼저, 다수의 화소가 정의된 제 1 기판(101a)을 준비한다.
- <45> 다음으로, 도 6a에 도시한 바와 같이 상기 제 1 기판(101a) 상에 제 1 금속층(111)과 제 1 감광막(121)을 차례로 형성한 후에, 제 1 마스크(131)를 이용한 제 1 포토리소그래피(photolithography)를 수행하여 제 1 감광막 패턴(미도시)을 형성한다.
- <46> 여기서, 상기 제 1 마스크(131)는 각 화소의 박막 트랜지스터(104)의 게이트 전극(104a)과 게이트 라인(102)이 형성될 영역에 비투과 영역이 마련되고 나머지 영역은 투과 영역이 마련되어 있다. 물론, 상기 제 1 마스크(131)의 구조는 포지티브(positive)형인 경우에 따른 것이지만, 제 1 마스크(131)가 네거티브(negative)형인 경우에는 포지티브(positive)형인 경우와 비교하여 비투과 영역과 투과 영역이 반대가 될 것이다.
- <47> 다음으로, 상기 제 1 감광막 패턴(미도시)을 이용하여 상기 제 1 금속층(111)을 선택적으로 제거하여 도 6b에 도시한 바와 같은 박막 트랜지스터(104)의 게이트 전극(104a) 및 게이트 라인(102)을 형성한다.
- <48> 다음으로, 상기 제 1 기판(101a) 상에 게이트 절연막(104b)을 형성한다.
- <49> 이후, 도 6c에 도시한 바와 같이, 상기 게이트 절연막(104b) 상에 반도체 층(112), 제 2 금속층(113) 및 제 2 감광막(122)을 차례로 형성한 후에, 제 2 마스크(132)를 이용한 제 2 포토리소그래피(photolithography)를 수행하여 제 2 감광막 패턴(미도시)을 형성한다.
- <50> 여기서, 상기 제 2 마스크(132)는 박막 트랜지스터(104)의 소스 전극(104d)과 드레인 전극(104e)이 형성될 영역과 돌기(108)의 제 1 층(108a)과 제 2 층(108b)이 형성될 영역에 비투과 영역이 마련되며 소스 전극(104d)과 드레인 전극(104e) 사이 영역에는 슬릿 영역(또는 반투과 영역)이 마련되고 나머지 영역에 투과 영역이 마련되어 있다.
- <51> 다음으로, 상기 제 2 감광막 패턴(미도시)을 이용하여 제 2 금속층(113)과 반도체 층(112)을 선택적으로 제거하여 도 6d에 도시한 바와 같은 박막 트랜지스터(104)의 활성층(104c) 및, 돌기(108)의 제 1 층(108a)과 제 2 층(108b)을 형성한 후에, 상기 제 2 감광막 패턴 중에 제 2 마스크(132)의 슬릿 영역(또는 반투과 영역)에 대응되었던 영역을 제거하여 제 3 감광막 패턴(미도시)을 형성하고, 상기 제 3 감광막 패턴을 이용하여 상기 제 2 금속층(113)을 선택적으로 제거하여 박막 트랜지스터(104)의 소스 전극(104d)과 드레인 전극(104e)을 형성한다. 이때, 상기 돌기(108)의 제 1 층(108a)은 게이트 라인(102)과 오버랩되는 영역에 형성되고, 제 1 기판(101a)의 외곽을 기준으로 중심으로 갈수록 낮은 분포로 형성된다.
- <52> 도면 및 상기 설명에 있어서, 제 1 층(108a)을 포함하는 상기 돌기(108)는 게이트 라인(102)과 오버랩되는 영역에 형성되는 것을 그 예로 하였지만 본 발명이 이에 한정되는 것은 아니며, 본 발명의 요지를 벗어나지 않는 범위 내에서 상기 돌기(108)는 다른 영역에 형성될 수 있다.
- <53> 그리고, 상기의 설명에 있어서, 상기 제 1 층(108a)을 포함하는 돌기(108)는 제 1 기판(101a)의 외곽을 기준으로 중심으로 갈수록 낮은 분포로 형성되는 것을 그 예로 하였지만 본 발명이 이에 한정되는 것은 아니며, 본 발명의 요지를 벗어나지 않는 범위 내에서 상기 돌기(108)는 제품 출하 전 실시한 충격 실험에서 문제가 발생한 영역에 상대적으로 집중적인 분포로 형성되는 등 다양한 변형이 가능하다.
- <54> 이후, 도 6e에 도시한 바와 같이, 상기 박막 트랜지스터(108)의 소스 전극(104d), 드레인 전극(104e) 및 돌기(108)의 제 2 층(108b)이 형성된 제 1 기판(101a) 상에 보호막(109)을 형성한다.
- <55> 이후, 도 6f에 도시한 바와 같이, 상기 보호막(109) 상에 제 3 감광막(123)을 형성한 후에, 제 3 마스크(133)를 이용한 제 3 포토리소그래피(photolithography)를 수행하여 제 4 감광막 패턴(미도시)을 형성한다. 여기서, 상기 제 3 마스크(133)는 박막 트랜지스터(104)의 드레인 전극(104e)의 일부를 노출하는 콘택홀(110)이 형성될 영역에 투과 영역이 마련되고 나머지 영역에 비투과 영역이 마련되어 있다.
- <56> 다음으로, 상기 제 4 감광막 패턴(미도시)을 이용하여 상기 보호막(109)을 선택적으로 제거하여 도 6g에 도시한 바와 같은 콘택홀(110)을 형성한다.
- <57> 다음으로, 도 6h에 도시한 바와 같이, 상기 보호막(109) 상에 도전성 물질층(114)과 제 4 감광막(124)을 차례로

형성한 후에, 제 4 마스크(134)를 이용한 제 4 포토리소그래피(photolithography)를 수행하여 제 5 감광막 패턴(미도시)을 형성한다.

- <58> 여기서, 상기 제 4 마스크(134)는 화소전극(105)과, 돌기(108)의 제 3 층(108c)이 형성될 영역에 비투과 영역이 마련되고 나머지 영역에 투과 영역이 마련되어 있다.
- <59> 그리고, 상기 도전성 물질층(114)은 투명한 도전성 산화물 또는 불투명한 금속으로 이루어질 수 있으며, 투명한 도전성 산화물의 일 예로는 인듐틴옥사이드(ITO)가 있다.
- <60> 다음으로, 상기 제 5 감광막 패턴(미도시)을 이용하여 상기 도전성 물질층(114)을 선택적으로 제거하여 도 6i에 도시한 바와 같이 박막 트랜지스터(104)의 드레인 전극(104e)과 접속하는 화소전극(105)과, 돌기(108)의 제 3 층(108c)을 형성한다. 여기서, 상기 돌기(108)의 제 3 층(108c)은 제 1 층(108a), 제 2 층(108b)과 오버랩되도록 형성된다.
- <61> 이후, 제 2 기판(101b)을 준비한다.
- <62> 다음으로, 도 6j에 도시한 바와 같이 제 2 기판(101b) 상에 제 1 컬럼 스페이스(107a)와 제 2 컬럼 스페이스(107b)를 형성하되, 상기 제 1 컬럼 스페이스(107a)는 제 1 기판(101a) 상의 돌기(108)와 대응되는 위치에 형성한다.
- <63> 도면에 상세히 도시하지는 않았지만, 이와 같은 제 1 컬럼 스페이스(107a)와 제 2 컬럼 스페이스(107b)의 형성은, 제 2 기판(101b) 상에 고분자 물질 층(미도시)과 제 5 감광막(미도시)을 형성한 후에 제 5 마스크(미도시)를 이용한 제 5 포토리소그래피(photolithography)를 수행하여 제 6 감광막 패턴(미도시)을 형성한 후에 상기 제 6 감광막 패턴을 이용하여 고분자 물질 층을 선택적으로 제거함으로써 형성된다.
- <64> 다음으로, 도 6k에 도시한 바와 같이 상기 제 1 기판(101a)과 제 2 기판(101b)을 합착하되, 상기 제 1 컬럼 스페이스(107a)와 돌기(108)가 대응되도록 한다. 이때, 상기 돌기(108)는 제 1 컬럼 스페이스(107a)를 소정 압력으로 누르게 된다.
- <65> 상술한 바와 같은 구성 및 제조 방법을 가지는 본 발명의 바람직한 실시예에 따른 액정표시장치는, 상기 돌기(108)가 제 1 컬럼 스페이스(107a)를 소정 압력으로 누르고 있으므로, 외부로부터의 힘에 의한 진동에 의해서 제 1 컬럼 스페이스(107a)와 돌기(108)가 케이스(미도시)에 의해 서로 다른 방향으로 유동하는 현상이 방지되므로, 돌기(108)에 의해 제 1 컬럼 스페이스(107a)가 변형 및 파손되는 문제가 방지된다.
- <66> 또한, 상술한 바와 같은 구성 및 제조 방법을 가지는 본 발명의 바람직한 실시예에 따른 액정표시장치는, 상기 돌기(108)가 제 1 컬럼 스페이스(107a)를 소정 압력으로 누르고 있으므로, 더 넓은 범위의 액정 마진을 확보할 수 있어, 액정 소요량을 감소할 수 있게 된다.
- <67> 그리고, 액정이 제 1 기판(101a)과 제 2 기판(101b) 사이의 공간에 맞도록 채워지지 않고 적게 채워진 경우에는 터치 불량 발생의 우려가 있고 많이 채워진 경우에는 중력 불량 발생의 우려가 있는데, 본 발명은 상기에 언급한 바와 같이 넓은 액정 마진을 가지므로 이와 같은 불량 발생의 우려가 적다. 여기서, 터치 불량은 사용자 등에 의하여 화면이 문질러졌을 때 마찰력에 의해 액정이 원 상태로 돌아오지 않아 화면에 얼룩이 발생하는 것이며, 제 1 기판(101a)과 제 2 기판(101b) 사이의 공간보다 적은 양의 액정이 채워진 경우에 그 문제가 심화된다. 그리고, 중력 불량은 액정이 중력 방향으로 흘러내려 화면 불량을 발생하는 것이며, 제 1 기판(101a)과 제 2 기판(101b) 사이의 공간보다 많은 양의 액정이 채워진 경우에 그 문제가 심화된다.
- <68> 이하, 도 7과 도 8을 참조하여 본 발명에 따른 효과를 증명하고자 하는데, 도 7과 도 8은 본 발명에 따른 돌기(108)와 동일한 두께를 가지되 다른 구성의 비교 돌기(미도시)를 구비한 액정표시장치에 대한 실험 결과를 나타내는 표이다.
- <69> 즉, 본 발명의 돌기(108)와 동일한 두께를 가지는 비교 돌기(미도시)가 구비된 액정표시장치에 대한 실험 결과인 도 7과 도 8을 이용하여, 본 발명의 돌기(108)가 제 1 컬럼 스페이스(107a)를 소정 압력으로 누르도록 배치됨으로써 발생하는 효과를 증명하고자 한다. 도 7과 도 8을 참조하여 설명함에 있어서, 비교 돌기(미도시)를 구비한 액정표시장치의 구성 요소 중에 비교 돌기(미도시) 이외의 구성 요소는 본 발명에 따른 액정표시장치에 대한 도 3과 도 4의 번호를 참조하겠다.
- <70> 상기 비교 돌기(미도시)는 제 4 층(미도시)과 제 5 층(미도시)으로 구성되며, 상기 제 4 층은 박막 트랜지스터(104)의 활성층(104c)과 동일 층에 동일 물질로 형성되되 상기에 설명한 본 발명에 따른 돌기(108)의 제 1 층

(108a)과 동일한 두께를 가지고, 상기 제 5 층은 박막 트랜지스터(104)의 소스 전극(104d), 드레인 전극(104e)과 동일 층에 동일 물질로 형성되며 상기에 설명한 본 발명에 따른 돌기(108)의 제 2 층(108b)의 두께와 제 3 층(108c)의 두께를 더한 두께를 가진다.

<71> 도 7은 비교 돌기(미도시)의 제 5 층의 두께를 늘려가면서 기계 진동에 따른 불량 수준을 검사한 결과를 나타낸 그래프이다. 이때, 불량 수준에 있어서는, 불량이 없으면 불량 수준이 "0"이며, 화면의 하단부에 어둡고 얇은 라인과 같은 낮은 불량이 관찰되면 불량 수준이 "1"이고, 명도가 더 낮아지고 두꺼운 라인과 같은 높은 불량이 관찰되면 불량 수준이 "2"이며, 상기 라인이 화면의 네 외곽에서 모두 관찰되면 불량 수준이 "3"이라고 가정하여 상대적인 수치로 나타내었다. 상기 불량은 비교 돌기(미도시)와 제 1 컬럼 스페이서(108a)의 마찰에 의해 제 1 컬럼 스페이서(108a)가 변형 또는 파손됨으로써 발생하는 화면 불량이다.

<72> 이와 같은 도 7을 참조하면, 비교 돌기(미도시)를 구비한 액정표시장치는 제 5 층의 두께가 2000[Å]인 경우에 불량 수준이 가장 높고 2500[Å]인 경우에 불량 수준이 가장 낮음을 알 수 있다. 따라서, 비교 돌기(미도시)의 두께가 두꺼워질수록 기계 진동 강도에 따른 불량 수준이 낮아짐을 알 수 있다.

<73> 그리고, 도 8은 종래기술에 따른 다수(8개)의 액정표시장치와 상기 비교 돌기(미도시)가 구비된 다수(8개)의 액정표시장치에 있어서의 액정 마진을 측정된 결과를 표로 나타내었다. 이때, 액정이 제 1 기판(101a)과 제 2 기판(101b) 사이에 형성된 공간 내에 정확히 채워진 기준점이 244도트인 것을 그 예로 하였다.

<74> 이와 같은 도 8을 참조하면, 종래 기술에 따른 액정표시장치가 9도트(dot)의 액정 마진을 가지는데 비교하여 비교 돌기(미도시)를 구비한 액정표시장치는 13도트의 액정마진을 가지므로, 비교 돌기(미도시)를 구비한 액정표시장치는 4도트의 액정마진을 더 확보함을 알 수 있다.

<75> 도 7과 도 8을 참조하여 설명한 바와 같이, 본 발명에 따른 돌기(108)와 동일한 두께를 가지는 비교 돌기(미도시)를 구비한 액정표시장치는, 외부로부터의 힘에 의한 진동에 따른 불량 발생이 적어서 화면 표시 품질이 향상되는 장점이 있으며, 더 넓은 범위의 액정 마진을 확보할 수 있어서 액정 소요량이 최소화되는 장점이 있음을 알 수 있다.

<76> 하지만, 본 발명에 따른 돌기(108)와 동일한 두께를 가지는 비교 돌기(미도시)는 제 5 층이 박막 트랜지스터(104)의 소스 전극(104d), 드레인 전극(104e)과 동일 물질, 즉 금속으로 형성되고 본 발명에 따른 돌기(108)의 제 2 층(108b)과 제 3 층(108c)의 두께를 더한 두께를 가지도록 형성되어 과도한 두께의 금속 층을 이루므로 액정표시장치의 제조 과정에서 쇼트 등의 불량 발생의 우려가 있다. 그리고, 비교 돌기(미도시)를 구비한 액정표시장치는 비교 돌기(미도시)가 박막 트랜지스터의 활성층 및 소스 전극, 드레인 전극과 함께 형성되므로 비교 돌기(미도시)가 두꺼워질수록 박막 트랜지스터의 소스 전극과 드레인 전극도 두꺼워져서 소스 전극과 드레인 전극이 게이트 전극과 오버랩되는 영역에서 쇼트가 발생할 우려가 있다.

<77> 이와 같은 도 7과 도 8을 참조한 설명에 의해, 상기 비교 돌기(미도시)와 동일한 두께를 가지는 돌기(108b)가 구비됨과 동시에 상기 돌기(108b)의 제 2 층(108b)이 비교 돌기(미도시)의 제 5 층보다 얇은 금속층으로 형성된 본 발명의 바람직한 실시예에 따른 액정표시장치의 구조는, 외부로부터의 힘에 의한 진동에 따른 불량 발생이 적고 더 넓은 범위의 액정 마진을 확보할 수 있는 장점을 제공함과 동시에 액정표시장치의 구동 과정에서 상기 제 2 층(108b)의 쇼트 발생이 우려되지 않는 장점이 있음을 알 수 있다.

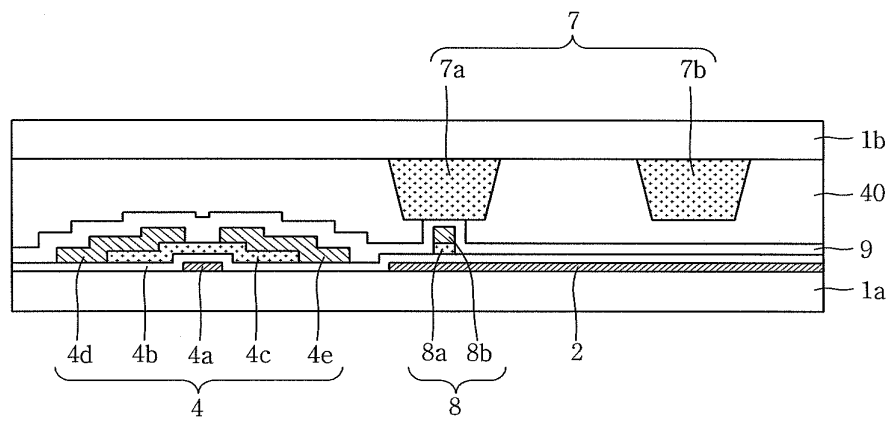
<78> 이하, 도 9를 참조하여 본 발명에 따른 효과를 증명하고자 하는데, 도 9는 도 4에 도시된 바와 같은 본 발명에 따른 액정표시장치와 도 1에 도시된 바와 같은 종래기술에 따른 액정표시장치 각각에 있어서 기계 진동에 따른 불량 수준을 검사한 결과를 나타내는 그래프이며, 본 발명에 있어서는 돌기(108)의 제 3 층(108c)이 400[Å]의 두께를 갖는 것을 그 예로 하여 실험하였다. 이때, 불량 수준에 있어서는, 도 7의 경우와 마찬가지로 불량이 없으면 불량 수준이 "0"이며, 화면의 하단부에 어둡고 얇은 라인과 같은 낮은 불량이 관찰되면 불량 수준이 "1"이고, 명도가 더 낮아지고 두꺼운 라인과 같은 높은 불량이 관찰되면 불량 수준이 "2"이며, 상기 라인이 화면의 네 외곽에서 모두 관찰되면 불량 수준이 "3"이라고 가정하여 상대적인 수치로 나타내었다.

<79> 이와 같은 도 9를 참조하면, 종래기술에 따른 액정표시장치는 기계 진동 강도가 높아짐에 따라 불량 수준이 높아지지만, 제 1 층(108a), 제 2 층(108b) 및 제 3 층(108c)으로 구성된 돌기(108)를 구비한 본 발명에 따른 액정표시장치는 기계 진동 강도가 높아지더라도 불량이 거의 발생하지 않음을 알 수 있다.

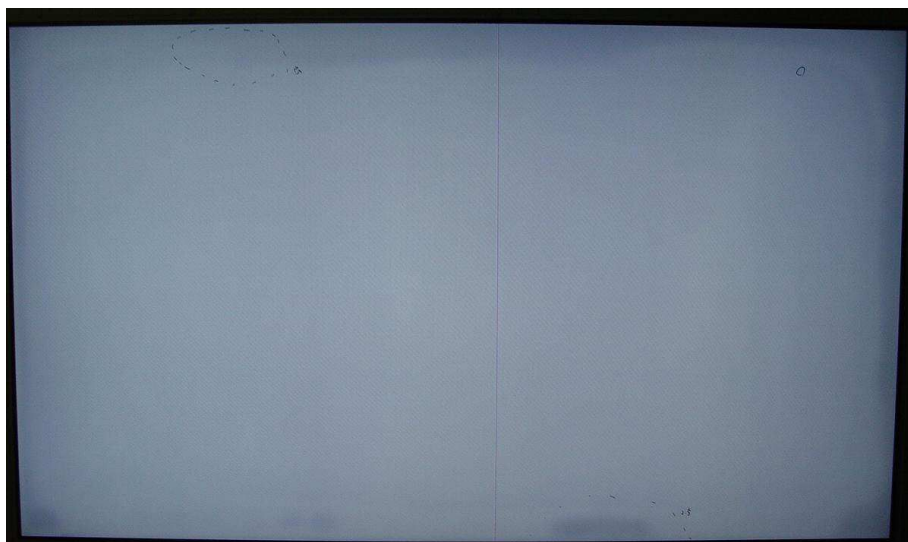
<80> 즉, 본 발명의 바람직한 실시예에 따른 액정표시장치는 외부로부터의 힘에 의한 진동에 의해 제 1 컬럼 스페이서(107a)의 변형 또는 파손이 발생하지 않아 화면 표시 품질이 향상되고, 넓은 범위의 액정 마진을 확보할 수 있어 액정 소요량을 감소할 수 있으며, 액정표시장치의 구동 과정에서 돌기(108)의 쇼트가 발생하지 않아 화면

도면

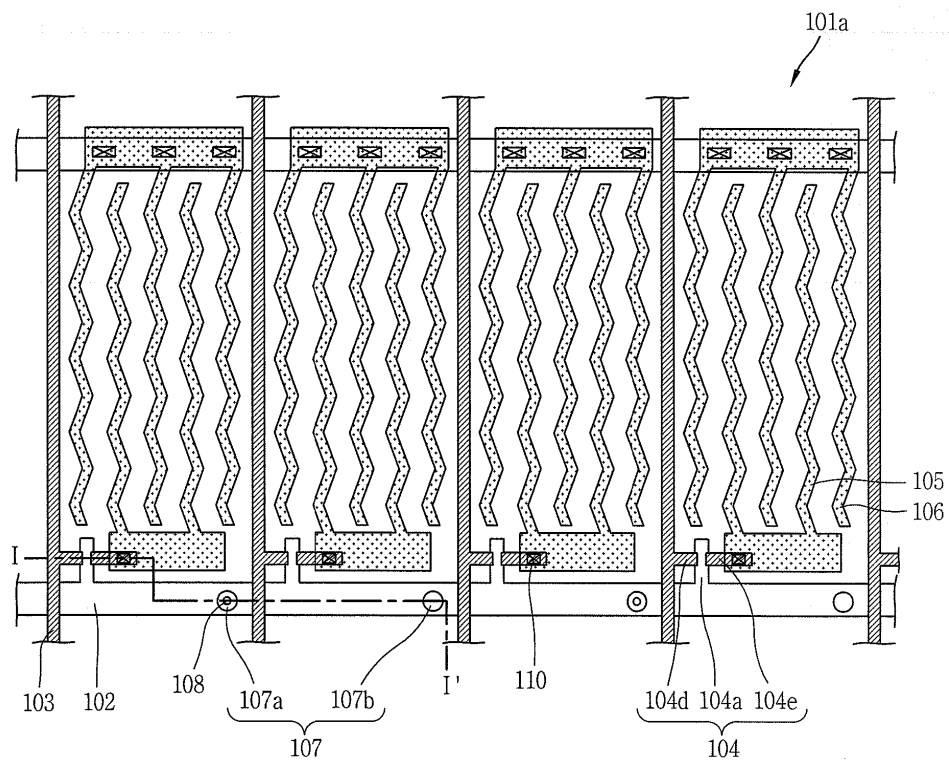
도면1



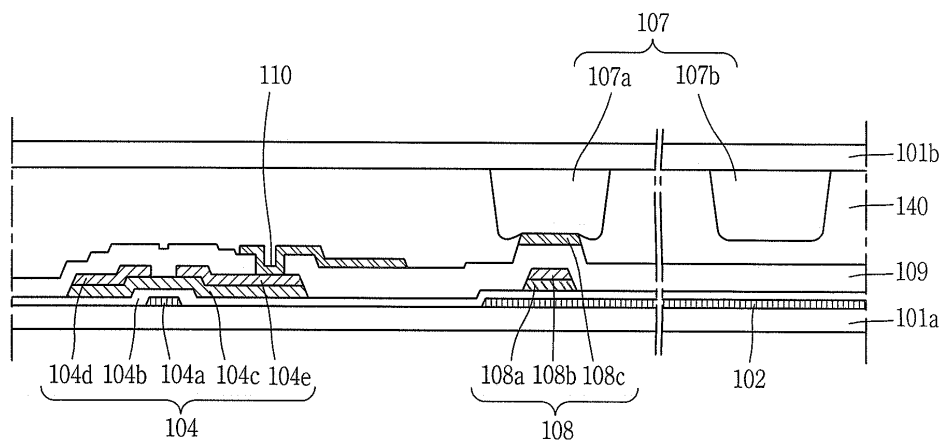
도면2



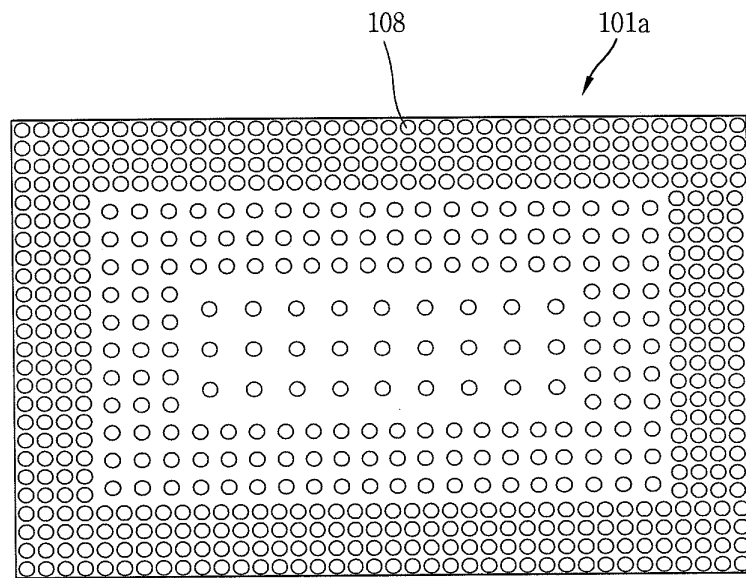
도면3



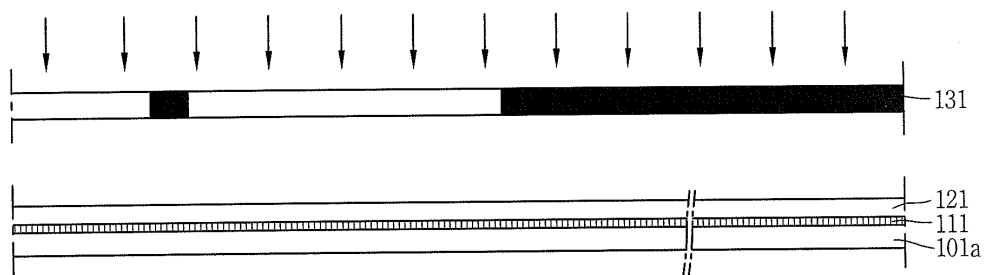
도면4



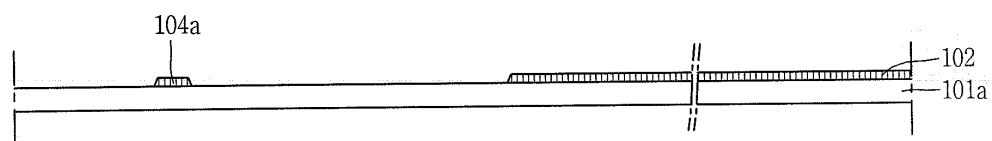
도면5



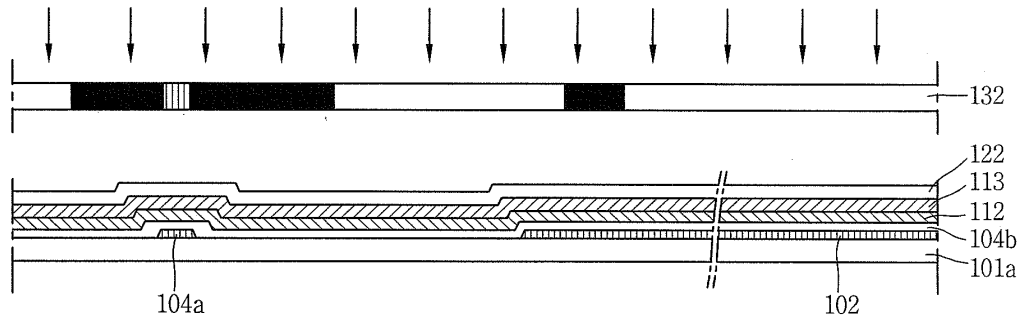
도면6a



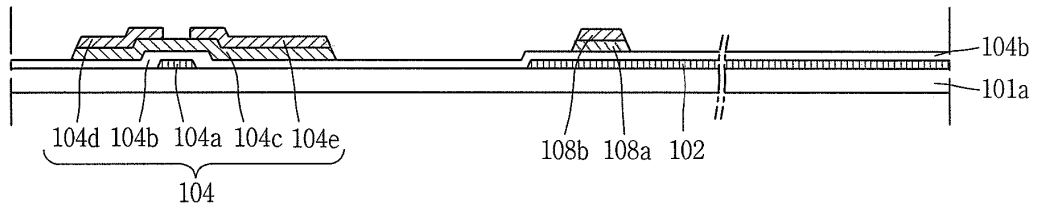
도면6b



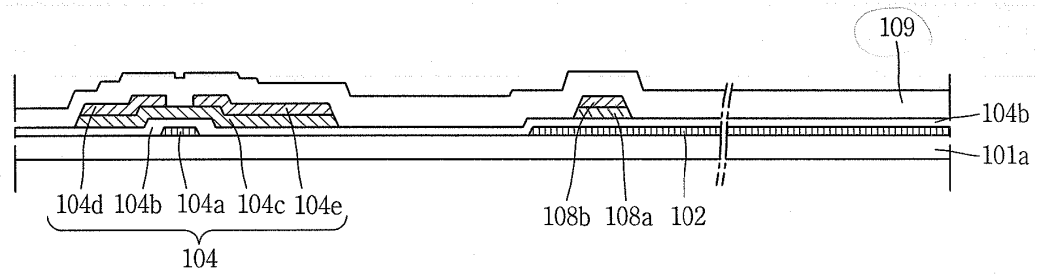
도면6c



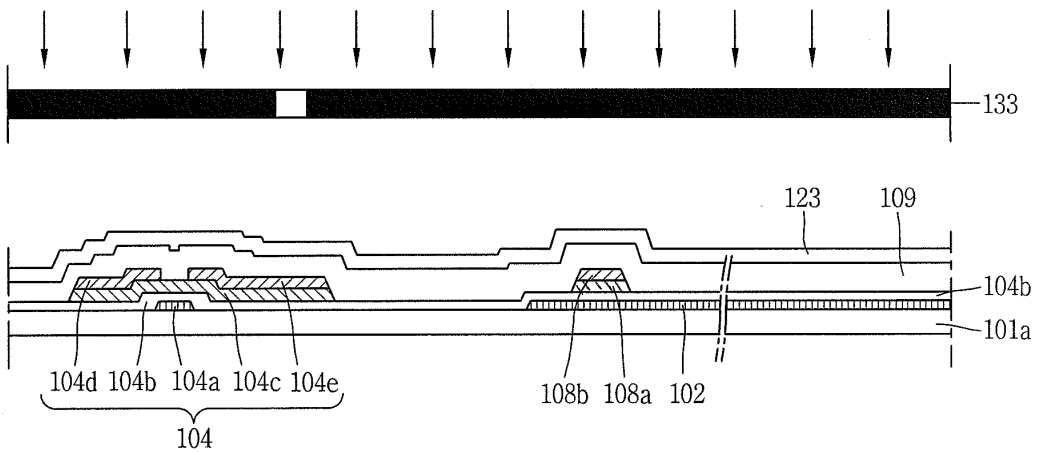
도면6d



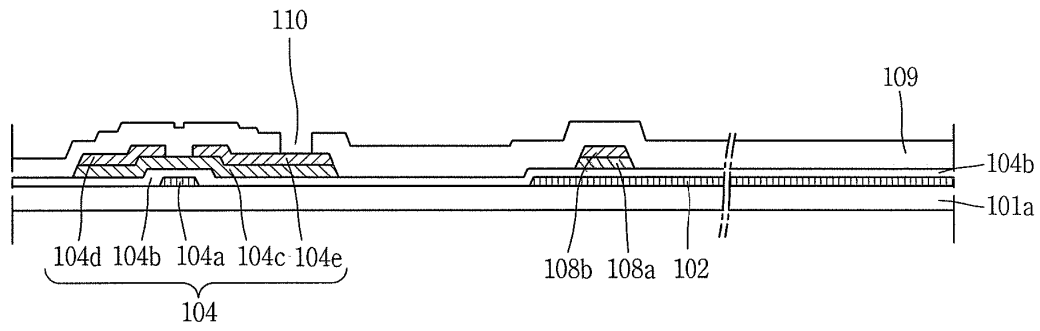
도면6e



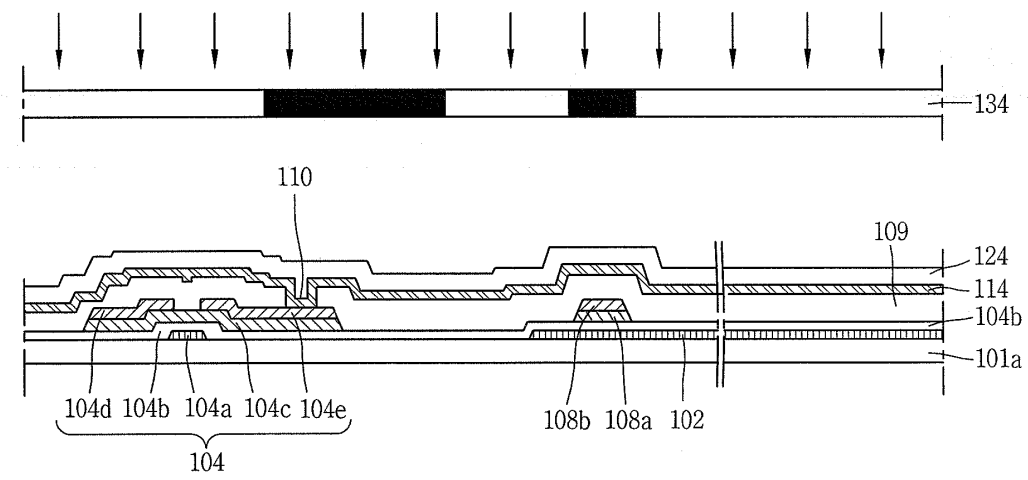
도면6f



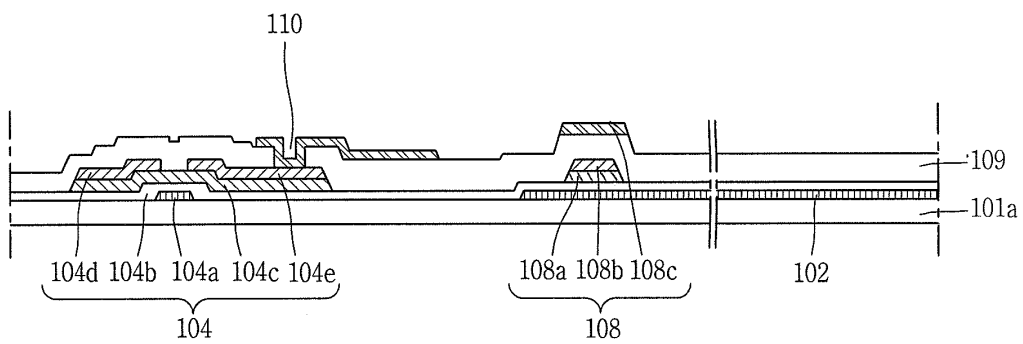
도면6g



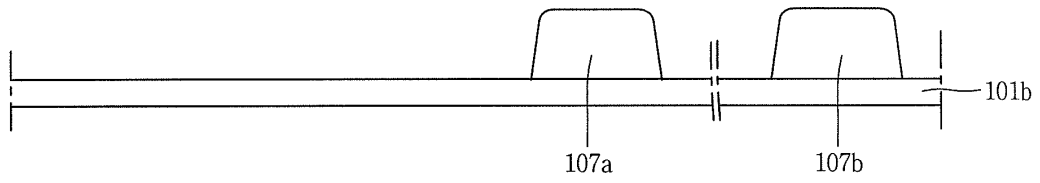
도면6h



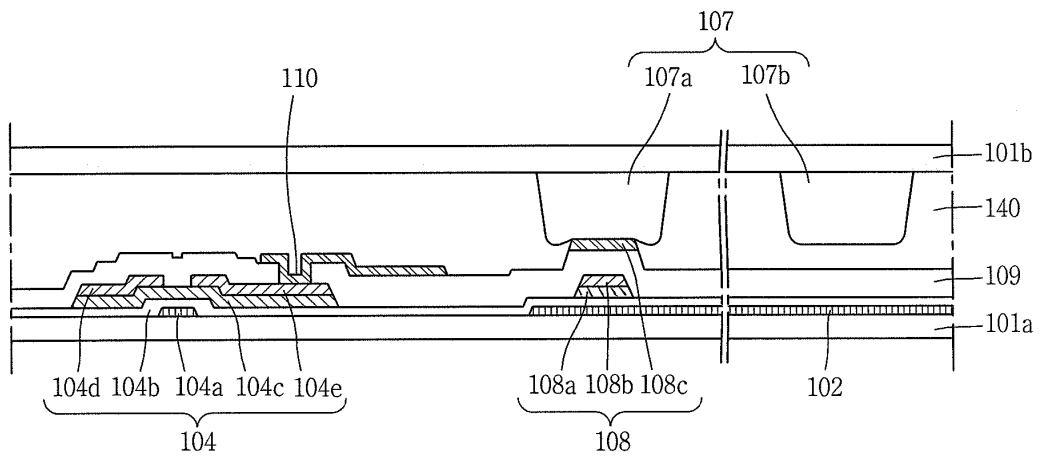
도면6i



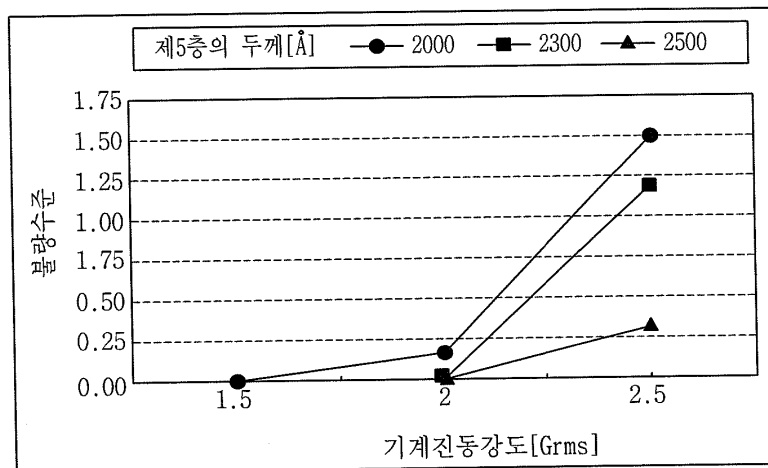
도면6j



도면6k



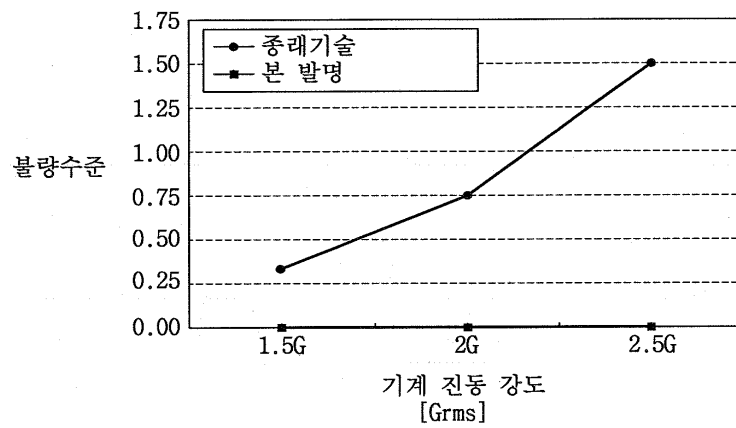
도면7



도면8

	두께 (Å)	액정 마진 테이블									
종래기술	2000	DOT	Split	1	2	3	4	5	6	7	8
		234	-10								
		236	-8								
		233	-6								
		240	-4								
		242	-2								
		244	0								
		246	+2								
		248	+4								
		250	+6								
		252	+8								
비교 돌기를 구비한 액정표시장치	2500	DOT	Split	1	2	3	4	5	6	7	8
		234	-10								
		236	-8								
		233	-6								
		240	-4								
		242	-2								
		244	0								
		246	+2								
		248	+4								
		250	+6								
		252	+8								

도면9



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020100001886A	公开(公告)日	2010-01-06
申请号	KR1020080061972	申请日	2008-06-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SHIM JAE HOON		
发明人	SHIM,JAE HOON		
IPC分类号	G02F1/1339		
CPC分类号	G02F2201/503 G02F1/13394		
代理人(译)	PARK , JANG WON		
其他公开文献	KR101326580B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示装置及其制造方法，本发明是一种动力冲击和最小的现象，其中一个柱状隔离子由振动破碎提高了液晶显示装置的显示质量和它的制造方法根据所述外部它涉及。本发明提供一种液晶显示器，包括：第一基板，在其上限定多个像素，使得栅极线和数据线彼此交叉；面向第一基板的第二基板；的区域中形成，其中，各个像素的栅极线和数据线相交，栅极电极连接到栅极线和源极电极连接到所述数据线的薄膜晶体管；像素电极形成在每个像素上并连接到薄膜晶体管的漏电极；在第一基板和第二基板之间形成多个柱状衬垫料，以保持第一基板和第二基板之间的间隙。并且，突起形成在第一基板上并对应于多个柱状衬垫料的一部分；并且被配置成，突起包括：在所述有源层和所述薄膜晶体管的相同层中由相同材料形成的第一层，第二层的源电极形成，漏电极和薄膜晶体管的相同层中由相同的材料，并且第三层由与像素电极相同的材料形成。

