



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년01월15일
(11) 등록번호 10-1818452
(24) 등록일자 2018년01월09일

(51) 국제특허분류(Int. Cl.)
G02F 1/136 (2006.01) G02F 1/1335 (2006.01)
G02F 1/1343 (2006.01) G02F 1/1362 (2006.01)
G02F 1/1368 (2006.01)
(21) 출원번호 10-2011-0024857
(22) 출원일자 2011년03월21일
심사청구일자 2016년01월14일
(65) 공개번호 10-2012-0107269
(43) 공개일자 2012년10월02일
(56) 선행기술조사문헌
KR1020080050679 A
(뒷면에 계속)

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
송인덕
경상북도 구미시 고아읍 문장로26길 11, 대우아파트 106동 1305호
(74) 대리인
박영복

전체 청구항 수 : 총 10 항

심사관 : 배성주

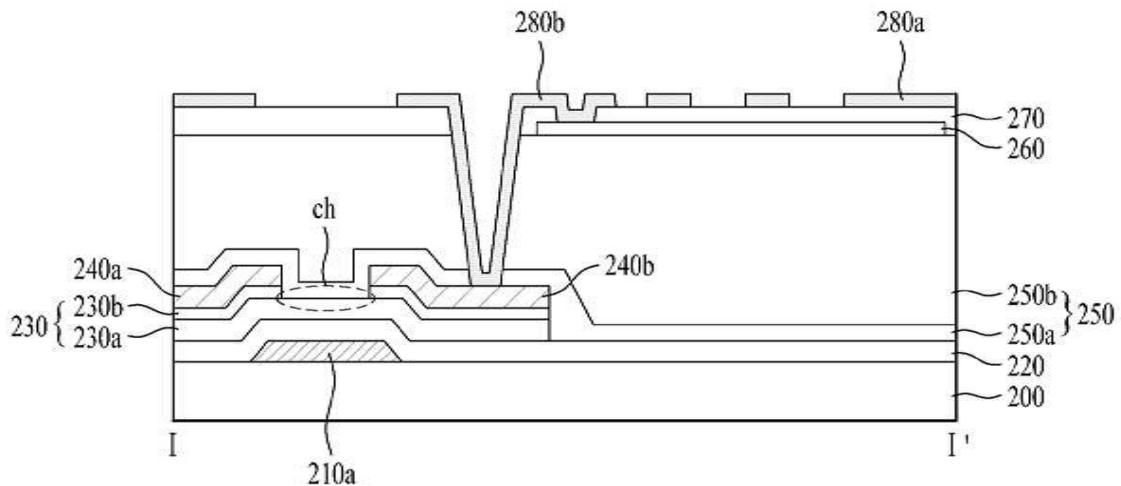
(54) 발명의 명칭 액정 표시 장치 및 이의 제조 방법

(57) 요약

본 발명은 무기 절연막과 유기 절연막을 차례로 적층하여 보호막을 형성함으로써, 소스, 드레인 전극과 보호막의 접촉 특성을 향상시키고 공통 전극의 부하를 감소시켜 소비 전력을 감소시킬 수 있는 액정 표시 장치 및 이의 제조 방법에 관한 것으로, 본 발명의 액정 표시 장치는, 기판; 상기 기판 상에 중첩으로 형성되어 화소 영역을 정

(뒷면에 계속)

대표도 - 도3a



의하는 게이트 라인과 데이터 라인; 상기 게이트 라인과 데이터 라인의 교차 영역에 형성된 박막 트랜지스터; 상기 박막 트랜지스터를 포함한 상기 기판 상에 형성되며 무기 절연막과 유기 절연막이 차례로 적층된 제 1 보호막; 상기 제 1 보호막 상에 형성되는 화소 전극; 상기 화소 전극을 포함한 상기 제 1 보호막 전면에 형성되는 제 2 보호막; 상기 제 1, 제 2 보호막을 선택적으로 제거하여 상기 박막 트랜지스터의 드레인 전극을 노출시키는 제 1 콘택홀과 상기 제 2 보호막 만을 선택적으로 제거하여 상기 화소 전극을 노출시키는 제 2 콘택홀; 상기 제 2 보호막 상에 형성되며 상기 제 1, 제 2 콘택홀을 통해 상기 드레인 전극과 화소 전극을 접속시키는 연결 전극; 및 상기 연결 전극과 동일 층에 형성되어 상기 화소 전극과 프린지 전계를 이루는 공통 전극을 포함한다.

(56) 선행기술조사문헌

KR1020080060682 A

KR1020080062777 A

KR1020080072378 A

US20060187368 A1*

KR1020100098900 A*

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

기관 상에 위치하고, 화소 영역을 정의하는 게이트 라인과 데이터 라인;

상기 기관의 상기 화소 영역 상에 위치하고, 상기 게이트 라인 및 상기 데이터 라인과 전기적으로 연결된 박막 트랜지스터;

상기 기관의 상기 화소 영역 상에 위치하고, 상기 박막 트랜지스터를 덮는 무기 절연막 및 상기 무기 절연막 상에 위치하는 유기 절연막을 포함하는 제 1 보호막;

상기 제 1 보호막 상에 위치하는 화소 전극;

상기 제 1 보호막 상에 위치하고, 상기 화소 전극을 덮는 무기 절연막인 제 2 보호막;

상기 제 1 보호막 및 상기 제 2 보호막을 관통하고, 상기 박막 트랜지스터의 드레인 전극을 노출시키는 제 1 콘택홀;

상기 제 2 보호막을 관통하고, 상기 화소 전극을 노출시키는 제 2 콘택홀;

상기 제 2 보호막 상에 위치하고, 상기 제 1 콘택홀 및 상기 제 2 콘택홀을 통해 상기 드레인 전극과 상기 화소 전극을 접속시키는 연결 전극; 및

상기 제 2 보호막 상에 위치하고, 상기 연결 전극과 이격되는 공통 전극을 포함하되,

상기 공통 전극은 상기 화소 전극과 중첩하는 복수의 오픈 영역을 포함하는 액정 표시 장치.

청구항 2

제 1 항에 있어서,

상기 제 1 보호막의 상기 무기 절연막의 두께는 상기 제 1 보호막의 상기 유기 절연막의 두께보다 얇은 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 2 항에 있어서,

상기 제 1 보호막의 상기 무기 절연막의 두께는 1000Å 내지 2000Å 인 것을 특징으로 하는 액정 표시 장치.

청구항 4

삭제

청구항 5

제 1 항에 있어서,

상기 공통 전극은 상기 게이트 라인 및 상기 데이터 라인 중 적어도 하나와 중첩하는 것을 특징으로 하는 액정 표시 장치.

청구항 6

제 1 항에 있어서,

상기 제 2 보호막의 상부면은 평평한 평면인 것을 특징으로 하는 액정 표시 장치.

청구항 7

기관 상에 게이트 라인과 게이트 전극을 형성하는 단계;

상기 게이트 라인과 게이트 전극을 포함하는 상기 기관 상에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상에 반도체층과 오믹 콘택층이 차례로 적층된 액티브층을 형성하는 단계;

상기 액티브층을 포함한 상기 게이트 절연막 상에 데이터 전극 물질을 증착하고 이를 패터닝하여 상기 게이트 라인과 수직으로 교차하여 화소 영역을 정의하는 데이터 라인을 형성함과 동시에 소스, 드레인 전극을 형성하는 단계;

소스, 드레인 전극을 포함한 상기 게이트 절연막 상에 무기 절연막과 유기 절연막을 차례로 증착하여 제 1 보호막을 형성하는 단계;

상기 제 1 보호막 상에 화소 전극을 형성하는 단계;

상기 화소 전극을 포함한 상기 제 1 보호막 전면에서 제 2 보호막을 형성하는 단계;

상기 제 1, 제 2 보호막을 선택적으로 제거하여 상기 드레인 전극을 노출시키는 제 1 콘택홀과 상기 제 2 보호막만을 선택적으로 제거하여 상기 화소 전극을 노출시키는 제 2 콘택홀을 형성하는 단계; 및

상기 제 1, 제 2 콘택홀을 통해 상기 드레인 전극과 화소 전극을 접속시키는 연결 전극을 형성함과 동시에 상기 화소 전극과 프린지 전계를 이루는 공통 전극을 형성하는 단계를 포함하는 액정 표시 장치의 제조 방법.

청구항 8

제 7 항에 있어서,

상기 제 1 콘택홀과 제 2 콘택홀을 동시에 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 9

제 7 항에 있어서,

상기 제 1 보호막의 유기 절연막을 상기 무기 절연막 보다 더 두껍게 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 10

제 7 항에 있어서,

상기 공통 전극은 복수개의 오픈 영역을 갖도록 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 11

제 7 항에 있어서,

상기 연결 전극은 상기 제 2 보호막 상에 섬 모양으로 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것으로, 특히, 액정 표시 장치의 화질을 향상시키고 소비전력을 감소시킬 수 있는 액정 표시 장치 및 그의 제조 방법에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 표시 장치에 대한 요구도 다양한 형태로 증대하고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display Device), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display) 등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시 장치로 활용되고 있다.

- [0003] 그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 특징 및 장점으로 인하여 이동형 화상 표시 장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 액정 표시 장치가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송 신호를 수신하여 디스플레이하는 텔레비전 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.
- [0004] 이러한 액정 표시 장치는 컬러 필터 어레이가 형성된 컬러 필터 기판, 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판 및 컬러 필터 기판과 박막 트랜지스터 기판 사이에 형성된 액정층을 포함하여 이루어진다.
- [0005] 컬러 필터 기판은 컬러 구현을 위한 컬러 필터 및 빛샘 방지를 위한 블랙 매트릭스가 형성된다. 그리고, 박막 트랜지스터 기판에는 데이터 신호가 개별적으로 공급되는 다수의 화소 전극이 매트릭스 형태로 형성된다. 또한 박막 트랜지스터 기판에는 다수의 화소 전극을 개별적으로 구동하기 위한 박막 트랜지스터, 박막 트랜지스터를 제어하는 게이트 라인 및 박막 트랜지스터에 데이터 신호를 공급하는 데이터 라인이 형성된다.
- [0006] 액정 분자는 구조가 가늘고 길며 배열에 방향성을 가지고 있어서, 액정 표시 장치에 전계를 가하면, 액정층에 인가되는 전기장에 의해 액정 분자가 움직이며 광투과율이 달라져 화상이나 문자가 표현된다. 이러한 액정 표시 장치는 화질이 우수하며, 가볍고, 소비 전력이 낮아 차세대 첨단 디스플레이 소자로 각광받고 있다.
- [0007] 이하, 첨부된 도면을 참조하여 일반적인 액정 표시 장치를 설명하면 다음과 같다.
- [0008] 도 1은 일반적인 액정 표시 장치의 단면도로, 박막 트랜지스터 기판만을 도시하였다.
- [0009] 도 1과 같이, 일반적인 액정 표시 장치의 박막 트랜지스터 기판은, 기판(100), 기판(100) 상에 형성된 게이트 전극(110a), 게이트 전극(110a)을 포함한 기판(100) 전면에 형성된 게이트 절연막(120), 게이트 절연막(120) 상에 형성되며, 반도체층(130a)과 오믹콘택층(130b)이 차례로 적층된 액티브층(130), 액티브층(130) 상에 형성되며 소정 영역 이격된 소스, 드레인 전극(140a, 140b), 소스, 드레인 전극(140a, 140b)을 포함한 게이트 절연막(120) 전면에 형성된 보호막(150) 및 보호막(150)을 선택적으로 제거하여 형성된 콘택홀(미도시)을 통해 드레인 전극(140b)과 접속되는 화소 전극(160)을 포함한다.
- [0010] 그런데, 금속 물질로 형성된 소스, 드레인 전극(140a, 140b)을 포함한 게이트 절연막(120) 전면에 유기 절연막으로 보호막(150)을 형성하면, 금속과 유기 절연막의 물질 차이에 의해 소스, 드레인 전극(140a, 140b)과 보호막(150)의 접촉 특성이 저하된다.
- [0011] 구체적으로, 접촉 특성이 저하된 보호막(150)이 들떠 소스, 드레인 전극(140a, 140b)과 보호막(150) 사이에 홀(Hole)이 형성되면, 보호막(150) 내부에 이물질이 혼입될 수 있다. 이로 인해, 액정 표시 장치의 불량률이 발생할 수 있으며, 보호막(150)이 제 기능을 하지 못하여 보호막(150)에 콘택홀을 형성하거나 보호막(150) 상에 화소 전극(160)을 형성할 때 에칭(Etchant)으로 인해 액정 표시 장치의 박막 트랜지스터 및 전극이 손상되는 문제점이 발생한다.

발명의 내용

해결하려는 과제

- [0012] 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로, 제 1 보호막으로 무기 절연막과 유기 절연막을 적층하여 공정성을 확보하고, 유기 절연막이 소오스와 공통전극 사이의 부하를 감소시켜 소비전력을 감소시킬 수 있는 액정 표시 장치 및 이의 제조 방법을 제공하는데, 그 목적이 있다.

과제의 해결 수단

- [0013] 상기와 같은 목적을 달성하기 위한 본 발명의 액정 표시 장치는, 기판; 상기 기판 상에 증황으로 형성되어 화소 영역을 정의하는 게이트 라인과 데이터 라인; 상기 게이트 라인과 데이터 라인의 교차 영역에 형성된 박막 트랜지스터; 상기 박막 트랜지스터를 포함한 상기 기판 상에 형성되며 무기 절연막과 유기 절연막이 차례로 적층된 제 1 보호막; 상기 제 1 보호막 상에 형성되는 화소 전극; 상기 화소 전극을 포함한 상기 제 1 보호막 전면에 형성되는 제 2 보호막; 상기 제 1, 제 2 보호막을 선택적으로 제거하여 상기 박막 트랜지스터의 드레인 전극을 노출시키는 제 1 콘택홀과 상기 제 2 보호막 만을 선택적으로 제거하여 상기 화소 전극을 노출시키는 제 2 콘택홀; 상기 제 2 보호막 상에 형성되며 상기 제 1, 제 2 콘택홀을 통해 상기 드레인 전극과 화소 전극을 접속시키는 연결 전극; 및 상기 연결 전극과 동일 층에 형성되어 상기 화소 전극과 프린지 전계를 이루는 공통 전극을 포함한다.

- [0014] 상기 제 1 보호막의 무기 절연막의 두께가 유기 절연막의 두께보다 얇다.
- [0015] 상기 무기 절연막의 두께는 1000Å 내지 2000Å 이다.
- [0016] 상기 공통 전극은 복수개의 오픈 영역을 갖는다.
- [0017] 상기 연결 전극은 상기 제 2 보호막 상에 섬 모양으로 형성된다.
- [0018] 상기 제 2 보호막의 상부 면이 평탄하다.
- [0019] 또한, 동일 목적을 달성하기 위한 본 발명의 액정 표시 장치의 제조 방법은, 기판 상에 게이트 라인과 게이트 전극을 형성하는 단계; 상기 게이트 라인과 게이트 전극을 포함하는 상기 기판 상에 게이트 절연막을 형성하는 단계; 상기 게이트 절연막 상에 반도체층과 오믹 콘택층이 차례로 적층된 액티브층을 형성하는 단계; 상기 액티브층을 포함한 상기 게이트 절연막 상에 데이터 전극 물질을 증착하고 이를 패터닝하여 상기 게이트 라인과 수직으로 교차하여 화소 영역을 정의하는 데이터 라인을 형성함과 동시에 소스, 드레인 전극을 형성하는 단계; 소스, 드레인 전극을 포함한 상기 게이트 절연막 상에 무기 절연막과 유기 절연막을 차례로 증착하여 제 1 보호막을 형성하는 단계; 상기 제 1 보호막 상에 화소 전극을 형성하는 단계; 상기 화소 전극을 포함한 상기 제 1 보호막 전면에서 제 2 보호막을 형성하는 단계; 상기 제 1, 제 2 보호막을 선택적으로 제거하여 상기 드레인 전극을 노출시키는 제 1 콘택홀과 상기 제 2 보호막 만을 선택적으로 제거하여 상기 화소 전극을 노출시키는 제 2 콘택홀을 형성하는 단계; 및 상기 제 1, 제 2 콘택홀을 통해 상기 드레인 전극과 화소 전극을 접속시키는 연결 전극을 형성함과 동시에 상기 화소 전극과 프린지 전계를 이루는 공통 전극을 형성하는 단계를 포함한다.
- [0020] 상기 제 1 콘택홀과 제 2 콘택홀을 동시에 형성한다.
- [0021] 상기 제 1 보호막의 유기 절연막을 상기 무기 절연막 보다 더 두껍게 형성한다.
- [0022] 상기 공통 전극은 복수개의 오픈 영역을 갖도록 형성한다.
- [0023] 상기 연결 전극은 상기 제 2 보호막 상에 섬 모양으로 형성한다.

발명의 효과

- [0024] 상기와 같은 본 발명의 액정 표시 장치 및 이의 제조 방법은 소스, 드레인 전극을 포함한 게이트 절연막 상에 무기 절연막과 유기 절연막이 차례로 적층된 보호막을 형성함으로써, 소스, 드레인 전극과 보호막의 접촉 특성을 향상시킬 수 있다. 또한, 공통 전극과 데이터 라인 사이에 형성되는 커패시턴스를 감소시켜 액정 표시 장치의 화질을 향상시키고 소비 전력을 감소시킬 수 있다.

도면의 간단한 설명

- [0025] 도 1은 일반적인 액정 표시 장치의 단면도.
- 도 2는 본 발명의 액정 표시 장치의 평면도.
- 도 3a는 도 2의 I-I'에 따른 단면도.
- 도 3b는 도 2의 II-II'에 따른 단면도.
- 도 4a 내지 도 4f는 본 발명의 액정 표시 장치의 제조 방법을 나타낸 공정 단면도.

발명을 실시하기 위한 구체적인 내용

- [0026] 액정 표시 장치에서 가장 많이 사용되는 대표적인 구동 모드(mode)는 액정 방향자가 90° 트위스트 되도록 배열한 후 전압을 가하여 액정 방향자를 제어하는 TN(Twisted Nematic) 모드와, 한 기판 상에 나란하게 배열된 화소 전극과 공통 전극 간의 수평 전계에 의해 액정이 구동되는 횡전계(In-Plane Switching Mode) 모드 등이 있다.
- [0027] 횡전계 모드는 화소 전극과 공통 전극을 박막 트랜지스터 기판의 개구부에 서로 교번하도록 형성하여, 화소 전극과 공통 전극 사이에 발생하는 횡전계에 의해 액정이 배향되도록 한 것이다. 그런데, 횡전계 모드 액정 표시 장치는 시야각은 넓으나 개구율 및 투과율이 낮으므로, 상기와 같은 문제점을 개선하기 위해 프린지 전계(Fringe Field Switching; FFS) 모드 액정 표시 장치가 제안되었다.
- [0028] 프린지 전계 모드 액정 표시 장치는 화소 영역에 통전극 형태의 화소 전극을 형성하고 화소 전극 상에 슬릿 형태로 복수개의 공통 전극을 형성하여 화소 전극과 공통 전극 사이에 형성되는 프린지 전계에 의해 액정 분자를

동작시킨다.

- [0029] 상기와 같은 프린지 전계 모드 액정 표시 장치는 액정 분자를 정밀하게 제어할 수 있으므로 상, 하, 좌, 우 180° 광시야각을 구현하며 대각선 방향에서도 색상변이가 없고 높은 명암비를 얻을 수 있다. 또한, 데이터 라인 위에 공통 전극을 덮는 구조로 블랙 매트릭스의 선폭을 감소시켜 개구율을 향상시킬 수 있다.
- [0030] 이하, 첨부된 도면을 참조하여 본 발명의 액정 표시 장치를 상세히 설명하면 다음과 같다.
- [0031] 도 2는 본 발명의 액정 표시 장치의 평면도이다. 그리고, 도 3a와 도 3b는 각각 도 2의 I-I'에 따른 단면도와 도 2의 II-II'에 따른 단면도이다.
- [0032] 도 2, 도 3a 및 도 3b를 참조하면, 본 발명의 액정 표시 장치는 기판(200), 기판(200) 상에 종횡으로 형성되어 화소 영역을 정의하는 게이트 라인(GL)과 데이터 라인(DL), 게이트 라인(GL)과 데이터 라인(DL)의 교차 영역에 형성된 박막 트랜지스터, 박막 트랜지스터를 포함한 기판(200) 상에 형성되며 무기 절연막(250a)과 유기 절연막(250b)이 차례로 적층된 제 1 보호막(250), 제 1 보호막(250) 상에 형성되는 화소 전극(260), 화소 전극(260)을 포함한 제 1 보호막(250) 전면에 형성되는 제 2 보호막(270), 제 1, 제 2 보호막(250, 270)을 선택적으로 제거하여 박막 트랜지스터의 드레인 전극(240b)을 노출시키는 제 1 콘택홀(290a)과 제 2 보호막(270)만을 선택적으로 제거하여 화소 전극(260)을 노출시키는 제 2 콘택홀(290b), 제 2 보호막(270) 상에 형성되며 제 1, 제 2 콘택홀(290a, 290b)을 통해 드레인 전극(240b)과 화소 전극(260)을 접속시키는 연결 전극(280b) 및 연결 전극(280b)과 동일 층에 형성되어 화소 전극(260)과 프린지 전계를 이루는 공통 전극(280a)을 포함한다.
- [0033] 구체적으로, 박막 트랜지스터는 게이트 라인(GL)과 접속된 게이트 전극(210a)과, 게이트 라인(GL)과 게이트 전극(210a)을 포함한 기판(200) 전면에서 형성되는 게이트 절연막(220)과, 게이트 전극(210a)에 대응되는 게이트 절연막(220) 상에 형성되는 반도체층(230a) 및 오믹콘택층(230b)으로 구성된 액티브층(230)과, 데이터 라인(DL)과 연결된 소스 전극(240a) 및 소스 전극(240a)과 소정 간격 이격되어 형성된 드레인 전극(240b)을 포함한다.
- [0034] 소스 전극(240a)과 드레인 전극(240b) 사이의 이격 구간에는 오믹콘택층(230b)이 제거되어 채널(ch)이 형성된다.
- [0035] 그런데, 일반적인 액정 표시 장치는 박막 트랜지스터를 포함한 게이트 절연막 전면에서 유기 절연막으로 보호막을 형성하므로, 금속 물질로 형성된 소스, 드레인 전극과 유기 절연막의 물질 차이에 의해 소스, 드레인 전극과 보호막의 접촉 특성이 저하된다.
- [0036] 즉, 보호막이 박막 트랜지스터를 포함한 게이트 절연막 전면에서 균일하게 접촉되지 않고 들뜬다. 따라서, 소스, 드레인 전극과 보호막 사이에 홀(Hole)이 형성되고 홀 내부에 이물질이 혼입될 수 있다. 또한, 일반적인 액정 표시 장치는 보호막에 콘택홀을 형성하거나 보호막 상에 화소 전극을 형성할 때 에치(Etchant)로 인해 보호막이 제 기능을 수행하지 못하여 박막 트랜지스터의 불량률이 발생할 수 있다.
- [0037] 그리고, 상기와 같은 불량을 방지하기 위해 무기 절연막으로만 보호막을 형성하는 경우에는, 액정 표시 장치를 대면적화할수록 데이터 라인과 공통 전극에 과부하가 발생함으로써, 액정 표시 장치의 화질이 저하될 뿐만 아니라 소비 전력이 증가한다.
- [0038] 따라서, 본 발명은 박막 트랜지스터를 포함한 게이트 절연막(220) 상에 무기 절연막(250a)과 유기 절연막(250b)이 차례로 적층된 제 1 보호막(250)을 형성한다. 제 1 보호막(250)의 무기 절연막(250a)은 금속 물질로 형성된 소스, 드레인 전극(240a, 240b)과 제 1 보호막(250)의 접촉 특성을 향상시킨다.
- [0039] 이 때, 무기 절연막(250a)은 실리콘 질화물(SiNx)이며 유기 절연막(250b)은 포토 아크릴(Photo Acryl)인 것이 바람직하며, 유기 절연막(250b)의 상부면은 평탄하여 화소 전극(260)의 접촉 특성이 향상된다. 또한, 무기 절연막(250a)은 제 1 보호막(250)과 박막 트랜지스터의 접촉 특성을 향상시키기 위한 것이므로 유기 절연막(250b)보다 두께가 얇으며, 구체적으로 무기 절연막(250a)의 두께는 1000Å 내지 2000Å이며, 유기 절연막(250b)의 두께는 1.5μm 내지 4μm인 것이 바람직하다.
- [0040] 상기와 같은 본 발명의 액정 표시 장치는 제 1 보호막(250)과 박막 트랜지스터 사이에 홀(Hole)이 형성되어 액정 표시 장치의 불량률이 발생하는 것을 방지할 수 있다. 또한, 무기 절연막(250a)과 유기 절연막(250b)이 차례로 적층된 구조는 공통 전극(280a)과 데이터 라인(DL) 간에 형성되는 커패시턴스를 감소시켜 소비 전력을 감소시킬 수 있다.
- [0041] 한편, 커패시턴스는 하기 <수학식 1>에 의해 결정된다.

수학식 1

$$C = \frac{\epsilon_r \times \epsilon_o \times S}{d}$$

[0042]

[0043]

여기서, C는 커패시턴스, d는 보호막의 두께, S는 전도 표면 영역, ϵ_r 는 비유전율, 그리고 ϵ_o 는 자유공간의 유전율로 8.854×10^{-12} 이다.

[0044]

일반적인 액정 표시 장치는 실리콘 질화물(SiNx)과 같은 무기 절연막으로만 보호막을 형성하나, 본 발명은 실리콘 질화물(SiNx)과 같은 무기 절연막과 포토 아크릴(Photo Acryl)과 같은 유기 절연막을 차례로 적층하여 보호막을 형성한다. 이 때, 본 발명의 무기 절연막의 두께는 1000Å 내지 2000Å이며, 유기 절연막(250b)의 두께는 1.5 μ m 내지 4 μ m인 것이 바람직하다.

[0045]

그런데, 무기 절연막의 비유전율이 유기 절연막의 비유전율보다 약 2배 높으므로, <수학식 1>에 대입하여 계산하면 본 발명의 공통 전극과 데이터 라인 사이의 커패시턴스는 일반적인 액정 표시 장치의 커패시턴스에 비해 약 1/10로 감소한다.

[0046]

따라서, 본 발명의 액정 표시 장치는 공통 전극의 부하가 감소하고 소비 전력이 감소할 뿐만 아니라 액정 표시 장치의 화질이 향상된다. 그리고, 본 발명의 액정 표시 장치는 무기 절연막의 두께가 유기 절연막의 두께에 비해 현저히 얇으므로, <수학식 1>에 유기 절연막만을 대입하여 계산하여도 무방하다.

[0047]

다시 도 2, 도 3a 및 도 3b를 참조하면, 화소 전극(260)을 포함한 제 1 보호막(250) 전면에 형성된 제 2 보호막(270)은 무기 절연막으로 형성되며, 실리콘 질화물(SiNx)인 것이 바람직하다. 그리고, 제 2 보호막(270) 상에 복수개의 오픈 영역을 갖는 공통 전극(280a)이 형성되며, 복수개의 오픈 영역은 막대 형상인 것이 바람직하다.

[0048]

제 1, 제 2 콘택홀(290a, 290b)은 화소 전극(260)과 드레인 전극(240b)을 접속시키기 위한 것으로, 제 1 콘택홀(290a)은 제 1, 제 2 보호막(250, 270)을 선택적으로 제거하여 형성되며, 제 2 콘택홀(290b)은 제 2 보호막(270)만을 선택적으로 제거하여 형성된다.

[0049]

제 1, 제 2 콘택홀(290a)은 각각 드레인 전극(240b)의 일부와 화소 전극(260)의 일부를 노출시킨다. 그리고, 공통 전극(280a)과 동일층에 형성된 연결 전극(280b)은 섬 모양으로 형성되어 제 1, 제 2 콘택홀(290a, 290b)을 통해 화소 전극(260)과 드레인 전극(240b)을 접속시킨다.

[0050]

즉, 드레인 전극(240b)의 비디오 신호는 연결 전극(280b)을 통해 화소 전극(260)에 공급되고, 공통 전압이 공급된 공통 전극(280a)과 화소 전극(260) 사이에 프린지 전계가 형성되어 액정 분자가 동작한다.

[0051]

한편, 화소 전극(260), 공통 전극(280a) 및 연결 전극(280b)은 투명 전극으로 형성될 수도 있고, 차광성의 금속으로 형성될 수도 있다. 전자의 경우는, 인듐 틴 옥사이드(Indium Tin Oxide; ITO), 인듐 징크 옥사이드(Indium Zinc Oxide; IZO), 틴 옥사이드(Tin Oxide; TO), 인듐 틴 징크 옥사이드(Indium Tin Zinc Oxide; ITZO) 중 선택되어 이루어지며, 후자의 경우는 몰리브덴 혹은 몰리브덴 적층체, 구리, 알루미늄, 알루미늄-네오듐 합금, 크롬 등의 차광성 물질에서 선택되어 이루어진다.

[0052]

상기와 같은 본 발명의 액정 표시 장치는 소스, 드레인 전극(240a, 240b)과 제 1 보호막(250)의 접촉 특성이 향상되어 액정 표시 장치의 불량을 방지할 수 있으며, 공통 전극(280a)과 데이터 라인(DL) 사이의 커패시턴스가 감소되어 액정 표시 장치의 화질이 향상되고 소비 전력이 감소한다.

[0053]

이하, 본 발명의 액정 표시 장치의 제조 방법을 상세히 설명하면 다음과 같다.

[0054]

도 4a 내지 도 4f는 본 발명의 액정 표시 장치의 제조 방법을 나타낸 공정 단면도이다.

[0055]

도 4a와 같이, 기판(200) 전면에 스퍼터링 방법 등의 증착 방법을 통해 게이트 전극 물질(미도시)을 증착한 후, 제 1 마스크를 이용한 포토리소그래피(Photolithography) 공정으로 게이트 라인(미도시)과 게이트 전극(210a)을 형성한다. 그리고, 게이트 라인(미도시)과 게이트 전극(210a)을 포함한 기판(200) 전면에 게이트 절연막(220)을 형성한다.

[0056]

도 4b와 같이, 게이트 전극(210a)에 대응되는 게이트 절연막(220) 상에 제 2 마스크를 이용한 공정으로 반도체

층(230a)과 오믹 콘택층(230b)이 차례로 적층된 액티브층(230)을 형성한다.

- [0057] 도 4c와 같이, 액티브층(230)을 포함한 게이트 절연막(220) 전면에 데이터 전극 물질(미도시)을 증착한다. 그리고, 제 3 마스크를 이용하여 데이터 전극 물질을 패터닝하여 게이트 라인(미도시)과 수직으로 교차하여 화소 영역을 정의하는 데이터 라인(미도시)을 형성하고, 데이터 라인(미도시)에서 돌출 형성되는 소스, 드레인 전극(240a, 240b)을 형성한다.
- [0058] 한편, 도 4b에 도시된 바와 같이 액티브층(230)을 형성할 때 오믹콘택층(230b)을 제거하여 채널을 형성하거나, 소스, 드레인 전극(240a, 240b)을 형성할 때 오믹콘택층(230b)을 제거하여 채널을 형성할 수 있다.
- [0059] 이어, 도 4d와 같이, 게이트 전극(210a), 액티브층(230) 및 소스, 드레인 전극(240a, 240b)으로 구성되는 박막 트랜지스터를 포함한 게이트 절연막(220) 전면에 무기 절연막(250a)과 유기 절연막(250b)을 차례로 적층하여 제 1 보호막(250)을 형성한다. 이 때, 무기 절연막(250a)의 두께가 유기 절연막(250b)의 두께보다 얇도록 형성한다.
- [0060] 상기와 같이 무기 절연막(250a)과 유기 절연막(250b)이 차례로 적층된 제 1 보호막(250)은 소스, 드레인 전극(240a, 240b)과의 접촉 특성이 향상되어 제 1 보호막(250)과 박막 트랜지스터 사이에 홀(Hole)이 형성되는 것을 방지한다. 따라서, 액정 표시 장치의 불량률이 발생하는 것을 방지할 수 있다.
- [0061] 도 4e와 같이, 제 4 마스크를 이용하여 제 1 보호막(250) 상에 화소 전극(260)을 형성하고, 화소 전극(260)을 포함한 제 1 보호막(250) 전면에 제 2 보호막(270)을 형성한다. 그리고, 화소 전극(260)과 드레인 전극(240b)을 접속시키기 위해 제 5 마스크를 이용하여 제 1, 제 2 보호막(250, 270)을 선택적으로 제거하여 제 1 콘택홀(290a)을 형성하고, 제 2 보호막(270)만을 선택적으로 제거하여 제 2 콘택홀(290b)을 형성한다. 제 1, 제 2 콘택홀(290a, 290b)을 형성하는 것은 건식 식각(Dry Etch) 방법을 이용하는 것이 바람직하다.
- [0062] 제 1, 제 2 콘택홀(290a, 290b)은 동시에 형성되며, 제 1, 제 2 콘택홀(290a)은 각각 드레인 전극(240b)의 일부와 화소 전극(260)의 일부를 노출시킨다. 이 때, 제 1 보호막(250)의 무기 절연막(250a)은 제 1 보호막에 콘택홀을 형성하거나 제 1 보호막 상에 화소 전극을 형성할 때 에천트(Etchant)로 인해 제 1 보호막이 손상되는 것을 방지한다.
- [0063] 이어, 도 4f와 같이, 제 6 마스크를 이용하여 제 2 보호막(270) 상에 복수개의 오픈 영역을 갖는 공통 전극(280a)을 형성하며, 동시에 공통 전극(280a)과 동일 층에 섬 모양으로 형성되어 제 1, 제 2 콘택홀(290a, 290b)을 통해 화소 전극(260)과 드레인 전극(240b)을 접속시키는 연결 전극(280b)을 형성한다.
- [0064] 즉, 드레인 전극(240b)의 비디오 신호는 연결 전극(280b)을 통해 화소 전극(260)에 공급되고, 공통 전압이 공급된 공통 전극(280a)과 화소 전극(260) 사이에 프린지 전계가 형성되어 액정 분자가 동작한다.
- [0065] 상기와 같은 본 발명의 액정 표시 장치의 제조 방법은 공통 전극(280a)과 데이터 라인(미도시) 사이에 형성되는 커패시턴스가 감소되어 액정 표시 장치의 화질이 향상될 뿐만 아니라, 소비 전력이 감소한다.
- [0066] 한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

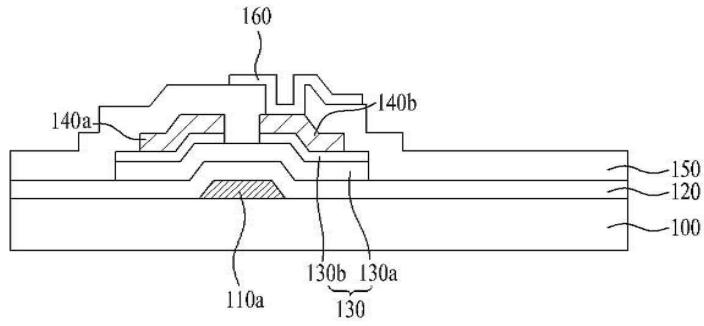
부호의 설명

- [0067]
- | | |
|--------------|---------------|
| 200: 기판 | 210a: 게이트 전극 |
| 220: 게이트 절연막 | 230: 액티브층 |
| 230a: 반도체층 | 230b: 오믹콘택층 |
| 240a: 소스 전극 | 240b: 드레인 전극 |
| 250: 제 1 보호막 | 250a: 무기 절연막 |
| 250b: 유기 절연막 | 260: 화소 전극 |
| 270: 제 2 보호막 | 280a: 공통 전극 |
| 280b: 연결 전극 | 290a: 제 1 콘택홀 |

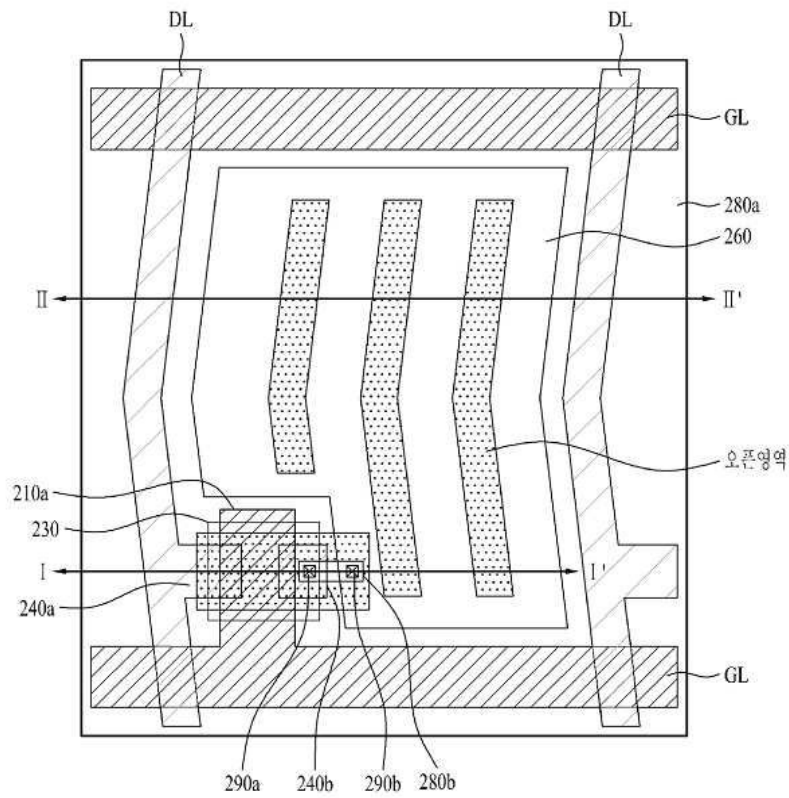
290b: 제 2 콘택홀

도면

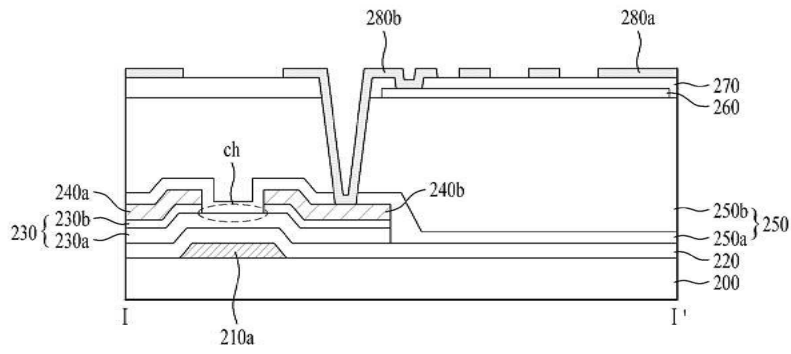
도면1



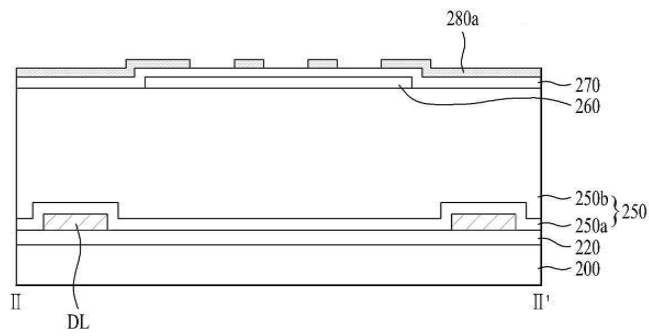
도면2



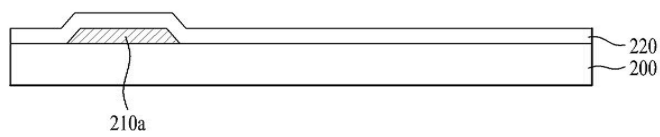
도면3a



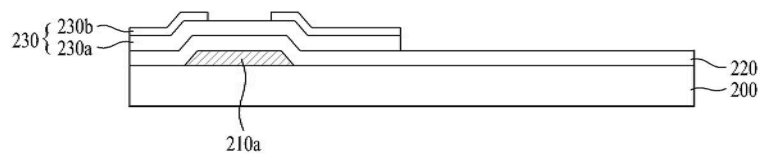
도면3b



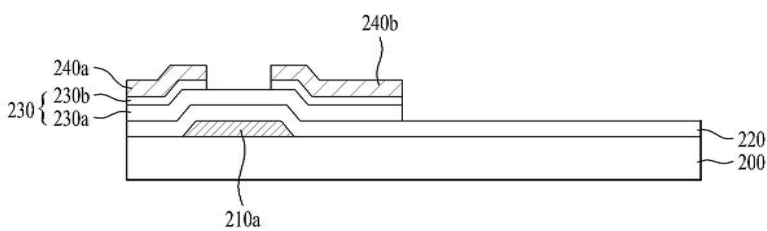
도면4a



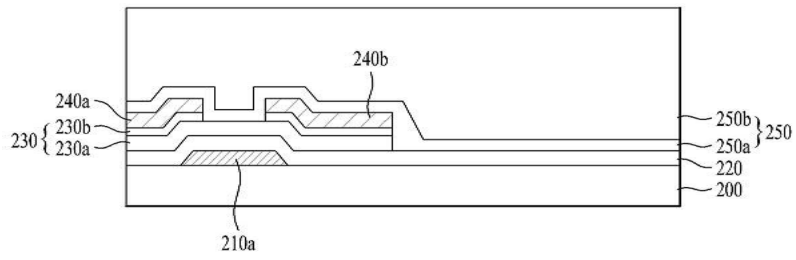
도면4b



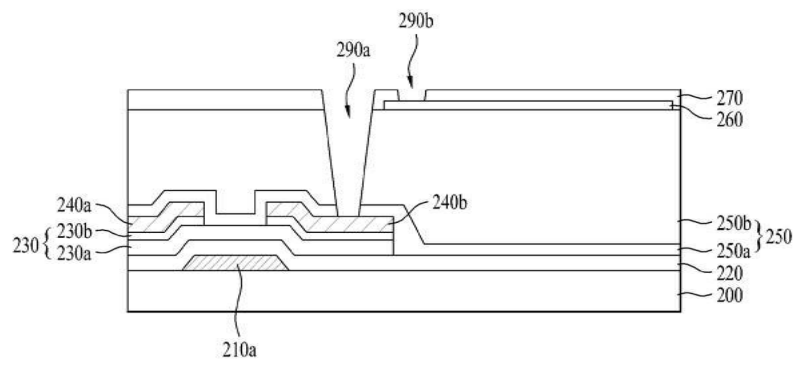
도면4c



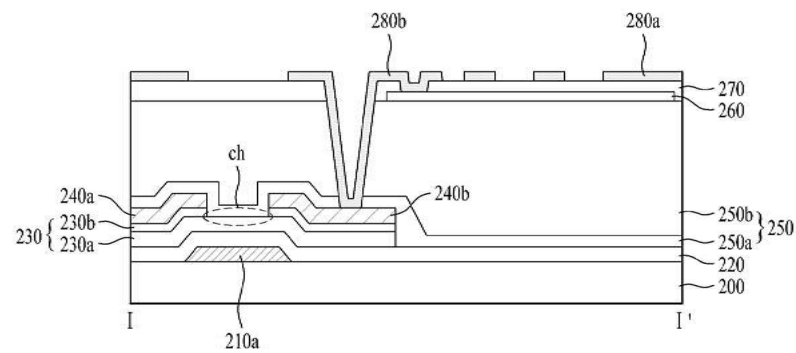
도면4d



도면4e



도면4f



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR101818452B1	公开(公告)日	2018-01-15
申请号	KR1020110024857	申请日	2011-03-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SONG IN DUK 송인덕		
发明人	송인덕		
IPC分类号	G02F1/136 G02F1/1335 G02F1/1343 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/136 G02F1/1368 G02F1/1343 G02F1/136286 G02F1/133512 G02F2001/134372 G02F2201/50 G02F2201/121		
代理人(译)	Bakyoungbok		
其他公开文献	KR1020120107269A		
外部链接	Espacenet		

摘要(译)

本发明是可以由无机绝缘膜和依次的有机绝缘膜，所述源极，漏极电极和钝化层层压和减少对共用电极上的负载提高所形成的保护膜的特性液晶显示器降低了功率消耗的设备和方法用于制备液晶显示装置技术领域本发明涉及一种液晶显示装置，包括：基板；栅极线和数据线垂直和水平地形成在基板上以限定像素区域；一种薄膜晶体管，形成在栅极线和数据线的交叉区域中；第一保护层，形成在包括薄膜晶体管的基板上，并且具有顺序堆叠的无机绝缘层和有机绝缘层；形成在第一保护膜上的像素电极；第二钝化层形成在包括像素电极的第一钝化层的整个表面上；的第二接触孔与第一和选择性地去除第二保护膜，以除去仅第一接触孔和选择性地暴露薄膜晶体管，以暴露像素电极的漏极电极的第二保护膜；连接电极，形成在第二保护膜上，并通过第一和第二接触孔连接漏电极和像素电极；并且公共电极形成在与连接电极相同的层上并与像素电极形成边缘电场。

