



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년03월31일
(11) 등록번호 10-1024535
(24) 등록일자 2011년03월17일

(51) Int. Cl.
G02F 1/1341 (2006.01) G02F 1/1339 (2006.01)
G02F 1/1345 (2006.01)
(21) 출원번호 10-2008-0095303
(22) 출원일자 2008년09월29일
심사청구일자 2009년07월28일
(65) 공개번호 10-2010-0005644
(43) 공개일자 2010년01월15일
(30) 우선권주장
1020080065600 2008년07월07일 대한민국(KR)
(56) 선행기술조사문헌
KR1020050113906 A
KR100831281 B1

(73) 특허권자
엘지디스플레이 주식회사
서울 용산구 한강로3가 65-228
(72) 발명자
김가경
서울특별시 노원구 상계2동 1305번지(27/4) 동양
메이저아파트 103동 1502호
황성수
경상북도 구미시 도량동 224번지 구미도량휴먼시
아 4단지 404동 904호
김영식
경상북도 칠곡군 석적읍 중리 부영아파트 108동
507호
(74) 대리인
특허법인네이트

전체 청구항 수 : 총 12 항

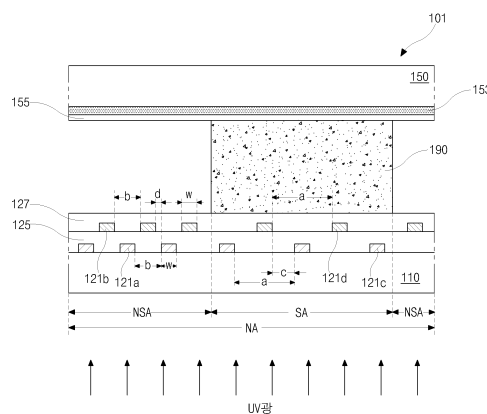
심사관 : 김승조

(54) 액정표시장치

(57) 요약

본 발명은, 다수의 게이트 배선과 다수의 데이터 배선이 교차하여 다수의 화소영역을 정의하고, 상기 다수의 각 화소영역마다 박막트랜지스터 및 상기 박막트랜지스터와 연결된 화소전극이 형성된 표시영역과, 상기 표시영역 외측으로 비표시영역이 구비된 제 1 기판과; 각각이 제 1 폭을 가지며, 상기 제 1 기판의 비표시영역의 셀패턴이 형성되는 제 1 영역에 대응하여 상기 제 1 폭과 같거나 이보다 큰 제 1 간격을 가지며 이격하는 제 1 배선 및 제 2 배선과; 각각이 상기 제 1 폭을 가지며, 상기 제 1 영역을 제외한 상기 비표시영역의 제 2 영역에 대응하여 상기 제 1 간격보다 작은 제 2 간격을 가지며 형성된 제 3 배선 및 제 4 배선과; 상기 제 1 기판의 표시영역의 각 화소에 대응하여 순차 반복되는 적, 녹, 청색 컬러필터 패턴을 포함하는 컬러필터층과, 상기 각 컬러필터 패턴의 경계 및 상기 비표시영역에 대응하여 구비된 블랙매트릭스와, 상기 컬러필터층을 덮으며 형성된 공통전극을 포함하는 제 2 기판과; 상기 제 1 기판과 제 2 기판의 사이의 상기 제 1 영역에 대응하여 형성된 UV경화성의 셀패턴과; 상기 제 1, 2 기판 사이에 상기 셀패턴 내측으로 개재된 액정층을 포함하는 액정표시장치를 제공한다.

대표도 - 도8



특허청구의 범위

청구항 1

다수의 게이트 배선과 다수의 데이터 배선이 교차하여 다수의 화소영역을 정의하고, 상기 다수의 각 화소영역마다 박막트랜지스터 및 상기 박막트랜지스터와 연결된 화소전극이 형성된 표시영역과, 상기 표시영역 외측으로 비표시영역이 구비된 제 1 기판과;

각각이 제 1 폭을 가지며, 상기 제 1 기판의 비표시영역의 쉘패턴이 형성되는 제 1 영역에 대응하여 상기 제 1 폭과 같거나 이보다 큰 제 1 간격을 가지며 이격하는 제 1 배선 및 제 2 배선과;

각각이 상기 제 1 폭을 가지며, 상기 제 1 영역을 제외한 상기 비표시영역의 제 2 영역에 대응하여 상기 제 1 간격보다 작은 제 2 간격을 가지며 형성된 제 3 배선 및 제 4 배선과;

상기 제 1 기판의 표시영역의 각 화소에 대응하여 순차 반복되는 적, 녹, 청색 컬러필터 패턴을 포함하는 컬러필터층과, 상기 각 컬러필터 패턴의 경계 및 상기 비표시영역에 대응하여 구비된 블랙매트릭스와, 상기 컬러필터층을 덮으며 형성된 공통전극을 포함하는 제 2 기판과;

상기 제 1 기판과 제 2 기판의 사이의 상기 제 1 영역에 대응하여 형성된 UV경화성의 쉘패턴과;

상기 제 1, 2 기판 사이에 상기 쉘패턴 내측으로 개재된 액정층

을 포함하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 제 2 간격은 그 최소값이 서로 동일한 층에 형성되며 서로 이웃하는 상기 제 2 배선간에 쇼트가 발생하지 않도록 하는 이격간격인 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 제 1, 2, 3, 4 배선은 모두 동일한 층에 형성되는 액정표시장치.

청구항 4

제 1 항에 있어서,

절연막을 개재하여 상기 제 1 및 3 배선은 상기 절연막 하부에, 상기 제 2 및 제 4 배선 상기 절연막의 상부에 서로 엇갈리며 동일층에 서로 이웃하는 배선간의 이격영역의 중앙부에 위치하도록 이중층 구조로 형성된 것이 특징인 액정표시장치.

청구항 5

제 1 항 또는 제 4 항에 있어서,

상기 제 1, 2, 3 및 4 배선은 상기 게이트 배선과 연결되는 게이트 링크 배선이거나 또는 상기 데이터 배선과 연결되는 데이터 링크 배선인 액정표시장치.

청구항 6

제 5 항에 있어서,

상기 제 1 폭은 $6\mu\text{m}$ 내지 $10\mu\text{m}$ 인 액정표시장치.

청구항 7

다수의 게이트 배선과 다수의 데이터 배선이 교차하여 다수의 화소영역을 정의하고, 상기 다수의 각 화소영역마다 박막트랜지스터 및 상기 박막트랜지스터와 연결된 화소전극이 형성된 표시영역과, 상기 표시영역 외측으로 비표시영역이 구비된 제 1 기판과;

각각이 제 1 폭을 가지며, 상기 제 1 기판의 비표시영역의 쉘패턴이 형성되는 제 1 영역에 대응하여 상기 제 1 폭과 같거나 이보다 큰 제 1 간격을 가지며 이격하는 다수의 제 1 배선과;

각각이 상기 제 1 폭을 가지며, 상기 제 1 영역을 제외한 상기 비표시영역의 제 2 영역에 대응하여 상기 제 1 간격보다 작은 제 2 간격을 가지며 제 1 절연막을 개재하여 그 하부 및 상부로 서로 교대하며 형성된 다수의 제 2 배선 및 제 3 배선과;

상기 제 1 기판의 표시영역의 각 화소에 대응하여 순차 반복되는 적, 녹, 청색 컬러필터 패턴을 포함하는 컬러필터층과, 상기 각 컬러필터 패턴의 경계 및 상기 비표시영역에 대응하여 구비된 블랙매트릭스와, 상기 컬러필터층을 덮으며 형성된 공통전극을 포함하는 제 2 기판과;

상기 제 1 기판과 제 2 기판의 사이의 상기 제 1 영역에 대응하여 형성된 UV경화성의 쉘패턴과;

상기 제 1, 2 기판 사이에 상기 쉘패턴 내측으로 개재된 액정층을 포함하는 액정표시장치.

청구항 8

제 7 항에 있어서,

상기 다수의 제 3 배선은 상기 제 1 기판 또는 상기 제 1 절연막 상에 형성된 것이 특징인 액정표시장치.

청구항 9

제 8 항에 있어서,

상기 제 1, 2 및 3 배선은 상기 게이트 배선과 연결되는 게이트 링크 배선이거나 또는 상기 데이터 배선과 연결되는 데이터 링크 배선인 액정표시장치.

청구항 10

제 7 항에 있어서,

상기 제 1 폭은 $6\mu\text{m}$ 내지 $10\mu\text{m}$ 인 액정표시장치.

청구항 11

제 7 항에 있어서,

상기 제 1 절연막 상부로 형성된 다수의 제 3 배선 상부로 제 2 절연막이 더욱 개재되며, 상기 제 2 절연막 상부로 다수의 제 4 배선이 이격하며 형성된 것이 특징인 액정표시장치.

청구항 12

제 11 항에 있어서,

상기 다수의 제 3 배선은 상기 제 1 기판, 상기 제 1 절연막 및 상기 제 2 절연막 중 어느 하나의 상부에 형성된 것이 특징인 액정표시장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정표시장치에 관한 것으로, 좀 더 상세하게는 액정적하 진공합착 장치에 의한 UV광 조사가 원활하게 이루어져 셀패턴의 경화가 안정적으로 진행될 수 있는 액정표시장치에 관한 것이다.

배경 기술

[0002] 최근 정보화 사회로 시대가 급발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판표시장치(flat panel display)의 필요성이 대두되었다.

[0003] 이러한 평판표시장치는 스스로 빛을 발하느냐 그렇지 못하느냐에 따라 나눌 수 있는데, 스스로 빛을 발하여 화상을 표시하는 것을 발광형 표시장치라 하고, 그렇지 못하고 외부의 광원을 이용하여 화상을 표시하는 것을 수광형 표시장치라고 한다. 발광형 표시장치로는 플라즈마 표시장치(plasma display panel)와 전계 방출 표시장치(field emission display), 전계발광 표시장치(electro luminescence display) 등이 있으며, 수광형 표시 장치는 액정표시장치(liquid crystal display)가 있다.

[0004] 이중 액정표시장치가 해상도, 컬러표시, 화질 등이 우수하여 노트북이나 데스크탑 모니터에 활발하게 적용되고 있다.

[0005] 액정표시장치는 전극이 각각 형성되어 있는 두 기판을 서로 대향하도록 배치하고, 두 기판 사이에 액정을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직여 빛의 투과율을 조절하여 화상을 표현하는 장치이다.

[0006] 이러한 액정표시장치용 액정패널은 화소전극과 스위칭 소자인 박막 트랜지스터가 각 화소별로 형성되는 어레이 기판을 제조하는 공정과 상기 어레이 기판과 대향되어 공통전극 및 적, 녹, 청색의 컬러가 각 화소에 대응하여 형성되는 되어 있는 컬러필터 기판을 제조하는 공정과 상기 두 공정을 통해 제작된 어레이 기판과 컬러필터 기판 사이에 액정을 주입한 후, 합착하는 일련의 공정을 진행하여 완성된다.

[0007] 액정패널 제조공정은 셀 공정이라고 칭하며, 상기 셀 공정은 박막 트랜지스터가 배열된 어레이 기판과 컬러필터가 형성된 컬러필터 기판에 액정을 한 방향으로 배향시키기 위한 배향공정과 두 기판을 합착시켜 일정한 갭(Gap)을 유지시키기 위한 셀 갭(cell gap) 형성공정, 셀 절단(cutting) 공정, 액정주입 공정으로 크게 나눌 수 있다.

[0008] 이러한 셀 공정에서는 셀패턴을 형성하고 합착한 후, 진공 및 모세관 현상을 통해 액정주입을 진행하게 되는데, 이러한 액정주입 방식은 10시간 이상의 공정시간이 요구되는 바, 이를 개선시키고자 빠른 시간내에 액정층 형성과 합착을 동시에 진행시킬 수 있는 액정적하 진공 합착 장치가 개발되어 새로운 방법으로 진행하게 되었다.

[0009] 즉, 이러한 액정적하 진공 합착 장치를 이용하여 UV경화성 실란트로서 셀 패턴이 형성된 어레이 기판과 컬러필터 기판을 서로 대향시킨 후, 상기 두 기판을 합착 전에 액정을 진공의 분위기에서 어레이 기판 또는 컬러필터 기판 중 하나의 기판에 적정량 디스펜싱하고, 합착 정렬하여 진공합착과 동시에 상기 셀 패턴에 UV를 조사하여 경화시켜 원판 액정패널을 완성하고, 이렇게 완성된 원판 액정패널을 절단함으로써 단위 액정패널을 빠른 시간내에 완성할 수 있게 되었다.

[0010] 진술한 바와 같이 액정적하 진공합착 장치를 이용하여 제조된 액정패널에는 액정주입을 위한 주입구가 필요 없음으로 주입구 없이 셀 패턴이 끊김없이 형성된 것이 특징이다.

[0011] 도 1은 액정적하 진공 합착 공정을 포함하는 셀 공정을 진행하여 완성된 액정표시장치용 액정패널의 개략적인 평면도이며, 도 2는 상기 도 1의 A부분을 확대 도시한 평면도이며, 도 3은 도 2를 III-III를 따라 절단한 단면도

이다.

- [0012] 도시한 바와 같이, 액정표시장치용 액정패널(1)에 있어, 어레이 기관(10)의 비표시영역(NA)에는 외부회로를 연결하는 다수의 게이트 패드(42) 및 데이터 패드(47)와 이들과 각각 연결된 게이트 및 데이터 링크 배선(43, 48)이 형성되어 있다.
- [0013] 표시영역(AA)에는 상기 각각의 게이트 패드(42)와 상기 게이트 링크 배선(43)을 통해 연결되며 가로 방향으로 연장하는 다수의 게이트 배선(12)과, 상기 각각의 데이터 패드(47)와 상기 데이터 링크 배선(48)과 연결되며 세로방향으로 연장하는 데이터 배선(22)이 서로 교차하여 다수의 화소영역(P)을 정의하며 형성되고 있다. 또한, 상기 두 배선(12, 22)이 교차하는 부근에 박막트랜지스터(Tr)가 각각 형성되어 있다. 이때, 상기 각 화소영역(P)에는 상기 박막트랜지스터(Tr)의 드레인 전극(미도시)과 연결되며 화소전극(40)이 형성되어 있다.
- [0014] 또한, 전술한 구조를 갖는 어레이 기관(10)에 대향하며 컬러필터 기관(50)이 형성되어 있다. 상기 컬러필터 기관(50)에는 상기 각 화소영역(P)에 대응되며 순차 반복적으로 구비된 적, 녹, 청색 컬러필터 패턴을 포함하는 컬러필터층(54)과 상기 각 컬러필터 패턴과 패턴 사이에 상기 어레이 기관(10)의 게이트 배선(12) 및 데이터 배선(22)과 상기 표시영역(AA) 외각을 둘러싸는 비표시영역(NA)에 대응하여 블랙매트릭스(52)가 형성되어 있으며, 전면에 공통전극(57)이 형성되어 있다.
- [0015] 또한, 상기 어레이 기관(10)과 컬러필터 기관(10, 50) 사이에 액정층(미도시)이 개재되고 있으며, 상기 두 기관(10, 50)이 대응하는 테두리의 비표시영역(NA)에 위치하며 끊임없이 이어지며 셀패턴(70)이 구성되어 있다.
- [0016] 한편, 표시영역(AA) 외각의 게이트 및 데이터 패드(42, 47)가 형성되지 않는 비표시영역(NA)에 대응되는 어레이 기관(10)에는 액정패널(1) 구동에 필요한 내부 회로 배선(이하 구동배선(17)이라 칭함) 예를들면 인버전을 위한 전압인 V_{com} 전압을 인가하기 위한 배선인 V_{com} 배선 또는 게이트 오프(off) 전압이며 스토리지 커패시터 구동을 위한 전압인 V_{gl} 전압을 인가하기 위한 배선인 V_{gl} 배선 등의 몇 개의 구동배선(17)이 상기 구동배선(17)의 폭만큼 또는 이보다 큰폭의 이격간격을 가지며 형성되어 있으며, 상기 구동배선(17)과 일부 중첩하며, 그 상부로 접착제인 실란트(sealant)로써 셀패턴(70)이 형성되어 있다.
- [0017] 이렇게 상기 구동배선(17)을 충분한 이격간격을 갖도록 형성한 이유는, UV 경화성 실란트(sealant)로 형성된 상기 셀패턴(70)은 적정 과장을 갖는 UV광을 적정시간동안 조사함으로써 경화되는데, 최소한 상기 셀패턴(70)에 조사되는 UV광을 가리는 부분(도면상에서는 구동배선(17))이 50% 이하가 되어야 셀 패턴(70) 전체에 조사되는 UV광이 고르게 반응하여 셀 경화가 고르게 이루어지게 때문이다. 액정적하 진공 합착 장치를 이용하는 경우, 셀 패턴(70) 경화를 위한 UV광의 조사는 어레이 기관(10)의 하부에서 이루어지게 된다. 이는 컬러필터 기관(50)에 있어서는 상기 셀패턴(70)에 대응하는 부분에는 블랙매트릭스(52)가 형성되어 있으며, 상기 블랙매트릭스(52)는 UV광을 투과시키지 않기 때문이다.
- [0018] 한편, 이러한 구성을 갖는 액정패널과 이의 하부에 광원으로 이용되는 백라이트를 배치하고, 그리고 액정패널 외곽에 위치하며 액정패널을 구동시키기 위한 구동부를 구비함으로써 액정표시장치가 완성된다.
- [0019] 통상적으로 상기 구동부는 구동회로기관(printed circuit board : PCB)에 구현되며, 이러한 구동회로기관은 상기 액정패널의 게이트 배선과 연결되는 게이트 구동회로기관과 데이터 배선과 연결되는 데이터 구동회로기관으로 나뉜다. 또한 이들 각각의 구동회로기관은, 액정패널의 일측면에 형성되며 상기 게이트 배선과 연결된 게이트 패드부와, 통상적으로 상기 게이트 패드가 형성된 일측면과 직교하는 상측면에 형성되며 데이터 배선과 연결된 데이터 패드부 각각에 테이프 캐리어 패키지 (tape carrier package : TCP) 형태 또는 FPC를 통해 실장되고 있다.
- [0020] 하지만, 최근에는 전술한 구조를 갖는 액정표시장치가 TV 또는 모니터 뿐만 아니라 휴대폰, PDA 등 개인 휴대용 전자기기에도 활발하게 적용되고 있다. 이렇게 개인 휴대용 전자기기에 사용되는 소형 모델의 액정표시장치의 경우 개인 휴대용 특성상 표시영역은 넓게 그리고 표시영역 이외의 비표시영역은 가능한 작게 형성하는 것이 요구되고 있다. 따라서 개인 휴대용 전자기기에 이용되는 액정표시장치는 게이트 및 데이터 패드부를 각각 형성하지 않고 하나의 패드부에 게이트 및 데이터 배선 각각과 연결되는 게이트 및 데이터 패드를 형성하고 있다.
- [0021] 하지만, 상기 액정적하 진공 합착 장치를 이용하여 액정패널을 형성하는 공정에 있어 표시영역 외부의 비표시영역이 충분한 큰 면적을 가지며, 상기 비표시영역에 몇 개의 구동배선만이 구비되는 TV 또는 모니터에 이용되는 액정패널에 대해서는 문제되지 않지만, 표시영역 외측의 비표시영역이 매우 작은 면적을 갖는 개인용 휴대기기에 이용되는 소형 모델의 액정패널에 대해서는 상기 셀 패턴의 경화 문제가 있다.

- [0022] 도 4는 소형 액정표시장치에 있어, 게이트 링크 배선이 형성된 비표시영역을 확대 도시한 평면도이며, 도 5는 도 4를 절단선 V-V를 따라 절단한 부분에 대한 단면도이다. 이때 설명의 편의를 위해 도면부호는 도 1과 동일한 구성요소에 대해서는 동일한 도면부호를 부여하였다.
- [0023] 도시한 바와 같이, 소형 모델의 액정표시장치(1)에는 게이트 및 데이터 패드(미도시)가 각각 형성되는 게이트 패드부(미도시) 및 데이터 패드부(미도시)가 하나의 패드부로 합쳐져 액정표시장치(1)의 일측에만 형성되고 있으므로 통상 게이트 패드(미도시)와 연결되는 게이트 링크 배선(43) 또는 데이터 패드(미도시)와 연결되는 데이터 링크 배선(미도시)이 상기 패드부(미도시)가 형성된 비표시영역(미도시)과 수직하게 위치하는 비표시영역(NA)에 형성되고 있다. 도면에서는 일례로 게이트 링크 배선(43)이 형성되고 있음을 보이고 있다. 이때, 상기 게이트 링크 배선(43)은 통상 화소영역(미도시)의 개수만큼 형성되고 있다.
- [0024] 한편, 화소영역(미도시)의 개수만큼 게이트 링크 배선(43)을 상기 비표시영역(NA)에 형성하기 위해서는 통상 6 μm 내지 10 μm 정도의 폭을 갖는 상기 게이트 링크 배선(43)간의 이격간격(d1)을 상기 게이트 링크 배선(43)의 폭보다도 작은 폭인 2 μm 내지 4 μm 정도가 되도록 배치해야 한다.
- [0025] 하지만, 이 경우, 상기 게이트 링크 배선(43)간의 쇼트 문제가 발생할 수도 있으며, 그 이격간격(d1)이 너무 좁아 상기 셀패턴(70)에 조사되는 UV광은 그 전체 면적의 50% 미만으로 조사가 이루어지게 된다. 이 경우 셀패턴(70)의 미경화가 발생하고, 이렇게 미경화된 셀패턴(70)이 액정층과 접촉하게 되면 액정을 오염시키거나 또는 액정적하 진공 합착이 완료된 액정패널을 다음 공정으로 이동시에 밀립 등이 발생하여 합착 불량등을 초래하고 있는 실정이다.

발명의 내용

해결 하고자하는 과제

- [0026] 상기 문제점을 해결하기 위하여, 본 발명에서는 비표시영역의 면적 증가없이 셀패턴에 대응되는 부분에 대해서는 배선의 상기 배선의 폭과 같거나 이보다 큰 이격간격을 갖도록 구성함으로써 액정적하 진공합착 장치를 이용하여 패널의 제조단계를 진행해도 UV광에 의해 셀패턴의 가경화가 고르게 진행될 수 있는 소형 모델 액정표시장치를 제공하는 것을 그 목적으로 한다.

과제 해결수단

- [0027] 상기와 같은 목적을 달성하기 위해 본 발명의 일 실시예에 따른 액정표시장치는, 다수의 게이트 배선과 다수의 데이터 배선이 교차하여 다수의 화소영역을 정의하고, 상기 다수의 각 화소영역마다 박막트랜지스터 및 상기 박막트랜지스터와 연결된 화소전극이 형성된 표시영역과, 상기 표시영역 외측으로 비표시영역이 구비된 제 1 기판과; 각각이 제 1 폭을 가지며, 상기 제 1 기판의 비표시영역의 셀패턴이 형성되는 제 1 영역에 대응하여 상기 제 1 폭과 같거나 이보다 큰 제 1 간격을 가지며 이격하는 제 1 배선 및 제 2 배선과; 각각이 상기 제 1 폭을 가지며, 상기 제 1 영역을 제외한 상기 비표시영역의 제 2 영역에 대응하여 상기 제 1 간격보다 작은 제 2 간격을 가지며 형성된 제 3 배선 및 제 4 배선과; 상기 제 1 기판의 표시영역의 각 화소에 대응하여 순차 반복되는 적, 녹, 청색 컬러필터 패턴을 포함하는 컬러필터층과, 상기 각 컬러필터 패턴의 경계 및 상기 비표시영역에 대응하여 구비된 블랙매트릭스와, 상기 컬러필터층을 덮으며 형성된 공통전극을 포함하는 제 2 기판과; 상기 제 1 기판과 제 2 기판의 사이의 상기 제 1 영역에 대응하여 형성된 UV경화성의 셀패턴과; 상기 제 1, 2 기판 사이에 상기 셀패턴 내측으로 개재된 액정층을 포함한다.
- [0028] 상기 제 2 간격은 그 최소값이 서로 동일한 층에 형성되며 서로 이웃하는 상기 제 3 및 4 배선간에 쇼트가 발생하지 않도록 하는 이격간격인 것이 특징이다.
- [0029] 상기 제 1, 2, 3, 4 배선은 모두 동일한 층에 형성되는 것이 특징이다.
- [0030] 또한, 절연막을 개재하여 상기 제 1 및 3 배선은 상기 절연막 하부에, 상기 제 2 및 제 4 배선 상기 절연막의 상부에 서로 엇갈리며 동일층에 서로 이웃하는 배선간의 이격영역의 중앙부에 위치하도록 이중층 구조로 형성된 것이 특징이다.
- [0031] 상기 제 1, 2, 3 및 4 배선은 상기 게이트 배선과 연결되는 게이트 링크 배선이거나 또는 상기 데이터 배선과 연결되는 데이터 링크 배선인 것이 특징이다.

- [0032] 상기 제 1 폭은 $6\mu\text{m}$ 내지 $10\mu\text{m}$ 인 것이 특징이다.
- [0033] 본 발명의 또 다른 실시예에 따른 액정표시장치는, 다수의 게이트 배선과 다수의 데이터 배선이 교차하여 다수의 화소영역을 정의하고, 상기 다수의 각 화소영역마다 박막트랜지스터 및 상기 박막트랜지스터와 연결된 화소전극이 형성된 표시영역과, 상기 표시영역 외측으로 비표시영역이 구비된 제 1 기판과; 각각이 제 1 폭을 가지며, 상기 제 1 기판의 비표시영역의 셀패턴이 형성되는 제 1 영역에 대응하여 상기 제 1 폭과 같거나 이보다 큰 제 1 간격을 가지며 이격하는 다수의 제 1 배선과; 각각이 상기 제 1 폭을 가지며, 상기 제 1 영역을 제외한 상기 비표시영역의 제 2 영역에 대응하여 상기 제 1 간격보다 작은 제 2 간격을 가지며 제 1 절연막을 개재하여 그 하부 및 상부로 서로 교대하며 형성된 다수의 제 2 배선 및 제 3 배선과; 상기 제 1 기판의 표시영역의 각 화소에 대응하여 순차 반복되는 적, 녹, 청색 컬러필터 패턴을 포함하는 컬러필터층과, 상기 각 컬러필터 패턴의 경계 및 상기 비표시영역에 대응하여 구비된 블랙매트릭스와, 상기 컬러필터층을 덮으며 형성된 공통전극을 포함하는 제 2 기판과; 상기 제 1 기판과 제 2 기판의 사이의 상기 제 1 영역에 대응하여 형성된 UV경화성의 셀패턴과; 상기 제 1, 2 기판 사이에 상기 셀패턴 내측으로 개재된 액정층을 포함한다.
- [0034] 상기 다수의 제 3 배선은 상기 제 1 기판 또는 상기 제 1 절연막 상에 형성된 것이 특징이며, 이때, 상기 제 1, 2 및 3 배선은 상기 게이트 배선과 연결되는 게이트 링크 배선이거나 또는 상기 데이터 배선과 연결되는 데이터 링크 배선인 것이 특징이다.
- [0035] 상기 제 1 폭은 $6\mu\text{m}$ 내지 $10\mu\text{m}$ 인 것이 바람직하다.
- [0036] 또한, 상기 제 1 절연막 상부로 형성된 다수의 제 3 배선 상부로 제 2 절연막이 더욱 개재되며, 상기 제 2 절연막 상부로 다수의 제 4 배선이 이격하며 형성된 것이 특징이며, 상기 다수의 제 3 배선은 상기 제 1 기판, 상기 제 1 절연막 및 상기 제 2 절연막 중 어느 하나의 상부에 형성된 것이 특징이다.

효 과

- [0037] 전술한 바와 같이, 본 발명에 따른 액정표시장치용 액정패널은 어레이 기판에 있어 셀 패턴에 대응하는 부분에 위치하는 배선은 그 제 1 이격간격을 상기 배선의 폭과 같거나 이 보다 큰값을 갖도록 형성하고, 상기 셀패턴이 형성되지 않는 비표시영역에 있어서는 상기 제 1 이격간격보다 작게 쇼트가 발생하지 않을 정도의 이격간격을 갖도록 구성함으로써 액정적하 진공 합착 장치를 이용하여 제작이 가능하도록 하는 동시에 상기 셀패턴의 UV경화가 원활하게 이루어지도록 하는 장점을 갖는다.
- [0038] 액정적하 진공 합착 장치를 이용하여 제조함으로써 액정층 형성시간을 단축함으로써 생산성을 향상시키는 효과가 있다.
- [0039] 또한 셀패턴이 UV경화가 원활히 이루어짐으로써 이의 미경화에 의해 발생하는 액정 오염 또는 밀립 등의 문제가 발생하지 않음으로 생산 수율을 향상시키는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- [0040] 이하, 본 발명에 따른 바람직한 실시예를 첨부된 도면을 참조하여 설명한다.
- [0041] <제 1 실시예>
- [0042] 도 6은 본 발명에 따른 소형 모델의 액정표시장치를 개략적으로 나타낸 평면도이다.
- [0043] 도시한 바와 같이, 본 발명에 따른 소형 모델의 액정표시장치(101)는 화상을 구현하는 표시영역(AA)과, 상기 표시영역(AA)을 둘러싸는 비표시영역(NA)으로 각각 구분된 컬러필터 기판(150) 및 어레이 기판(110)과, 상기 컬러필터 기판(150) 및 어레이 기판(110)의 이격된 사이 공간에 개재된 액정층(미도시)을 포함하여 구성된다. 상기 컬러필터 기판(150) 및 어레이 기판(110)과 액정층(미도시)을 포함하여 액정패널이라 한다.
- [0044] 상기 컬러필터 기판(150)의 하부 내측면에는 비표시영역(NA)에 대응하여 백라이트 유닛(미도시)으로부터 입사되는 빛을 차폐하는 블랙매트릭스(미도시)와, 상기 표시영역(AA)에 대응하여 화소영역(P) 별로 순차 반복하는 적, 녹, 청의 컬러필터 패턴을 포함하는 컬러필터층(미도시)과, 상기 컬러필터층(미도시) 하부의 전면으로 공통전극

(미도시)이 차례로 구성되고 있다.

- [0045] 한편, 상기 어레이 기판(110) 상의 표시영역(AA)에는 일 방향으로 스캔 신호를 인가받는 다수의 게이트 배선(120)과, 상기 다수의 게이트 배선(120)과 수직 교차하여 다수의 화소영역(P)을 정의하며, 데이터 신호를 인가받는 다수의 데이터 배선(130)과, 상기 다수의 게이트 및 데이터 배선(120, 130)의 교차지점에 각각 대응 구성된 다수의 박막트랜지스터(Tr)와, 상기 다수의 박막트랜지스터(Tr)의 드레인 전극(미도시)과 일대일 대응하며 연결된 다수의 화소전극(140)이 구성되고 있다. 이때 상기 박막트랜지스터(Tr)는 게이트 전극(미도시)과, 게이트 절연막(미도시)과, 액티브층(미도시)과 오믹콘택층(미도시)으로 구성된 반도체층(미도시)과, 서로 이격하는 소스 및 드레인 전극(미도시)이 순차 적층된 형태로 구성되고 있다. 또한 상기 박막트랜지스터(Tr)를 덮으며 상기 박막트랜지스터(Tr)의 드레인 전극(미도시)을 노출시키는 드레인 콘택홀(미도시)을 갖는 보호층(미도시)이 형성되고 있으며, 상기 화소전극(140)은 상기 보호층(미도시) 상부로 상기 드레인 콘택홀(미도시)을 통해 상기 드레인 전극(미도시)과 접촉하며 형성되고 있다.
- [0046] 또한, 상기 어레이 기판(110) 상의 비표시영역(NA) 중 패드부(PA)에는 표시영역(AA)에 대응된 다수의 게이트 배선(120)과 다수의 데이터 배선(130)과 각각 게이트 및 데이터 링크 배선(121, 131)에 의해 연결되며, 구동 IC(135)로부터의 스캔 신호와 데이터 신호를 각각 인가받는 게이트 및 데이터 패드(미도시)가 형성되어 있으며, 상기 데이터 패드(미도시)와 연결된 데이터 링크 배선(131)과, 상기 게이트 패드(미도시)와 연결된 게이트 링크 배선(121)이 일부 형성되어 있다. 또한 상기 게이트 및 데이터 패드(미도시)와 중첩하여 상기 구동 IC(135)가 형성되어 있다. 또한 상기 패드부(PA)에는 상기 구동 IC(135)와 연결되며 외부의 구동회로기판(미도시)과 연결시키기 위한 FPC(190)와 접촉하며 다수의 연결패드(175)가 구성되어 있으며, 상기 FPC(191)에는 상기 구동회로기판(미도시)과 연결을 위한 커넥터(192)가 구비되고 있다.
- [0047] 또한, 상기 연결패드(175)를 포함하는 상기 구동 IC(135)와 이격된 양측으로는 게이트 링크배선(121) 및 데이터 링크배선(131)으로 게이트, 데이터의 전압 및 신호 파형을 각각 검사하는 제 1 및 제 2 검사 패드(143, 145)가 더욱 구성되어 있다.
- [0048] 또한, 상기 패드부(PA)와 일 끝부분이 교차하는 표시영역(AA) 좌우측의 비표시영역(NA)에는 상기 패드부(PA)에서 연장하는 다수의 게이트 링크 배선(121)이 제 1 간격 또는 제 2 간격 이격하며 형성되어 있다. 이때 상기 게이트 링크 배선(121)이 형성된 비표시영역(NA)의 구조에 대해서는 추후 이 부분을 확대한 도면과 단면도를 통해 더욱 상세히 설명한다.
- [0049] 한편, 상기 비표시영역(NA)의 가장자리를 따라 상기 FPC(190)를 통해 외부의 공통 전압발생부(미도시)로부터의 공통 신호를 액정 패널의 네 모퉁이에 각각 위치하는 다수의 도통수단(186)을 통해 컬러필터 기판(150)의 전면에 구성된 공통전극(미도시)에 인가하는 공통전압배선(147)이 위치하고 있다. 이때, 상기 도통수단(186)은 은(Ag) 도트가 이용될 수 있다.
- [0050] 또한, 상기 표시영역(AA)을 테두리하며 형성된 비표시영역(NA)에 있어서는 상기 어레이 기판(110)과 컬러필터 기판(150)이 일정간격을 갖도록 고정시키기 위해 끊임없이 소정폭을 갖는 쉘패턴(190)이 형성되어 있으며, 상기 쉘패턴(190)의 내측으로 상기 어레이 기판(110)과 컬러필터 기판(150) 사이에는 액정층(미도시)이 개재되어 있다.
- [0051] 전술한 소형 모델 액정표시장치(101)는 공통전극(미도시)에 인가된 공통전압과 드라이브 IC(135)를 통해 선택기간에 박막트랜지스터(Tr)를 통해 화소전극(140)으로 인가된 데이터 신호 간의 전위차에 의해 액정의 분자배열을 변화시키게 되고, 이러한 액정의 분자배열에 따라 액정층(미도시)을 투과하는 빛의 양을 조절하여 영상을 구현하게 된다.
- [0052] 전술한 구성을 갖는 소형 모델 액정표시장치(101)의 특징은 상기 패드부(PA)와 연결되는 표시영역(AA) 양측의 비표시영역(NA)의 구성에 있으며, 이러한 비표시영역(NA)의 확대도와 단면도를 통해 상세히 설명한다.
- [0053] 도 7은 도 6의 B영역을 확대도시한 확대도이며, 도 8은 도 7을 절단선 VIII-VIII를 따라 절단한 부분에 대한 단면도이다. 설명의 편의를 위해 비표시영역(NA) 중 쉘패턴이 형성되는 부분은 쉘영역(SA)이라 정의하고, 상기 쉘영역 이외의 비표시영역은 도면부호 NAS를 부여하였다.
- [0054] 도시한 바와 같이, 어레이 기판(110)에 있어 패드부를 포함하지 않는 비표시영역(NA)에는 다수의 게이트 링크 배선(121a, 121b, 121c, 121d)과 구동배선(미도시)이 형성되고 있다. 상기 다수의 게이트 링크 배선(121a, 121b, 121c, 121d)은 데이터 링크 배선(미도시)이 될 수도 있다. 이때 본 발명의 가장 특징적인 것으로 상기 다수의 게이트 링크 배선(121a, 121b, 121c, 121d) 및 구동배선(미도시)은 상기 쉘패턴(190)이 형성되는 쉘영역

(SA)과 그 외의 비표시영역(NSA)에서 그 이격간격을 달리하며 형성되고 있다는 것이다. 또한, 상기 다수의 게이트 링크 배선(121a, 121b, 121c, 121d)과 구동배선(미도시)은 제 1 절연막(125)을 개재하여 그 층을 달리하여 상하로 엇갈리도록 형성되고 있는 것이 특징이다.

[0055] 비표시영역(NA) 전체에 대해 상기 게이트 링크 배선(121a, 121b, 121c, 121d)에 대해 번호를 순차적으로 부여하였을 경우, 상기 어레이 기관(110)상에는 홀수의 게이트 링크 배선(121a, 121c)이 형성(설명의 편의를 위해 일례로서 홀수의 게이트 링크 배선이 형성되었다고 가정함)되고 있으며, 그 상부로 상기 제 1 절연막(125)이 상기 비표시영역(NA) 전면에서 형성되어 있다. 또한, 상기 제 1 절연막(125) 위로 그 하부의 서로 이웃하는 두 개의 홀수의 게이트 링크 배선(121a, 121c)간의 이격간격의 각 중앙부에 대응하여 짝수의 게이트 링크 배선(121b, 121d)이 형성되고 있다. 이때 설명의 편의를 위해 기관(110) 상에 형성된 홀수의 게이트 링크 배선(121a, 121c) 각각을 제 1 게이트 링크 배선(121a) 및 제 3 게이트 링크 배선(121c)이라 정의하며, 상기 제 1 절연막(125)에 형성된 짝수의 게이트 링크배선(121b, 121d) 각각을 제 2 게이트 링크 배선(121b) 및 제 4 게이트 링크 배선(121d)이라 정의한다.

[0056] 이때, 절영역(SA)에 있어서는 상기 어레이 기관(110) 상에 서로 이웃하는 제 3 게이트 링크 배선(121c)간 및 상기 제 1 절연막(125) 상에 서로 이웃하는 제 4 게이트 링크 배선(121d)간은 모두 동일하게 제 1 이격간격(a)을 가지며 형성되고 있으며, 그 외의 영역(NSA)에 있어서는 상기 어레이 기관(110) 상에 서로 이웃하는 제 1 게이트 링크 배선(121a)간 및 상기 제 1 절연막(125) 상에 서로 이웃하는 제 2 게이트 링크 배선(121b)간은 상기 제 1 이격간격(a)보다 작은 제 2 이격간격(b)을 가지며 형성되고 있는 것이 특징이다. 이때, 상기 제 1 이격간격(a)은 그 최소값이 상기 각각의 게이트 링크 배선(121a, 121b, 121c, 121d)의 폭(w)의 2배 이상($a \geq 2w$)이 되는 것이 특징이며, 상기 제 2 이격간격(b)은 그 최소값이 상기 게이트 링크 배선의 폭(w)에 관계없이 서로 동일한 층에서 이웃하는 게이트 링크 배선(121a, 121b, 121c, 121d) 간에 쇼트가 발생하지 않을 정도 즉, 제조 공정상 패턴닝의 오차범위인 3 μ m 내지 4 μ m 정도의 크기를 갖도록 형성되어도 무방하다.

[0057] 한편, 설명의 편의를 위해 상기 절영역(SA)에서 서로 그 층을 달리하여 이웃하는 제 3 및 제 4 게이트 링크 배선(121c, 121d)간의 이격간격을 제 3 이격간격(c)이라 정의하고, 상기 절패턴(190)이 형성되지 않는 비표시영역(NSA)에서의 서로 그 층을 달리하여 이웃하는 제 1 및 제 2 게이트 링크 배선(121a, 121b)간의 이격간격을 제 4 이격간격(d)이라 정의하면, 상기 제 3 이격간격(c)은 상기 게이트 링크 배선의 폭(w)과 같거나 이보다 큰 값($c \geq w$)을 갖는 것이 특징이다. 통상적으로 게이트 링크 배선(121a, 121b, 121c, 121d)을 포함하는 배선의 폭(w)은 6 μ m 내지 10 μ m정도가 되므로 이를 반영하면 상기 제 3 이격간격(c)은 그 최소 폭이 6 μ m 내지 10 μ m가 된다. 이 경우 절영역(SA)에 있어서는 전술한 구조에 의해 상기 절패턴(190)의 단위 면적에 대해 최소한 50%이상으로 UV광이 조사됨을 알 수 있으며, 따라서 UV광 조사에 의해 경화가 적절히 이루어지게 된다.

[0058] 한편, 절영역(SA)을 제외한 비표시영역(NSA)에 있어서는 UV광이 조사되는 것에 영향을 받는 구성요소가 없으므로 상기 제 4 이격간격(d)은 상기 제 3 이격간격(c)보다 작게 형성하여 게이트 링크 배선(121a, 121b)간의 이격간격을 최소화하는 것이 바람직하다. 이 경우 상기 제 4 이격간격(d)은 0의 값을 가질 수도 있다. 즉, 층을 달리하여 형성되는 서로 이웃한 게이트 링크 배선(121a, 121b) 간에는 그 일부가 소정폭 중첩되어 형성될 수도 있다. 하지만 이 경우 서로 중첩하는 부분에서 기생 커패시터가 형성되기 때문에 이를 방지하기 위해서는 일치하거나 또는 소정간격 이격하여 형성하는 것이 바람직하다. 이는 동일한 층에 형성되는 제 1 게이트 링크 배선(121a)간 또는 제 2 게이트 링크 배선(121b)간 이격간격인 제 2 이격간격(b)에 의해 조절될 수 있다. 즉, 상기 제 2 이격간격(b)을 상기 게이트 링크 배선의 폭(w) 정도의 크기를 갖도록 할 경우($b = w$) 상기 층을 달리하여 이웃하는 상기 제 1 및 제 2 게이트 링크 배선(121a, 121b)간에는 이격간격이 0($d = 0$)이 됨을 알 수 있으며, 이 보다 작은 값을 가지면 중첩됨을 알 수 있다.

[0059] 이러한 구성을 갖는 어레이 기관(110)에 있어 도면에 나타나지 않았지만, 상기 게이트 링크 배선(121a, 121b, 121c, 121d) 중 기관(110) 상에 형성된 홀수의 제 1 및 제 3 게이트 링크 배선(121a, 121c)은 상기 게이트 배선(미도시)과 직접 연결되지만, 상기 제 1 절연막(125) 상부에 형성된 짝수의 제 2 및 제 4 게이트 링크 배선(121b, 121d)은 상기 기관(110) 상에 형성된 게이트 배선(도 6의 120)과 상기 제 1 절연막(125)에 상기 게이트 배선(도 6의 120)의 일끝단을 노출시키며 구성된 다수의 링크 콘택홀(미도시)을 통해 접촉함으로써 상기 게이트 배선(도 6의 120)과 연결되게 된다. 이 경우 상기 제 1 절연막(125)은 표시영역(미도시)에 있어 상기 게이트 전극(미도시)을 덮으며 형성된 상기 게이트 절연막(미도시)이 된다. 또한 상기 짝수의 게이트 링크 배선(121b, 121d) 상부에는 제 2 절연막(127)이 형성됨을 보이고 있으며, 이때 상기 제 2 절연막(127)은 표시영역(도 6의 AA)에 있어 상기 박막트랜지스터(도 6의 Tr)를 덮으며 상기 화소전극(도 6의 140) 하부로 형성되는 보호층(미도

시)이 된다.

- [0060] 한편, 전술한 구조를 갖는 소형 모델 액정표시장치(101)의 어레이 기관(110)에 대하여 구비된 컬러필터 기관(150)의 상기 비표시영역(NA)에 대응해서는 블랙매트릭스(153)가 형성되어 있으며, 상기 블랙매트릭스(153)를 덮으며 공통전극(155)이 형성되어 있으며, 상기 공통전극(153)이 상기 셀패턴(190)과 접촉하며 구성됨으로써 본 발명에 따른 소형 모델 액정표시장치(101)를 이루고 있다.
- [0061] 한편, 본 발명의 특징적인 구성을 도 6, 7 및 8을 참조하여 다시 한번 정리하면, 어레이 기관(110)의 패드부(PA)를 제외한 비표시영역(NA)에 있어, 상기 게이트 링크 배선(121a, 121b, 121c, 121d) 간의 이격간격을 좁게 형성하면 좁게 형성할수록 비표시영역(NA)의 폭을 작게 형성할 수 있으므로 이를 반영하여, 게이트 링크 배선(121a, 121b, 121c, 121d)을 그 층을 달리하여 서로 다른 2개의 층에 형성한 것이 제 1 특징이다.
- [0062] 또한, 전술한 제 1 특징에 부가하여, 셀영역(SA)을 제외한 비표시영역(NSA)에 있어서는 서로 동일층에 이웃하며 형성된 상기 제 1 게이트 링크 배선(121a)간 또는 제 2 게이트 링크 배선(121b)간의 제 2 이격간격(b)을 쇼트 발생이 발생하지 않는 범위에서 최대한으로 작게 형성하고, 셀패턴(190)이 형성되는 셀영역(SA)에 있어서는 액정적합 진공합착 장치를 이용하여 액정패널 제조 시 요구되는 셀패턴(190)의 UV 경화 진행을 원활하게 이루도록 하기 위해 층을 달리하여 서로 이웃하는 제 3 및 제 4 게이트 링크 배선(121c, 121d)간의 제 3 이격간격(c)을 상기 게이트 링크 배선의 폭(w)과 같거나 이보다 큰값을 갖도록 구성($c \geq w$)한 것이 제 2 특징이다.
- [0063] 또한, 전술한 제 1 실시예에 있어서는 상기 게이트 링크 배선이 서로 다른 2개의 층에 형성된 것을 일례로 보이고 있지만, 상기 게이트 링크 배선이 단일층 구조를 이루는 경우에도 셀영역과 그 외의 비표시영역에 있어 게이트 링크 배선간의 이격간격을 달리하여 형성할 수 있음은 자명하다.
- [0064] <제 2 실시예>
- [0065] 본 발명의 제 2 실시예에 따른 전체 평면도는 제 1 실시예를 도시한 도 6과 동일하므로 이를 별도로 제시하지 않았으며, 그 설명 또한 제 1 실시예에 상세히 언급하였으므로 생략하며, 차별점이 있는 셀패턴 영역에서의 게이트 및 데이터 배선의 구조에 대해서만 도 7과 같이 도 6의 B영역을 확대 도시한 도면을 참조하여 설명한다. 이때 제 1 실시예와 동일한 구성요소에 대해서는 100을 더하여 도면부호를 부여하였다.
- [0066] 도 9는 본 발명의 제 2 실시예에 따른 평면도로서 도 7과 같이 도 6의 B영역을 확대 도시한 확대도이며, 도 10은 도 9를 절단선 X-X를 따라 절단한 부분에 대한 단면도이다.
- [0067] 도시한 바와 같이, 어레이 기관(210)에 있어, 패드부를 포함하지 않는 비표시영역(NA)에는 다수의 게이트 링크 배선(222a, 222b, 222c)과 구동배선(미도시)이 형성되고 있다. 상기 다수의 게이트 링크 배선(222a, 222b, 222c)은 일례로 보인 것이며, 이들 다수의 게이트 링크 배선(222a, 222b, 222c)은 데이터 링크 배선(미도시)이 될 수도 있다.
- [0068] 이때, 본 발명에 따른 제 2 실시예의 가장 특징적인 것으로 상기 다수의 게이트 링크 배선(222a, 222b, 222c) 및 구동배선(미도시)은 상기 셀패턴(290)이 형성되는 셀영역(SA)과 그 외의 비표시영역(NSA)에서 그 이격간격($d \neq a$)을 달리하며 형성되고 있다는 것이다. 이때 제 1 실시예와 차별점이 있는 부분은, 상기 다수의 게이트 링크 배선(222a, 222b)과 구동배선(미도시)은 셀패턴(190)이 형성되지 않는 영역(NSA)에 있어서는 제 1 절연막(225)을 개재하여 그 층을 달리하여 상하로 교대하도록 형성되고, 셀영역(SA)에 있어서는 상기 다수의 게이트 링크 배선(222c)이 상기 제 1 기관(110) 상부에만 이와 접촉하며 형성되고 있다는 것이다.
- [0069] 이 경우, 제 1 실시예와는 달리 제 1 절연막(225) 하부에 위치하는 게이트 링크 배선이 모두 홀수의 게이트 링크 배선이 되지 않고, 셀영역(SA)에 있어서는 상기 게이트 링크 배선이 모두 동일한 층에만 형성되므로 동일한 층에 형성되었다 할지라도 홀수 및 짝수의 게이트 링크 배선이 될 수 있다. 따라서 설명의 편의를 위해 셀영역(SA) 이외의 비표시영역(NSA)에 있어 제 1 절연막(225) 하부에 형성된 게이트 링크 배선을 제 1 게이트 링크 배선(222a), 제 1 절연막(225) 상부에 형성된 게이트 링크 배선을 제 2 게이트 링크 배선(222b), 그리고 셀영역(SA)에 형성된 게이트 링크 배선을 제 3 게이트 링크 배선(222c)이라 정의한다.
- [0070] 이때, 셀영역(SA)에 있어서는 상기 어레이 기관(210) 상에 서로 이웃하는 제 3 게이트 링크 배선(222c)간 모두 동일하게 제 1 이격간격(a)을 가지며 형성되고 있으며, 셀영역(SA)을 제외한 비표시영역(NSA)에 있어서는 상기 어레이 기관(210) 상에 서로 이웃하는 제 1 게이트 링크 배선(222a)간 및 상기 제 1 절연막(225) 상에 서로 이웃하는 제 2 게이트 링크 배선(221b)간은 상기 제 1 이격간격(a)보다 작은 제 2 이격간격(b)을 가지며 형성되고

있는 것이 특징이다.

[0071] 상기 제 1 이격간격(a)은 그 최소값이 상기 제 3 게이트 링크 배선(222c)의 폭(w)과 같거나 이보다 큰 값($a \geq w$)을 갖도록 형성되는 것이 특징이며, 상기 제 2 이격간격(b)은 그 최소값이 상기 제 1 및 제 2 게이트 링크 배선(222a, 222b)의 폭(w)에 관계없이 서로 동일한 층에서 이웃하는 제 1 또는 제 2 게이트 링크 배선(222a, 222b) 간에 쇼트가 발생하지 않을 정도 즉, 제조 공정상 패터닝의 오차범위인 $3\mu\text{m}$ 내지 $4\mu\text{m}$ 정도의 크기를 갖도록 형성되는 것이 특징이다. 따라서, 쉘영역(SA)에 있어서는 전술한 구조에 의해 상기 쉘패턴(290)의 단위 면적에 대해 최소한 50%이상으로 UV광이 조사됨을 알 수 있으며, 따라서 UV광 조사에 의해 쉘패턴(290)의 경화가 적절히 이루어지게 된다.

[0072] 한편, 쉘영역(SA)을 제외한 비표시영역(NSA)에 있어서는 UV광이 조사되는 것에 영향을 받는 구성요소가 없으므로 상기 서로 이웃한 제 1 게이트 링크 배선(222a)과 상기 제 2 게이트 링크 배선(222b)간의 제 3 이격간격(d)은 최소화하는 것이 바람직하다. 이 경우 상기 제 3 이격간격(d)은 0의 값을 가질 수도 있다. 즉, 층을 달리하여 형성되는 서로 이웃한 제 1 및 제 2 게이트 링크 배선(221a, 221b) 간에는 그 일부가 소정폭 중첩되어 형성될 수도 있다. 하지만 이 경우 서로 중첩하는 부분에서 기생 커패시터가 형성되기 때문에 이를 방지하기 위해서는 일치하거나 또는 소정간격 이격하여 형성하는 것이 바람직하다. 이때 상기 제 3 이격간격(d)은 동일한 층에 형성되는 제 1 게이트 링크 배선(222a)간 또는 제 2 게이트 링크 배선(222b)간 이격간격인 제 2 이격간격(b)에 의해 조절될 수 있다. 즉, 상기 제 2 이격간격(b)을 상기 게이트 링크 배선의 폭(w) 정도의 크기를 갖도록 할 경우($b = w$) 상기 층을 달리하여 이웃하는 상기 제 1 및 제 2 게이트 링크 배선(222a, 222b)간에는 그 이격간격이 0($d = 0$)이 됨을 알 수 있으며, 이 보다 작은 값을 가지면 중첩됨을 알 수 있다.

[0073] 그 외의 구성요소에 대해서는 제 1 실시예와 동일하므로 그 설명은 생략한다.

[0074] 한편, 도 11은 본 발명의 제 2 실시예에 따른 변형예에 대한 도면으로, 도 10과 같이 도 9를 절단선 X-X을 따라 절단한 부분에 대한 단면도이다. 이때 제 2 실시예와 동일한 구성요소에 대해서는 동일한 도면부호를 부여하였으며, 단지 제 1, 2 및 제 3 게이트 링크 배선의 도면부호만을 1을 더하여 부여하였다.

[0075] 제 2 실시예의 변형예의 경우 다른 모든 구성요소의 구성 및 배치는 전술한 제 2 실시예와 동일하며, 단지 쉘영역(SE)에 있어 제 3 게이트 링크 배선(223c)이 어레이 기판(210)과 접촉하며 형성되지 않고, 제 1 절연막(225) 상부에 형성되고 있는 것이 차별점이다. 이때, 상기 제 3 게이트 링크 배선(223c)간의 제 1 이격간격(a)은 상기 제 3 게이트 링크 배선(223c)과 폭(w)과 같거나 이보다 큰 값을 갖도록 형성($a \geq w$)되는 것이 특징이다.

[0076] 한편, 본 발명의 제 2 실시예 및 그 변형예에 있어서, 상기 쉘영역을 제외한 비표시영역에 단지 제 1 절연막을 개재하여 제 1 및 제 2 게이트 링크 배선이 서로 다른 2개의 층에 형성됨을 보이고 있지만, 또 다른 변형예로서 상기 제 1 절연막 이외에 상기 제 1 절연막 상부로 제 2 절연막을 더욱 개재하여 서로 다른 3개의 층에 각각 게이트 링크 배선이 형성될 수도 있다. 이 경우 쉘영역에 있어서는 어레이 기판, 제 1 절연막 및 제 2 절연막 중 어느 하나의 구성요소 상부에 게이트 링크 배선이 상기 게이트 링크 배선의 폭보다 같거나 큰 이격간격을 갖도록 형성됨으로써 본 발명의 목적을 달성할 수 있다.

[0077] 한편, 본 발명의 제 1 및 제 2 실시예와 변형예에 있어서는 비표시영역에 다수의 게이트 링크 배선이 형성된 것을 보이고 있지만, 상기 게이트 링크 배선은 데이터 링크 배선이 될 수도 있으며, 나아가 게이트 및 데이터 링크 배선뿐 아니라 다른 구동배선에 대해서도 적용될 수 있음은 자명하다.

도면의 간단한 설명

[0078] 도 1은 액정적하 진공 합착 공정을 포함하는 셀 공정을 진행하여 완성된 액정표시장치용 액정패널의 개략적인 평면도.

[0079] 도 2는 상기 도 1의 A부분을 확대 도시한 평면도.

[0080] 도 3은 도 2를 III-III를 따라 절단한 단면도.

[0081] 도 4는 소형 액정표시장치에 있어, 게이트 링크 배선이 형성된 비표시영역을 확대 도시한 평면도.

[0082] 도 5는 도 4를 절단선 V-V를 따라 절단한 부분에 대한 단면도.

[0083] 도 6은 본 발명에 따른 소형 모델의 액정표시장치를 개략적으로 나타낸 평면도.

[0084] 도 7은 도 6의 B영역을 확대 도시한 평면도.

[0085] 도 8은 도 6을 절단선 VIII-VIII를 따라 절단한 부분에 대한 단면도.

[0086] 도 9는 본 발명의 제 2 실시예에 따른 평면도로서 도 7과 같이 도 6의 B영역을 확대 도시한 확대도.

[0087] 도 10은 도 9를 절단선 X-X를 따라 절단한 부분에 대한 단면도.

[0088] 도 11은 본 발명의 제 2 실시예에 따른 변형예에 대한 도면으로, 도 10과 같이 도 9를 절단선 X-X를 따라 절단한 부분에 대한 단면도.

[0089] <도면의 주요부분에 대한 부호의 설명>

[0090] 101 : 액정표시장치 110 : 어레이 기판

[0091] 121a, 121b, 121c, 121d : 제 1,2,3,4 게이트 링크 배선

[0092] 125 : 제 1 절연막 127 : 제 2 절연막

[0093] 150 : 컬러필터 기판 153 : 블랙매트릭스

[0094] 155 : 공통전극 190 : 셀패턴

[0095] a : 제 1 이격간격 b : 제 2 이격간격

[0096] c : 제 3 이격간격 d : 제 4 이격간격

[0097] NA : 비표시영역

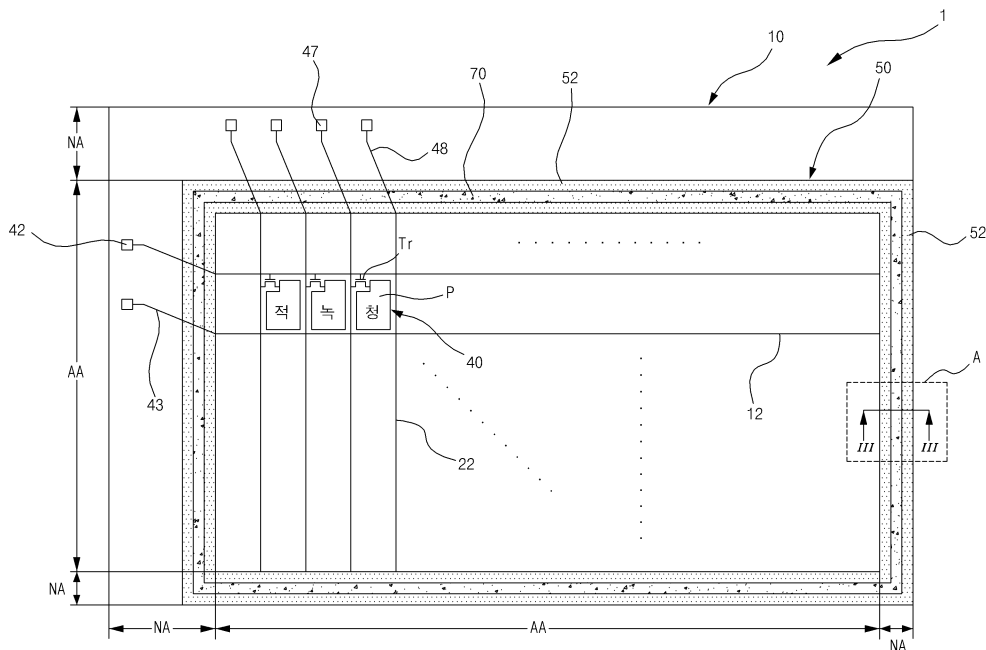
[0098] SA : 셀패턴이 형성된 비표시영역

[0099] NSA : 셀패턴이 형성되지 않은 비표시영역

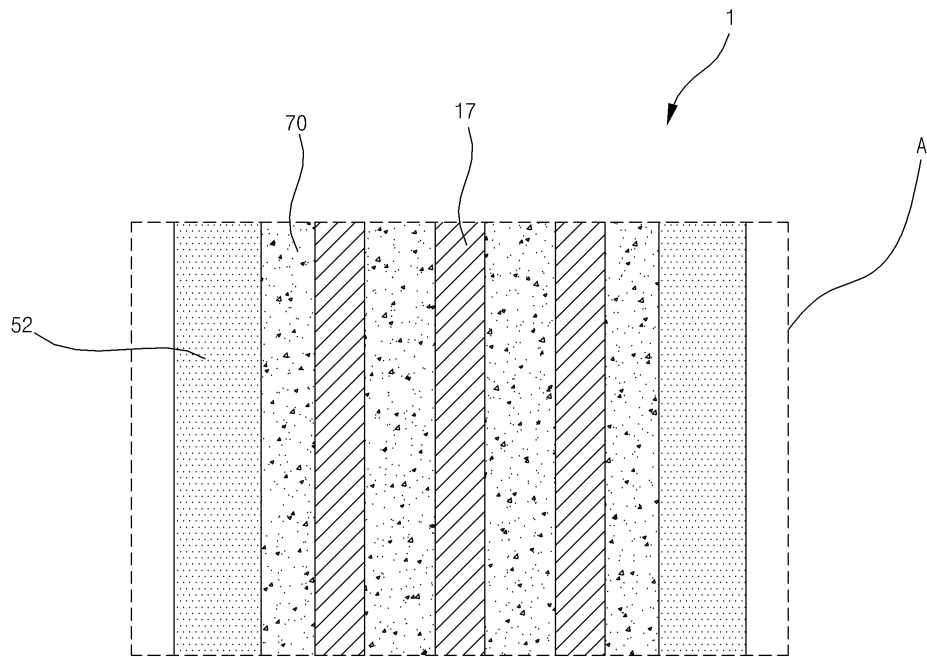
[0100] w : 게이트 링크 배선의 폭

도면

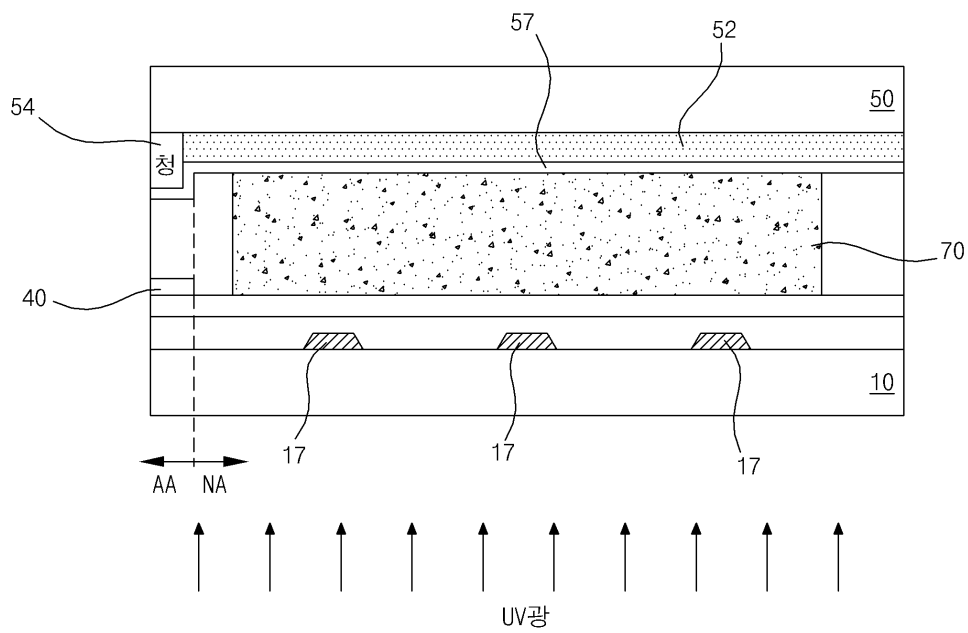
도면1



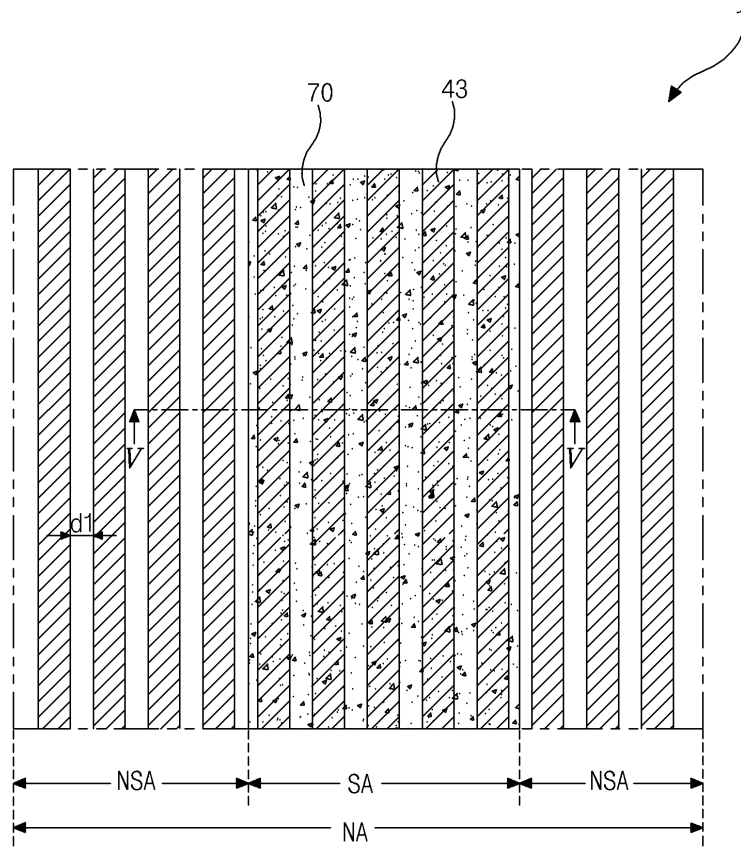
도면2



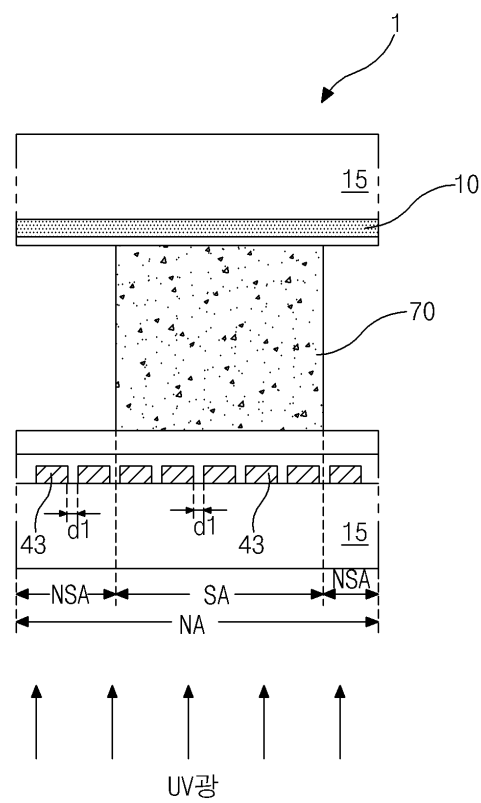
도면3



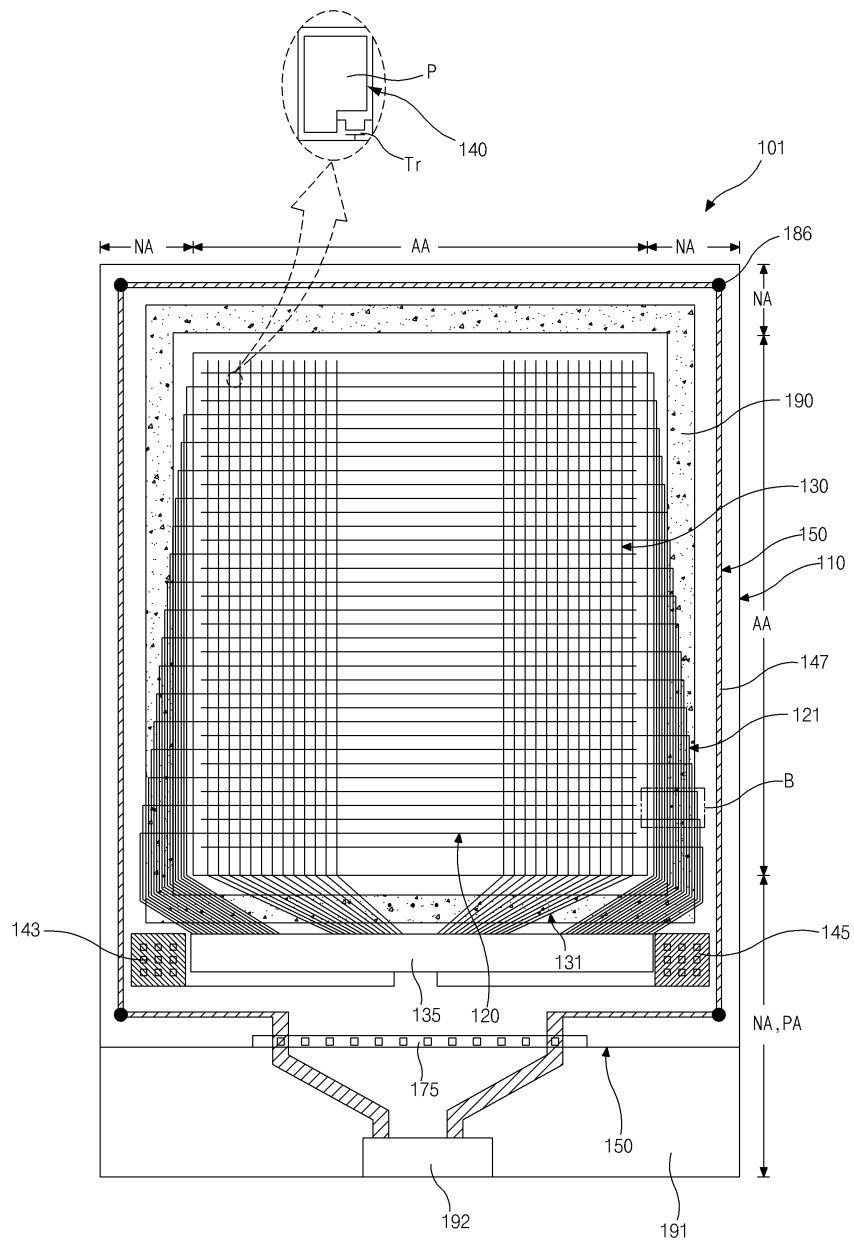
도면4



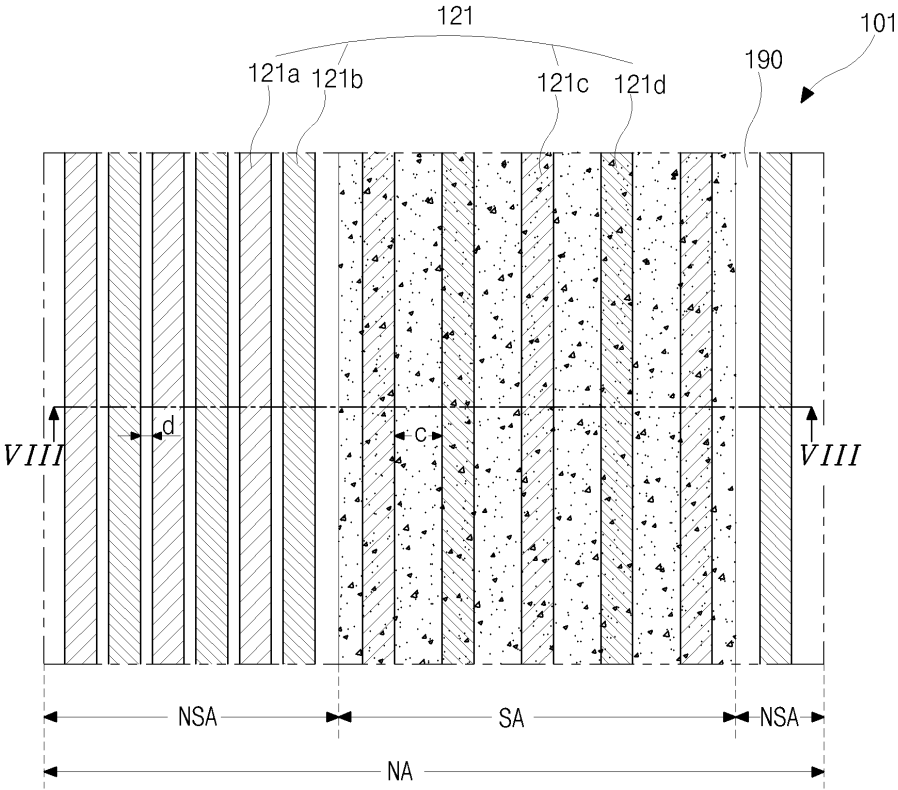
도면5



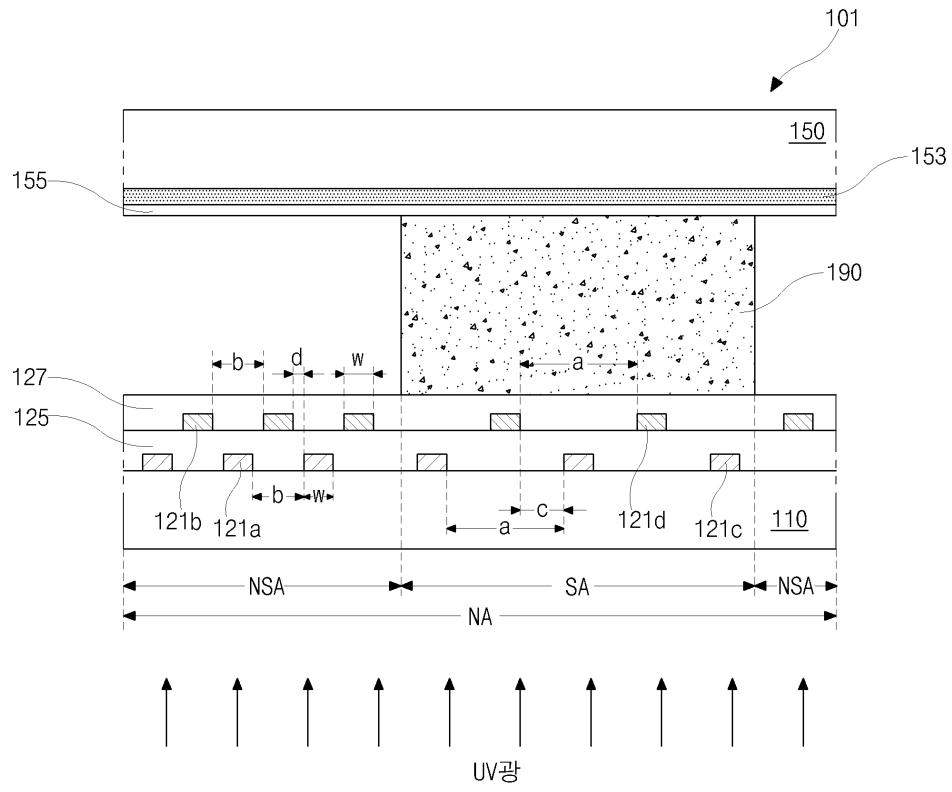
도면6



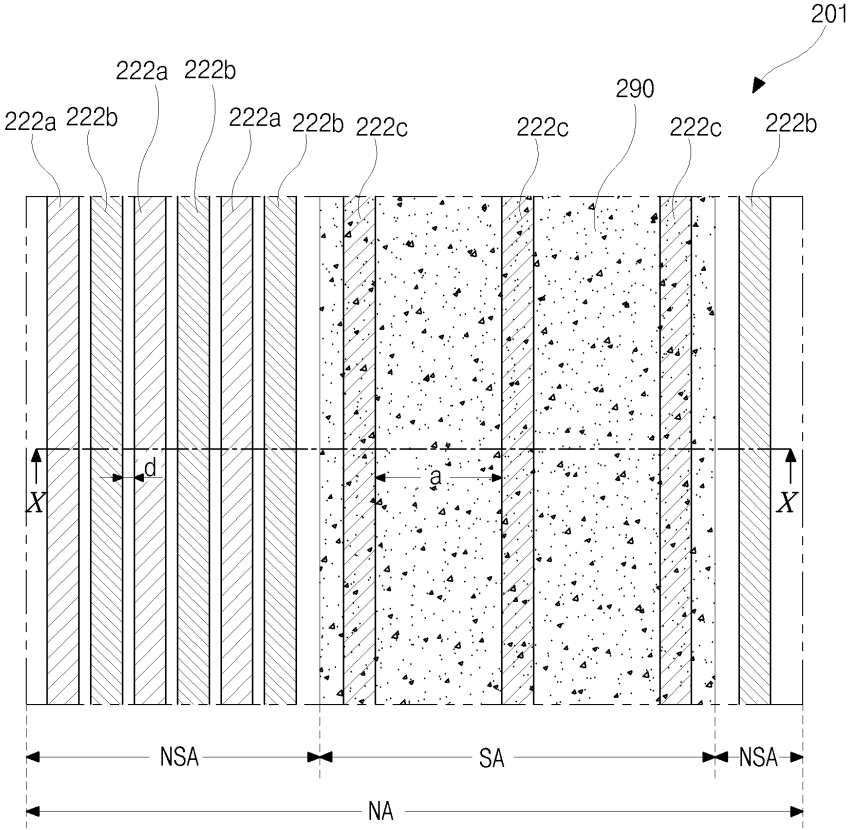
도면7



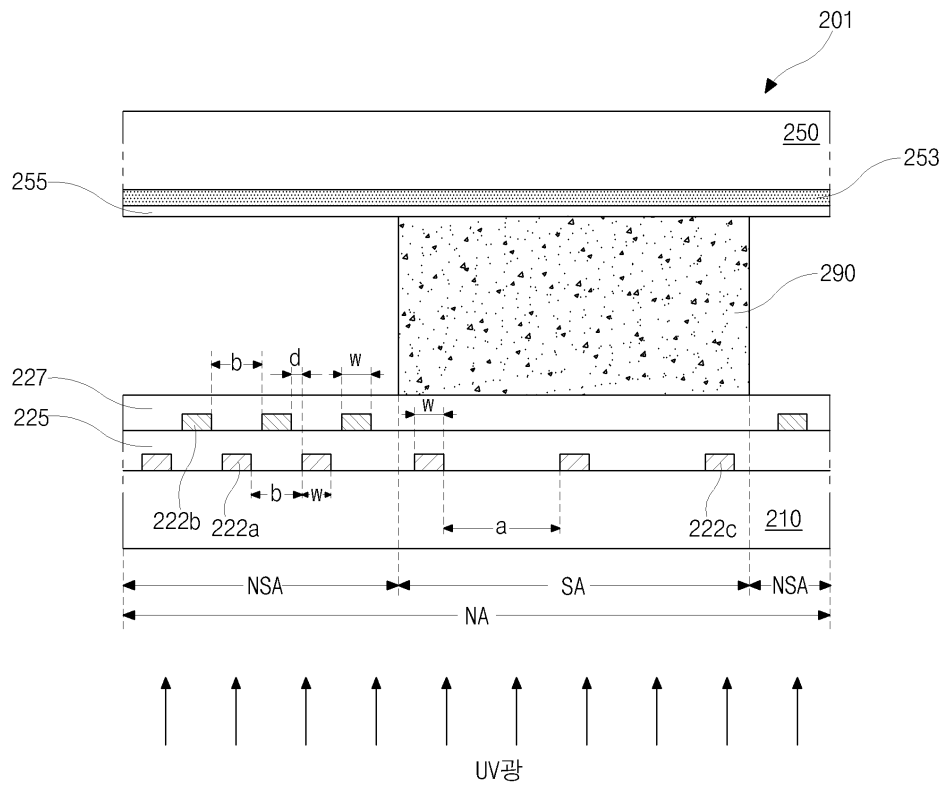
도면8



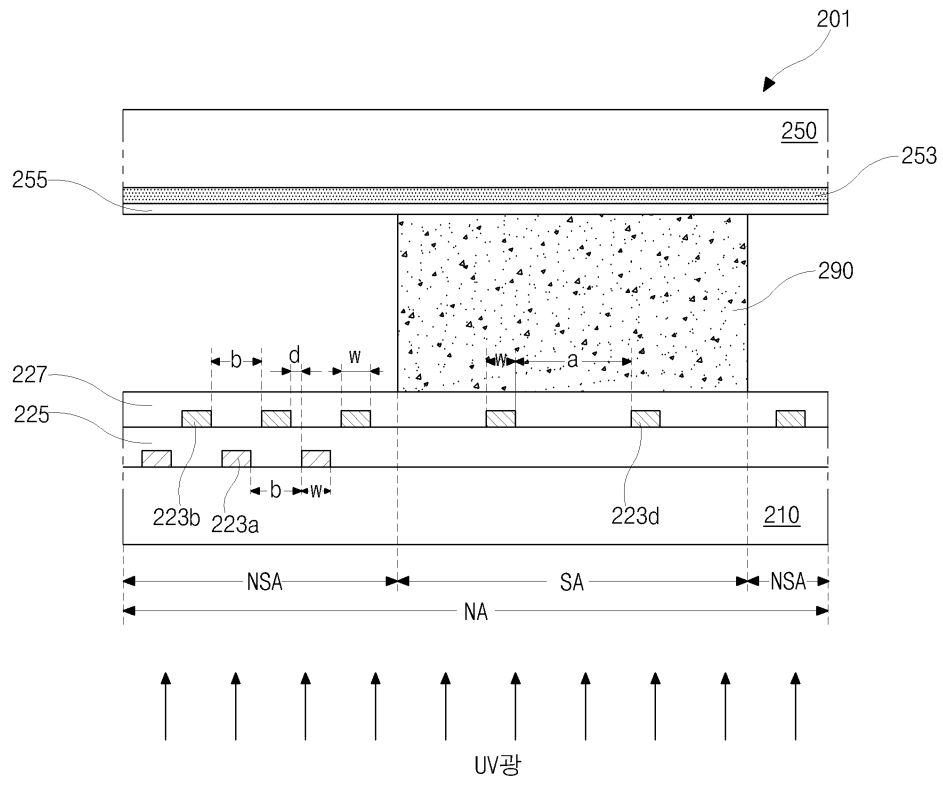
도면9



도면10



도면11



专利名称(译)	栅极布线 (12) 和阵列基板 (10) 的数据线 (12)		
公开(公告)号	KR101024535B1	公开(公告)日	2011-03-31
申请号	KR1020080095303	申请日	2008-09-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM KA KYUNG 김가경 HWANG SEONG SOO 황성수 KIM YOUNG SIK 김영식		
发明人	김가경 황성수 김영식		
IPC分类号	G02F1/1341 G02F G02F1/1345 G02F1/1339		
CPC分类号	G02F1/1339 G02F1/136286 G02F2001/136295		
优先权	1020080065600 2008-07-07 KR		
其他公开文献	KR1020100005644A		
外部链接	Espacenet		

摘要(译)

用途：提供一种液晶显示装置，通过使用液晶滴真空粘合装置处理UV光辐射来硬化密封图案。

