



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0090112
(43) 공개일자 2019년08월01일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01) G02F 1/1333 (2006.01)
(52) CPC특허분류
G02F 1/133 (2013.01)
G02F 2001/133388 (2013.01)
(21) 출원번호 10-2018-0008373
(22) 출원일자 2018년01월23일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
안재현
충청남도 천안시 동남구 만남로 72, 1801호
김장일
충청남도 아산시 탕정면 탕정면로 37, 102동 210
3호
(뒷면에 계속)
(74) 대리인
박영우

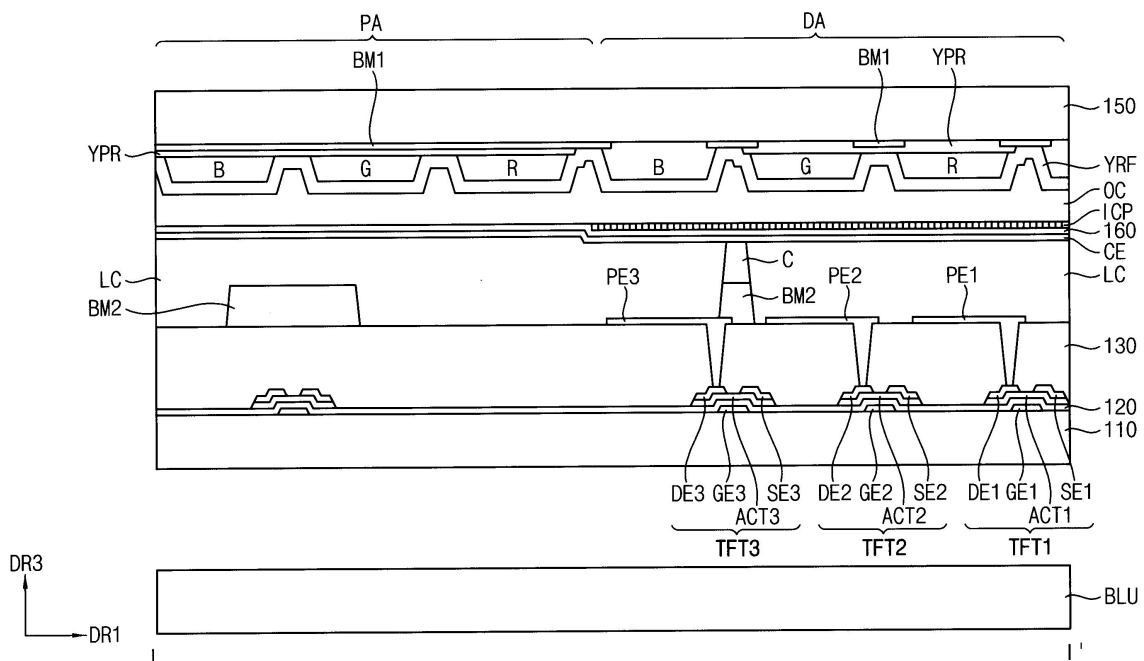
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 표시 장치 및 이의 제조 방법

(57) 요약

표시 장치는 영상을 표시하는 표시 영역 및 상기 표시 영역에 인접하는 비표시 영역인 주변 영역을 포함하고, 제 1 베이스 기판, 상기 제 1 베이스 기판과 대향하는 제2 베이스 기판 및 상기 제1 및 제2 베이스 기판 사이에 배치되는 액정층을 포함한다. 상기 표시 장치는 상기 표시 영역에서, 상기 제1 베이스 기판 상에 배치되는 제1, 제2 (뒷면에 계속)

대표도



및 제3 박막 트랜지스터들, 상기 제1 베이스 기관 상에 배치되고, 상기 제1 내지 제3 박막 트랜지스터들과 각각 전기적으로 연결되는 제1, 제2 및 제3 화소 전극, 상기 제2 기관 상에 배치되고, 상기 제1 내지 제3 화소 전극과 중첩하는 개구들이 형성된 차광 패턴, 상기 제2 기관 상에 배치되고, 상기 제1 및 제2 화소 전극과 중첩하는 제1 및 제2 색변환 패턴을 포함한다. 상기 표시 장치는 상기 주변 영역에서, 상기 제1 베이스 기관 상에 배치되는 게이트 구동 박막 트랜지스터, 상기 제2 베이스 기관 상에 배치되고, 상기 게이트 구동 박막 트랜지스터와 중첩하는 상기 차광 패턴, 상기 차광 패턴 상에 배치되는 상기 청색광 차단 패턴, 및 상기 청색광 차단 패턴 상에 배치되는 청색광 투과 패턴을 포함한다.

(72) 발명자

김정기

경기도 화성시 동탄공원로 21-39, 967동 1803호

김중훈

경기도 성남시 분당구 미금일로 136, 508동 201호

맹천재

경기도 수원시 영통구 영통로 460, 311동 301호

손동일

서울특별시 강남구 압구정로 313, 41-807

명세서

청구범위

청구항 1

영상을 표시하는 표시 영역 및 상기 표시 영역에 인접하는 비표시 영역인 주변 영역을 포함하고, 제1 베이스 기판, 상기 제1 베이스 기판과 대향하는 제2 베이스 기판 및 상기 제1 및 제2 베이스 기판 사이에 배치되는 액정층을 포함하는 표시 장치에 있어서,

상기 표시 장치는 상기 표시 영역에서,

상기 제1 베이스 기판 상에 배치되는 제1, 제2 및 제3 박막 트랜지스터들;

상기 제1 베이스 기판 상에 배치되고, 상기 제1 내지 제3 박막 트랜지스터들과 각각 전기적으로 연결되는 제1, 제2 및 제3 화소 전극;

상기 제2 기판 상에 배치되고, 상기 제1 내지 제3 화소 전극과 중첩하는 개구들이 형성된 차광 패턴;

상기 제2 기판 상에 배치되고, 상기 제1 및 제2 화소 전극과 중첩하는 청색광 차단 패턴; 및

상기 청색광 차단 패턴 상에 배치되고, 상기 제1 및 제2 화소 전극과 각각 중첩하는 제1 및 제2 색변환 패턴을 포함하고,

상기 표시 장치는 상기 주변 영역에서,

상기 제1 베이스 기판 상에 배치되는 게이트 구동 박막 트랜지스터;

상기 제2 베이스 기판 상에 배치되고, 상기 게이트 구동 박막 트랜지스터와 중첩하는 상기 차광 패턴;

상기 차광 패턴 상에 배치되는 상기 청색광 차단 패턴; 및

상기 청색광 차단 패턴 상에 배치되는 청색광 투과 패턴을 포함하는 표시 장치.

청구항 2

제1항에 있어서,

상기 차광 패턴은 금속을 포함하는 것을 특징으로 하는 표시 장치.

청구항 3

제2 항에 있어서,

상기 차광 패턴은 상기 제2 베이스 기판 상에 배치되는 제1 층 및 상기 제1 층 상에 배치되는 제2 층을 포함하고, 상기 제1 층은 상기 제2 층과 상기 제2 베이스 기판 사이에 배치되고, 상기 제2 층의 반사율이 상기 제1 층의 반사율 보다 큰 것을 특징으로 하는 표시 장치.

청구항 4

제1 항에 있어서,

상기 제1 베이스 기판 하부에 배치되어 청색광을 상기 액정층 방향으로 제공하는 백라이트 유닛을 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 5

제4 항에 있어서,

상기 청색광 투과 패턴은 투명 패턴 또는 투과하는 광을 청색광으로 변환하는 청색 색변환 패턴이고,

상기 제1 색변환 패턴은 적색 양자점 및/또는 적색 형광체를 포함하고, 투과하는 광을 적색광으로 변환하고,

상기 제2 색변환 패턴은 녹색 양자점 및/또는 녹색 형광체를 포함하고, 투과하는 광을 녹색광으로 변환하는 것

을 특징으로 하는 표시 장치.

청구항 6

제5 항에 있어서,

상기 표시 장치는 상기 주변 영역에서,

상기 청색광 차단 패턴 상에 배치되는 상기 제1 색변환 패턴; 및

상기 청색광 차단 패턴 상에 배치되는 상기 제2 색변환 패턴을 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 7

제1 항에 있어서,

상기 표시 장치는 상기 주변 영역에서,

상기 청색광 차단 패턴은 상기 구동 박막 트랜지스터와 중첩하는 것을 특징으로 하는 표시 장치.

청구항 8

제1 항에 있어서,

상기 제1 베이스 기관 상에 배치되는 하부 차광 패턴을 더 포함하고,

상기 하부 차광 패턴은 상기 주변 영역에서 상기 구동 박막 트랜지스터와 중첩하는 것을 특징으로 하는 표시 장치.

청구항 9

제8 항에 있어서,

상기 하부 차광 패턴은 상기 표시 영역에서, 상기 제1 내지 제3 박막 트랜지스터와 중첩하는 것을 특징으로 하는 표시 장치.

청구항 10

제9 항에 있어서,

상기 하부 차광 패턴은 적색 또는 녹색 포토레지스트인 것을 특징으로 하는 표시 장치.

청구항 11

제1 항에 있어서,

상기 청색광 차단 패턴은 황색 컬러 필터인 것을 특징으로 하는 표시 장치.

청구항 12

제10 항에 있어서,

상기 청색광 차단 패턴은 포지티브(positive) 타입의 포토레지스트를 포함하는 것을 특징으로 하는 표시 장치.

청구항 13

제1 항에 있어서,

상기 게이트 구동 박막 트랜지스터와 상기 제1 내지 제3 박막 트랜지스터들은 동일한 층으로부터 형성되는 것을 특징으로 하는 표시 장치.

청구항 14

제1 항에 있어서,

상기 제1 색변환 패턴, 상기 제2 색변환 패턴 및 상기 청색광 투과 패턴과 상기 액정층 사이에 배치되는 광 재

활용 필터를 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 15

제14 항에 있어서,

상기 광 재활용 필터와 상기 액정층 사이에 배치되는 와이어 그리드 편광 소자를 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 16

제1 셀 영역 및 제2 셀 영역을 포함하는 모 베이스 기관 상에 차광 패턴을 형성하는 단계;

상기 차광 패턴이 형성된 상기 모 베이스 기관 상에 상기 제1 셀 영역, 상기 제2 셀 영역 및 상기 제1 셀 영역과 상기 제2 셀 영역 사이의 영역에 청색광 차단 패턴을 형성하는 단계;

상기 청색광 차단 패턴 상에 제1 색변환 패턴, 제2 색변환 패턴을 형성하는 단계; 및

상기 제1 셀 영역과 상기 제2 셀 영역 사이의 상기 영역을 절단하여, 상기 제1 셀 영역과 상기 제2 셀 영역을 분리하는 절단 단계를 포함하는 표시 장치의 제조 방법.

청구항 17

제16 항에 있어서,

상기 제1 셀 영역 및 상기 제2 셀 영역에 각각 대응하고, 박막 트랜지스터를 포함하는 하부 기관을 형성하는 하부 기관 형성 단계; 및

각각의 상기 제1 및 제2 셀 영역에서, 상기 모 베이스 기관과 상기 하부 기관 사이에 액정층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 표시 장치의 제조 방법.

청구항 18

제16 항에 있어서,

상기 표시 장치는 영상을 표시하는 표시 영역 및 상기 표시 영역에 인접하는 비표시 영역인 주변 영역을 포함하고, 상기 하부 기관은 제1 베이스 기관을 포함하고,

상기 표시 장치의 상기 상부 기관은 상기 주변 영역에서,

상기 하부 기관의 제1 베이스 기관 상에 배치되는 게이트 구동 박막 트랜지스터;

상기 모 베이스 기관의 일부인 제2 베이스 기관 상에 배치되고, 상기 게이트 구동 박막 트랜지스터와 중첩하는 차광 패턴;

상기 차광 패턴 상에 배치되는 청색광 차단 패턴; 및

상기 청색광 차단 패턴 상에 배치되는 청색광 투과 패턴을 포함하는 것을 특징으로 하는 표시 장치의 제조 방법.

청구항 19

제16 항에 있어서,

상기 청색광 차단 패턴 상에 청색광 투과 패턴을 형성하는 단계를 더 포함하고,

상기 제1 및 제2 색변환 패턴, 및 상기 청색광 투과 패턴을 형성한 후에, 상기 청색광 차단 패턴, 상기 제1 및 제2 색변환 패턴, 및 상기 청색광 투과 패턴 상에 광 재활용 필터를 형성하는 단계를 더 포함하는 것을 특징으로 하는 표시 장치의 제조 방법.

청구항 20

제19 항에 있어서,

상기 제1 색변환 패턴은 적색 양자점 및/또는 적색 형광체를 포함하고, 투과하는 광을 적색광으로 변환하고,

상기 제2 색변환 패턴은 녹색 양자점 및/또는 녹색 형광체를 포함하고, 투과하는 광을 녹색광으로 변환하는 것을 특징으로 하는 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치 및 상기 표시 장치의 제조 방법에 관한 것으로, 보다 상세하게는 광루미네선스(photoluminescence)를 이용한 표시 장치 및 상기 표시 장치의 제조 방법에 관한 것이다.

배경 기술

[0002] 최근 들어, 기술의 발전에 힘입어 소형, 경량화 되면서 성능은 더욱 뛰어난 디스플레이 제품들이 생산되고 있다. 지금까지 디스플레이 장치에는 기존 브라운관 텔레비전(cathode ray tube: CRT)이 성능이나 가격 면에서 많은 장점을 가지고 널리 사용되었으나, 소형화 또는 휴대성의 측면에서 CRT의 단점을 극복하고, 소형화, 경량화 및 저전력 소비 등의 장점을 갖는 표시 장치, 예를 들면 플라스마 표시 장치, 액정 표시 장치 및 유기 발광 표시 장치 등이 주목을 받고 있다.

[0003] 상기 표시 장치는 광루미네선스를 이용하여 광의 색을 변환하기 위한 양자점 등의 색변환 구조를 포함할 수 있으며, 상기 색변환 구조에 의해 상기 영상에 원하는 색상을 부여할 수 있으며, 상기 영상의 색 재현성을 향상시키고, 발광 효율을 향상시켜 표시 품질을 향상시킬 수 있다. 그러나 상기 표시 장치의 특유 구조에 의해 구동부 특성 저하, 제조 공정에서의 불량 등 문제가 있었다.

발명의 내용

해결하려는 과제

[0004] 이에 본 발명의 기술적 과제는 이러한 점에서 착안된 것으로, 본 발명의 목적은 광효율을 향상하면서도 구동부 특성 저하를 감소시키는 표시 장치를 제공하는 것이다.

[0005] 본 발명의 다른 목적은 불량 발생율을 감소시킨 상기 표시 장치의 제조 방법을 제공하는 것이다.

과제의 해결 수단

[0006] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 표시 장치는 영상을 표시하는 표시 영역 및 상기 표시 영역에 인접하는 비표시 영역인 주변 영역을 포함하고, 제1 베이스 기판, 상기 제1 베이스 기판과 대향하는 제2 베이스 기판 및 상기 제1 및 제2 베이스 기판 사이에 배치되는 액정층을 포함한다. 상기 표시 장치는 상기 표시 영역에서, 상기 제1 베이스 기판 상에 배치되는 제1, 제2 및 제3 박막 트랜지스터들, 상기 제1 베이스 기판 상에 배치되고, 상기 제1 내지 제3 박막 트랜지스터들과 각각 전기적으로 연결되는 제1, 제2 및 제3 화소 전극, 상기 제2 기판 상에 배치되고, 상기 제1 내지 제3 화소 전극과 중첩하는 개구들이 형성된 차광 패턴, 상기 제2 기판 상에 배치되고, 상기 제1 및 제2 화소 전극과 중첩하는 청색광 차단 패턴, 및 상기 청색광 차단 패턴 상에 배치되고, 상기 제1 및 제2 화소 전극과 각각 중첩하는 제1 및 제2 색변환 패턴을 포함한다. 상기 표시 장치는 상기 주변 영역에서, 상기 제1 베이스 기판 상에 배치되는 게이트 구동 박막 트랜지스터, 상기 제2 베이스 기판 상에 배치되고, 상기 게이트 구동 박막 트랜지스터와 중첩하는 상기 차광 패턴, 상기 차광 패턴 상에 배치되는 상기 청색광 차단 패턴, 및 상기 청색광 차단 패턴 상에 배치되는 청색광 투과 패턴을 포함한다.

[0007] 본 발명의 일 실시예에 있어서, 상기 차광 패턴은 금속을 포함할 수 있다.

[0008] 본 발명의 일 실시예에 있어서, 상기 차광 패턴은 상기 제2 베이스 기판 상에 배치되는 제1 층 및 상기 제1 층 상에 배치되는 제2 층을 포함하고, 상기 제1 층은 상기 제2 층과 상기 제2 베이스 기판 사이에 배치되고, 상기 제2 층의 반사율이 상기 제1 층의 반사율 보다 클 수 있다.

[0009] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 상기 제1 베이스 기판 하부에 배치되어 청색광을 상기 액정층 방향으로 제공하는 백라이트 유닛을 더 포함할 수 있다.

- [0010] 본 발명의 일 실시예에 있어서, 상기 청색광 투과 패턴은 투명 패턴 또는 투과하는 광을 청색광으로 변환하는 청색 색변환 패턴일 수 있다. 상기 제1 색변환 패턴은 적색 양자점 및/또는 적색 형광체를 포함하고, 투과하는 광을 적색광으로 변환할 수 있다. 상기 제2 색변환 패턴은 녹색 양자점 및/또는 녹색 형광체를 포함하고, 투과하는 광을 녹색광으로 변환할 수 있다.
- [0011] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 상기 주변 영역에서, 상기 청색광 차단 패턴 상에 배치되는 상기 제1 색변환 패턴, 및 상기 청색광 차단 패턴 상에 배치되는 상기 제2 색변환 패턴을 더 포함할 수 있다.
- [0012] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 상기 주변 영역에서, 상기 청색광 차단 패턴은 상기 구동 박막 트랜지스터와 중첩할 수 있다.
- [0013] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 상기 제1 베이스 기관 상에 배치되는 하부 차광 패턴을 더 포함할 수 있다. 상기 하부 차광 패턴은 상기 주변 영역에서 상기 구동 박막 트랜지스터와 중첩할 수 있다.
- [0014] 본 발명의 일 실시예에 있어서, 상기 하부 차광 패턴은 상기 표시 영역에서, 상기 제1 내지 제3 박막 트랜지스터와 중첩할 수 있다.
- [0015] 본 발명의 일 실시예에 있어서, 상기 하부 차광 패턴은 적색 또는 녹색 포토레지스트일 수 있다.
- [0016] 본 발명의 일 실시예에 있어서, 상기 청색광 차단 패턴은 황색 컬러 필터일 수 있다.
- [0017] 본 발명의 일 실시예에 있어서, 상기 청색광 차단 패턴은 포지티브(positive) 타입의 포토레지스트를 포함할 수 있다.
- [0018] 본 발명의 일 실시예에 있어서, 상기 게이트 구동 박막 트랜지스터와 상기 제1 내지 제3 박막 트랜지스터들은 동일한 층으로부터 형성될 수 있다.
- [0019] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 상기 제1 색변환 패턴, 상기 제2 색변환 패턴 및 상기 청색광 투과 패턴과 상기 액정층 사이에 배치되는 광 재활용 필터를 더 포함할 수 있다.
- [0020] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 상기 광 재활용 필터와 상기 액정층 사이에 배치되는 와이어 그리드 편광 소자를 더 포함할 수 있다.
- [0021] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 표시 장치의 제조 방법은 제1 셀 영역 및 제2 셀 영역을 포함하는 모 베이스 기관 상에 차광 패턴을 형성하는 단계, 상기 차광 패턴이 형성된 상기 모 베이스 기관 상에 상기 제1 셀 영역, 상기 제2 셀 영역 및 상기 제1 셀 영역과 상기 제2 셀 영역 사이의 영역에 청색광 차단 패턴을 형성하는 단계, 상기 청색광 차단 패턴 상에 제1 색변환 패턴, 제2 색변환 패턴을 형성하는 단계, 및 상기 제1 셀 영역과 상기 제2 셀 영역 사이의 상기 영역을 절단하여, 상기 제1 셀 영역과 상기 제2 셀 영역을 분리하는 절단 단계를 포함한다.
- [0022] 본 발명의 일 실시예에 있어서, 상기 제조 방법은 상기 제1 셀 영역 및 상기 제2 셀 영역에 각각 대응하고, 박막 트랜지스터를 포함하는 하부 기관을 형성하는 하부 기관 형성 단계, 및 각각의 상기 제1 및 제2 셀 영역에서, 상기 모 베이스 기관과 상기 하부 기관 사이에 액정층을 형성하는 단계를 더 포함할 수 있다.
- [0023] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 영상을 표시하는 표시 영역 및 상기 표시 영역에 인접하는 비 표시 영역인 주변 영역을 포함하고, 상기 하부 기관은 제1 베이스 기관을 포함할 수 있다. 상기 표시 장치의 상기 상부 기관은 상기 주변 영역에서, 상기 하부 기관의 제1 베이스 기관 상에 배치되는 게이트 구동 박막 트랜지스터, 상기 모 베이스 기관의 일부인 제2 베이스 기관 상에 배치되고, 상기 게이트 구동 박막 트랜지스터와 중첩하는 차광 패턴, 상기 차광 패턴 상에 배치되는 청색광 차단 패턴, 및 상기 청색광 차단 패턴 상에 배치되는 청색광 투과 패턴을 포함할 수 있다.
- [0024] 본 발명의 일 실시예에 있어서, 상기 제조 방법은 상기 청색광 차단 패턴 상에 청색광 투과 패턴을 형성하는 단계를 더 포함할 수 있다. 상기 제1 및 제2 색변환 패턴, 및 상기 청색광 투과 패턴을 형성한 후에, 상기 청색광 차단 패턴, 상기 제1 및 제2 색변환 패턴, 및 상기 청색광 투과 패턴 상에 광 재활용 필터를 형성하는 단계를 더 포함할 수 있다.
- [0025] 본 발명의 일 실시예에 있어서, 상기 제1 색변환 패턴은 적색 양자점 및/또는 적색 형광체를 포함하고, 투과하는 광을 적색광으로 변환하고, 상기 제2 색변환 패턴은 녹색 양자점 및/또는 녹색 형광체를 포함하고, 투과하는 광을 녹색광으로 변환할 수 있다.

발명의 효과

- [0026] 본 발명의 실시예들에 따르면, 표시 장치는 영상을 표시하는 표시 영역 및 상기 표시 영역에 인접하는 비표시 영역인 주변 영역을 포함하고, 제1 베이스 기판, 상기 제1 베이스 기판과 대향하는 제2 베이스 기판 및 상기 제1 및 제2 베이스 기판 사이에 배치되는 액정층을 포함한다. 상기 표시 장치는 상기 표시 영역에서, 상기 제1 베이스 기판 상에 배치되는 제1, 제2 및 제3 박막 트랜지스터들, 상기 제1 베이스 기판 상에 배치되고, 상기 제1 내지 제3 박막 트랜지스터들과 각각 전기적으로 연결되는 제1, 제2 및 제3 화소 전극, 상기 제2 기판 상에 배치되고, 상기 제1 내지 제3 화소 전극과 중첩하는 개구들이 형성된 차광 패턴, 상기 제2 기판 상에 배치되고, 상기 제1 및 제2 화소 전극과 중첩하는 청색광 차단 패턴, 및 상기 청색광 차단 패턴 상에 배치되고, 상기 제1 및 제2 화소 전극과 각각 중첩하는 제1 및 제2 색변환 패턴을 포함한다. 상기 표시 장치는 상기 주변 영역에서, 상기 제1 베이스 기판 상에 배치되는 게이트 구동 박막 트랜지스터, 상기 제2 베이스 기판 상에 배치되고, 상기 게이트 구동 박막 트랜지스터와 중첩하는 상기 차광 패턴, 상기 차광 패턴 상에 배치되는 상기 청색광 차단 패턴, 및 상기 청색광 차단 패턴 상에 배치되는 청색광 투과 패턴을 포함한다.
- [0027] 상기 표시 영역에서는 상기 청색광 투과 패턴과 상기 청색광 차단 패턴이 중첩하지 않고, 상기 주변 영역에서는 상기 청색광 투과 패턴과 상기 청색광 차단 패턴이 중첩하여, 상기 표시 영역에서는 광효율이 향상되고, 상기 주변 영역에서는 상기 게이트 구동 박막 트랜지스터의 특성 저하를 방지할 수 있다.
- [0028] 또한, 상기 차광 패턴(BM1)의 하면, 즉, 상기 차광 패턴(BM1)의 제2층은 반사율이 큰 금속을 포함하므로, 상기 표시 영역(DA)에서는 상기 차광 패턴(BM1)에서의 반사를 이용하여 광을 재활용(recycle)하여 광 효율을 향상시키고 동시에, 상기 주변 영역(PA)에서는 상기 청색광 차단 패턴(YPR)에 의해 광 반사가 억제되어, 상기 게이트 구동 박막 트랜지스터(TFTa)의 특성 저하를 방지할 수 있다.
- [0029] 또한, 상기 제1 색변환 패턴, 상기 제2 색변환 패턴 및 상기 청색광 투과 패턴이 상기 주변 영역에까지 형성됨에 따라 상기 표시 장치의 상부 기판과 하부 기판 사이의 셀갭(cell gap)을 상기 표시 영역과 비교하여 균일하게 확보할 수 있다.
- [0030] 또한, 상기 청색광 차단 패턴을 상기 포지티브(positive) 타입의 포토레지스트를 사용하여 형성하는 경우, 상기 주변 영역에 대해서 노광할 필요가 없으므로, 노광 영역이 감소될 수 있다. 이에 따라 공정 효율이 향상될 수 있다.
- [0031] 또한, 상기 제1 색변환 패턴, 제2 색변환 패턴 및 상기 청색광 투과 패턴을 형성하는 공정에서 형성되는 다수의 잔류 물질들은 상기 청색광 차단 패턴 상에 잔류하게 된다. 이에 따라, 상기 잔류 물질들이 상기 청색광 차단 패턴과 상기 광 재활용 필터 사이에 위치하게 되며, 상기 청색광 차단 패턴은 포토레지스트 물질로서, 무기막인 상기 광 재활용 필터와의 결합력이 우수하여, 그 사이에 상기 잔류 물질이 잔류하더라도, 박리 현상이 발생하지 않는다. 이에 따라 불량 발생을 방지할 수 있다.
- [0032] 다만, 본 발명의 효과는 상기 효과들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

- [0033] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.
- 도 2는 도 1의 I-I'선을 따라 절단한 표시 장치의 단면도이다.
- 도 3a는 도 2의 표시 장치의 주변 영역(PA)에서의 백라이트 유닛(BLU)에서 제공되는 광의 상부 기판에서의 경로를 나타낸 단면도이다.
- 도 3b는 도 2의 표시 장치의 표시 영역(DA)에서의 백라이트 유닛(BLU)에서 제공되는 광의 상부 기판에서의 경로를 나타낸 단면도이다.
- 도 4는 본 발명의 일 실시예에 따른 표시 장치의 단면도이다.
- 도 5 및 도 6은 본 발명의 일 실시예에 따른 표시 장치의 제조 방법의 일부를 나타낸 평면도 및 단면도이다.
- 도 7a 및 7b는 비교예에 따른 표시 장치의 제조 방법에서의 상부 기판과, 본 발명의 실시예에 따른 표시 장치의 제조 방법에서의 상부 기판을 비교한 단면도들이다.

도 8 및 도 9은 도 5 및 6에 따른 표시 장치의 제조 방법의 나머지를 나타낸 평면도 및 단면도이다.

도 10은 본 발명의 일 실시예에 따른 표시 장치의 제조 방법을 나타낸 흐름도이다.

발명을 실시하기 위한 구체적인 내용

- [0034] 이하, 도면들을 참조하여 본 발명의 바람직한 실시예들을 보다 상세하게 설명하기로 한다.
- [0035] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.
- [0036] 도 1을 참조하면, 상기 표시 장치(10)는 표시 패널(100), 타이밍 제어 회로(200), 게이트 구동 회로(300), 데이터 구동 회로(400) 및 게이트 구동 제어 회로(500)를 포함할 수 있다. 상기 표시 장치(10)는 회로 기판(printed circuit board; PCB)(250) 및 연성 회로 기판(flexible PCB; FPCB)(450)을 더 포함할 수 있다. 상기 표시 장치(10)는 상기 표시 패널(100)에 광을 제공하는 백라이트 유닛(도 2의 BLU 참조)을 더 포함할 수 있다.
- [0037] 상기 표시 패널(100)은 출력 영상 데이터(DAT)에 기초하여 구동(즉, 영상을 표시)할 수 있다. 상기 표시 패널(100)은 복수의 게이트 라인들(GL) 및 복수의 데이터 라인들(DL)을 포함할 수 있다. 상기 게이트 라인들(GL)은 제1 방향(DR1)으로 연장될 수 있고, 상기 데이터 라인들(DL)은 제1 방향(DR1)과 교차하는(예를 들어, 직교하는) 제2 방향(DR2)으로 연장될 수 있다. 상기 표시 패널(100)은 영상이 표시 되는 표시 영역(DA) 및 비표시 영역인 주변 영역(PA)으로 구분될 수 있다. 상기 표시 영역(DA)에는 매트릭스 형태로 배치된 복수의 픽셀들(PX)이 배치될 수 있다. 상기 복수의 픽셀들(PX) 각각은 상기 게이트 라인들(GL) 중 하나 및 상기 데이터 라인들(DL) 중 하나와 전기적으로 연결될 수 있다. 상기 주변 영역(PA)은 상기 표시 영역(DA)을 둘러쌀 수 있다.
- [0038] 상기 타이밍 제어 회로(200)는 상기 표시 패널(100), 상기 게이트 구동 회로(300), 상기 데이터 구동 회로(400) 및 상기 게이트 구동 제어 회로(500)의 동작을 제어할 수 있다. 상기 타이밍 제어 회로(200)는 외부의 장치(예를 들어, 호스트 또는 그래픽 처리 장치)로부터 입력 영상 데이터(IDAT) 및 입력 제어 신호(ICONT)를 수신할 수 있다. 상기 입력 영상 데이터(IDAT)는 상기 복수의 픽셀들(PX)에 대한 픽셀 데이터들을 포함할 수 있다. 상기 입력 제어 신호(ICONT)는 마스터 클럭 신호, 데이터 인에이블 신호, 수직 동기 신호 및 수평 동기 신호 등을 포함할 수 있다.
- [0039] 상기 타이밍 제어 회로(200)는 상기 입력 영상 데이터(IDAT)에 기초하여 출력 영상 데이터(DAT)를 발생할 수 있다. 예를 들어, 상기 타이밍 제어 회로(200)는 상기 입력 영상 데이터(IDAT)에 대한 화질 보정, 얼룩 보정, 색 특성 보상(adaptive color correction; ACC) 및/또는 능동 커패시턴스 보상(dynamic capacitance compensation; DCC) 등을 수행하여 상기 출력 영상 데이터(DAT)를 발생할 수 있다. 상기 타이밍 제어 회로(200)는 상기 입력 제어 신호(ICONT)에 기초하여 상기 게이트 구동 제어 회로(500) 및 상기 게이트 구동 회로(300)를 제어하기 위한 제1 제어 신호 및 상기 데이터 구동 회로(400)를 제어하기 위한 제2 제어 신호(DCONT)를 발생할 수 있다. 상기 제1 제어 신호는 수직 개시 제어 신호(STV), N(N은 2 이상의 자연수)개의 게이트 클럭 제어 신호들(CPV), N개의 차지 셰어링(charge sharing) 제어 신호들(CS) 등을 포함할 수 있다. 제2 제어 신호(DCONT)는 수평 개시 신호, 데이터 클럭 신호, 극성 제어 신호, 데이터 로드 신호 등을 포함할 수 있다.
- [0040] 상기 게이트 구동 제어 회로(500)는 N개의 게이트 클럭 제어 신호들(CPV)에 기초하여 N개의 게이트 클럭 신호들(CKV) 및 N개의 반전 게이트 클럭 신호들(CKVB)을 발생할 수 있다. 상기 게이트 구동 제어 회로(500)는 수직 개시 제어 신호(STV)에 기초하여 수직 개시 펄스(STVP)를 발생할 수 있다. 상기 게이트 클럭 신호들(CKV) 및 상기 반전 게이트 클럭 신호들(CKVB)을 발생하는데 차지 셰어링 제어 신호들(CS)이 추가적으로 이용될 수 있다. 상기 게이트 클럭 신호들(CKV), 상기 반전 게이트 클럭 신호들(CKVB) 및 상기 수직 개시 펄스(STVP)를 발생하는데 외부로부터 수신되는 게이트 온 전압(VON) 및 게이트 오프 전압(VOFF)이 추가적으로 이용될 수 있다. 상기 게이트 구동 제어 회로(500)는 전원 관리 회로(power management integrated circuit; PMIC)라 부를 수도 있다.
- [0041] 상기 게이트 구동 회로(300)는 상기 게이트 라인들(GL)을 통해 상기 표시 패널(100)과 연결되고, 상기 N개의 게이트 클럭 신호들(CKV) 및 상기 N개의 반전 게이트 클럭 신호들(CKVB)에 기초하여 복수의 게이트 신호들을 발생할 수 있다. 상기 게이트 구동 회로(300)는 상기 게이트 신호들을 상기 게이트 라인들(GL)에 순차적으로 제공할 수 있다. 상기 게이트 신호들을 발생하는데 상기 수직 개시 펄스(STVP)가 추가적으로 이용될 수 있다.
- [0042] 상기 데이터 구동 회로(400)는 상기 데이터 라인들(DL)을 통해 상기 표시 패널(100)과 연결되고, 상기 제2 제어 신호(DCONT) 및 디지털 형태의 상기 출력 영상 데이터(DAT)에 기초하여 아날로그 형태의 복수의 데이터 전압들을 발생할 수 있다. 상기 데이터 구동 회로(400)는 상기 데이터 전압들을 상기 데이터 라인들(DL)을 통해 상기

표시 패널(100)의 복수의 라인들(예를 들어, 수평 라인들)에 순차적으로 제공할 수 있다.

- [0043] 상기 게이트 구동 회로(300)는 표시 패널(100)의 주변 영역(PA)에 집적(integrated)되는 비정질 실리콘 게이트(amorphous silicon gate; ASG)부일 수 있다. 예를 들어, 상기 게이트 구동 회로(300)는 상기 표시 패널(100)의 제1 변(예를 들어, 좌측 단변)에 인접하도록 상기 주변 영역(PA)에 배치될 수 있다.
- [0044] 도 2는 도 1의 I-I' 선을 따라 절단한 표시 장치의 단면도이다.
- [0045] 도 2를 참조하면, 상기 표시 장치는 하부 기판, 상기 하부 기판과 마주보는 상부 기판 및 상기 상부 기판 및 하부 기판 사이에 배치되는 액정층(LC)을 포함할 수 있다. 상기 표시 장치는 상기 하부 기판 하부에 배치되는 백라이트 유닛(BLU)을 더 포함할 수 있다.
- [0046] 상기 하부 기판은 제1 베이스 기판(110), 게이트 패턴, 제1 절연층(120), 액티브 패턴, 데이터 패턴, 제2 절연층(130), 제1 화소 전극(PE1), 제2 화소 전극(PE2), 제3 화소 전극(PE3), 하부 차광 패턴(BM2) 및 컬럼 스페이서(CS)를 포함할 수 있다.
- [0047] 상기 표시 장치는 영상이 표시 되는 표시 영역(DA) 및 상기 표시 영역(DA)과 인접하는 비표시 영역인 주변 영역(PA)을 포함할 수 있다.
- [0048] 상기 제1 베이스 기판(110)은 상기 백라이트 유닛(BLU) 상에 배치될 수 있다. 상기 제1 베이스 기판(110)은 투명 절연 기판을 포함할 수 있다. 예를 들면, 상기 제1 베이스 기판(110)은 유리 기판, 석영 기판, 투명 수지 기판 등으로 구성될 수 있다. 이 경우, 상기 투명 수지 기판은 폴리이미드계(polyimide-based) 수지, 아크릴계(acryl-based) 수지, 폴리아크릴레이트계(polyacrylate-based) 수지, 폴리카보네이트계(polycarbonate-based) 수지, 폴리에테르계(polyether-based) 수지, 술폰산계(sulfonic acid-based) 수지, 폴리에틸렌테레프탈레이트계(polyethyleneterephthalate-based) 수지 등을 포함할 수 있다.
- [0049] 상기 게이트 패턴은 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 상기 게이트 패턴은 제1 게이트 전극(GE1), 제2 게이트 전극(GE2), 제3 게이트 전극(GE3), 게이트 구동 게이트 전극(GEa) 및 게이트 라인 등의 신호 배선을 포함할 수 있다. 상기 게이트 패턴은 금속을 포함할 수 있다. 예를 들면, 상기 게이트 패턴은 알루미늄(Al), 구리(Cu), 티타늄(Ti) 등을 포함할 수 있다.
- [0050] 상기 제1 게이트 전극(GE1), 상기 제2 게이트 전극(GE2) 및 상기 제3 게이트 전극(GE3)은 상기 표시 영역(DA)에 배치되고, 상기 게이트 구동 게이트 전극(GEa)은 상기 주변 영역(PA)에 배치될 수 있다.
- [0051] 상기 제1 절연층(120)은 상기 게이트 패턴이 배치된 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 상기 제1 절연층(120)은 실리콘 산화물, 실리콘 질화물, 금속 산화물 등의 무기 절연 물질을 사용하여 형성될 수 있다. 상기 제1 베이스 기판(110)은 상기 게이트 패턴의 프로파일(profile)을 따라 상기 제1 베이스 기판(110) 상에 실질적으로 균일한 두께로 형성될 수 있다. 이 경우, 상기 제1 절연층(120)은 상대적으로 얇은 두께를 가질 수 있으며, 상기 제1 절연층(120)에는 상기 게이트 패턴에 인접하는 단차부가 생성될 수 있다. 다른 예시적인 실시예들에 따르면, 상기 제1 절연층(120)은 상기 게이트 패턴을 충분히 커버하면서 실질적으로 평탄한 상면을 가질 수 있다.
- [0052] 상기 액티브 패턴이 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 액티브 패턴은 제1 액티브 패턴(ACT1), 제2 액티브 패턴(ACT2), 제3 액티브 패턴(ACT3) 및 게이트 구동 액티브 패턴(ACTa)을 포함할 수 있다. 상기 제1 액티브 패턴(ACT1), 상기 제2 액티브 패턴(ACT2), 및 상기 제3 액티브 패턴(ACT3)은 상기 표시 영역(DA)에 배치되고, 상기 게이트 구동 액티브 패턴(ACTa)은 상기 주변 영역(PA)에 배치될 수 있다. 상기 제1 액티브 패턴(ACT1)은 상기 제1 게이트 전극(GE1)과 중첩하고, 상기 제2 액티브 패턴(ACT2)은 상기 제2 게이트 전극(GE2)과 중첩하고, 상기 제3 액티브 패턴(ACT3)은 상기 제3 게이트 전극(GE3)과 중첩할 수 있다. 상기 게이트 구동 액티브 패턴(ACTa)은 상기 게이트 구동 게이트 전극(GEa)과 중첩할 수 있다.
- [0053] 상기 제1 액티브 패턴(ACT1), 상기 제2 액티브 패턴(ACT2), 상기 제3 액티브 패턴(ACT3) 및 상기 게이트 구동 액티브 패턴(ACTa) 각각은 소스 영역, 드레인 영역 및 상기 소스 영역과 상기 드레인 영역 사이에 배치되는 채널 영역을 포함할 수 있다. 상기 액티브 패턴은 비정질 실리콘(a-Si:H)으로 이루어진 반도체층 및 n+ 비정질 실리콘(n+ a-Si:H)으로 이루어지고, 소스 전극 또는 드레인 전극과 접촉하는 저항성 접촉층을 포함할 수 있다. 또한, 다른 실시예에 따르면, 상기 액티브 패턴은 폴리 실리콘(poly silicon) 반도체를 포함할 수 있다. 또한, 다른 실시예에 따르면, 상기 액티브 패턴(ACT)은 산화물 반도체를 포함할 수 있다. 예를 들면, 상기 산화물 반도체는 인듐(indium: In), 아연(zinc: Zn), 갈륨(gallium: Ga), 주석(tin: Sn) 또는 하프늄(hafnium: Hf) 중 적

어도 하나를 포함하는 비정질 산화물로 이루어질 수 있다.

- [0054] 상기 데이터 패턴은 상기 액티브 패턴 상에 배치될 수 있다. 상기 데이터 패턴은 제1 소스 전극(SE1), 제1 드레인 전극(DE1), 제2 소스 전극(SE2), 제2 드레인 전극(DE2), 제3 소스 전극(SE3), 제3 드레인 전극(DE3), 게이트 구동 소스 전극(SEa), 게이트 구동 드레인 전극(DEa), 및 데이터 라인 등의 신호 라인을 포함할 수 있다. 상기 데이터 패턴은 금속을 포함할 수 있다. 예를 들면, 상기 데이터 패턴은 알루미늄(Al), 구리(Cu), 티타늄(Ti) 등을 포함할 수 있다. 상기 액티브 패턴과 상기 데이터 패턴은 에치백(etch-back) 공정 등을 이용하여 형성될 수 있다.
- [0055] 상기 제1 게이트 전극(GE1), 상기 제1 액티브 패턴(ACT1), 상기 제1 소스 전극(SE1) 및 상기 제1 드레인 전극(DE1)은 제1 박막 트랜지스터(TFT1)에 포함될 수 있다. 상기 제2 게이트 전극(GE2), 상기 제2 액티브 패턴(ACT2), 상기 제2 소스 전극(SE2) 및 상기 제2 드레인 전극(DE2)은 제2 박막 트랜지스터(TFT2)에 포함될 수 있다. 상기 제3 게이트 전극(GE3), 상기 제3 액티브 패턴(ACT3), 상기 제3 소스 전극(SE3) 및 상기 제3 드레인 전극(DE3)은 제3 박막 트랜지스터(TFT3)에 포함될 수 있다.
- [0056] 상기 게이트 구동 게이트 전극(GEa), 상기 게이트 구동 액티브 패턴(ACTa), 상기 게이트 구동 소스 전극(SEa) 및 상기 게이트 구동 드레인 전극(DEa)은 게이트 구동 박막 트랜지스터(TFTa)에 포함될 수 있다. 상기 게이트 구동 박막 트랜지스터(TFTa)는 상기 주변 영역(PA)에 형성되며, 비정질 실리콘 게이트(amorphous silicon gate; ASG)부(도 1의 게이트 구동 회로에 대한 설명 참조)를 이루는 박막 트랜지스터 일 수 있다.
- [0057] 상기 제2 절연층(130)은 상기 제1 내지 제3 박막 트랜지스터들(TFT1, TFT2, TFT3) 및 상기 게이트 구동 박막 트랜지스터(TFTa)가 배치된 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 제2 절연층(130)의 상면은 평탄할 수 있다. 상기 제2 절연층(130) 유기 또는 무기 절연 물질을 포함할 수 있다.
- [0058] 상기 제1 화소 전극(PE1), 상기 제2 화소 전극(PE2) 및 상기 제3 화소 전극(PE3)은 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 제1 화소 전극(PE1)은 상기 제2 절연층(130)을 통해 형성되는 콘택홀을 통해 상기 제1 박막 트랜지스터(TFT1)와 전기적으로 연결될 수 있다. 상기 제2 화소 전극(PE2)은 상기 제2 절연층(130)을 통해 형성되는 콘택홀을 통해 상기 제2 박막 트랜지스터(TFT2)와 전기적으로 연결될 수 있다. 상기 제3 화소 전극(PE3)은 상기 제2 절연층(130)을 통해 형성되는 콘택홀을 통해 상기 제3 박막 트랜지스터(TFT3)와 전기적으로 연결될 수 있다.
- [0059] 상기 제1 화소 전극(PE1), 상기 제2 화소 전극(PE2) 및 상기 제3 화소 전극(PE3)은 투명 도전 물질을 포함할 수 있다. 예를 들면, 상기 제1 화소 전극(PE1), 상기 제2 화소 전극(PE2) 및 상기 제3 화소 전극(PE3)은 산화 인듐 주석(indium tin oxide: ITO), 산화 아연 주석(indium zinc oxide: IZO) 등을 포함할 수 있다.
- [0060] 상기 하부 차광 패턴(BM2)은 상기 제1 내지 제3 화소 전극들(PE1, PE2, PE3)이 배치된 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 하부 차광 패턴(BM2)은 상기 제1 내지 제3 박막 트랜지스터들(TFT1, TFT2, TFT3) 및 상기 게이트 구동 박막 트랜지스터(TFTa)와 중첩하게 배치될 수 있다. 상기 하부 차광 패턴(BM2)은 상기 백라이트 유닛(BLU)에서 발생하는 광이 불필요한 부분에 배치될 수 있으며, 적색 컬러 필터로 형성될 수 있다.
- [0061] 상기 컬럼 스페이서(C)가 상기 하부 차광 패턴(BM2)이 형성된 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 컬럼 스페이서(C)는 상부 및 하부 기판 사이의 간격인 셀갭(cell gap) 또는 놀림 갭을 유지할 수 있다.
- [0062] 상기 상부 기판은 제2 베이스 기판(150), 차광 패턴(BM1), 청색광 차단 패턴(YPR), 제1 색변환 패턴(R), 제2 색변환 패턴(G), 청색광 투과 패턴(B), 광 재활용 필터(YRF), 오버 코팅층(OC), 와이어 그리드 편광 소자(ICP), 캡핑층(160) 및 공통 전극(CE)을 포함할 수 있다.
- [0063] 상기 제2 베이스 기판(150)은 상기 제1 베이스 기판(110)과 마주보게 배치될 수 있다. 상기 제2 베이스 기판(150)은 투명 절연 기판을 포함할 수 있다. 예를 들면, 상기 제2 베이스 기판(150)은 유리 기판, 석영 기판, 투명 수지 기판 등으로 구성될 수 있다. 이 경우, 상기 투명 수지 기판은 폴리이미드계(polyimide-based) 수지, 아크릴계(acryl-based) 수지, 폴리아크릴레이트계(polyacrylate-based) 수지, 폴리카보네이트계(polycarbonate-based) 수지, 폴리에테르계(polyether-based) 수지, 술폰산계(sulfonic acid-based) 수지, 폴리에틸렌테레프탈레이트계(polyethyleneterephthalate-based) 수지 등을 포함할 수 있다.
- [0064] 상기 차광 패턴(BM1)은 상기 제2 베이스 기판(150) 상에 배치될 수 있다. 상기 차광 패턴(BM1)은 상기 표시 영역(DA)에서 상기 제1 내지 제3 화소 전극들(PE1, PE2, PE3)과 각각 중첩하는 개구들을 정의할 수 있다. 상기 차광 패턴(BM1)은 상기 주변 영역(PA)에 형성되어, 상기 백라이트 유닛(BLU)으로부터 발생되는 광이 상기 주변 영

역(PA)으로 새어나가지 못하도록 할 수 있다. 상기 차광 패턴(BM1)은 상기 제1 내지 제3 박막 트랜지스터들(TFT1, TFT2, TFT3) 및 상기 게이트 구동 박막 트랜지스터(TFTa)와 중첩할 수 있다.

[0065] 상기 차광 패턴(BM1)은 금속을 포함할 수 있다. 즉, 상기 차광 패턴(BM1)은 소위 메탈 BM 일 수 있다. 상기 차광 패턴(BM1)은 복수의 층을 포함할 수 있다. 예를 들면, 상기 차광 패턴(BM1)은 상기 제2 베이스 기관(150) 상에 배치되는 제1 층 및 상기 제1 층 상에 배치되는 제2 층을 포함할 수 있다. 즉, 상기 제1 층은 상기 제2 층과 상기 제2 베이스 기관 사이에 배치될 수 있다. 상기 제2 층의 반사율이 상기 제1 층의 반사율 보다 크도록 상기 제1 층 및 제2 층의 재료를 구성할 수 있다. 예를 들면, 상기 제1 층은 티타늄(Ti)을 포함하고, 상기 제2 층은 구리(Cu)를 포함할 수 있다. 또한, 상기 제1 층은 MTO(Molybdenum-titanium oxide)를 포함하고, 상기 제2 층은 알루미늄(Al)을 포함할 수도 있다. 다른 예시적인 실시예에 따르면, 상기 차광 패턴(BM1)은 ITO/Ag/ITO 구조를 가질 수도 있다.

[0066] 상기 청색광 차단 패턴(YPR)은 상기 차광 패턴(BM1)이 배치된 상기 제2 베이스 기관(150) 상에 상기 제1 화소 전극(PE1) 및 상기 제2 화소 전극(PE2)과 중첩하게 배치될 수 있다. 상기 청색광 차단 패턴(YPR)은 투과하는 광의 청색의 파장 대역을 제외한 파장은 투과시키고 청색의 파장 대역은 차단할 수 있다. 예를 들면, 상기 청색광 차단 패턴(YPR)은 황색(yellow) 포토레지스트일 수 있다. 일 실시예에 따르면, 상기 청색광 차단 패턴(YPR)은 노광된 부분이 현상액에 의해 제거되는 포지티브(positive) 타입의 포토레지스트를 포함할 수 있다.

[0067] 이때, 상기 청색광 차단 패턴(YPR)은 상기 표시 영역(DA)을 넘어 상기 주변 영역(PA)에 까지 형성되어야 하므로, 노광되지 않는 부분이 현상액에 의해 제거되는 네거티브(negative) 타입의 포토레지스트를 사용하는 경우, 상기 주변 영역(PA)에 까지 노광을 진행해야하므로, 노광 영역이 증가할 수 있다. 그러나, 본 실시예에서와 같이 상기 청색광 차단 패턴(YPR)을 상기 포지티브(positive) 타입의 포토레지스트를 사용하여 형성하는 경우, 상기 주변 영역(PA)에 대해서 노광할 필요가 없으므로, 노광 영역이 감소될 수 있다. 이에 따라 공정 효율이 향상될 수 있다.

[0068] 상기 제1 색변환 패턴(R) 상기 청색광 차단 패턴(YPR) 상에 상기 제1 화소 전극(PE1)과 중첩하게 배치될 수 있다. 상기 제1 색변환 패턴(R)은 적색 색변환 패턴일 수 있다. 상기 제1 색변환 패턴(R)은 상기 백라이트 유닛(BLU)에서 제공되는 청색광을 적색광으로 변환할 수 있다. 예를 들면, 상기 제1 색변환 패턴(R)은 적색의 양자점 입자 및/또는 적색 형광체 등의 색변환 물질을 포함할 수 있다.

[0069] 상기 제2 색변환 패턴(G)은 상기 청색광 차단 패턴(YPR) 상에 상기 제2 화소 전극(PE2)과 중첩하게 배치될 수 있다. 상기 제2 색변환 패턴(G)은 녹색 색변환 패턴일 수 있다. 상기 제2 색변환 패턴(G)은 상기 백라이트 유닛(BLU)에서 제공되는 상기 청색광을 녹색광으로 변환할 수 있다. 예를 들면, 상기 제2 색변환 패턴(G)은 녹색의 양자점 입자 및/또는 적색 형광체 등의 색변환 물질을 포함할 수 있다.

[0070] 상기 적색 또는 녹색 양자점은 수 나노 크기의 결정 구조를 가진 물질로, 수백에서 수천 개 정도의 원자로 구성된다. 상기 양자점은 크기가 매우 작기 때문에 양자 구속(quantum confinement) 효과가 나타난다. 상기 양자 구속 효과는 물체가 나노 크기 이하로 작아지는 경우 그 물체의 에너지 띠 간격(band gap)이 커지는 현상을 말한다. 이에 따라, 상기 양자점에 상기 에너지 띠 간격보다 에너지가 높은 파장의 빛이 입사하는 경우, 상기 양자점은 그 빛을 흡수하여 들뜬 상태로 되고, 특정 파장의 광을 방출하면서 바닥 상태로 떨어진다. 상기 방출된 파장의 광은 상기 에너지 띠 간격에 해당되는 값을 갖는다. 상기 양자점은 그 크기와 조성 등을 조절하면 상기 양자 구속 효과에 의한 발광 특성을 조절할 수 있다.

[0071] 상기 양자점의 조성은 특별히 제한되는 것은 아니며 II-VI족 원소들, III-V족 원소들, IV족 원소들 또는 IV-VI족 원소들로 이루어질 수 있다. 상기 II족 원소는 아연 카드뮴 및 수은으로 이루어진 군에서 선택된 적어도 어느 하나일 수 있다. 상기 III족 원소는 알루미늄, 갈륨, 인듐으로 이루어진 군에서 선택된 적어도 어느 하나일 수 있다. 상기 IV족 원소는 실리콘, 게르마늄, 주석, 납으로 이루어진 군에서 선택된 적어도 어느 하나일 수 있다. 상기 V족 원소는 질소, 인 및 비소로 이루어진 군에서 선택된 적어도 어느 하나일 수 있다. 상기 VI족은 황, 셀레늄, 텔루르로 이루어진 군에서 선택된 어느 하나일 수 있다.

[0072] 상기 적색 형광체는 (Ca, Sr, Ba)S, (Ca, Sr, Ba)2Si5N8, CaAlSiN3, CaMoO4, Eu2Si5N8 중 하나의 물질일 수 있으며 이에 제한되는 것은 아니다.

[0073] 상기 녹색 형광체는 이트륨 알루미늄 가닛(yttrium aluminum garnet, YAG), (Ca, Sr, Ba)2SiO4, SrGa2S4, 바리움마그네슘알루미늄네이트(BAM), 알파 사이알론(α -SiAlON), 베타 사이알론(β -SiAlON), Ca3Sc2Si3O12, Tb3Al5O12, BaSiO4, CaAlSiON, (Sr1-xBax)Si2O2N2 중 하나의 물질일 수 있으며 이에 제한되는 것은 아니다.

- [0074] 상기 청색광 투과 패턴(B)은 상기 차광 패턴(BM1)이 배치된 상기 제2 베이스 기판(150) 상에 배치될 수 있다. 상기 청색광 투과 패턴(B)은 상기 백라이트 유닛(BLU)에서 제공된 상기 청색광의 파장을 변환시키지 않고 진행 방향만 변화시키는 산란 입자를 포함할 수 있다. 상기 산란 입자는 TiO_2 , Al_2O_3 및 SiO_2 등의 입자일 수 있으며, 그 크기도 적색 양자점 입자 또는 녹색 양자점의 크기에 준할 수 있다. 또한, 상기 청색광 투과 패턴(B)은 투과하는 광을 청색광으로 변환하기 위한 청색 색소(blue pigment)를 더 포함할 수 있다.
- [0075] 상기 광 재활용 필터(YRF)는 상기 제1 색변환 패턴(R), 상기 제2 색변환 패턴(G), 및 상기 청색광 투과 패턴(B) 상에 배치될 수 있다. 상기 광 재활용 필터(YRF)는 황색광 재활용 필터일 수 있다. 상기 광 재활용 필터(YRF)는 상기 백라이트 유닛(BLU)로부터 발생한 광이 상기 청색광 투과 패턴(B), 상기 제1 색변환 패턴(R), 상기 제2 색변환 패턴(G), 상기 청색광 차단 필터(YPR) 등을 지나면서 상기 액정층(LC) 방향으로 반사된 광을 다시 반사시켜 상기 표시 장치의 휘도를 향상시킬 수 있다. 예를 들면, 상기 광 재활용 필터(YRF)는 굴절율이 다른 적어도 두 개의 층을 교대로 적층하여 형성할 수 있다.
- [0076] 상기 오버 코팅층(OC)은 상기 광 재활용 필터(YRF) 상에 배치될 수 있다. 상기 오버 코팅층(OC)은 유기 또는 무기 절연 물질을 포함할 수 있다. 예를 들면, 상기 오버 코팅층(OC)의 상면은 평탄하고, 아크릴계 에폭시 재료를 이용하여 형성될 수 있다.
- [0077] 상기 와이어 그리드 편광 소자(ICP)는 상기 오버 코팅층(OC) 상에 배치될 수 있다. 상기 와이어 그리드 편광 소자(ICP)는 상기 표시 영역(DA) 내에 배치될 수 있다. 상기 와이어 그리드 편광 소자(ICP)는 금속으로 형성되고 일정한 간격으로 배치되는 일 방향으로 연장된 복수의 미세 선들을 포함할 수 있다. 상기 미세 선들은 약 50nm (나노미터) 내지 150nm의 피치(pitch)를 가질 수 있다. 상기 피치는 상기 미세 선의 폭과 이웃하는 미세 선들 사이의 거리의 합을 말한다.
- [0078] 상기 와이어 그리드 편광 소자(ICP) 상에 상기 캡핑층(160)이 배치될 수 있다. 상기 캡핑층(160)은 실리콘 산화물, 실리콘 질화물, 금속 산화물 등의 무기 절연 물질을 사용하여 형성될 수 있다.
- [0079] 상기 공통 전극(CE)이 상기 캡핑층(160) 상에 배치될 수 있다. 상기 공통 전극(CE)은 투명 도전 물질을 포함할 수 있다. 예를 들면, 상기 공통 전극(CE)은 산화 인듐 주석(indium tin oxide: ITO), 산화 아연 주석(indium zinc oxide: IZO) 등을 포함할 수 있다.
- [0080] 상기 액정층(LC)은 상기 제1 내지 제3 화소 전극들(PE1, PE2, PE3)과 상기 공통 전극(CE) 사이에 배치될 수 있다. 상기 액정층(LC)은 광학적 이방성을 갖는 액정 분자들을 포함할 수 있다. 상기 액정 분자들은 전계에 의해 구동되어 상기 액정층(LC)을 지나는 광을 투과시키거나 차단시켜 영상을 표시할 수 있다.
- [0081] 한편, 상기 주변 영역(PA)에는 상기 제2 베이스 기판(150) 상에 상기 차광 패턴(BM1)이 배치되고, 상기 차광 패턴(BM1) 상에 상기 제1 색변환 패턴(R), 상기 제2 색변환 패턴(G) 및 상기 청색광 투과 패턴(B)이 배치될 수 있다. 여기서, 상기 제1 및 제2 색변환 패턴들(R, G) 및 상기 청색광 투과 패턴(B)은 화소 구조에 이용되지 않으나, 제조 공정에 의해 형성된 더미 패턴이 될 수 있다.
- [0082] 예를 들면, 상기 표시 장치를 제조하는데 있어서, 상기 제1 색변환 패턴(R), 상기 제2 색변환 패턴(G) 및 상기 청색광 투과 패턴(B)은 상기 표시 영역(DA)뿐만 아니라 상기 주변 영역(PA)의 일부에까지 상기 제2 베이스 기판(150)의 대부분에 걸쳐 형성될 수 있는데, 상기 주변 영역(PA)의 상기 제1 색변환 패턴(R), 상기 제2 색변환 패턴(G) 및 상기 청색광 투과 패턴(B)은 제조 장치의 특성에 의해서 형성될 수도 있고, 댐(dam) 역할을 위해서 형성될 수도 있다.
- [0083] 또한, 상기 제1 색변환 패턴(R), 상기 제2 색변환 패턴(G) 및 상기 청색광 투과 패턴(B)이 상기 주변 영역(PA)에까지 형성됨에 따라 상기 표시 장치의 상부 기판과 하부 기판 사이의 셀갭(cell gap)을 상기 표시 영역(DA)과 비교하여 균일하게 확보할 수 있다.
- [0084] 상기 백라이트 유닛(BLU)은 상기 제1 베이스 기판(100) 아래 위치하여, 상기 액정층(LC) 방향으로 광을 제공할 수 있다. 구체적으로, 상기 백라이트 유닛(BLU)은 제1 파장을 가지는 광을 발생시키는 광원 및 상기 광원에서 발생한 광을 전달받아 상기 액정층(LC) 방향으로 광을 가이드하는 도광판(미도시)을 포함할 수 있다. 상기 제1 파장은 약 400 nm 내지 약 500 nm일 수 있으며 청색을 나타낼 수 있다. 즉, 상기 백라이트 유닛(BLU)은 상기 청색광을 발생하여 상기 액정층(LC) 방향으로 제공할 수 있다. 예를 들면, 상기 백라이트 유닛(BLU)은 상기 광원으로 청색 발광 다이오드를 포함할 수 있다.
- [0085] 도 3a는 도 2의 표시 장치의 주변 영역(PA)에서의 백라이트 유닛(BLU)에서 제공되는 광의 상부 기판에서의 경로

를 나타낸 단면도이다.

- [0086] 도 2 및 3a를 참조하면, 상기 주변 영역(PA)에서, 상기 백라이트 유닛(BLU)에서 발생한 상기 청색광(LIGHT)은 상기 청색광 투과 패턴(B) 및 상기 청색광 차단 패턴(YPR)을 지나 상기 차광 패턴(BM1)에서 반사될 수 있다. 이때, 상기 청색광은 상기 청색광 투과 패턴(B)을 지난 후, 상기 청색광 차단 패턴(YPR)을 지나면서 상기 청색광 차단 패턴(YPR)에 대부분 흡수되어 차단되고, 또한, 상기 차광 패턴(BM1)에서 반사된 후, 상기 청색광 차단 패턴(YPR)을 지나면서 다시한번 흡수되어 차단되어, 상기 청색광이 상기 차광 패턴(BM1)에서 반사되어 돌아오는 양이 매우 작다. 결과적으로, 상기 청색광이 상기 게이트 구동 박막 트랜지스터(TFTa)의 상기 게이트 구동 액티브 패턴(ACTa)에 상기 청색광이 도달하기 어려우며, 이에 따라, 상기 게이트 구동 액티브 패턴(ACTa)에 광이 입사되어, 반도체 특성이 저하되는 문제를 방지할 수 있다.
- [0087] 도 3b는 도 2의 표시 장치의 표시 영역(DA)에서의 백라이트 유닛(BLU)에서 제공되는 광의 상부 기관에서의 경로를 나타낸 단면도이다.
- [0088] 도 2 및 3a를 참조하면, 상기 표시 영역(DA)에서, 상기 백라이트 유닛(BLU)에서 발생한 상기 청색광(LIGHT)은 상기 청색광 투과 패턴(B)을 지나 사용자에게 시인될 수 있다. 이때, 상기 청색광(LIGHT)은 일부 상기 차광 패턴(BM1)에서 반사될 수 있는데, 이때, 상기 광 재활용 필터(YRF)에 의해 반사되어 사용자에게 시인되거나, 또는 상기 청색광 투과 패턴(B) 내의 산란 입자 등에 의해 산란되어 사용자에게 시인될 수 있다. 이에 따라, 상기 표시 영역(DA) 내에서 광 효율이 향상될 수 있다.
- [0089] 즉, 상기 표시 영역(DA)에서는 상기 청색광 투과 패턴(B)과 상기 청색광 차단 패턴(YPR)이 중첩하지 않고, 상기 주변 영역(PA)에서는 상기 청색광 투과 패턴(B)과 상기 청색광 차단 패턴(YPR)이 중첩하여, 상기 표시 영역(DA)에서는 광효율이 향상되고, 상기 주변 영역(PA)에서는 상기 게이트 구동 박막 트랜지스터(TFTa)의 특성 저하를 방지할 수 있다.
- [0090] 또한, 상기 차광 패턴(BM1)의 하면, 즉, 상기 차광 패턴(BM1)의 제2층은 반사율이 큰 금속을 포함하므로, 상기 표시 영역(DA)에서는 상기 차광 패턴(BM1)에서의 반사를 이용하여 광을 재활용(recycle)하여 광 효율을 향상시키고 동시에, 상기 주변 영역(PA)에서는 상기 청색광 차단 패턴(YPR)에 의해 광 반사가 억제되어, 상기 게이트 구동 박막 트랜지스터(TFTa)의 특성 저하를 방지할 수 있다.
- [0091] 또한, 상기 제1 색변환 패턴(R), 상기 제2 색변환 패턴(G) 및 상기 청색광 투과 패턴(B)이 상기 주변 영역(PA)에까지 형성됨에 따라 상기 표시 장치의 상부 기관과 하부 기관 사이의 셀갭(cell gap)을 상기 표시 영역(DA)과 비교하여 균일하게 확보할 수 있다.
- [0092] 도 4는 본 발명의 일 실시예에 따른 표시 장치의 단면도이다.
- [0093] 도 4를 참조하면, 상기 표시 장치는 주변 영역(PA)의 형상을 제외하고, 도 1 내지 3의 표시 장치와 실질적으로 동일할 수 있다. 따라서 반복되는 설명은 생략한다.
- [0094] 상기 표시 장치는 표시 영역(DA) 비표시 영역인 주변 영역(PA)을 포함할 수 있다. 상기 표시 장치는 제1 베이스 기관(110), 게이트 패턴, 제1 절연층(120), 액티브 패턴, 데이터 패턴, 제2 절연층(130), 제1 화소 전극(PE1), 제2 화소 전극(PE2), 제3 화소 전극(PE3), 하부 차광 패턴(BM2) 및 컬럼 스페이서(CS), 액정층(LC), 공통 전극(CE), 캡핑층(160), 와이어 그리드 편광 소자(ICP), 오버 코팅층(OC), 광 재활용 필터(YRF), 제1 색변환 패턴(R), 제2 색변환 패턴(G), 청색광 투과 패턴(B), 청색광 차단 패턴(YPR), 차광 패턴(BM1), 및 제2 베이스 기관(150)을 포함할 수 있다.
- [0095] 상기 주변 영역(PA)에서 상기 제2 베이스 기관(150) 상에 제1 차광 패턴(BM1)이 배치될 수 있다. 상기 제1 차광 패턴(BM1) 상에 상기 청색광 차광 패턴(YPR)이 배치될 수 있다.
- [0096] 상기 청색광 차광 패턴(YPR) 상에 상기 적색 색변환 패턴(R), 상기 녹색 색변환 패턴(G) 또는 상기 청색광 투과 패턴(B)이 배치될 수 있다. 상기 주변 영역(PA)의 상기 적색 색변환 패턴(R), 상기 녹색 색변환 패턴(G) 또는 상기 청색광 투과 패턴(B)은 더미 패턴으로, 상기 주변 영역(PA)에서 상부 기관과 하부 기관 사이의 셀갭(cell gap)을 상기 표시 영역(DA)과 비교하여 균일하게 확보할 수 있다.
- [0097] 본 실시예에서는 도 1 내지 도 4에서의 표시 장치와 달리, 상기 주변 영역(PA)에서 상기 표시 영역(DA)과 다른 상기 적색 색변환 패턴(R), 상기 녹색 색변환 패턴(G) 및 상기 청색광 투과 패턴(B)의 배치를 가질 수 있다.
- [0098] 도 5 및 도 6은 본 발명의 일 실시예에 따른 표시 장치의 제조 방법의 일부를 나타낸 평면도 및 단면도이다.

- [0099] 도 5 및 6을 참조하면, 제2 모(母) 베이스 기판(150a) 상에 차광 패턴(BM1)을 형성할 수 있다. 상기 차광 패턴(BM1)은 상기 제2 모 베이스 기판(150a) 상에 금속층을 형성한 후, 사진 식각 공정 또는 추가적인 식각 마스크를 이용하는 식각 공정 등을 이용하여 상기 금속층을 패터닝함으로써 수득할 수 있다.
- [0100] 상기 차광 패턴(BM1)이 형성된 상기 제2 모 베이스 기판(150a) 상에 청색광 차광 패턴(YPR)을 형성할 수 있다. 상기 청색광 차광 패턴(YPR)은 황색(yellow) 포토레지스트를 이용하여 형성할 수 있다. 예를 들면, 상기 차광 패턴(BM1)이 형성된 상기 제2 모 베이스 기판(150a) 상에 황색 포토 레지스트층을 형성한 후, 이를 노광 및 현상하여 형성할 수 있다.
- [0101] 이때, 상기 황색 포토 레지스트층은 포지티브(positive) 타입의 포토레지스트를 포함할 수 있다. 이에 따라, 상기 제2 모 베이스 기판(150a) 전체에 상기 황색 포토 레지스트층을 형성한 후, 제1 셀(CELL1)과 제2 셀(CELL2)의 표시 영역(도 2의 DA 참조)에 대해서만 노광을 진행하고, 주변 영역(도 2의 PA 참조) 및 상기 제1 셀 영역(CELL1)과 상기 제2 셀 영역(CELL2)의 사이의 공간(BA)에는 노광을 진행할 필요가 없다. 이에 따라 노광 영역이 최소화 되며, 노광 공정의 효율이 향상될 수 있다. 여기서, 상기 제1 셀 영역(CELL1)과 상기 제2 셀 영역(CELL2)은 각각 최종 공정에서 서로 분리(컷팅)되어 하나의 최종 제품에 대응되는 영역을 말한다. 참고로, 도 6의 단면도에 도시된 상기 제1 및 제2 셀에 대응되는 부분은 상기 표시 장치의 주변 영역(도 2의 PA 참조)에 대응되는 부분이다.
- [0102] 상기 청색광 차광 패턴(YPR) 상에 제1 색변환 패턴(R), 제2 색변환 패턴(G) 및 청색광 투과 패턴(B)을 형성할 수 있다. 이후, 상기 청색광 차광 패턴(YPR) 상에 광 재활용 필터(YRF)를 형성할 수 있다. 상기 광 재활용 필터(YRF) 상에 오버 코팅층(OC)을 형성할 수 있다. 상기 오버 코팅층(OC) 상에 와이어 그리드 편광 소자(도 2의 ICP) 참조를 형성한 후, 상기 오버 코팅층(OC) 상에 캡핑층(160)을 형성할 수 있다. 상기 캡핑층(160) 상에 공통 전극(CE)을 형성할 수 있다. 이에 따라 상부 기판을 형성할 수 있다.
- [0103] 이때, 상기 제1 셀 영역(CELL1)과 상기 제2 셀 영역(CELL2)의 사이의 공간(BA)에는 상기 제2 모 베이스 기판(150a), 상기 청색광 차단 패턴(YPR), 상기 광 재활용 필터(YRF), 및 상기 오버 코팅층(OC)이 차례로 형성될 수 있다.
- [0104] 도 7a 및 7b는 비교예에 따른 표시 장치의 제조 방법에서의 상부 기판과, 본 발명의 실시예에 따른 표시 장치의 제조 방법에서의 상부 기판을 비교한 단면도들이다.
- [0105] 도 7a를 참조하면, 상기 비교예에 따른 표시 장치의 제조 방법에 있어서, 제1 셀(CELL1)과 제2 셀(CELL2)의 사이의 영역(BA)에서, 제2 모 베이스 기판(150a) 상에 광 재활용 필터(YRF)가 형성된다.
- [0106] 이에 따라 제1 색변환 패턴(R), 제2 색변환 패턴(G) 및 상기 청색광 투과 패턴(B)을 상기 제2 모 베이스 기판(150a) 상에 형성하는 공정에서 다수의 잔류 물질들(RE)이 상기 공간(BA)에 원하지 않게 남아 있을 수 있다.
- [0107] 상기 잔류 물질들(RE) 남아 있는 상태에서, 상기 제2 모 베이스 기판(150a) 상에 상기 광 재활용 필터(YRF)가 형성되면, 상기 광 재활용 필터(YRF)와 상기 제2 모 베이스 기판(150a) 사이의 접착력이 떨어져, 상기 영역(BA)에서 상기 광 재활용 필터(YRF)의 상기 모 베이스 기판(150a)으로부터의 박리 현상이 발생하고, 이에 따라 들뜸이 발생하여, 상기 제1 및 제2 셀(CELL1, CELL2)에 불량을 야기할 수 있다. 특히, 상기 제1 및 제2 색변환 패턴(R, G)이 양자점을 포함하는 경우, 상기 잔류 물질(RE)에 의한 불량이 증가하게 된다.
- [0108] 도 7b를 참조하면, 본 발명의 실시예에 따른 표시 장치의 제조 방법에 있어서, 제1 셀 영역(CELL1)과 제2 셀 영역(CELL2)의 사이의 영역(BA)에서, 제2 모 베이스 기판(150a) 상에 청색광 차단 패턴(YPR)이 형성된 후, 광 재활용 필터(YRF)가 형성된다.
- [0109] 이에 따라 제1 색변환 패턴(R), 제2 색변환 패턴(G) 및 상기 청색광 투과 패턴(B)을 형성하는 공정에서 형성되는 다수의 잔류 물질들(RE)은 상기 청색광 차단 패턴(YPR) 상에 잔류하게 된다. 이에 따라, 상기 잔류 물질들(RE)이 상기 청색광 차단 패턴(YPR)과 상기 광 재활용 필터(YRF) 사이에 위치하게 되며, 상기 청색광 차단 패턴(YPR)은 포토레지스트 물질로서, 무기막인 상기 광 재활용 필터(YRF)와의 결합력이 우수하여, 그 사이에 상기 잔류 물질(RE)이 잔류하더라도, 박리 현상이 발생하지 않는다. 이는 상기 잔류 물질(RE)이 무기막과 무기막 사이에 위치하는 경우, 박리 현상이 발생할 수 있으나, 본 실시예에서와 같이 무기막과 유기막 사이에 배치되는 경우, 박리 현상을 방지할 수 있기 때문이다.
- [0110] 도 8 및 도 9은 도 5 및 6에 따른 표시 장치의 제조 방법의 나머지를 나타낸 평면도 및 단면도이다.
- [0111] 도 8 및 9를 참조하면, 상기 제1 셀 영역(CELL1) 및 상기 제2 셀 영역(CELL2)에 대응하는 부분에 하부 기판

(152) 및 액정층(LC)을 형성할 수 있다. 상기 하부 기판(152)을 상기 상부 기판과 마주보게 위치시킨 후, 상기 상부 기판과 하부 기판(152) 사이에 상기 액정층(LC)을 형성할 수 있다. 상기 액정층(LC)은 셀링 부재(SEAL)에 의해 밀봉될 수 있다.

- [0112] 이후, 상기 공간(BA)의 상기 제2 모 베이스 기판(150a) 및 상기 제2 모 베이스 기판(150a) 상의 층들을 컷팅(cutting)하여 상기 제1 셀 영역(CELL1) 및 상기 제2 셀 영역(CELL2)을 분리시킬 수 있다. 이에 따라, 상기 제1 셀 영역(CELL1)에 대응하는 표시 장치 및 상기 제2 셀 영역(CELL2)에 대응하는 표시 장치를 형성할 수 있다.
- [0113] 한편, 다른 실시예에 따르면, 상기 상부 기판을 먼저 컷팅하여 각각의 셀로 분리한 후, 상기 하부 기판(152) 및 상기 액정층(LC)을 형성할 수 도 있다.
- [0114] 도 10은 본 발명의 일 실시예에 따른 표시 장치의 제조 방법을 나타낸 흐름도이다.
- [0115] 도 10을 참조하면, 상기 표시 장치의 제조 방법에 따르면, 제1 셀 영역 및 제2 셀 영역을 포함하는 모 베이스 기판 상에 차광 패턴을 형성할 수 있다. (차광 패턴을 형성하는 단계(S100)).
- [0116] 이후, 상기 차광 패턴이 형성된 상기 모 베이스 기판 상에 상기 제1 셀 영역, 상기 제2 셀 영역 및 상기 제1 셀 영역과 상기 제2 셀 영역 사이의 영역에 청색광 차단 패턴을 형성할 수 있다. (청색광 차광 패턴을 형성하는 단계(S200))
- [0117] 이후, 상기 청색광 차단 패턴 상에 제1 색변환 패턴, 제2 색변환 패턴 및 청색광 투과 패턴을 형성할 수 있다. (패턴 형성 단계(S300))
- [0118] 이후, 상기 청색광 차단 패턴, 상기 제1 및 제2 색변환 패턴, 및 상기 청색광 투과 패턴 상에 광 재활용 필터를 형성할 수 있다. (광 재활용 필터 형성 단계(S400))
- [0119] 이후, 상기 제1 셀 영역 및 상기 제2 셀 영역에 각각 대응하고, 박막 트랜지스터를 포함하는 하부 기판을 형성할 수 있다. (하부 기판 형성 단계(S500))
- [0120] 이후, 각각의 상기 제1 및 제2 셀 영역에서, 상기 모 베이스 기판과 상기 하부 기판 사이에 액정층을 형성할 수 있다. (액정층 형성 단계(S600))
- [0121] 이후, 상기 제1 셀 영역과 상기 제2 셀 영역 사이의 상기 영역을 절단하여, 상기 제1 셀 영역과 상기 제2 셀 영역을 분리할 수 있다. (절단 단계(S700)) 이에 따라 표시 장치를 제조할 수 있다.
- [0122] 본 발명의 실시예들에 따르면, 표시 장치는 영상을 표시하는 표시 영역 및 상기 표시 영역에 인접하는 비표시 영역인 주변 영역을 포함하고, 제1 베이스 기판, 상기 제1 베이스 기판과 대향하는 제2 베이스 기판 및 상기 제1 및 제2 베이스 기판 사이에 배치되는 액정층을 포함한다. 상기 표시 장치는 상기 표시 영역에서, 상기 제1 베이스 기판 상에 배치되는 제1, 제2 및 제3 박막 트랜지스터들, 상기 제1 베이스 기판 상에 배치되고, 상기 제1 내지 제3 박막 트랜지스터들과 각각 전기적으로 연결되는 제1, 제2 및 제3 화소 전극, 상기 제2 기판 상에 배치되고, 상기 제1 내지 제3 화소 전극과 중첩하는 개구들이 형성된 차광 패턴, 상기 제2 기판 상에 배치되고, 상기 제1 및 제2 화소 전극과 중첩하는 청색광 차단 패턴, 및 상기 청색광 차단 패턴 상에 배치되고, 상기 제1 및 제2 화소 전극과 각각 중첩하는 제1 및 제2 색변환 패턴을 포함한다. 상기 표시 장치는 상기 주변 영역에서, 상기 제1 베이스 기판 상에 배치되는 게이트 구동 박막 트랜지스터, 상기 제2 베이스 기판 상에 배치되고, 상기 게이트 구동 박막 트랜지스터와 중첩하는 상기 차광 패턴, 상기 차광 패턴 상에 배치되는 상기 청색광 차단 패턴, 및 상기 청색광 차단 패턴 상에 배치되는 청색광 투과 패턴을 포함한다.
- [0123] 상기 표시 영역에서는 상기 청색광 투과 패턴과 상기 청색광 차단 패턴이 중첩하지 않고, 상기 주변 영역에서는 상기 청색광 투과 패턴과 상기 청색광 차단 패턴이 중첩하여, 상기 표시 영역에서는 광효율이 향상되고, 상기 주변 영역에서는 상기 게이트 구동 박막 트랜지스터의 특성 저하를 방지할 수 있다.
- [0124] 또한, 상기 차광 패턴(BM1)의 하면, 즉, 상기 차광 패턴(BM1)의 제2층은 반사율이 큰 금속을 포함하므로, 상기 표시 영역(DA)에서는 상기 차광 패턴(BM1)에서의 반사를 이용하여 광을 재활용(recycle)하여 광 효율을 향상시키고 동시에, 상기 주변 영역(PA)에서는 상기 청색광 차단 패턴(YPR)에 의해 광 반사가 억제되어, 상기 게이트 구동 박막 트랜지스터(TFTa)의 특성 저하를 방지할 수 있다.
- [0125] 또한, 상기 제1 색변환 패턴, 상기 제2 색변환 패턴 및 상기 청색광 투과 패턴이 상기 주변 영역에까지 형성됨에 따라 상기 표시 장치의 상부 기판과 하부 기판 사이의 셀갭(cell gap)을 상기 표시 영역과 비교하여 균일하게 확보할 수 있다.

- [0126] 또한, 상기 청색광 차단 패턴을 상기 포지티브(positive) 타입의 포토레지스트를 사용하여 형성하는 경우, 상기 주변 영역에 대해서 노광할 필요가 없으므로, 노광 영역이 감소될 수 있다. 이에 따라 공정 효율이 향상될 수 있다.
- [0127] 또한, 상기 제1 색변환 패턴, 제2 색변환 패턴 및 상기 청색광 투과 패턴을 형성하는 공정에서 형성되는 다수의 잔류 물질들은 상기 청색광 차단 패턴 상에 잔류하게 된다. 이에 따라, 상기 잔류 물질들이 상기 청색광 차단 패턴과 상기 광 재활용 필터 사이에 위치하게 되며, 상기 청색광 차단 패턴은 포토레지스트 물질로서, 무기막인 상기 광 재활용 필터와의 결합력이 우수하여, 그 사이에 상기 잔류 물질이 잔류하더라도, 박리 현상이 발생하지 않는다. 이에 따라 불량 발생을 방지할 수 있다.
- [0128] 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

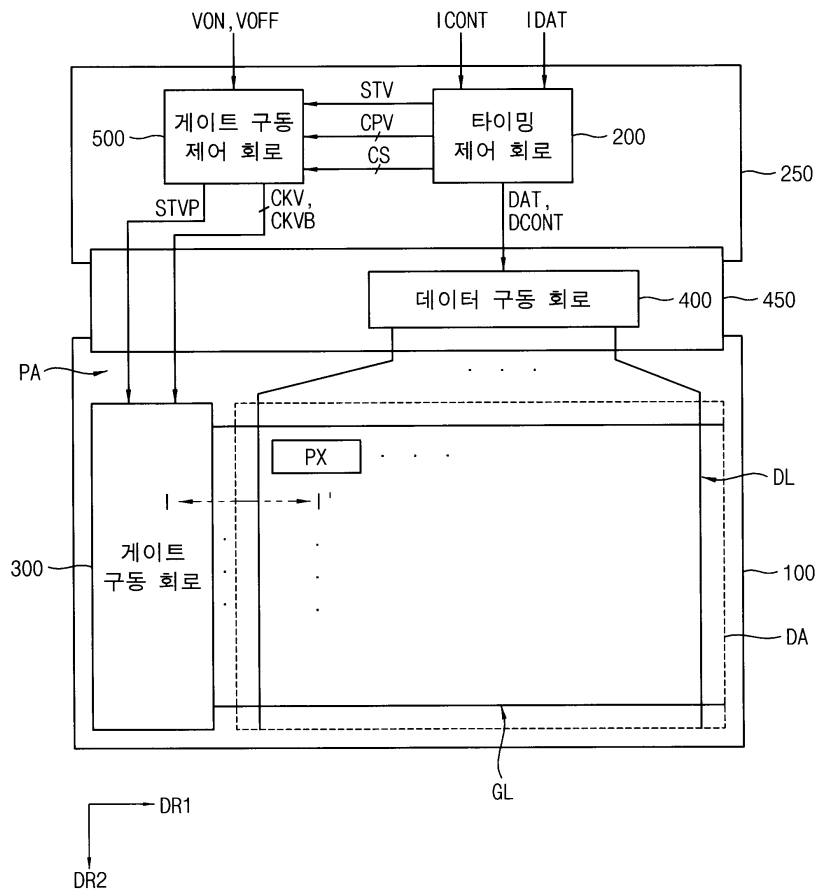
부호의 설명

- [0129] 100: 표시 패널 110: 제1 베이스 기판
120: 제1 절연층 130: 제2 절연층
PE1,2,3: 제1,2,3 화소 전극 BM2: 하부 차광 패턴
C: 컬럼 스페이서 LC: 액정층
CE: 공통 전극 160: 캡핑층
ICP: 와이어 그리드 편광 소자 OC: 오버 코팅층
YRF: 광 재활용 필터 R: 제1 색변환 패턴
G: 제2 색변환 패턴 B: 청색광 투과 패턴
YPR: 청색광 차단 패턴 BM1: 차광 패턴
150: 제2 베이스 기판

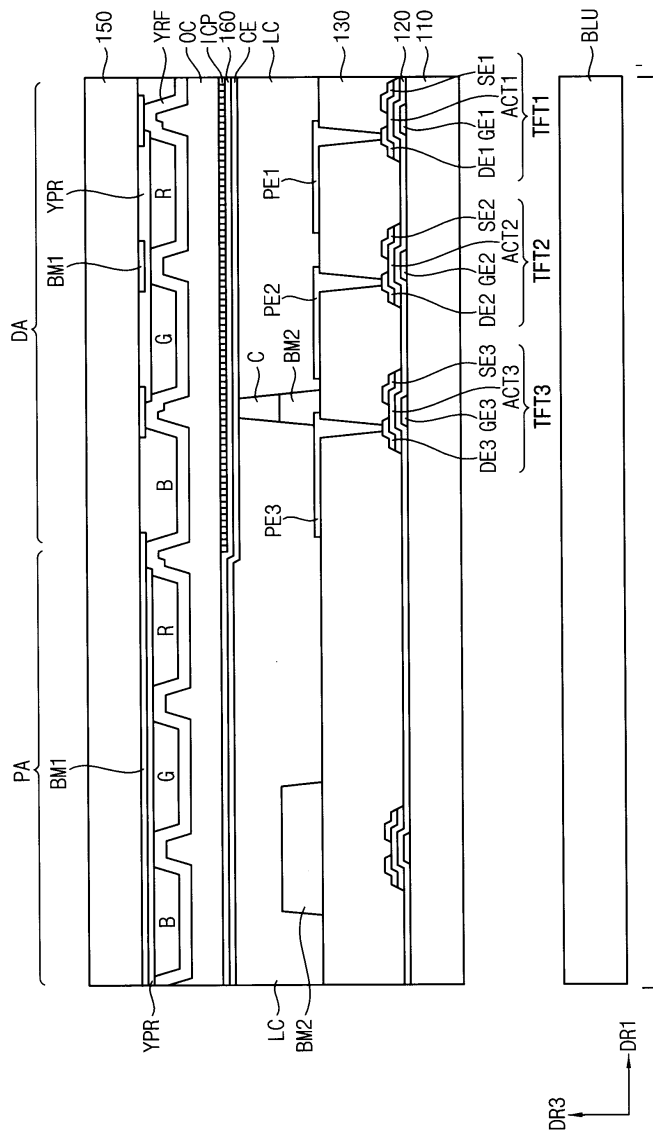
도면

도면1

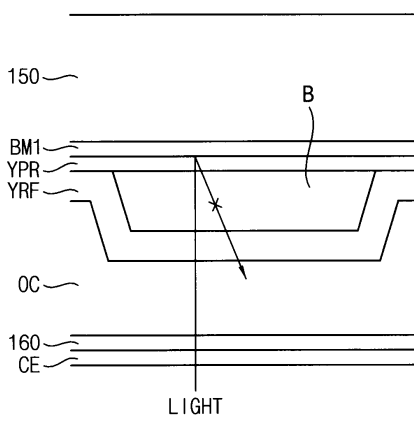
10



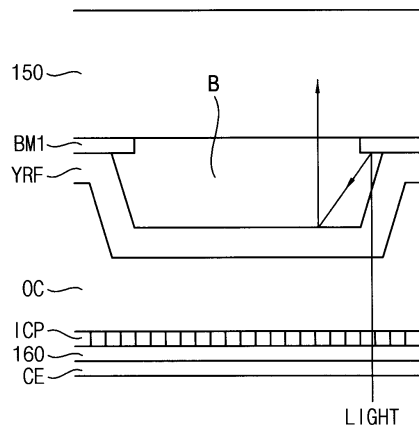
도면2



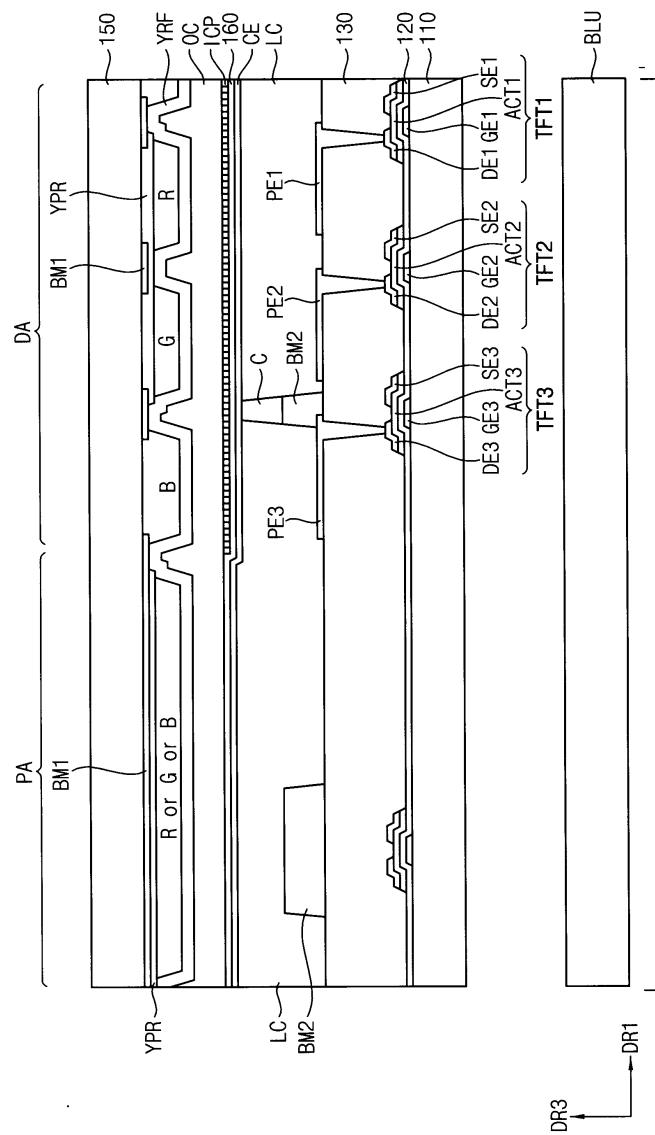
도면3a



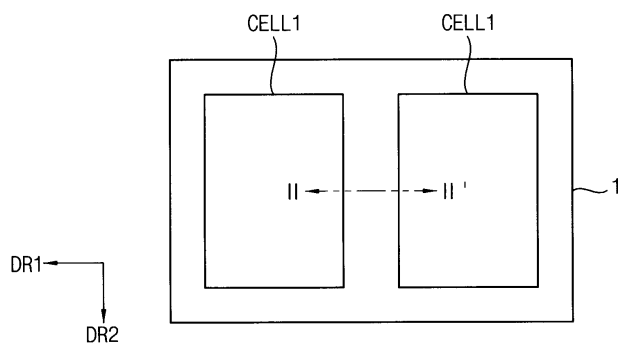
도면3b



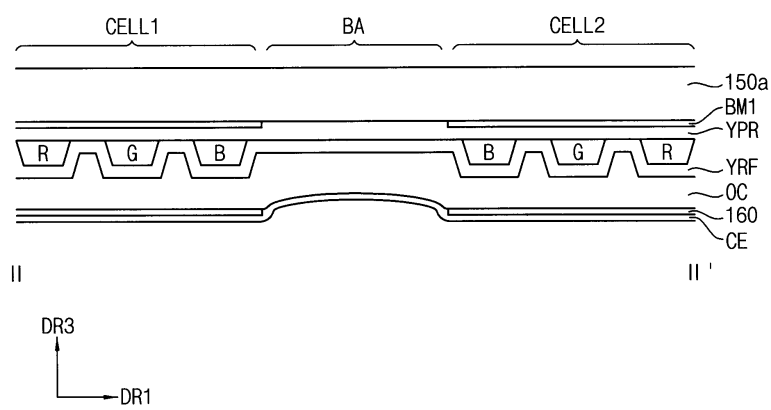
도면4



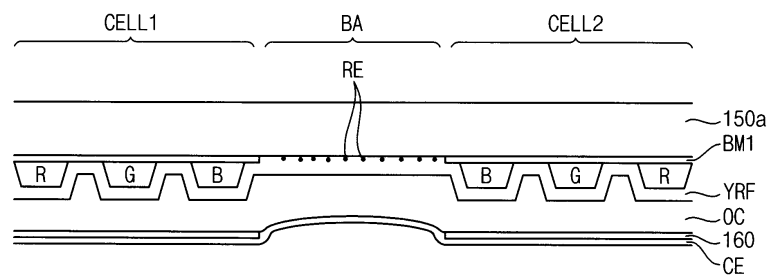
도면5



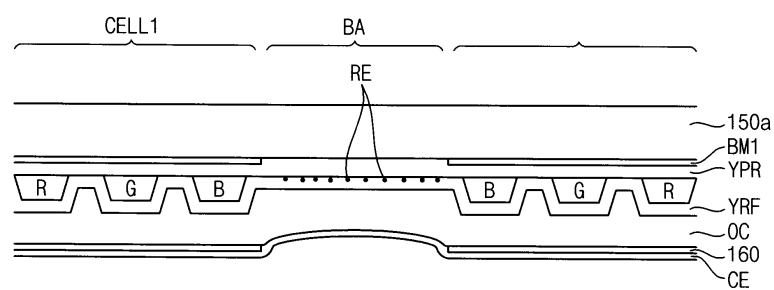
도면6



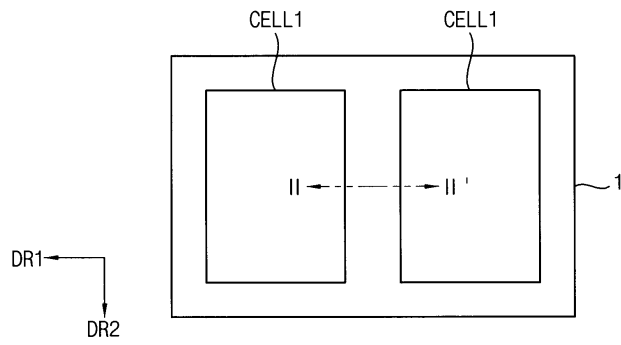
도면7a



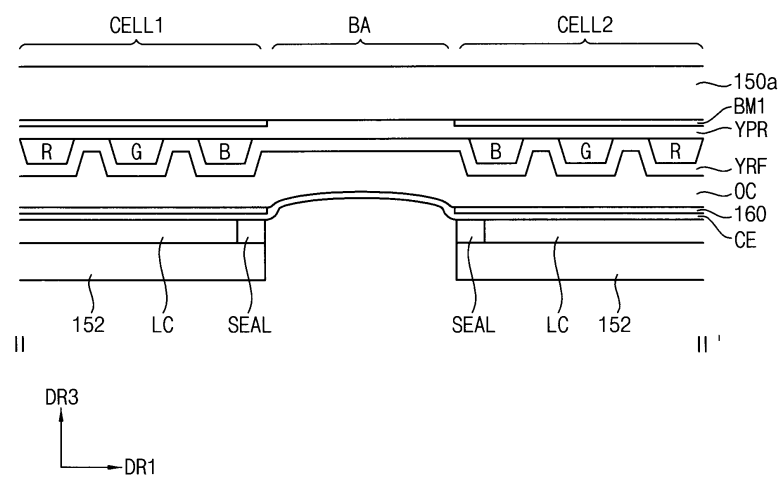
도면7b



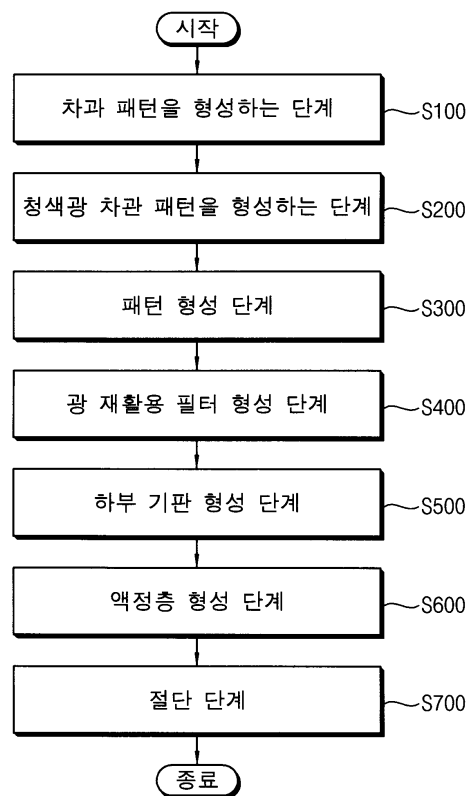
도면8



도면9



도면10



专利名称(译)	显示装置及其制造方法		
公开(公告)号	KR1020190090112A	公开(公告)日	2019-08-01
申请号	KR1020180008373	申请日	2018-01-23
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	안재현 김장일 김정기 김종훈 맹천재 손동일		
发明人	안재현 김장일 김정기 김종훈 맹천재 손동일		
IPC分类号	G02F1/133 G02F1/1333		
CPC分类号	G02F1/133 G02F2001/133388 G02F1/133514 G02F1/133516 G02F1/1336 G02F2001/133614 G02F1/133509 G02F1/133617 G02F1/13454 G02F1/133528 G02F1/13394 G02F1/13439 G02F1/136209 G02F1/1368 G02F2001/133548 G02F2001/136222		
代理人(译)	英西湖公园		
外部链接	Espacenet		

摘要(译)

显示装置技术领域本发明涉及一种显示装置，其包括：用于显示图像的显示区域；以及用于显示图像的显示区域。外围区域，其是与显示区域相邻的非显示区域；第一基础基板；面对第一基础基板的第二基础基板；液晶层设置在第一和第二基础基板之间。在显示区域中，本发明的显示装置包括：设置在第一基础基板上的第一至第三薄膜晶体管；第一至第三像素电极设置在第一基础基板上，并分别电连接至第一至第三薄膜晶体管。遮光图案设置在第二基板上，并且具有与第一至第三像素电极重叠的开口；蓝光阻挡图案设置在第二基板上，并且与第一像素电极和第二像素电极重叠；第一和第二颜色转换图案设置在蓝光阻挡图案上，并分别与第一和第二像素电极重叠。在周边区域中，本发明的显示装置包括：栅极驱动薄膜晶体管，设置在第一基础基板上；栅极驱动薄膜晶体管。遮光图案设置在第二基础基板上，并与栅极驱动薄膜晶体管重叠。设置在遮光图案上的蓝色遮光图案；蓝光透射图案设置在蓝光阻挡图案上。

