



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0122905
(43) 공개일자 2017년11월07일

- | | |
|---|--|
| <p>(51) 국제특허분류(Int. Cl.)
G02F 1/13 (2006.01) G02F 1/1343 (2006.01)
G02F 1/1362 (2006.01) G02F 1/1368 (2006.01)</p> <p>(52) CPC특허분류
G02F 1/1309 (2013.01)
G02F 1/134309 (2013.01)</p> <p>(21) 출원번호 10-2016-0051676
(22) 출원일자 2016년04월27일
심사청구일자 없음</p> | <p>(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)</p> <p>(72) 발명자
김성이
경기도 화성시 동탄대로시범길 236, 926동 2102호
(청계동, 시범계룡리슈빌아파트)
윤성재
경기도 화성시 병점2로 78, 401동 1303호 (병점동, 느치미마을주공4단지)
(뒷면에 계속)</p> <p>(74) 대리인
팬코리아특허법인</p> |
|---|--|

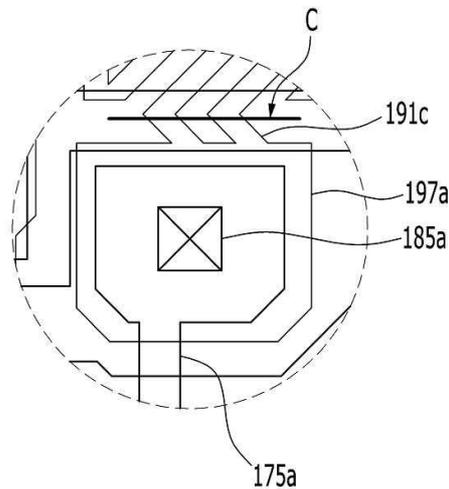
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 액정 표시 장치 및 그 수리 방법

(57) 요약

본 발명의 일 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 위치하며, 서로 이격되는 게이트선 및 데이터선, 상기 게이트선 및 상기 데이터선에 연결되는 제1 박막 트랜지스터, 그리고 상기 제1 박막 트랜지스터에 연결되는 제1 부화소 전극을 포함하고, 상기 제1 부화소 전극은 가로 줄기부, 세로 줄기부, 그리고 상기 가로 줄기부 및 상기 세로 줄기부에 연결된 미세 가지부를 포함하고, 상기 제1 부화소 전극의 상기 미세 가지부의 두께는 상기 제1 부화소 전극의 상기 가로 줄기부의 두께 및 상기 세로 줄기부의 두께보다 얇다.

대표도 - 도5



(52) CPC특허분류

G02F 1/136286 (2013.01)

G02F 1/1368 (2013.01)

G02F 2001/134345 (2013.01)

(72) 발명자

김진석

대전광역시 동구 계족로489번길 73, 104동 1104호
(용전동, 한숲아파트)

김진윤

충청남도 아산시 탕정면 탕정면로 37, 101동 3104호(삼성트라펠리스)

명세서

청구범위

청구항 1

제1 기관,

상기 제1 기관 위에 위치하며, 서로 이격되는 게이트선 및 데이터선,

상기 게이트선 및 상기 데이터선에 연결되는 제1 박막 트랜지스터, 그리고

상기 제1 박막 트랜지스터에 연결되는 제1 부화소 전극을 포함하고,

상기 제1 부화소 전극은 가로 줄기부, 세로 줄기부, 그리고 상기 가로 줄기부 및 상기 세로 줄기부에 연결된 미세 가지부를 포함하고,

상기 제1 부화소 전극의 상기 미세 가지부의 두께는 상기 제1 부화소 전극의 상기 가로 줄기부의 두께 및 상기 세로 줄기부의 두께보다 얇은 액정 표시 장치.

청구항 2

제1항에서,

상기 게이트선 및 상기 데이터선에 연결되는 제2 박막 트랜지스터, 그리고

상기 제2 박막 트랜지스터에 연결되는 제2 부화소 전극을 더 포함하고,

상기 제2 부화소 전극은 상기 제1 부화소 전극과 열 방향으로 이격되는 액정 표시 장치.

청구항 3

제2항에서,

상기 제2 부화소 전극은 가로 줄기부, 세로 줄기부, 그리고 상기 가로 줄기부 및 상기 세로 줄기부에 연결된 미세 가지부를 포함하고,

상기 제2 부화소 전극의 상기 미세 가지부의 두께는 상기 제2 부화소 전극의 상기 가로 줄기부의 두께 및 상기 세로 줄기부의 두께보다 얇은 액정 표시 장치.

청구항 4

제3항에서,

상기 제1 부화소 전극 및 상기 제2 부화소 전극과 동일한 층에 위치하며, 상기 데이터선과 중첩하는 차폐 전극을 더 포함하는 액정 표시 장치.

청구항 5

제1 기관, 상기 제1 기관 위에 위치하며, 서로 이격되는 게이트선 및 데이터선, 상기 게이트선 및 상기 데이터선에 연결되는 제1 박막 트랜지스터, 그리고 상기 제1 박막 트랜지스터에 연결되고, 가로 줄기부, 세로 줄기부, 그리고 상기 가로 줄기부 및 상기 세로 줄기부에 연결된 미세 가지부를 포함하는 제1 부화소 전극을 포함하는 액정 표시 장치의 수리 방법에 있어서,

상기 제1 부화소 전극의 상기 미세 가지부의 두께는 상기 제1 부화소 전극의 상기 가로 줄기부의 두께 및 상기 세로 줄기부의 두께보다 얇고,

상기 제1 박막 트랜지스터와 연결된 상기 제1 부화소 전극의 상기 미세 가지부를 절단하여 상기 제1 부화소 전극과 상기 제1 박막 트랜지스터의 연결을 차단하는 단계를 포함하는 액정 표시 장치의 수리 방법.

청구항 6

제5항에서,

상기 제1 부화소 전극과 상기 제1 박막 트랜지스터의 연결을 차단하는 단계에서

레이저를 사용하여 상기 제1 박막 트랜지스터와 연결된 상기 제1 부화소 전극의 상기 미세 가지부를 절단하는 액정 표시 장치의 수리 방법.

청구항 7

제5항에서,

상기 액정 표시 장치는

상기 게이트선 및 상기 데이터선에 연결되는 제2 박막 트랜지스터, 그리고

상기 제2 박막 트랜지스터에 연결되는 제2 부화소 전극을 더 포함하고,

상기 제2 부화소 전극은 상기 제1 부화소 전극과 열 방향으로 이격되는 액정 표시 장치의 수리 방법.

청구항 8

제7항에서,

상기 제2 부화소 전극은 가로 줄기부, 세로 줄기부, 그리고 상기 가로 줄기부 및 상기 세로 줄기부에 연결된 미세 가지부를 포함하고,

상기 제2 부화소 전극의 상기 미세 가지부의 두께는 상기 제2 부화소 전극의 상기 가로 줄기부의 두께 및 상기 세로 줄기부의 두께보다 얇은 액정 표시 장치의 수리 방법.

청구항 9

제8항에서,

상기 레이저를 사용하여 상기 제2 박막 트랜지스터에 연결된 상기 제2 부화소 전극의 상기 미세 가지부를 절단하여 상기 제1 부화소 전극과 상기 제1 박막 트랜지스터의 연결을 차단하는 단계를 더 포함하는 액정 표시 장치의 수리 방법.

청구항 10

제9항에서,

상기 제1 부화소 전극 및 상기 제2 부화소 전극과 동일한 층에 위치하며, 상기 데이터선과 중첩하는 차폐 전극을 더 포함하는 액정 표시 장치의 수리 방법.

발명의 설명

기술 분야

[0001] 본 개시는 액정 표시 장치 및 그 수리 방법에 관한 것이다.

배경 기술

[0002] 액정 표시 장치(LCD: Liquid Crystal Display)는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 전극이 형성되어 있는 두 장의 기관과 그 사이에 삽입되어 있는 액정층으로 이루어져 전극에 신호를 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하는 표시 장치이다.

[0003] 액정 표시 장치를 이루는 두 기관 중 하나인, 박막 트랜지스터(Thin Film Transistor, TFT) 표시판은 액정 표시 장치나 유기 발광 표시 장치(OLED: Organic Light Emitting Diode) 등에서 각 화소를 독립적으로 구동하기 위한 회로 기관으로써 사용된다.

[0004] 박막 트랜지스터 표시판에는 게이트 신호를 전송하는 게이트선과 데이터 신호를 전송하는 데이터선이 서로 교차하여 형성되고, 게이트선 및 데이터선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터와 연결되어 있는 화소 전극 등으로 이루어져 있다.

[0005] 한편, 액정 표시 장치는 표시 화면 불량이 발생할 수 있는데, 대표적인 불량이 블랙 화면에서 밝게 빛나는 화소 불량이다. 이러한 불량 화소를 수리하는 방법으로 불량 화소의 화소 전극을 전기적으로 플로팅(floating) 상태로 만들어 불량 화소가 시인 되지 않게 하는 방법이 있다.

발명의 내용

해결하려는 과제

[0006] 실시예들은 액정 표시 장치의 수리 시, 레이저 에너지에 의해 손상이 발생하는 것을 방지하고자 한다.

과제의 해결 수단

[0007] 본 발명의 일 실시예에 따른 액정 표시 장치는 제1 기관, 상기 제1 기관 위에 위치하며, 서로 이격되는 게이트선 및 데이터선, 상기 게이트선 및 상기 데이터선에 연결되는 제1 박막 트랜지스터, 그리고 상기 제1 박막 트랜지스터에 연결되는 제1 부화소 전극을 포함하고, 상기 제1 부화소 전극은 가로 줄기부, 세로 줄기부, 그리고 상기 가로 줄기부 및 상기 세로 줄기부에 연결된 미세 가지부를 포함하고, 상기 제1 부화소 전극의 상기 미세 가지부의 두께는 상기 제1 부화소 전극의 상기 가로 줄기부의 두께 및 상기 세로 줄기부의 두께보다 얇다.

[0008] 본 발명의 일 실시예에 따른 액정 표시 장치는 상기 게이트선 및 상기 데이터선에 연결되는 제2 박막 트랜지스터, 그리고 상기 제2 박막 트랜지스터에 연결되는 제2 부화소 전극을 더 포함할 수 있다.

[0009] 상기 제2 부화소 전극은 상기 제1 부화소 전극과 열 방향으로 이격될 수 있다.

[0010] 상기 제2 부화소 전극은 가로 줄기부, 세로 줄기부, 그리고 상기 가로 줄기부 및 상기 세로 줄기부에 연결된 미세 가지부를 포함하고, 상기 제2 부화소 전극의 상기 미세 가지부의 두께는 상기 제2 부화소 전극의 상기 가로 줄기부의 두께 및 상기 세로 줄기부의 두께보다 얇을 수 있다.

[0011] 본 발명의 일 실시예에 따른 액정 표시 장치는 상기 제1 부화소 전극 및 상기 제2 부화소 전극과 동일한 층에 위치하며, 상기 데이터선과 중첩하는 차폐 전극을 더 포함할 수 있다.

[0012] 본 발명의 일 실시예에 따른 액정 표시 장치의 수리 방법은 제1 기관, 상기 제1 기관 위에 위치하며, 서로 이격되는 게이트선 및 데이터선, 상기 게이트선 및 상기 데이터선에 연결되는 제1 박막 트랜지스터, 그리고 상기 제1 박막 트랜지스터에 연결되고, 가로 줄기부, 세로 줄기부, 그리고 상기 가로 줄기부 및 상기 세로 줄기부에 연결된 미세 가지부를 포함하는 제1 부화소 전극을 포함하는 액정 표시 장치의 수리 방법으로서, 상기 제1 박막 트랜지스터와 연결된 상기 제1 부화소 전극의 상기 미세 가지부를 절단하여 상기 제1 부화소 전극과 상기 제1 박막 트랜지스터의 연결을 차단하는 단계를 포함한다. 이 때, 상기 제1 부화소 전극의 상기 미세 가지부의 두께는 상기 제1 부화소 전극의 상기 가로 줄기부의 두께 및 상기 세로 줄기부의 두께보다 얇다.

[0013] 상기 제1 부화소 전극과 상기 제1 박막 트랜지스터의 연결을 차단하는 단계에서 레이저를 사용하여 상기 제1 박막 트랜지스터와 연결된 상기 제1 부화소 전극의 상기 미세 가지부를 절단할 수 있다.

[0014] 본 발명의 일 실시예에 따른 액정 표시 장치의 수리 방법은 상기 레이저를 사용하여 상기 제2 박막 트랜지스터에 연결된 상기 제2 부화소 전극의 상기 미세 가지부를 절단하여 상기 제1 부화소 전극과 상기 제1 박막 트랜지스터의 연결을 차단하는 단계를 더 포함할 수 있다.

발명의 효과

[0015] 실시예들에 따르면, 액정 표시 장치의 수리 시, 레이저를 사용하여 두께가 얇은 화소 전극과 박막 트랜지스터의 연결부를 절단함에 따라, 레이저의 에너지로 인한 손상을 방지할 수 있다.

도면의 간단한 설명

[0016] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 평면을 개략적으로 나타낸 도면이다.
 도 2는 도 1의 절단선 II-II선을 따라 자른 단면의 일 예를 개략적으로 나타낸 도면이다.
 도 3은 도 1의 절단선 III-III선을 따라 자른 단면의 일 예를 개략적으로 나타낸 도면이다.
 도 4는 도 1의 절단선 IV-IV선을 따라 자른 단면의 일 예를 개략적으로 나타낸 도면이다.

도 5는 도 1의 액정 표시 장치에서 A 영역을 확대 도시한 도면이다.

도 6은 도 1의 액정 표시 장치에서 B 영역을 확대 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0017] 이하, 첨부한 도면을 참고로 하여 본 발명의 여러 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.
- [0018] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0019] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다.
- [0020] 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 또한, 기준이 되는 부분 "위에" 또는 "상에" 있다고 하는 것은 기준이 되는 부분의 위 또는 아래에 위치하는 것이고, 반드시 중력 반대 방향 쪽으로 "위에" 또는 "상에" 위치하는 것을 의미하는 것은 아니다.
- [0021] 또한, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함" 한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0022] 또한, 명세서 전체에서, "평면상"이라 할 때, 이는 대상 부분을 위에서 보았을 때를 의미하며, "단면상"이라 할 때, 이는 대상 부분을 수직으로 자른 단면을 옆에서 보았을 때를 의미한다.
- [0023] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 평면을 개략적으로 나타낸 도면이다. 도 2는 도 1의 절단선 II-II선을 따라 자른 단면의 일 예를 개략적으로 나타낸 도면이다. 도 3은 도 1의 절단선 III-III선을 따라 자른 단면의 일 예를 개략적으로 나타낸 도면이다. 도 4는 도 1의 절단선 IV-IV선을 따라 자른 단면의 일 예를 개략적으로 나타낸 도면이다.
- [0024] 도 1 내지 도 4를 참고하면, 본 발명의 일 실시예에 따른 액정 표시 장치는 제1 표시판(100), 제2 표시판(200), 그리고 제1 표시판(100)과 제2 표시판(200) 사이에 위치한 액정층(3)을 포함한다.
- [0025] 먼저, 제1 표시판(100)에 대해 설명한다.
- [0026] 투명한 유리 또는 플라스틱 등으로 이루어진 제1 기판(110) 위에 게이트선(121) 및 유지 전극선(131)이 위치한다.
- [0027] 게이트선(121)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달하며, 제1 게이트 전극(124a), 제2 게이트 전극(124b) 및 제3 게이트 전극(124c)을 포함한다.
- [0028] 유지 전극선(131)은 주로 가로 방향으로 뻗어 있으며, 공통 전압 등의 일정한 전압을 인가 받는다. 유지 전극선(131)은 이 후 설명하는 제1 부화소 전극(191)을 둘러싸는 제1 유지 전극(131a) 및 제2 부화소 전극(192)을 둘러싸는 제2 유지 전극(131b)을 포함한다. 제2 유지 전극(131b)은 게이트선(121) 방향으로 돌출된 돌출부(131c)를 포함한다. 제2 유지 전극(131b)의 돌출부(131c)는 이후 설명하는 제2 접촉구멍(185b)과 중첩한다. 도 1에는 도시하지 않았지만, 제1 유지 전극(133a)의 수평부는 전단 화소의 제2 유지 전극(133b)의 수평부와 일체의 배선으로 서로 연결되어 있다.
- [0029] 게이트선(121) 및 유지 전극선(131) 위에 게이트 절연막(140)이 위치한다. 게이트 절연막(140)은 질화규소(SiNx) 또는 산화규소(SiOx)를 포함할 수 있다. 또한, 게이트 절연막(140)은 각각 물리적 성질이 다른 적어도 두 개의 절연층을 포함하는 다층막 구조를 가질 수도 있다.
- [0030] 게이트 절연막(140) 위에 제1 반도체층(154a), 제2 반도체층(154b), 제3 반도체층(154c), 및 선형 반도체층(151)이 위치한다. 제1 반도체층(154a), 제2 반도체층(154b), 및 제3 반도체층(154c) 각각은 채널 영역을 포함할 수 있다. 선형 반도체층(151)은 후술하는 데이터선(171) 및 기준 전압선(177)의 하단에 위치할 수 있다.

- [0031] 제1 반도체층(154a), 제2 반도체층(154b), 제3 반도체층(154c) 및 게이트 절연막(140) 위에 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하는 데이터선(171), 제3 소스 전극(173c), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 그리고 제3 드레인 전극(175c)을 포함하는 기준 전압선(177)을 포함하는 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c, 177)가 위치한다.
- [0032] 기준 전압선(177)은 기준 전압을 인가 받는다. 이 때, 기준 전압의 레벨은 공통 전압의 레벨보다 높을 수 있다.
- [0033] 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c, 177)와 제1 반도체층(154a), 제2 반도체층(154b), 제3 반도체층(154c), 및 선행 반도체층(151) 사이에는 저항성 접촉 부재가 위치할 수도 있다.
- [0034] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 반도체층(154a)과 함께 제1 박막 트랜지스터를 형성하며, 제1 박막 트랜지스터의 채널 영역은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 제1 반도체층(154a)의 부분에 형성된다. 이와 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 반도체층(154b)과 함께 제2 박막 트랜지스터를 형성하며, 제2 박막 트랜지스터의 채널 영역은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 제2 반도체층(154b)의 부분에 형성된다. 또한, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 반도체층(154c)과 함께 제3 박막 트랜지스터를 형성하며, 제3 박막 트랜지스터의 채널 영역은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 제3 반도체층(154c)의 부분에 형성된다.
- [0035] 데이터 도전체(171, 173a, 173b, 173c, 175a, 175b, 175c, 177) 및 채널 영역이 형성되는 제1, 제2, 및 제3 반도체층(154a, 154b, 154c)의 부분 위에 보호막(180)이 위치한다. 보호막(180)은 질화규소(SiNx) 또는 산화규소(SiOx)를 포함할 수 있다. 또한, 보호막(180)은 무기 물질층 및 유기 물질층을 포함하는 다층막 구조일 수도 있다.
- [0036] 보호막(180) 위에 차광막(220) 및 색필터(230)가 위치한다. 차광막(220)은 게이트선(121), 데이터선(171), 그리고 제1, 제2, 및 제3 박막 트랜지스터와 중첩하며, 빛샘을 막아주는 역할을 한다. 차광막(220)에는 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)의 일부를 각각 드러내는 제1 접촉구멍(185a) 및 제2 접촉구멍(185b)이 배치되어 있다. 색필터(230)는 차광막(220)으로 둘러싸인 영역 내에 위치하며, 적색(red), 녹색(green) 및 청색(blue)의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 하지만, 색필터(230)는 적색, 녹색, 및 청색의 삼원색에 제한되지 않고, 청록색(cyan), 자홍색(magenta), 황색(yellow), 백색(white) 계열의 색 중 하나를 표시할 수도 있다.
- [0037] 차광막(220) 및 색필터(230) 위에 화소 전극(190)이 위치한다. 또한, 차광막(220) 위에 화소 전극(190)과 이격되어 있는 차폐 전극(195)이 위치한다. 화소 전극(190) 및 차폐 전극(195)은 ITO (Indium Tin Oxide) 또는 IZO (Indium Zinc Oxide) 등의 투명한 도전 물질 등을 포함할 수 있다.
- [0038] 화소 전극(190)은 제1 접촉구멍(185a)을 통하여 제1 드레인 전극(175a)과 연결되는 제1 부화소 전극(191) 및 제2 접촉구멍(185b)을 통하여 제2 드레인 전극(175b)과 연결되는 제2 부화소 전극(192)을 포함한다. 제1 부화소 전극(191) 및 제2 부화소 전극(192)은 열 방향으로 이웃하고, 서로 이격되어 있으며, 전체적인 모양은 사각형이다.
- [0039] 제1 부화소 전극(191) 및 제2 부화소 전극(192)은 세로 줄기부(191a, 192a) 및 이와 교차하는 가로 줄기부(191b, 192b)로 이루어진 십자형 줄기부를 포함한다. 또한, 제1 부화소 전극(191) 및 제2 부화소 전극(192)은 각각 가로 줄기부(191b, 192b)와 세로 줄기부(191a, 192a)에 의해 네 개의 부영역으로 나뉘어지며 각 부영역은 복수의 미세 가지부(191c, 192c)를 포함한다. 또한, 제1 부화소 전극(191)은 제1 부화소 전극(191)의 미세 가지부(191c)에 연결된 제1 확장부(197a)를 포함하고, 제2 부화소 전극(192)은 제2 부화소 전극(192)의 미세 가지부(192c)에 연결된 제2 확장부(197b)를 포함한다.
- [0040] 여기서, 제1 확장부(197a) 및 제2 확장부(197b)는 각각 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)과 연결되어 있다. 여기서, 미세 가지부(191c, 192c)의 두께는 세로 줄기부(191a, 192a) 및 가로 줄기부(191b, 192b)의 두께에 비해 얇을 수 있다. 미세 가지부(191c, 192c)의 두께는 세로 줄기부(191a, 192a) 및 가로 줄기부(191b, 192b)의 두께의 1/3 내지 1/2 정도일 수 있다. 또한, 미세 가지부(191c, 192c)의 두께는 제1 확장부(197a) 및 제2 확장부(197b)의 두께와 동일할 수 있다.
- [0041] 제1 부화소 전극(191) 및 제2 부화소 전극(192)은 각각 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터

터 데이터 전압을 인가 받는다. 이 때, 제2 드레인 전극(175b)에 인가된 데이터 전압 중 일부는 제3 소스 전극(173c)을 통해 분압되어, 제2 부화소 전극(192)에 인가되는 전압의 크기는 제1 부화소 전극(191)에 인가되는 전압의 크기보다 작게 된다. 이러한 경우는 제1 부화소 전극(191) 및 제2 부화소 전극(192)에 인가되는 전압이 정극(+)인 경우이고, 이와 반대로, 제1 부화소 전극(191) 및 제2 부화소 전극(192)에 인가되는 전압이 부극(-)인 경우에는 제1 부화소 전극(191)에 인가되는 전압의 크기가 제2 부화소 전극(192)에 인가되는 전압의 크기보다 작게 된다.

- [0042] 여기서, 제2 부화소 전극(192)의 면적은 제1 부화소 전극(191)의 면적 대비하여 1배 이상 2배 이하일 수 있다.
- [0043] 지금까지 설명한 박막 트랜지스터 및 화소 전극(190)에 관한 설명은 하나의 예시이고, 측면 시인성을 향상시키기 위해 박막 트랜지스터 구조 및 화소 전극 디자인을 변형할 수 있다.
- [0044] 차폐 전극(195)은 데이터선(171)과 중첩한다. 차폐 전극(195)의 폭은 데이터선(171)의 폭보다 넓을 수 있다. 이에, 차폐 전극(195)은 데이터선(171)에 인가 되는 전압이 액정층(3)에 영향을 주는 것을 방지할 수 있다. 또한, 차폐 전극(195)의 두께는 제1 부화소 전극(191) 및 제2 부화소 전극(192)의 세로 줄기부(191a, 192a) 및 가로 줄기부(191b, 192b)와 동일할 수 있다. 이에, 미세 가지부(191c, 192c)의 두께는 차폐 전극(195)의 두께보다 얇을 수 있다.
- [0045] 한편, 유지 전극선(131)은 제1 부화소 전극(191)과 게이트선(121) 사이에 위치한다. 이에 따라, 유지 전극선(131)은 화소 전극(190)과 게이트선(121) 사이의 신호 간섭을 줄일 수 있다. 또한, 제1 유지 전극(131a)의 세로부는 제1 부화소 전극(191)과 데이터선(171) 사이에 위치하고, 제2 유지 전극(131b)의 세로부는 제2 부화소 전극(192)과 데이터선(171) 사이에 위치한다. 이에 따라, 제1 유지 전극(131a) 및 제2 유지 전극(131b)은 각각 제1 부화소 전극(191)과 데이터선(171) 사이 및 제2 부화소 전극(192)과 데이터선(171) 사이의 신호 간섭을 줄일 수 있다.
- [0046] 또한, 기준 전압선(177)은 제1 부화소 전극(191) 및 제2 부화소 전극(192)의 세로 줄기부(191a, 192a)와 중첩한다. 이에 따라, 개구율 감소를 방지할 수 있다.
- [0047] 이하에서는, 제2 표시판(200)에 대하여 설명한다.
- [0048] 투명한 유리 또는 플라스틱 등으로 만들어진 제2 기판(210) 위에 공통 전극(270)이 위치한다.
- [0049] 다음으로, 도 5 및 도 6을 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치의 수리 방법에 대해 설명하면 다음과 같다.
- [0050] 도 5는 도 1의 액정 표시 장치에서 A 영역을 확대 도시한 도면이다. 도 6은 도 1의 액정 표시 장치에서 B 영역을 확대 도시한 도면이다.
- [0051] 본 실시예에 따른 액정 표시 장치의 수리 방법은 한 화소에 불량 발생하면, 해당 화소 전극에 인가되는 데이터 전압을 차단하여 해당 화소를 오프(off)시킴으로써, 불량이 발생한 화소가 시인되지 않도록 한다. 이에, 불량 화소를 수리할 수 있다.
- [0052] 도 5 및 도 6을 참고하면, 불량 화소를 수리할 때, 제1 부화소 전극(191)의 미세 가지부(191c) 및 제2 부화소 전극(192)의 미세 가지부(192c)를 절단선(C)을 따라 절단하여 제1 드레인 전극(175a)에 연결된 제1 부화소 전극(191)의 제1 확장부(197a)와 제1 부화소 전극(191)의 미세 가지부(191c)를 서로 단선시키고, 제2 드레인 전극(175b)에 연결된 제2 확장부(197b)와 제2 부화소 전극(192)의 미세 가지부(192c)를 서로 단선시켜, 제1 부화소 전극(191) 및 제2 부화소 전극(192)에 데이터 전압이 인가되지 않도록 한다.
- [0053] 이처럼, 미세 가지부(191c, 192c)를 절단함에 따라, 제1 부화소 전극(191) 및 제2 부화소 전극(192)은 각각 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)과의 연결이 차단되어, 데이터 전압이 인가되지 않는다. 즉, 제1 부화소 전극(191) 및 제2 부화소 전극(192)은 전기적으로 플로팅(floating) 상태가 되고, 이에 따라, 액정 분자들이 초기 배열 상태를 유지하게 되어, 항상 블랙 상태를 유지하게 된다. 이에 따라, 불량이 발생한 화소가 시인이 되지 않도록 불량 화소를 수리할 수 있게 된다.
- [0054] 앞서 설명한 바와 같이, 불량 화소의 수리 단계에서, 레이저를 사용하여 제1 부화소 전극(191)의 미세 가지부(191c) 및 제2 부화소 전극(192)의 미세 가지부(192c)를 절단한다.
- [0055] 일반적으로, 레이저 사용 시, 레이저의 에너지로 인하여 절단되는 미세 가지부(191c, 192c)뿐만 아니라, 그 주변 부분이 함께 손상되어 스팟(spot)이 발생하거나, 절단되는 미세 가지부(191c, 192c)의 하부막이 손상이 될

수 있다.

[0056] 본 실시예에서는, 제1 부화소 전극(191) 및 제2 부화소 전극(192)의 미세 가지부(191c, 192c)의 두께를 제1 부화소 전극(191) 및 제2 부화소 전극(192)의 세로 줄기부(191a, 192a) 및 가로 줄기부(191b, 192b)의 두께보다 얇게 형성하고, 불량 화소의 수리 단계에서 두께가 얇은 부분인 미세 가지부(191c, 192c)를 절단한다. 이에 따라, 미세 가지부(191c, 192c)의 절단 시 레이저의 에너지를 감소시킬 수 있으므로, 레이저의 에너지에 따른 손상의 발생을 방지할 수 있다.

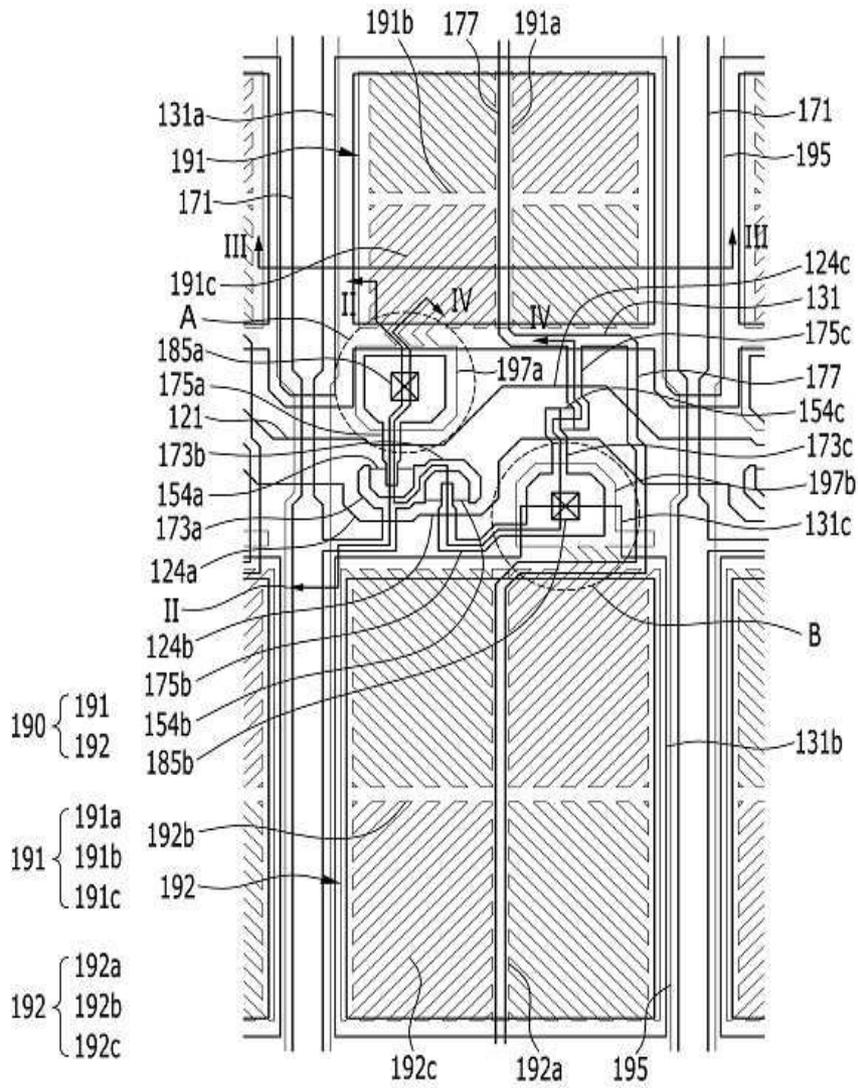
[0057] 이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

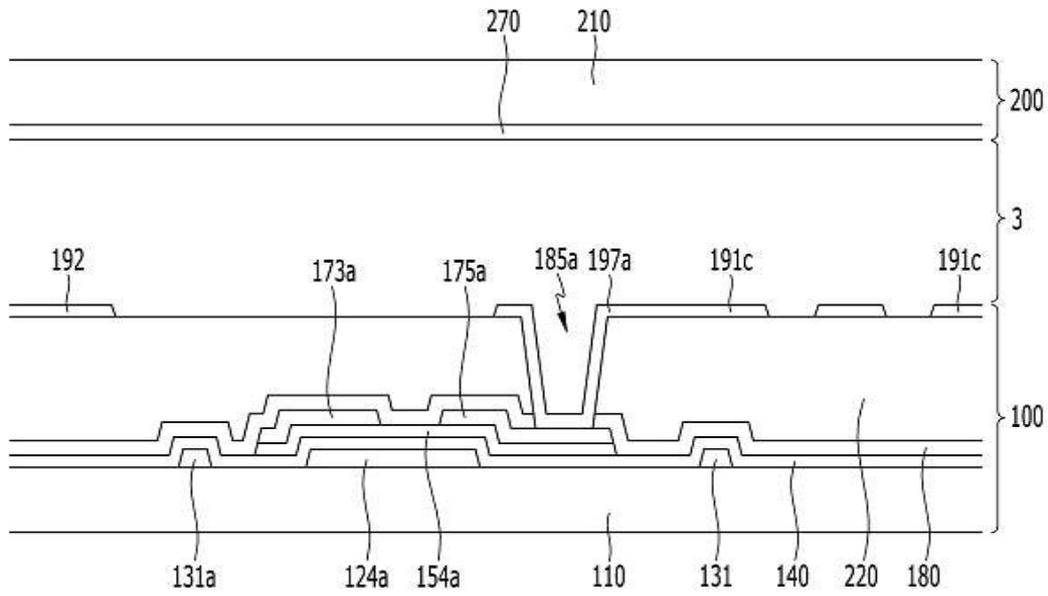
[0058] 121: 게이트선
 124a, 124b, 124c: 제1, 제2, 제3 게이트 전극
 131: 유지 전극선 151: 선형 반도체층
 154a, 154b, 154c: 제1, 제2, 제3 반도체층
 171: 데이터선
 173a, 173b, 173c: 제1, 제2, 제3 소스 전극
 175a, 175b, 175c: 제1, 제2, 제3 드레인 전극
 177: 기준 전압선 190: 화소 전극
 191, 192: 제1, 제2 부화소 전극
 191a, 192a: 세로 줄기부 191b, 192b: 가로 줄기부
 191c, 191c: 미세 가지부 195: 차폐 전극

도면

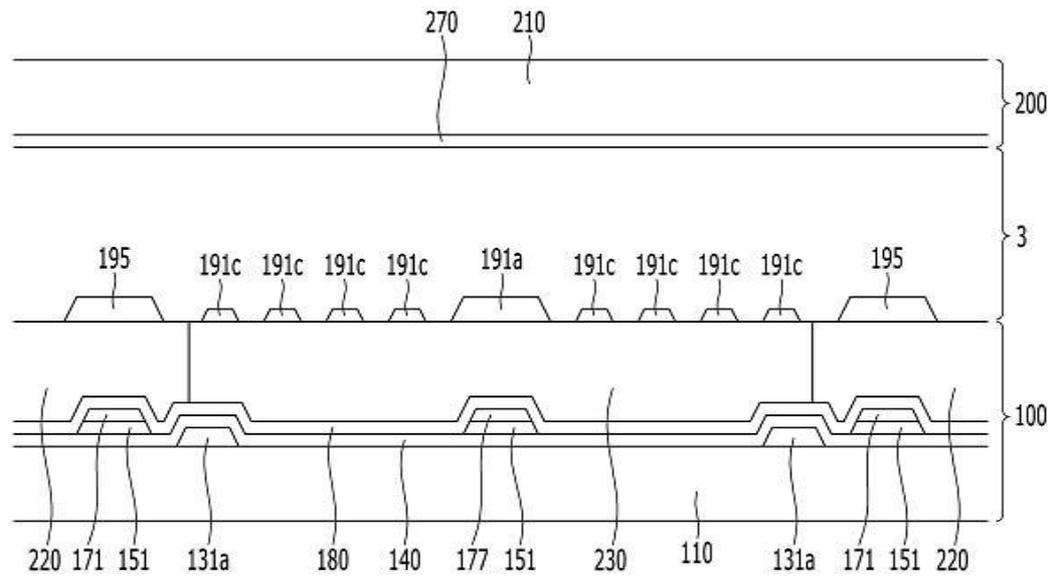
도면1



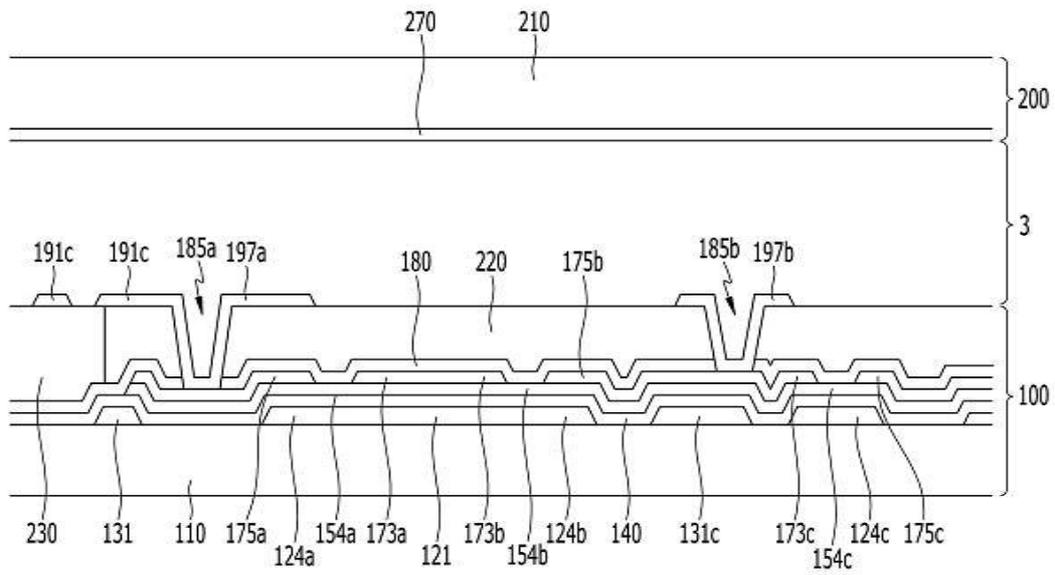
도면2



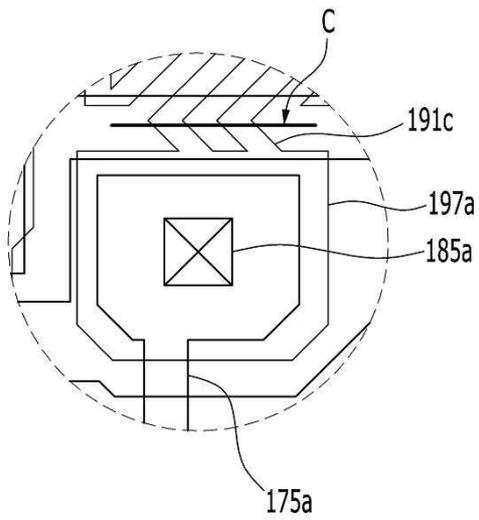
도면3



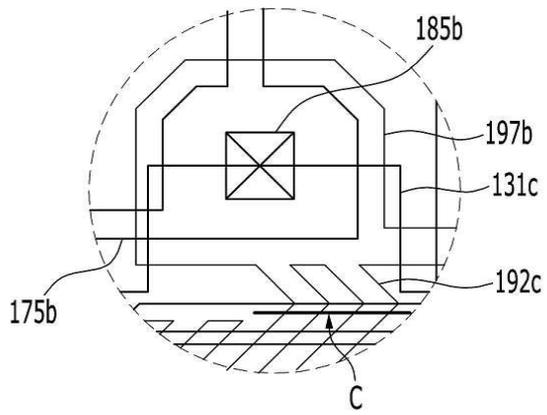
도면4



도면5



도면6



专利名称(译)	标题：液晶显示器及其修复方法		
公开(公告)号	KR1020170122905A	公开(公告)日	2017-11-07
申请号	KR1020160051676	申请日	2016-04-27
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM SUNG YI 김성이 YUN SUNG JAE 윤성재 KIM JIN SUEK 김진석 KIM JIN YUN 김진윤		
发明人	김성이 윤성재 김진석 김진윤		
IPC分类号	G02F1/13 G02F1/1343 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/1309 G02F1/134309 G02F1/1368 G02F1/136286 G02F2001/134345		
外部链接	Espacenet		

摘要(译)

根据本发明优选实施例的液晶显示器包括第一基板，栅极线和数据线，以及连接到栅极线和数据线的薄膜晶体管以及连接到薄膜的第一子像素电极晶体管和第一子像素电极包括横向杆，并且它连接到纵向杆，横向杆和纵向杆上的细分支部分，并且第一子像素电极的细分支部分的厚度薄于第一子像素电极和纵向杆的横向杆的厚度的厚度。栅极线和数据线位于第一基板上并且彼此分离。

