



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0114123
(43) 공개일자 2015년10월12일

(51) 국제특허분류(Int. Cl.)

G02F 1/136 (2006.01) G02F 1/133 (2006.01)

G02F 1/1345 (2006.01)

(21) 출원번호 10-2014-0038062

(22) 출원일자 2014년03월31일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기 용인시 기흥구 삼성로1(농서동)

(72) 발명자

백승수

경기도 화성시 메타폴리스로 6, 307동 1302호

박기원

충청남도 아산시 탕정면 삼성로 261 크리스탈 기
숙사 가넷동 1304호

송재진

경기도 화성시 병점3로 117, 909동 1202호

(74) 대리인

박영우

전체 청구항 수 : 총 20 항

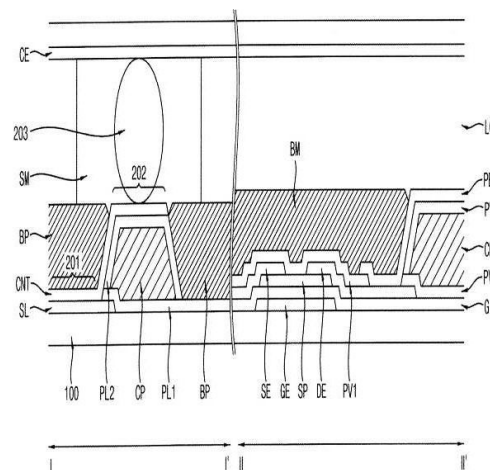
(54) 발명의 명칭 표시 기판 및 이를 포함하는 액정 표시 장치

(57) 요약

표시 기판은, 표시 영역에 배치되는 박막 트랜지스터 어레이, 상기 표시 영역을 둘러싸는 주변 영역에 배치되는 신호 라인, 상기 신호 라인 상에 배치되며 상기 신호 라인과 접촉하는 접촉 전극, 상기 접촉 전극의 제1 중첩부와 중첩하는 차광 패턴 및 상기 접촉 전극의 제2 중첩부와 중첩하는 컬러 패턴을 포함한다.

상기 컬러 패턴과 상기 차광 패턴은 하부에서 입사되는 광 및 상기 신호 라인에 의해 반사되는 외부광을 차단 또는 흡수한다. 따라서, 표시 장치의 표시 품질을 개선할 수 있다.

대 표 도



명세서

청구범위

청구항 1

표시 영역에 배치되는 박막 트랜지스터 어레이;
상기 표시 영역을 둘러싸는 주변 영역에 배치되는 신호 라인;
상기 신호 라인 상에 배치되며 상기 신호 라인과 접촉하는 접촉 전극;
상기 접촉 전극의 제1 중첩부와 중첩하는 차광 패턴; 및
상기 접촉 전극의 제2 중첩부와 중첩하는 컬러 패턴을 포함하는 표시 기판.

청구항 2

제1항에 있어서, 상기 접촉 전극의 제1 중첩부 상에 상기 차광 패턴이 배치되는 것을 특징으로 하는 표시 기판.

청구항 3

제1항에 있어서, 상기 접촉 전극의 제2 중첩부는 컬러 패턴 상에 배치되는 것을 특징으로 하는 표시 기판.

청구항 4

제1항에 있어서, 상기 신호 라인 상에 배치되며, 상기 접촉 전극과 중첩하는 개구부를 갖는 보호층을 더 포함하는 것을 특징으로 하는 표시 기판.

청구항 5

제4항에 있어서, 상기 개구부는 상기 차광 패턴과 중첩하는 것을 특징으로 하는 표시 기판.

청구항 6

제1항에 있어서, 상기 차광 패턴은 평면도 상에서 상기 컬러 패턴을 둘러싸는 것을 특징으로 하는 표시 기판.

청구항 7

제1항에 있어서, 상기 컬러 패턴은 평면도 상에서 상기 차광 패턴을 둘러싸는 것을 특징으로 하는 표시 기판.

청구항 8

제1항에 있어서, 상기 컬러 패턴과 상기 제1 중첩부는 일 방향으로 교호적으로 배치되는 것을 특징으로 하는 표시 기판.

청구항 9

제1항에 있어서, 상기 컬러 패턴과 상기 제1 중첩부는 일 방향으로 연장된 형상을 가지며, 상기 컬러 패턴과 상기 제1 중첩부는 상기 일 방향과 수직한 방향으로 교호적으로 배치되는 것을 특징으로 하는 표시 기판.

청구항 10

제1항에 있어서, 상기 컬러 패턴은 청색 안료를 포함하는 것을 특징으로 하는 표시 기판.

청구항 11

제1항에 있어서, 상기 차광 패턴은 흑색 안료를 포함하는 것을 특징으로 하는 표시 기판.

청구항 12

표시 영역에 배치되는 박막 트랜지스터 어레이를 포함하는 표시 기판;

상기 화소 전극과 마주하는 공통 전극을 포함하는 대향 기관;

상기 표시 기관과 상기 대향 기관 사이에 배치되는 액정층; 및

상기 액정층을 둘러싸며, 상기 표시 기관과 상기 대향 기관을 결합하는 실링 부재를 포함하며,

상기 표시 기관은, 상기 표시 영역을 둘러싸는 주변 영역에 배치되는 신호 라인, 상기 신호 라인 상에 배치되며 상기 신호 라인과 접촉하는 접촉전극, 상기 접촉 전극의 제1 중첩부와 중첩하는 차광패턴 및 상기 접촉 전극의 제2 중첩부와 중첩하는 컬러 패턴을 더 포함하는 액정 표시 장치.

청구항 13

제12항에 있어서, 상기 접촉 전극의 제2 중첩부 상에 실링 부재가 배치되는 것을 특징으로 하는 액정 표시 장치.

청구항 14

제12항에 있어서, 상기 실링 부재는 상기 접촉 전극과 상기 공통 전극을 전기적으로 연결하는 것을 특징으로 하는 액정 표시 장치.

청구항 15

제13항에 있어서, 상기 실링 부재는 도전성 볼 스페이서를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 16

제13항에 있어서, 상기 실링 부재는 절연성 물질을 포함하고,

상기 실링 부재와 분리되며, 상기 접촉 전극과 상기 공통 전극을 전기적으로 연결하는 도전성 연결 부재를 더 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 17

제12항에 있어서, 상기 박막 트랜지스터 어레이는,

게이트 라인;

상기 게이트 라인과 교차하는 데이터 라인;

상기 게이트 라인 및 상기 데이터 라인과 전기적으로 연결되는 박막 트랜지스터;

상기 박막 트랜지스터와 전기적으로 연결되는 화소 전극;

상기 화소 전극과 중첩하는 컬러 필터; 및

상기 박막 트랜지스터와 중첩하는 블랙 매트릭스를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 18

제17항에 있어서, 상기 신호 라인은 상기 게이트 라인 또는 데이터 라인과 동일한 층으로부터 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 19

제17항에 있어서, 상기 컬러 패턴은 상기 컬러 필터와 동일한 층으로부터 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 20

제17항에 있어서, 상기 차광 패턴은 상기 블랙 매트릭스와 동일한 층으로부터 형성되는 것을 특징으로 하는 액정 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 기판에 관한 것으로, 보다 상세하게는 화질을 향상시킬 수 있는 표시 기판 및 이를 포함하는 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 일반적으로, 액정 표시 장치는 박막 트랜지스터 어레이를 포함하는 표시 기판과 공통 전극을 포함하는 대향 기판을 포함한다. 상기 표시 기판은 표시 영역 및 상기 표시 영역을 둘러싸는 주변 영역을 포함할 수 있다. 상기 표시 기판과 상기 대향 기판은 실링 부재에 의해 결합되며 그 사이에 액정층을 포함한다.

[0003] 상기 공통 전극에 공통 전압을 전달하기 위하여, 상기 표시 기판은 공통 전압을 전달하는 신호 라인 및 상기 신호 라인과 연결되는 접촉 전극을 더 포함할 수 있으며, 상기 표시 기판과 상기 대향 기판 사이에는 상기 공통 전극과 상기 접촉 전극을 전기적으로 연결하기 위한 연결 부재가 배치될 수 있다.

[0004] 상기 신호 라인은 금속을 포함할 수 있다. 예를 들어, 상기 신호 라인은 게이트 금속층 또는 소스 금속층으로부터 형성될 수 있는데, 이는 외부광을 반사시켜 표시 품질을 저하시킬 수 있다. 또한, 상기 접촉 전극은 투명 도전성 물질을 포함할 수 있는데, 이는 백라이트의 광을 투과시켜 표시 품질을 저하시킬 수 있다.

발명의 내용

해결하려는 과제

[0005] 이에, 본 발명의 목적은 상기 주변 영역에서의 표시 품질이 향상된 표시 기판을 제공하는 것이다.

[0006] 또한, 본 발명의 다른 목적은 상기 표시 기판을 포함하는 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0007] 상기한 본 발명의 목적을 실현하기 위한 실시예에 따른 표시 기판은, 표시 영역에 배치되는 박막 트랜지스터 어레이, 상기 표시 영역을 둘러싸는 주변 영역에 배치되는 신호 라인, 상기 신호 라인 상에 배치되며 상기 신호 라인과 접촉하는 접촉 전극, 상기 접촉 전극의 제1 중첩부와 중첩하는 차광 패턴 및 상기 접촉 전극의 제2 중첩부와 중첩하는 컬러 패턴을 포함한다.

[0008] 일 실시예에서, 상기 접촉 전극의 제1 중첩부 상에 상기 차광 패턴이 배치된다.

[0009] 일 실시예에서, 상기 접촉 전극의 제2 중첩부는 컬러 패턴 상에 배치된다.

[0010] 일 실시예에서, 상기 표시 기판은, 상기 신호 라인 상에 배치되며 상기 접촉 전극과 중첩하는 개구부를 갖는 보호층을 더 포함한다.

[0011] 일 실시예에서, 상기 개구부는 상기 차광 패턴과 중첩한다.

[0012] 일 실시예에서, 상기 차광 패턴은 평면도 상에서 상기 컬러 패턴을 둘러싸는 형상을 가지며, 다른 실시예에서 상기 컬러 패턴은 평면도 상에서 상기 차광 패턴을 둘러싸는 형상을 가진다.

[0013] 일 실시예에서, 상기 컬러 패턴과 상기 제1 중첩부는 일 방향으로 교호적으로 배치된다. 다른 실시예에서, 상기 컬러 패턴과 상기 제1 중첩부는 일 방향으로 연장된 형상을 가지며, 상기 컬러 패턴과 상기 제1 중첩부는 상기 일 방향과 수직한 방향으로 교호적으로 배치된다.

[0014] 일 실시예에서, 상기 컬러 패턴은 청색 안료를 포함한다.

[0015] 일 실시예에서, 상기 차광 패턴은 흑색 안료를 포함한다.

[0016] 상기한 본 발명의 목적을 실현하기 위한 실시예에 따른 액정 표시 장치는, 표시 영역에 배치되는 박막 트랜지스터 어레이를 포함하는 표시 기판, 상기 화소 전극과 마주하는 공통 전극을 포함하는 대향 기판, 상기 표시 기판과 상기 대향 기판 사이에 배치되는 액정층 및 상기 액정층을 둘러싸며, 상기 표시 기판과 상기 대향 기판을 결합하는 실링 부재를 포함한다. 상기 표시 기판은, 상기 표시 영역을 둘러싸는 주변 영역에 배치되는 신호 라인, 상기 신호 라인 상에 배치되며 상기 신호 라인과 접촉하는 접촉전극, 상기 접촉 전극의 제1 중첩부와 중첩하는 차광패턴 및 상기 접촉 전극의 제2 중첩부와 중첩하는 컬러 패턴을 포함한다.

발명의 효과

- [0017] 이와 같은 본 발명의 실시예들에 따르면, 상기 실링 부재가 배치되는 영역에서 상기 표시 기관과 상기 대향 기관의 단차가 존재하는 경우 발생할 수 있는 도전성 스페이스의 접촉 불량을 개선할 수 있다.
- [0018] 또한, 상기 표시 기관 또는 상기 대향 기관의 벤딩으로 인한 상기 실링 부재 인접 영역에서의 빛샘 현상을 줄임으로써 표시 장치의 표시 품질을 향상할 수 있다.
- [0019] 또한, 하부에서 입사되는 광 및 상기 신호 라인에 의해 반사되는 외부광을 줄임으로써 표시 장치의 표시 품질이 향상될 수 있다.

도면의 간단한 설명

- [0020] 도 1은 본 발명의 한 실시예에 따른 액정 장치를 도시한 평면도이다.
- 도 2는 도 1의 A 영역을 확대 도시한 평면도이다.
- 도 3은 도 1의 B 영역을 확대 도시한 평면도이다.
- 도 4는 도 2의 I-I' 및 도 3의 II-II' 선을 따라 도시한 단면도이다.
- 도 5는 도 4의 다른 실시예에 따른 평면도이다.
- 도 6은 도 5의 C 영역을 확대 도시한 단면도이다.
- 도 7 내지 도 9은, 본 발명의 다른 실시예에 따른 표시 장치를 확대 도시한 평면도이다.

발명을 실시하기 위한 구체적인 내용

- [0021] 이하, 도면들을 참조하여 본 발명의 바람직한 실시예들을 보다 상세하게 설명하기로 한다.
- [0022] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 평면도이다. 도 1을 참조하면, 액정 표시 장치는 표시 기관 및 이에 연결되어 있는 가요성 회로 기관(101), 상기 가요성 회로 기관(101)에 연결되어 있는 구동 회로 기관(102)을 포함한다. 상기 액정 표시 장치는 상기 표시 기관과 대향하는 대향 기관을 더 포함한다. 상기 대향 기관은 공통 전극(CE)을 포함하며, 상기 표시 기관과 상기 대향 기관 사이에는 액정층(LC)이 배치된다.
- [0023] 상기 표시 기관은 게이트 구동부(103)를 포함한다. 상기 가요성 회로 기관(101)은 데이터 구동부(104)를 포함한다. 상기 게이트 구동부(103)는 상기 표시 기관의 표시 영역의 박막 트랜지스터 어레이와 함께 형성되어 상기 표시 기관 상에 집적될 수 있다. 다른 실시예에서, 상기 게이트 구동부(103)는 칩(chip)에 실장되어 인쇄 회로 기판을 통하여 상기 표시 기관과 전기적으로 연결될 수 있다.
- [0024] 상기 표시 기관은 공통 전압 공급선(105)을 포함한다. 상기 공통 전압 공급선(105)은 상기 가요성 회로 기관(101)을 통하여, 상기 구동 회로 기관(102)으로부터 공통 전압을 인가받는다. 상기 공통 전압은 상기 공통 전압 공급선(105)으로부터 상기 공통 전극(CE)으로 전달된다.
- [0025] 도 2는 도 1의 A 영역을 확대 도시한 평면도이며, 도 3은 도 1의 B 영역을 확대 도시한 평면도이다. 도 4는 도 2의 I-I' 및 도 3의 II-II' 선을 따라 도시한 단면도이다. 도 5는 본 발명의 일 실시예에 따른 표시 기관의 평면도이며, 도 6은 도 5의 C 영역을 확대 도시한 단면도이다.
- [0026] 도 2 및 도 4를 참조하면, 상기 표시 기관은 표시 영역(DA) 및 상기 표시 영역(DA)을 둘러싸는 주변 영역(PA)을 포함할 수 있다. 상기 표시 영역(DA)은 광원으로부터 제공되는 광이 투과되어 영상을 표시하는 영역일 수 있다.
- [0027] 상기 표시 기관은 베이스 기관(100)을 포함한다. 상기 베이스 기관(100)은 투명한 절연 기관을 포함한다. 예를 들어, 상기 베이스 기관(100)은 유리(glass), 석영(quartz), 플라스틱(plastic), 폴리에틸렌 테레프탈레이트(polyethylene terephthalate) 수지, 폴리에틸렌(polyethylene) 수지 또는 폴리카보네이트(polycarbonate) 수지를 포함할 수 있다.
- [0028] 상기 표시 기관의 표시 영역(DA)에는 게이트 라인(GL), 게이트 절연층(GI), 박막 트랜지스터(TFT), 데이터 라인(DL), 제1 패시베이션층(PV1), 컬러 필터(CF), 제 2 패시베이션층(PV2), 화소 전극(PE) 및 블랙 매트릭스(BM)가 배치된다. 상기 박막 트랜지스터(TFT)는 게이트 전극(GE), 반도체 패턴(SP), 소스 전극(SE) 및 드레인 전극(DE)을 포함한다. 본 실시예에서, 상기 박막 트랜지스터(TFT)는 바텀-게이트 구조를 갖는 것으로 도시되었으나,

이는 예시적인 것으로서, 본 발명의 실시예들에 따른 표시 기판에 포함되는 박막 트랜지스터의 구조는 이에 한정되지 않는다. 예를 들어, 다른 실시예들에서, 상기 박막 트랜지스터는 탑-게이트 구조 또는 이중 게이트 구조 등과 같이 다르게 형성될 수 있다.

[0029] 상기 게이트 라인(GL)은 상기 베이스 기판(100) 상에서 일 방향, 예를 들어, 제1 방향(D1)을 따라 연장되며, 상기 게이트 구동부(103)로부터 게이트 온/오프 전압을 인가 받는다. 상기 게이트 라인(GL)은 예를 들어, 알루미늄(Al), 금(Au), 은(Ag), 구리(Cu), 철(Fe), 니켈(Ni) 또는 그들의 합금을 포함할 수 있다. 또한, 상기 게이트 라인(GL)은 단일층구조 또는 서로 다른 물질을 포함하는 다층 구조를 가질 수 있다. 또한, 상기 게이트 라인(GL)은 금속층의 상부 또는 하부에 배치된 산화물층을 더 포함할 수 있다. 예를 들어, 상기 산화물층은 인듐 아연 산화물(indium zinc oxide; IZO) 또는 갈륨 아연 산화물(gallium zinc oxide; GZO)을 포함할 수 있다.

[0030] 상기 게이트 전극(GE)은 상기 게이트 라인(GL)에 전기적으로 연결된다. 예를 들어, 상기 게이트 전극(GE)은 상기 게이트 라인(GL)으로부터 상기 제1 방향(D1)에 실질적으로 수직하는 제2 방향(D2)을 따라 돌출될 수 있다. 상기 게이트 전극(GE)은 상기 게이트 라인(GL)과 일체로 형성되어 상기 게이트 라인(GL)과 실질적으로 동일한 물질을 포함할 수 있다.

[0031] 상기 게이트 절연층(GI)은 상기 게이트 라인(GL) 및 게이트 전극(GE)을 커버하며 상기 베이스 기판(100) 상에 배치된다. 상기 게이트 절연층(GI)은 투명한 절연 물질, 예를 들어, 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다.

[0032] 상기 데이터 라인(DL)은 상기 게이트 절연층(GI) 상에 배치되며, 상기 제2 방향(D2)을 따라 연장된다. 상기 데이터 라인(DL)은 상기 데이터 구동부(104)로부터 소정의 데이터 전압을 인가 받는다. 상기 데이터 라인(DL)은 상기 게이트 라인(GL)과 실질적으로 동일한 물질을 포함할 수 있다. 예를 들어, 상기 데이터 라인(DL)은 알루미늄(Al), 금(Au), 은(Ag), 구리(Cu), 철(Fe), 니켈(Ni) 또는 그들의 합금을 포함할 수 있으며, 단일층구조 또는 서로 다른 금속을 포함하는 다층구조를 가질 수 있다.

[0033] 상기 소스 전극(SE)은 상기 반도체 패턴(SP)과 접촉하며, 상기 데이터 라인(DL)에 전기적으로 연결된다. 상기 소스 전극(SE)은 상기 데이터 라인(DL)으로부터 상기 제1 방향(D1)을 따라 돌출될 수 있다. 상기 소스 전극(SE)은 상기 데이터 라인(DL)과 일체로 형성되어, 상기 데이터 라인(DL)과 실질적으로 동일한 물질을 포함할 수 있다.

[0034] 상기 드레인 전극(DE)은 상기 소스 전극(SE)으로부터 이격되며, 상기 반도체 패턴(SP)과 접촉한다. 상기 드레인 전극(DE)은 상기 소스 전극(SE)과 실질적으로 동일한 물질을 포함할 수 있다. 예를 들어, 상기 드레인 전극(DE)은 알루미늄(Al), 금(Au), 은(Ag), 구리(Cu), 철(Fe), 니켈(Ni) 또는 그들의 합금을 포함할 수 있다.

[0035] 상기 반도체 패턴(SP)은 상기 게이트 절연층(GI) 상에 배치되며, 상기 게이트 전극(GE)에 중첩한다. 상기 반도체 패턴(SP)은, 상기 게이트 전극(GE)에 게이트 전압이 가해지면, 도전성을 가짐으로써 소스 전극(SE)과 드레인 전극(DE)을 전기적으로 연결하는 채널의 역할을 한다. 상기 반도체 패턴(SP)은 인듐(indium; In), 아연(zinc; Zn), 갈륨(gallium; Ga), 주석(tin; Sn) 또는 하프늄(hafnium; Hf)을 포함할 수 있다. 다른 실시예에서, 상기 반도체 패턴(SP)은 인듐 갈륨 아연 산화물(indium gallium zinc oxide; IGZO), 인듐 주석 아연 산화물(indium tin zinc oxide; ITZO) 또는 하프늄 인듐 아연 산화물(hafnium indium zinc oxide; HIZO)을 포함할 수 있다.

[0036] 상기 제1 패시베이션층(PV1)은 상기 소스 전극(SE), 드레인 전극(DE) 및 반도체 패턴(SP)을 커버한다. 상기 제1 패시베이션층(PV1)은 콘택홀(CH1)을 가지며, 상기 콘택홀(CH1)을 통하여 상기 드레인 전극(DE)과 상기 화소 전극(PE)이 접촉하여 전기적으로 연결된다. 상기 제1 패시베이션층(PV1)은 상기 게이트 절연층(GI)과 실질적으로 동일한 물질을 포함할 수 있다. 예를 들어, 상기 제1 패시베이션층(PV1)은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다.

[0037] 상기 컬러 필터(CF)는 상기 화소 전극(PE)에 중첩하며, 상기 제1 패시베이션층(PV1) 상에 배치된다. 상기 컬러 필터(CF)는 소정의 색을 가지는 유기 물질, 예를 들어, 적색(Red), 녹색(Green), 청색(Blue), 황색(Yellow), 청남색(Cyan) 및 자주색(Magenta)의 포토레지스트 물질을 포함할 수 있다.

[0038] 상기 제2 패시베이션층(PV2)은 상기 컬러 필터(CF) 상에 배치되며, 상기 컬러 필터(CF)를 커버한다. 상기 제2 패시베이션층(PV2)은 상기 제1 패시베이션층(PV1)과 실질적으로 동일한 물질을 포함할 수 있다. 예를 들어, 상기 제2 패시베이션층(PV2)은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다.

[0039] 상기 화소 전극(PE)은 상기 제2 패시베이션층(PV2) 상에 배치되며 상기 컬러 필터(CF)에 중첩한다. 상기 화소

전극(PE)은 일 단부가 상기 콘택홀(CH1)을 통해 상기 드레인 전극(DE)에 전기적으로 연결된다. 상기 화소 전극(PE)은 상기 제1 패시베이션층(PV1)과 일부 중첩할 수 있다. 상기 화소 전극(PE)은 복수 개의 슬롯부(미도시)를 포함할 수 있다. 상기 화소 전극(PE)은 투명한 도전성 물질을 포함할 수 있다. 예를 들어, 상기 화소 전극(PE)은 인듐 아연 산화물, 인듐 주석 산화물, 주석 산화물, 아연 산화물 등의 금속 산화물을 포함할 수 있다. 상기 블랙 매트릭스(BM)는 상기 화소 전극(PE) 및/또는 상기 제1 패시베이션층(PV1) 상에 배치되며, 상기 박막 트랜지스터(TFT)에 중첩할 수 있다. 상기 블랙 매트릭스(BM)는 상기 제1 방향으로(D1)을 따라 연장되어 상기 게이트 라인(GL), 게이트 전극(GE) 및 상기 박막 트랜지스터(TFT)를 커버한다. 상기 블랙 매트릭스(BM)는 상기 화소 전극(PE)의 일부를 더 커버할 수 있다. 도시되지는 않았지만, 상기 블랙 매트릭스(BM)는 상기 제2 방향(D2)을 따라 연장되어 상기 데이터 라인(DL)을 더 커버할 수 있다. 상기 블랙 매트릭스(BM)는 무기 흑색 물질 또는 유기 흑색 물질 등의 흑색 물질을 포함할 수 있다.

[0040] 도 3 및 도 4를 참조하면, 상기 표시 기관의 주변 영역(PA)에는 신호 라인(SL), 제1 보호층(PL1), 컬러 패턴(CP), 접촉 전극(CNT), 차광 패턴(BP) 및 실링 부재(SM)가 배치된다. 상기 접촉 전극(CNT)은 상기 컬러 패턴(CP)과 중첩하는 제1 부분 및 상기 차광 패턴(BP)과 중첩하는 제2 부분을 포함한다.

[0041] 상기 신호 라인(SL)은 베이스 기관(100) 상에 배치되며 상기 공통 전압 공급선(105)과 전기적으로 연결될 수 있다. 상기 신호 라인(SL)은 상기 게이트 라인(GL) 또는 상기 데이터 라인(DL)과 동일한 층으로부터 형성될 수 있다. 따라서, 상기 신호 라인(SL)은 상기 게이트 라인(GL) 또는 상기 데이터 라인(DL)과 동일한 층에 배치될 수 있다. 예를 들어, 상기 신호 라인(SL)은 알루미늄(Al), 금(Au), 은(Ag), 구리(Cu), 철(Fe), 니켈(Ni) 또는 그들의 합금을 포함할 수 있다. 또한, 상기 신호 라인(SL)은 금속층의 상부 또는 하부에 배치된 산화물층을 더 포함할 수 있다. 예를 들어, 상기 산화물층은 인듐 아연 산화물 또는 갈륨 아연 산화물을 포함할 수 있다.

[0042] 상기 제1 보호층(PL1)은 상기 신호 라인(SL)을 커버하며, 상기 신호 라인(SL)의 일단과 중첩하는 접촉홀(204)을 갖는다. 상기 접촉홀(204)을 통하여 상기 신호 라인(SL)과 상기 접촉 전극(CNT)이 접촉하여 전기적으로 연결된다. 상기 제1 보호층(PL1)은 상기 게이트 절연층(GI) 또는 상기 제1 패시베이션층(PV1)과 동일한 층으로부터 형성될 수 있다. 따라서, 상기 제1 보호층(PL1)은 상기 게이트 절연층(GI) 또는 상기 제1 패시베이션층(PV1)과 동일한 층에 배치될 수 있다. 또한, 상기 제1 보호층(PL1)은 상기 게이트 절연층(GI)과 상기 제1 패시베이션층(PV1)이 적층된 다층 구조를 가질 수도 있다. 예를 들어, 상기 제1 보호층(PL1)은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다.

[0043] 상기 컬러 패턴(CP)은 상기 제1 보호층(PL1)상에 배치되며 하부에서 입사되는 광 및 상기 신호 라인(SL)에 의해 반사되는 외부광을 차단 또는 흡수한다. 상기 차광 패턴(BP)은 평면도 상에서 상기 컬러 패턴(CP)을 둘러싸는 형상을 가질 수 있다. 다른 실시예에서, 상기 컬러 패턴(CP)은 평면도 상에서 상기 차광 패턴(BP)을 둘러싸는 형상을 가질 수 있다. 예를 들어, 복수의 컬러 패턴(CP)이 상기 제1 방향으로 배열될 수 있으며, 상기 차광 패턴(BP)은 상기 복수의 컬러 패턴(CP)들을 둘러싸는 형상을 가질 수 있다. 상기 접촉 전극(CNT)은 상기 복수의 컬러 패턴(CP)과 접촉하도록, 상기 제1 방향으로 연장되는 형상을 가질 수 있다.

[0044] 상기 컬러 패턴(CP)은 상기 컬러 필터(CF)와 동일한 층으로부터 형성될 수 있다. 따라서, 상기 컬러 패턴(CP)은 상기 컬러 필터(CF)와 동일한 층에 배치될 수 있다. 상기 컬러 패턴(CP)은 소정의 색상을 갖는다. 상기 컬러 패턴(CP)의 색상은 상기 컬러 필터(CF)에 따라 정해될 수 있다. 예를 들어, 상기 컬러 패턴(CP)은 적색(Red), 녹색(Green), 청색(Blue), 황색(Yellow), 청남색(Cyan) 또는 자주색(Magenta)을 가질 수 있다. 상기 컬러 패턴(CP) 및 상기 컬러 필터(CF)는 안료 등과 같은 착색제를 포함하는 포토레지스트 조성물로부터 형성될 수 있다. 바람직하게, 상기 컬러 패턴(CP)은 청색을 가질 수 있다. 청색 컬러 패턴은 다른 색상의 컬러 패턴에 비하여 상대적으로 흡광율/차광율이 높다.

[0045] 상기 접촉 전극(CNT)은 상기 컬러 패턴(CP)과 중첩하는 제1 중첩부(201)를 포함한다. 상기 제1 중첩부(201)는 상기 신호 라인(SL)과 접촉한다. 상기 제1 중첩부(201)는 상기 제1 보호층(PL1)의 접촉홀(204) 내에 배치된다. 상기 접촉 전극(CNT)은 상기 실링 부재(SM)와 접촉하는 제2 중첩부(202)를 더 포함한다. 상기 제2 중첩부(202)는 상기 제1 중첩부(201)로부터 연장되어, 상기 컬러 패턴(CP) 상에 배치된다. 예를 들어, 상기 제2 중첩부(202)는 상기 제1 중첩부(201)로부터 상기 제2 방향(D2)을 따라 연장될 수 있다. 따라서, 상기 제2 중첩부(202)는 상기 컬러 패턴(CP)과 중첩한다. 상기 접촉 전극(CNT)은 상기 신호 라인(SL)과 상기 공통 전극(CE)을 전기적으로 연결한다. 따라서, 공통 전압이 상기 공통 전극(CE)에 전달된다.

[0046] 상기 접촉 전극(CNT)은 상기 화소 전극(PE)과 동일한 층으로부터 형성될 수 있다. 따라서, 상기 접촉 전극(CNT)은 상기 화소 전극(PE)과 동일한 층에 배치되며, 상기 접촉 전극(CNT)은 투명한 도전성 물질을 포함할 수 있다.

예를 들어, 인듐 아연 산화물, 인듐 주석 산화물, 주석 산화물, 아연 산화물 등의 금속 산화물을 포함할 수 있다.

[0047] 도4를 참조하면, 상기 접촉 전극(CNT) 아래에 제2 보호층(PL2)이 더 배치될 수 있다. 상기 제2 보호층(PL2)은 상기 접촉 전극(CNT)과 상기 컬러 패턴(CP) 사이에 배치될 수 있다. 또한, 상기 제2 보호층(PL2)은 상기 제1 보호층(PL1)과 적층된 다층 구조를 부분적으로 가질 수도 있다. 상기 제2 보호층(PL2)은 상기 제2 패시베이션층(PV2)과 동일한 층으로부터 형성될 수 있다. 따라서, 상기 제2 보호층(PL2)은 상기 제2 패시베이션층(PV2)과 동일한 층에 배치될 수 있다.

[0048] 상기 차광 패턴(BP)은 상기 접촉 전극(CNT) 상에 배치되며 상기 제1 중첩부(201)와 중첩할 수 있다. 상기 차광 패턴(BP)은 상기 제1 보호층(PL1) 상에 더 배치될 수 있다. 상기 차광 패턴(BP)은 하부에서 입사되는 광 및 상기 신호 라인(SL)에 의해 반사되는 외부광을 차단 또는 흡수한다. 상기 차광 패턴(BP)은 상기 블랙 매트릭스(BM)과 동일한 층으로부터 형성될 수 있다. 따라서, 상기 차광 패턴(BP)은 상기 블랙 매트릭스(BM)와 동일한 층에 형성될 수 있다. 상기 차광 패턴(BP)은 실질적으로 상기 블랙 매트릭스(BM)와 동일한 물질, 예를 들어, 무기 흑색 물질 또는 유기 흑색 물질 등을 포함할 수 있다.

[0049] 상기 실링 부재(SM)는 상기 표시 기관과 상기 대향 기관을 결합한다. 상기 실링 부재(SM)는 도전성 물질을 포함하여, 상기 제2 중첩부(202)를 통하여 상기 접촉 전극(CNT)과 상기 공통 전극(CE)을 전기적으로 연결할 수 있다. 예를 들어, 상기 도전성 물질은 볼(Ball) 형태를 가지는 도전성 스페이서(203)일 수 있다. 상기 도전성 스페이서(203)는 금, 구리, 은, 니켈 등을 포함할 수 있다. 상기 도전성 스페이서(203)는 상기 접촉 전극(CNT) 및 상기 공통 전극(CE)와 접촉하여, 실질적으로 상기 접촉 전극(CNT)과 상기 공통 전극(CE)을 전기적으로 연결한다.

[0050] 본 실시예에서, 상기 실링 부재(SM)는 도전성 물질을 포함함으로써, 상기 접촉 전극(CNT)과 상기 공통 전극(CE)을 전기적으로 연결하는 역할을 수행한다. 그러나, 다른 실시예에서, 표시 기관은, 실링 부재와 분리된 별개의 도전성 연결 부재를 포함할 수도 있다. 예를 들어, 도 5 및 도 6을 참조하면, 실링 부재(SM1)는 절연성 물질을 포함하고, 표시 기관은 접촉 전극(CNT)과 공통 전극(CE)을 전기적으로 연결하기 위한 도전성 연결 부재(200)를 더 포함할 수 있다. 일 실시예에서, 상기 도전성 연결 부재(200)는 상기 실링 부재(SM1) 외부에, 예를 들어, 상기 실링 부재(SM1)를 둘러싸는 주변 영역에 위치할 수 있으며, 다른 실시예에서, 상기 도전성 연결 부재(200)는 상기 실링 부재(SM1) 내부에 위치할 수 있다. 상기 도전성 연결 부재(200)는 금속과 같은 도전성 물질을 포함한다. 예를 들어, 상기 도전성 물질은 볼(Ball) 형태를 가지는 도전성 스페이서(213)일 수 있다. 상기 도전성 스페이서(213)은 금, 구리, 은, 니켈 등을 포함할 수 있다. 상기 도전성 스페이서(213)는 상기 접촉 전극(CNT) 및 상기 공통 전극(CE)와 접촉하여, 실질적으로 상기 접촉 전극(CNT)과 상기 공통 전극(CE)을 전기적으로 연결한다.

[0051] 상기 차광 패턴(BP)과 상기 컬러 패턴(CP)은 서로 인접하여, 평면도 상에서 연속적으로 배치될 수 있다. 따라서, 상기 실링 부재(SM)가 배치되는 영역에서 기관의 단차를 감소시킬 수 있다. 상기 실링 부재(SM)가 배치되는 영역에서 기관의 단차가 존재하는 경우, 상기 도전성 스페이서(203)의 접촉 불량이 발생할 수 있다. 또한, 상부 기관의 벤딩으로 인하여, 상기 실링 부재(SM)의 인접 영역에서 빗샘 현상이 발생할 수 있다.

[0052] 본 발명 및 다른 실시예에 따르면, 상기 실링 부재(SM)가 배치되는 영역에서 기관의 단차를 감소시킴으로써, 상기 공통 전극(CE)과 상기 접촉 전극(CNT)의 연결 신뢰성을 증가시키고, 주변 영역에서의 표시 품질을 향상시킬 수 있다.

[0053] 도 7 내지 도9는 본 발명의 다른 실시예에 따른 표시 기관의 주변 영역을 확대 도시한 평면도이다.

[0054] 도 7을 참조하면, 상기 표시 기관의 주변 영역에는 신호 라인(SL1), 컬러 패턴(CP1), 접촉 전극(CNT1), 차광 패턴(BP1) 및 접촉홀(214)을 갖는 보호층이 배치된다. 상기 신호 라인(SL1), 컬러 패턴(CP1), 접촉 전극(CNT1), 차광 패턴(BP1) 및 접촉홀(214)은, 도 1 내지 4에서 설명된 표시 기관과 실질적으로 동일한 공정으로부터 형성될 수 있다. 따라서, 중복되는 설명은 생략하기로 한다. 도 7을 참조하면, 상기 접촉 전극(CNT1)은 상기 접촉홀(214) 내에 배치되는 제1 중첩부 및 상기 컬러 패턴(CP1) 위에 배치되는 제2 중첩부를 포함한다. 상기 컬러 패턴(CP1)과 상기 접촉홀(214)은 일 방향을 따라 서로 교호적으로 배치될 수 있다. 예를 들어, 상기 컬러 패턴(CP1)과 상기 접촉홀(214)은 게이트 라인과 평행한 제1 방향(D1)을 따라 교호적으로 배치될 수 있다. 상기 차광 패턴(BP1)은 상기 컬러 패턴(CP1)을 둘러싸는 형상을 가질 수 있다.

[0055] 도 8을 참조하면, 상기 표시 기관의 주변 영역에는 신호 라인(SL2), 컬러 패턴(CP2), 접촉 전극(CNT2), 차광 패

턴(BP2) 및 접촉홀(224)을 갖는 보호층이 배치된다. 상기 접촉 전극(CNT2)은 상기 접촉홀(224) 내에 배치되는 제1 중첩부 및 상기 컬러 패턴(CP2) 위에 배치되는 제2 중첩부를 포함한다. 상기 컬러 패턴(CP2)과 상기 접촉홀(224)은 일 방향으로 연장된 형상을 가질 수 있다. 예를 들어, 상기 컬러 패턴(CP2)과 상기 접촉홀(224)은 게이트 라인과 평행한 제1 방향(D1)으로 연장된 형상을 가질 수 있다. 상기 컬러 패턴(CP2)과 상기 접촉홀(224)은 데이터 라인과 평행한 제2 방향(D2)을 따라 교호적으로 배치될 수 있다. 상기 차광 패턴(BP2)은 상기 컬러 패턴(CP2)을 둘러싸는 형상을 가질 수 있다.

[0056]

도 9를 참조하면, 상기 표시 기관의 주변 영역에는 신호 라인(SL3), 컬러 패턴(CP3), 접촉 전극(CNT3), 차광 패턴(BP3) 및 접촉홀(234)을 갖는 보호층이 배치된다. 상기 접촉 전극(CNT3)은 상기 접촉홀(234) 내에 배치되는 제1 중첩부 및 상기 컬러 패턴(CP3) 위에 배치되는 제2 중첩부를 포함한다. 상기 차광 패턴(BP3)과 접촉홀(234)은 중첩하여 배치될 수 있다. 중첩하여 배치된 상기 차광 패턴(BP3)과 상기 접촉홀(234)은, 일 방향으로 복수 개를 가질 수 있다. 예를 들어, 중첩하여 배치된 상기 차광 패턴(BP3)과 상기 접촉홀(234)은, 게이트 라인과 평행한 제1 방향(D1)을 따라 반복적으로 배치될 수 있다. 상기 컬러 패턴(CP3)은 상기 차광 패턴(BP3) 및 접촉홀(234)을 둘러싸는 형상을 가질 수 있다.

[0057]

본 발명의 실시예들에 따르면, 상기 실링 부재가 배치되는 영역에서 상기 표시 기관과 상기 대향 기관의 단차가 존재하는 경우 발생할 수 있는 도전성 스페이스의 접촉 불량을 개선할 수 있다. 또한, 상기 표시 기관 또는 상기 대향 기관의 벤딩에서 기인할 수 있는, 상기 실링 부재 인접 영역에서의 빛샘 현상을 개선하여 액정표시 장치의 표시 품질이 향상될 수 있다. 또한, 하부에서 입사되는 광 및 상기 신호 라인에 의해 반사되는 외부광을 줄임으로써 상기 주변 영역에서의 표시 품질이 향상될 수 있다.

[0058]

이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

[0059]

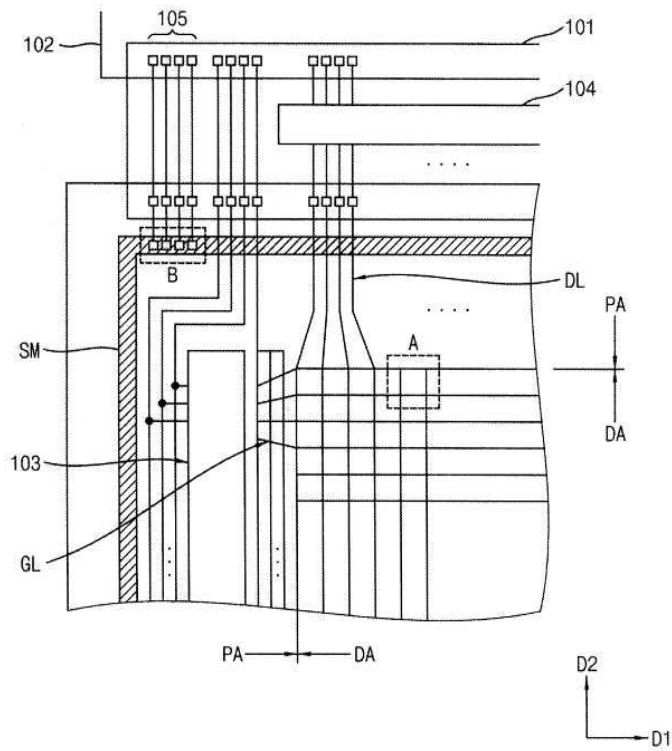
100: 베이스 기관 101: 가요성 회로 기관
102: 구동 회로 기관 103: 게이트 구동부
104: 데이터 구동부 105: 공통 전압 공급선
DA: 표시 영역 PA: 주변 영역
GL: 게이트 라인 GI: 게이트 절연층
DL: 데이터 라인 TFT: 박막 트랜지스터
CF: 컬러 필터 PE: 화소 전극
BM: 블랙 매트릭스 CE: 공통 전극
PV1: 제1 패시베이션층 PV2: 제2 패시베이션층
GE: 게이트 전극 SP: 반도체 패턴
SE: 소스 전극 DE: 드레인 전극
SL, SL1, SL2: 신호 라인
CNT, CNT1, CNT2, CNT3: 접촉 전극
CP, CP1, CP2, CP3: 컬러 패턴
BP, BP1, BP2, BP3: 차광 패턴
SM, SM1: 실링 부재 PL1: 제1 보호층
PL2: 제2 보호층 200: 도전성 연결 부재
201: 제1 중첩부 202: 제2 중첩부

203, 213: 도전성 스페이서 211, 221, 231: 접촉홀

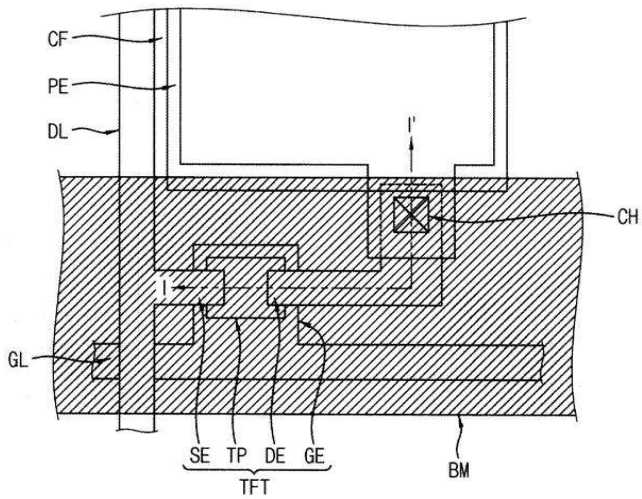
LC: 액정층

도면

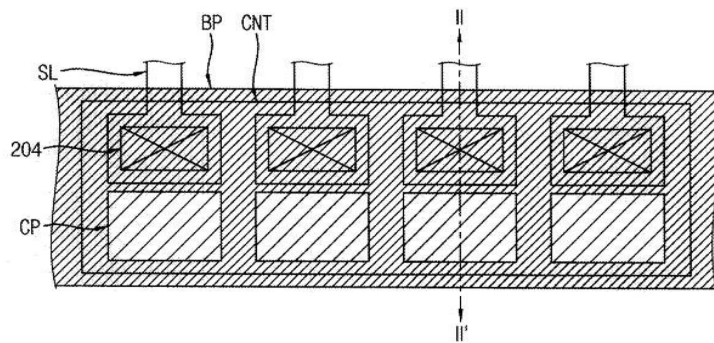
도면1



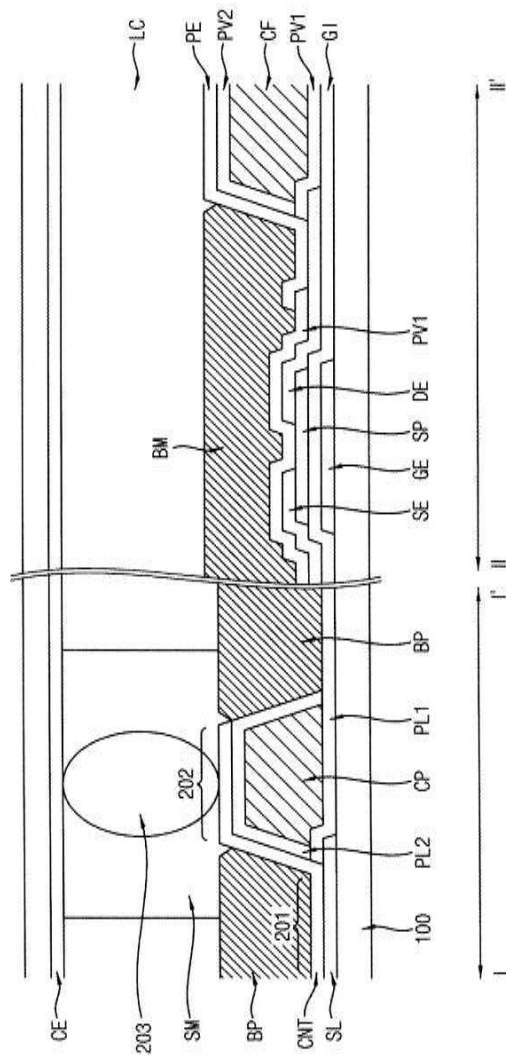
도면2



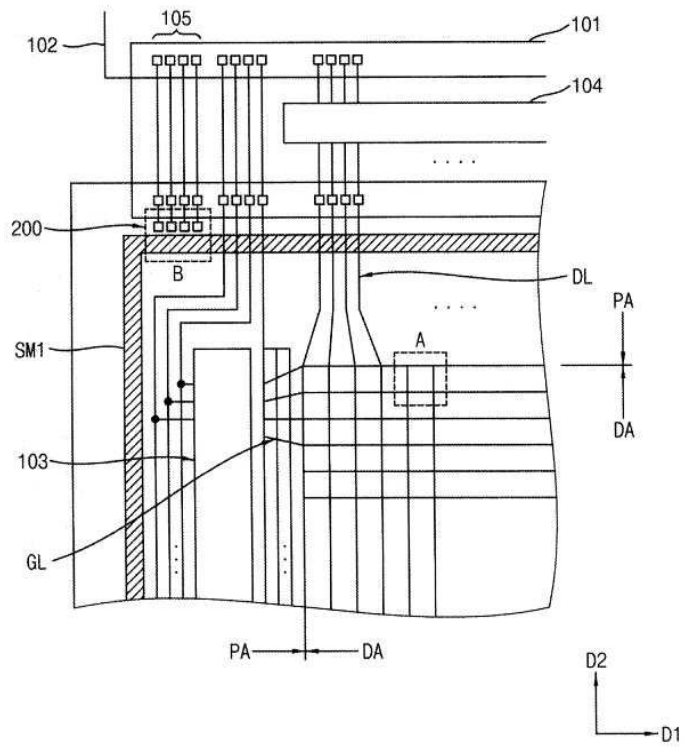
도면3



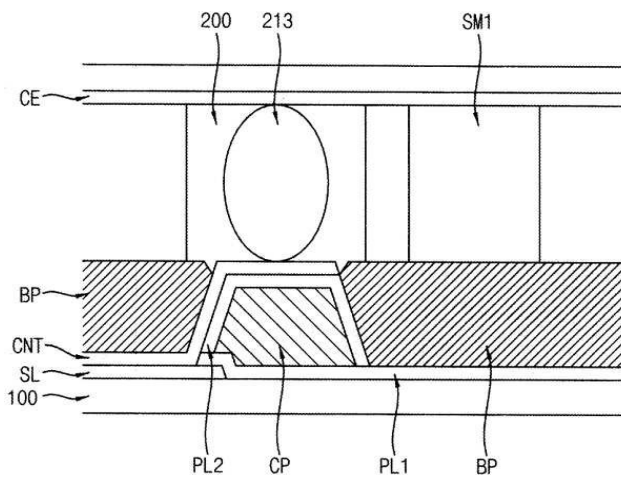
도면4



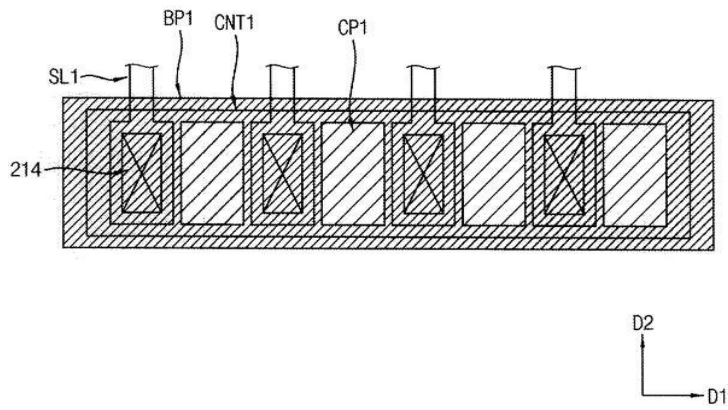
도면5



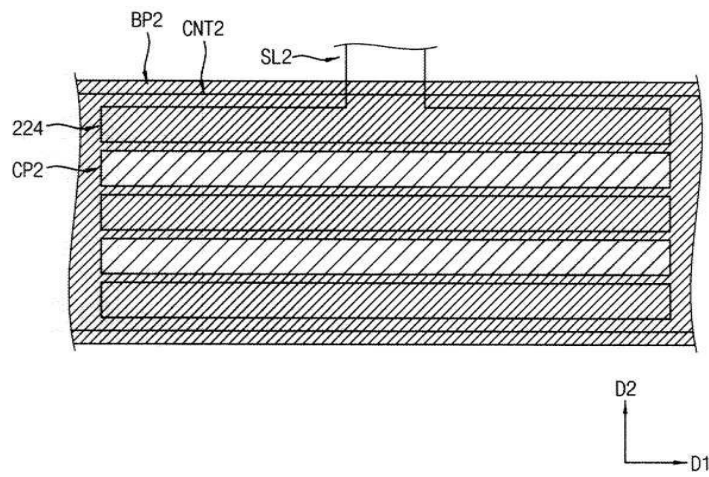
도면6



도면7



도면8



도면9

