



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0099665
(43) 공개일자 2015년09월01일

(51) 국제특허분류(Int. Cl.)

G02F 1/1362 (2006.01) G02F 1/1343 (2006.01)

(21) 출원번호 10-2014-0020695

(22) 출원일자 2014년02월21일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기 용인시 기흥구 삼성로1(농서동)

(72) 발명자

김수정

서울특별시 용산구 한강대로96길 31, B동 401호(갈월동, 남산네오빌리지)

김훈

경기도 안산시 상록구 해양1로 34, 701동 1604호(사동, 안산고잔7차푸르지오)

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

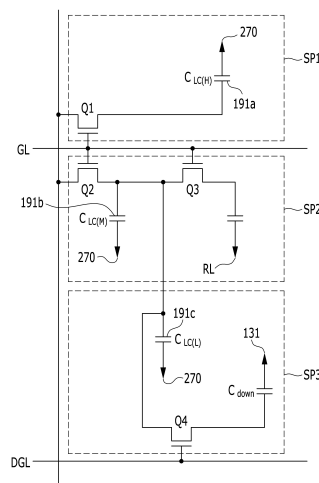
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 액정 표시 장치

(57) 요약

액정 표시 장치를 제공한다. 본 발명의 일실시예에 따른 액정 표시 장치는 게이트 신호가 인가되는 게이트선 및 감압 게이트선, 데이터 신호가 인가되는 데이터선, 상기 게이트선 및 상기 데이터선에 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터, 상기 게이트선 및 상기 제2 박막 트랜지스터에 연결되어 있는 제3 박막 트랜지스터, 상기 제3 박막 트랜지스터에 연결되어 있는 기준 전압선 그리고 상기 감압 게이트선, 상기 제2 박막 트랜지스터 및 상기 제3 박막 트랜지스터에 연결되어 있는 제4 박막 트랜지스터를 포함하고, 상기 제1 박막 트랜지스터에 연결되어 있는 제1 부화소 전극, 상기 제2 박막 트랜지스터에 연결되어 있는 제2 부화소 전극 및 상기 제3 박막 트랜지스터에 연결되어 있는 제3 부화소 전극을 갖는 화소 전극을 포함한다.

대표도 - 도2



(72) 발명자

신기철

경기도 성남시 분당구 정자일로 55, 106동 1402호
(금곡동, 분당두산위브아파트)

홍지표

경기도 평택시 참이슬길 13,103동 301호 (합정동,
참이슬아파트)

특허청구의 범위

청구항 1

게이트 신호가 인가되는 게이트선 및 감압 게이트선,

데이터 신호가 인가되는 데이터선,

상기 게이트선 및 상기 데이터선에 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터,

상기 게이트선 및 상기 제2 박막 트랜지스터에 연결되어 있는 제3 박막 트랜지스터,

상기 제3 박막 트랜지스터에 연결되어 있는 기준 전압선 그리고

상기 감압 게이트선, 상기 제2 박막 트랜지스터 및 상기 제3 박막 트랜지스터에 연결되어 있는 제4 박막 트랜지스터를 포함하고,

상기 제1 박막 트랜지스터에 연결되어 있는 제1 부화소 전극, 상기 제2 박막 트랜지스터에 연결되어 있는 제2 부화소 전극 및 상기 제3 박막 트랜지스터에 연결되어 있는 제3 부화소 전극을 갖는 화소 전극을 포함하는 액정 표시 장치.

청구항 2

제1항에서,

상기 제2 부화소 전극에 인가되는 전압은 상기 제1 부화소 전극에 인가되는 전압보다 낮은 액정 표시 장치.

청구항 3

제2항에서,

상기 화소 전극과 마주보는 공통 전극을 더 포함하고,

상기 기준 전압선을 통해 인가되는 기준 전압의 크기는 상기 공통 전극에 인가되는 공통 전압보다 큰 액정 표시 장치.

청구항 4

제3항에서,

상기 제4 박막 트랜지스터의 한 단자와 감압 축전기를 형성하는 유지 전극선을 더 포함하는 액정 표시 장치.

청구항 5

제4항에서,

상기 제4 박막 트랜지스터의 한 단자는 상기 제3 부화소 전극에 연결되어 있고, 상기 제4 박막 트랜지스터의 다른 한 단자는 상기 감압 축전기와 연결되어 있는 액정 표시 장치.

청구항 6

제5항에서,

상기 제2 부화소 전극과 상기 제3 부화소 전극에 동일한 전압이 인가된 후에 상기 감압 게이트선이 온(On) 상태가 될 때 상기 제3 부화소 전극에 충전된 전압이 빠져나와 상기 감압 축전기를 충전하는 액정 표시 장치.

청구항 7

제5항에서,

상기 제1 부화소 전극에 충전되는 제1 부화소 전압, 상기 제2 부화소 전극에 충전되는 제2 부화소 전압, 및 상기 제3 부화소 전극에 충전되는 제3 부화소 전압은 서로 다른 액정 표시 장치.

청구항 8

제7항에서,

상기 제1 부화소 전압은 상기 제2 부화소 전압보다 크고, 상기 제2 부화소 전압은 상기 제3 부화소 전압보다 큰 액정 표시 장치.

청구항 9

제1항에서,

상기 제1 부화소 전극, 상기 제2 부화소 전극 및 상기 제3 부화소 전극 각각은

가로 줄기부 및 이와 교차하는 세로 줄기부를 포함하는 십자형 줄기부 그리고

상기 십자형 줄기부로부터 뺀어 나온 복수의 가지부를 포함하는 액정 표시 장치.

청구항 10

제9항에서,

상기 제1 부화소 전극, 상기 제2 부화소 전극 및 상기 제3 부화소 전극 각각은 상기 십자형 줄기부로부터 상기 복수의 가지부가 서로 다른 방향으로 뺀어 나온 복수의 영역을 포함하는 액정 표시 장치.

청구항 11

제10항에서,

상기 가지부와 대응하는 액정층 부분에 위치하는 액정 분자는 상기 가지부가 뺀어 있는 방향을 따라 기울어져 있는 액정 표시 장치.

청구항 12

제1항에서,

상기 제1 부화소 전극, 상기 제2 부화소 전극 및 상기 제3 부화소 전극 각각의 면적은 서로 다른 액정 표시 장치.

청구항 13

제12항에서,

상기 제1 부화소 전극, 상기 제2 부화소 전극 및 상기 제3 부화소 전극의 면적비는 1:2:6 또는 1:2:4인 액정 표시 장치.

청구항 14

제1항에서,

상기 제1 부화소 전극에 충전되는 제1 부화소 전압, 상기 제2 부화소 전극에 충전되는 제2 부화소 전압, 및 상기 제3 부화소 전극에 충전되는 제3 부화소 전압은 서로 다른 액정 표시 장치.

청구항 15

제14항에서,

상기 제1 부화소 전압은 상기 제2 부화소 전압보다 크고, 상기 제2 부화소 전압은 상기 제3 부화소 전압보다 큰 액정 표시 장치.

청구항 16

제15항에서,

상기 제1 부화소 전극, 상기 제2 부화소 전극 및 상기 제3 부화소 전극 각각의 면적은 서로 다른 액정 표시 장

치.

명세서

기술분야

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

배경기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극(field generating electrode)이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

[0004] 이러한 방식의 액정 표시 장치의 경우에는 측면 시인성을 정면 시인성에 가깝게 하기 위하여, 하나의 화소를 두 개의 부화소로 분할하고, 어느 한 화소의 전압을 낮추거나 높여, 두 개의 부화소의 전압을 다르게 함으로써 투과율을 다르게 하는 방법이 제시되었다.

[0005] 그러나, 이처럼, 하나의 화소를 두 개의 부화소로 분할하고, 어느 한 화소의 전압을 낮추거나 높여 두 개의 부화소 전압을 다르게 하는 경우, 고계조에서 휘도 손실이 발생하거나, 중간 계조에서 범프 현상으로 인한 색상 왜곡 등의 문제가 발생한다.

발명의 내용

해결하려는 과제

[0006] 본 발명이 해결하고자 하는 과제는 3분할 고시인성 구조를 갖는 액정 표시 장치를 제공하는데 있다.

과제의 해결 수단

[0007] 본 발명의 일 실시예에 따른 액정 표시 장치는 게이트 신호가 인가되는 게이트선 및 감압 게이트선, 데이터 신호가 인가되는 데이터선, 상기 게이트선 및 상기 데이터선에 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터, 상기 게이트선 및 상기 제2 박막 트랜지스터에 연결되어 있는 제3 박막 트랜지스터, 상기 제3 박막 트랜지스터에 연결되어 있는 기준 전압선 그리고 상기 감압 게이트선, 상기 제2 박막 트랜지스터 및 상기 제3 박막 트랜지스터에 연결되어 있는 제4 박막 트랜지스터를 포함하고, 상기 제1 박막 트랜지스터에 연결되어 있는 제1 부화소 전극, 상기 제2 박막 트랜지스터에 연결되어 있는 제2 부화소 전극 및 상기 제3 박막 트랜지스터에 연결되어 있는 제3 부화소 전극을 갖는 화소 전극을 포함한다.

[0008] 상기 제2 부화소 전극에 인가되는 전압은 상기 제1 부화소 전극에 인가되는 전압보다 낮을 수 있다.

[0009] 상기 화소 전극과 마주보는 공통 전극을 더 포함하고, 상기 기준 전압선을 통해 인가되는 기준 전압의 크기는 상기 공통 전극에 인가되는 공통 전압보다 클 수 있다.

[0010] 상기 제4 박막 트랜지스터의 한 단자와 감압 축전기를 형성하는 유지 전극선을 더 포함할 수 있다.

[0011] 상기 제4 박막 트랜지스터의 한 단자는 상기 제3 부화소 전극에 연결되어 있고, 상기 제4 박막 트랜지스터의 다른 한 단자는 상기 감압 축전기와 연결될 수 있다.

[0012] 상기 제2 부화소 전극과 상기 제3 부화소 전극에 동일한 전압이 인가된 후에 상기 감압 게이트선이 온(On) 상태가 될 때 상기 제3 부화소 전극에 충전된 전압이 빠져나와 상기 감압 축전기를 충전할 수 있다.

[0013] 상기 제1 부화소 전극에 충전되는 제1 부화소 전압, 상기 제2 부화소 전극에 충전되는 제2 부화소 전압, 및 상기 제3 부화소 전극에 충전되는 제3 부화소 전압은 서로 다를 수 있다.

- [0014] 상기 제1 부화소 전압은 상기 제2 부화소 전압보다 크고, 상기 제2 부화소 전압은 상기 제3 부화소 전압보다 클 수 있다.
- [0015] 상기 제1 부화소 전극, 상기 제2 부화소 전극 및 상기 제3 부화소 전극 각각은 가로 줄기부 및 이와 교차하는 세로 줄기부를 포함하는 십자형 줄기부 그리고 상기 십자형 줄기부로부터 뻗어 나온 복수의 가지부를 포함할 수 있다.
- [0016] 상기 제1 부화소 전극, 상기 제2 부화소 전극 및 상기 제3 부화소 전극 각각은 상기 십자형 줄기부로부터 상기 복수의 가지부가 서로 다른 방향으로 뻗어 나온 복수의 영역을 포함할 수 있다.
- [0017] 상기 가지부와 대응하는 액정층 부분에 위치하는 액정 분자는 상기 가지부가 뻗어 있는 방향을 따라 기울어질 수 있다.
- [0018] 상기 제1 부화소 전극, 상기 제2 부화소 전극 및 상기 제3 부화소 전극 각각의 면적은 서로 다를 수 있다.
- [0019] 상기 제1 부화소 전극, 상기 제2 부화소 전극 및 상기 제3 부화소 전극의 면적비는 1:2:6 또는 1:2:4일 수 있다.

발명의 효과

- [0020] 본 발명의 일실시예에 따르면, 신규한 화소 구조를 적용하여 화소 영역을 3분할하고, 3개의 부화소 영역의 전압을 다르게 함으로써 측면 감마 곡선 특성을 개선할 수 있다.

도면의 간단한 설명

- [0021] 도 1은 본 발명의 일실시예에 따른 액정 표시 장치의 한 화소에 대한 구성을 개략적으로 나타내는 도면이다.
- 도 2는 본 발명의 일실시예에 따른 액정 표시 장치의 등가 회로도이다.
- 도 3은 도 2의 등가 회로도를 변형하여 RD 영역과 CS 영역을 나타내는 등가 회로도이다.
- 도 4는 본 발명의 일실시예에 따른 액정 표시 장치의 화소에 인가되는 신호의 파형도이다.
- 도 5는 본 발명의 일실시예에 따른 액정 표시 장치의 기본 전극 구조를 나타내는 평면도이다.

발명을 실시하기 위한 구체적인 내용

- [0022] 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.
- [0023] 도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하기 위하여 과장된 것이다. 또한, 층이 다른 층 또는 기판 "위"에 있다고 언급되는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 의미한다.
- [0024] 우선, 도 1 및 도 2를 참고하여 본 발명의 일실시예에 따른 액정 표시 장치의 신호선 및 부화소를 포함하는 화소의 배치에 관해 설명하기로 한다.
- [0025] 도 1은 본 발명의 일실시예에 따른 액정 표시 장치의 한 화소에 대한 구성을 개략적으로 나타내는 도면이다. 도 2는 본 발명의 일실시예에 따른 액정 표시 장치의 등가 회로도이다.
- [0026] 도 1 및 도 2를 참고하면, 본 발명의 일실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 그리고 그 사이에 개재되어 있는 액정층(3)을 포함한다.
- [0027] 본 실시예에 따른 액정 표시 장치는 게이트 신호를 전달하는 복수의 게이트선(GL) 및 데이터 신호를 전달하는 복수의 데이터선(DL), 분압 기준 전압을 전달하는 기준 전압선(RL), 복수의 감압 게이트선(DGL) 및 복수의 유지 전극선(131)을 포함하는 신호선과 이 신호선들에 연결 관계를 가지는 복수의 화소를 포함한다. 도면 상 하나의 화소만을 나타내었으나, 이러한 화소는 상하좌우로 반복되어 나타날 수 있다.
- [0028] 각 화소는 부화소(SP1, SP2, SP3)를 포함하며, 부화소(SP1, SP2, SP3)는 박막 트랜지스터(Q1, Q2, Q3, Q4)와

액정 축전기($C_{LC(H)}$, $C_{LC(M)}$, $C_{LC(L)}$)를 포함한다.

- [0029] 본 발명의 일실시예에 따른 박막 트랜지스터(Q1, Q2, Q3, Q4)는 삼단자 소자로서 제1 박막 트랜지스터(Q1), 제2 박막 트랜지스터(Q2), 제3 박막 트랜지스터(Q3) 및 제4 박막 트랜지스터(Q4)를 포함한다.
- [0030] 제1 박막 트랜지스터(Q1)의 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 제1 액정 축전기($C_{LC(H)}$)의 한 단자를 이루는 제1 부화소 전극(191a)과 연결되어 있다.
- [0031] 제1 액정 축전기($C_{LC(H)}$)는 제1 부화소 전극(191a)과 공통 전극(270)을 두 단자로 하고, 두 단자 사이의 액정층(3) 부분을 유전체로 하여 형성된다.
- [0032] 제2 박막 트랜지스터(Q2)의 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 제2 액정 축전기($C_{LC(M)}$)의 한 단자를 이루는 제2 부화소 전극(191b)과 연결되어 있다.
- [0033] 제2 액정 축전기($C_{LC(M)}$)는 제2 부화소 전극(191b)과 공통 전극(270)을 두 단자로 하고, 두 단자 사이의 액정층(3) 부분을 유전체로 하여 형성된다. 본 실시예에서 제2 박막 트랜지스터(Q2)의 출력 단자는 제3 박막 트랜지스터(Q3)와 연결된다. 또한, 본 실시예에 따른 제2 박막 트랜지스터(Q2)는 제4 박막 트랜지스터(Q4)와 연결된다.
- [0034] 이하에서는 본 발명의 일실시예에 따른 제3 박막 트랜지스터(Q3) 및 제4 박막 트랜지스터(Q4)에 대해 설명하기로 한다.
- [0035] 제3 박막 트랜지스터(Q3)의 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 기준 전압선(RL)과 연결되어 있으며, 출력 단자는 제2 박막 트랜지스터(Q2)의 출력 단자와 연결되어 있다.
- [0036] 제4 박막 트랜지스터(Q4)의 제어 단자는 감압 게이트선(DGL)과 연결되어 있고, 입력 단자는 감압 축전기(C_{down})에 연결되어 있으며, 출력 단자는 제3 액정 축전기($C_{LC(L)}$)의 한 단자를 이루는 제3 부화소 전극(191c)과 연결되어 있다. 감압 축전기(C_{down})는 유지 전극선(131)과 제4 박막 트랜지스터(Q4)의 한 단자에 의해 형성된다. 구체적으로, 감압 축전기(C_{down})는 제4 박막 트랜지스터(Q4)의 한 단자와 유지 전극선(131)이 절연체를 사이에 두고 중첩되어 이루어진다.
- [0037] 제3 액정 축전기($C_{LC(L)}$)는 제3 부화소 전극(191c)과 공통 전극(270)을 두 단자로 하고, 두 단자 사이의 액정층(3) 부분을 유전체로 하여 형성된다.
- [0038] 본 발명의 일실시예에 따른 제1 부화소 전극(191a), 제2 부화소 전극(191b), 및 제3 부화소 전극(191c) 각각의 면적은 서로 다를 수 있다. 바람직하게는 제1 부화소 전극(191a), 제2 부화소 전극(191b), 및 제3 부화소 전극(191c)의 면적비는 1:2:6 또는 1:2:4일 수 있다. 제1 부화소 전극(191a)의 면적이 작을수록 저계조의 색빠짐(Wash out) 현상에 유리하지만, 가장 밝은 면적이 감소되어 투과율에서 불리할 수 있다. 제2 부화소 전극(191b)의 면적은 계조에 따른 투과율 그래프에서 곡선이 갑자기 아래로 떨어지는 범프 현상을 감소시키는 역할을 할 수 있다. 제3 부화소 전극(191c)의 면적은 투과율을 고려하여 결정할 수 있다.
- [0039] 이하에서는 도 3을 참고하여 본 발명의 일실시예에 따른 액정 표시 장치의 구동 방법에 대하여 설명하기로 한다.
- [0040] 도 3은 도 2의 등가 회로도를 변형하여 RD 영역과 CS 영역을 나타내는 등가 회로도이다. 도 4는 본 발명의 일실시예에 따른 액정 표시 장치의 화소에 인가되는 신호의 파형도이다.
- [0041] 우선, 도 3 및 도 4를 참고하여 RD 영역에 대해 설명하기로 한다.
- [0042] 도 3 및 도 4를 참고하면, 게이트선(GL)에 게이트 온(Von) 신호가 인가되면, 이에 연결된 제1 박막 트랜지스터(Q1), 제2 박막 트랜지스터(Q2), 그리고 제3 박막 트랜지스터(Q3)가 턴 온 된다. 이에 따라 데이터선(DL)에 인가된 데이터 전압은 턴 온 된 제1 박막 트랜지스터(Q1) 및 제2 박막 트랜지스터(Q2)를 통해 각각 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)에 인가된다. 이 때, 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)에 인가된 데이터 전압은 서로 동일한 값으로 충전될 수 있다. 하지만, 본 발명의 실시예에 따르면, 제2 부화소 전극(191b)에 인가되는 전압은 제2 박막 트랜지스터(Q2)와 직렬 연결되어 있는 제3 박막 트랜지스터(Q3)를 통해 분압이 된다. 따라서, 제2 부화소 전극(191b)에 인가되는 전압(V_b)은 제1 부화소 전극(191a)에 인가되는 전압(V_a)보다 공통 전압(V_{com})과 기준 전압(V_r)의 차이에 의해 더 작게 된다. 여기서, 기준 전압(V_r)의 레벨은 공

통 전압(V_{com})의 레벨보다 높아야 하며, 그 절대값의 차이는 대략 1V 내지 4V일 수 있다. 예를 들어, 공통 전압(V_{com})이 약 7V인 경우, 기준 전압(V_r)은 약 8V 내지 약 11V일 수 있다.

[0043] 결국, 제1 액정 축전기($C_{LC(H)}$)에 충전된 전압과 제2 액정 축전기($C_{LC(M)}$)에 충전된 전압은 서로 달라지게 된다. 제1 액정 축전기($C_{LC(H)}$)에 충전된 전압과 제2 액정 축전기($C_{LC(M)}$)에 충전된 전압이 서로 다르므로 제1 부화소와 제2 부화소에서 액정 분자들이 기울어지는 각도가 다르게 되고, 이에 따라 두 부화소의 휘도가 달라진다.

[0044] 그 다음, 도 3에 도시한 CS 영역에 대해 설명하기로 한다.

[0045] 도 3을 참고하면, 게이트선(GL)에 게이트 온 전압(V_{on})이 인가되어 제1, 2 및 제3 박막 트랜지스터(Q1, Q2, Q3)가 턴 온 된 상태일 때, 감압 게이트선(DGL)에는 게이트 오프 전압(V_{off})이 인가된다.

[0046] 다음, 게이트선(GL)에 게이트 오프 전압(V_{off})이 인가됨과 동시에 감압 게이트선(DGL)에 게이트 온 전압(V_{on})이 인가된다. 이 때, 게이트선(GL)에 연결된 제1, 2 및 제3 박막 트랜지스터(Q1, Q2, Q3)는 턴 오프되고, 제4 박막 트랜지스터(Q4)는 턴 온 된다. 이에 따라 제3 박막 트랜지스터(Q3)의 한 단자와 연결된 제3 부화소 전극(191c)의 전하가 감압 축전기(C_{down})로 흘러 들어 제3 액정 축전기($C_{LC(L)}$)의 전압이 하강한다. 결국, 제1 액정 축전기($C_{LC(H)}$)에 충전된 전압, 제2 액정 축전기($C_{LC(M)}$)에 충전된 전압 및 제3 액정 축전기($C_{LC(L)}$)에 충전된 전압은 서로 달라지게 된다.

[0047] 본 실시예에 따른 액정 표시 장치가 프레임 반전으로 구동되고 현재 프레임에서 데이터선(DL)에 공통 전압(V_{com})을 기준으로 극성이 양(+)인 데이터 전압이 인가되는 경우를 예로 하여 설명하면, 이전 프레임이 끝난 후에 감압 축전기(C_{down})에는 음(-)의 전하가 모여있게 된다. 현재 프레임에서 제4 박막 트랜지스터(Q4)가 턴 온 되면 제2 부화소 전극(191b)의 양(+)의 전하가 제4 박막 트랜지스터(Q4)를 통해 감압 축전기(C_{down})로 흘러 들어와 감압 축전기(C_{down})에는 양(+)의 전하가 모이게 되고 제3 액정 축전기($C_{LC(L)}$)의 전압은 하강하게 된다. 다음 프레임에서는 반대로 제2 부화소 전극(191b)에 음(-)의 전하가 충전된 상태에서 제4 박막 트랜지스터(Q4)가 턴 온 됨에 따라 제2 부화소 전극(191b)의 음(-)의 전하가 감압 축전기(C_{down})로 흘러 들어 감압 축전기(C_{down})에는 음(-)의 전하가 모이고 제3 액정 축전기($C_{LC(L)}$)의 전압은 역시 하강하게 된다.

[0048] 이와 같이 본 실시예에 따르면 데이터 전압의 극성에 상관없이 제3 액정 축전기($C_{LC(L)}$)의 충전 전압을 제2 액정 축전기($C_{LC(M)}$)의 충전 전압보다 항상 낮게 할 수 있다. 따라서 제2 및 제3 액정 축전기($C_{LC(M)}$, $C_{LC(L)}$)의 충전 전압을 다르게 할 수 있다.

[0049] 결국, 하나의 화소에서 3분할하여 제1 액정 축전기($C_{LC(H)}$)에 충전된 전압, 제2 액정 축전기($C_{LC(M)}$)에 충전된 전압 및 제3 액정 축전기($C_{LC(L)}$)에 충전된 전압을 적절히 조절하면 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 되도록 할 수 있고, 이에 따라 측면 시인성을 나타내는 측면 감마 곡선 특성을 개선할 수 있다.

[0050] 도 5는 본 발명의 일실시예에 따른 액정 표시 장치의 기본 전극 구조를 나타내는 평면도이다.

[0051] 도 5에 도시한 기본 전극 구조는 본 실시예에 따른 제1 부화소 전극(191a), 제2 부화소 전극(191b) 및 제3 부화소 전극(191c) 각각의 전극 구조를 개략적으로 나타낸 것이다.

[0052] 도 5를 참고하면, 기본 전극(199)의 전체적인 모양은 사각형이며 가로 줄기부(193) 및 이와 직교하는 세로 줄기부(192)로 이루어진 십자형 줄기부를 포함한다. 또한 기본 전극(199)은 가로 줄기부(193)와 세로 줄기부(192)에 의해 제1 부영역(Da), 제2 부영역(Db), 제3 부영역(Dc), 그리고 제4 부영역(Dd)으로 나뉘어지며 각 부영역(Da, Db, Dc, Dd)은 복수의 제1 내지 제4 미세 가지부(194a, 194b, 194c, 194d)를 포함한다.

[0053] 제1 미세 가지부(194a)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 왼쪽 위 방향으로 비스듬하게 뻗어 있으며, 제2 미세 가지부(194b)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 오른쪽 위 방향으로 비스듬하게 뻗어 있다. 또한 제3 미세 가지부(194c)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 왼쪽 아래 방향으로 뻗어 있으며, 제4 미세 가지부(194d)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 오른쪽 아래 방향으로 비스듬하게 뻗어 있다.

[0054] 제1 내지 제4 미세 가지부(194a, 194b, 194c, 194d)는 게이트선(GL) 또는 가로 줄기부(193)와 대략 45도 또는 135도의 각을 이룬다. 또한 이웃하는 두 부영역(Da, Db, Dc, Dd)의 미세 가지부(194a, 194b, 194c, 194d)는

서로 직교할 수 있다.

[0055] 미세 가지부(194a-194d)의 폭은 $2.0\mu\text{m}$ 내지 $5.0\mu\text{m}$ 일 수 있고, 한부영역(Da-Dd) 내에서 이웃하는 미세 가지부(194a-194d) 사이의 간격은 $2.5\mu\text{m}$ 내지 $5.0\mu\text{m}$ 일 수 있다.

[0056] 도시하지 않았으나 미세 가지부(194a, 194b, 194c, 194d)의 폭은 가로 줄기부(193) 또는 세로 줄기부(192)에 가까울수록 넓어질 수 있다.

[0057] 제1 부화소 전극(191a), 제2 부화소 전극(191b) 및 제3 부화소 전극(191c)을 모두 포함하는 화소 전극 전체에서 제3 부화소 전극(191c)이 차지하는 면적이 가장 크고, 그 다음으로 제2 부화소 전극(191b)이 차지하는 면적이 크고, 제1 부화소 전극(191a)이 차지하는 면적이 가장 작을 수 있다.

[0058] 도 2를 다시 참고하면, 각각의 부화소 전극을 포함하는 제1, 2, 3 부화소(SP1, SP2, SP3)는 각각 4개의 도메인을 가질 수 있다. 따라서, 본 실시예에 따른 액정 표시 장치의 한 화소는 총 12개의 도메인을 가질 수 있다.

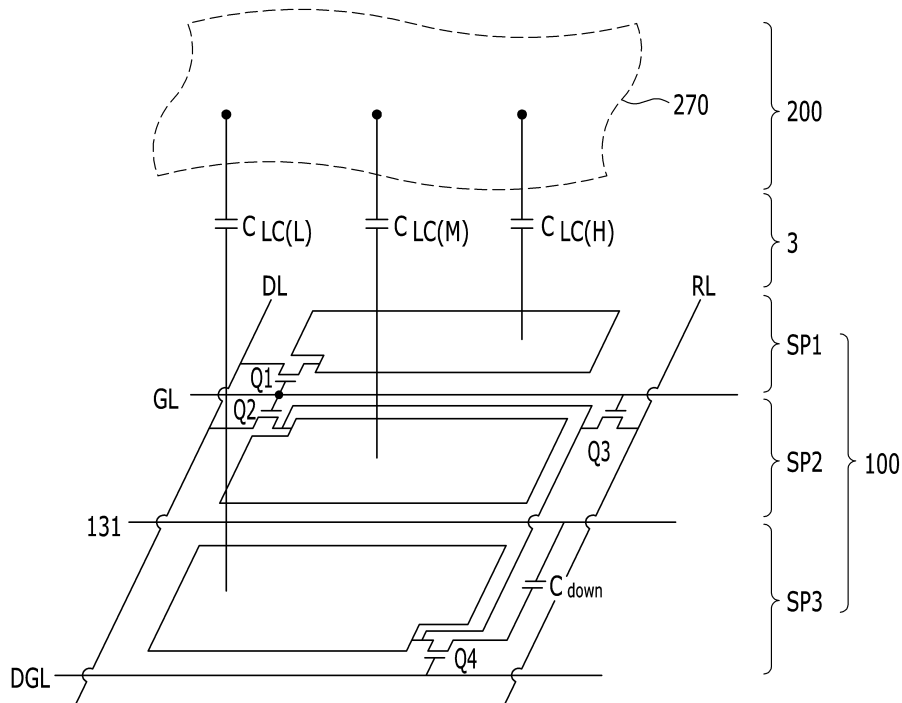
[0059] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

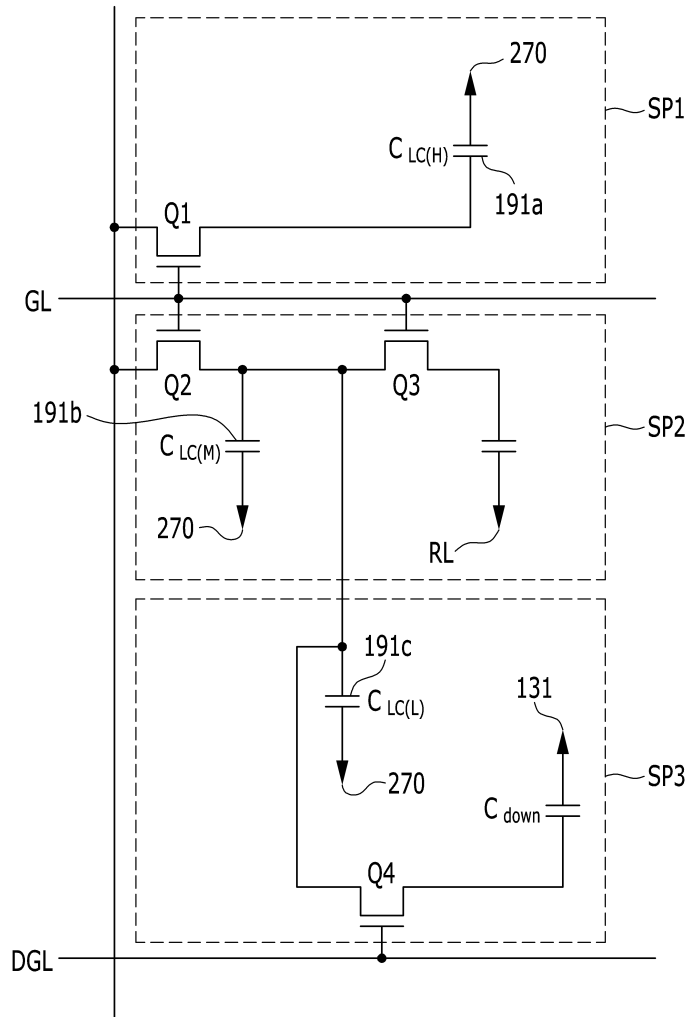
[0060] GL 게이트선 131 유지 전극선
DL 데이터선 DGL 감압 게이트선
191a, 191b, 191c 부화소 전극

도면

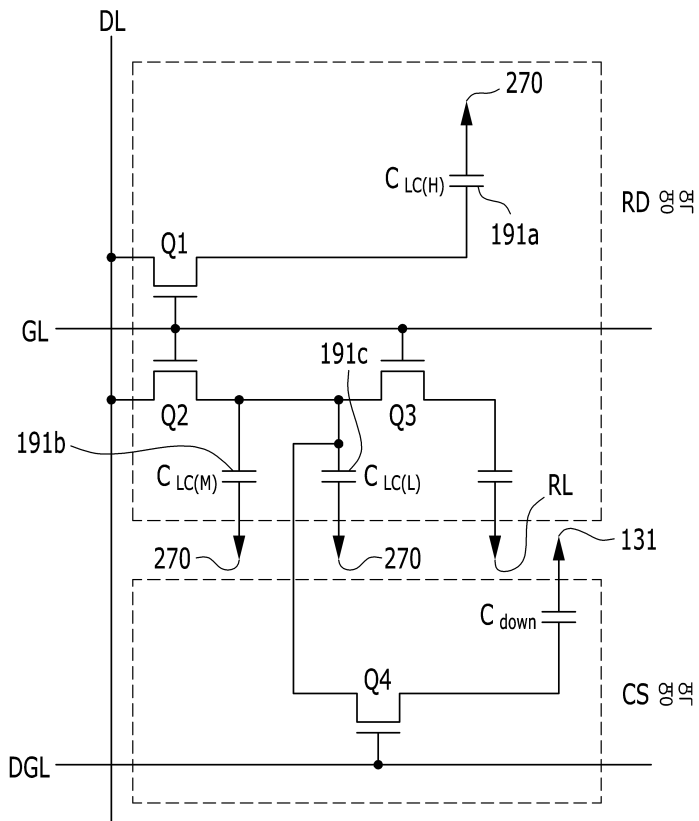
도면1



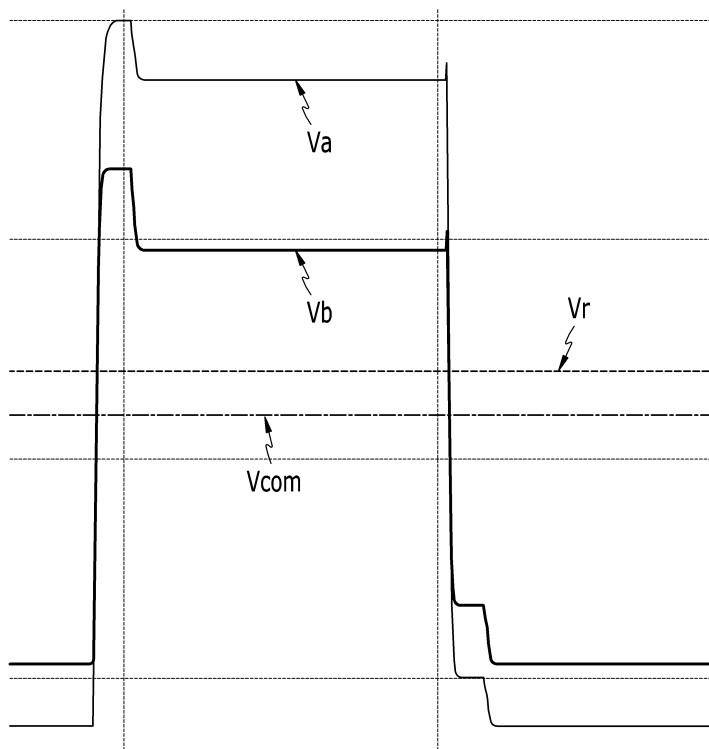
도면2



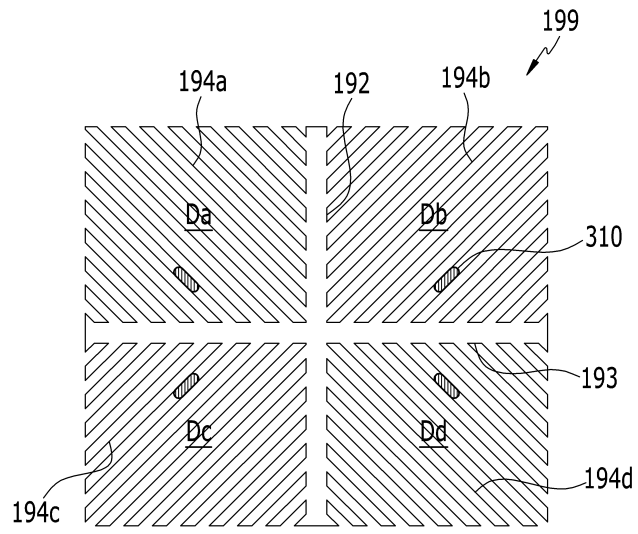
도면3



도면4



도면5



专利名称(译)	液晶显示器		
公开(公告)号	KR1020150099665A	公开(公告)日	2015-09-01
申请号	KR1020140020695	申请日	2014-02-21
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM SU JEONG 김수정 KIM HOON 김훈 SHIN KI CHUL 신기철 HONG JI PHYO 홍지표		
发明人	김수정 김훈 신기철 홍지표		
IPC分类号	G02F1/1362 G02F1/1343		
CPC分类号	G02F1/136286		
外部链接	Espacenet		

摘要(译)

提供一种液晶显示装置。根据本发明实施例的液晶显示器包括栅极线和施加栅极信号的凹陷栅极线，施加数据信号的数据线，连接到栅极线和数据线的第一薄膜晶体管，连接到薄膜晶体管，栅极线和第二薄膜晶体管的第三薄膜晶体管，连接到第三薄膜晶体管的参考电压线，以及连接到第二薄膜晶体管的第二薄膜晶体管，连接到第一薄膜晶体管的第四子像素电极，连接到第二薄膜晶体管的第二子像素电极，以及连接到第三薄膜晶体管的第三薄膜晶体管并且像素电极具有第三子像素电极。

