(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0134153
(43) 공개일자 2013년12월10일

(51) 국제특허분류(Int. Cl.)
*G02F 1/1343* (2006.01)
(21) 출원번호 10-2012-0057458
(22) 출원일자 2012년05월30일
심사청구일자 없음

(71) 출원인
**삼성디스플레이 주식회사**
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
**원성환**
서울 노원구 월계2동 월계주공2단지아파트 202-416호
**조영준**
경기 수원시 영통구 영통동 1039-3 번지 202호
*(뒷면에 계속)*
(74) 대리인
**팬코리아특허법인**

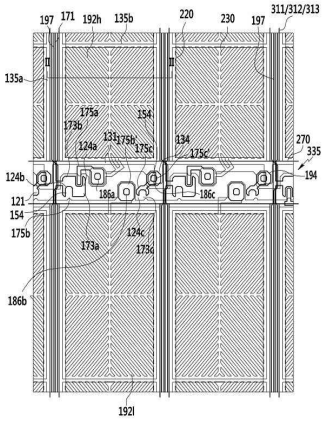
전체 청구항 수 : 총 24 항

(54) 발명의 명칭 **액정 표시 장치 및 그 제조 방법**

## (57) 요 약

본 발명은 절연 기판; 상기 절연 기판 위에 형성되어 있는 화소 전극; 상기 절연 기판 위이며, 인접하는 상기 화소 전극 사이에 형성되어 있는 전압 보조 배선; 미세 공간층 내에 위치하는 액정층; 및 인접하는 상기 액정층 및 그 사이에 노출된 전압 보조 배선을 덮는 공통 전극을 포함하는 액정 표시 장치에 대한 것으로 표시 장치 전체적으로 공통 전압이 일정하도록 한다.

*대 표 도* - 도1



(72) 발명자

**채경태**

경기 화성시 석우동 동탄 예당마을 푸르지오 아파트 102동 703호

**최낙초**

경기 화성시 석우동 예당마을 롯데캐슬 155동 1503호

## *특허청구의 범위*

**청구항 1**

절연 기판;

상기 절연 기판 위에 형성되어 있는 화소 전극;

상기 절연 기판 위이며, 인접하는 상기 화소 전극 사이에 형성되어 있는 전압 보조 배선;

미세 공간층 내에 위치하는 액정층;

인접하는 상기 액정층 및 그 사이에 노출된 전압 보조 배선을 덮는 공통 전극을 포함하는 액정 표시 장치.

**청구항 2**

제1항에서,

상기 공통 전극은 복수개 형성되어 있으며,

상기 복수개의 공통 전극은 각각 일 방향으로 연장되어 있으며, 서로 간격을 두고 상기 일 방향에 수직한 방향으로 배치되어 있는 액정 표시 장치.

**청구항 3**

제2항에서,

상기 전압 보조 배선은 상기 일방향에 수직한 방향으로 연장되어 있는 액정 표시 장치.

**청구항 4**

제3항에서,

상기 전압 보조 배선은 데이터선의 상부에 위치하는 액정 표시 장치.

**청구항 5**

제4항에서,

상기 전압 보조 배선은 상기 데이터선의 폭보다 좁은 액정 표시 장치.

**청구항 6**

제4항에서,

상기 전압 보조 배선과 상기 데이터선은 상기 박막 트랜지스터 형성 영역에서 서로 중첩하지 않는 액정 표시 장치.

**청구항 7**

제6항에서,

상기 전압 보조 배선은 화소 내의 박막 트랜지스터 형성 영역에서 일방향으로 꺾였다가 다시 돌아오는 구조를 가지는 액정 표시 장치.

**청구항 8**

제1항에서,

상기 화소 전극과 상기 전압 보조 배선은 동일한 물질로 형성되어 있는 액정 표시 장치.

**청구항 9**

제1항에서,

상기 화소 전극은 미세 가지부를 포함하는 액정 표시 장치.

**청구항 10**

제1항에서,

컬러 필터를 더 포함하며,

상기 컬러 필터는 상기 절연 기판과 상기 화소 전극의 사이에 위치하는 액정 표시 장치.

**청구항 11**

제1항에서,

컬러 필터를 더 포함하며,

상기 컬러 필터는 상기 액정층의 상부에 위치하는 액정 표시 장치.

**청구항 12**

기판 위에 화소 전극과 전압 보조 배선을 함께 형성하는 단계;

상기 화소 전극 및 상기 전압 보조 배선 위에 상기 전압 보조 배선을 적어도 일부 노출시키는 희생층을 형성하는 단계,

상기 희생층 위에 공통 전극을 형성하여 상기 전압 보조 배선과 상기 공통 전극을 전기적으로 연결시키는 단계;

액정 주입구 오픈 영역의 상기 희생층을 제거하여 액정 주입구를 형성하는 단계;

상기 액정 주입구를 통하여 상기 공통 전극 아래의 상기 희생층을 제거하여 미세 공간층을 형성하는 단계,

상기 미세 공간층에 액정 물질을 주입하는 단계를 포함하는 액정 표시 장치의 제조 방법.

**청구항 13**

제12항에서,

상기 희생층은 세로 방향으로 형성된 본체와 그로부터 돌출된 연결부를 가지는 액정 표시 장치의 제조 방법.

**청구항 14**

제13항에서,

상기 연결부는 상기 전압 보조 배선의 상부에 위치하며, 상기 전압 보조 배선과 적어도 일부 중첩하는 액정 표시 장치의 제조 방법.

**청구항 15**

제13항에서,

상기 연결부는 상기 희생층을 제거하여 액정 주입구를 형성하는 단계에서 식각되는 상기 액정 주입구 오픈 영역에 대응하는 액정 표시 장치의 제조 방법.

**청구항 16**

제13항에서,

상기 액정 주입구를 형성하는 단계는

포토 레지스트를 형성한 후 상기 액정 주입구 오픈 영역의 상기 포토 레지스트를 제거하여 포토 레지스트 패턴을 형성하고,

형성된 상기 포토 레지스트 패턴에 기초하여 식각하는 액정 표시 장치의 제조 방법.

**청구항 17**

제16항에서,

상기 희생층은 포토 레지스트로 형성하는 액정 표시 장치의 제조 방법.

**청구항 18**

제17항에서,

상기 공통 전극 아래의 상기 희생층을 제거하여 미세 공간층을 형성하는 단계는

상기 포토 레지스터 패턴과 함께 상기 포토 레지스트 물질로 형성된 상기 희생층을 함께 습식 식각하는 액정 표시 장치의 제조 방법.

**청구항 19**

제13항에서,

상기 상기 희생층 위에 공통 전극을 형성하는 단계 이후이며, 상기 희생층을 제거하여 액정 주입구를 형성하는 단계 전에

상기 공통 전극 위에 상기 지지층을 형성하는 단계;

상기 지지층 위에 상기 평탄화층을 형성하는 단계; 및

상기 평탄화층 위에 상기 상부 절연층을 형성하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

**청구항 20**

제19항에서,

상기 공통 전극을 형성하는 단계 및 상기 지지층을 형성하는 단계는 표시 패널 전체적으로 상기 공통 전극과 상기 지지층을 형성하는 액정 표시 장치의 제조 방법.

**청구항 21**

제20항에서,

상기 평탄화층을 형성하는 단계는

평탄화층용 물질을 상기 표시 패널 전체적으로 형성한 후, 상기 액정 주입구 오픈 영역에 형성된 상기 평탄화층용 물질을 제거하는 액정 표시 장치의 제조 방법.

**청구항 22**

제21항에서,

액정 주입구 오픈 영역의 상기 희생층을 제거하여 액정 주입구를 형성하는 단계는 상기 상부 절연층 위에 포토 레지스터 패턴을 형성하여 상기 액정 주입구 오픈 영역을 식각하며,

상기 공통 전극 아래의 상기 희생층을 제거하여 미세 공간층을 형성하는 단계는 상기 상부 절연층 위에 남아 있는 상기 포토 레지스터 패턴과 함께 포토 레지스트 물질로 형성된 상기 희생층을 함께 습식 식각하는 액정 표시 장치의 제조 방법.

**청구항 23**

제13항에서,

상기 공통 전극을 형성하는 단계와 상기 액정 주입구를 형성하는 단계의 사이에 컬러 필터를 형성하는 단계를 더 포함하며,

상기 컬러 필터를 형성하는 단계는 베이크 공정을 통하여 형성하는 액정 표시 장치의 제조 방법.

**청구항 24**

제23항에서,

상기 희생층을 제거하여 미세 공간층을 형성하는 단계는 상기 희생층을 제거하기 위하여 건식 식각하는 액정 표시 장치의 제조 방법.

# 명 세 서

## 기 술 분 야

[0001] 본 발명은 액정 표시 장치 및 그 제조 방법에 대한 것으로, 보다 상세하게는 미세 공간(Microcavity)내에 존재하는 액정층을 가지는 액정 표시 장치 및 그 제조 방법에 대한 것이다.

## 배 경 기 술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어진다.

[0003] 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0004] EM(Embedded Microcavity) 구조를 갖는 액정 표시 장치는 포토 레지스트로 희생층을 형성하고 상부에 지지 부재를 코팅한 후에 애싱 공정으로 희생층을 제거하고, 희생층 제거로 형성된 빈 공간에 액정을 채워 디스플레이를 만드는 장치이다. 희생층을 제거하기 위하여 EM(Embedded Microcavity) 구조의 일측을 식각하여 오픈하는 공정을 가지게 되는데, 이와 같은 공정에 의하여 공통 전극은 일 방향으로만 연결된 구조를 가지게 된다.

[0005] 그 결과 일 방향으로 인가되는 공통 전압은 인가 부분에서 먼 부분(센터 부분)에서 변화된 공통 전압으로 인하여 크로스 토크가 발생하는 문제가 있다.

## 발명의 내용

### 해결하려는 과제

[0006] 본 발명이 이루고자 하는 기술적 과제는 일정한 공통 전압을 가지도록 하여 크로스 토크가 없는 액정 표시 장치를 제공하고, 보다 용이한 방법으로 일정한 공통 전압을 가지도록 하는 액정 표시 장치의 제조 방법을 제공하고자 한다.

### 과제의 해결 수단

[0007] 이러한 과제를 해결하기 위하여 본 발명의 실시예에 따른 액정 표시 장치는 절연 기판; 상기 절연 기판 위에 형성되어 있는 화소 전극; 상기 절연 기판 위이며, 인접하는 상기 화소 전극 사이에 형성되어 있는 전압 보조 배선; 미세 공간층 내에 위치하는 액정층; 인접하는 상기 액정층 및 그 사이에 노출된 전압 보조 배선을 덮는 공통 전극을 포함한다.

[0008] 상기 공통 전극은 복수개 형성되어 있으며, 상기 복수개의 공통 전극은 각각 일 방향으로 연장되어 있으며, 서로 간격을 두고 상기 일 방향에 수직한 방향으로 배치되어 있을 수 있다.

[0009] 상기 전압 보조 배선은 상기 일방향에 수직한 방향으로 연장되어 있을 수 있다.

[0010] 상기 전압 보조 배선은 데이터선의 상부에 위치할 수 있다.

[0011] 상기 전압 보조 배선은 상기 데이터선의 폭보다 좁을 수 있다.

[0012] 상기 전압 보조 배선과 상기 데이터선은 상기 박막 트랜지스터 형성 영역에서 서로 중첩하지 않을 수 있다.

[0013] 상기 전압 보조 배선은 화소 내의 박막 트랜지스터 형성 영역에서 일방향으로 꺾였다가 다시 돌아오는 구조를 가질 수 있다.

[0014] 상기 화소 전극과 상기 전압 보조 배선은 동일한 물질로 형성되어 있을 수 있다.

[0015] 상기 화소 전극은 미세 가지부를 포함할 수 있다.

[0016] 컬러 필터를 더 포함하며, 상기 컬러 필터는 상기 절연 기판과 상기 화소 전극의 사이에 위치할 수 있다.

[0017] 컬러 필터를 더 포함하며, 상기 컬러 필터는 상기 액정층의 상부에 위치할 수 있다.

[0018] 본 발명의 실시예에 따른 액정 표시 장치의 제조 방법은 기판 위에 화소 전극과 전압 보조 배선을 함께 형성하는 단계; 상기 화소 전극 및 상기 전압 보조 배선 위에 상기 전압 보조 배선을 적어도 일부 노출시키는 희생층을 형성하는 단계, 상기 희생층 위에 공통 전극을 형성하여 상기 전압 보조 배선과 상기 공통 전극을 전기적으로 연결시키는 단계; 액정 주입구 오픈 영역의 상기 희생층을 제거하여 액정 주입구를 형성하는 단계; 상기 액정 주입구를 통하여 상기 공통 전극 아래의 상기 희생층을 제거하여 미세 공간층을 형성하는 단계, 상기 미세 공간층에 액정 물질을 주입하는 단계를 포함한다.

[0019] 상기 희생층은 세로 방향으로 형성된 본체와 그로부터 돌출된 연결부를 가질 수 있다.

[0020] 상기 연결부는 상기 전압 보조 배선의 상부에 위치하며, 상기 전압 보조 배선과 적어도 일부 중첩할 수 있다.

[0021] 상기 연결부는 상기 희생층을 제거하여 액정 주입구를 형성하는 단계에서 식각되는 상기 액정 주입구 오픈 영역에 대응할 수 있다.

[0022] 상기 액정 주입구를 형성하는 단계는 포토 레지스트를 형성한 후 상기 액정 주입구 오픈 영역의 상기 포토 레지스트를 제거하여 포토 레지스트 패턴을 형성하고, 형성된 상기 포토 레지스트 패턴에 기초하여 식각할 수 있다.

[0023] 상기 희생층은 포토 레지스트로 형성할 수 있다.

[0024] 상기 공통 전극 아래의 상기 희생층을 제거하여 미세 공간층을 형성하는 단계는 상기 포토 레지스터 패턴과 함께 상기 포토 레지스트 물질로 형성된 상기 희생층을 함께 습식 식각할 수 있다.

[0025] 상기 상기 희생층 위에 공통 전극을 형성하는 단계 이후이며, 상기 희생층을 제거하여 액정 주입구를 형성하는 단계 전에 상기 공통 전극 위에 상기 지지층을 형성하는 단계; 상기 지지층 위에 상기 평탄화층을 형성하는 단계; 및 상기 평탄화층 위에 상기 상부 절연층을 형성하는 단계를 더 포함할 수 있다.

[0026] 상기 공통 전극을 형성하는 단계 및 상기 지지층을 형성하는 단계는 표시 패널 전체적으로 상기 공통 전극과 상기 지지층을 형성할 수 있다.

[0027] 상기 평탄화층을 형성하는 단계는 평탄화층용 물질을 상기 표시 패널 전체적으로 형성한 후, 상기 액정 주입구 오픈 영역에 형성된 상기 평탄화층용 물질을 제거할 수 있다.

[0028] 액정 주입구 오픈 영역의 상기 희생층을 제거하여 액정 주입구를 형성하는 단계는 상기 상부 절연층 위에 포토 레지스터 패턴을 형성하여 상기 액정 주입구 오픈 영역을 식각하며, 상기 공통 전극 아래의 상기 희생층을 제거하여 미세 공간층을 형성하는 단계는 상기 상부 절연층 위에 남아 있는 상기 포토 레지스터 패턴과 함께 포토 레지스트 물질로 형성된 상기 희생층을 함께 습식 식각할 수 있다.

[0029] 상기 공통 전극을 형성하는 단계와 상기 액정 주입구를 형성하는 단계의 사이에 컬러 필터를 형성하는 단계를 더 포함하며, 상기 컬러 필터를 형성하는 단계는 베이크 공정을 통하여 형성할 수 있다.

[0030] 상기 희생층을 제거하여 미세 공간층을 형성하는 단계는 상기 희생층을 제거하기 위하여 건식 식각할 수 있다.

## *발명의 효과*

[0031] 이상과 같이 공통 전압이 공통 전극의 연장된 방향과 다른 방향(이에 수직한 방향)으로도 인가되도록 하여 공통 전압이 일정한 액정 표시 장치를 제공하며, 실시예에 따라서는 화소 전극과 함께 전압 보조 배선을 형성하여 별도의 추가 마스크를 사용하지 않고 공통 전압이 일정한 액정 표시 장치를 제공할 수 있도록 한다.

## *도면의 간단한 설명*

[0032] 도 1은 본 발명의 실시예에 따른 액정 표시 장치의 배치도이다.

도 2는 도 1의 II-II선을 따라 자른 단면도이다.

도 3 내지도 14는 본 발명의 실시예에 따른 액정 표시 장치의 제조 방법을 순서대로 배열한 도면이다.

도 15 및 도 16은 본 발명의 실시예에 따른 희생층의 구조 및 그에 따른 액정 표시 패널의 식각 후 도면이다.

도 17은 본 발명의 또 다른 실시예에 따른 희생층의 구조를 도시한 도면이다.

도 18은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 단면도이다.

## *발명을 실시하기 위한 구체적인 내용*

[0033] 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0034] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0035] 이제 본 발명의 실시예에 따른 액정 표시 장치에 대하여 도 1 및 도 2를 참고로 하여 상세하게 설명한다.

[0036] 도 1은 본 발명의 실시예에 따른 액정 표시 장치의 배치도이며, 도 2는 도 1의 II-II선을 따라 자른 단면도이다.

[0037] 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(110) 위에 게이트선(121)이 및 유지 전압선(131)이 형성되어 있다. 게이트선(121)은 제1 게이트 전극(124a), 제2 게이트 전극(124b) 및 제3 게이트 전극(124c)을 포함한다. 유지 전압선(131)은 유지 전극(135a, 135b) 및 게이트선(121) 방향으로 돌출된 돌출부(134)를 포함한다. 유지 전극(135a, 135b)은 제1 부화소 전극(192h) 및 전단 화소의 제2 부화소 전극(1921)을 둘러싸는 구조를 가진다. 도 1에서는 전단 화소가 도시되어 있지 않지만, 도 1의 유지 전극의 수평부(135b)는 전단 화소의 수평부(135b)와 분리되지 않은 일체의 배선으로 서로 연결되어 있을 수 있다.

[0038] 게이트선(121) 및 유지 전압선(131) 위에 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 데이터선(171) 하부에 위치하는 반도체(151), 소스/드레인 전극의 하부에 위치하는 반도체(155) 및 박막 트랜지스터의 채널 부분에 위치하는 반도체(154)가 형성되어 있다.

[0039] 각 반도체(151, 154, 155)의 위이며, 데이터선(171), 소스/드레인 전극의 사이에는 복수의 저항성 접촉 부재가 형성되어 있을 수 있는데, 도면에서는 생략되어 있다.

[0040] 각 반도체(151, 154, 155) 및 게이트 절연막(140) 위에 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하는 복수의 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b), 제3 소스 전극(173c) 및 제3 드레인 전극(175c)을 포함하는 데이터 도전체(171, 173c, 175a, 175b, 175c)가 형성되어 있다.

[0041] 제1 게이트 전극(124a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 반도체(154)와 함께 제1 박막 트랜지스터(Qa)를 형성하며, 박막 트랜지스터의 채널(channel)은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체 부분(154)에 형성된다. 이와 유사하게, 제2 게이트 전극(124b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 반도체(154)와 함께 제2 박막 트랜지스터(Qb)를 형성하며, 박막 트랜지스터의 채널은 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이의 반도체 부분(154)에 형성되고, 제3 게이트 전극(124c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 반도체(154)와 함께 제3 박막 트랜지스터(Qc)를 형성하며, 박막 트랜지스터의 채널은 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 반도체 부분(154)에 형성된다.

[0042] 본 실시예의 데이터선(171)은 제3 드레인 전극(175c)의 확장부(175c') 부근의 박막 트랜지스터 형성 영역에서 폭이 좁아지는 구조를 가진다. 이는 인접하는 배선과의 간격을 유지하고 신호 간섭을 줄이기 위한 구조지만, 반드시 이렇게 형성될 필요는 없다.

[0043] 데이터 도전체(171, 173c, 175a, 175b, 175c) 및 노출된 반도체(154) 부분 위에는 제1 보호막(180)이 형성되어 있다. 제1 보호막(180)은 질화 규소(SiNx)와 산화 규소(SiOx) 따위의 무기 절연물 또는 유기 절연물을 포함할 수 있다.

[0044] 보호막(180)의 위에는 컬러 필터(230) 및 차광 부재(Black matrix; 220)가 형성되어 있다.

[0045] 먼저, 차광 부재(220)는 화상을 표시하는 영역에 대응하는 개구부를 가지는 격자 구조로 이루어져 있으며, 빛이

투과하지 못하는 물질로 형성되어 있다. 차광 부재(220)의 개구부에는 컬러 필터(230)가 형성되어 있다.

[0046] 컬러 필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 하지만, 적색, 녹색, 및 청색의 삼원색에 제한되지 않고, 청록색(cyan), 자홍색(magenta), 옐로(yellow), 화이트 계열의 색 중 하나를 표시할 수도 있다. 컬러 필터(230)는 인접하는 화소마다 서로 다른 색을 표시하는 물질로 형성되어 있을 수 있다.

[0047] 컬러 필터(230) 및 차광 부재(220)의 위에는 이를 덮는 제2 보호막(185)이 형성되어 있다. 제2 보호막(185)은 질화 규소(SiNx)와 산화 규소(SiOx) 따위의 무기 절연물 또는 유기 절연물을 포함할 수 있다. 도 2의 단면도에서 도시된 바와 달리 컬러 필터(230)와 차광 부재(220)의 두께 차이로 인하여 단차가 발생된 경우에는 제2 보호막(185)을 유기 절연물을 포함하도록 하여 단차를 줄이거나 제거할 수 있다.

[0048] 컬러 필터(230), 차광 부재(220) 및 보호막(180, 185)에는 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)의 확장부(175b')를 각각 노출하는 제1 접촉구(186a) 및 제2 접촉구(186b)가 형성되어 있다. 또한, 컬러 필터(230), 차광 부재(220) 및 보호막(180)에는 유지 전압선(131)의 돌출부(134) 및 제3 드레인 전극(175c)의 확장부(175c')를 노출시키는 제3 접촉구(186c)가 형성되어 있다.

[0049] 본 실시예에서는 차광 부재(220)에도 접촉구(186a, 186b, 186c)가 형성되고 있지만, 실시예에 따라서는 차광 부재(220)의 위치를 변경하여 컬러 필터(230) 및 보호막(180, 185) 만을 식각하여 접촉구(186a, 186b, 186c)를 형성할 수도 있다. 이는 차광 부재(220)로 사용되는 물질에 따라서 식각이 어려울 수 있기 때문이다.

[0050] 제2 보호막(185) 위에는 제1 부화소 전극(192h)와 제2 부화소 전극(1921)을 포함하는 화소 전극(192) 및 전압 보조 배선(197)이 형성되어 있다. 화소 전극(192) 및 전압 보조 배선(197)은 ITO 또는 IZO 등의 투명한 도전 물질로 만들어질 수 있다.

[0051] 제1 부화소 전극(192h)과 제2 부화소 전극(1921)은 열 방향으로 이웃하고, 전체적인 모양은 사각형이며 가로 줄기부 및 이와 교차하는 세로 줄기부로 이루어진 십자형 줄기부를 포함한다. 또한 가로 줄기부와 세로 줄기부에 의해 네 개의 부영역으로 나뉘어지며 각 부영역은 복수의 미세 가지부를 포함한다.

[0052] 제1 부화소 전극(192h)과 제2 부화소 전극(1921)의 미세 가지부는 게이트선(121) 또는 가로 줄기부와 대략 40도 내지 45도의 각을 이룬다. 또한, 이웃하는 두 부영역의 미세 가지부는 서로 직교할 수 있다. 또한, 미세 가지부의 폭은 점진적으로 넓어지거나 미세 가지부(194)간의 간격이 다를 수 있다.

[0053] 제1 부화소 전극(192h) 및 제2 부화소 전극(1921)은 접촉구(186a, 186b)를 통하여 각각 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)과 물리적, 전기적으로 연결되어 있으며, 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다.

[0054] 한편, 연결 부재(194)는 제3 접촉구(186c)를 통하여 제3 드레인 전극(175c)의 확장부(175c')와 유지 전압선(131)의 돌출부(134)를 전기적으로 연결시킨다. 그 결과, 제2 드레인 전극(175b)에 인가된 데이터 전압 중 일부는 제3 소스 전극(173c)을 통해 분압되어, 제2 부화소 전극(1921)에 인가되는 전압의 크기는 제1 부화소 전극(192h)에 인가되는 전압의 크기보다 작을 수 있다.

[0055] 여기서, 제2 부화소 전극(1921)의 면적은 제1 부화소 전극(192h)의 면적 대비하여 1배 이상 2배 이하일 수 있다.

[0056] 한편, 전압 보조 배선(197)은 데이터선(171)의 상부에 위치하며, 데이터선(171) 따라서 세로 방향으로 연장되는 구조를 가진다. 다만, 본 실시예에서는 전압 보조 배선(197)이 제3 접촉구(186c)의 부근의 박막 트랜지스터 형성 영역에서 우측으로 꺾였다가 다시 돌아오는 구조를 가진다. 그러므로, 박막 트랜지스터 형성 영역에서는 전압 보조 배선(197)과 데이터선(171)이 서로 중첩하지 않는 구조를 가진다. 한편, 전압 보조 배선(197)의 꺾임 구조는 화소 구조가 서로 일정 간격을 유지하기 위하여 본 실시예에서 적용된 구조이므로 반드시 꺾이는 구조를 가질 필요는 없다. 또한, 전압 보조 배선(197)은 데이터선(171)보다 좁은 폭을 가질 수 있다. 전압 보조 배선(197)이 데이터선(171)의 상부에 위치하므로 인하여 데이터선(171)에 데이터 전압이 인가되면서 발생하는 전계의 변화를 차단하는 역할도 수행할 수 있다.

[0057] 전압 보조 배선(197)에는 공통 전압이 인가되며, 표시 패널의 상부 또는 하부에서 공통 전압을 인가받는 구조를 가질 수 있다.

[0058] 한편, 제2 보호막(185)에는 컬러 필터(230)로부터 방출되는 가스를 모아둘 수 있는 개구부와 그 위에 화소 전극

(192)과 동일한 물질로 해당 개구부를 덮는 덮개부가 형성되어 있을 수 있다. 개구부와 덮개부는 컬러 필터(230)에서 방출되는 가스가 다른 소자로 전달되는 것을 차단시키기 위한 구조이며, 반드시 포함되어야 하는 구조는 아닐 수 있다.

[0059] 제2 보호막(185), 화소 전극(192) 및 전압 보조 배선(197)의 위에는 공통 전극(270)이 위치한다. 공통 전극(270)은 ITO 또는 IZO와 같은 투명한 도전 물질로 형성되며, 화소 전극(192)과 함께 전계를 발생시켜 액정 분자(310)의 배열 방향을 제어하는 역할을 한다.

[0060] 또한, 공통 전극(270)은 전압 보조 배선(197)과 전기적으로 연결되어 공통 전압을 주고받는다. 그 결과 공통 전극(270)에 인가되는 공통 전압이 위치에 따라서 서로 다른 값을 가지지 않고 일정한 공통 전압을 가진다. 즉, 공통 전극(270)이 일 방향(본 실시예에서는 게이트선에 평행한 방향)으로 연장되어 있고, 이에 수직한 방향(본 실시예에서는 데이터선에 평행한 방향)으로는 서로 연결되어 있지 않았지만, 데이터선에 평행한 방향으로 전압 보조 배선(197)이 형성되어 공통 전압을 데이터선에 평행한 방향으로도 인가하여 표시 패널의 전체 영역에서 공통 전극(270)에는 일정한 공통 전압이 인가된다.

[0061] 공통 전극(270)의 위에는 지지층(311)이 위치한다. 지지층(311)은 지지층(311)의 내부이면서 화소 전극(192)과 공통 전극(270)의 사이 공간(이하 미세 공간층(Microcavity)이라 함)이 형성될 수 있도록 지지하는 역할을 한다. 본 실시예에 따른 지지층(311)의 단면은 사다리꼴 모양을 가지며, 미세 공간층(305; 도 13 참고)에 액정을 넣을 수 있도록 하기 위하여 일측면에 액정 주입구(도 12A의 335 참고)를 가질 수 있다. 지지층(311)은 질화 규소(SiNx) 따위의 무기 절연 물질을 포함할 수 있다. 액정 주입구(335)는 미세 공간층(305)을 형성하기 위한 희생층을 제거할 때에도 사용될 수 있다. 이에 대해서는 제조 방법을 설명하면서 상세하게 살펴본다.

[0062] 또한, 미세 공간층(305)에 주입되는 액정 분자를 배열시키기 위하여 공통 전극(270)의 하부 및 화소 전극(190)의 상부에는 배향막(도시하지 않음)이 형성되어 있을 수 있다. 배향막은 폴리 아믹산(Polyamic acid), 폴리 실록산(Polysiloxane) 또는 폴리 이미드(Polyimide) 등의 액정 배향막으로써 일반적으로 사용되는 물질들 중 적어도 하나를 포함하여 형성될 수 있다.

[0063] 미세 공간층(305)의 내부(정확하게는, 배향막의 내부)에는 액정층(3)이 형성되어 있다. 액정 분자(301)는 배향막에 의하여 초기 배열하며, 인가되는 전계에 따라서 배열 방향이 변한다. 액정층(3)의 두께는 약 5~6㎛로 형성될 수 있다. 미세 공간층(305)에 형성되는 액정층(3)은 모관력(capillary force)을 이용하여 미세 공간층(305)에 주입될 수 있으며, 배향막도 모관력에 의하여 형성될 수 있다.

[0064] 지지층(311)의 위에는 평탄화층(312)가 형성되어 있다. 평탄화층(312)는 미세 공간층(305) 및 액정층(3)에 의하여 발생한 단차를 제거하기 위한 층으로 유기 물질을 포함할 수 있다.

[0065] 평탄화층(312)의 위에는 상부 절연층(313)이 형성되어 있다. 상부 절연층(313)은 질화 규소(SiNx) 따위의 무기 절연 물질을 포함할 수 있다. 평탄화층(312)과 상부 절연층(313)은 지지층(311)과 함께 패터닝되어 액정 주입구(335)를 형성한다.

[0066] 실시예에 따라서는 평탄화층(312) 및 상부 절연층(313)은 생략될 수 있다.

[0067] 절연 기판(110)의 하부 및 상부 절연층(313)의 상부에는 편광판(도시하지 않음)이 위치하고 있다. 편광판은 편광을 생성하는 편광 소자와 내구성을 확보하기 위한 TAC(Tri-acetyl-cellulose)층을 포함할 수 있으며, 실시예에 따라서는 상부 편광판과 하부 편광판은 투과축의 방향이 수직 또는 평행할 수 있다.

[0068] 이하에서는 도 3 내지 도 14를 통하여 본 발명의 실시예에 따른 액정 표시 장치의 제조 방법에 대하여 살펴본다.

[0069] 도 3 내지도 14는 본 발명의 실시예에 따른 액정 표시 장치의 제조 방법을 순서대로 배열한 도면이다.

[0070] 먼저, 도 3은 절연 기판(110)위에 게이트선(121) 및 유지 전압선(131)이 형성된 배치도이다.

[0071] 도 3을 참고하면, 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(110) 위에 게이트선(121)이 및 유지 전압선(131)을 형성한다. 게이트선(121) 및 유지 전압선(131)은 동일한 물질로 동일한 마스크에 의하여 함께 형성된다. 또한, 게이트선(121)은 제1 게이트 전극(124a), 제2 게이트 전극(124b) 및 제3 게이트 전극(124c)을 포함하고, 유지 전압선(131)은 유지 전극(135a, 135b) 및 게이트선(121) 방향으로 돌출된 돌출부(134)를 포함한다. 유지 전극(135a, 135b)은 제1 부화소 전극(192h) 및 전단 화소의 제2 부화소 전극(192l)을 둘러싸는 구조를 가진다. 게이트선(121)에는 게이트 전압이 인가되고, 유지 전압선(131)에는 유지 전압이 인가되므로 서로

떨어져 형성되어 있다. 유지 전압은 일정한 전압 레벨을 가지거나 스윙하는 전압 레벨을 가질 수 있다.

[0072] 게이트선(121) 및 유지 전압선(131) 위에 이들을 덮는 게이트 절연막(140)을 형성한다.

[0073] 그 후, 도 4 및 도 5에서 도시하고 있는 바와 같이, 게이트 절연막(140) 위에 반도체(151, 154, 155), 데이터선(171) 및 소스/드레인 전극(173a, 173b, 173c, 175a, 175b, 175c)를 형성한다.

[0074] 도 4는 반도체(151, 154, 155)를 형성한 배치도를 도시하고 있고, 도 5는 데이터선(171) 및 소스/드레인 전극(173a, 173b, 173c, 175a, 175b, 175c)를 형성한 배치도를 도시하고 있지만, 실제로는 아래와 같은 공정에 의하여 반도체(151, 154, 155), 데이터선(171) 및 소스/드레인 전극(173a, 173b, 173c, 175a, 175b, 175c)가 함께 형성된다.

[0075] 즉, 반도체를 형성하는 물질과 데이터선/소스/드레인 전극을 형성하는 물질을 순차적으로 적층한다. 그 후, 하나의 마스크(슬릿 마스크 또는 반투과 마스크)를 통하여 노광, 현상하고 식각하는 한번의 공정을 통하여 두 패턴을 함께 형성한다. 이 때, 박막 트랜지스터의 채널 부분에 위치하는 반도체(154)가 식각되지 않도록 하기 위하여 해당 부분에는 마스크의 슬릿 또는 반투과 영역이 대응하여 노광한다.

[0076] 이 때, 각 반도체(151, 154, 155)의 위이며, 데이터선(171), 소스/드레인 전극의 사이에는 복수의 저항성 접촉 부재가 형성되어 있을 수도 있다.

[0077] 데이터 도전체(171, 173c, 175a, 175b, 175c) 및 노출된 반도체(154) 부분 위에는 전 영역에 걸쳐 제1 보호막(180)을 형성한다. 제1 보호막(180)은 질화 규소(SiNx)와 산화 규소(SiOx) 따위의 무기 절연물 또는 유기 절연물을 포함할 수 있다.

[0078] 그 후, 도 6에서 도시하고 있는 바와 같이 제1 보호막(180)의 위에는 컬러 필터(230) 및 차광 부재(Black matrix; 220)를 형성한다. 차광 부재(220)는 화상을 표시하는 영역에 대응하는 개구부를 가지는 격자 구조로 형성하며, 빛이 투과하지 못하는 물질로 형성한다. 도 6에서는 차광 부재(220)를 명확하게 도시하기 위하여 빗금으로 나타내었다.

[0079] 한편, 차광 부재(220)의 개구부에는 컬러 필터(230)를 형성한다. 컬러 필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있어, 각 컬러 필터(230)별로 형성 공정을 수행하여야 한다. 그 결과 3색을 표시하는 경우에는 3번의 컬러 필터(230) 형성 공정을 수행한다.

[0080] 컬러 필터(230) 및 차광 부재(220)의 위에는 전체 영역에 걸쳐서 제2 보호막(185)을 형성한다. 제2 보호막(185)은 질화 규소(SiNx)와 산화 규소(SiOx) 따위의 무기 절연물 또는 유기 절연물을 포함할 수 있다.

[0081] 도 7A를 참고하면, 컬러 필터(230), 차광 부재(220) 및 보호막(180, 185)에 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)의 확장부(175b')를 각각 노출하는 제1 접촉구(186a) 및 제2 접촉구(186b)를 형성한다. 또한, 컬러 필터(230), 차광 부재(220) 및 보호막(180, 185)에는 유지 전압선(131)의 돌출부(134) 및 제3 드레인 전극(175c)의 확장부(175c')를 노출시키는 제3 접촉구(186c)를 형성한다.

[0082] 그 후, 제2 보호막(185) 위에 제1 부화소 전극(192h)와 제2 부화소 전극(1921)을 포함하는 화소 전극(192) 및 전압 보조 배선(197)을 형성한다. 이 때, 화소 전극(192) 및 전압 보조 배선(197)은 ITO 또는 IZO 등의 투명한 도전 물질로 만들어질 수 있다. 또한, 제1 부화소 전극(192h) 및 제2 부화소 전극(1921)은 접촉구(186a, 186b)를 통하여 각각 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)과 물리적, 전기적으로 연결한다. 또한, 제3 접촉구(186c)를 통하여 제3 드레인 전극(175c)의 확장부(175c')와 유지 전압선(131)의 돌출부(134)를 전기적으로 연결시키는 연결 부재(194)도 형성한다. 그 결과, 제2 드레인 전극(175b)에 인가된 데이터 전압 중 일부는 제3 소스 전극(173c)을 통해 분압되어, 제2 부화소 전극(1921)에 인가되는 전압의 크기는 제1 부화소 전극(192h)에 인가되는 전압의 크기보다 작을 수 있다.

[0083] 전압 보조 배선(197)은 데이터선(171)의 상부에 위치하며, 데이터선(171) 따라서 세로 방향으로 연장되는 구조를 가지도록 형성한다. 다만, 본 실시예에서는 전압 보조 배선(197)이 제3 접촉구(186c)의 부근의 박막 트랜지스터 형성 영역에서 우측으로 꺾이는 구조를 가지는데, 이는 화소 구조가 서로 일정 간격을 유지하기 위하여 본 실시예에서 적용된 구조이므로 반드시 꺾이는 구조를 가질 필요는 없다. 또한, 전압 보조 배선(197)은 데이터선(171)보다 좁은 폭을 가질 수 있다. 전압 보조 배선(197)이 데이터선(171)의 상부에 위치하므로 인하여 데이터선(171)에 데이터 전압이 인가되면서 발생하는 전계의 변화를 차단하는 역할도 수행할 수 있다.

[0084] 전압 보조 배선(197)에는 공통 전압이 인가되며, 표시 패널의 상부 또는 하부에서 공통 전압을 인가받는 구조를

가질 수 있다.

[0085] 도 7B는 도 7A의 배치도에 대응하는 사시도이며, 인접하는 3개의 화소를 도시하고 있다. 도 7B는 도 7A를 상부에서 보이는 부분을 중심으로 간략하게 도시하고 있어 컬러 필터(230), 차광 부재(220), 화소 전극(192) 및 전압 보조 배선(197)만을 번호로 표시하였다.

[0086] 도 7B에서와 같이 컬러 필터(230)의 상부에는 화소 전극(192)이 형성되고, 차광 부재(220)의 상부에는 전압 보조 배선(197)이 형성된다. 화소 전극(192)의 끝 부분 일부는 차광 부재(220)의 상부에 위치할 수도 있다.

[0087] 그 후, 도 8A 및 도 8B에서 도시하고 있는 바와 같이 개구부(301) 및 연결부(302)를 가지는 희생층(300)을 형성한다. 희생층(300)은 포토 레지스트(PR) 등의 유기 물질로 형성될 수 있다. 희생층(300)은 미세 공간층(Microcavity)이 형성될 위치에 미세 공간층(Microcavity)의 구조에 대응하는 본체와 인접하는 본체의 사이에 위치하는 개구부(301) 및 연결부(302)를 가진다. 개구부(301) 및 연결부(302)는 전압 보조 배선(197)의 위에 형성되며, 개구부(301)는 전압 보조 배선(197)을 노출시키며, 연결부(302)는 전압 보조 배선(197)를 가려 추후의 액정 주입구(335)의 형성 공정에서 전압 보조 배선(197)을 보호하는 역할을 수행한다. 즉, 연결부(302)는 액정 주입구(335)의 형성 공정에서 식각되는 영역(이하, '액정 주입구 오픈 영역'이라 함)에 대응하는 위치에 형성되어 있다. 개구부(301) 또는 연결부(302)의 폭은 약 2.5㎛를 가질 수 있다.

[0088] 도 8B에서는 연결부(302)의 두께가 희생층(300) 본체의 두께에 비하여 매우 얇게 도시되어 있지만, 실제로는 희생층(300) 본체의 두께에 준하는 두께를 가질 수 있다. 또한, 도 8B에서 화소 전극(192), 박막 트랜지스터가 노출된 영역(도면 하측 부분)이 존재하는 데, 해당 부분은 아래층의 구조를 명확하게 보여주기 위하여 일부로 노출시킨 것이고, 실제 제조 공정상에서는 해당 부분도 희생층(300)으로 가려져 있다. 이는 도 9B, 도 10B, 도 11B, 도 12B, 도 13 및 도 14에서 동일하다.

[0089] 그 후, 도 9A 및 도 9B에서 도시하고 있는 바와 같이, 공통 전극(270) 및 지지층(311)을 순차적으로 형성한다. 즉, ITO 또는 IZO와 같은 투명한 도전 물질을 표시 패널 전 영역에 걸쳐 적층한 후, 질화 규소(SiNx) 따위의 무기 절연 물질을 포함하는 지지층 형성 물질을 표시 패널 전 영역에 걸쳐 적층한다. 그 결과 공통 전극(270)은 희생층(300)의 개구부(301)에 의하여 노출되어 있는 전압 보조 배선(197)과 전기적으로 연결되며, 지지층(311)은 공통 전극(270)을 덮으며 형성된다.

[0090] 그 후, 도 10A 및 도 10B에서 도시하고 있는 바와 같이, 평탄화층(312)을 형성한다. 평탄화층(312)은 유기 물질을 포함하여 형성할 수 있으며, 액정 주입구 오픈 영역에는 평탄화층(312)을 형성하지 않는다. 즉, 패널 전체 영역에 유기 물질을 포함하는 평탄화층용 물질을 적층한 후 마스크를 사용하여 노광, 현상한 후 액정 주입구 오픈 영역에 대응하는 영역의 평탄화층용 물질을 제거하여 평탄화층(312)을 형성한다. 이 때, 평탄화층(312)의 하부에 형성되는 공통 전극(270) 및 지지층(311)은 식각하지 않아 노출되어 있는데, 이는 도 10A에서만 도시되어 있으며, 도 10B에서는 도시하고 있지 않다. 이는 도 10B에서는 단면을 보여주고자 액정 주입구 오픈 영역을 포함하여 이미 제거하고 있기 때문이다. 이상과 같이 평탄화층(312)의 형성 공정을 거치면, 액정 주입구 오픈 영역에는 희생층(300), 연결부(302), 공통 전극(270), 지지층(311)만 형성되어 있고, 그 외의 영역에는 희생층(300) 또는 개구부(301), 공통 전극(270), 지지층(311) 및 평탄화층(312)가 적층되어 있다.

[0091] 그 후, 도 11A, 도 11B, 도 12A 및 도 12B에서 도시하고 있는 바와 같이, 질화 규소(SiNx) 따위의 무기 절연 물질을 포함하는 상부 절연층용 물질을 적층(도 11A, 도 11B 참고)하고, 액정 주입구 오픈 영역을 식각(도 12A, 도 12B 참고)하여 상부 절연층(313) 및 액정 주입구(335)를 형성한다.

[0092] 상세하게 살펴보면, 도 11A 및 도 11B와 같이 질화 규소(SiNx) 따위의 무기 절연 물질을 포함하는 상부 절연층용 물질을 표시 패널 전 영역에 걸쳐 적층한다. 그 결과 도 11A 및 도 11B에서와 같이 상부 절연층용 물질(313)이 평탄화층(312)의 위에도 형성되며, 평탄화층(312)이 형성되지 않은 액정 주입구 오픈 영역에도 형성되어 액정 주입구 오픈 영역의 지지층(311) 위에 상부 절연층용 물질(313)이 형성되어 있음이 도시되어 있다. 도 11A에서 270/311/313은 공통 전극(270), 지지층(311) 및 상부 절연층용 물질(313)이 액정 주입구 오픈 영역에 순차적으로 적층되어 있음을 나타내고 있다. 한편, 도 11B에서는 액정 주입구 오픈 영역은 삭제되어 도시되어 있지 않으므로, 공통 전극(270), 지지층(311), 평탄화층(312) 및 상부 절연층용 물질(313)이 순차적으로 적층된 구조가 도시되어 있다.

[0093] 그 후, 도 12A 및 도 12B에서 도시하고 있는 바와 같이 액정 주입구 오픈 영역을 식각하는 공정을 수행한다. 액정 주입구 오픈 영역을 식각하기 위해서는 포토 레지스트(PR)를 전체 영역에 형성하고, 액정 주입구 오픈 영역에 대응하는 포토 레지스트(PR)는 제거하여 포토 레지스트 패턴을 형성하고, 그 후 포토 레지스트 패턴에 따라

서 식각하여 액정 주입구 오픈 영역을 식각한다. 이때, 액정 주입구 오픈 영역에서 식각되는 층은 상부 절연층용 물질(313), 지지층(311), 공통 전극(270) 및 희생층(300, 연결부(302) 포함)이 식각되며, 그 아래의 층은 식각하지 않는다. 실시예에 따라서는 희생층(300, 연결부(302) 포함)은 일부만 식각되거나 전혀 식각되지 않을 수도 있다. 여기서, 액정 주입구 오픈 영역을 식각하는 공정은 건식 식각(dry etch)으로 형성될 수 있으며, 식각하는 층을 함께 식각시킬 수 있는 식각액이 있는 경우 습식 식각(wet etch)로 식각할 수도 있다. 도 12B에서의 화살표는 액정 주입구 오픈 영역을 식각하는 것을 나타낸 것이다.

[0094] 그 후, 도 13에서 도시하고 있는 바와 같이 액정 주입구 오픈 영역을 통하여 희생층(300)을 제거하는 공정을 수행한다. 본 실시예에서는 희생층(300)은 포토 레지스트(PR)로 형성하였으므로, 상부 절연층(313)위에 형성된 포토 레지스트 패턴을 제거하는 공정과 함께 진행될 수 있다. 즉, 포토 레지스트 패턴을 제거하는 식각액(예를 들면, 포토 레지스트 스트리퍼(stripper))에 담구어 희생층(300)과 함께 상부 절연층(313)위에 형성된 포토 레지스트 패턴을 습식 식각할 수 있다. 이와 같은 공정에 의하면 상부 절연층(313)위에 형성된 포토 레지스트(PR)를 제거하는 공정과 희생층(300)을 제거하는 공정을 함께 수행할 수 있어 제조 공정이 짧아지는 장점을 가진다. 하지만, 희생층(300)을 포토 레지스트(PR)가 아닌 물질로 형성하는 경우에는 별도로 두 공정을 진행할 수도 있다. 또한, 희생층(300)은 습식 식각이 아닌 건식 식각으로도 진행될 수 있으며, 이에 대해서는 도 18의 실시예에서 상세하게 살펴본다.

[0095] 도 13에서의 화살표는 액정 주입구 오픈 영역이 식각되어 희생층(300)이 노출되므로 노출된 희생층(300)을 제거하는 것을 나타내며, 그 결과 미세 공간층(305)이 형성된다.

[0096] 그 후, 도 14에서 도시하고 있는 바와 같이, 형성된 미세 공간층(305)에 액정 물질을 주입하여 액정층(3)을 형성한다.

[0097] 액정 물질을 주입하기 전에 액정 분자를 배향시키는 배향막을 먼저 미세 공간층(305)에 형성하고, 그 후, 액정 물질을 주입할 수 있으며, 배향막 및 액정 물질의 주입시에는 모관력(capillary force)을 이용하여 미세 공간층(305)에 주입되도록 할 수 있다.

[0098] 이상의 실시예에서는 액정 주입구 오픈 영역을 형성하는 포토 레지스트(PR)와 희생층(300)을 함께 제거하여 공정 시간을 단축시켰다. 또한, 평탄화층(312)을 형성함에 있어서 액정 주입구 오픈 영역에는 평탄화층(312)을 제거하여 추후 액정 주입구 오픈시에 공정 시간을 줄인다. 또한, 도 11A 및 도 11B의 액정 주입구 오픈 영역의 평탄화층(312)을 제거할 때 사용하는 마스크와 도 12A와 도 12B에서 액정 주입구 오픈 영역을 식각하기 위하여 포토 레지스트(PR)를 형성하는 마스크는 서로 동일한 마스크를 사용할 수도 있다. 뿐만 아니라, 이상의 실시예와 달리 평탄화층(312)을 형성할 때 액정 주입구 오픈 영역에 대응하는 평탄화층(312)을 제거하지 않을 수도 있으며, 이와 같은 경우에는 도 12A 및 도 12B와 같이 액정 주입구 오픈 영역을 식각할 때, 액정 주입구 오픈 영역에 대응하는 평탄화층(312)도 함께 식각할 수도 있다.

[0099] 실시예에 따라서는 평탄화층(312) 및 상부 절연층(313)은 생략될 수 있다.

[0100] 또한, 절연 기판(110)의 하부 및 상부 절연층(313)의 상부에는 편광판(도시하지 않음)을 부착하는 공정이 더 추가될 수 있다. 편광판은 편광을 생성하는 편광 소자와 내구성을 확보하기 위한 TAC(Tri-acetyl-cellulose)층을 포함할 수 있으며, 실시예에 따라서는 상부 편광판과 하부 편광판은 투과축의 방향이 수직 또는 평행할 수 있다.

[0101] 이상과 같은 실시예에서는 희생층(300)을 형성할 때 연결부(302)를 형성하여 액정 주입구 오픈 영역을 식각할 때 하부의 전압 보조 배선(197)이 식각되지 않도록 한다.

[0102] 이에 대하여 도 15 및 도 16을 참고하여 보다 상세하게 살펴본다.

[0103] 도 15 및 도 16은 본 발명의 실시예에 따른 희생층의 구조 및 그에 따른 액정 표시 패널의 식각 후 도면이다.

[0104] 도 15에서 도시하고 있는 바와 같이 희생층(300)은 개구부(301)와 연결부(302)를 포함하며, 연결부(302)는 액정 주입구 오픈 영역에 대응하여 희생층의 본체를 연결하면서 형성되어 있다. 연결부(302)에 의하여 상하로 연결된 개구부(301)는 서로 분리되어 있으며, 전압 보조 배선(197)은 개구부(301)에 노출되어 있다가 액정 주입구 오픈 영역에서는 연결부(302)에 의하여 덮여 있다.

[0105] 그 후, 액정 주입구 오픈 영역을 식각하면, 액정 표시 패널은 도 16에서 도시하고 있는 바와 같이 액정 주입구(335)와 상부 절연층(313)이 게이트선(121)의 연장 방향(가로 방향)으로 연장된 구조를 가지며, 액정 주입구 오픈 영역에 의하여 화소 전극(192) 및 전압 보조 배선(197)이 노출되는 것을 확인할 수 있다. 실시예에 따라서

는 화소 전극(192)은 노출되지 않을 수도 있는데, 이는 액정 주입구 오픈 영역의 폭을 조절함에 의하여 달라진다. 액정 주입구 오픈 영역의 폭은 실시예에 따라 다르며, 액정 주입구가 형성될 수 있도록 희생층(300)의 적어도 일부는 노출시켜야 한다.

[0106] 도 16에서 도시하고 있는 바와 같이 공정에 의하여 전압 보조 배선(197)은 식각되지 않고 형성되므로 전압 보조 배선(197)을 통하여 데이터선(171)에 평행하는 방향으로도 공통 전압이 전달되도록 하여 공통 전극(270)이 위치가 변하더라도 일정한 공통 전압을 가질 수 있도록 한다.

[0107] 한편, 도 17에서는 본 발명의 또 다른 실시예에 다른 희생층(300)의 배치도를 도시하고 있다.

[0108] 도 17은 본 발명의 또 다른 실시예에 따른 희생층의 구조를 도시한 도면이다.

[0109] 도 17의 희생층(300)의 구조는 도 15의 희생층(300)과 달리 연결부(302')가 희생층(300)의 본체를 연결하지 않고, 일측의 희생층(300) 본체에 연결되어 있고 타측의 희생층(300) 본체와는 떨어져 있는 구조를 가진다. 그 결과 개구부(301)는 데이터선(171)의 연장 방향에 따라서 일체로 연결된 구조를 가진다.

[0110] 도 17의 실시예에 따른 희생층(300)의 연결부(302')는 하부의 전압 보조 배선(197)의 적어도 일부와 중첩하도록 형성되며, 액정 주입구 오픈 영역을 식각하더라도 전압 보조 배선(197)이 단선되지 않을 정도로는 중첩되어 있어야 한다. 그래야 공통 전압이 데이터선(171)에 평행하는 방향으로도 전달되어 공통 전극(270)이 위치가 변하더라도 일정한 공통 전압을 가질 수 있기 때문이다.

[0111] 한편, 실시예에 따라서는 액정 주입구 오픈 영역을 식각할 때 공정 조건을 조절하여 희생층(300)에 연결부(302, 302')가 없더라도 전압 보조 배선(197)이 식각되지 않도록 할 수도 있다.

[0112] 이하에서는 도 18을 참고하여 본 발명의 또 다른 실시예에 따른 액정 표시 장치에 대하여 살펴본다.

[0113] 도 18은 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 단면도이다.

[0114] 도 18은 도 2에 대응하는 도면으로, 도 2와 달리 컬러 필터(230)와 차광 부재(220)가 상부 절연층(313)의 상부에 위치한다. 컬러 필터(230)와 차광 부재(220)의 위치는 도 2 및 도 18과 달리 별도의 추가 절연 기판 상에 형성될 수도 있고, 다양한 위치에 형성될 수 있다.

[0115] 도 18과 같은 구조는 도 2와 같은 구조와 달리 제조 방법에서 아래와 같은 차이점을 가질 수 있다.

[0116] 즉, 컬러 필터(230)를 형성하거나, 유기 물질을 포함하는 차광 부재(220)를 형성함에 있어서는 물질을 베이크(bake)하는 공정이 필요하다. 이는 유동성을 가지는 물질이 형성된 후 이를 굳혀서 단단하게 하는 것으로 일정 수준 이상의 온도에 노출시키는 것을 의미한다. 하지만, 도 2의 실시예에서는 희생층(300)을 제거하기 위하여 습식 식각을 할 수 있는 것으로 기술하고 있는데, 컬러 필터(230)가 희생층(300)이 형성된 후에 형성되면, 희생층(300)도 경화되어 습식 식각이 어려워지는 문제가 발생할 수 있다. 이에 습식 식각을 하는 경우에는 컬러 필터(230) 또는 차광 부재(220)는 희생층(300)이 형성되기 전이나 희생층(300)이 제거된 후에 형성될 수 있다.

[0117] 하지만, 희생층(300)을 건식 식각하는 경우에는 희생층(300)이 경화되어도 무관하다. 그러므로, 도 18과 같은 실시예에서는 희생층(300), 공통 전극(270), 지지층(311), 평탄화층(312) 및 상부 절연층(313)을 형성하고, 그 위에 차광 부재(220) 및 컬러 필터(230)를 형성하여 이를 경화시키는 베이크(bake) 공정을 진행한다. 베이크(bake) 공정에 의하면, 희생층(300) 등이 경화되어 습식 식각이 용이하지 않을 수 있으므로, 식각시 건식 식각을 진행한다. 특히 희생층(300)을 액정 주입구(335)를 통하여 제거할 때에도 스퍼터링 따위의 건식 식각을 통하여 진행한다.

[0118] 이를 넓게 표현하면, 공통 전극(270)을 형성하는 단계와 액정 주입구를 형성하기 위하여 액정 주입구 오픈 영역을 식각하는 단계 사이에 컬러 필터(230)를 형성하는 단계(베이크 공정 포함)를 수행하더라도 건식 식각을 통하여 희생층(300)을 제거하는 경우에는 문제가 없다.

[0119] 이상의 실시예에서는 희생층(300)은 전부 제거되는 것으로 도시하고 있지만, 희생층(300) 중 일부(예를 들면, 연결부(302)로 액정 주입구 오픈 영역을 식각하더라도 노출되지 않는 영역등)는 남을 수도 있다.

[0120] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

## 부호의 설명

[0121] 110: 절연 기판

220: 차광 부재 230: 컬러 필터

192: 화소 전극 270: 공통 전극

3: 액정층 300: 희생층

301: 개구부 302, 302' 연결부

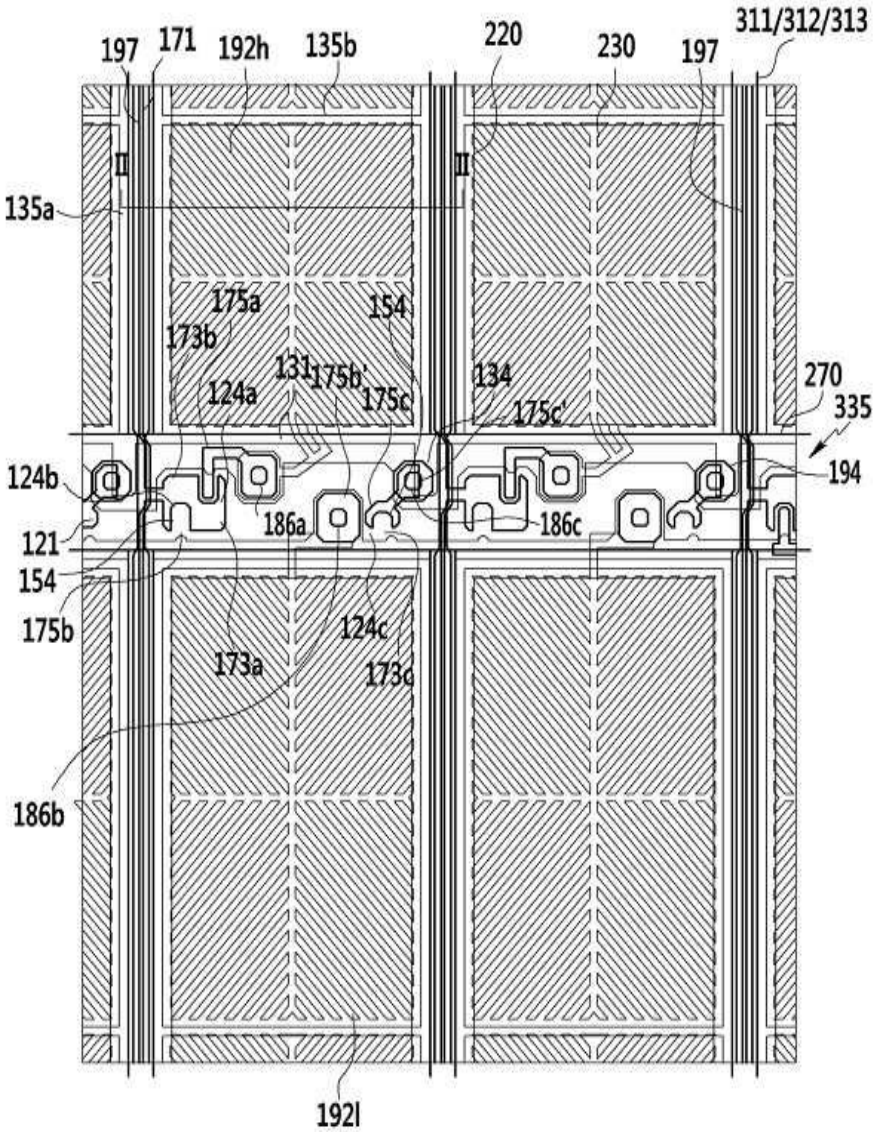
305: 미세 공간 310: 액정 분자

311: 지지층 312: 평탄화층

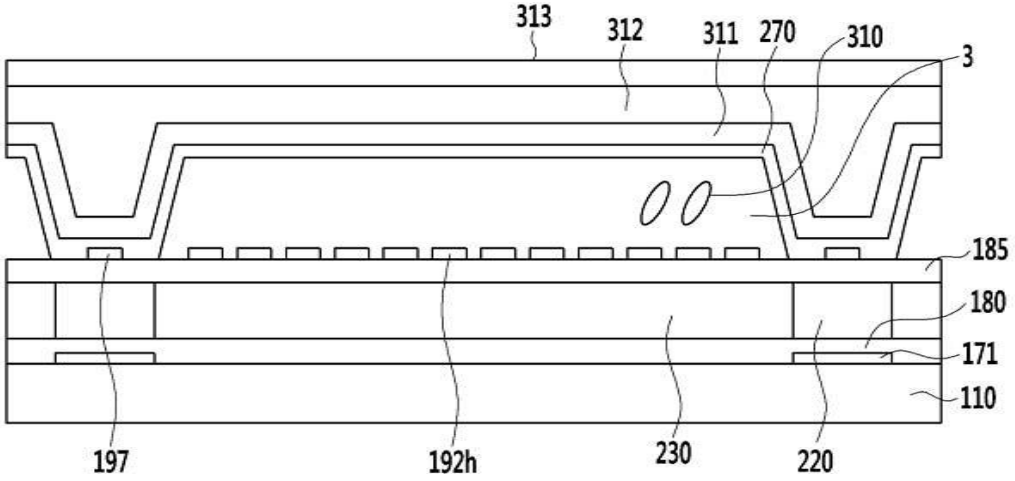
313: 상부 절연층 335: 액정 주입구

## 도면

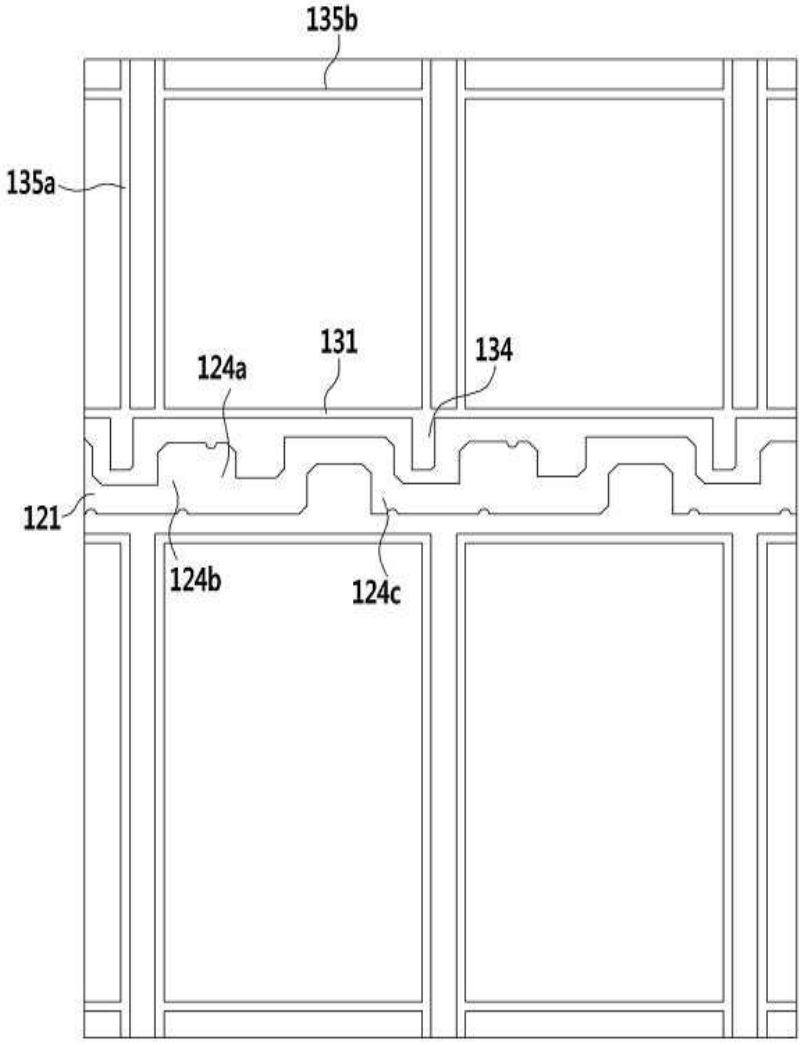
### 도면1



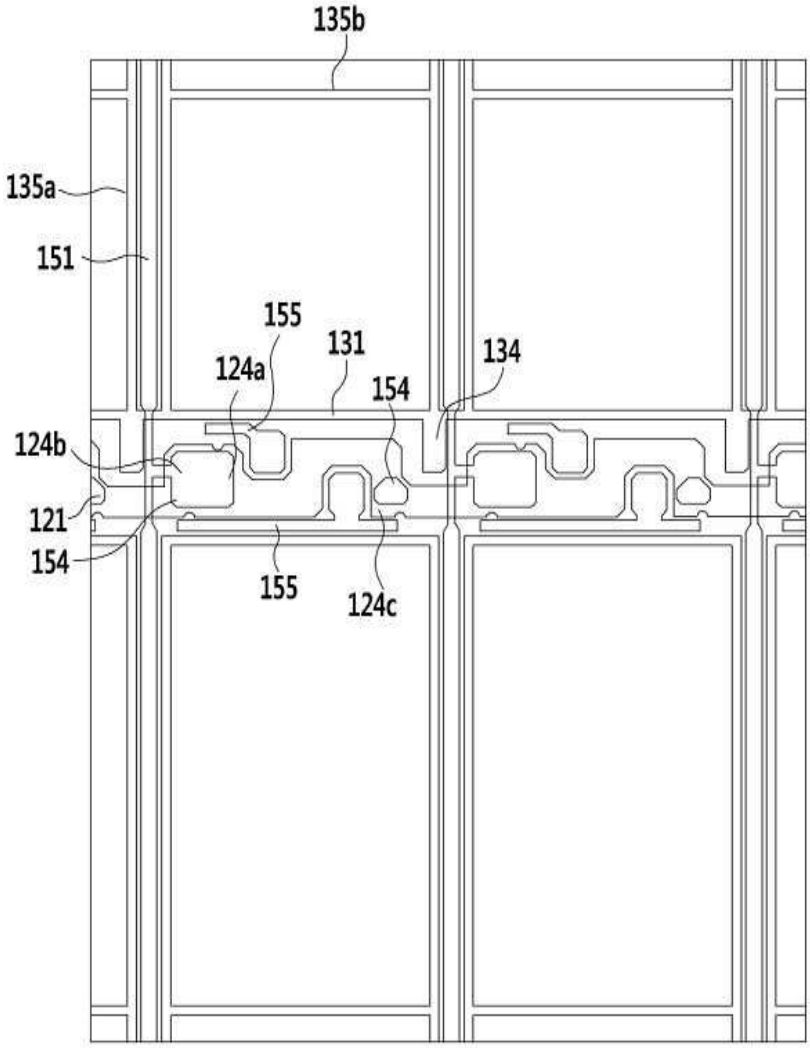
도면2


313
312
311
270
310
3
185
180
171
110
197
192h
230
220

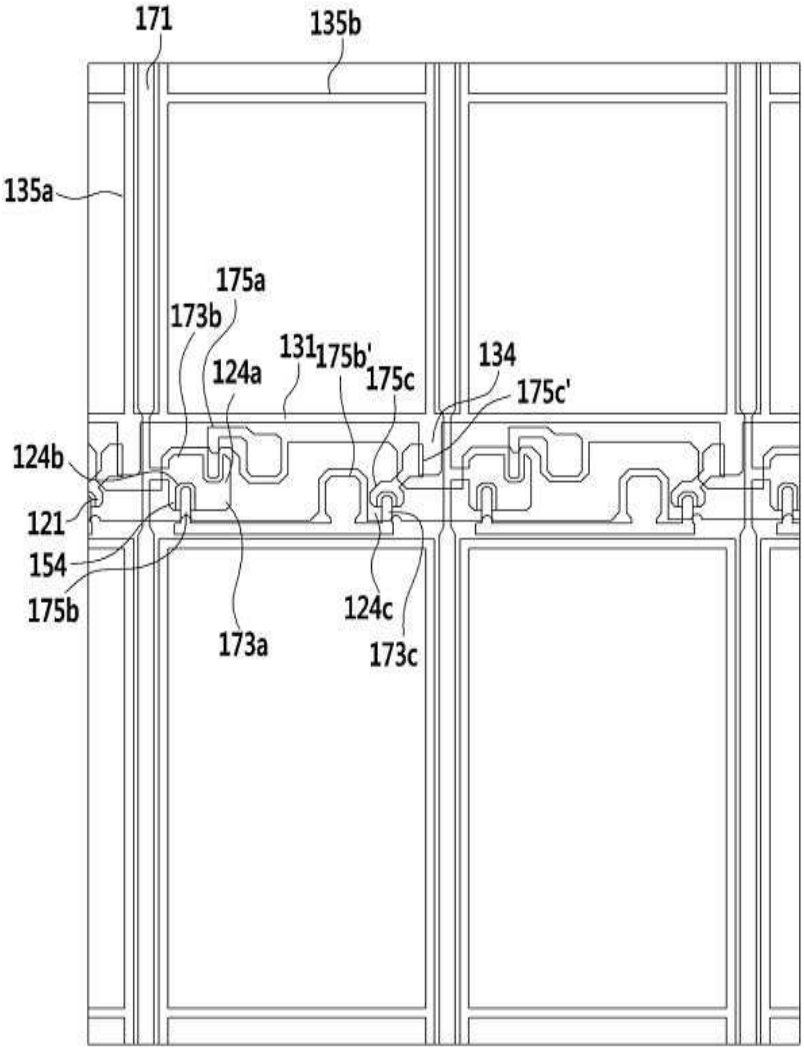
도면3


135b
135a
131
124a
134
121
124b
124c

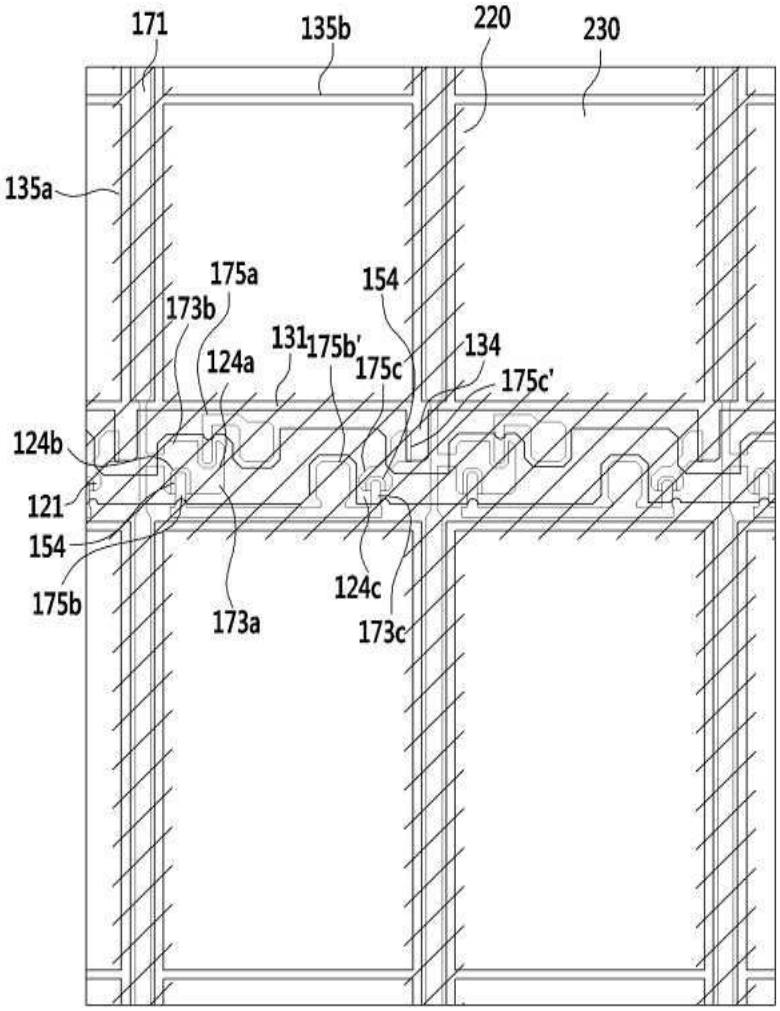
도면4



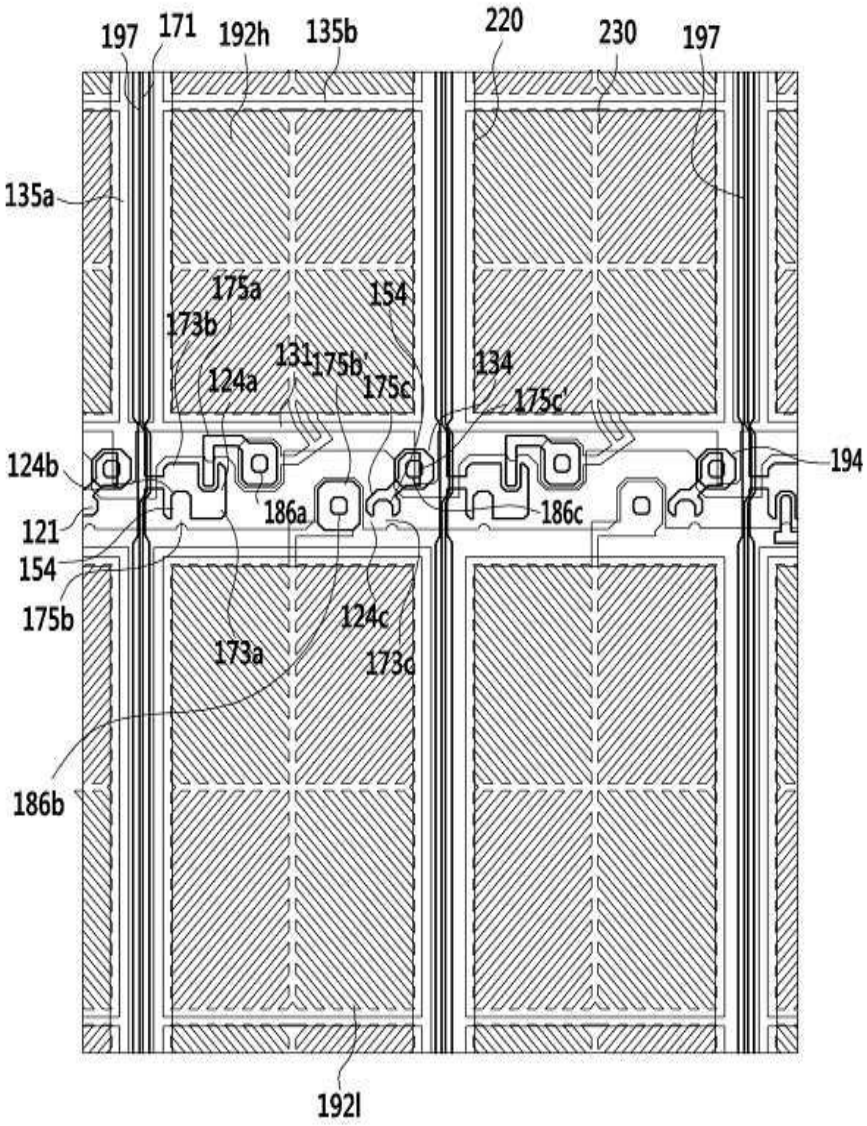
도면5


171
135b
135a
175a
173b
131
175b'
175c
134
124a
175c'
124b
121
154
175b
173a
124c
173c

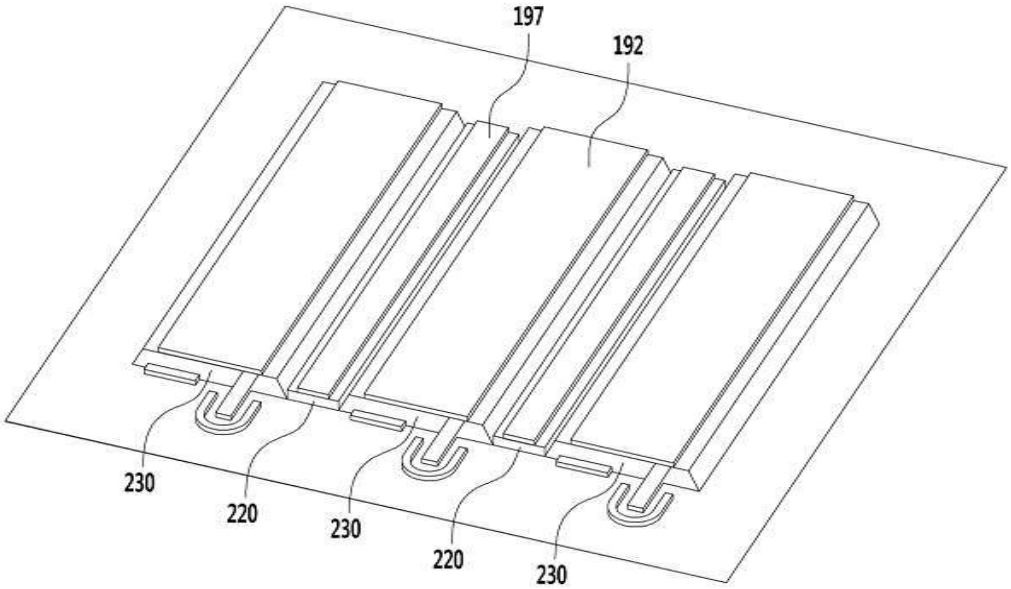
도면6


171
135b
220
230
135a
175a
154
173b
131
175b'
175c
134
124a
175c'
124b
121
154
175b
124c
173a
173c

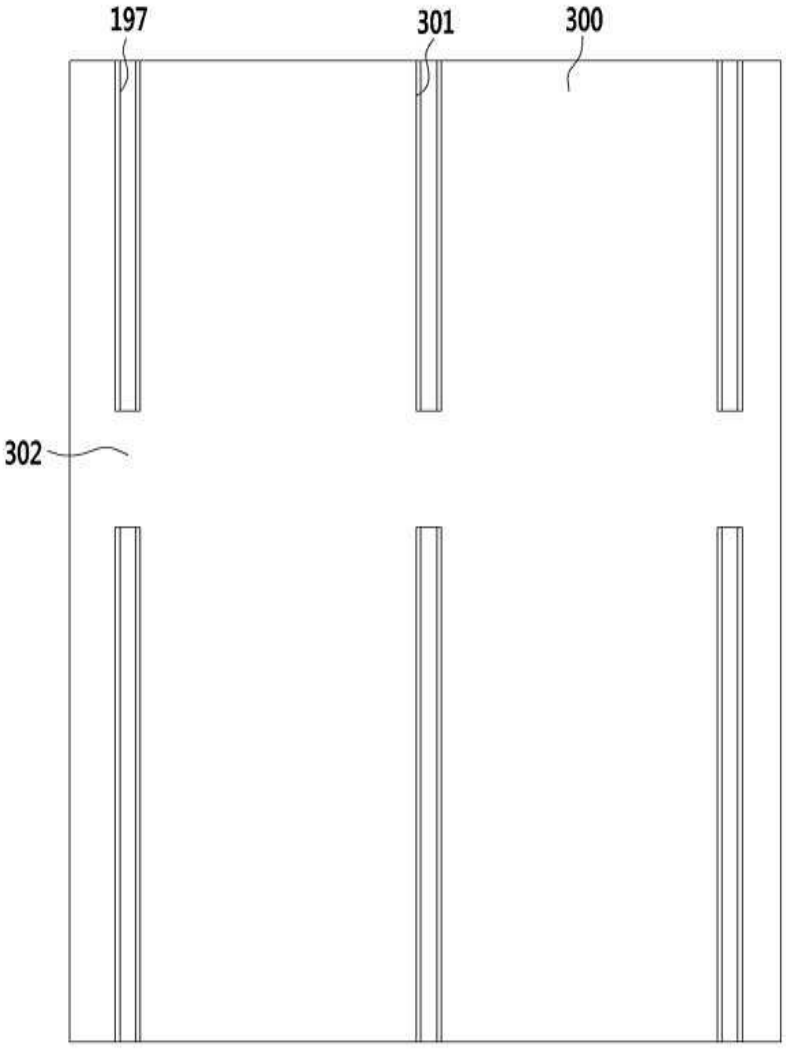
도면7a


197
171
192h
135b
220
230
197
135a
175a
154
173b
131
175b'
124a
175c
134
175c'
124b
194
186a
186c
121
154
175b
124c
173a
173c
186b
192l

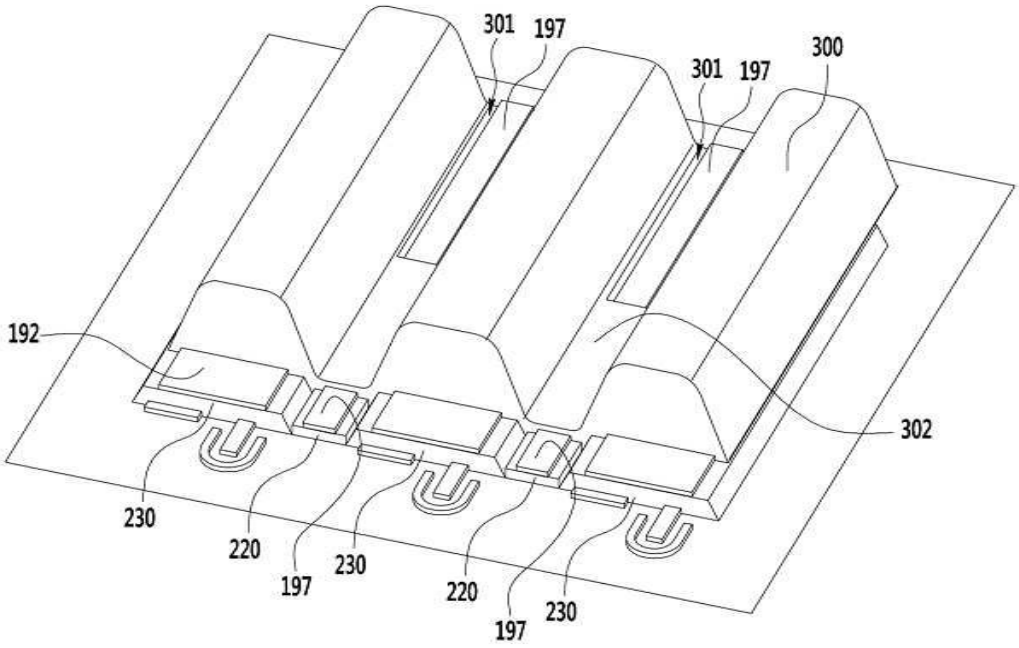
도면7b



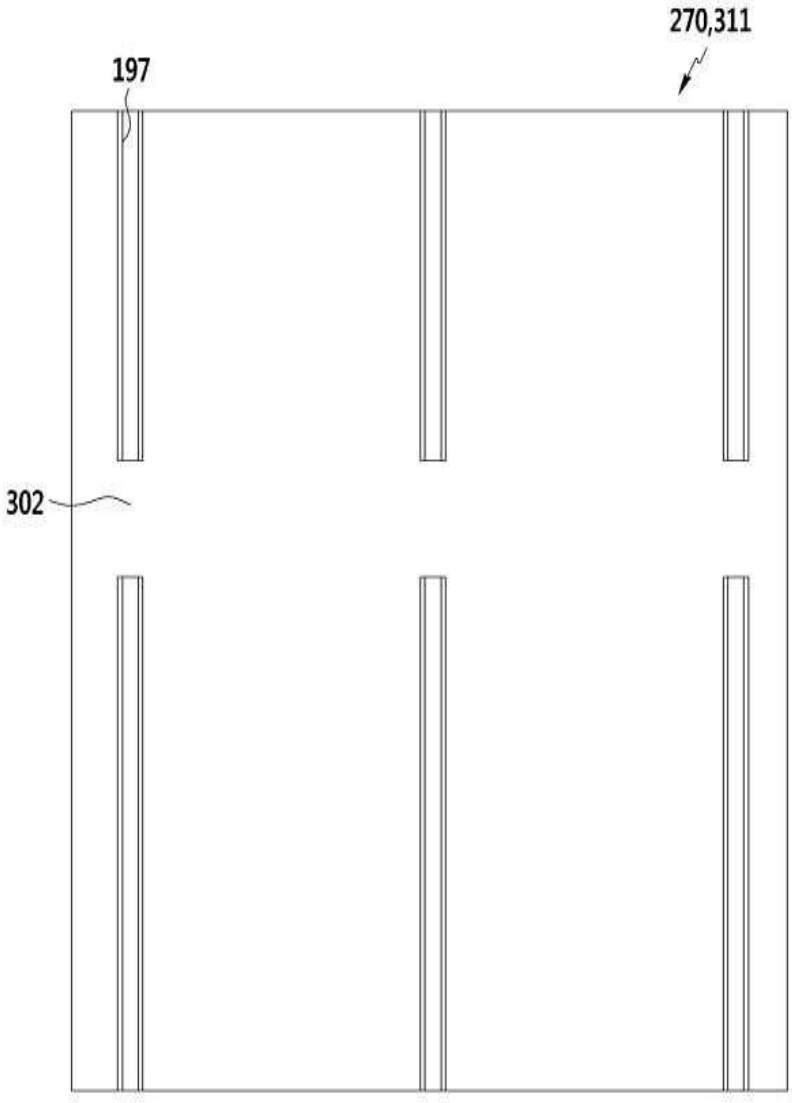

도면8a



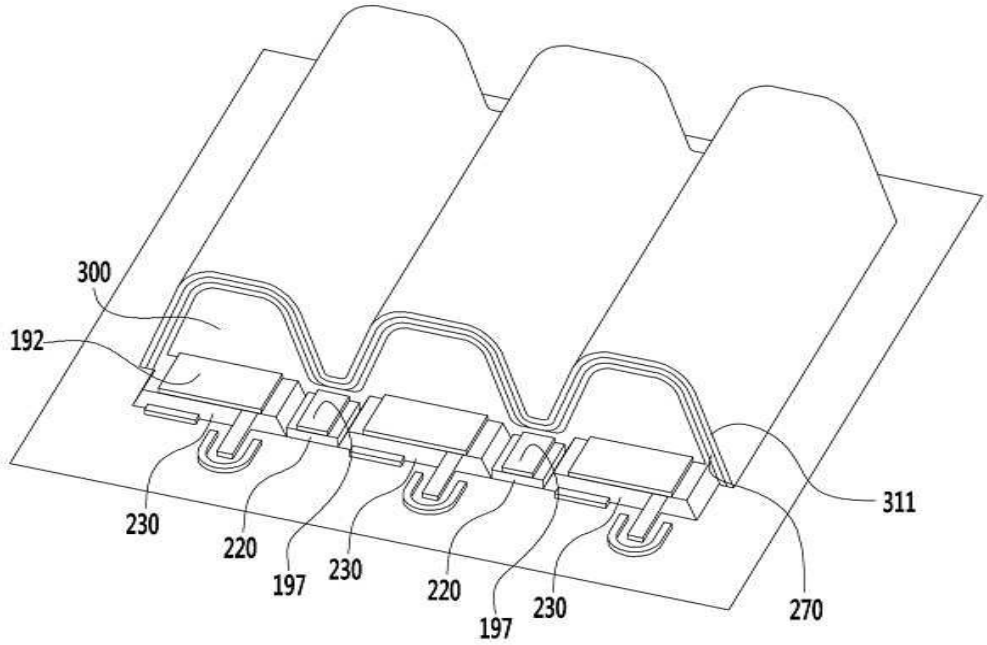
도면8b



도면9a

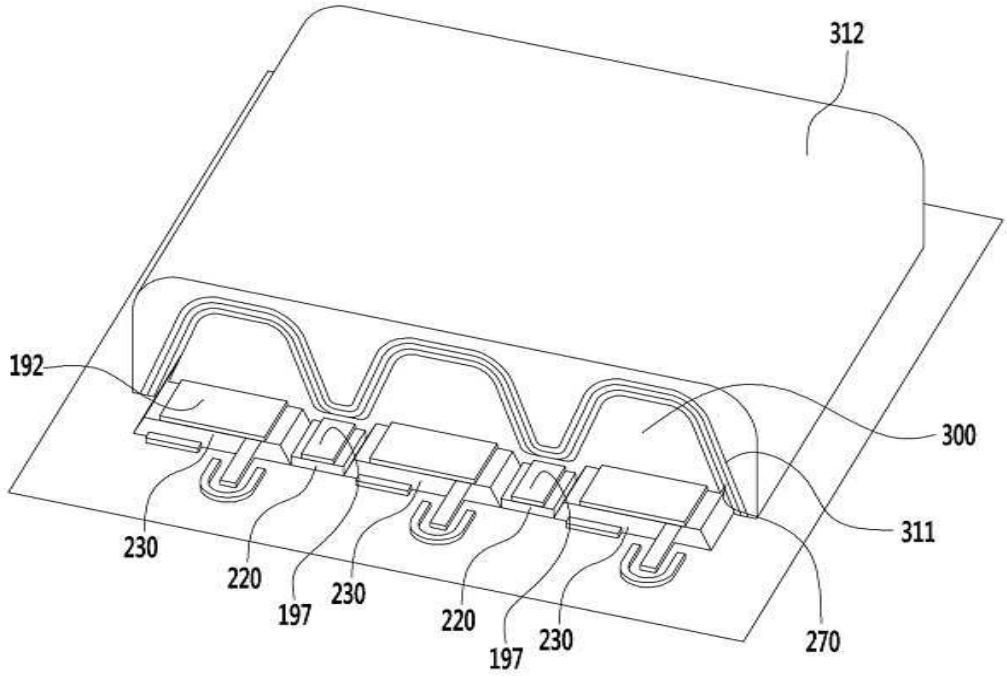


도면9b

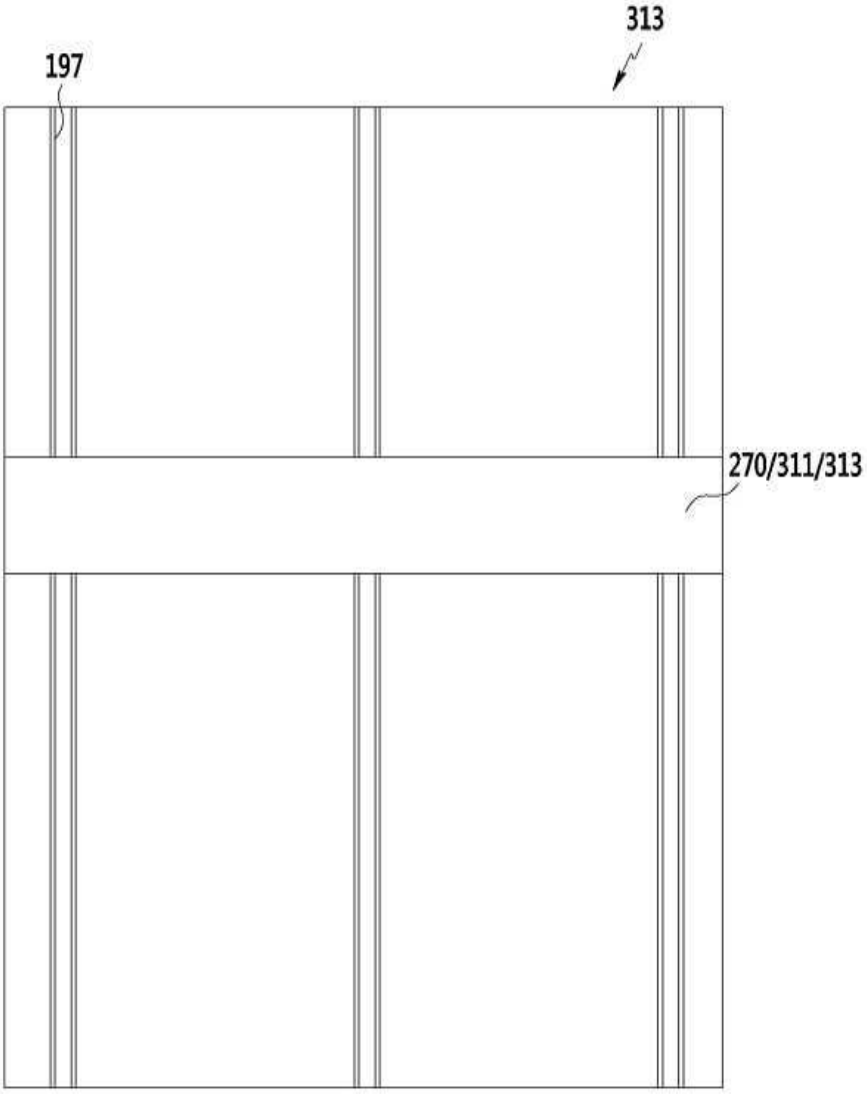


도면10a

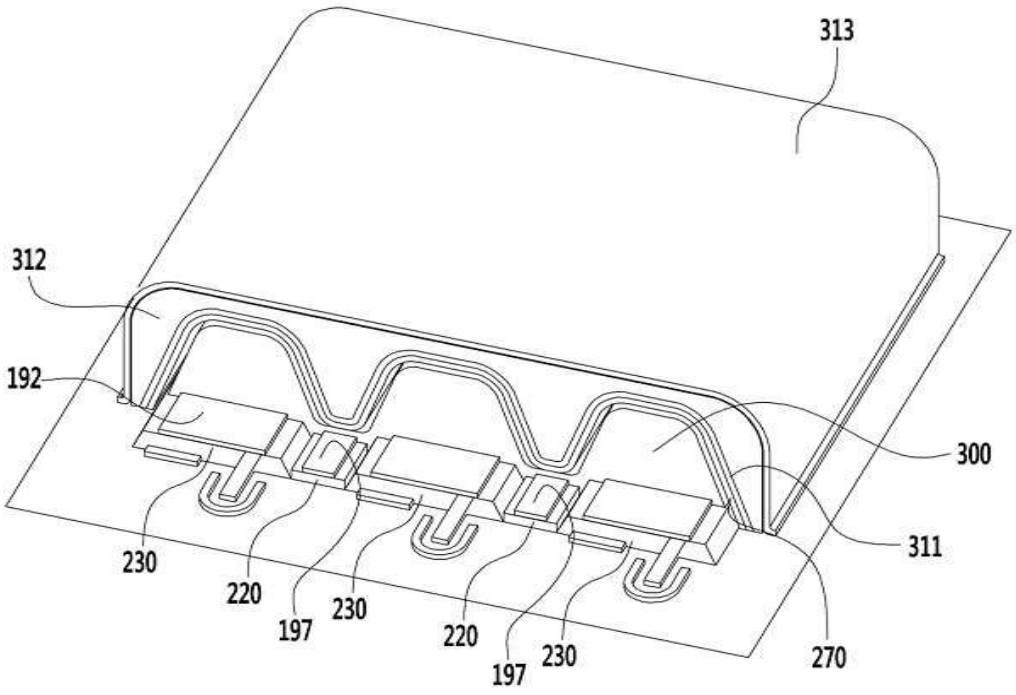
도면10b



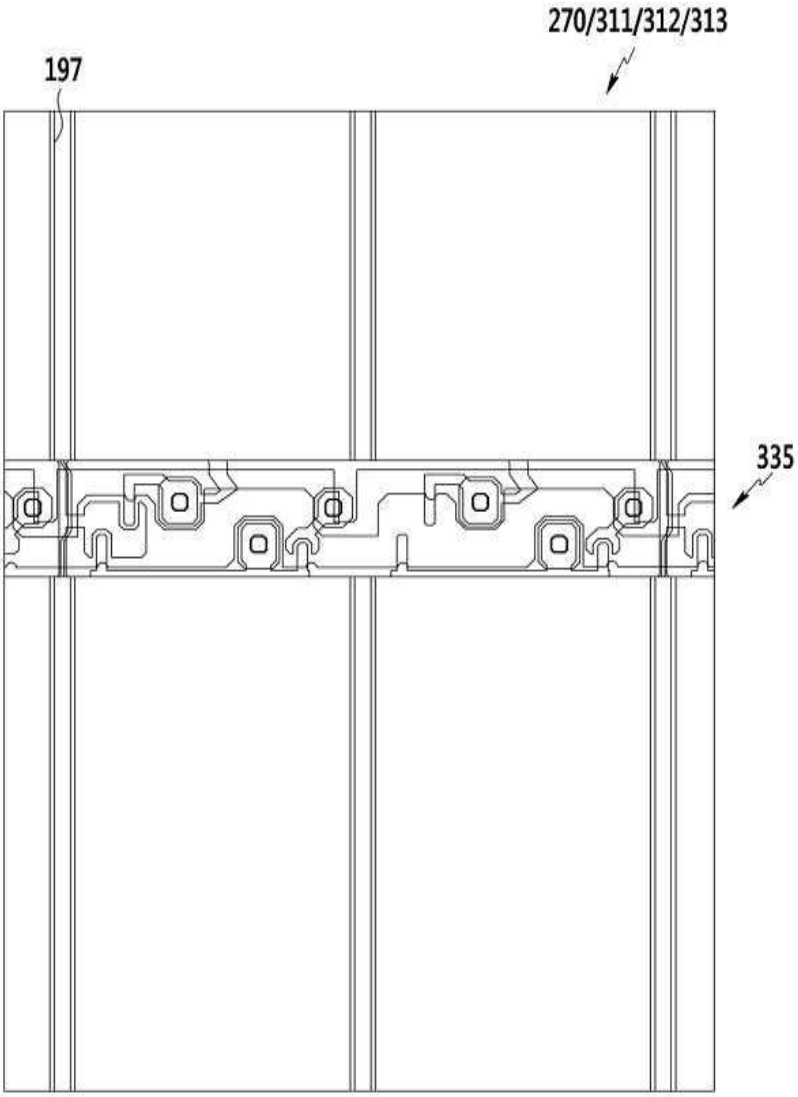
도면11a



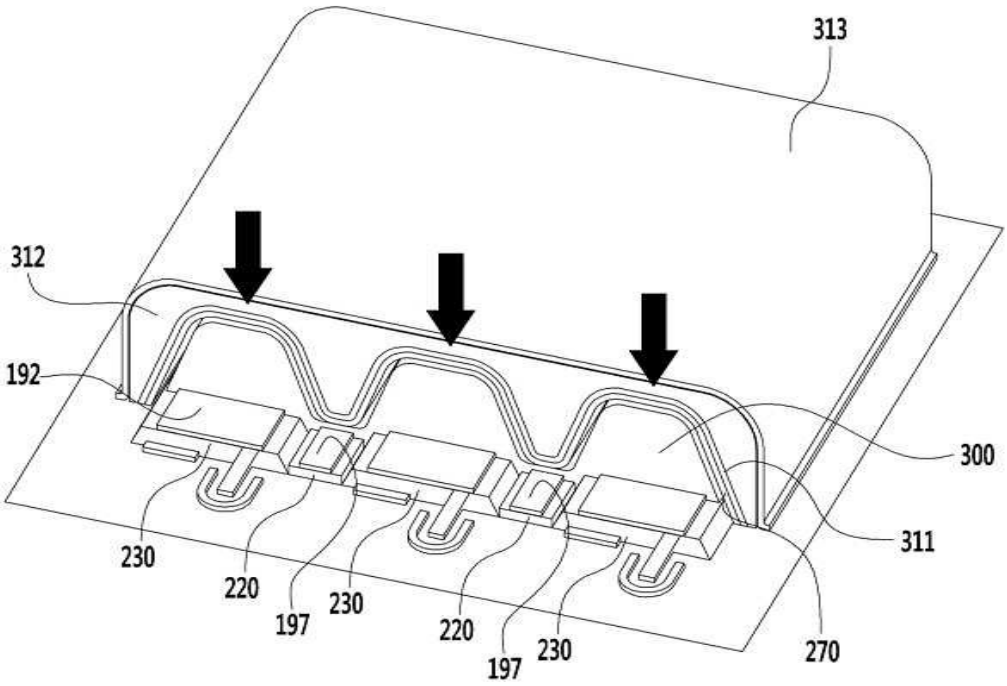
도면11b



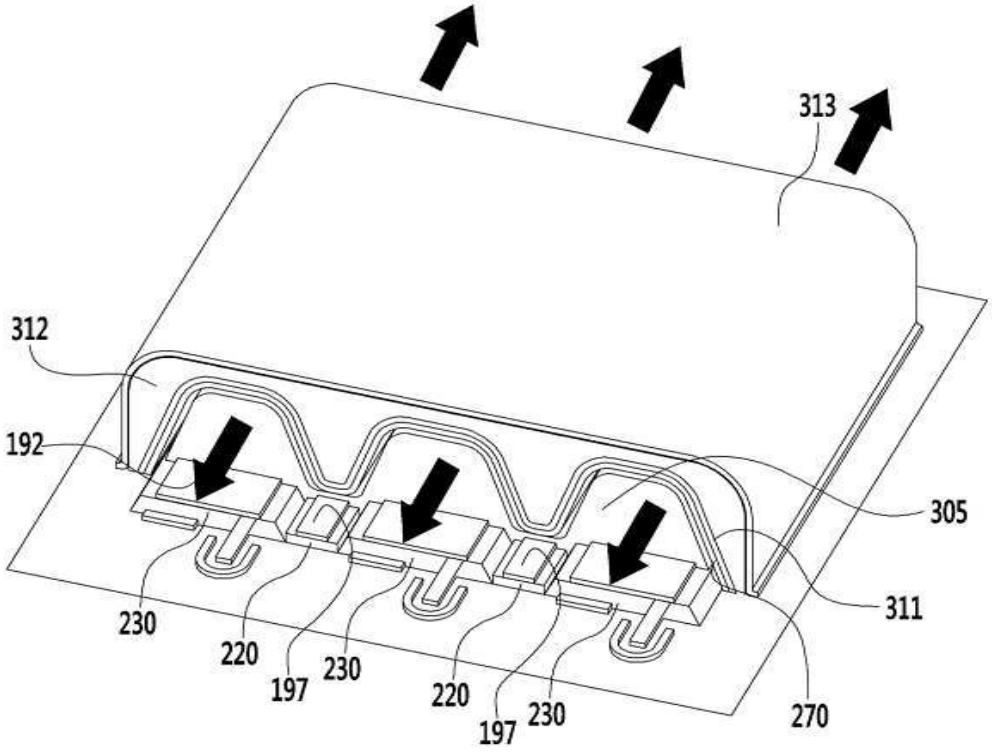
도면12a



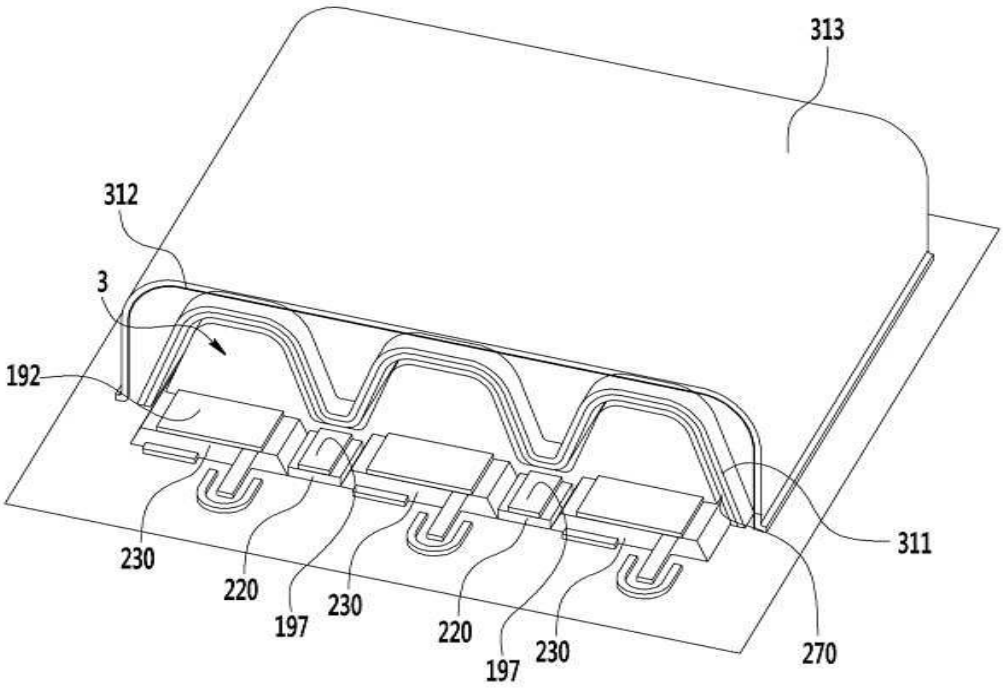
도면12b


313
312
192
300
311
230
220
197
230
220
197
230
270

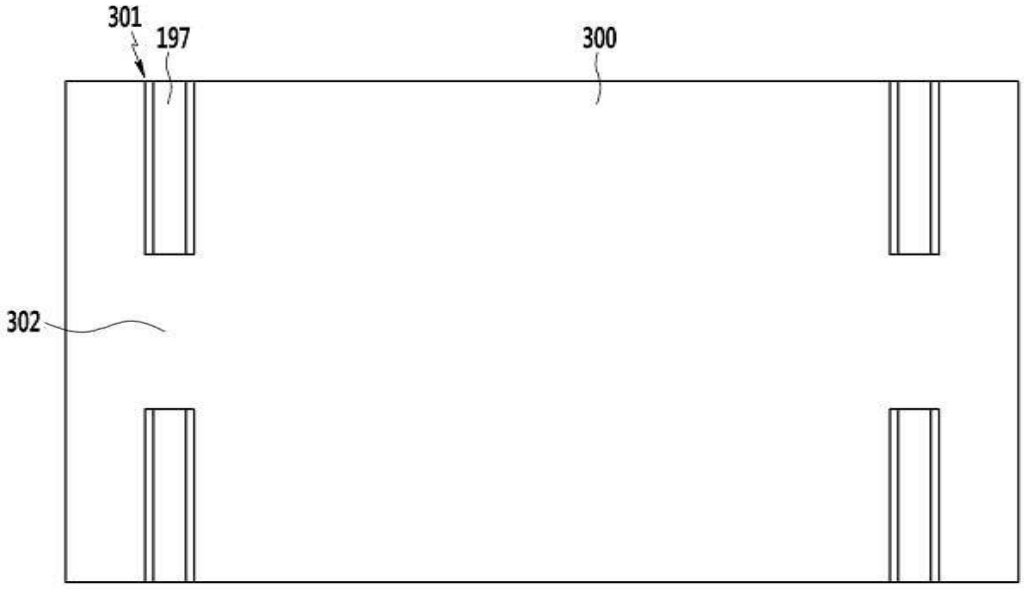
도면13


313
312
192
305
311
230
220
197
230
220
197
230
270

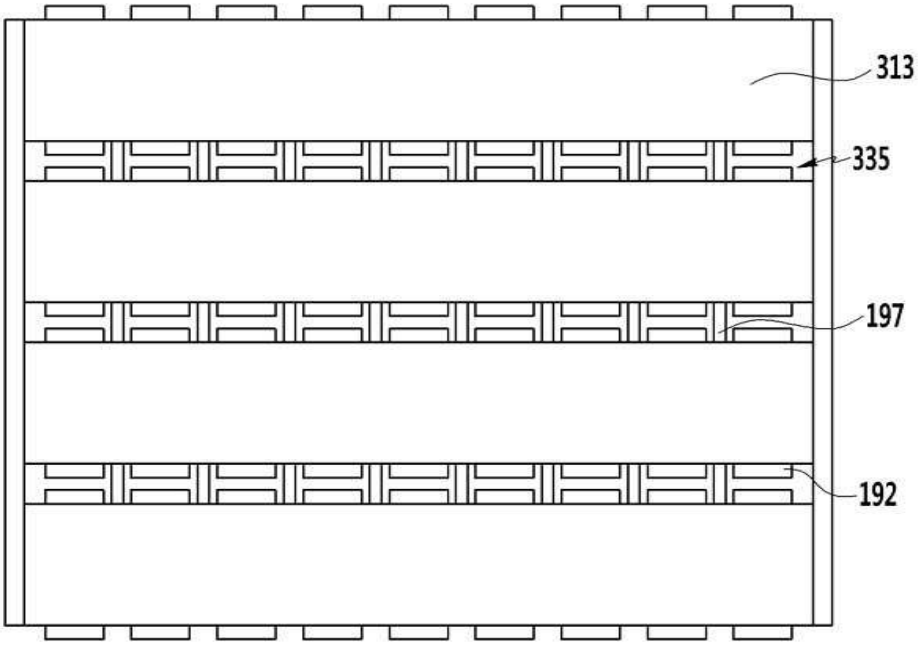
도면14



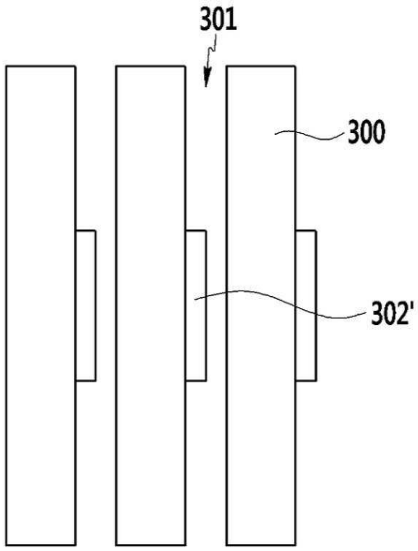

도면15



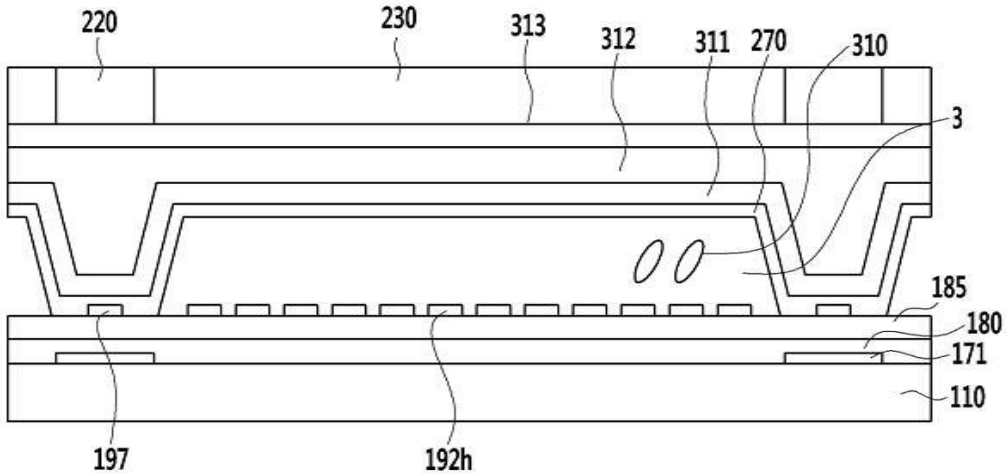
도면16



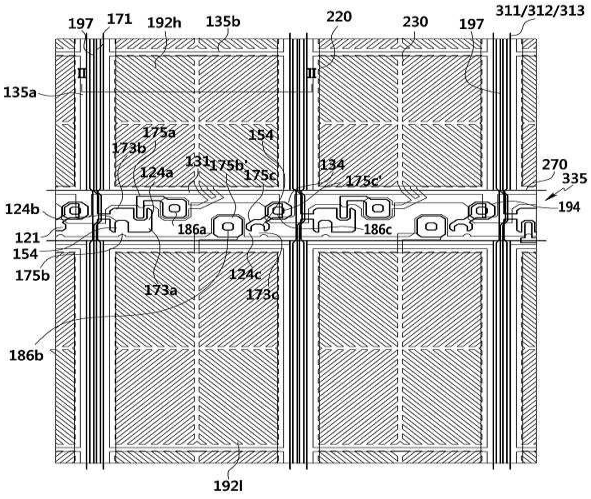

도면17



도면18



| | | | |
|---|---|---|---|
| 专利名称(译) | 液晶显示装置及其制造方法 | | |
| 公开(公告)号 | KR1020130134153A | 公开(公告)日 | 2013-12-10 |
| 申请号 | KR1020120057458 | 申请日 | 2012-05-30 |
| [标]申请(专利权)人(译) | 三星显示有限公司 | | |
| 申请(专利权)人(译) | 三星显示器有限公司 | | |
| 当前申请(专利权)人(译) | 三星显示器有限公司 | | |
| [标]发明人 | WON SUNGHWAN<br>원성환<br>CHO YOUNG JOON<br>조영준<br>CHAE KYUNGTAE<br>채경태<br>CHOI NAK CHO<br>최낙초 | | |
| 发明人 | 원성환<br>조영준<br>채경태<br>최낙초 | | |
| IPC分类号 | G02F1/1343 | | |
| CPC分类号 | G02F1/134309 G02F1/136286 G02F1/133377 G02F1/1341 G02F1/136209 G02F2001/136222 | | |
| 其他公开文献 | KR101904211B1 | | |
| 外部链接 | Espacenet | | |


摘要(译)

液晶显示装置技术领域本发明涉及一种液晶显示装置，其包括：绝缘基板;像素电极，形成在绝缘基板上;辅助电压线，形成在相邻像素电极之间的绝缘层上;液晶层位于精细空间层上;以及覆盖相邻液晶层的公共电极和暴露在液晶层之间的辅助电压线。公共电压在显示设备上是恒定的。