



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0056047
(43) 공개일자 2012년06월01일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01) G06F 3/041 (2006.01)

(21) 출원번호 10-2010-0117559

(22) 출원일자 2010년11월24일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

박제훈

경기도 안양시 동안구 시민대로159번길 62, 은하수벽산아파트 201동 1702호 (비산동)

송인혁

경기도 고양시 일산서구 산현로17번길 12, 1203동 504호 (탄현동, 탄현마을)

(74) 대리인

특허법인천문

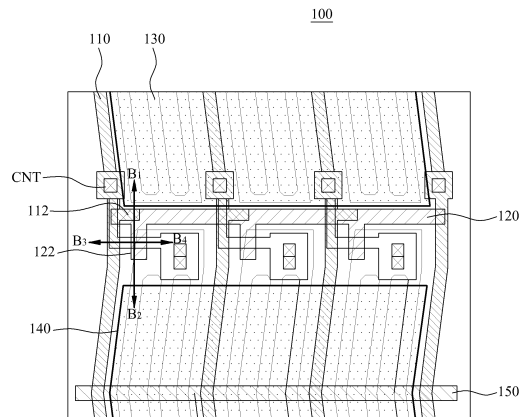
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 터치 스크린이 내장된 액정 표시장치

(57) 요약

본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치는 교차되도록 형성된 복수의 게이트 라인 및 복수의 데이터 라인; 상기 복수의 게이트 라인과 복수의 데이터 라인의 교차에 의해 정의되는 영역에 형성되는 복수의 화소; 상기 복수의 화소 중 제1 화소들에 형성되는 로우 공통 전극; 상기 복수의 화소 중 상기 제1 화소들을 제외한 제2 화소들에 형성되는 컬럼 공통 전극; 및 컨택을 통해 상기 데이터 라인과 연결되는 화소 전극;을 포함하고, 상기 제1 화소들의 로우 공통 전극과 상기 제2 화소들의 컬럼 공통 전극은 화소 내에서 서로 다른 면적을 가지도록 형성되는 것을 특징으로 한다.

대표도 - 도5



특허청구의 범위

청구항 1

교차되도록 형성된 복수의 게이트 라인 및 복수의 데이터 라인;

상기 복수의 게이트 라인과 복수의 데이터 라인의 교차에 의해 정의되는 영역에 형성되는 복수의 화소;

상기 복수의 화소 중 제1 화소들에 형성되는 로우 공통 전극;

상기 복수의 화소 중 상기 제1 화소들을 제외한 제2 화소들에 형성되는 컬럼 공통 전극; 및

컨택을 통해 상기 데이터 라인과 연결되는 화소 전극;을 포함하고,

상기 제1 화소들의 로우 공통 전극과 상기 제2 화소들의 컬럼 공통 전극은 화소 내에서 서로 다른 면적을 가지도록 형성되는 것을 특징으로 하는 터치 스크린이 내장된 액정 표시장치.

청구항 2

제 1 항에 있어서,

상기 제1 화소들의 로우 공통 전극은 상기 게이트 라인과 오버랩되지 않도록 형성되고, 상기 제2 화소들의 컬럼 공통 전극은 상기 게이트 라인과 오버랩 되도록 형성되는 것을 특징으로 하는 터치 스크린이 내장된 액정 표시장치.

청구항 3

제 2 항에 있어서,

상기 제1 화소들이 형성된 영역의 데이터 라인은 상기 게이트 라인 방향으로 돌출되어 상기 게이트 라인과 오버랩되는 데이터 전극을 포함하는 것을 특징으로 하는 터치 스크린이 내장된 액정 표시장치.

청구항 4

제 3 항에 있어서,

상기 데이터 전극은 상기 데이터 라인에서 일 방향으로 돌출되는 것을 특징으로 하는 터치 스크린이 내장된 액정 표시장치.

청구항 5

제 3 항에 있어서,

상기 데이터 전극은 상기 게이트 라인의 면적 중 20%~70% 면적에 오버랩되도록 형성되는 것을 특징으로 하는 터치 스크린이 내장된 액정 표시장치.

청구항 6

제 3 항에 있어서,

상기 데이터 전극은 상기 데이터 라인에서 양 방향으로 돌출되는 것을 특징으로 하는 터치 스크린이 내장된 액정 표시장치.

청구항 7

제 6 항에 있어서,

상기 데이터 전극은 상기 게이트 라인의 면적 중 20%~70% 면적에 오버랩되도록 형성되는 것을 특징으로 하는 터치 스크린이 내장된 액정 표시장치.

청구항 8

제 1 항에 있어서,

상기 게이트 라인은 화소 내부로 돌출되는 게이트 전극을 포함하는 것을 특징으로 하는 터치 스크린이 내장된 액정 표시장치.

청구항 9

제 1 항에 있어서,

상기 로우 공통 전극 상부에서 상기 게이트 라인과 동일 방향으로 형성되어 상기 복수의 화소를 가로 방향으로 가로지르는 제1 도전성 라인을 더 포함하고,

상기 복수의 화소 중 상기 제1 화소들을 상기 제1 도전성 라인에 의해 연결되는 것을 특징으로 하는 터치 스크린이 내장된 액정 표시장치.

청구항 10

제 1 항에 있어서,

상기 복수의 데이터 라인 중 일부 데이터 라인들과 중첩되도록 형성되어 상기 복수의 화소를 세로 방향으로 가로지르는 제2 도전성 라인을 더 포함하고,

상기 복수의 화소 중 상기 제2 화소들은 상기 제2 도전성 라인에 의해 연결되는 것을 특징으로 하는 터치 스크린이 내장된 액정 표시장치.

명세서

기술 분야

[0001] 본 발명은 평판 표시장치에 관한 것으로, 특히 공통전극 블록 딤(Vcom Block Dim)을 개선하여 표시품질을 향상시킬 수 있는 터치 스크린이 내장된 액정 표시장치에 관한 것이다.

배경 기술

[0002] 이동통신 단말기, 노트북 컴퓨터와 같은 각종 휴대용 전자기기가 발전함에 따라 이에 적용할 수 있는 평판 표시장치(Flat Panel Display Device)에 대한 요구가 증대되고 있다.

[0003] 평판 표시장치로는 액정 표시장치(Liquid Crystal Display Device), 플라즈마 디스플레이 패널(Plasma Display Panel), 전계 방출 표시장치(Field Emission Display Device), 발광 다이오드 표시장치(Light Emitting Diode Display Device) 등이 연구되고 있다. 이러한 평판 표시장치 중에서 액정 표시장치는 양산 기술의 발전, 구동수단의 용이성, 저전력 소비, 고화질 구현 및 대화면 구현의 장점으로 적용 분야가 확대되고 있다.

[0004] 평판 표시장치의 입력 장치로서 종래에 적용되었던 마우스나 키보드를 대체하여 사용자가 손가락이나 펜을 이용하여 스크린에 직접 정보를 입력할 수 있는 터치 스크린이 적용되고 있다.

[0005] 터치 스크린은 네비게이션(navigation), 산업용 단말기, 노트북 컴퓨터, 금융 자동화기기, 게임기 등과 같은 모니터; 휴대전화기, MP3, PDA, PMP, PSP, 휴대용 게임기, DMB 수신기, 태블릿 PC 등과 같은 휴대용 단말기; 및 냉장고, 전자 레인지, 세탁기 등과 같은 가전제품 등에 적용되고 있으며, 누구나 쉽게 조작할 수 있는 장점으로 인해 적용이 확대되고 있다.

[0006] 액정 표시장치에 터치 스크린의 적용에 있어서, 종래에는 액정 패널 상부에 별도의 터치 패널을 배치하였으나, 최근에는 슬림(Slim)화를 위해 액정 패널에 터치 스크린이 내장된 형태로 개발이 이루어지고 있다. 그 중에서 하부 기판에 형성된 공통 전극과 같은 기존의 구성을 센싱 전극으로 활용하는 정전 용량(Projected Capacitive) 인-셀 터치(in-cell touch) 타입의 액정 표시장치가 개발되고 있다.

[0007] 도 1은 종래 기술에 따른 터치 스크린이 내장된 액정 표시장치와 이의 구동방법을 개략적으로 설명하기 위한 도면이다.

[0008] 도 1을 참조하면, 종래 기술에 따른 터치 스크린이 내장된 액정 표시장치는 액정층(미도시)을 사이에 두고 합착된 하부 기판(50) 및 상부 기판(60)을 포함한다.

- [0009] 상부 기관(60)은 복수의 화소 각각에 대응되도록 화소 영역을 정의하는 블랙 매트릭스(62); 블랙 매트릭스(62)에 의해 정의된 각 화소 영역에 형성된 적색, 녹색, 및 청색 컬러필터(64R, 64G, 64B); 및 적색, 녹색, 청색 컬러필터(64R, 64G, 64B)와 블랙 매트릭스(62)를 덮도록 형성되어 상부 기관(60)을 평탄화 시키는 오버코트층(66)을 포함한다.
- [0010] 하부 기관(50)은 액정층을 구동시킴과 아울러 사용자 손가락의 터치 또는 펜 터치를 검출하기 위한 복수의 화소(Pixel)를 가지는 화소 어레이(40)를 포함하여 구성된다.
- [0011] 상기 복수의 화소 각각은 서로 교차하는 데이터 라인(data line)과 게이트 라인(gate line)에 의해 정의되며, 3개의 레드(red), 그린(green), 블루(blue)의 서브 화소들이 모여 하나의 화소를 구성하게 된다.
- [0012] 상기 데이터 라인과 상기 게이트 라인이 교차되는 영역에 박막 트랜지스터(TFT: Thin Film Transistor)가 형성된다. 또한, 서브 화소 각각은 공통 전극(Vcom) 및 화소 전극(Pixel ITO)을 포함한다. 여기서, 상기 공통 전극 및 상기 화소 전극은 인듐 틴 옥사이드(ITO: Indium Tin Oxide)와 같은 투명 전도성 물질로 형성된다.
- [0013] 상기 복수의 화소 각각은 게이트 라인을 통해 인가되는 게이트 신호에 따라 박막 트랜지스터(TFT: Thin Film Transistor)가 스위칭 되고, 데이터 라인에 인가되는 데이터 전압에 따라 전계가 형성되어 액정층이 구동된다.
- [0014] 이러한 종래 기술에 따른 터치 스크린이 내장된 액정 표시장치는 화상을 표시하는 표시 구간에는 공통 전극(Vcom)에 공통 전압을 공급하여 화상을 표시한다. 그리고, 화상을 표시하지 않는 비 표시 구간에는 공통 전극(Vcom)을 터치의 검출을 위한 센싱 전극으로 구동시켜 사용자 손가락의 터치 또는 펜의 터치를 검출한다.
- [0015] 표시 구간에서, 게이트 라인(gate)에 공급되는 스캔 신호(scan)에 의해 TFT가 턴-온(turn-on)되면, 데이터 라인(data)에 공급된 데이터 전압(pixel data)은 컨택(CNT)을 통해 화소 전극(Pixel ITO)에 공급된다. 화소 전극(Pixel ITO)에 공급된 데이터 전압과 공통 전극(Vcom)과의 전계 차에 의해 액정이 구동되고, 액정의 구동에 따라 백라이트 유닛(미도시)로부터 공급되는 광의 투과율이 조절되어 화상을 구현하게 된다.
- [0016] 한편, 비 표시 구간에는 공통 전극(Vcom)을 센싱 전극으로 구동시켜 사용자의 터치를 검출한다. 사용자의 손가락 터치에 따라 상기 상부 기관(60)과 상기 공통 전극 사이에는 터치 정전용량(Ctc)이 형성된다. 이러한, 터치에 따른 터치 정전용량(Ctc)과 기준 정전용량을 비교하여 터치 위치(TS)를 검출하고, 검출된 터치 위치를 외부로 출력하게 된다.
- [0017] 도 2는 종래 기술에 따른 터치 스크린이 내장된 액정 표시장치에서 사용자의 터치를 검출하기 위한 공통 전극 연결 구조를 나타내는 도면이다.
- [0018] 도 2를 참조하면, 가로 및 세로 방향으로 인접한 복수의 화소에 형성된 공통 전극(Vcom)이 모여 공통 전극 블록(42)을 형성하게 된다. 각 공통 전극 블록(42)내의 공통 전극들은 게이트 라인과 동일 방향으로 형성된 제1 도전성 라인(44, 3rd Metal) 및 데이터 라인과 동일 방향으로 형성된 제2 도전성 라인(46, 3rd Metal)에 의해 연결된다.
- [0019] 정전 용량 인-셀 터치 방식의 액정 패널의 경우, 공통 전압은 화소 별로 패터닝되어 형성된 공통 전극을 통해 공급된다. 이때, 사용자의 터치 검출을 위해서는 X축 및 Y축의 좌표 검출이 이루어져야 함으로, 복수의 공통 전극 블록(42)들 중 일부에 형성된 도전성 라인들(3rd Metal)은 컨택(48)을 통해 가로 방향 또는 세로 방향으로 연결되어 상기 X축 및 Y축에 상에서 서로 컨택되지 않게 된다.
- [0020] 인-셀 터치 방식의 액정 패널에서 각 화소에 형성된 공통 전극(Vcom)은 로우 공통 전극(RVcom)과 컬럼 공통 전극(CVcom)으로 구성된다. 로우 공통 전극(RVcom)은 제1 도전성 라인(44)에 의해 가로 방향으로 연결되고, 컬럼 공통 전극(CVcom)은 제2 도전성 라인(46)에 의해 세로 방향으로 연결되게 된다.
- [0021] 복수의 게이트 라인(gate(0) ~ gate(m))이 상단부로부터 하단부로 순차적으로 구동되는 액정 패널의 특성상 하나의 게이트 라인에 스캔 신호가 인가됨으로 인해 영향을 받게되는 화소의 개수가 상이하게 된다.
- [0022] 하나의 게이트 라인에 의해 영향을 받게되는 컬럼 공통 전극(CVcom)의 개수(a)보다 로우 공통 전극(RVcom)의 개수(b)가 더 많다. 따라서, 하나의 게이트 라인의 온-오프에 따라 데이터 라인 방향(세로 방향)으로 연결된 컬럼 공통 전극(CVcom)에 비해 게이트 라인 방향(가로 방향)으로 연결된 로우 공통 전극(RVcom)이 영향을 더 받게 된다.

[0023] 이로 인해, 로우 공통 전극(RVcom)과 게이트 라인의 커플링(Gate-Vcom coupling) 수준과, 컬럼 공통 전극(CVcom)과 게이트 라인의 커플링 수준에 편차가 생기게 된다. 즉, 로우 공통 전극(RVcom)의 화소와 컬럼 공통 전극(CVcom)의 화소의 차지(Pixel charging) 수준이 상이하게 된다.

[0024] 화소 차지는 게이트 라인과 공통 전극의 커플링(Gate-Vcom coupling)의 영향을 받게되므로, 로우 공통 전극(RVcom)의 화소와 컬럼 공통 전극(CVcom)의 화소에 동일한 공통 전압이 인가되더라도 화소들 간의 차지 수준의 편차로 인해 공통 전압 블록 댐(Vcom Block Dim) 현상이 발생된다.

[0025] 이러한, 공통 전압 블록 댐 현상에 의해 로우 공통 전극(RVcom)의 화소와 컬럼 공통 전극(CVcom)의 화소 간의 휘도 차이가 발생된다. 액정 패널이 고 계조를 표시하는 경우에는 공통 전압 블록 댐(Vcom Block Dim)에 의한 휘도 차이가 표시품질에 큰 영향을 주지 않을 수 있다. 그러나, 액정 패널이 저 계조를 표시하는 경우에는 공통 전압 블록 댐(Vcom Block Dim)에 의한 휘도 차이가 표시품질을 저하시키는 문제점이 있다.

발명의 내용

해결하려는 과제

[0026] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 게이트와 공통 전극 간의 커플링 편차를 줄일 수 있는 인-셀(In-cell) 터치 방식의 터치 스크린이 내장된 액정 표시장치를 제공하는 것을 기술적 과제로 한다.

[0027] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 공통 전압 블록 댐(Vcom Block Dim)을 저감시킬 수 있는 인-셀(In-cell) 터치 방식의 터치 스크린이 내장된 액정 표시장치를 제공하는 것을 기술적 과제로 한다.

[0028] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 화소들 간의 휘도 편차를 줄여 표시품질을 향상시킬 수 있는 인-셀(In-cell) 터치 방식의 터치 스크린이 내장된 액정 표시장치를 제공하는 것을 기술적 과제로 한다.

[0029] 위에서 언급된 본 발명의 기술적 과제 외에도, 본 발명의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0030] 본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치는 교차되도록 형성된 복수의 게이트 라인 및 복수의 데이터 라인; 상기 복수의 게이트 라인과 복수의 데이터 라인의 교차에 의해 정의되는 영역에 형성되는 복수의 화소; 상기 복수의 화소 중 제1 화소들에 형성되는 로우 공통 전극; 상기 복수의 화소 중 상기 제1 화소들을 제외한 제2 화소들에 형성되는 컬럼 공통 전극; 및 컨택을 통해 상기 데이터 라인과 연결되는 화소 전극;을 포함하고, 상기 제1 화소들의 로우 공통 전극과 상기 제2 화소들의 컬럼 공통 전극은 화소 내에서 서로 다른 면적을 가지도록 형성되는 것을 특징으로 한다.

[0031] 본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치에서, 상기 제1 화소들의 로우 공통 전극은 상기 게이트 라인과 오버랩되지 않도록 형성되고, 상기 제2 화소들의 컬럼 공통 전극은 상기 게이트 라인과 오버랩 되도록 형성되는 것을 특징으로 한다.

발명의 효과

[0032] 본 발명의 실시 예에 따른 스크린이 내장된 액정 표시장치는 게이트와 공통 전극 간의 커플링 편차를 줄일 수 있다.

[0033] 본 발명의 실시 예에 따른 스크린이 내장된 액정 표시장치는 공통 전압 블록 댐(Vcom Block Dim)을 저감시킬 수 있다.

[0034] 본 발명의 실시 예에 따른 스크린이 내장된 액정 표시장치는 로우 공통 전극(RVcom) 화소와 컬럼 공통 전극(CVcom) 화소 간의 휘도 편차를 줄여 표시품질을 향상시킬 수 있다.

[0035] 이 밖에도, 본 발명의 실시 예들을 통해 본 발명의 또 다른 특징 및 이점들이 새롭게 파악 될 수도 있을 것이다.

도면의 간단한 설명

[0036] 도 1은 종래 기술에 따른 터치 스크린이 내장된 액정 표시장치와 이의 구동방법을 개략적으로 설명하기 위한

도면.

도 2는 종래 기술에 따른 터치 스크린이 내장된 액정 표시장치에서 사용자의 터치를 검출하기 위한 공통 전극 연결 구조를 나타내는 도면.

도 3은 본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치를 설명하기 위한 기본 화소 구조를 나타내는 평면도.

도 4는 도 3에 도시된 A1-A2 선 및 A3-A4 선에 따른 단면도.

도 5는 본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치의 화소 구조를 나타내는 평면도.

도 6은 도 5에 도시된 B1-B2 선 및 B3-B4 선에 따른 단면도.

도 7은 본 발명의 다른 실시 예에 따른 터치 스크린이 내장된 액정 표시장치의 화소 구조를 나타내는 평면도.

도 7에서는 컬럼 공통 전극(CVcom)이 형성되는 화소 구조를 도시하고 있다.

도 8은 도 7에 도시된 C1-C2 선 및 C3-C4 선에 따른 단면도.

도 9 내지 도 13는 본 발명의 또 다른 실시 예들에 따른 터치 스크린이 내장된 액정 표시장치의 화소 구조를 나타내는 도면.

발명을 실시하기 위한 구체적인 내용

- [0037] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치와 이의 제조방법에 대하여 설명하기로 한다.
- [0038] 본 발명의 실시 예를 설명함에 있어서 어떤 구조물(전극, 라인, 배선 레이어, 콘택)이 다른 구조물 "상에 또는 상부에" 및 "하부에 또는 아래에" 형성된다고 기재된 경우, 이러한 기재는 이 구조물들이 서로 접촉되어 있는 경우는 물론이고 이들 구조물들 사이에 제3의 구조물이 개재되어 있는 경우까지 포함하는 것으로 해석되어야 한다.
- [0039] 액정 표시장치는 액정층의 배열을 조절하는 방식에 따라 TN(Twisted Nematic) 모드, VA(Vertical Alignment) 모드, IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 모드 등 다양하게 개발되어 있다.
- [0040] 그 중에서, IPS 모드와 FFS 모드는 하부 기판 상에 화소 전극(Pixel ITO)과 공통 전극(Vcom)을 배치하여, 화소 전극과 공통 전극 사이의 전계에 의해 액정층의 배열을 조절하는 방식이다.
- [0041] IPS 모드는 상기 화소 전극과 공통 전극을 평행하게 교대로 배열함으로써 양 전극 사이에서 횡전계를 일으켜 액정층의 배열을 조절하는 방식이다. 이와 같은 IPS 모드는 상기 화소 전극과 상기 공통 전극 상측 부분에서 액정층의 배열이 조절되지 않아 그 영역에서 광의 투과도가 저하되는 단점이 있다.
- [0042] 이와 같은 IPS 모드의 단점을 해결하기 위해 고안된 것이 상기 FFS 모드이다. 상기 FFS 모드는 상기 화소 전극과 상기 공통 전극을 절연층을 사이에 두고 이격되도록 형성시킨다. 이때, 하나의 전극은 판(plate) 형상 또는 패턴으로 구성하고 다른 하나의 전극은 핑거(finger) 형상으로 구성하여 양 전극 사이에서 발생하는 프링지 필드(Fringe Field)를 통해 액정층의 배열을 조절하는 방식이다.
- [0043] 본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치는 FFS 모드의 구조를 가지며, 사용자의 터치 위치를 검출하는 터치 스크린이 내장된 인-셀 터치(in-cell touch) 타입의 액정 패널과, 상기 액정 패널에 광을 공급하는 백라이트 유닛(Back Light Unit) 및 구동 회로부를 포함하여 구성된다.
- [0044] 상기 구동 회로부는 타이밍 컨트롤러(T-con), 데이터 드라이버(D-IC), 게이트 드라이버(G-IC), 센싱 드라이버, 백라이트 구동부, 구동 회로들에 구동 전원을 공급하는 전원 공급부를 포함한다.
- [0045] 여기서, 상기 구동 회로부의 전체 또는 일부는 COG(Chip On Glass) 또는 COF(Chip On Flexible Printed Circuit, Chip On Film) 방식으로 액정 패널 상에 형성될 수 있다.
- [0046] 상기 액정 패널은 액정층을 사이에 두고 합착된 상부 기판과 하부 기판을 포함하며, 복수의 화소(C1c, 액정셀)가 매트릭스 형태로 배열된다.
- [0047] 상기 액정 패널은 데이터 전압에 따라 각 화소의 액정층을 투과하는 광의 투과율을 조절하여 영상 신호에 따른 화상을 표시한다. 또한, 상기 하부 기판에 형성된 공통 전극을 센싱 전극으로 구동시켜 사용자의 터치에

다른 정전용량의 변화를 감지하고, 이를 통해 사용자의 터치 위치를 검출한다.

- [0048] 상기 상부 기판은 복수의 화소 각각에 대응되도록 화소 영역을 정의하는 블랙 매트릭스(BM); 상기 블랙 매트릭스에 의해 정의된 각 화소 영역에 형성된 적색(Red), 녹색(Green), 청색(Blue) 컬러필터; 및 상기 적색, 녹색, 청색 컬러필터와 상기 블랙 매트릭스를 덮도록 형성되어 상부 기판을 평탄화시키는 오버코트층을 포함한다.
- [0049] 하부 기판은 액정층을 구동시킴과 아울러, 사용자의 터치에 따른 정전용량을 이용하여 터치 위치를 검출하기 위한 복수의 화소를 가지는 화소 어레이를 포함한다.
- [0050] 각 화소는 TFT, 화소 전극, 공통 전극 및 화소 각각에 형성된 공통 전극을 연결하는 도전성 라인(3^{rd} Metal)을 포함한다. 상부 기판과 하부 기판은 실재(sealant)를 통해 합착되며, 액정 패널의 표시 영역(액티브 영역)은 상기 실재에 의해 외부와 차폐된다.
- [0051] 도 3은 본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치를 설명하기 위한 기본 화소 구조를 나타내는 평면도이고, 도 4는 도 3에 도시된 A1-A2 선에 따른 단면도이다. 상기 도 3 및 도 4에서는 하부 기판상의 화소 구조를 도시하고 있다.
- [0052] 도 3 및 도 4를 참조하면, 하부 기판에는 상호 직교하도록 게이트 라인과 데이터 라인(data)이 배열되고, 상기 게이트 라인(gate)과 데이터 라인의 교차에 의해 복수의 화소가 정의된다. 여기서 상기 화소는 3개의 서브 화소(레드(red), 그린(green), 블루(blue))로 구성될 수 있으며, 각 서브 화소에는 스위칭 소자로서 TFT가 형성된다.
- [0053] TFT는 게이트 전극, 액티브(active), 절연층 및 데이터 전극(소스/드레인)을 포함하여 이루어진다. 여기서, TFT는 게이트 전극이 액티브층 아래에 위치하는 바텀 게이트(bottom gate) 구조로 이루어질 수도 있고, 게이트 전극이 액티브층 위에 위치하는 탑 게이트(top gate) 구조로 이루어질 수도 있다.
- [0054] 또한, 각 서브 화소에는 콘택을 통해 TFT와 전기적으로 연결되어 화소에 영상 신호에 따른 화소 전압을 공급하는 화소 전극(Pixel ITO)이 형성되고, 각 화소에는 공통 전압을 공급하는 공통 전극(Vcom)이 형성된다. 이때, 각 화소에 형성된 공통 전극(Vcom)은 도전성 라인(3^{rd} Metal)에 의해 연결된다. 즉, 상기 도전성 라인은 상기 공통 전극(Vcom)이 사용자의 터치 검출을 위한 센싱 전극으로 구동될 수 있도록 콘택 배선으로 형성된다.
- [0055] 인-셀 터치 방식의 액정 패널이 적용되는 액정 표시장치는 로우 공통 전극(RVcom)의 화소와 컬럼 공통 전극(CVcom)의 화소를 포함하게 되는데, 도 3 및 도 4에 도시된 화소 구조로 두 영역(로우 공통 전극의 화소와 컬럼 공통 전극의 화소)을 동일하게 설계할 경우, 공통 전압 블록 댐(Vcom Block Dim)에 의해 상기 두 영역 간에 휘도 차이가 발생하게 된다.
- [0056] 본 발명에서는 로우 공통 전극(RVcom)의 화소와 컬럼 공통 전극(CVcom)의 화소를 구분하여 서로 상이하게 화소를 설계하여 공통 전압 블록 댐(Vcom Block Dim)의 원인이 되는 게이트 라인과 공통 전극 간의 커플링(gate-Vcom coupling) 수준을 조절할 수 있다. 이를 통해, 공통 전압 블록 댐(Vcom Block Dim)을 개선하여 화소들 간의 휘도 편차를 줄일 수 있다.
- [0057] 일 예로서, 게이트 라인과 데이터 라인이 오버랩(overlap)되는 면적을 증가시켜 화소의 게이트 라인과 데이터 라인 사이에 형성되는 커패시턴스(Capacitance)를 조절할 수 있다.
- [0058] 다른 예로서, 화소의 핑거 커패시턴스(Fringe Capacitance)가 증가되도록 화소 설계를 변경하여, 화소의 게이트 라인과 데이터 라인 사이에 형성되는 커패시턴스(Capacitance)를 조절할 수 있다.
- [0059] 또 다른 예로서, 로우 공통 전극(RVcom)의 화소는 게이트 라인과 공통 전극 간의 커패시턴스가 감소되도록 화소를 구성하고, 컬럼 공통 전극(CVcom)의 화소는 게이트 라인과 공통 전극 간의 커패시턴스가 증가되도록 화소를 구성한다. 이를 통해, 두 영역(로우 공통 전극의 화소와 컬럼 공통 전극의 화소)에서 게이트 라인과 공통 전극 간의 커플링(gate-Vcom coupling) 수준 편차를 줄일 수 있다. 즉, 로우 공통 전극(RVcom)의 화소와 컬럼 공통 전극(CVcom)의 화소를 상이하게 설계하여 두 영역에서의 공통 전압 블록 댐(Vcom Block Dim)을 개선시킬 수 있다. 이때, 로우 공통 전극(RVcom)은 게이트 라인과 오버랩되지 않도록 형성되고, 컬럼 공통 전극(CVcom)은 게이트 라인과 오버랩 되도록 형성된다.
- [0060] 이를 통해, 게이트 라인과 공통 전극의 커플링 수준을 낮춰 공통 전압 블록 댐(Vcom Block Dim)을 개선시킴으

로써, 두 영역 간의 휘도 편차의 발생을 방지할 수 있다.

- [0061] 이하, 도 5 내지 도 13을 참조하여 본 발명의 터치 스크린이 내장된 액정 표시장치의 구체적인 실시 예들에 대하여 설명하기로 한다.
- [0062] 도 5는 본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치의 화소 구조를 나타내는 평면도이고, 도 6은 도 5에 도시된 B1-B2 선 및 B3-B4 선에 따른 단면도이다.
- [0063] 상기 도 5 및 도 6에서는 액정 패널의 하부 기판을 도시하고 있으며, 전체 화소 중에서 로우 공통 전극(RVcom)의 화소를 도시하고 있다. 상기 도 6의 단면도에서는 도 5에 도시된 액티브(active) 및 콘택(CNT)은 도시하고 있지 않다.
- [0064] 도 5 및 도 6을 참조하면, 본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치(100)의 화소는 글라스 기판(glass) 상에서 형성된 데이터 라인(110)과 게이트 라인(120)의 교차에 의해 정의되는 영역에 형성된다. 게이트 라인(120) 상에는 절연층(ILD: Inter Layer Dielectric)이 형성되고, 절연층(ILD) 상에 데이터 라인(110)이 형성된다.
- [0065] 데이터 라인(110)은 게이트 라인(120)과 교차되는 영역에서, 게이트 라인(120)과 중첩되도록 돌출된 데이터 전극(112)을 포함한다. 이때, 데이터 전극(112)은 각 서브 화소마다 형성될 수 있으며, 데이터 라인(110)에서 일 방향으로 도출되도록 형성될 수 있다. 여기서, 데이터 라인(110)에서 도출된 데이터 전극(112)은 게이트 라인(120)의 면적 중 30%에 해당하는 면적만큼 오버랩(overlap)되도록 형성될 수 있다.
- [0066] 이를 통해, 종래 기술에 따른 액정 표시장치의 화소와 대비하여 게이트 라인(120)과 데이터 라인(110)이 오버랩(overlap)되는 면적을 증가시켜 화소의 게이트 라인과 데이터 라인 사이에 형성되는 커패시턴스 증가시킬 수 있다.
- [0067] 게이트 라인(120)은 화소 내부로 돌출된 게이트 전극(122)을 포함하며, 상기 게이트 전극(122)은 화소 내에 형성되는 액티브(active)의 일부와 중첩된다.
- [0068] 도 6에 도시된 바와 같이, 데이터 라인(110)의 상부에는 제1 보호층(PAS1: passivation layer)이 형성되고, 제1 보호층(PAS1) 상에는 인듐 틴 옥사이드(ITO: Indium Tin Oxide)와 같은 투명 전도성 물질로 공통 전극(140, Vcom)이 형성된다.
- [0069] 도 3 및 도 4에 도시된 기본 화소 구조에서는 공통 전극이 게이트 라인의 일부와 오버랩 되도록 형성되었으나, 도 5 및 도 6에 도시된 바와 같이, 본 발명의 실시 예에서는 공통 전극(140)이 게이트 전극(122)과 오버랩되지 않도록 형성된다. 아울러, 게이트 라인(120)과 소정 거리만큼 이격되도록 형성된다. 이를 통해, 게이트 라인(120)과 공통 전극(140) 간의 커패시턴스를 감소시킬 수 있다.
- [0070] 공통 전극(140)의 상부에는 화소를 가로 방향으로 가로지르는 도전성 라인(150, 3rd Metal)이 형성되고, 도전성 라인(150)은 화소의 중앙부에서 게이트 라인(120)과 동일 방향으로 형성된다. 가로 방향으로 인접한 화소들에 형성된 공통 전극(140)들은 게이트 라인(120)과 동일 방향으로 형성된 도전성 라인(150)에 의해 연결된다. 이때, 이때, 화소는 멀티 도메인 형태로 형성될 수 있으며, 도전성 라인(150)은 화소의 중앙부 즉, 도메인의 경계부에 형성될 수 있다.
- [0071] 또한, 상기 도전성 라인(150)은 데이터 라인(110)과 중첩되도록, 데이터 라인(110) 상부에 형성될 수 있으며, 세로 방향으로 인접한 화소들에 형성된 공통 전극(140)들은 데이터 라인(110)과 동일 방향으로 형성된 도전성 라인(150)에 의해 연결된다.
- [0072] 도면에 도시되지 않았지만 상기 공통 전극(140) 상에는 제2 보호층이 형성되고, 제2 보호층 상에 투명 전도성 물질로 화소 전극(130, Pixel ITO)이 형성된다.
- [0073] 여기서, 상기 화소는 상부 기판 상에 형성되는 레드(red), 그린(green), 블루(blue)의 컬러 필터와 대응되는 3개의 서브 화소로 구성될 수 있다. 화소 전극(130)은 서브 화소 별로 형성될 수 있고, 공통 전극(140)은 화소 별로 형성될 수 있다. 상기 데이터 라인(110)과 화소 전극(130)은 상기 제1 보호층 및 제2 보호층의 일부역을 식각하여 형성되는 콘택(CNT)을 통해 전기적으로 연결된다.
- [0074] 상술한 구성을 포함하는 본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치는 게이트 라인과 공통 전극의 커플링 수준이 컬럼 공통 전극(CVcom)의 화소보다 큰 로우 공통 전극(RVcom)의 화소에 대해 게이트 라인(120)과 데이터 라인(110)이 오버랩(overlap) 되는 면적이 증가시켜 게이트 라인(120)과 데이터 라인

(110)과의 커패시턴스(Cgd)를 증가시킬 수 있다.

- [0075] 또한, 게이트 라인(120)과 공통 전극(140)이 서로 오버랩되지 않도록 화소를 형성하여 게이트 라인(120)과 공통 전극(140) 간의 커플링(Cgc)을 감소시킬 수 있다.
- [0076] 이를 통해, 두 영역(로우 공통 전극의 화소와 컬럼 공통 전극의 화소)에서 게이트 라인과 공통 전극 간의 커플링(gate-Vcom coupling) 수준 편차를 줄여 공통 전압 블록 값을 개선함으로써, 상기 두 영역 간의 휘도 편차를 줄일 수 있다.
- [0077] 도 7은 본 발명의 다른 실시 예에 따른 터치 스크린이 내장된 액정 표시장치의 화소 구조를 나타내는 평면도이고, 도 8은 도 7에 도시된 C1-C2 선 및 C3-C4 선에 따른 단면도이다.
- [0078] 상기 도 7 및 도 8에서는 액정 패널의 하부 기판을 도시하고 있으며, 전체 화소 중에서 컬럼 공통 전극(CVcom)의 화소를 도시하고 있다. 상기 도 8의 단면도에서는 도 7에 도시된 액티브(active) 및 콘택(CNT)은 도시하고 있지 않다.
- [0079] 도 7 및 도 8을 참조하면, 본 발명의 실시 예에 따른 터치 스크린이 내장된 액정 표시장치(200)의 화소는 글라스 기판(glass) 상에서 형성된 데이터 라인(210)과 게이트 라인(220)의 교차에 의해 정의되는 영역에 형성된다. 게이트 라인(220) 상에는 절연층(ILD: Inter Layer Dielectric)이 형성되고, 절연층(ILD) 상에 데이터 라인(210)이 형성된다.
- [0080] 게이트 라인(220)은 화소 내부로 돌출된 게이트 전극(222)을 포함하며, 상기 게이트 전극(222)은 화소 내에 형성되는 액티브(active)의 일부와 중첩된다.
- [0081] 도 8에 도시된 바와 같이, 데이터 라인(210)의 상부에는 제1 보호층(PAS1: passivation layer)이 형성되고, 제1 보호층(PAS1) 상에는 인듐 틴 옥사이드(ITO: Indium Tin Oxide)와 같은 투명 전도성 물질로 공통 전극(240, Vcom)이 형성된다.
- [0082] 도 3 및 도 4에 도시된 기본 화소 구조에서는 화소의 일부 영역에서 공통 전극이 게이트 라인의 일부와 오버랩 되도록 형성되었으나, 도 7 및 도 8에 도시된 바와 같이, 본 발명의 다른 실시 예에서는 공통 전극(240)의 화소의 게이트 라인(220) 전체와 오버랩 되도록 형성된다. 이를 통해, 컬럼 공통 전극(CVcom)의 화소는 게이트 라인과 공통 전극 간의 커패시턴스를 증가시킨다.
- [0083] 공통 전극(240)의 상부에는 화소를 가로 방향으로 가로지르는 도전성 라인(150, 3rd Metal)이 형성되고, 도전성 라인(150)은 화소의 중앙부에서 게이트 라인(220)과 동일 방향으로 형성된다. 가로 방향으로 인접한 화소들에 형성된 공통 전극(240)들은 게이트 라인(220)과 동일 방향으로 형성된 도전성 라인(250)에 의해 연결된다. 이때, 화소는 멀티 도메인 형태로 형성될 수 있으며, 도전성 라인(250)은 화소의 중앙부 즉, 도메인의 경계부에 형성될 수 있다.
- [0084] 또한, 상기 도전성 라인(250)은 데이터 라인(210)과 중첩되도록, 데이터 라인(210) 상부에 형성될 수 있으며, 세로 방향으로 인접한 화소들에 형성된 공통 전극(240)들은 데이터 라인(210)과 동일 방향으로 형성된 도전성 라인(250)에 의해 연결된다.
- [0085] 도면에 도시되지 않았지만 상기 공통 전극(240) 상에는 제2 보호층이 형성되고, 제2 보호층 상에 투명 전도성 물질로 화소 전극(230, Pixel ITO)이 형성된다.
- [0086] 여기서, 상기 화소는 상부 기판 상에 형성되는 레드(red), 그린(green), 블루(blue)의 컬러 필터와 대응되는 3개의 서브 화소로 구성될 수 있다. 화소 전극(230)은 서브 화소 별로 형성될 수 있고, 공통 전극(240)은 화소 별로 형성될 수 있다. 상기 데이터 라인(210)과 화소 전극(230)은 상기 제1 보호층 및 제2 보호층의 일부역을 식각하여 형성되는 콘택(CNT)을 통해 전기적으로 연결된다.
- [0087] 상술한 구성을 포함하는 본 발명의 다른 실시 예에 따른 터치 스크린이 내장된 액정 표시장치는 게이트 라인과 공통 전극의 커플링 수준이 로우 공통 전극의 화소보다 작은 컬럼 공통 전극(CVcom)의 화소를 게이트 라인과 공통 전극 간의 커패시턴스가 증가되도록 한다. 이때, 화소 내의 게이트 라인(220)과 컬럼 공통 전극(CVcom)이 오버랩 되도록 형성된다.
- [0088] 이와 같이, 로우 공통 전극(RVcom)의 화소와 컬럼 공통 전극(CVcom)의 화소를 상이하게 설계하여, 두 영역(로우 공통 전극의 화소와 컬럼 공통 전극의 화소)에서 게이트 라인(120)과 공통 전극(240) 간의 커플링(gate-Vcom coupling) 수준 편차를 줄일 수 있다.

- [0089] 로우 공통 전극(RVcom)의 화소와 컬럼 공통 전극(CVcom)의 화소를 상이하게 설계하여 두 영역에서의 공통 전압 블록 댐(Vcom Block Dim)을 개설키 수 있다. 공통 전압 블록 댐을 개선함으로써, 두 영역(로우 공통 전극의 화소와 컬럼 공통 전극의 화소) 간의 휘도 편차의 발생을 방지할 수 있다.
- [0090] 본 발명의 또 다른 실시 예들에 따른 터치 스크린이 내장된 액정 표시장치는 게이트 라인과 데이터 라인의 설계를 변경하여 두 영역(로우 공통 전극의 화소와 컬럼 공통 전극의 화소) 간의 휘도 편차의 발생을 방지할 수 있다.
- [0091] 도 9 내지 도 13는 본 발명의 또 다른 실시 예들에 따른 터치 스크린이 내장된 액정 표시장치의 화소 구조를 나타내는 도면이다. 상기 도 9 내지 도 13에서는 액정 패널의 하부 기판을 도시하고 있으며, 전체 화소 중에서 로우 공통 전극(RVcom)의 화소를 도시하고 있다. 도 9 내지 도 13을 참조한 설명에서는 상기 도 5 내지 도 8과 동일한 구성에 대한 설명은 생략하기로 한다.
- [0092] 도 9를 참조하면, 본 발명의 또 다른 실시 예에 따른 터치 스크린이 내장된 액정 표시장치(300)의 화소는 글라스 기판(glass) 상에서 형성된 데이터 라인(310)과 게이트 라인(220)의 교차에 의해 정의되는 영역에 형성된다.
- [0093] 화소 전극(330)은 하나의 화소를 구성하는 복수의 서브 화소 각각에 형성되며, 공통 전극(140)은 화소 별로 형성된다.
- [0094] 데이터 라인(310)은 게이트 라인(320)과 교차되는 영역에서, 게이트 라인(320)과 중첩되도록 돌출된 데이터 전극(312)을 포함한다. 이때, 데이터 전극(312)은 각 서브 화소마다 형성될 수 있으며, 데이터 라인(310)에서 일 방향으로 돌출되도록 형성될 수 있다. 여기서, 데이터 라인(310)에서 돌출된 데이터 전극(312)은 게이트 라인(320)의 면적 중 15%에 해당하는 면적만큼 오버랩(overlap)되도록 형성될 수 있다.
- [0095] 게이트 라인(320)은 화소 내부로 돌출된 게이트 전극(322)을 포함하며, 상기 게이트 전극(322)은 화소 내에 형성되는 액티브(active)의 일부와 중첩된다.
- [0096] 공통 전극(140)은 게이트 라인(320)과 소정 거리만큼 이격되도록 형성되어, 게이트 라인(320) 및 데이터 라인(310)과 오버랩되지 않는다.
- [0097] 가로 방향으로 인접한 화소들에 형성된 공통 전극(140)들은 게이트 라인(120)과 동일 방향으로 형성된 도전성 라인(150)에 의해 연결된다. 이때, 이때, 화소는 멀티 도메인 형태로 형성될 수 있으며, 도전성 라인(150)은 화소의 중앙부 즉, 도메인의 경계부에 형성될 수 있다.
- [0098] 또한, 상기 도전성 라인(150)은 데이터 라인(110)과 중첩되도록, 데이터 라인(110) 상부에 형성될 수 있으며, 세로 방향으로 인접한 화소들에 형성된 공통 전극(140)들은 데이터 라인(310)과 동일 방향으로 형성된 도전성 라인(150)에 의해 연결된다.
- [0099] 도 9에 도시된 바와 같이, 데이터 라인(310)과 게이트 라인(320)이 오버랩(overlap)되는 면적을 15%로 형성함으로써, 화소에서 게이트 라인(320)과 데이터 라인(310)과의 커패시턴스(Cgd)를 증가시킬 수 있다.
- [0100] 아울러, 게이트 라인(320)과 공통 전극(140)이 오버랩되지 않도록 화소를 형성함으로써, 게이트 라인(320)과 공통 전극(140) 간의 커플링(Cgc)을 감소시킬 수 있다.
- [0101] 도 10을 참조하면, 본 발명의 또 다른 실시 예에 따른 터치 스크린이 내장된 액정 표시장치(400)의 화소는 글라스 기판(glass) 상에서 형성된 데이터 라인(410)과 게이트 라인(420)의 교차에 의해 정의되는 영역에 형성된다.
- [0102] 화소 전극(430)은 하나의 화소를 구성하는 복수의 서브 화소 각각에 형성되며, 공통 전극(140)은 화소 별로 형성된다.
- [0103] 데이터 라인(410)은 게이트 라인(420)과 교차되는 영역에서, 게이트 라인(420)과 중첩되도록 돌출된 데이터 전극(412)을 포함한다. 이때, 데이터 전극(412)은 각 서브 화소마다 형성될 수 있으며, 데이터 라인(410)에서 양 방향으로 돌출되도록 형성될 수 있다.
- [0104] 여기서, 데이터 라인(410)에서 돌출된 데이터 전극(412)은 게이트 라인(420)의 면적 중 30%에 해당하는 면적만큼 오버랩(overlap)되도록 형성될 수 있다.
- [0105] 게이트 라인(420)은 화소 내부로 돌출된 게이트 전극(422)을 포함하며, 상기 게이트 전극(422)은 화소 내에

형성되는 액티브(active)의 일부와 중첩된다.

- [0106] 공통 전극(140)은 게이트 라인(420)과 소정 거리만큼 이격되도록 형성되어, 게이트 라인(420) 및 데이터 라인(410)과 오버랩되지 않는다.
- [0107] 도 10에 도시된 바와 같이, 데이터 라인(410)과 게이트 라인(420)이 오버랩(overlap)되는 면적을 30%가 되도록 형성함으로써, 화소에서 게이트 라인(420)과 데이터 라인(410)과의 커패시턴스(Cgd)를 증가시킬 수 있다.
- [0108] 아울러, 게이트 라인(420)과 공통 전극(140)이 오버랩되지 않도록 화소를 형성함으로써, 게이트 라인(420)과 공통 전극(140) 간의 커패시턴스(Cgc)를 감소시킬 수 있다.
- [0109] 도 11을 참조하면, 본 발명의 또 다른 실시 예에 따른 터치 스크린이 내장된 액정 표시장치(500)의 화소는 글라스 기판(glass) 상에서 형성된 데이터 라인(510)과 게이트 라인(520)의 교차에 의해 정의되는 영역에 형성된다.
- [0110] 화소 전극(530)은 하나의 화소를 구성하는 복수의 서브 화소 각각에 형성되며, 공통 전극(140)은 화소 별로 형성된다.
- [0111] 데이터 라인(510)은 게이트 라인(520)과 교차되는 영역에서, 게이트 라인(520)과 중첩되도록 돌출된 데이터 전극(512)을 포함한다. 이때, 데이터 전극(512)은 각 서브 화소마다 형성될 수 있으며, 데이터 라인(510)에서 양 방향으로 돌출되도록 형성될 수 있다.
- [0112] 여기서, 데이터 라인(510)에서 돌출된 데이터 전극(512)은 게이트 라인(520)의 면적 중 20%~25%에 해당하는 면적만큼 오버랩(overlap)되도록 형성될 수 있다.
- [0113] 게이트 라인(520)은 화소 내부로 돌출된 게이트 전극(522)을 포함하며, 상기 게이트 전극(522)은 화소 내에 형성되는 액티브(active)의 일부와 중첩된다.
- [0114] 공통 전극(140)은 게이트 라인(520)과 소정 거리만큼 이격되도록 형성되어, 게이트 라인(520) 및 데이터 라인(510)과 오버랩되지 않는다.
- [0115] 도 11에 도시된 바와 같이, 데이터 라인(510)과 게이트 라인(520)이 오버랩(overlap)되는 면적을 20%~25%가 되도록 형성함으로써, 화소에서 게이트 라인(520)과 데이터 라인(510)과의 커패시턴스(Cgd)를 증가시킬 수 있다.
- [0116] 아울러, 게이트 라인(520)과 공통 전극(140)이 오버랩되지 않도록 화소를 형성함으로써, 게이트 라인(520)과 공통 전극(540) 간의 커패시턴스(Cgc)를 감소시킬 수 있다.
- [0117] 도 12를 참조하면, 본 발명의 또 다른 실시 예에 따른 터치 스크린이 내장된 액정 표시장치(600)의 화소는 글라스 기판(glass) 상에서 형성된 데이터 라인(610)과 게이트 라인(620)의 교차에 의해 정의되는 영역에 형성된다.
- [0118] 화소 전극(630)은 하나의 화소를 구성하는 복수의 서브 화소 각각에 형성되며, 공통 전극(140)은 화소 별로 형성된다.
- [0119] 데이터 라인(610)은 게이트 라인(620)과 교차되는 영역에서, 게이트 라인(620)과 중첩되도록 돌출된 데이터 전극(612)을 포함한다. 이때, 데이터 전극(612)은 각 서브 화소마다 형성될 수 있으며, 데이터 라인(610)에서 양 방향으로 돌출되도록 형성될 수 있다.
- [0120] 여기서, 데이터 라인(610)에서 돌출된 데이터 전극(612)은 게이트 라인(620)의 면적 중 30%에 해당하는 면적만큼 오버랩(overlap)되도록 형성될 수 있다. 이때, 세로 방향 즉, 데이터 라인(610)의 길이 방향에서 데이터 전극(612)이 선폭은 게이트 라인(620)의 선폭보다 넓게 형성된다.
- [0121] 게이트 라인(620)은 화소 내부로 돌출된 게이트 전극(622)을 포함하며, 상기 게이트 전극(622)은 화소 내에 형성되는 액티브(active)의 일부와 중첩된다.
- [0122] 공통 전극(140)은 게이트 라인(620)과 소정 거리만큼 이격되도록 형성되어, 게이트 라인(620) 및 데이터 라인(610)과 오버랩되지 않는다.
- [0123] 도 12에 도시된 바와 같이, 데이터 라인(610)과 게이트 라인(620)이 오버랩(overlap)되는 면적을 30%가 되도록 형성함으로써, 화소에서 게이트 라인(620)과 데이터 라인(610)과의 커패시턴스(Cgd)를 증가시킬 수 있다.

- [0124] 아울러, 게이트 라인(620)과 공통 전극(140)이 오버랩되지 않도록 화소를 형성함으로써, 게이트 라인(620)과 공통 전극(140) 간의 커패시턴스(Cgc)를 감소시킬 수 있다.
- [0125] 도 13을 참조하면, 본 발명의 또 다른 실시 예에 따른 터치 스크린이 내장된 액정 표시장치(700)의 화소는 글라스 기판(glass) 상에서 형성된 데이터 라인(710)과 게이트 라인(720)의 교차에 의해 정의되는 영역에 형성된다.
- [0126] 화소 전극(730)은 하나의 화소를 구성하는 복수의 서브 화소 각각에 형성되며, 공통 전극(140)은 화소 별로 형성된다.
- [0127] 데이터 라인(710)은 게이트 라인(720)과 교차되는 영역에서, 게이트 라인(720)과 중첩되도록 돌출된 데이터 전극(712)을 포함한다. 이때, 데이터 전극(712)은 각 서브 화소마다 형성될 수 있으며, 데이터 라인(710)에서 일 방향으로 돌출되도록 형성될 수 있다.
- [0128] 여기서, 데이터 라인(710)에서 돌출된 데이터 전극(712)은 게이트 라인(720)의 면적 중 70%에 해당하는 면적만큼 오버랩(overlap)되도록 형성될 수 있다. 이때, 세로 방향 즉, 데이터 라인의 길이 방향에서 데이터 전극(712)의 선폭은 게이트 라인(720)의 선폭보다 넓게 형성될 수 있다.
- [0129] 이러한 데이터 전극(712)은 일부가 세로 방향 즉, 데이터 라인(710)의 길이 방향에서 게이트 라인(720)의 선폭보다 넓게 형성되고, 나머지 일부는 게이트 라인(720)의 선폭과 동일하거나 또는 좁게 형성될 수 있다.
- [0130] 게이트 라인(720)은 화소 내부로 돌출된 게이트 전극(722)을 포함하며, 상기 게이트 전극(722)은 화소 내에 형성되는 액티브(active)의 일부와 중첩된다.
- [0131] 공통 전극(140)은 게이트 라인(720)과 소정 거리만큼 이격되도록 형성되어, 게이트 라인(720) 및 데이터 라인(710)과 오버랩되지 않는다.
- [0132] 도 13에 도시된 바와 같이, 데이터 라인(710)과 게이트 라인(720)이 오버랩(overlap)되는 면적을 70%가 되도록 형성함으로써, 화소에서 게이트 라인(720)과 데이터 라인(710)과의 커패시턴스(Cgd)를 증가시킬 수 있다.
- [0133] 아울러, 게이트 라인(720)과 공통 전극(740)이 오버랩되지 않도록 화소를 형성함으로써, 게이트 라인(720)과 공통 전극(140) 간의 커패시턴스(Cgc)를 감소시킬 수 있다.
- [0134] 상술한 도 9 내지 도 13에 도시된 본 발명의 또 다른 실시 예들에 따른 터치 스크린이 내장된 액정 표시장치는 로우 공통 전극의 화소와 컬럼 공통 전극의 화소를 서로 다르게 형성함으로써, 두 영역(로우 공통 전극의 화소와 컬럼 공통 전극의 화소)에서 게이트 라인과 공통 전극 간의 커패시턴스(gate-Vcom coupling) 수준 편차를 줄일 수 있다. 이를 통해, 전체 화소에서 공통 전압 블록 덩을 개선하여 두 영역(로우 공통 전극의 화소와 컬럼 공통 전극의 화소) 간의 휘도 편차를 줄일 수 있다.
- [0135] 도 5 내지 도 13에 도시된 바와 같이 화소를 설계하여 시뮬레이션을 수행한 결과, 로우 공통 전극의 화소에 대해 게이트 라인과 공통 전극의 간격을 떨어뜨리고, 데이터 전극을 통해 데이터 라인과 게이트 라인의 오버랩 면적을 증가시켰을 때 게이트 라인과 공통 전극 간의 커패시턴스(Cgc)가 상기 도 3 및 도 4에 도시된 기준 화소 대비 72% 수준으로 감소하는 것을 확인하였다.
- [0136] 또한, 컬럼 공통 전극의 화소에 대해 공통 전극이 게이트 라인 전체에 오버랩되도록 한 경우, 게이트 라인과 공통 전극 간의 커패시턴스(Cgc)가 상기 도 3 및 도 4에 도시된 기준 화소 대비 200% 수준으로 증가하는 것을 확인하였다.
- [0137] 이와 같이, 로우 공통 전극 화소의 게이트 라인과 공통 전극 간의 커패시턴스(Cgc)는 감소시키고, 컬럼 공통 전극 화소의 게이트 라인과 공통 전극 간의 커패시턴스(Cgc)는 증가시켜 두 영역(로우 공통 전극의 화소와 컬럼 공통 전극의 화소)에서 게이트 라인과 공통 전극 간의 커패시턴스 수준 차이를 줄일 수 있다. 이를 통해, 구동 시 두 영역(로우 공통 전극의 화소와 컬럼 공통 전극의 화소)의 휘도 차이를 줄여 표시 품질을 향상시킬 수 있다.
- [0138] 본 발명이 속하는 기술분야의 당 업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다.
- [0139] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는

것으로 해석되어야 한다.

부호의 설명

[0140]

110: 데이터 라인

112: 데이터 전극

120: 게이트 라인

122: 게이트 전극

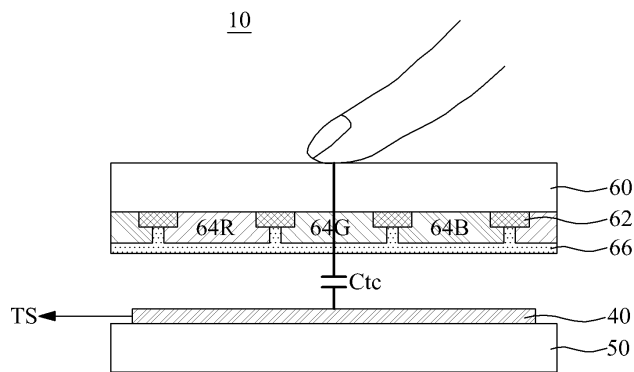
130: 화소 전극

140: 공통 전극

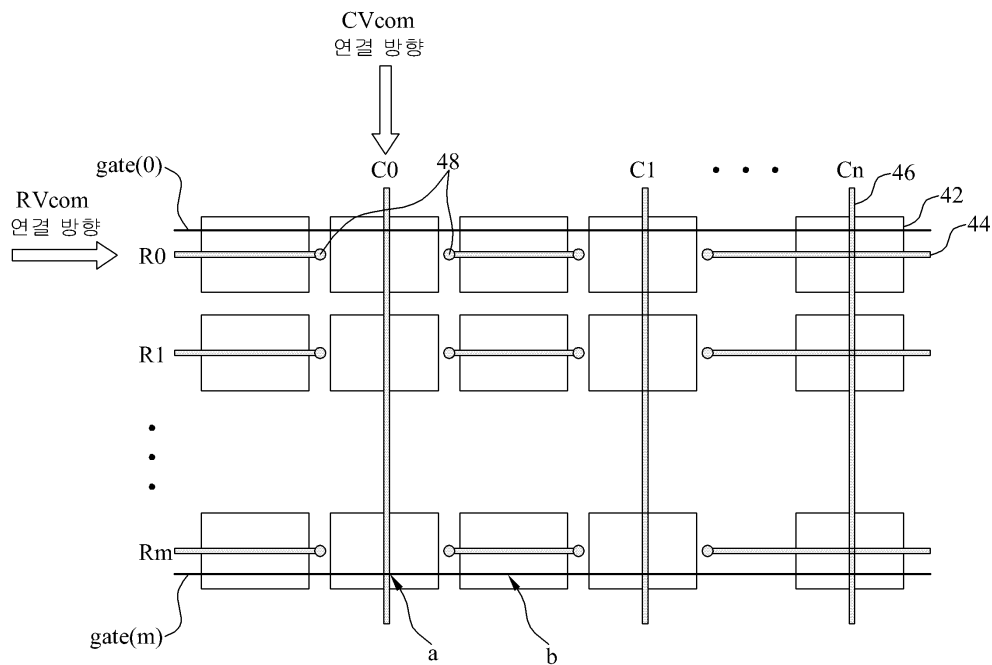
150: 도전성 라인

도면

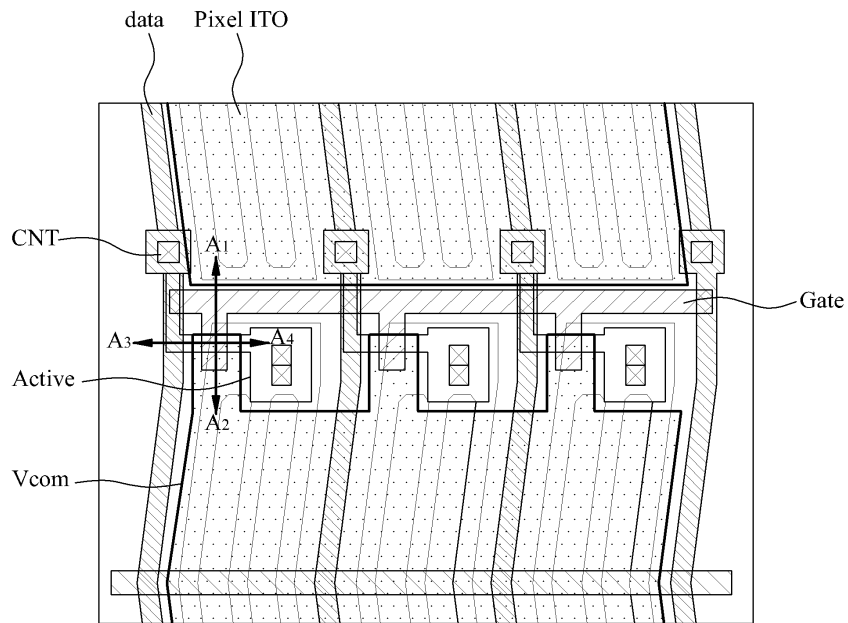
도면1



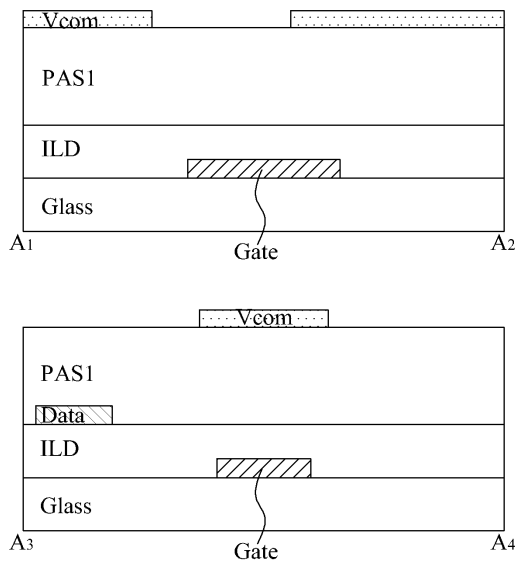
도면2



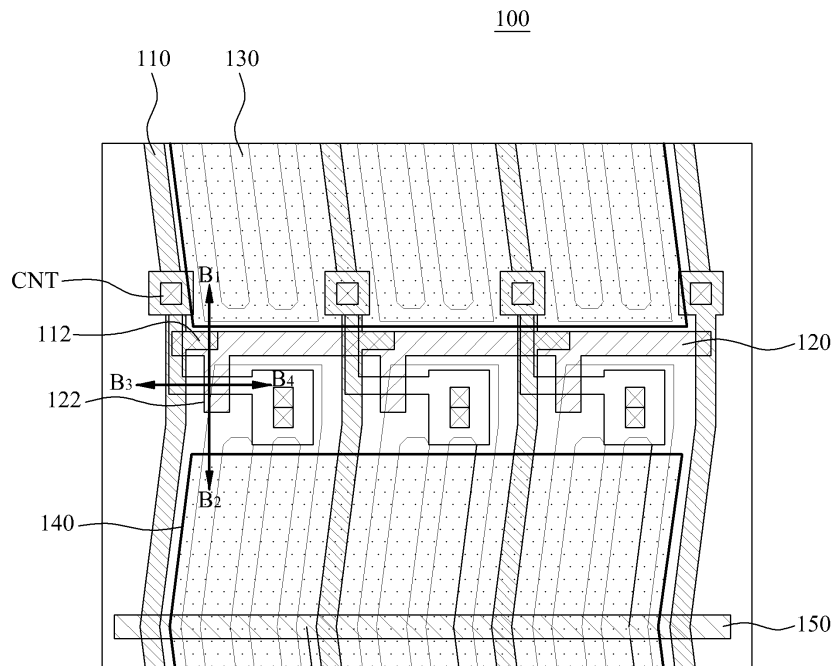
도면3



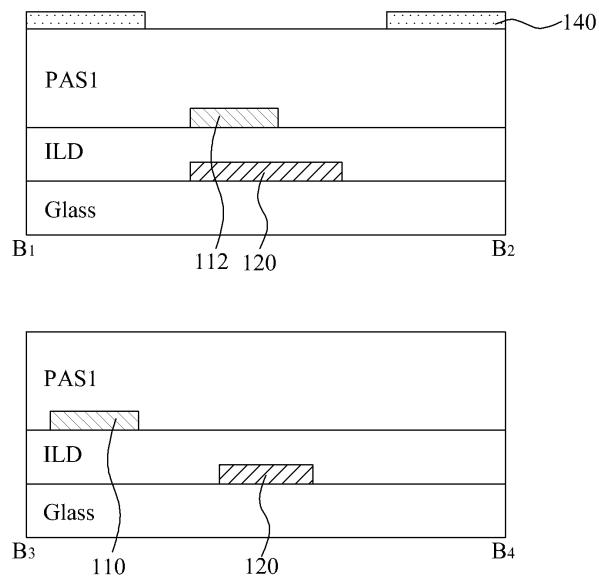
도면4



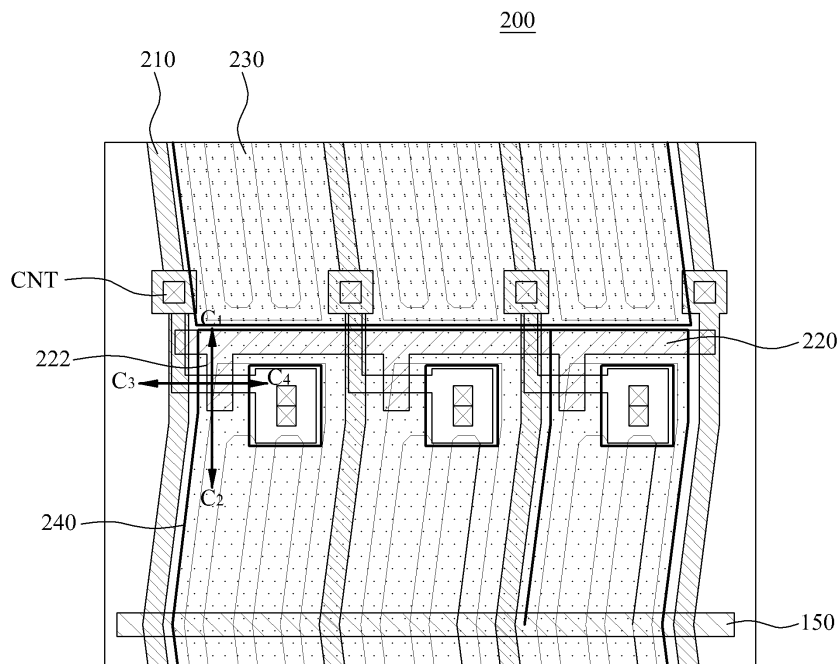
도면5



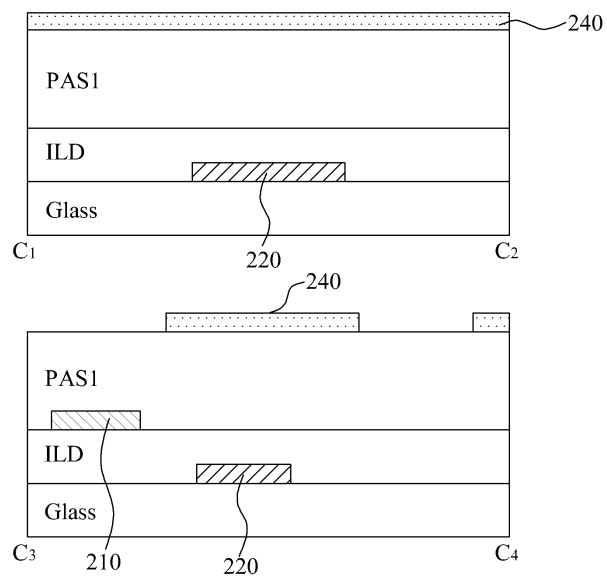
도면6



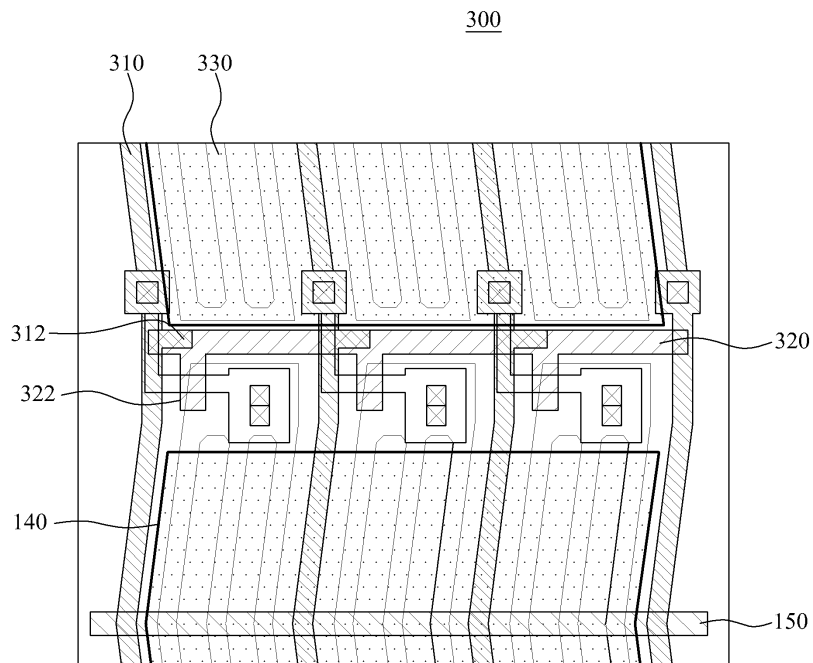
도면7



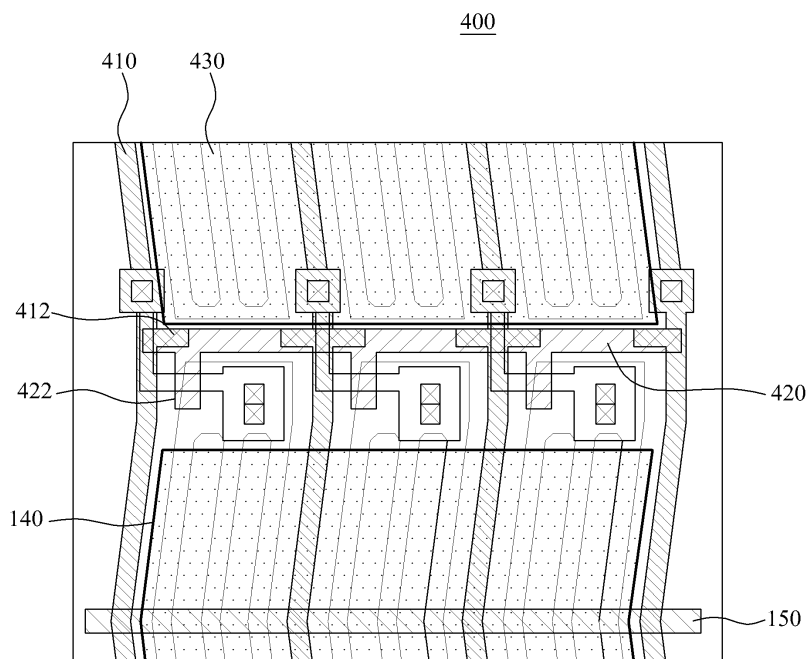
도면8



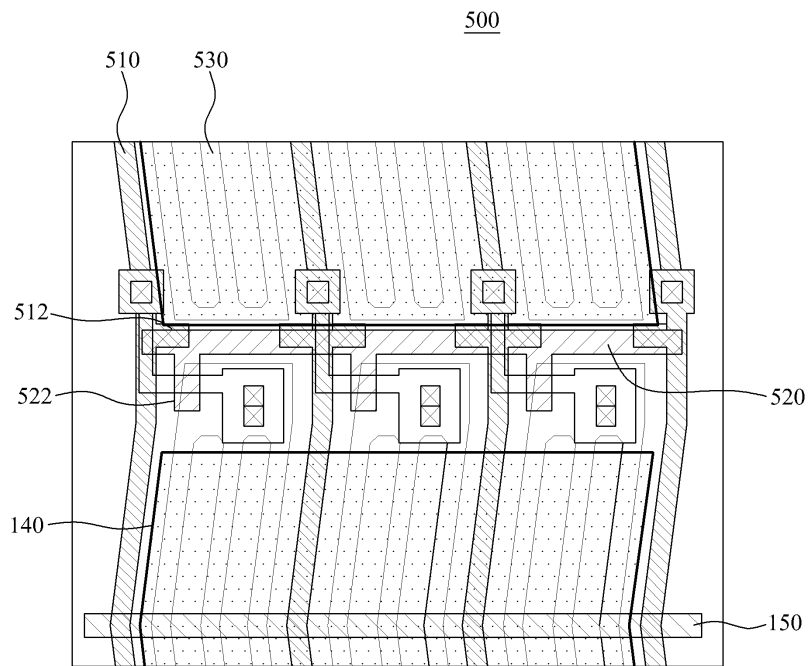
도면9



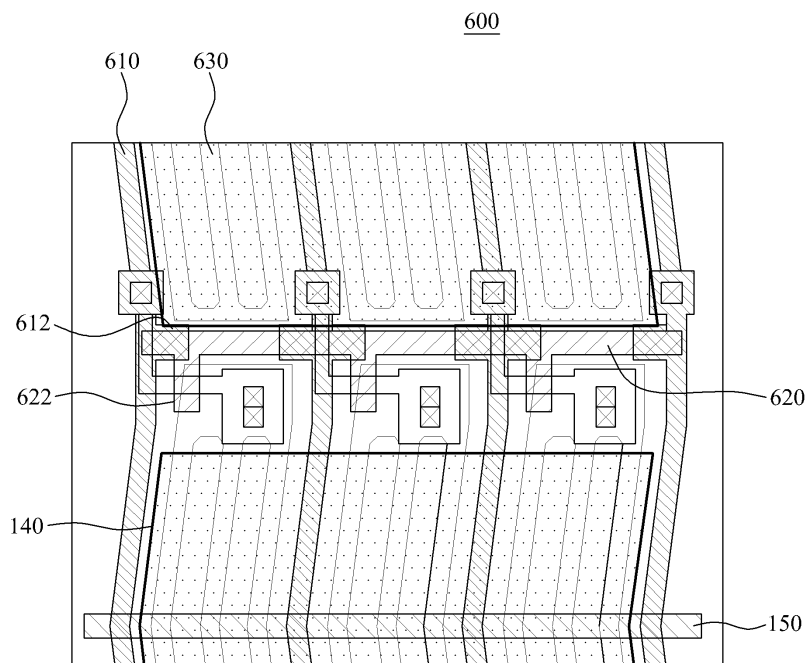
도면10



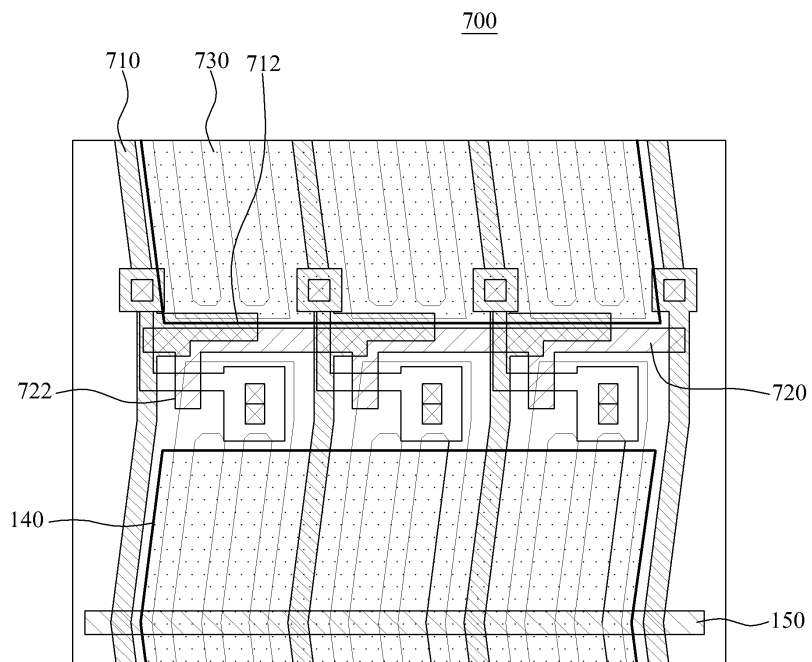
도면11



도면12



도면13



专利名称(译)	液晶显示屏，内置触摸屏		
公开(公告)号	KR1020120056047A	公开(公告)日	2012-06-01
申请号	KR1020100117559	申请日	2010-11-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JAE HOON 박제훈 SONG IN HYUK 송인혁		
发明人	박제훈 송인혁		
IPC分类号	G02F1/1343 G06F3/041		
CPC分类号	G02F1/13338 G02F1/134309 G06F3/0412 G06F2203/04103		
其他公开文献	KR101705557B1		
外部链接	Espacenet		

摘要(译)

根据本发明示例性实施例的包括触摸屏的液晶显示装置包括多条栅极线和多条数据线，所述多条栅极线和多条数据线形成为彼此交叉；多个像素形成在由多条栅极线和多条数据线的交叉点限定的区域中；行公共电极形成在多个像素的第一像素上；除了第一像素之外，在多个像素的第二像素中形成的列公共电极；并且像素电极通过触点连接到数据线，其中第一像素的行公共电极和第二像素的列公共电极形成为在像素中具有不同的区域。

