



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0004045  
(43) 공개일자 2012년01월12일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/133 (2006.01)

(21) 출원번호 10-2010-0064694

(22) 출원일자 2010년07월06일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 삼성로 129 (매탄동, 삼성 전자공업단지)

(72) 발명자

김현욱

충청남도 아산시 탕정면 삼성로 181, 삼성전자 주 LCD사업부 개발1팀 액정기술1그룹

송장근

서울특별시 서초구 서운로 197, 114동 1003호 (서 초동, 롯데캐슬클래식)

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

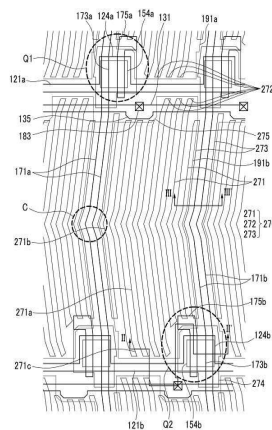
전체 청구항 수 : 총 24 항

#### (54) 액정 표시 장치

#### (57) 요약

액정 표시 장치를 제공한다. 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 위치하는 제1 게이트선, 제2 게이트선, 제1 데이터선 및 제2 데이터선, 상기 제1 게이트선 및 상기 제1 데이터선에 연결되고, 제1 소스 전극 및 제2 드레인 전극을 포함하는 제1 박막 트랜지스터, 상기 제2 게이트선 및 상기 제2 데이터선에 연결되고, 제2 소스 전극 및 제2 드레인 전극을 포함하는 제2 박막 트랜지스터, 상기 제1 드레인 전극의 일부와 접촉하는 제1 화소 전극과 상기 제2 드레인 전극의 일부와 접촉하는 제2 화소 전극, 상기 제1 화소 전극, 상기 제2 화소 전극, 상기 제1 박막 트랜지스터 및 상기 제2 박막 트랜지스터 위에 위치하는 보호막 그리고 상기 보호막 위에 위치하며, 상기 제1 화소 전극 및 상기 제2 화소 전극과 중첩하는 기준 전극을 포함하고, 상기 기준 전극은 복수의 가지 전극을 포함하고, 상기 제1 박막 트랜지스터는 상기 제1 데이터선을 기준으로 오른쪽에 위치하고 있고, 상기 제2 박막 트랜지스터는 상기 제2 데이터선을 기준으로 왼쪽에 위치한다.

#### 대표도 - 도1



(72) 발명자

**조선아**

부산광역시 금정구 수림로 46-4 (장전동)

**장은제**

충남 아산시 음봉면 덕지리 더샵레이크사이드아파트 107동 1104호

**신유식**

충남 아산시 탕정면 삼성크리스탈기숙사 가넷동 707호

## 특허청구의 범위

### 청구항 1

제1 기관,

상기 제1 기관 위에 위치하는 제1 게이트선, 제2 게이트선, 제1 데이터선 및 제2 데이터선,

상기 제1 게이트선 및 상기 제1 데이터선에 연결되고, 제1 소스 전극 및 제2 드레인 전극을 포함하는 제1 박막 트랜지스터,

상기 제2 게이트선 및 상기 제2 데이터선에 연결되고, 제2 소스 전극 및 제2 드레인 전극을 포함하는 제2 박막 트랜지스터,

상기 제1 드레인 전극의 일부와 접촉하는 제1 화소 전극과 상기 제2 드레인 전극의 일부와 접촉하는 제2 화소 전극,

상기 제1 화소 전극, 상기 제2 화소 전극, 상기 제1 박막 트랜지스터 및 상기 제2 박막 트랜지스터 위에 위치하는 보호막 그리고

상기 보호막 위에 위치하며, 상기 제1 화소 전극 및 상기 제2 화소 전극과 중첩하는 기준 전극을 포함하고,

상기 기준 전극은 복수의 가지 전극을 포함하고,

상기 제1 박막 트랜지스터는 상기 제1 데이터선을 기준으로 오른쪽에 위치하고 있고, 상기 제2 박막 트랜지스터는 상기 제2 데이터선을 기준으로 왼쪽에 위치하는 액정 표시 장치.

### 청구항 2

제1항에서,

상기 제1 데이터선 및 상기 제2 데이터선은 각각 굴곡부를 포함하는 액정 표시 장치.

### 청구항 3

제2항에서,

상기 제1 데이터선은 상기 제1 게이트선과 제1 경사각을 가지면서 교차하고, 상기 제2 데이터선은 상기 제2 게이트선과 제2 경사각을 가지면서 교차하는 액정 표시 장치.

### 청구항 4

제3항에서,

상기 제1 박막 트랜지스터는 상기 제1 경사각을 형성하는 상기 제1 게이트선과 상기 제1 데이터선 사이에 위치하고, 상기 제2 박막 트랜지스터는 상기 제2 경사각을 형성하는 상기 제2 게이트선과 상기 제2 데이터선 사이에 위치하며,

상기 제1 경사각 및 상기 제2 경사각은 모두 예각인 액정 표시 장치.

### 청구항 5

제4항에서,

상기 제1 박막 트랜지스터는 제1 화소 영역에 위치하고, 상기 제2 박막 트랜지스터는 제2 화소 영역에

위치하며,

상기 제1 화소 영역 및 상기 제2 화소 영역은 상하로 서로 이웃하고, 상기 제1 박막 트랜지스터와 상기 제2 박막 트랜지스터에 인가되는 신호의 구동 방법은 컬럼 인버전 방법을 사용하는 액정 표시 장치.

#### 청구항 6

제5항에서,

상기 제1 데이터선을 통해 제1 신호가 상기 제1 박막 트랜지스터에 인가되고, 상기 제2 데이터선을 통해 상기 제2 박막 트랜지스터에 제2 신호가 인가되며,

상기 제1 신호와 상기 제2 신호는 서로 다른 극성을 갖는 액정 표시 장치.

#### 청구항 7

제6항에서,

상기 제1 화소 영역과 상기 제2 화소 영역은 열 방향으로 번갈아 가며 배치되어 있는 액정 표시 장치.

#### 청구항 8

제7항에서,

상기 제1 화소 영역이 적어도 2개 반복되는 제1 단위 및 상기 제2 화소 영역이 적어도 2개 반복된 제2 단위가 열 방향으로 번갈아 가며 배치되어 있는 액정 표시 장치.

#### 청구항 9

제3항에서,

상기 제1 박막 트랜지스터는 상기 제1 경사각을 형성하는 상기 제1 게이트선과 상기 제1 데이터선 사이에 위치하고, 상기 제2 박막 트랜지스터는 상기 제2 경사각을 형성하는 상기 제2 게이트선과 상기 제2 데이터선 사이에 위치하며,

상기 제1 경사각은 둔각이고, 상기 제2 경사각은 예각인 액정 표시 장치.

#### 청구항 10

제9항에서,

상기 제1 박막 트랜지스터는 제1 화소 영역에 위치하고, 상기 제2 박막 트랜지스터는 제2 화소 영역에 위치하며,

상기 제1 화소 영역 및 상기 제2 화소 영역은 상하로 서로 이웃하고, 상기 제1 박막 트랜지스터와 상기 제2 박막 트랜지스터에 인가되는 신호의 구동 방법은 컬럼 인버전 방법을 사용하는 액정 표시 장치.

#### 청구항 11

제10항에서,

상기 제1 데이터선을 통해 제1 신호가 상기 제1 박막 트랜지스터에 인가되고, 상기 제2 데이터선을 통해 상기 제2 박막 트랜지스터에 제2 신호가 인가되며,

상기 제1 신호와 상기 제2 신호는 서로 다른 극성을 갖는 액정 표시 장치.

#### 청구항 12

제11항에서,

상기 제1 화소 영역과 상기 제2 화소 영역은 열 방향으로 번갈아 가며 배치되어 있는 액정 표시 장치.

#### 청구항 13

제12항에서,

상기 제1 화소 영역이 적어도 2개 반복되는 제1 단위 및 상기 제2 화소 영역이 적어도 2개 반복되는 제2 단위가 열 방향으로 번갈아 가며 배치되어 있는 액정 표시 장치.

#### 청구항 14

제2항에서,

상기 복수의 가지 전극은 상기 제1 데이터선 및 상기 제2 데이터선이 뻗어 있는 방향을 따라 나란히 위치하는 액정 표시 장치.

#### 청구항 15

제14항에서,

상기 기준 전극은

상기 가지 전극을 서로 연결하는 가로 연결부 그리고

상기 가로 연결부를 서로 연결하는 세로 연결부를 포함하고,

상기 세로 연결부는 상기 제1 데이터선 및 상기 제2 데이터선 중 적어도 하나와 중첩하는 액정 표시 장치.

#### 청구항 16

제1항에서,

상기 기준 전극은 상기 제1 박막 트랜지스터와 상기 제1 데이터선의 일부 또는 상기 제2 박막 트랜지스터와 상기 제2 데이터선의 일부를 드러내는 개구부를 가지는 액정 표시 장치.

#### 청구항 17

제1항에서,

상기 제1 기판 위에 위치하는 기준 전압선을 더 포함하고,

상기 기준 전압선은 상기 보호막에 형성되어 있는 접촉 구멍을 통해 상기 기준 전극과 연결되어 있는 액정 표시 장치.

#### 청구항 18

제17항에서,

상기 기준 전압선은 화소 영역의 중앙 부분에 위치하는 액정 표시 장치.

#### 청구항 19

제18항에서,

상기 제1 화소 전극 또는 상기 제2 화소 전극은 상기 기준 전압선과 상기 기준 전극의 접촉 부분에 대응하는 부분에서 제거되어 있는 액정 표시 장치.

#### 청구항 20

제1항에서,

서로 이웃하는 화소 영역에 위치하고 있는 상기 기준 전극은 서로 연결되어 있는 액정 표시 장치.

#### 청구항 21

제1항에서,

상기 제1 소스 전극은 상기 제1 데이터선과 동일선 상에 위치하고, 상기 제2 소스 전극은 상기 제2 데이터선과 동일선 상에 위치하며,

상기 제1 드레인 전극은 상기 제1 소스 전극과 나란하게 뻗어 있고, 상기 제2 드레인 전극은 상기 제2 소스 전극과 나란하게 뻗어 있는 액정 표시 장치.

#### 청구항 22

제1항에서,

상기 제1 기판 위에 위치하는 기준 전압선을 더 포함하고,

상기 기준 전압선은 상기 보호막에 형성되어 있는 접촉 구멍을 통해 상기 기준 전극과 연결되며,

상기 기준 전압선은 상기 게이트선과 인접한 부분에 위치하는 액정 표시 장치.

#### 청구항 23

제1항에서,

상기 제1 화소 전극은 상기 제1 드레인 전극의 일부를 덮고 있어 상기 제1 드레인 전극과 연결되고,

상기 제2 화소 전극은 상기 제2 드레인 전극의 일부를 덮고 있어 상기 제2 드레인 전극과 연결되는 액정 표시 장치.

#### 청구항 24

제1항에서,

상기 제1 기판과 마주하는 제2 기판 그리고

상기 제1 기판 및 상기 제2 기판 사이에 위치하며 양의 유전율 이방성을 갖는 액정층을 더 포함하는 액정 표시 장치.

## 명세서

### 기술분야

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

### 배경기술

- [0002] 액정 표시 장치(liquid crystal display, LCD)는 현재 가장 널리 사용되고 있는 평판 표시 장치(flat panel display) 중 하나이다. 액정 표시 장치는 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함하며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성함으로써 액정층의 액정 분자들의 방향을 결정하고 액정층을 통과하는 빛의 투과율을 조절한다.
- [0003] 액정 표시 장치는 박형화가 용이한 장점을 지니고 있지만, 전면 시인성에 비해 측면 시인성이 떨어지는 단점이 있어 이를 극복하기 위한 다양한 방식의 액정 배열 및 구동 방법이 개발되고 있다. 이러한 광시야각을 구현하기 위한 방법으로서, 화소 전극 및 공통 전극을 하나의 기관에 형성하는 액정 표시 장치가 주목 받고 있다.
- [0004] 그러나, 이러한 액정 표시 장치의 경우 화소 전극과 기준 전극이 하나의 기관 위에 형성되어 있기 때문에, 두 전극과 데이터선과의 기생 용량이 커질 수 있다. 이러한 기생 용량을 줄이기 위해 두 전극과 데이터선의 간격을 넓힐 경우, 개구율이 감소할 수 있다. 또한, 개구율을 증가시키기 위해 데이터선 위에 기준 전극을 형성하는 경우 데이터 로드(data load)가 증가하여 소비 전력이 증가할 수 있다.

### 발명의 내용

#### 해결하려는 과제

- [0005] 본 발명이 해결하고자 하는 과제는 액정 표시 장치의 개구율을 감소하지 않으면서, 소비 전력을 감소할 수 있는 액정 표시 장치를 제공하는데 있다.

#### 과제의 해결 수단

- [0006] 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 기관, 상기 제1 기관 위에 위치하는 제1 게이트선, 제2 게이트선, 제1 데이터선 및 제2 데이터선, 상기 제1 게이트선 및 상기 제1 데이터선에 연결되고, 제1 소스 전극 및 제2 드레인 전극을 포함하는 제1 박막 트랜지스터, 상기 제2 게이트선 및 상기 제2 데이터선에 연결되고, 제2 소스 전극 및 제2 드레인 전극을 포함하는 제2 박막 트랜지스터, 상기 제1 드레인 전극의 일부와 접촉하는 제1 화소 전극과 상기 제2 드레인 전극의 일부와 접촉하는 제2 화소 전극, 상기 제1 화소 전극, 상기 제2 화소 전극, 상기 제1 박막 트랜지스터 및 상기 제2 박막 트랜지스터 위에 위치하는 보호막 그리고 상기 보호막 위에 위치하며, 상기 제1 화소 전극 및 상기 제2 화소 전극과 중첩하는 기준 전극을 포함하고, 상기 기준 전극은 복수의 가지 전극을 포함하고, 상기 제1 박막 트랜지스터는 상기 제1 데이터선을 기준으로 오른쪽에 위치하고 있고, 상기 제2 박막 트랜지스터는 상기 제2 데이터선을 기준으로 왼쪽에 위치한다.
- [0007] 상기 제1 데이터선 및 상기 제2 데이터선은 각각 굴곡부를 포함할 수 있다.
- [0008] 상기 제1 데이터선은 상기 제1 게이트선과 제1 경사각을 가지면서 교차하고, 상기 제2 데이터선은 상기 제2 게이트선과 제2 경사각을 가지면서 교차할 수 있다.
- [0009] 상기 제1 박막 트랜지스터는 상기 제1 경사각을 형성하는 상기 제1 게이트선과 상기 제1 데이터선 사이에 위치하고, 상기 제2 박막 트랜지스터는 상기 제2 경사각을 형성하는 상기 제2 게이트선과 상기 제2 데이터선 사이에 위치하며, 상기 제1 경사각 및 상기 제2 경사각은 모두 예각일 수 있다.
- [0010] 상기 제1 박막 트랜지스터는 제1 화소 영역에 위치하고, 상기 제2 박막 트랜지스터는 제2 화소 영역에

위치하며, 상기 제1 화소 영역 및 상기 제2 화소 영역은 상하로 서로 이웃하고, 상기 제1 박막 트랜지스터와 상기 제2 박막 트랜지스터에 인가되는 신호의 구동 방법은 컬럼 인버전 방법을 사용할 수 있다.

- [0011] 상기 제1 데이터선을 통해 제1 신호가 상기 제1 박막 트랜지스터에 인가되고, 상기 제2 데이터선을 통해 상기 제2 박막 트랜지스터에 제2 신호가 인가되며, 상기 제1 신호와 상기 제2 신호는 서로 다른 극성을 가질 수 있다.
- [0012] 상기 제1 화소 영역과 상기 제2 화소 영역은 열 방향으로 번갈아 가며 배치될 수 있다.
- [0013] 상기 제1 화소 영역이 적어도 2개 반복되는 제1 단위 및 상기 제2 화소 영역이 적어도 2개 반복된 제2 단위가 열 방향으로 번갈아 가며 배치될 수 있다.
- [0014] 상기 제1 박막 트랜지스터는 상기 제1 경사각을 형성하는 상기 제1 게이트선과 상기 제1 데이터선 사이에 위치하고, 상기 제2 박막 트랜지스터는 상기 제2 경사각을 형성하는 상기 제2 게이트선과 상기 제2 데이터선 사이에 위치하며, 상기 제1 경사각은 둔각이고, 상기 제2 경사각은 예각일 수 있다.
- [0015] 상기 복수의 가지 전극은 상기 제1 데이터선 및 상기 제2 데이터선이 뻗어 있는 방향을 따라 나란히 위치할 수 있다.
- [0016] 상기 기준 전극은 상기 가지 전극을 서로 연결하는 가로 연결부 그리고 상기 가로 연결부를 서로 연결하는 세로 연결부를 포함하고, 상기 세로 연결부는 상기 제1 데이터선 및 상기 제2 데이터선 중 적어도 하나와 중첩할 수 있다.
- [0017] 상기 기준 전극은 상기 제1 박막 트랜지스터와 상기 제1 데이터선의 일부 또는 상기 제2 박막 트랜지스터와 상기 제2 데이터선의 일부를 드러내는 개구부를 가질 수 있다.
- [0018] 상기 제1 기판 위에 위치하는 기준 전압선을 더 포함하고, 상기 기준 전압선은 상기 보호막에 형성되어 있는 접촉 구멍을 통해 상기 기준 전극과 연결될 수 있다.
- [0019] 상기 기준 전압선은 화소 영역의 중앙 부분에 위치할 수 있다.
- [0020] 상기 제1 화소 전극 또는 상기 제2 화소 전극은 상기 기준 전압선과 상기 기준 전극의 접촉 부분에 대응하는 부분에서 제거되어 있을 수 있다.
- [0021] 서로 이웃하는 화소 영역에 위치하고 있는 상기 기준 전극은 서로 연결될 수 있다.
- [0022] 상기 제1 소스 전극은 상기 제1 데이터선과 동일선 상에 위치하고, 상기 제2 소스 전극은 상기 제2 데이터선과 동일선 상에 위치하며, 상기 제1 드레인 전극은 상기 제1 소스 전극과 나란하게 뻗어 있고, 상기 제2 드레인 전극은 상기 제2 소스 전극과 나란하게 뻗을 수 있다.
- [0023] 상기 제1 기판 위에 위치하는 기준 전압선을 더 포함하고, 상기 기준 전압선은 상기 보호막에 형성되어 있는 접촉 구멍을 통해 상기 기준 전극과 연결되며, 상기 기준 전압선은 상기 게이트선과 인접한 부분에 위치할 수 있다.
- [0024] 상기 제1 화소 전극은 상기 제1 드레인 전극의 일부를 덮고 있어 상기 제1 드레인 전극과 연결되고, 상기 제2 화소 전극은 상기 제2 드레인 전극의 일부를 덮고 있어 상기 제2 드레인 전극과 연결될 수 있다.
- [0025] 상기 제1 기판과 마주하는 제2 기판 그리고 상기 제1 기판 및 상기 제2 기판 사이에 위치하며 양의 유전율 이방성을 갖는 액정층을 더 포함할 수 있다.

### 발명의 효과

- [0026] 이와 같이 본 발명의 한 실시예에 따르면, 개구율을 극대화하면서 동시에 데이터 로드 증가에 따른 소비 전력 증가를 줄일 수 있다.

### 도면의 간단한 설명

- [0027] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치를 나타내는 배치도이다.

도 2는 도 1의 액정 표시 장치를 II-II'선을 따라 잘라 나타낸 단면도이다.

도 3은 도 1의 액정 표시 장치를 III-III'선을 따라 잘라 나타낸 단면도이다.

도 4는 본 발명의 다른 실시예에 따른 액정 표시 장치를 나타내는 배치도이다.

도 5는 도 4의 액정 표시 장치를 V-V'선을 따라 잘라 나타낸 단면도이다.

도 6은 도 1에서 나타낸 실시예에 따른 액정 표시 장치의 화소 배열 및 화소 극성을 나타내는 개략도이다.

도 7은 본 발명의 다른 실시예에 따른 액정 표시 장치의 화소 배열 및 화소 극성을 나타내는 개략도이다.

도 8은 본 발명의 다른 실시예에 따른 액정 표시 장치의 화소 배열 및 화소 극성을 나타내는 개략도이다.

도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 화소 배열 및 화소 극성을 나타내는 개략도이다.

### 발명을 실시하기 위한 구체적인 내용

- [0028] 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.
- [0029] 도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하기 위하여 과장된 것이다. 또한, 층이 다른 층 또는 기판 "상"에 있다고 언급되는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 의미한다.
- [0030] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치를 나타내는 배치도이다. 도 2는 도 1의 액정 표시 장치를 II-II'선을 따라 잘라 나타낸 단면도이다. 도 3은 도 1의 액정 표시 장치를 III-III'선을 따라 잘라 나타낸 단면도이다.
- [0031] 도 1 및 도 2를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주보는 하부 표시판(100) 및 상부 표시판(200)과 그 사이 주입되어 있는 액정층(3)을 포함한다.
- [0032] 먼저, 하부 표시판(100)에 대하여 설명한다.
- [0033] 투명한 유리 또는 플라스틱 등으로 이루어진 절연 기판(110) 위에 게이트선(121a, 121b) 및 기준 전압선(131)을 포함하는 게이트 도전체가 형성되어 있다. 게이트선(121a, 121b)은 게이트 전극(124a, 124b) 및 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(도시하지 않음)을 포함한다. 게이트선(121a, 121b)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 게이트선(121a, 121b)은 물리적 성질이 다른 적어도 두 개의 도전막을 포함하는 다층막 구조를 가질 수도 있다.
- [0034] 기준 전압선(131)은 일정한 기준 전압을 전달하며, 뒤에서 설명할 기준 전극(270)과의 접속을 위한 확장부(135)를 포함한다. 기준 전압선(131)은 뒤에서 설명할 기준 전극(270)과 연결되어 기준 전극(270)에 기준 전압을 전달한다. 기준 전압선(131)은 게이트선(121a, 121b)과 평행할 수 있으며, 게이트선(121a, 121b)과 동일 물질로 이루어질 수 있다.
- [0035] 게이트 도전체(121a, 121b, 131) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 등으로 이루어지는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140)은 물리적 성질이 다른 적어도 두 개의 절연층을 포함하는 다층막 구조를 가질 수도 있다.
- [0036] 게이트 절연막(140) 위에는 비정질 규소 또는 다결정 규소 등으로 만들어진 섬형 반도체(154a, 154b)가 형성되어 있다. 섬형 반도체(154a, 154b)는 게이트 전극(124a, 124b)과 적어도 일부 중첩한다.
- [0037] 섬형 반도체(154a, 154b) 위에는 저항성 접촉 부재(163a, 163b, 165a, 165b)가 형성되어 있다. 저항성 접촉 부재(163a, 163b, 165a, 165b)는 인(phosphorus) 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 저항성 접촉 부재(163a,

163b, 165a, 165b)는 쌍을 이루어 섬형 반도체(154a, 154b) 위에 배치될 수 있다.

- [0038] 저항성 접촉 부재(163a, 163b, 165a, 165b) 및 게이트 절연막(140) 위에는 소스 전극(173a, 173b)을 포함하는 데이터선(171a, 171b)과 드레인 전극(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다.
- [0039] 데이터선(171a, 171b)은 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(도시하지 않음)을 포함한다. 데이터선(171a, 171b)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121a, 121b) 및 기준 전압선(131)과 교차한다. 이 때, 데이터선(171a, 171b)은 액정 표시 장치의 최대 투과율을 얻기 위해서 굽어진 형상을 갖는 굴곡부(C)를 포함한다. 굴곡부(C)는 화소 영역의 중간 영역에서 서로 만나 V자 형태를 이룰 수 있다. 굴곡부(C)는 제1 굴곡부 및 화소 영역의 중간 영역에서 제1 굴곡부와 소정의 각도를 이루도록 굽어진 제2 굴곡부를 더 포함할 수 있다.
- [0040] 소스 전극(173a, 173b)은 데이터선(171a, 171b)의 일부이고, 데이터선(171a, 171b)과 동일선 상에 배치된다. 드레인 전극(175a, 175b)은 소스 전극(173a, 173b)과 나란하게 뻗도록 형성되어 있다. 따라서, 드레인 전극(175a, 175b)은 데이터선(171a, 171b)의 일부와 나란하다.
- [0041] 게이트 전극(124a, 124b), 소스 전극(173a, 173b) 및 드레인 전극(175a, 175b)은 섬형 반도체(154a, 154b)와 함께 각각 박막 트랜지스터(Q1, Q2)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173a, 173b)과 드레인 전극(175a, 175b) 사이의 반도체(154a, 154b)에 형성된다.
- [0042] 데이터선(171a, 171b)은 게이트선(121a, 121b)과 함께 제1 화소 영역 및 제2 화소 영역을 포함하는 화소 영역을 형성한다.
- [0043] 구체적으로, 제1 화소 영역은 제1 게이트선(121a), 제1 데이터선(171a), 및 제2 데이터선(171b)에 의해 정의되고, 제2 화소 영역은 제2 게이트선(121b), 제1 데이터선(171a), 및 제2 데이터선(171b)에 의해 정의된다. 제1 화소 영역과 제2 화소 영역은 상하 방향으로 서로 이웃하고 있고, 제1 화소 영역에서 제1 박막 트랜지스터(Q1)는 제1 데이터선(171a)과 제1 게이트선(121a)이 교차하는 영역 가운데 특히, 제1 데이터선(171a)의 오른쪽에 위치한다. 이 때, 제2 화소 영역에서 제2 박막 트랜지스터(Q2)는 제2 데이터선(171b)과 제2 게이트선(121b)이 교차하는 영역 가운데 특히, 제2 데이터선(171b)의 왼쪽에 위치한다. 이처럼, 본 발명의 실시예에 따른 액정 표시 장치는 화소 영역 내 박막 트랜지스터의 배열이 좌우 교대로 배치되어 있다.
- [0044] 본 발명의 실시예에 따른 액정 표시 장치는 데이터선(171a, 171b)과 동일선 상에 위치하는 소스 전극(173a, 173b)과 데이터선(171a, 171b)과 나란하게 뻗어 있는 드레인 전극(175a, 175b)을 포함함으로써, 데이터 도전체가 차지하는 면적을 넓히지 않고도 박막 트랜지스터의 폭을 넓힐 수 있게 되고, 이에 따라 액정 표시 장치의 개구율이 증가할 수 있다.
- [0045] 데이터선(171a, 171b)과 드레인 전극(175a, 175b)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴(합금) 하부막과 알루미늄(합금) 상부막의 이중막, 몰리브덴(합금) 하부막과 알루미늄(합금) 중간막과 몰리브덴(합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터선(171a, 171b)과 드레인 전극(175a, 175b)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- [0046] 드레인 전극(175a, 175b)의 일부 및 게이트 절연막(140) 위에는 화소 전극(191a, 191b)이 형성되어 있다.
- [0047] 화소 전극(191a, 191b)은 데이터선(171a, 171b)의 굴곡부(C)와 거의 나란한 한쌍의 굴곡변(curved edge)을 포함한다.
- [0048] 화소 전극(191a, 191b)은 드레인 전극(175a, 175b)의 일부를 덮고 있어, 그 위에 배치되어 드레인 전극(175a, 175b)과 물리적 전기적으로 직접 연결된다.
- [0049] 화소 전극(191a, 191b)은 다결정, 단결정 또는 비정질의 ITO(Indium tin oxide), 또는 IZO(Indium zinc oxide) 등의 투명한 도전 물질로 만들어질 수 있다.
- [0050] 데이터 도전체(171a, 171b, 175a, 175b) 및 노출된 반도체(154a, 154b), 그리고 화소 전극(191a, 191b) 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 질화 규소와 산화 규소 따위의 무기 절연물로 만들어진다. 그러나 보호막(180)은 유기 절연물로 만들어질 수 있으며 표면이 평탄할 수 있다. 유기 절연물의 경우 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하일

수 있다. 보호막(180)은 또한 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(154a, 154b) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수도 있다. 보호막(180)의 두께는 약 5000Å 이상일 수 있고, 약 6000Å 내지 약 8000Å 일 수 있다.

- [0051] 보호막(180)에는 데이터선(171a, 171b)의 끝 부분을 드러내는 접촉 구멍(contact hole)(도시하지 않음)이 형성되어 있고, 보호막(180) 및 게이트 절연막(140)에는 기준 전압선(131)의 연결부(135)를 드러내는 접촉 구멍(183) 및 게이트선(121a, 121b)의 끝 부분을 드러내는 접촉 구멍(도시하지 않음)이 형성되어 있다.
- [0052] 보호막(180) 위에는 기준 전극(270)이 형성되어 있다. 기준 전극(270)은 화소 전극(191a, 191b)과 중첩하며, 복수의 가지 전극(271)과 복수의 가지 전극(271)을 연결하는 가로 연결부(272) 및 가로 연결부(272)를 연결하는 세로 연결부(273)를 포함한다. 기준 전극(270)은 다결정, 단결정 또는 비정질의 ITO(indium tin oxide), 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질로 만들어진다. 인접한 화소에 배치되어 있는 기준 전극(270)은 서로 연결되어 있다.
- [0053] 기준 전극(270)의 가지 전극(271)은 데이터선(171a, 171b)이 뻗어 있는 방향을 따라 나란하게 형성되어 있다. 앞서 설명한 데이터선(171a, 171b)의 제1 굴곡부 및 제2 굴곡부와 각기 나란한 제1 부분과 제2 부분을 포함할 수 있다.
- [0054] 기준 전극(270)의 가로 연결부(272)는 게이트선(121a, 121b)과 거의 나란하고, 가지 전극(271)을 위와 아래에서 서로 연결한다. 화소 영역의 하부에 배치되어 있는 기준 전극(270)의 가로 연결부(272)는 박막 트랜지스터(Q1, Q2)를 이루는 게이트 전극(124a, 124b), 섬형 반도체(154a, 154b), 소스 전극(173a, 173b)을 이루는 데이터선(171a, 171b) 및 드레인 전극(175a, 175b), 그리고 기준 전압선(131) 중 일부를 드러내는 제1 개구부(274)를 가진다. 기준 전극(270)의 가로 연결부(272)는 기준 전압선(131)의 확장부(135)를 향해 뻗은 기준 전극 확장부(275)를 가진다. 서로 이웃하는 화소에 배치되어 있는 기준 전극(270)은 서로 연결되어 있다.
- [0055] 기준 전극(270)의 세로 연결부(273)는 이웃하는 두 화소 사이에 배치되어 있는 데이터선(171a, 171b)과 중첩하면서 나란하게 뻗어 있으며, 데이터선(171a, 171b)의 일부 위에 배치되어 있는 제1 개구부(274)를 가진다.
- [0056] 기준 전극(270)의 제1 개구부(274)는 소스 전극(173a, 173b)을 이루는 데이터선(171a, 171b)을 완전히 드러낸다.
- [0057] 기준 전극(270)의 확장부(275)는 보호막(180) 및 게이트 절연막(140)에 형성되어 있는 접촉 구멍(183)을 통해 기준 전압선(131)과 물리적 전기적으로 연결된다.
- [0058] 도시하지는 않았지만, 기준 전극(270) 및 보호막(180) 위에는 배향막(alignment layer)이 도포되어 있고, 배향막은 수평 배향막일 수 있으며, 일정한 방향으로 러빙되어 있다.
- [0059] 그러면, 상부 표시판(200)에 대하여 설명한다.
- [0060] 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다.
- [0061] 절연 기판(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(220)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191a, 191b) 열을 따라서 세로 방향으로 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.
- [0062] 색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 무기 절연물 또는 유기 절연물로 만들어질 수 있으며, 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공한다. 덮개막(250)은 생략할 수 있다.
- [0063] 액정층(3)은 양의 유전율을 이방성을 가지는 네마틱(nematic) 액정 물질을 포함한다. 액정층(3)의 액정 분자는 그 장축 방향이 표시판(100, 200)에 평행하게 배열되어 있고, 그 방향이 하부 표시판(100)의 배향막의 러빙 방향으로부터 상부 표시판(200)에 이르기까지 나선상으로 90° 비틀린 구조를 가질 수 있다.
- [0064] 화소 전극(191a, 191b)은 드레인 전극(175a, 175b)으로부터 데이터 전압을 인가 받고, 기준 전극(270)은 기준 전압선(131)으로부터 일정한 크기의 기준 전압을 인가 받는다. 기준 전극(270)은 서로 연결되어, 표시 영역 외부에 배치되어 있는 기준 전압 인가부로부터 기준 전압을 인가 받지만, 표시 영역 내에서 전압 강하 등을 방지하기 위하여, 기준 전압선(131)으로부터 같은 크기의 기준 전압을 인가 받는다.

- [0065] 데이터 전압이 인가된 화소 전극(191a, 191b)은 기준 전압을 인가 받는 기준 전극(270)과 함께 전기장을 생성함으로써 두 전극(191a, 191b, 270) 사이에 위치하는 액정층(3)의 액정 분자는 전기장의 방향과 평행한 방향으로 회전한다. 이와 같이 결정된 액정 분자의 회전 방향에 따라 액정층을 통과하는 빛의 편광이 달라진다.
- [0066] 이처럼, 기준 전극(270)의 가지 전극(271)의 변과 화소 전극(191a, 191b) 사이에 형성되는 전기장에 의해, 액정 표시 장치의 액정층(3)의 액정 분자(31)는 회전하게 된다. 이때, 본 발명의 실시예에 따른 액정 표시 장치는 액정층(3)의 액정 분자(31)가 소정 각도로 선정사되도록 배향막이 러빙되어 있다. 액정 분자(31)는 선정사된 방향으로 빨리 회전할 수 있게 된다.
- [0067] 본 발명의 실시예에 따른 액정 표시 장치의 화소 전극(191a, 191b)은 게이트 절연막(140)과 보호막(180) 사이에 배치되어 있고, 드레인 전극(175a, 175b)의 일부를 덮어 직접 물리적 전기적으로 연결되기 때문에, 접촉 구멍을 통해 연결되는 기존의 액정 표시 장치에 비하여 개구율이 증가하게 된다.
- [0068] 또한, 본 발명의 실시예에 따른 액정 표시 장치는 데이터선(171a, 171b)과 동일선 상에 위치하는 소스 전극(173a, 173b)과 데이터선(171a, 171b)의 일부와 나란하게 뻗어 있는 드레인 전극(175a, 175b)을 포함함으로써, 데이터 도전체가 차지하는 면적을 넓히지 않고도 박막 트랜지스터의 폭을 넓힐 수 있게 되고, 이에 따라 액정 표시 장치의 개구율이 증가할 수 있다.
- [0069] 또한, 본 발명의 실시예에 따른 액정 표시 장치는 보호막(180) 위에 배치되어 있는 기준 전극(270)은 박막 트랜지스터를 이루는 게이트 전극(124a, 124b), 섬형 반도체(154a, 154b), 소스 전극(173a, 173b)을 이루는 데이터선(171a, 171b)의 일부 및 드레인 전극(175a, 175b)을 드러내는 개구부(274)를 가짐으로써, 데이터선(171a, 171b)과 기준 전극(270) 사이의 기생 용량을 줄일 수 있다.
- [0070] 또한, 본 발명의 실시예에 따른 액정 표시 장치는 데이터선(171a, 171b)과 중첩하여 나란하게 뻗어 있는 기준 전극(270)을 포함하여 개구율을 높일 수 있다. 이 때, 기준 전극(270)과 데이터선(171a, 171b)이 중첩하는 부분이 커질수록 데이터 로드가 증가하기 때문에 소비 전력이 커지는 문제가 발생할 수 있다. 하지만, 본 발명의 실시예에 따른 액정 표시 장치는 열 방향으로 위치하는 화소 영역에서 박막 트랜지스터(Q1, Q2)를 좌우 교대로 배치하고, 컬럼 반전(column inversion)으로 신호를 인가하여 도트 반전(dot inversion)을 구현할 수 있다. 따라서, 도트 반전에 따른 소비 전력을 줄일 수 있다.
- [0071] 이처럼, 본 발명의 실시예에 따른 액정 표시 장치는 액정 표시 장치의 개구율을 감소하거나, 제조 단계를 복잡하게 하지 않으면서, 데이터선(171a, 171b)과 기준 전극(270) 사이의 기생 용량을 줄이고, 동시에 소비 전력을 줄일 수 있다.
- [0072] 도 4는 본 발명의 다른 실시예에 따른 액정 표시 장치를 나타내는 배치도이다. 도 5는 도 4의 액정 표시 장치를 V-V'선을 따라 잘라 나타낸 단면도이다.
- [0073] 도 4 및 도 5에 도시한 액정 표시 장치의 층 구조는 도 1, 도 2, 및 도 3에 도시한 액정 표시 장치와 거의 같다. 구체적인 설명은 생략한다.
- [0074] 그러나, 도 4 및 도 5에 도시한 액정 표시 장치의 경우, 도 1, 도 2, 및 도 3에 도시한 액정 표시 장치와 달리, 데이터선(171a, 171b)의 하부에는 차폐 전극(88)이 형성되어 있고, 데이터선(171a, 171b) 위에 뻗어 있는 기준 전극(270)의 세로 연결부(273)는 데이터선(171a, 171b) 위에 배치되어 있는 제2 개구부(276)를 가진다. 차폐 전극(88)은 게이트 도전체와 동일 층으로 이루어질 수 있고, 플로팅되어 있을 수 있다. 차폐 전극(88)은 빛샘을 방지할 수 있다. 데이터선(171a, 171b) 위에 배치되어 있는 기준 전극(270)의 제2 개구부(276)는 한 화소 영역에 배치되어 있는 데이터선(171a, 171b)의 세로 길이의 약 50% 이상일 수 있다. 이처럼, 데이터선(171a, 171b) 위에 배치되어 있는 기준 전극(270)에 제2 개구부(276)를 형성하여 제거함으로써, 데이터선(171a, 171b)과 기준 전극(270) 사이의 기생 용량을 더욱 감소할 수 있다. 도 4의 실시예에 따른 액정 표시 장치는 도 1에서 설명한 실시예에 따른 액정 표시 장치보다 개구율이 떨어질 수 있으나, 데이터 로드가 감소하여 소비 전력 측면에서는 더 개선될 수 있다.
- [0075] 도 1, 도 2, 및 도 3에 도시한 실시예의 많은 특징들은 도 4 및 도 5에 도시한 실시예에 모두 적용 가능하다.
- [0076] 그러면 도 6을 참고하여 도 1에서 나타낸 실시예에 대하여 좀 더 구체적으로 살펴보기로 한다.
- [0077] 도 6은 도 1에서 나타낸 실시예에 따른 액정 표시 장치의 화소 배열 및 화소 극성을 나타내는 개략도이다.
- [0078] 도 6을 참고하면, 데이터선(Dj, Dj+1, Dj+2, Dj+3, ...)은 하나의 열 방향을 따라 뻗어 있고, 굴곡부를 포함한다.

그리고, 게이트선(Gi, Gi+1, Gi+2,...)과 데이터선(Dj, Dj+1, Dj+2, Dj+3,...)은 소정의 경사각을 이루면서 서로 교차하고 있다.

[0079] 상하로 이웃하는 화소 영역에 각각 위치하는 박막 트랜지스터(Q)는 각각의 박막 트랜지스터(Q)에 연결되어 있는 데이터선을 기준으로 오른쪽 또는 왼쪽에 배치되어 있다. 이러한 박막 트랜지스터(Q)의 배치는 열 방향으로 반복될 수 있다.

[0080] 또한, 본 발명의 실시예에 따른 박막 트랜지스터(Q)는 게이트선(Gi, Gi+1, Gi+2,...)과 데이터선(Dj, Dj+1, Dj+2, Dj+3,...)이 교차하여 이루는 경사각이 예각(A, B)인 부분에 배치되어 있다. 따라서, 동일한 면적으로 박막 트랜지스터를 형성한다고 가정할 때 개구율 측면에서 더 개선될 수 있다.

[0081] 하나의 화소 전극(PE)을 기준으로 왼쪽에 위치하는 데이터선(Dj)과 오른쪽에 위치하는 데이터선(Dj+1)에 흐르는 데이터 전압의 극성은 서로 반대이다. 예를 들면, 하나의 화소 전극(PE)을 기준으로 왼쪽에 위치하는 데이터선(Dj)에 흐르는 데이터 전압의 극성은 정극성(+)이고, 오른쪽에 위치하는 데이터선(Dj+1)에 흐르는 데이터 전압의 극성은 부극성(-)이다.

[0082] 본 발명의 실시예에 따른 액정 표시 장치의 구동 방법은 컬럼 반전 방법을 사용하고, 앞에서 설명한 열 방향으로 배열된 화소 전극(PE) 기준으로 박막 트랜지스터(Q)가 좌우 교대로 배열되어 있기 때문에 실질적으로 도트 반전 구동을 한 효과가 나타난다. 따라서, 도트 반전 구동 대신에 컬럼 반전 구동을 할 수 있으므로 전체적으로 소비 전력이 감소할 수 있다.

[0083] 도 7은 본 발명의 다른 실시예에 따른 액정 표시 장치의 화소 배열 및 화소 극성을 나타내는 개략도이다.

[0084] 도 7을 참고하면, 도 6의 실시예와 대부분의 구성은 동일하나 데이터선(Dj, Dj+1, Dj+2, Dj+3,...)이 뿔어 있는 모양과 박막 트랜지스터(Q)의 배열에 차이가 있다. 도 7의 실시예에서는 상하 방향으로 서로 이웃하는 화소 전극에 각각 연결되는 박막 트랜지스터(Q) 중 하나는 게이트선(Gi, Gi+1, Gi+2,...)과 데이터선(Dj, Dj+1, Dj+2, Dj+3,...)이 교차하여 이루는 경사각이 둔각(A)인 부분에 배치되어 있고, 다른 하나는 게이트선(Gi, Gi+1, Gi+2,...)과 데이터선(Dj, Dj+1, Dj+2, Dj+3,...)이 교차하여 이루는 경사각이 예각(B)인 부분에 배치되어 있다.

[0085] 도 8은 본 발명의 다른 실시예에 따른 액정 표시 장치의 화소 배열 및 화소 극성을 나타내는 개략도이다.

[0086] 도 8을 참고하면, 화소 전극(PE)을 기준으로 왼쪽의 데이터선과 박막트랜지스터(Q)가 연결되어 있고, 데이터선과 게이트선이 교차하여 이루는 경사각이 예각인 부분에 박막 트랜지스터(Q)가 배치되어 있는 화소 영역을 제1 화소 영역, 오른쪽의 데이터선과 박막 트랜지스터(Q)가 연결되어 있고, 데이터선과 게이트선이 교차하여 이루는 경사각이 예각인 부분에 박막 트랜지스터가 배치되어 있는 화소 영역을 제2 화소 영역이라고 할 때, 제1 화소 영역이 2개 반복되는 제1 단위 및 제2 화소 영역이 2개 반복되는 제2 단위가 열 방향으로 번갈아 가며 배치되어 있다. 여기서, 도 8에 나타난 실시예에 한정되지 않고, 제1 화소 영역이 3개 이상 반복되는 제1 단위 및 제2 화소 영역이 적어도 3개 이상 반복되는 제2 단위가 열 방향으로 번갈아 가며 배치되는 것도 가능하다.

[0087] 도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 화소 배열 및 화소 극성을 나타내는 개략도이다.

[0088] 도 9를 참고하면, 화소 전극(PE)을 기준으로 왼쪽의 데이터선과 박막트랜지스터(Q)가 연결되어 있고, 데이터선과 게이트선이 교차하여 이루는 경사각이 둔각인 부분에 박막 트랜지스터(Q)가 배치되어 있는 화소 영역을 제3 화소 영역, 오른쪽의 데이터선과 박막 트랜지스터(Q)가 연결되어 있고, 데이터선과 게이트선이 교차하여 이루는 경사각이 예각인 부분에 박막 트랜지스터가 배치되어 있는 화소 영역을 제4 화소 영역이라고 할 때, 제3 화소 영역이 2개 반복되는 제3 단위 및 제4 화소 영역이 2개 반복되는 제4 단위가 열 방향으로 번갈아 가며 배치되어 있다. 여기서, 도 9에 나타난 실시예에 한정되지 않고, 제3 화소 영역이 3개 이상 반복되는 제3 단위 및 제4 화소 영역이 적어도 3개 이상 반복되는 제4 단위가 열 방향으로 번갈아 가며 배치되는 것도 가능하다.

[0089] 본 발명의 또 다른 실시예는 도 6 내지 도 9의 실시예들을 조합한 경우이다. 다시 말해, 도 8에서 설명한 제1 화소 영역이 1개 이상 반복되는 제1 단위, 제2 화소 영역이 1개 이상 반복되는 제2 단위, 도 9에서 설명한 제3 화소 영역이 1개 이상 반복되는 제3 단위, 및 제4 화소 영역이 1개 이상 반복되는 제4 단위가 열 방향으로 랜덤하게 번갈아 가며 배치하는 것도 가능하다.

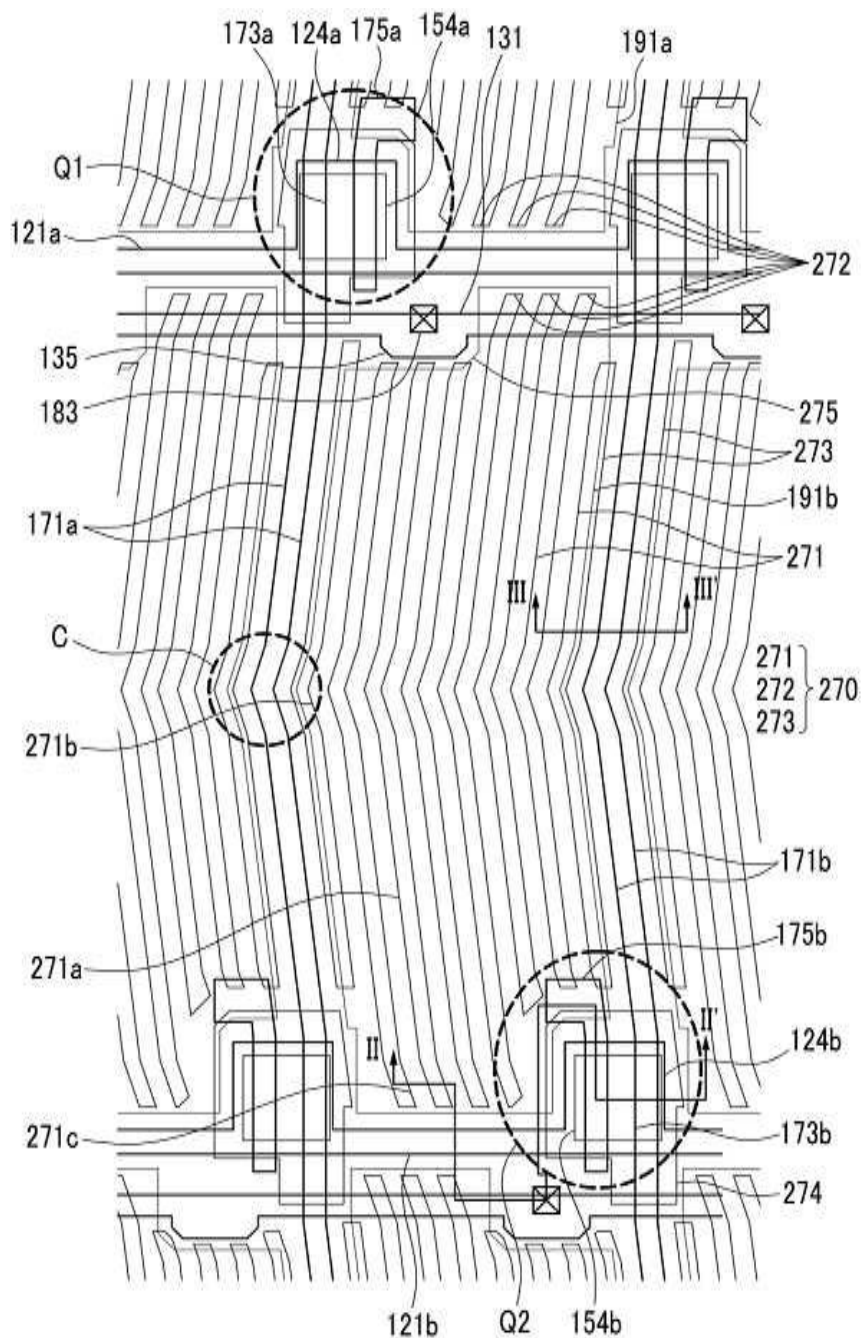
[0090] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

# 부호의 설명

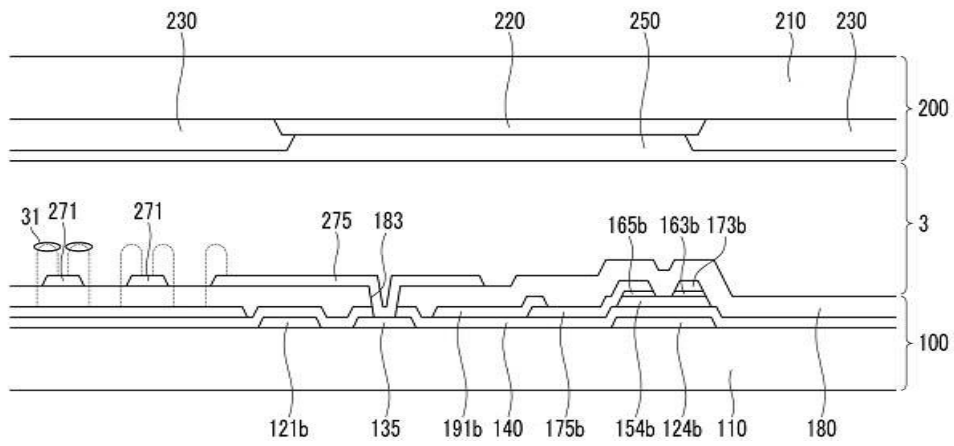
|        |            |        |            |          |
|--------|------------|--------|------------|----------|
| [0091] | 110, 210   | 절연 기판  | 121a, 121b | 게이트선     |
|        | 131        | 기준 전압선 | 171a, 171b | 데이터선     |
|        | 173a, 173b | 소스 전극  | 175a, 175b | 드레인 전극   |
|        | 191a, 191b | 화소 전극  | 270        | 기준 전극    |
|        | 271        | 가지 전극  | Q1, Q2     | 박막 트랜지스터 |

## 도면

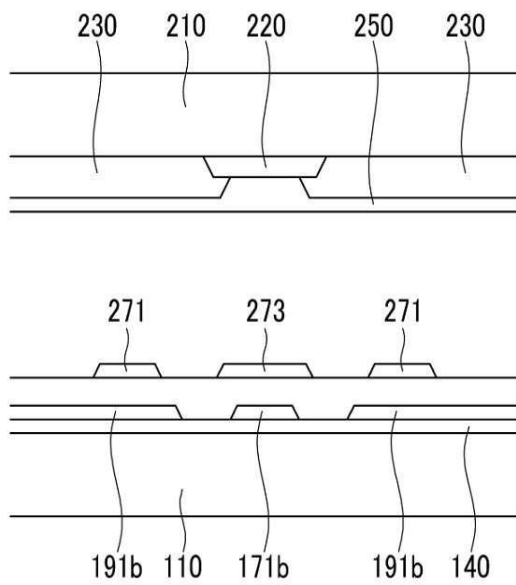
### 도면1



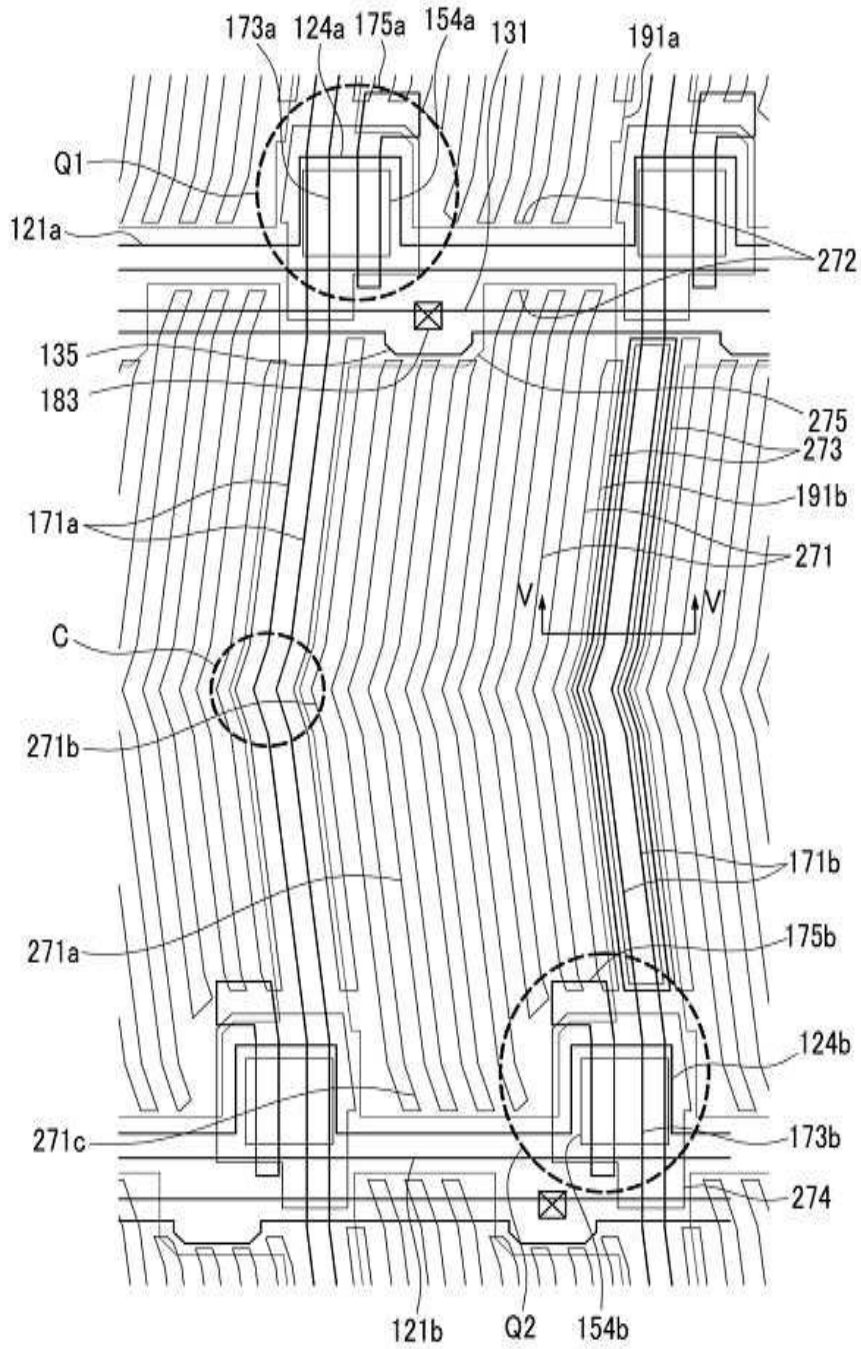
도면2



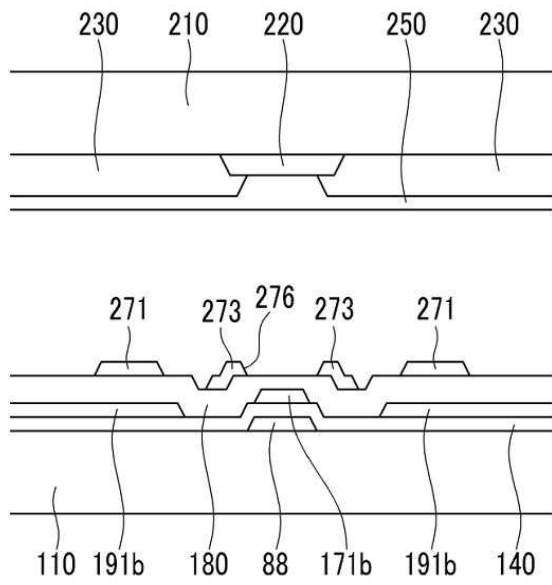
도면3



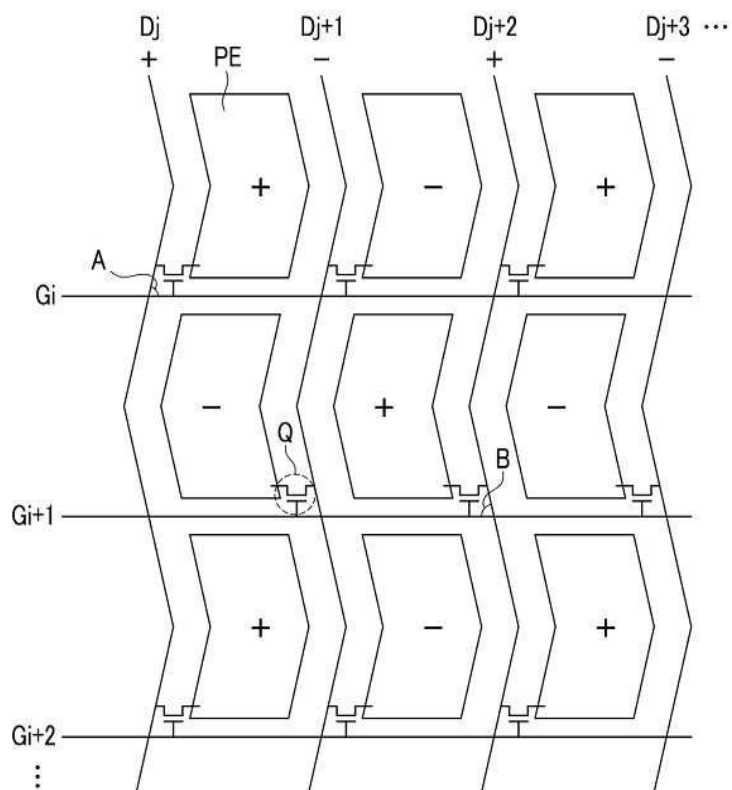
도면4



도면5

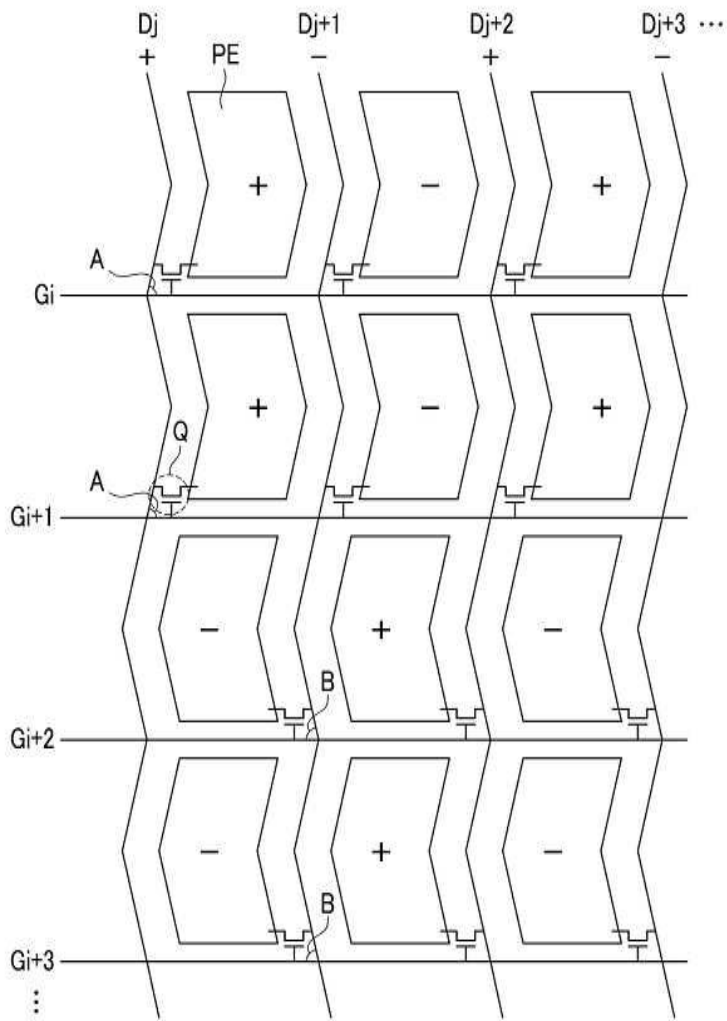


도면6

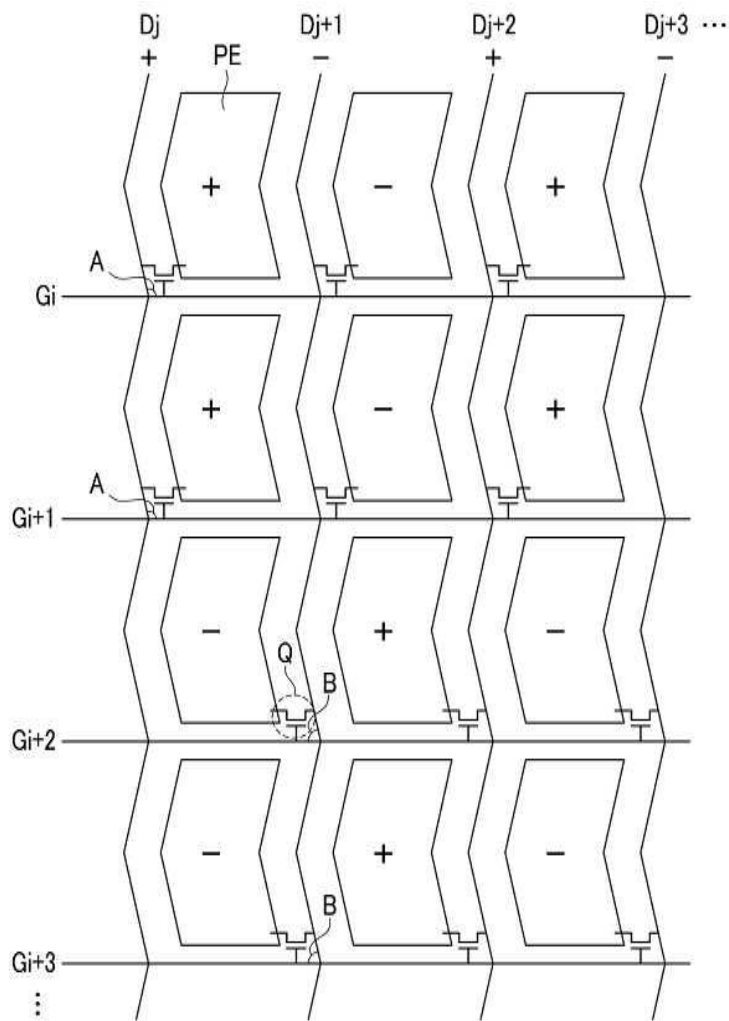




도면8



도면9



|                |                                                                                                                |         |            |
|----------------|----------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示器                                                                                                          |         |            |
| 公开(公告)号        | <a href="#">KR1020120004045A</a>                                                                               | 公开(公告)日 | 2012-01-12 |
| 申请号            | KR1020100064694                                                                                                | 申请日     | 2010-07-06 |
| [标]申请(专利权)人(译) | 三星显示有限公司                                                                                                       |         |            |
| 申请(专利权)人(译)    | 三星显示器有限公司                                                                                                      |         |            |
| 当前申请(专利权)人(译)  | 三星显示器有限公司                                                                                                      |         |            |
| [标]发明人         | KIM HYUN WUK<br>김현욱<br>SONG JANG KUN<br>송장근<br>CHO SEON AH<br>조선아<br>JANG EUN JE<br>장은제<br>SHIN YOU SIK<br>신유식 |         |            |
| 发明人            | 김현욱<br>송장근<br>조선아<br>장은제<br>신유식                                                                                |         |            |
| IPC分类号         | G02F1/1343 G02F1/1333 G09G3/36 G02F1/136 G02F1/133                                                             |         |            |
| CPC分类号         | G02F1/134363 G02F1/133345 G09G3/3614 G02F2001/13606 G02F1/134309 G02F2001/134372 G02F2201/40                   |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                      |         |            |

#### 摘要(译)

提供一种液晶显示装置。根据本发明实施例的液晶显示装置包括第一基板，第一栅极线，第二栅极线，第一数据线和第二数据线，第一栅极线，第一薄膜晶体管，连接第一数据线并包括第一源电极和第二漏电极，第二薄膜晶体管，连接第二栅极线和第二数据线，第二源电极和第二漏电极，第一像素电极，与第一漏电极的一部分接触；第二像素电极，与第二漏电极的一部分接触；保护膜，设置在第二像素电极，第一薄膜晶体管和第二薄膜晶体管上；以及参考电极，位于保护膜上并与第一像素电极和第二像素电极重叠，电极包括多个分支电极，第一薄膜晶体管相对于第一数据线位于右侧，第二薄膜晶体管相对于第二数据线位于左侧。

