

(72) 발명자

오재영

경기도 고양시 일산동구 장항동 호수5단지 청구
504-905호

최대정

경기도 과천시 교하읍 동패리 숲속길마을 동문APT
604-1403

특허청구의 범위

청구항 1

제 1 기판 및 제 2 기판과;

상기 제 2 기판을 마주보는 상기 제 1 기판 상에 제 1 방향으로 형성되며, 하부에 무기블랙매트릭스가 위치하는 게이트배선과;

상기 게이트배선과 나란하며, 하부에 상기 무기블랙매트릭스가 위치하는 공통배선과;

상기 공통배선에서 분기하여 각 화소영역의 최외각에 위치하며, 하부에 상기 무기블랙매트릭스가 위치하는 제 1 및 제 2 공통배선패턴과;

상기 게이트배선과 교차하는 제 2 방향으로 형성되어 화소영역을 정의하며, 상기 제 1 및 제 2 공통배선패턴 사이에 상기 제 1 및 제 2 공통배선패턴과 나란하게 위치하는 데이터배선과;

상기 게이트배선과 상기 데이터배선의 교차영역에 위치하는 박막트랜지스터와;

상기 화소영역 내에 상기 박막트랜지스터와 연결되는 화소전극과;

상기 제 1 기판과 마주보는 상기 제 2 기판의 일면에 형성된 공통전극과;

상기 제 1 및 제 2 기판 사이에 개재되는 액정층

을 포함하며, 상기 제 1 및 제 2 공통배선패턴 하부의 상기 무기블랙매트릭스는 상기 데이터배선의 하부를 덮는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 무기블랙매트릭스는 저마늄(Ge), 저마늄카바이드(GeC), 저마늄실리콘(GeSi)를 포함하는 저마늄 계열 물질로 이루어지는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 무기블랙매트릭스는 비저항이 $E+15\Omega\text{cm}$ 또는 $E+15\Omega\text{cm}$ 보다 큰 액정표시장치.

청구항 4

제 1 항에 있어서,

상기 무기블랙매트릭스는 550nm 파장대에서 5.3의 광학밀도(optical density, OD)를 갖는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 무기블랙매트릭스는 2000 ~ 5000Å의 두께인 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 박막트랜지스터는 상기 게이트배선과 연결되는 게이트전극, 게이트절연막, 반도체층, 서로 이격하는 소스 및 드레인전극으로 이루어지며, 상기 드레인전극은 상기 화소전극과 접촉하는 액정표시장치.

청구항 7

제 1 항에 있어서,

상기 제 1 기판을 마주보는 상기 제 2 기판 상에 적(R), 녹(G), 청(B)의 컬러필터와, 상기 적(R), 녹(G), 청(B)의 컬러필터의 경계에 수지블랙매트릭스가 위치하는 액정표시장치.

청구항 8

다수의 화소영역이 정의된 기판 상에 무기블랙매트릭스와 상기 무기블랙매트릭스 상부에 게이트배선, 게이트전극, 공통배선 그리고 서로 인접하는 화소영역의 각 최외각에 제 1 및 제 2 공통배선패턴을 형성하는 단계와;

상기 게이트배선, 상기 게이트전극 그리고 상기 공통배선과 상기 제 1 및 제 2 공통배선패턴 상에 게이트절연막을 형성하는 단계와;

상기 게이트절연막 상에, 액티브층과 불순물 비정질 실리콘층을 형성하는 단계와;

상기 게이트배선과 교차하여 상기 다수의 화소영역을 정의하며, 상기 제 1 및 제 2 공통배선패턴의 사이에 대응하여 상기 무기블랙매트릭스 상부에 데이터배선을 형성하는 동시에 반도체층과 소스 및 드레인전극을 형성하는 단계와;

상기 소스 및 드레인전극을 포함하는 상기 기판의 전면에 보호층을 형성하는 단계와;

상기 화소영역 내에 상기 드레인전극과 전기적으로 연결되는 화소전극을 형성하는 단계를 포함하는 액정표시장치의 제조방법.

청구항 9

제 8 항에 있어서,

상기 무기블랙매트릭스와 상기 게이트배선, 상기 게이트전극, 상기 공통배선, 상기 제 1 및 제 2 공통배선패턴을 형성하는 단계는 1회의 하프톤 마스크공정을 통해 진행되는 액정표시장치의 제조방법.

청구항 10

제 8 항에 있어서,

상기 제 1 기판과 대향하는 제 2 기판 상에, 상기 화소영역의 가장자리에 대응하여 블랙매트릭스를 형성하는 단계와;

상기 화소영역에 대응하여 적, 녹, 청색의 컬러필터를 형성하는 단계를 더욱 포함하며,

상기 제 1 및 제 2 기판을 합착하는 단계를 더욱 포함하는 액정표시장치의 제조방법.

명세서

기술 분야

본 발명은 액정표시장치에 관한 것으로, 특히 VAC(viewing angle crosstalk) 불량을 방지할 수 있는 액정표시장치에 관한 것이다.

[0001]

배경 기술

- [0002] 최근 정보화 시대에 발맞추어 디스플레이(display) 분야 또한 급속도로 발전해 왔고, 이에 부응해서 박형화, 경량화, 저소비전력화 장점을 지닌 평판표시장치(flat panel display device : FPD)로서 액정표시장치(liquid crystal display device : LCD), 플라스마표시장치(plasma display panel device : PDP), 전기발광표시장치(electroluminescence display device : ELD), 전계방출표시장치(field emission display device : FED) 등이 소개되어 기존의 브라운관(cathode ray tube : CRT)을 빠르게 대체하며 각광받고 있다.
- [0003] 이중에서도 액정표시장치는 동화상 표시에 우수하고 높은 콘트라스트비(contrast ratio)로 인해 노트북, 모니터, TV 등의 분야에서 가장 활발하게 사용되고 있다.
- [0004] 일반적인 액정표시장치의 단면도인 도 1을 참조하여 액정표시장치의 구성에 대해 보다 더 상세히 설명하도록 하겠다.
- [0005] 액정표시장치는 도식한 바와 같이, 액정층(50)을 사이에 두고 어레이기판(array substrate : 1)과 컬러필터기판(color filter substrate : 2)이 대면 합착된 액정패널(10)과 그 하부에 배치되는 백라이트(미도시)의 구성을 갖는데, 이중 어레이기판 (1)의 일면에는 복수개의 게이트배선(미도시)과 데이터배선(4)이 중첩 교차하여 화소영역(P)을 정의한다.
- [0006] 이들 두 배선(미도시, 4)의 교차지점의 스위칭영역(TrA)에는 박막트랜지스터(Tr)가 구비되어, 실질적으로 화상이 구현되는 표시영역(AA)에 형성된 투명 화소전극(24)과 일대일 대응 접속된다.
- [0007] 여기서, 박막트랜지스터(Tr)는 게이트전극(11), 게이트절연막(13), 반도체층(15), 소스 및 드레인전극(17, 19)으로 이루어진다.
- [0008] 그리고, 박막트랜지스터(Tr)를 포함하는 어레이기판(1)의 전면에는 보호층(21)이 형성되어 있으며, 화소전극(24)은 보호층(21) 상에 위치하며, 박막트랜지스터(Tr)의 드레인전극(19)과 전기적으로 연결된다.
- [0009] 또한 액정층(50)을 사이에 두고 어레이기판(1)과 마주보는 컬러필터기판(2)의 일면에는 어레이기판(1)의 게이트배선(미도시)과 데이터배선(4) 그리고 박막트랜지스터(Tr) 등의 비표시 요소를 가리면서 화소전극(24)만을 노출시키도록 블랙수지(black resin)로 이루어진 블랙매트릭스(32, 이하 수지블랙매트릭스라 함)가 구성된다.
- [0010] 또한, 이들 격자 내부에서 각 화소영역(P)에 대응되게 순차적으로 반복 배열되는 일레로 R(red), G(green), B(blue) 컬러필터(34) 그리고 이들 모두를 덮는 투명 공통전극(36)을 포함한다.
- [0011] 이러한 액정표시장치는 자체 발광요소를 갖추지 못한 소자이므로 별도의 광원을 요구하게 되며, 이를 위해 액정패널(10) 배면으로는 백라이트(미도시)가 마련되어 빛을 공급하고 있다.
- [0012] 한편, 이러한 액정표시장치는 각 전극 및 배선에 의해 형성된 단차부에 있어, 전계의 이상(異狀) 분포가 발생하여 액정분자가 정상적으로 동작하지 않아, 이의 영역에서 빛샘 현상이 발생하게 된다.
- [0013] 따라서, 이렇게 불규칙적으로 동작하는 액정이 형성되는 부분 특히 게이트배선(미도시) 및 데이터배선(4)에 대응하여 컬러필터기판(2) 상에 빛이 통과하지 못하도록 수지블랙매트릭스(32)를 형성하고 있다.
- [0014] 특히, 데이터배선(4)에 대응해서는 데이터배선(4)을 포함하여 그 양측에 위치하는 화소전극(24)까지 충분히 덮도록 수지블랙매트릭스(32)를 형성하고 있다.
- [0015] 이때, 데이터배선(4)에 대응하여 형성되는 수지블랙매트릭스(32)는 데이터배선(4)과 화소전극(24) 사이의 이격된 영역을 통해 관찰자의 시야각에 따라 빛샘이 관찰되는 VAC(viewing angle crosstalk) 불량을 방지하기 위하여, VAC마진(viewing angle crosstalk margin : D)을 더욱 갖도록 형성되는데, 이는 액정표시장치(10)의 개구율을 잠식하는 문제점을 야기하게 된다.
- [0016] 이에, 최근에는 이러한 문제점을 방지하고자 도 2에 도시한 바와 같이, 화소전극(24)과 중첩되어 스토리지 캐패시터(미도시)를 이루는 공통배선(6)을 데이터배선(4)의 하부에 더욱 형성함으로써, 공통배선(6)을 통해 데이터배선(4)과 화소전극(24) 사이의 이격된 영역으로부터 빛이 새는 것을 막아, VAC 불량을 방지하는 구조가 제안되고 있다.
- [0017] 이때, 수지블랙매트릭스(32)는 VAC마진(도 1의 D)을 갖도록 형성하지 않아도 됨으로써, 개구율을 향상시킬 수

있다.

[0018] 그러나, 이러한 구조는 공통배선(6)이 데이터배선(4)의 하부에 위치함으로써, 공통배선(6)과 데이터배선(4)은 그 사이에 개재된 게이트절연막(13)을 유전체층으로 하여 기생용량(capacitance)을 이루게 된다.

[0019] 이러한 기생용량은 저항체로 작용하여 데이터배선(4)의 신호지연을 발생시키고, 소비전류를 증가시키게 된다. 이에 신뢰성에 영향을 주는 문제를 발생시키고 있으며, 나아가 데이터배선(4)의 단선을 초래하는 문제를 일으키고 있다.

[0020]

발명의 내용

해결하려는 과제

[0021] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, VAC(viewing angle crosstalk) 불량을 방지하고자 하는 것을 제 1 목적으로 한다.

[0022] 또한, 데이터배선의 신호지연 불량 및 소비전류를 증가시키는 것을 방지하고자 하는 것을 제 2 목적으로 한다.

[0023] 이를 통해, 표시품질이 향상된 액정표시장치용 어레이기판을 제공하는 것을 제 3 목적으로 한다.

과제의 해결 수단

[0024] 전술한 바와 같은 목적을 달성하기 위해, 본 발명은 제 1 기판 및 제 2 기판과; 상기 제 2 기판을 마주보는 상기 제 1 기판 상에 제 1 방향으로 형성되며, 하부에 무기블랙매트릭스가 위치하는 게이트배선과; 상기 게이트배선과 나란하며, 하부에 상기 무기블랙매트릭스가 위치하는 공통배선과; 상기 공통배선에서 분기하여 각 화소영역의 최외각에 위치하며, 하부에 상기 무기블랙매트릭스가 위치하는 제 1 및 제 2 공통배선패턴과; 상기 게이트배선과 교차하는 제 2 방향으로 형성되어 화소영역을 정의하며, 상기 제 1 및 제 2 공통배선패턴 사이에 상기 제 1 및 제 2 공통배선패턴과 나란하게 위치하는 데이터배선과; 상기 게이트배선과 상기 데이터배선의 교차영역에 위치하는 박막트랜지스터와; 상기 화소영역 내에 상기 박막트랜지스터와 연결되는 화소전극과; 상기 제 1 기판과 마주보는 상기 제 2 기판의 일면에 형성된 공통전극과; 상기 제 1 및 제 2 기판 사이에 개재되는 액정층을 포함하며, 상기 제 1 및 제 2 공통배선패턴 하부의 상기 무기블랙매트릭스는 상기 데이터배선의 하부를 덮는 액정표시장치를 제공한다.

[0025] 이때, 상기 무기블랙매트릭스는 저마늄(Ge), 저마늄카바이드(GeC), 저마늄실리콘(GeSi)를 포함하는 저마늄 계열 물질로 이루어지며, 상기 무기블랙매트릭스는 비저항이 $E+15\Omega\text{cm}$ 또는 $E+15\Omega\text{cm}$ 보다 크다.

[0026] 그리고, 상기 무기블랙매트릭스는 550nm 파장대에서 5.3의 광학밀도(optical density, OD)를 가지며, 상기 무기블랙매트릭스는 2000 ~ 5000Å의 두께이다.

[0027] 또한, 상기 박막트랜지스터는 상기 게이트배선과 연결되는 게이트전극, 게이트절연막, 반도체층, 서로 이격하는 소스 및 드레인전극으로 이루어지며, 상기 드레인전극은 상기 화소전극과 접촉하며, 상기 제 1 기판을 마주보는 상기 제 2 기판 상에 적(R), 녹(G), 청(B)의 컬러필터와, 상기 적(R), 녹(G), 청(B)의 컬러필터의 경계에 수지블랙매트릭스가 위치한다.

[0028] 또한, 본 발명은 다수의 화소영역이 정의된 기판 상에 무기블랙매트릭스와 상기 무기블랙매트릭스 상부에 게이트배선, 게이트전극, 공통배선 그리고 서로 인접하는 화소영역의 각 최외각에 제 1 및 제 2 공통배선패턴을 형성하는 단계와; 상기 게이트배선, 상기 게이트전극 그리고 상기 공통배선과 상기 제 1 및 제 2 공통배선패턴 상에 게이트절연막을 형성하는 단계와; 상기 게이트절연막 상에, 액티브층과 불순물 비정질 실리콘층을 형성하는 단계와; 상기 게이트배선과 교차하여 상기 다수의 화소영역을 정의하며, 상기 제 1 및 제 2 공통배선패턴의 사이에 대응하여 상기 무기블랙매트릭스 상부에 데이터배선을 형성하는 동시에 반도체층과 소스 및 드레인전극을 형성하는 단계와; 상기 소스 및 드레인전극을 포함하는 상기 기판의 전면에 보호층을 형성하는 단계와; 상기 화소영역 내에 상기 드레인전극과 전기적으로 연결되는 화소전극을 형성하는 단계를 포함하는 액정표시장치의 제조방법을 제공한다.

[0029] 이때, 상기 무기블랙매트릭스와 상기 게이트배선, 상기 게이트전극, 상기 공통배선, 상기 제 1 및 제 2 공통배

선패턴을 형성하는 단계는 1회의 하프톤 마스크공정을 통해 진행되며, 상기 제 1 기판과 대향하는 제 2 기판 상에, 상기 화소영역의 가장자리에 대응하여 블랙매트릭스를 형성하는 단계와; 상기 화소영역에 대응하여 적, 녹, 청색의 컬러필터를 형성하는 단계를 더욱 포함하며, 상기 제 1 및 제 2 기판을 합착하는 단계를 더욱 포함한다.

발명의 효과

- [0030] 위에 상술한 바와 같이, 본 발명에 따라 VAC 불량이 발생하는 데이터배선과 화소전극 사이에 대응하는 영역에 게이트전극 및 공통배선을 형성하는 과정에서 무기블랙매트릭스를 동시에 형성함으로써, 이를 통해, 데이터배선과 화소전극 사이의 이격된 영역을 통해 관찰자의 시야각에 따라 빛샘이 관찰되는 VAC(viewing angle crosstalk) 불량을 방지할 수 있는 효과가 있다.
- [0031] 따라서, 컬러필터기판의 블랙매트릭스가 VAC마진을 갖도록 형성하지 않아도 됨으로써, 개구율을 향상시킬 수 있는 효과가 있다.
- [0032] 또한, 데이터배선과 공통배선이 게이트절연막을 유전체층으로 하여 기생용량을 이루는 것을 방지함으로써, 기생용량에 의해 데이터배선의 신호지연이 발생하거나 소비전류가 증가하는 등의 문제점이 발생하는 것을 방지할 수 있는 효과가 있다.

도면의 간단한 설명

- [0033] 도 1은 일반적인 액정표시장치의 단면도.
 도 2는 VAC 를 방지할 수 있는 데이터배선의 구조를 개략적으로 도시한 단면도.
 도 3은 본 발명의 실시예에 따른 액정표시장치용 어레이기판의 하나의 화소영역에 대한 평면도.
 도 4는 도 3의 절단선 IV-IV을 따라 절단한 어레이기판과 이에 대응하는 컬러필터기판의 단면도.
 도 5a ~ 5i는 도 4의 본 발명의 실시예에 따른 액정표시장치용 어레이기판의 제조 단계별 공정 단면도.

발명을 실시하기 위한 구체적인 내용

- [0034] 이하, 도면을 참조하여 본 발명에 따른 실시예를 상세히 설명한다.
- [0035] 도 3은 본 발명의 실시예에 따른 액정표시장치용 어레이기판의 하나의 화소영역에 대한 평면도이며, 도 4는 도 3의 절단선 IV-IV을 따라 절단한 어레이기판과 이에 대응하는 컬러필터기판의 단면도이다.
- [0036] 우선, 도 3을 참조하여 본 발명의 실시예에 따른 어레이기판(101)의 평면 구조에 대해 설명한다.
- [0037] 도시한 바와 같이, 본 발명에 따른 어레이기판(101)은 소정간격 이격되어 평행하게 가로 방향으로 구성된 다수의 게이트배선(102)과, 게이트배선(102)에 교차하여 화소영역(P)을 정의하는 데이터배선(104)이 구성되어 있다.
- [0038] 또한, 게이트배선(102)과 데이터배선(104)의 교차지점에는 이들 두 배선(102, 104)과 연결되며, 게이트전극(111)과 게이트절연막(미도시)과 반도체층(115)과 소스 및 드레인전극(117, 119)으로 구성되는 스위칭소자인 박막트랜지스터(Tr)가 형성되어 있다.
- [0039] 그리고, 화소영역(P) 내에는 박막트랜지스터(Tr)와 연결되는 화소전극(124)이 형성되는데, 화소전극(124)은 박막트랜지스터(Tr)의 드레인전극(119)과 드레인콘택홀(123)을 통해 접촉하고 있다.
- [0040] 그리고, 게이트배선(102)과 나란하게 이와 소정간격 이격하여 형성된 공통배선(103)과, 공통배선(103)에서 각 화소영역(P) 내부로 화소영역(P)을 정의하는 좌측 및 우측 데이터배선(104)과 나란하게 그 내측으로 이격하여 분기한 2개의 공통배선패턴(106a, 106b)을 더욱 포함하여 구성한다.
- [0041] 이러한 구성의 경우, 공통배선(103)은 제 1 스토리지전극이 되며, 이와 중첩하는 화소전극(124)이 제 2 스토리지전극을 이루어, 이들이 제 1 스토리지 커패시터(StgC1)를 이루게 되며, 2개의 제 1 및 제 2 공통배선패턴(106a, 106b)이 제 3 스토리지전극이 되며, 이와 중첩하는 화소전극(124)이 제 4 스토리지전극을 이루어, 이들이 제 2 스토리지 커패시터(StgC2)를 이루게 된다.

- [0042] 또한, 본 발명의 가장 특징적인 것으로써, 게이트 및 데이터배선(102, 104)과 게이트전극(111) 그리고 공통배선(103) 및 공통배선패턴(106a, 106b)의 하부에는 무기블랙매트릭스(200)가 형성되는 것을 특징으로 한다.
- [0043] 무기블랙매트릭스(200)는 데이터배선(104)과 화소전극(124) 사이의 이격된 영역을 통해 빛이 새는 것을 막아줌으로써, 이를 통해 데이터배선(104)과 화소전극(124) 사이의 이격된 영역을 통해 관찰자의 시야각에 따라 빛샘이 관찰되는 VAC(viewing angle crosstalk) 불량을 방지하는 역할을 한다.
- [0044] 따라서, 어레이기판(101)에 대향하여 형성되는 컬러필터기판(도 1의 2)의 블랙매트릭스(도 1의 32)가 VAC마진(도 1의 D)을 갖도록 형성하지 않아도 됨으로써, 개구율을 향상시킬 수 있다.
- [0045] 또한, 데이터배선(104)의 하부에 무기블랙매트릭스(200)가 위치함으로써, 빛샘차단을 위해 데이터배선(104) 하부에 공통전극(도 2의 6)을 구비할 필요가 없다.
- [0046] 따라서, 데이터배선(104)과 공통배선(103)이 게이트절연막(미도시)을 유전체층으로 하여 기생용량을 이루는 것을 방지함으로써, 기생용량에 의해 데이터배선(104)의 신호지연이 발생하거나 소비전류가 증가하는 등의 문제점이 발생하는 것을 방지할 수 있다.
- [0047] 다음, 도 4를 참조하여 본 발명에 따른 액정표시장치의 단면 구조에 대해 설명하도록 하겠다.
- [0048] 이때 설명의 편의를 위해 박막트랜지스터(Tr)가 형성된 영역을 스위칭영역(TrA)이라 정의하며, 실질적으로 화상이 구현되는 영역을 표시영역(AA)이라 정의한다.
- [0049] 도시한 바와 같이, 본 발명의 실시예에 따른 액정표시장치(100)는 어레이기판 (101)과 컬러필터기판(102)이 서로 이격되어 대향하고 있으며, 어레이기판과 컬러필터기판 (101, 102) 사이에는 액정층(150)이 개재되어 있다.
- [0050] 이때, 어레이기판(101) 상의 스위칭영역(TrA)에는 게이트배선(도 3의 102)에서 분기한 게이트전극(111)이 위치하고, 게이트전극(111)에 소정간격 이격하여 어레이기판(101) 상의 표시영역(AA)에는 게이트배선(도 3의 102)과 나란하게 공통배선(도 3의 103)이 위치하고 있다.
- [0051] 그리고, 공통배선(도 3의 103)에서 분기하여 데이터배선(104)과 나란하게 각 화소영역(P)의 최외각에 제 1 및 제 2 공통배선패턴(106a, 106b)이 위치한다.
- [0052] 이때, 게이트배선(도 3의 102) 및 게이트전극(111)과 공통배선(도 3의 103) 및 제 1 및 제 2 공통배선패턴(106a, 106b)의 하부에는 무기재질로 이루어지는 무기블랙매트릭스(200)가 위치하는 것을 특징으로 한다.
- [0053] 즉, 게이트배선(도 3의 102), 게이트전극(111) 그리고 공통배선(도 3의 103) 및 제 1 및 제 2 공통배선패턴(106a, 106b)은 무기블랙매트릭스(200) 상부에 저저항 특성을 갖는 금속물질인 예를 들면 몰리브덴(Mo), 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금 중 선택되는 하나로 형성된다.
- [0054] 이때, 제 1 및 제 2 공통배선패턴(106a, 106b)의 하부에 위치하는 무기블랙매트릭스(200)는 화소영역(P)의 최외각에 위치하는 제 1 및 제 2 공통배선패턴(106a, 106b)의 사이 영역 즉, 데이터배선(104)을 사이에 두고 서로 이웃하는 화소영역(P)의 최외각에 형성된 제 1 및 제 2 공통배선패턴(106a, 106b) 사이의 이격된 영역에 대응하여 위치한다.
- [0055] 여기서, 무기블랙매트릭스(200)는 데이터배선(104)과 화소전극(124) 사이의 이격된 영역을 통해 빛이 새는 것을 방지하는 역할을 한다.
- [0056] 이에 대해 좀더 자세히 살펴보면, 본 발명의 무기블랙매트릭스(200)는 표시영역(AA)의 가장자리를 포획하는 형태로 형성되는데, 즉, 게이트배선(도 3의 102)과 박막트랜지스터(Tr) 그리고 데이터배선(104)과, 이에 이웃하는 제 1 및 제 2 공통배선패턴(106a, 106b)과 제 1 및 제 2 공통배선패턴(106a, 106b) 사이의 영역에 대응하여 형성된다.
- [0057] 다음, 게이트전극(111)을 포함하는 게이트배선(도 3의 102)과 공통배선(도 3의 103) 및 제 1 및 제 2 공통배선패턴(106a, 106b) 위로 게이트절연막(113)이 위치하며, 스위칭영역(TrA)의 게이트전극(111) 상부에는 반도체층(115)과 소스 및 드레인전극(117, 119)이 위치하고, 게이트절연막(113) 상부에는 게이트배선(도 3의 102)과 교차하여 화소영역(P)을 정의하는 데이터배선(104)이 위치한다.
- [0058] 이때, 도시한 게이트전극(111)은 게이트배선(도 3의 102)의 일부 그 자체로써 이루어지며, 반도체층(115)은 순수 비정질 실리콘의 액티브층(115a)과 불순물을 포함하는 비정질 실리콘의 오믹콘택층(115b)으로 구성된다.

- [0059] 여기서, 게이트전극(111), 게이트절연막(113), 반도체층(115) 그리고 소스 및 드레인전극(117, 119)은 박막트랜지스터(Tr)를 이룬다.
- [0060] 이때, 화소전극(124)은 제 1 및 제 2 공통배선패턴(106a, 106b)이 형성된 부분까지 연장하여 이와 중첩되며 위치하고 있으며, 이때 중첩된 제 1 및 제 2 공통배선패턴(106a, 106b)과 화소전극(124)을 각각 제 3 및 제 4 스토리지전극으로 하고, 이들 두 전극 사이에 개재된 게이트절연막(113)을 유전체층으로 하여 제 2 스토리지 커패시터(StgC2)를 이루고 있다.
- [0061] 도면에 있어서는 제 3 및 제 4 스토리지전극 사이에 액티브층(115a)과 오믹콘택층(115b)이 더 구성되고 있는 것을 보이고 있으며, 이들은 게이트절연막(113)과 더불어 유전체층을 이루게 되지만, 이들 제 3 및 제 4 스토리지전극 사이에 형성된 액티브층(115a)과 오믹콘택층(115b)은 제조 방법을 달리함으로써 위치하지 않을 수도 있다.
- [0062] 그리고, 데이터배선(104)은 화소영역(P)을 정의하며 위치하므로, 서로 이웃한 화소영역(P)의 경계에 위치하며, 이때, 데이터배선(104)은 각 화소영역(P)의 최외각에 형성된 제 1 및 제 2 공통배선패턴(106a, 106b) 사이에 위치하게 되는데, 더욱 정확하게는 제 1 및 제 2 공통배선패턴(106a, 106b) 사이의 무기블랙매트릭스(200) 상부에 위치하게 된다.
- [0063] 또한, 데이터배선(104)과 게이트절연막(113) 사이에는 액티브층(115a)과 오믹콘택층(115b)을 이루는 동일한 물질로 각각 이루어진 순수 비정질 실리콘 및 불순물 비정질 실리콘 패턴이 형성되고 있음을 보이고 있지만, 이러한 반도체패턴은 형성되지 않을 수도 있다.
- [0064] 다음, 데이터배선(104)과 소스 및 드레인전극(117, 119) 위로 전면에 무기절연물질로써 보호층(121)이 형성되어 있으며, 보호층(121) 상부에는 드레인콘택홀(123)을 통해 드레인전극(119)과 접촉하는 화소전극(124)이 각 화소영역(P) 별로 위치된다.
- [0065] 이러한 구성을 갖는 본 발명의 실시예에 따른 액정표시장치용 어레이기판(101)은 컬러필터(134)를 포함하는 컬러필터기판(102)을 그 사이에 액정층(150)을 형성하고 합착함으로써 액정표시장치(100)를 완성하게 된다.
- [0066] 여기서, 컬러필터기판(102)의 일면에는 어레이기판(101)의 게이트배선(도 3의 102)과 데이터배선(104) 그리고 박막트랜지스터(Tr) 등의 비표시 요소를 가리면서 화소전극(124) 만을 노출시키도록 수지블랙매트릭스(132)가 구성된다.
- [0067] 또한, 이들 격자 내부에서 각 화소영역(P)에 대응되게 순차적으로 반복 배열되는 일레로 R(red), G(green), B(blue) 컬러필터(134) 그리고 이들 모두를 덮는 투명 공통전극(136)을 포함한다.
- [0068] 전술한 본 발명의 액정표시장치는 제 1 및 제 2 공통배선패턴(106a, 106b)의 하부에 무기블랙매트릭스(200)를 형성하고, 데이터배선(104)이 제 1 및 제 2 공통배선패턴(106a, 106b)의 사이 영역에 대응하여 무기블랙매트릭스(200) 상부에 형성되도록 함으로써, 데이터배선(104)과 화소전극(124) 사이의 이격된 영역을 통해 관찰자의 시야각에 따라 빛샘이 관찰되는 VAC(viewing angle crosstalk) 불량을 방지하게 된다.
- [0069] 따라서, 컬러필터기판(102)의 블랙매트릭스(132)가 VAC마진(도 1의 D)을 갖도록 형성하지 않아도 됨으로써, 개구율을 향상시킬 수 있다.
- [0070] 이에 데이터배선(104)과 화소전극(124) 사이의 이격된 영역을 통해 VAC 불량이 발생하는 것을 방지하기 위하여, 데이터배선(104)의 하부에 공통배선(도 3의 103)을 형성할 필요가 없으므로, 데이터배선(104)과 제 1 및 제 2 공통배선패턴(106a, 106b)이 게이트절연막(113)을 유전체층으로 하여 기생용량을 이루는 것을 방지할 수 있다.
- [0071] 따라서, 기생용량에 의해 데이터배선(104)의 신호지연이 발생하거나 소비전류가 증가하는 등의 문제점이 발생하는 것을 방지할 수 있다.
- [0072] 한편, 본 발명의 어레이기판(101) 상에 형성되는 무기블랙매트릭스(200)는 저마늄(Ge), 저마늄카바이드(GeC), 저마늄실리콘(GeSi) 등 저마늄 계열의 무기재질로 이루어진다.
- [0073] 이러한 본 발명의 무기블랙매트릭스(200)는 기존의 블랙수지로 이루어지는 수지블랙매트릭스(132)에 비해 낮은 두께로 형성할 수 있어, 단차에 의한 러빙불량이 발생하는 것을 방지할 수 있다.
- [0074] 즉, 어레이기판(101) 상에 블랙수지로 이루어지는 블랙매트릭스를 형성할 경우, 수지블랙매트릭스의 높은 두께에 의해 단차가 발생하게 되고, 이를 통해 러빙 불량 등의 문제점을 야기할 수 있기 때문이다.
- [0075] 여기서, 수지블랙매트릭스를 낮은 두께로 형성해야 하는 이유는 다음과 같다.

- [0076] 블랙매트릭스는 일정한 광학밀도(optical density, OD)를 가져야 하는데, 여기서 광학밀도는 입사된 광량(I_{in})에 따른 투과된 광량(I_{out})의 비율을 나타내는 정도로, 광학밀도는 아래 수학적(1)을 통해 정의할 수 있다.
- [0077] $OD = -\log(I_{out}/I_{in})$ 수학적(1)
- [0078] 위의 식(1)을 통해, 입사된 광량에 따른 투과된 광량이 많을수록 광학밀도가 작다는 것을 알 수 있다.
- [0079] 이에, 액정표시장치에서 블랙매트릭스는 각 컬러필터(134)의 혼색 억제에 의한 콘트라스트 향상 및 광 누출에 따른 박막트랜지스터(Tr)의 오작동을 방지하기 위하여, 4.0 이상, 더욱 바람직하게는 5.0 이상의 광학밀도를 가져야 한다.
- [0080] 그러나, 수지블랙매트릭스는 4.0 이상의 광학밀도를 갖기 위해서는 $1 \sim 2\mu m$ 의 두께로 형성되어야만 한다. 따라서, 수지블랙매트릭스를 어레이기판(101) 상에 형성할 경우, 어레이기판(101) 상에 형성된 소자들과 큰 단차를 발생시키게 되고, 이를 통해 러빙 불량에 발생할 수 있다.
- [0081] 또는, 이러한 러빙 불량을 방지하기 위하여 평탄화공정을 진행해야 하는 문제점을 야기하게 된다.
- [0082] 이에 반해, 본 발명의 실시예에 따른 무기블랙매트릭스(200)는 $2000 \sim 5000\text{\AA}$ 의 두께로 형성됨에도 4.0이상의 광학밀도를 가질 수 있으며, 가장 바람직하게는 $3000\text{\AA}$ 의 두께로 형성한다.
- [0083] 따라서, 기존의 수지블랙매트릭스에 비해 두께가 낮아짐에도 광학밀도는 유사한 값을 갖도록 할 수 있다.
- [0084] 이러한 본 발명의 무기블랙매트릭스(200)는 어레이기판(101) 상에 형성되어, 각 배선(도 3의 102, 104)과 화소 전극(124) 사이의 영역에서 빛이 새는 것을 막아주는 역할을 할 수 있다.
- [0085] 이를 통해, 데이터배선(104)과 화소전극(124) 사이의 이격된 영역을 통해 관찰자의 시야각에 따라 빛샘이 관찰되는 VAC(viewing angle crosstalk) 불량을 방지하게 되며, 따라서, 컬러필터기판(102)의 블랙매트릭스(132)가 VAC마진(도 1의 D)을 갖도록 형성하지 않아도 됨으로써, 개구율을 향상시킬 수 있다.
- [0086] 또한, 본 발명의 무기블랙매트릭스(200)는 비저항이 $E+15\Omega cm$ 또는 $E+15 cm$ 이상으로, 데이터배선(104)의 하부에 무기블랙매트릭스(200)가 위치하여도, 데이터배선(104)과 무기블랙매트릭스(200) 사이에는 기생용량이 발생하지 않게 된다.
- [0087] 따라서, 기생용량에 의해 데이터배선(104)의 신호지연이 발생하거나 소비전류가 증가하는 등의 문제점이 발생하는 것을 방지할 수 있다.
- [0088] 한편, 도면상에 도시하지는 않았지만, 스위칭영역(TrA)의 게이트전극(111) 하부에 위치하는 무기블랙매트릭스(200)는 박막트랜지스터(Tr)의 반도체층(115)의 사이즈보다 크게 구성하여, 반도체층(115)으로 빛이 투과되는 것을 방지할 수 있다.
- [0089] 이 경우, 컬러필터기판(102) 상에는 블랙매트릭스(132)를 삭제할 수 있다.
- [0090] 한편, 본 발명의 무기블랙매트릭스(200)는 별도로 추가되는 마스크공정 없이 형성 가능하다.
- [0091] 이후에는 전술한 구조적 특징을 갖는 본 발명의 실시예에 따른 액정표시장치용 어레이기판의 제조방법에 대해 도면을 참조하여 설명하도록 하겠다.
- [0092] 도 5a ~ 5i는 도 4의 본 발명의 실시예에 따른 액정표시장치용 어레이기판의 제조 단계별 공정 단면도이다.
- [0093] 이때 설명의 편의상 각 화소영역 내에 박막트랜지스터(Tr)가 형성되는 영역을 스위칭 영역(TrA)이라 정의한다.
- [0094] 우선, 도 5a에 도시한 바와 같이, 투명한 절연기판(101) 상에 무기재질로 이루어지는 블랙매트릭스층(210)과 저저항 특성을 갖는 제 1 금속물질층(220)을 순차적으로 형성한다.
- [0095] 이때, 무기재질은 저마늄(Ge), 저마늄카바이드(GeC), 저마늄실리кон(GeSi) 등 저마늄 계열이며, 저저항 특성을 갖는 금속물질은 몰리브덴(Mo), 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금 중 선택되는 하나이다.
- [0096] 이후, 도 5b에 도시한 바와 같이 제 1 금속물질층(220) 상부로 포토레지스트층(미도시)을 형성한 후, 기판(101)의 상부에 빛의 투과영역(TmA)과 차단영역(BkA) 그리고 투과영역(TmA)의 투과율과 차단영역(BkA)의 투과율 사이의 투과율을 갖는 반투과영역(HTmA)으로 구성된 노광마스크(300)를 위치시킨 후, 노광마스크(300)를 통한 노

광을 실시한다.

- [0097] 이때, 노광마스크(300)의 차단영역(BkA)은 스위칭영역(TrA)의 게이트전극(도 4의 111)이 형성될 영역과 화소영역(P)의 최외각의 제 1 및 제 2 공통배선패턴(도 4의 106a, 106b)이 형성될 영역에 대응되며, 반투과영역(HTMA)은 게이트전극(도 4의 111)이 형성될 영역의 양측과 제 1 및 제 2 공통배선패턴(도 4의 106a, 106b)의 사이 영역과 제 1 및 제 2 공통배선패턴(도 4의 106a, 106b)의 각 외측 영역에 대응된다.
- [0098] 그리고 그 외의 영역에 대해서는 투과영역(TmA)이 대응되도록 한다.
- [0099] 이에 포토레지스트층(미도시)에 하프톤 노광 또는 회절노광을 실시하고 현상함으로써 스위칭영역(TrA)의 게이트전극(도 4의 111)이 형성될 영역과 제 1 및 제 2 공통배선패턴(도 4의 106a, 106b)이 형성될 영역에 대응해서 제 1 두께를 가지는 제 1 포토레지스트패턴(P1)이 형성되며, 게이트전극(도 4의 111)이 형성될 영역의 양측과 제 1 및 제 2 공통배선패턴(도 4의 106a, 106b)의 사이 영역과 제 1 및 제 2 공통배선패턴(도 4의 106a, 106b)의 각 외측 영역에 대응해서 제 1 두께 보다 낮은 제 2 두께를 가지는 제 2 포토레지스트패턴(P2)이 형성된다.
- [0100] 그리고, 나머지 영역에서는 포토레지스트층이 제거되어 제 1 금속물질층(220)을 노출시키게 된다.
- [0101] 다음으로 도 5c에 도시한 바와 같이, 제 1 및 제 2 포토레지스트패턴(P1, P2) 외부로 노출된 제 1 금속물질층(도 5b의 220)과 그 하부의 블랙매트릭스층(도 5b의 210)을 식각하여 제거함으로써, 최상부에 금속물질로서 금속패턴(220a)을 형성하고 그 하부로 무기블랙매트릭스(200)을 형성한다.
- [0102] 다음으로 도 5d에 도시한 바와 같이, 애싱(ashing)을 진행함으로써, 제 2 두께의 제 2 포토레지스트패턴(도 5c의 P2)을 제거한다. 이 경우, 제 1 두께의 포토레지스트패턴(P1)은 그 두께가 줄어든 상태로 스위칭영역(TrA)의 게이트전극(도 4의 111)이 형성될 영역과 제 1 및 제 2 공통배선패턴(도 4의 106a, 106b)이 형성될 영역에 남아 있게 된다.
- [0103] 다음으로, 도 5e에 도시한 바와 같이, 제 1 포토레지스트패턴(P1) 외부로 노출된 금속패턴(도 5d의 220a)을 식각하여 제거함으로써, 게이트전극(도 4의 111)과 서로 이격하는 제 1 및 제 2 공통배선패턴(106a, 106b)을 무기블랙매트릭스(200) 상에 형성한다.
- [0104] 따라서, 스위칭영역(TrA)에는 무기블랙매트릭스(200)와 저저항 특성을 갖는 금속물질로 이루어지는 게이트전극(111)을 형성하게 되며, 화소영역(P) 최외각에 무기블랙매트릭스(200)와 무기블랙매트릭스(200) 상부에 제 1 및 제 2 공통배선패턴(106a, 106b)을 형성하게 된다.
- [0105] 이때, 무기블랙매트릭스(200)는 제 1 및 제 2 공통배선패턴(106a, 106b)과 제 1 및 제 2 공통배선패턴(106a, 106b)의 사이의 이격된 영역에 모두 대응하여 위치한다.
- [0106] 여기서, 무기블랙매트릭스(200)는 게이트전극(111) 그리고 제 1 및 제 2 공통배선패턴(106a, 106b)을 형성하기 위한 마스크 공정 진행 시 동시에 형성되므로 추가적인 마스크 공정을 진행하지 않아도 됨을 알 수 있다.
- [0107] 또한, 도면상에 도시하지는 않았지만 게이트전극(111) 그리고 제 1 및 제 2 공통배선패턴(106a, 106b)을 형성하기 위한 마스크 공정 진행 시, 게이트배선(도 3의 102)과 공통배선(도 3의 103) 또한 하부에 무기블랙매트릭스(200)을 포함하는 이중층 구조로 형성된다.
- [0108] 다음으로, 도 5f에 도시한 바와 같이, 게이트전극(111)과 제 1 및 제 2 공통배선패턴(106a, 106b)이 형성된 기판(101)의 전면에 무기절연물질 예를 들면 산화실리콘(SiO₂) 또는 질화실리콘(SiN_x)을 증착하여 기판(101) 전면 에 게이트절연막(113)을 형성한다.
- [0109] 이후, 도 5g에 도시한 바와 같이 연속하여 게이트절연막(113) 위로 순수 비정질 실리콘층(230)과 불순물 비정질 실리콘층(240)과 제 2 금속물질층(250)을 순차적으로 형성한 뒤, 포토레지스트(미도시)의 도포, 포토 마스크를 이용한 노광, 노광된 포토레지스트(미도시)의 현상, 식각 및 포토레지스트(미도시)의 스트립(strip) 등의 일련의 단위 공정을 포함하는 마스크 공정을 진행한다.
- [0110] 이에, 제 2 방향으로 연장되어 게이트배선(미도시)과 교차하여 화소영역(P)을 정의하는 데이터배선(104)과 서로 이격하는 소스 및 드레인전극(117, 119)을 형성하게 된다.
- [0111] 그리고, 소스 및 드레인전극(117, 119) 사이로 불순물 비정질 실리콘패턴(미도시)이 노출되는데, 이때, 노출된 불순물 비정질 실리콘패턴(미도시)에 대해 건식식각을 진행함으로써, 소스 및 드레인전극(117, 119) 외부로 노

출된 불순물 비정질 실리콘패턴(미도시)을 제거함으로써 서로 이격하는 오믹콘택층(115b)을 소스 및 드레인전극(117, 119) 하부에 형성한다.

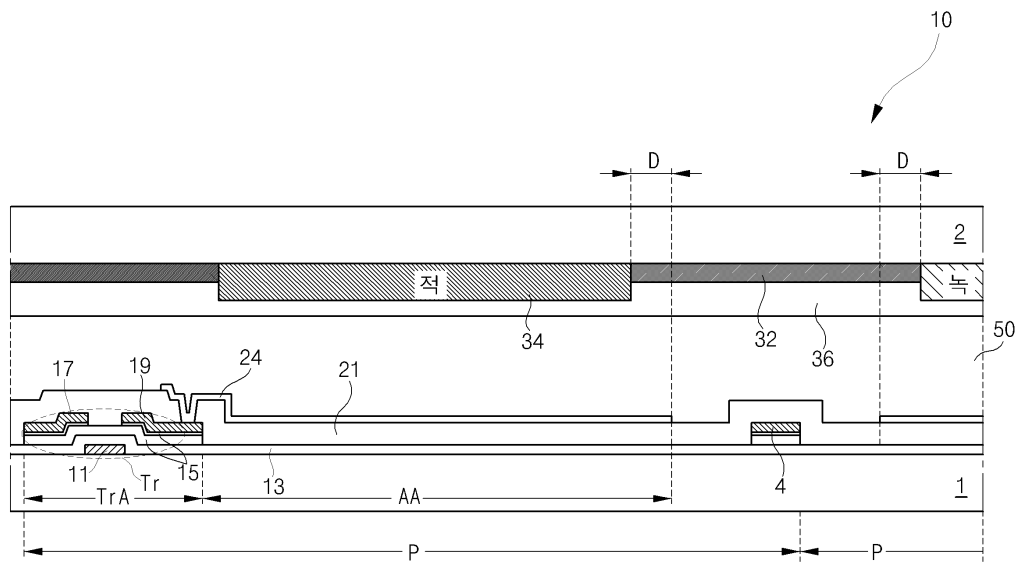
- [0112] 이로써 액티브층(115a)과 불순물 오믹콘택층(115b)로 이루어지는 반도체층(115)이 형성된다.
- [0113] 스위칭영역(TrA)에 순차 적층된 게이트전극(111), 게이트절연막(113), 액티브층(115a)과 오믹콘택층(115b)으로 구성된 반도체층(115), 서로 이격하는 소스 및 드레인전극(117, 119)은 박막트랜지스터(Tr)를 이룬다.
- [0114] 다음으로 도 5h에 도시한 바와 같이, 소스 및 드레인전극(117, 119)과 데이터배선(104)이 형성된 기판(101)의 전면에 무기절연물질 예를 들면, 산화실리콘(SiO₂) 또는 질화실리콘(SiN_x)을 증착하거나, 또는 유기절연물질 예를 들면 벤조사이클로부텐(BCB) 또는 포토아크릴(photo acryl)을 도포하여 보호층(121)을 형성하고, 이를 마스크 공정을 진행하여 패터닝함으로써 드레인전극(119)을 노출시키는 드레인콘택홀(123)을 형성한다.
- [0115] 다음, 도 5i에 도시한 바와 같이, 드레인콘택홀(123)을 구비한 보호층(121) 위로 투명 도전성 물질 예를 들면 금속물질 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 전면에 증착하여 투명 도전성 물질층(미도시)을 형성한다.
- [0116] 이후, 투명 도전성 물질층(미도시)을 마스크 공정을 진행하여 패터닝함으로써 화소영역(P) 별로 드레인콘택홀(123)을 통해 드레인전극(119)과 접촉하는 화소전극(124)을 형성함으로써 본 발명의 실시예에 따른 어레이기판(101)을 완성한다.
- [0117] 본 발명은 상기 실시예로 한정되지 않고, 본 발명의 취지를 벗어나지 않는 한도내에서 다양하게 변경하여 실시할 수 있다.

부호의 설명

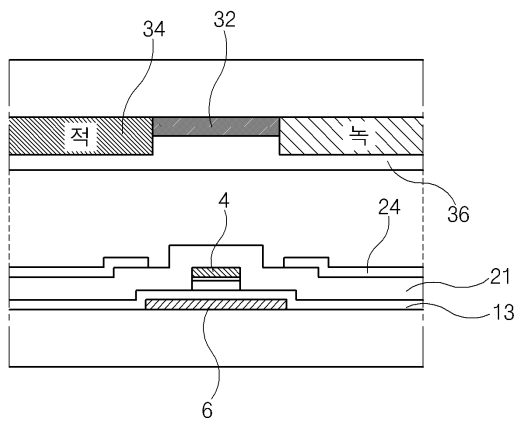
- [0118] 101 : 어레이기판, 104 : 데이터배선, 106a, 106b : 제 1 및 제 2 공통배선패턴
- 111 : 게이트전극
- 113 : 게이트절연막, 115 : 반도체층(115a : 액티브층, 115b : 오믹콘택층)
- 117 : 소스전극, 119 : 드레인전극, 121 : 보호층, 123 : 드레인콘택홀
- 124 : 화소전극, 200 : 무기블랙매트릭스
- TrA : 스위칭영역, Tr : 박막트랜지스터, StgC2 : 제 2 스토리지 캐패시터
- AA : 표시영역, P : 화소영역

도면

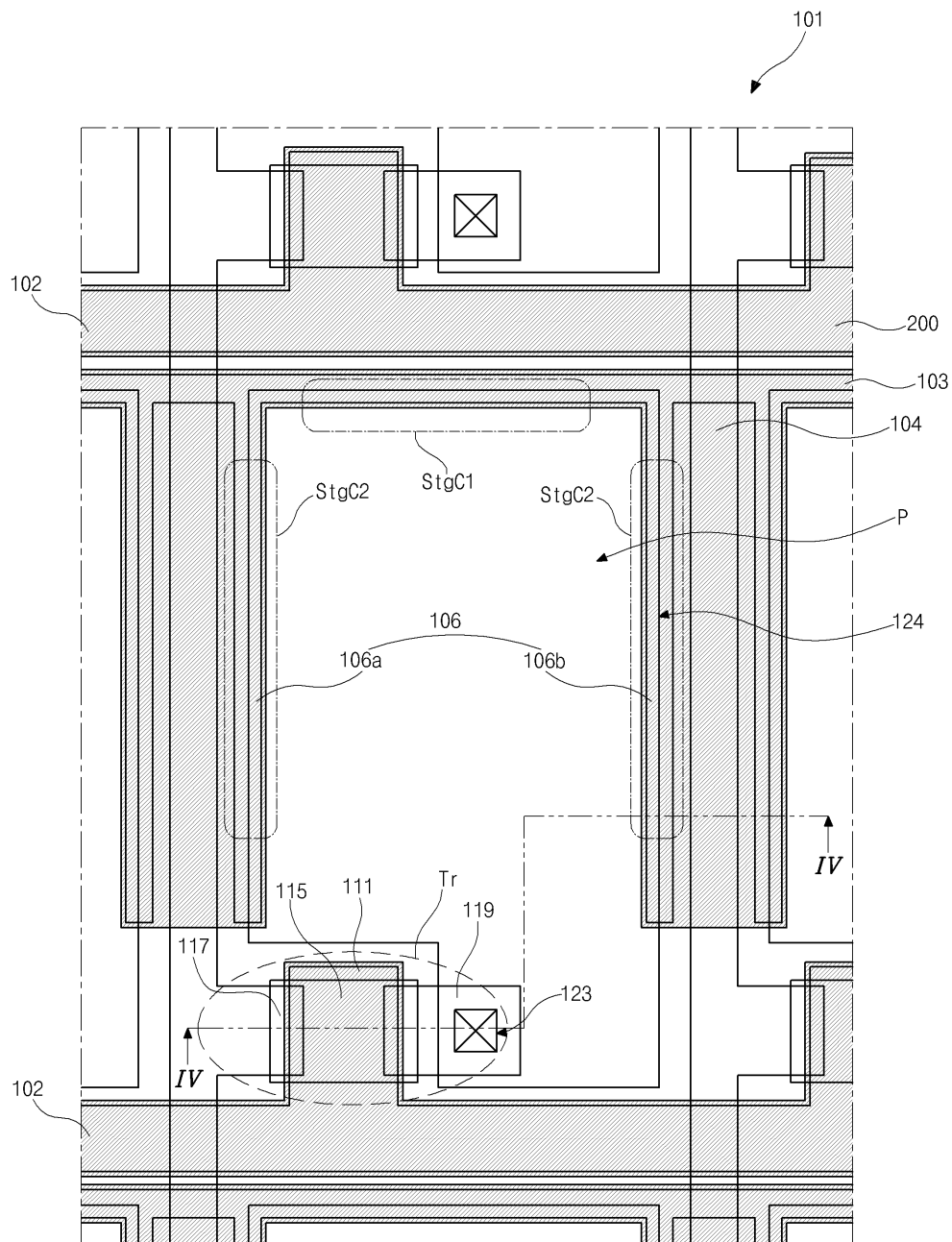
도면1



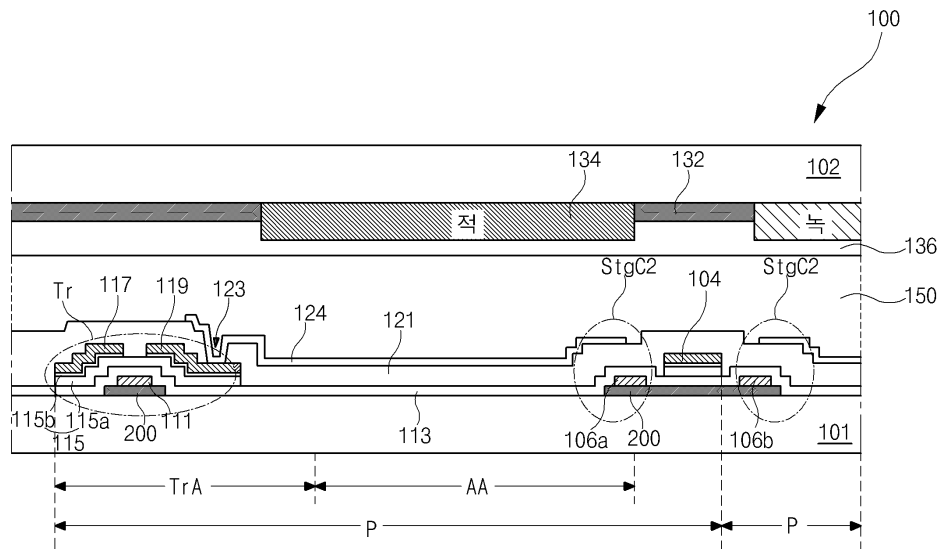
도면2



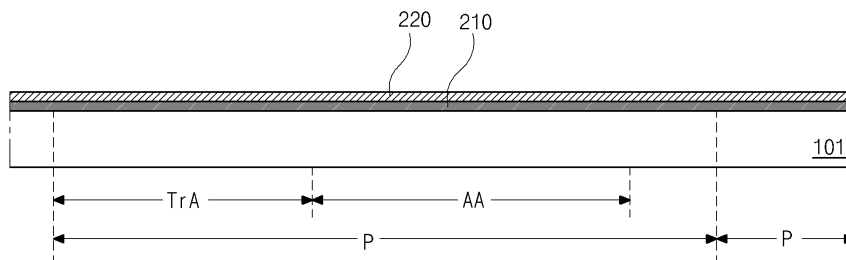
도면3



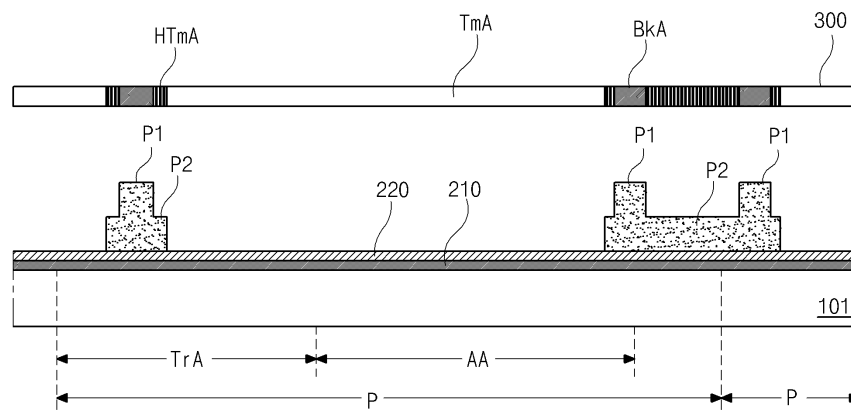
도면4



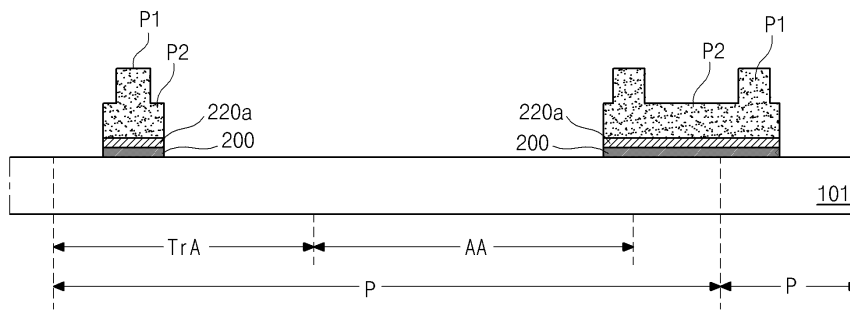
도면5a



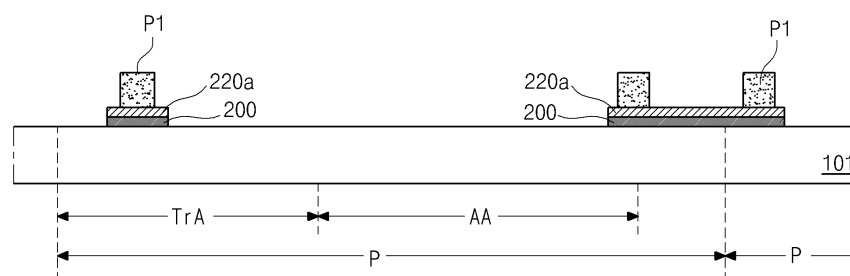
도면5b



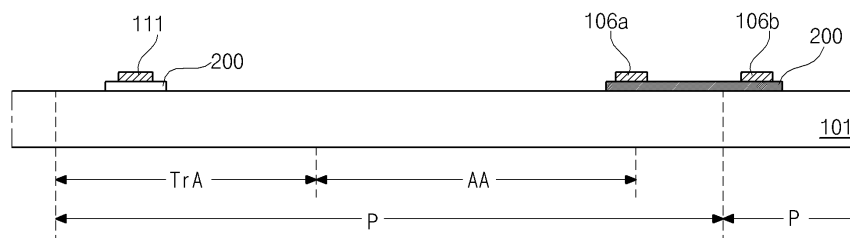
도면5c



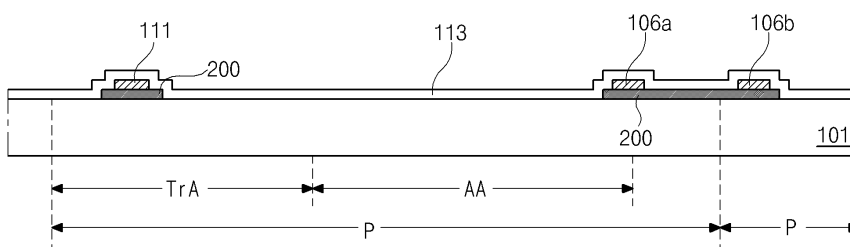
도면5d



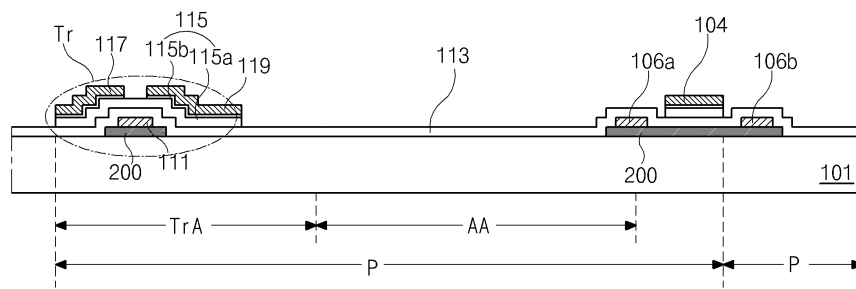
도면5e



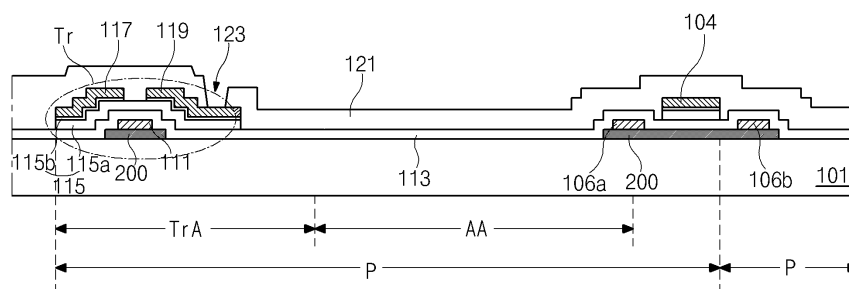
도면5f



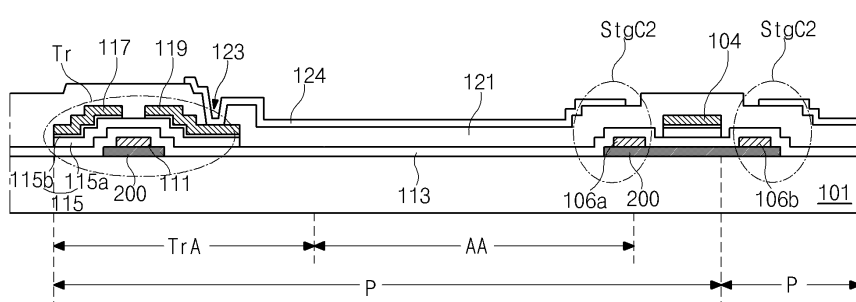
도면5g



도면5h



도면5i



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020110122475A	公开(公告)日	2011-11-10
申请号	KR1020100042018	申请日	2010-05-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SUN WOO 김선우 LEE JAE KYUN 이재균 OH JAE YOUNG 오재영 CHOI DAE JUNG 최대정		
发明人	김선우 이재균 오재영 최대정		
IPC分类号	G02F1/1362 G02F1/1335 G02F1/136		
CPC分类号	G02F1/136209 G02F1/136286 G02F1/136227 G02F1/136213 G02F1/133514 G02F1/136277 H01L27/12 H01L27/1214 H01L27/1251 H01L27/1288		
其他公开文献	KR101710574B1		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域[0001]本发明涉及液晶显示装置，更具体地，涉及能够防止视角串扰（VAC）缺陷的液晶显示装置。本发明的特征在于，在与发生VAC缺陷的数据布线和像素电极之间的空间对应的区域中形成栅电极和公共布线的过程中，同时形成无机黑色床垫。结果，可以通过数据线和像素电极之间的间隔区域来防止根据观察者的视角观察到漏光的视角串扰（VAC）缺陷。因此，滤色器基板的黑色矩阵不必具有VAC余量，从而可以提高开口率。另外，通过防止在数据线和公共布线是在形成与栅极电介质层绝缘膜的寄生电容，因此能够防止该问题，使得数据线的信号发生延迟或增加所造成的寄生电容的电流消耗。

