

(72) 발명자

임재용

경기 성남시 분당구 구미동 12번지 건영빌라 504동
101호

박인호

충청남도 천안시 두정동 우성아파트 105동 1207호

정경석

전북 익산시 동산동 제일아파트 2차 203동 606호

특허청구의 범위

청구항 1

제1 기관,

상기 제1 기관 위에 배치되어 있는 제1 신호선,

상기 제1 신호선과 연결되어 있는 박막 트랜지스터,

상기 제1 기관 위에 배치되어 있는 색필터 및 차광 부재,

상기 색필터 및 차광 부재 위에 배치되어 있는 화소 전극, 그리고

상기 화소 전극 위에 형성되어 있으며, 상기 차광 부재 위에 배치되어 있는 착색 부재를 포함하고,

상기 차광 부재 및 상기 착색 부재는 상기 제1 신호선을 따라 뻗으며 상기 제1 신호선과 상기 박막 트랜지스터를 덮는 제1 차광 부재 및 제1 착색 부재를 포함하는

액정 표시 장치.

청구항 2

제1항에서,

상기 제1 기관 위에 배치되고, 상기 박막 트랜지스터와 연결되어 있는 제2 신호선을 더 포함하고,

상기 차광 부재 및 상기 착색 부재는 상기 제2 신호선을 따라 뻗으며 상기 제2 신호선을 덮는 제2 차광 부재 및 제2 착색 부재를 더 포함하는 액정 표시 장치.

청구항 3

제1항에서,

상기 액정 표시 장치는 셀 간격 유지하기 위한 간격재를 더 포함하고,

상기 착색 부재는 상기 간격재보다 높이가 낮은 액정 표시 장치.

청구항 4

제3항에서,

상기 간격재는 상기 착색 부재와 동일층으로 함께 형성되는 액정 표시 장치.

청구항 5

제1항에서,

상기 차광 부재는 상기 색필터와 상기 차광 부재가 인접하는 인접 영역에서 상기 색필터보다 높이가 낮은 액정 표시 장치.

청구항 6

제5항에서,

상기 착색 부재가 배치되어 있는 영역과 상기 색필터가 배치되어 있는 영역의 셀 간격은 일정한 액정 표시 장치.

청구항 7

제1항에서,

상기 제1 기관과 마주보는 제2 기관, 그리고

상기 제1 기관과 상기 제2 기관 사이에 주입되어 있으며, 복수의 액정 분자를 포함하는 액정층을 더 포함하고,

상기 차광 부재와 상기 색필터의 인접 영역에 배치되어 있는 액정 분자는 상기 인접 영역과 이격되어 있으며, 색필터 위에 배치되어 있는 액정 분자와 같은 방향으로 선경사되어 있는 액정 표시 장치.

청구항 8

제8항에서,

상기 제1 기판과 마주보는 제2 기판, 그리고

상기 제1 기판과 상기 제2 기판 사이에 주입되어 있으며, 복수의 액정 분자를 포함하는 액정층을 더 포함하고,

상기 차광 부재와 상기 색필터의 인접 영역에 배치되어 있는 액정 분자는 상기 액정 분자는 상기 미세 가지부의 변을 따라 선경사되어 있는 액정 표시 장치.

청구항 9

제8항에서,

상기 제1 기판 및 상기 제2 기판의 바깥 면에 배치되어 있는 제1 편광자 및 제2 편광자를 더 포함하고,

상기 제1 편광자와 상기 제2 편광자의 투과축은 서로 직교하고,

상기 액정 분자는 전기장이 없는 상태에서 그 장축이 상기 제1 기판 및 상기 제2 기판의 표면에 대하여 수직을 이루도록 배향되어 있다가 전기장이 가해지면 그 장축이 상기 제1 기판 및 상기 제2 기판의 표면에 대하여 수평을 이루는 방향으로 눕는 액정 표시 장치.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어져 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하는 표시 장치이다.

[0003] 액정 표시 장치 중에서도 현재 주로 사용되는 것은 전기장 생성 전극이 두 표시판에 각각 구비되어 있는 구조이다. 이 중에서도, 하나의 표시판(이하 '박막 트랜지스터 표시판'이라고 한다)에는 복수의 박막 트랜지스터와 화소 전극이 행렬의 형태로 배열되어 있고, 다른 표시판(이하 '공통 전극 표시판'이라고 한다)에는 적색, 녹색 및 청색의 색 필터가 형성되어 있고 그 전면을 공통 전극이 덮고 있는 구조가 주류이다.

[0004] 그러나, 이러한 액정 표시 장치는 화소 전극과 색 필터가 다른 표시판에 형성되므로 화소 전극과 색 필터 사이에 정확한 정렬(align)이 곤란하여 정렬 오차가 발생할 수 있다.

[0005] 이를 해결하기 위하여, 색 필터와 화소 전극을 동일한 표시판에 형성하는 구조(color filter on array, CoA) 구조가 제안되었다. 이때, 일반적으로 색 필터뿐만 아니라 차광 부재도 화소 전극과 동일한 표시판에 형성하게 된다.

[0006] 화소 전극이 형성될 표시판에 색필터를 형성한 후 색필터 성분이 화소 전극 또는 액정층에 유입되지 않도록 그 위에 일정 두께의 유기막 층을 형성한 후, 그 위에 화소 전극과 차광 부재를 형성하게 된다. 이때, 차광 부재의 표면 높이가 다른 층보다 낮게 형성될 수 있다. 이 경우, 액정 표시 장치의 셀 간격이 일정하지 않아 차광 부재와 화소 전극 사이에 단차가 발생하여 화소 전극 가장 자리부에서 액정이 정확하게 제어되지 않아, 얼룩이나 빛샘 등이 발생할 수 있고, 평균 셀 간격이 커져서 액정 표시 장치에 사용되는 총 액정 양이 늘어나게 된다.

발명의 내용

해결 하고자하는 과제

[0007] 본 발명이 이루고자 하는 기술적 과제는 액정 표시 장치의 셀 간격을 일정하게 유지할 수 있고, 화소 전극의 가장자리부에서도 액정을 정확하게 제어할 수 액정 표시 장치를 제공하는 것이다.

과제 해결수단

[0008] 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 기판, 상기 제1 기판 위에 배치되어 있는 제1 신호선, 상기 제1 신호선과 연결되어 있는 박막 트랜지스터, 상기 제1 기판 위에 배치되어 있는 색필터 및 차광 부재, 상기 색필터 및 차광 부재 위에 배치되어 있는 화소 전극, 그리고 상기 화소 전극 위에 형성되어 있으며, 상기 차광 부재 위에 배치되어 있는 착색 부재를 포함하고, 상기 차광 부재 및 상기 착색 부재는 상기 제1 신호선을 따라 뻗으며 상기 제1 신호선과 상기 박막 트랜지스터를 덮는 제1 차광 부재 및 제1 착색 부재를 포함한다.

[0009] 상기 제1 기판 위에 배치되어, 상기 박막 트랜지스터와 연결되어 있는 제2 신호선을 더 포함하고, 상기 차광 부재 및 상기 착색 부재는 상기 제2 신호선을 따라 뻗으며 상기 제2 신호선을 덮는 제2 차광 부재 및 제2 착색 부재를 더 포함할 수 있다.

[0010] 상기 액정 표시 장치는 셀 간격 유지하기 위한 간격재를 더 포함하고, 상기 착색 부재는 상기 간격제보다 높이가 낮을 수 있다.

[0011] 상기 간격재는 상기 착색 부재와 동일층으로 함께 형성될 수 있다.

[0012] 상기 차광 부재는 상기 색필터와 상기 차광 부재가 인접하는 인접 영역에서 상기 색필터보다 높이가 낮을 수 있다.

[0013] 상기 착색 부재가 배치되어 있는 영역과 상기 색필터가 배치되어 있는 영역의 셀 간격은 일정할 수 있다.

[0014] 상기 액정 표시 장치는 상기 제1 기판과 마주보는 제2 기판, 그리고 상기 제1 기판과 상기 제2 기판 사이에 주입되어 있으며, 복수의 액정 분자를 포함하는 액정층을 더 포함하고, 상기 차광 부재와 상기 색필터의 인접 영역에 배치되어 있는 액정 분자는 상기 인접 영역과 이격되어 있으며, 색필터 위에 배치되어 있는 액정 분자와 같은 방향으로 선정사될 수 있다.

[0015] 상기 액정 표시 장치는 상기 제1 기판과 마주보는 제2 기판, 그리고 상기 제1 기판과 상기 제2 기판 사이에 주입되어 있으며, 복수의 액정 분자를 포함하는 액정층을 더 포함하고, 상기 차광 부재와 상기 색필터의 인접 영역에 배치되어 있는 액정 분자는 상기 액정 분자는 상기 미세 가지부의 변을 따라 선정사될 수 있다.

[0016] 상기 액정 표시 장치는 상기 제1 기판 및 상기 제2 기판의 바깥 면에 배치되어 있는 제1 편광자 및 제2 편광자를 더 포함하고, 상기 제1 편광자와 상기 제2 편광자의 투과축은 서로 직교할 수 있다.

[0017] 상기 액정 분자는 전기장이 없는 상태에서 그 장축이 상기 제1 기판 및 상기 제2 기판의 표면에 대하여 수직을 이루도록 배향되어 있다가 전기장이 가해지면 그 장축이 상기 제1 기판 및 상기 제2 기판의 표면에 대하여 수평을 이루는 방향으로 누울 수 있다.

효과

[0018] 본 발명의 실시예에 따르면, 색필터 층 사이에 형성되어 있는 차광 부재 위에 착색 부재를 형성하여 화소 전극의 가장자리부에서도 일정한 셀 간격을 유지하고, 액정 분자를 정확하게 제어하여 얼룩이나 빛샘을 방지할 수 있다.

[0019] 또한, 착색 부재와 동시에 간격재를 형성함으로써, 추가 공정 없이 착색 부재를 형성할 수 있다.

발명의 실시를 위한 구체적인 내용

[0020] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0021] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대

로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

- [0022] 이제 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여, 도 1을 참고하여 간략하게 설명한다.
- [0023] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 구조를 간략하게 도시한 단면도이다.
- [0024] 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0025] 하부 표시판(100)은 기관(110), 기관(110) 위에 형성되어 있는 색필터(230), 기관(110) 위에 형성되어 있으며, 색필터(220) 사이에 배치되어 있는 차광 부재(220), 색필터(230) 위에 형성되어 있는 화소 전극(191), 차광 부재(220) 위에 배치되어 있는 착색 부재(320), 그리고 착색 부재(320)와 동일한 층으로 이루어진 간격재(325)를 포함한다.
- [0026] 상부 표시판(200)은 기관(210) 위에 형성되어 있는 공통 전극(270)을 포함한다.
- [0027] 차광 부재(220)의 일부분의 높이는 색필터(230)의 높이보다 낮을 수 있고, 차광 부재(220) 위에 배치되어 있는 착색 부재(320)에 의해 하부 표시판(100)과 상부 표시판(200) 사이의 간격이 균일할 수 있다.
- [0028] 이제, 도 2 내지 5를 참고하여, 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다. 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이고, 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 4는 도 3의 액정 표시 장치를 IV-IV 선을 잘라 도시한 단면도이며, 도 5는 도 4의 액정 표시 장치의 화소 전극을 도시하는 배치도이다.
- [0029] 도 2를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 게이트선(121), 유지 전극선(125), 감압 게이트선(123), 그리고 데이터선(171)을 포함하는 신호선과 이에 연결된 화소(PX)를 포함한다.
- [0030] 화소(PX)는 제1, 제2 및 제3 스위칭 소자(Qh, Q1, Qc), 제1 및 제2 액정 축전기(Clch, Clc1), 제1 및 제2 유지 축전기(Csth, Cst1), 그리고 강압 축전기(Cstd)를 포함한다. 여기서 제1 스위칭 소자(Qh)와 제1 박막 트랜지스터(Qh), 제2 스위칭 소자(Q1)와 제2 박막 트랜지스터(Q1), 그리고 제3 스위칭 소자(Qc)와 제3 박막 트랜지스터(Qc)는 각각 동일한 부호로 표시한다.
- [0031] 제1 및 제2 스위칭 소자(Qh, Q1)는 각각 게이트선(121) 및 데이터선(171)에 연결되어 있으며, 제3 스위칭 소자(Qc)는 강압 게이트선(123)에 연결되어 있다.
- [0032] 제1 및 제2 스위칭 소자(Qh, Q1)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(121)과 연결되어 있고, 입력 단자는 데이터선(171)과 연결되어 있으며, 출력 단자는 제1 및 제2 액정 축전기(Clch, Clc1)와 제1 및 제2 유지 축전기(Csth, Cst1)와 각각 연결되어 있다.
- [0033] 제3 스위칭 소자(Qc) 역시 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 제어 단자는 강압 게이트선(123)과 연결되어 있고, 입력 단자는 제2 액정 축전기(Clc1)와 연결되어 있으며, 출력 단자는 강압 축전기(Cstd)와 연결되어 있다.
- [0034] 제1 및 제2 액정 축전기(Clch, Clc1)는 각각 제1 및 제2 스위칭 소자(Qh, Q1)와 연결된 제1 및 제2 부화소 전극(191h, 1911)과 상부 표시판(200)의 공통 전극(270)이 중첩하여 이루어진다. 제1 및 제2 유지 축전기(Csth, Cst1)는 유지 전극(129)을 비롯한 유지 전극선(125)과 제1 및 제2 부화소 전극(191h, 1911)이 중첩하여 이루어진다.
- [0035] 강압 축전기(Cstd)는 제3 스위칭 소자(Qc)의 출력 단자와 유지 전극선(125)에 연결되어 있으며, 하부 표시판(100)에 구비된 유지 전극선(125)과 제3 스위칭 소자(Qc)의 출력 단자가 절연체를 사이에 두고 중첩되어 이루어진다.
- [0036] 이제, 도 3 내지 도 5를 참고하여, 도 2에 도시한 액정 표시 장치에 대하여 더욱 상세하게 설명한다.
- [0037] 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3) 및 표시판(100, 200) 바깥 면에 부착되어 있는 한 쌍의 편광자(도시하지 않음)를 포함한다.
- [0038] 먼저, 하부 표시판(100)에 대하여 설명한다.
- [0039] 절연 기관(110) 위에 복수의 게이트선(gate line)(121), 복수의 강압 게이트선(123) 및 복수의 유지 전극선

(125)을 포함하는 복수의 게이트 도전체가 형성되어 있다.

- [0040] 게이트선(121) 및 강압 게이트선(123)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다. 게이트선(121)은 위아래로 돌출한 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)을 포함하고, 강압 게이트선(123)은 위로 돌출한 제3 게이트 전극(124c)을 포함한다. 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)은 서로 연결되어 하나의 돌출부를 이룬다.
- [0041] 유지 전극선(125)도 주로 가로 방향으로 뻗어 있으며 공통 전압(Vcom) 등의 정해진 전압을 전달한다. 유지 전극선(125)은 위 아래로 돌출한 유지 전극(129), 게이트선(121)과 대략 수직하게 아래로 뻗은 한 쌍의 세로부(128) 및 한 쌍의 세로부(128)의 끝을 서로 연결하는 가로부(127)를 포함한다. 가로부(127)는 아래로 확장된 용량 전극(126)을 포함한다.
- [0042] 게이트 도전체(121, 123, 125) 위에는 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0043] 게이트 절연막(140) 위에는 비정질 또는 결정질 규소 등으로 만들어질 수 있는 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며 제1 및 제2 게이트 전극(124h, 124i)을 향하여 뻗어 나와 있으며 서로 연결되어 있는 제1 및 제2 반도체(154h, 154i), 그리고 제2 반도체(154i)와 연결된 제3 반도체(154c)를 포함한다. 제3 반도체(154c)는 연장되어 제4 반도체(157)를 이룬다.
- [0044] 선형 반도체(151) 위에는 복수의 선형 저항성 접촉 부재(ohmic contact)(도시하지 않음)가 형성되어 있으며, 제1 반도체(154h) 위에는 제1 저항성 접촉 부재(도시하지 않음)가 형성되어 있고, 제2 반도체(154i) 및 제3 반도체(154c)위에도 각각 제2 저항성 접촉 부재(164b) 및 제3 저항성 접촉 부재(도시하지 않음)가 형성되어 있다. 선형 저항성 접촉 부재는 제1 섬형 저항성 접촉 부재와 쌍을 이루어 반도체의 제1 돌출부 위에 배치되어 있는 제1 돌출부(도시하지 않음), 제2 섬형 저항성 접촉 부재와 쌍을 이루어 반도체의 제2 돌출부 위에 배치되어 있는 제2 돌출부(도시하지 않음) 및 제3 섬형 저항성 접촉 부재와 쌍을 이루어 반도체의 제3 돌출부 위에 배치되어 있는 제3 돌출부(도시하지 않음)를 포함한다. 제3 저항성 접촉 부재는 연장되어 제4 저항성 접촉 부재(167)를 이룬다.
- [0045] 저항성 접촉 부재(164i, 167) 위에는 복수의 데이터선(data line)(171), 복수의 제1 드레인 전극(175h), 복수의 제2 드레인 전극(175i), 그리고 복수의 제3 드레인 전극(175c)을 포함하는 데이터 도전체가 형성되어 있다.
- [0046] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121) 및 강압 게이트선(123)과 교차한다. 각 데이터선(171)은 제1 게이트 전극(124h) 및 제2 게이트 전극(124i)을 향하여 뻗어 함께 'W' 형태를 이루는 제1 소스 전극(173h) 및 제2 소스 전극(173i)을 포함한다.
- [0047] 제1 드레인 전극(175h), 제2 드레인 전극(175i) 및 제3 드레인 전극(175c)은 넓은 한쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 포함한다. 제1 드레인 전극(175h) 및 제2 드레인 전극(175i)의 막대형 끝 부분은 제1 소스 전극(173h) 및 제2 소스 전극(173i)으로 일부 둘러싸여 있다. 제2 드레인 전극(175i)의 넓은 한쪽 끝 부분은 다시 연장되어 'U'자 형태로 굽은 제3 소스 전극(173c)을 이룬다. 제3 드레인 전극(175c)의 넓은 끝 부분(177c)은 용량 전극(126)과 중첩하여 감압 축전기(Cstd)를 이루며, 막대형 끝 부분은 제3 소스 전극(173c)으로 일부 둘러싸여 있다.
- [0048] 제1/제2/제3 게이트 전극(124h/124i/124c), 제1/제2/제3 소스 전극(173h/173i/173c) 및 제1/제2/제3 드레인 전극(175h/175i/175c)은 제1/제2/제3 섬형 반도체(154h/154i/154c)와 함께 하나의 제1/제2/제3 박막 트랜지스터(thin film transistor, TFT)(Qh/Qi/Qc)를 이루며, 박막 트랜지스터의 채널(channel)은 각 소스 전극(173h/173i/173c)과 각 드레인 전극(175h/175i/175c) 사이의 각 반도체(154h/154i/154c)에 형성된다.
- [0049] 반도체(154h, 154i, 154c)를 포함하는 선형 반도체(151)는 소스 전극(173h, 173i, 173c)과 드레인 전극(175h, 175i, 175c) 사이의 채널 영역을 제외하고는 데이터 도전체(171, 175h, 175i, 175c) 및 그 하부의 저항성 접촉 부재(164i, 167)와 실질적으로 동일한 평면 모양을 가진다. 즉, 반도체(154h, 154i, 154c)를 포함하는 선형 반도체(151)에는 소스 전극(173h, 173i, 173c)과 드레인 전극(175h, 175i, 175c) 사이를 비롯하여 데이터 도전체(171, 175h, 175i, 175c)에 의해 가리지 않고 노출된 부분이 있다.
- [0050] 데이터 도전체(171, 175h, 175i, 175c) 및 노출된 반도체(154h, 154i, 154c) 부분 위에는 질화규소 또는 산화규소 따위의 무기 절연물로 만들어질 수 있는 하부 보호막(180p)이 형성되어 있다.
- [0051] 하부 보호막(180p) 위에는 색필터(230)가 위치한다. 색필터(230)는 제1 박막 트랜지스터(Qh), 제2 박막 트랜지스터(Qi) 및 제3 박막 트랜지스터(Qc) 등이 위치하는 곳을 제외한 대부분의 영역에 위치한다. 그러나, 이웃하

는 데이터선(171) 사이를 따라서 세로 방향으로 길게 뻗을 수도 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.

- [0052] 색필터(230)가 위치하지 않는 영역 및 색필터(230)의 일부 위에는 차광 부재(light blocking member)(220)가 위치한다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다. 차광 부재(220)는 게이트선(121) 및 강압 게이트선(123)을 따라 뻗어 위아래로 확장되어 있으며, 제1 박막 트랜지스터(Qh), 제2 박막 트랜지스터(Ql) 및 제3 박막 트랜지스터(Qc) 등이 위치하는 영역을 덮는 제1 차광 부재(220a)와 데이터선(171)을 따라 뻗어 있는 제2 차광 부재(220b)를 포함한다. 차광 부재(220)의 일부분의 높이는 색필터(230)의 높이보다 낮을 수 있다.
- [0053] 색필터(230) 및 차광 부재(220) 위에는 상부 보호막(180q)이 형성되어 있다. 상부 보호막(180q)은 색필터(230) 및 차광 부재(220)가 들뜨는 것을 방지하고 색필터(230)로부터 유입되는 용제(solvent)와 같은 유기물에 의한 액정층(3)의 오염을 억제하여 화면 구동 시 초래할 수 있는 잔상과 같은 불량을 방지한다.
- [0054] 하부 보호막(180p), 차광 부재(220) 및 상부 보호막(180q)에는 제1 드레인 전극(175h)의 넓은 끝 부분과 제2 드레인 전극(175l)의 넓은 끝 부분을 각각 드러내는 복수의 제1 접촉 구멍(185h) 및 복수의 제2 접촉 구멍(185l)이 형성되어 있다.
- [0055] 상부 보호막(180q) 위에는 복수의 화소 전극(191)이 형성되어 있다.
- [0056] 도 3을 참고하면, 각 화소 전극(191)은 두 게이트선(121, 123)을 사이에 두고 서로 분리되어, 게이트선(121, 123)을 중심으로 화소 영역의 위와 아래에 배치되어 열 방향으로 이웃하는 제1 부화소 전극(191h)과 제2 부화소 전극(191l)을 포함하며, 제1 부화소 전극(191h) 및 제2 부화소 전극(191l)은 각각 도 5에 도시한 기본 전극(199) 또는 그 변형을 하나 이상 포함하고 있다.
- [0057] 그러면, 도 5를 참고하여, 기본 전극(199)에 대해 상세히 설명한다.
- [0058] 도 5에 도시한 바와 같이, 기본 전극(199)의 전체적인 모양은 사각형이며 가로 줄기부(193) 및 이와 직교하는 세로 줄기부(192)로 이루어진 십자형 줄기부를 포함한다. 또한, 기본 전극(199)은 가로 줄기부(193)와 세로 줄기부(192)에 의해 제1 부영역(Da), 제2 부영역(Db), 제3 부영역(Dc), 그리고 제4 부영역(Dd)으로 나뉘어지며 각 부영역(Da-Dd)은 복수의 제1 내지 제4 미세 가지부(194a, 194b, 194c, 194d)를 포함한다.
- [0059] 제1 미세 가지부(194a)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 왼쪽 위 방향으로 비스듬하게 뻗어 있으며, 제2 미세 가지부(194b)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 오른쪽 위 방향으로 비스듬하게 뻗어 있다. 또한 제3 미세 가지부(194c)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 왼쪽 아래 방향으로 뻗어 있으며, 제4 미세 가지부(194d)는 가로 줄기부(193) 또는 세로 줄기부(192)에서부터 오른쪽 아래 방향으로 비스듬하게 뻗어 있다.
- [0060] 제1 내지 제4 미세 가지부(194a, 194b, 194c, 194d)는 게이트선(121a, 121b) 또는 가로 줄기부(193)와 대략 45도 또는 135도의 각을 이룬다. 또한, 이웃하는 두 부영역(Da, Db, Dc, Dd)의 미세 가지부(194a, 194b, 194c, 194d)는 서로 직교할 수 있다.
- [0061] 미세 가지부(194a, 194b, 194c, 194d)의 폭은 2.5 μ m 내지 5.0 μ m일 수 있고, 한 부영역((Da, Db, Dc, Dd) 내에서 이웃하는 미세 가지부(194a, 194b, 194c, 194d) 사이의 간격은 2.5 μ m 내지 5.0 μ m일 수 있다.
- [0062] 본 발명의 다른 한 실시예에 따르면, 미세 가지부(194a, 194b, 194c, 194d)의 폭은 가로 줄기부(193) 또는 세로 줄기부(192)에 가까울수록 넓어질 수 있으며, 하나의 미세 가지부(194a, 194b, 194c, 194d)에서 폭이 가장 넓은 부분과 가장 좁은 부분의 차이는 0.2 μ m 내지 1.5 μ m일 수 있다.
- [0063] 제1 부화소 전극(191h) 및 제2 부화소 전극(191l)은 외곽을 둘러싸는 외곽 줄기부를 포함하는데, 외곽 줄기부의 세로부는 데이터선(171)을 따라 뻗어 데이터선(171)과 제1 부화소 전극(191h) 및 제2 부화소 전극(191l) 사이의 용량성 결합, 즉 커플링(capacitive coupling)을 방지할 수 있다.
- [0064] 제1 부화소 전극(191h) 및 제2 부화소 전극(191l)은 제1 접촉 구멍(185h) 및 제2 접촉 구멍(185l)을 통하여 각기 제1 드레인 전극(175h) 및 제2 드레인 전극(175l)으로부터 데이터 전압을 인가받는다. 데이터 전압이 인가된 제1 부화소 전극(191h) 및 제2 부화소 전극(191l)은 공통 전극 표시판(200)의 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 휘도가 달라진다.

- [0065] 제1 내지 제4 미세 가지부(194a, 194b, 194c, 194d)의 변은 전기장을 왜곡하여 액정 분자들(31)의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전기장의 수평 성분은 제1 내지 제4 미세 가지부(194a, 194b, 194c, 194d)의 변에 거의 수평하다. 따라서, 도 5에 도시한 바와 같이 액정 분자(31)들은 미세 가지부(194a, 194b, 194c, 194d)의 길이 방향에 평행한 방향으로 기울어진다. 한 화소 전극(191)은 미세 가지부(194a, 194b, 194c, 194d)의 길이 방향이 서로 다른 네 개의 부영역(Da-Dd)을 포함하므로 액정 분자(31)가 기울어지는 방향은 대략 네 방향이 되며 액정 분자(31)의 배향 방향이 다른 네 개의 도메인이 액정층(3)에 형성된다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.
- [0066] 제1 부화소 전극(191h)과 공통 전극(270)은 그 사이의 액정층(3)과 함께 제1 액정 축전기(C1ch)를 이루고, 제2 부화소 전극(191i)과 공통 전극(270)은 그 사이의 액정층(3)과 함께 제2 액정 축전기(C1c1)를 이루어 제1 및 제2 박막 트랜지스터(Qh, Qi)가 턴 오프된 후에도 인가된 전압을 유지한다.
- [0067] 제1 및 제2 부화소 전극(191h, 191i)은 유지 전극(129)을 비롯한 유지 전극선(125)과 중첩하여 제1 및 제2 유지 축전기(Csth, Cst1)를 이루며, 제1 및 제2 유지 축전기(Csth, Cst1)는 각각 제1 및 제2 액정 축전기(C1ch, C1c1)의 전압 유지 능력을 강화한다.
- [0068] 용량 전극(126)과 제3 드레인 전극(175c)의 확장부(177c)는 게이트 절연막(140)과 반도체층(157, 167)를 사이에 두고 서로 중첩하여 감압 축전기(Cstd)를 이룬다. 본 발명의 다른 실시예에서, 감압 축전기(Cstd)를 이루는 제 용량 전극(126)과 제3 드레인 전극(175c)의 확장부(177c)는 사이에 배치되어 있는 반도체층(157, 167)은 제거될 수 있다.
- [0069] 상부 보호막(180q) 위에는 착색 부재(320)가 형성되어 있다. 착색 부재(320)는 차광 부재(220) 위에 배치된다. 착색 부재(320)는 게이트선(121) 및 강압 게이트선(123)을 따라 뻗어 위아래로 확장되어 있으며, 제1 박막 트랜지스터(Qh), 제2 박막 트랜지스터(Qi) 및 제3 박막 트랜지스터(Qc) 등이 위치하는 영역을 덮는 제1 차광 부재(220a)와 데이터선(171)을 따라 뻗어 있는 제2 차광 부재(220b)를 따라 배치되어 있는 제1 착색 부재(320a) 및 제2 착색 부재(320b)를 포함한다.
- [0070] 착색 부재(320a, 320b)는 차광 부재(220)와 색필터(230)의 높이 차이를 보상하여, 색필터(230) 위에 배치되어 있는 액정층과, 차광 부재(220) 위에 배치되어 있는 액정층의 셀 간격을 일정하게 조절하고, 차광 부재(220)의 빗샘 방지 역할을 강화한다. 이처럼, 착색 부재(320a, 320b)는 차광 부재(220)와 색필터(230)의 높이 차이를 보상하기 때문에, 차광 부재(220)와 색필터(230) 사이에 배치되어 있는 액정 분자가 차광 부재(220)와 색필터(230) 사이의 단차에 의해 정확하게 제어되지 않기 때문에 발생하는 화소 전극의 가장자리 부의 빗샘 등을 방지할 수 있다. 또한, 차광 부재(220) 위의 셀 간격을 줄이기 때문에, 평균 셀 간격이 줄어들고 이에 따라, 액정 표시 장치에 사용되는 총 액정 양이 줄 수 있다.
- [0071] 화소 전극(191), 노출된 상부 보호막(180q) 및 착색 부재(320a, 320b) 위에는 하부 배향막(도시하지 않음)이 형성되어 있다. 하부 배향막은 수직 배향막일 수 있다.
- [0072] 이제 상부 표시판(200)에 대하여 설명한다.
- [0073] 절연 기관(210) 위에 공통 전극(270)이 형성되어 있다. 공통 전극(270) 위에는 상부 배향막(도시하지 않음)이 형성되어 있다. 상부 배향막은 수직 배향막일 수 있다.
- [0074] 두 표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란한 것이 바람직하다.
- [0075] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 전기장이 없는 상태에서 입사광은 직교 편광자를 통과하지 못하고 차단된다.
- [0076] 앞서 설명하였듯이, 데이터 전압이 인가된 제1 부화소 전극(191h) 및 제2 부화소 전극(191i)은 공통 전극 표시판(200)의 공통 전극(270)과 함께 전기장을 생성함으로써, 전기장이 없는 상태에서 두 전극(191, 270)의 표면에 대하여 수직을 이루도록 배향되어 있던 액정층(3)의 액정 분자가 두 전극(191, 270)의 표면에 대하여 수평한 방향을 향해 눕게 되고, 액정 분자의 눕는 정도에 따라 액정층(3)을 통과하는 빛의 휘도가 달라진다.
- [0077] 본 발명의 다른 실시예에 따르면, 액정 표시 장치는 두 표시판(100, 200) 사이의 셀 간격을 유지하기 위한 간격재(325)를 더 포함할 수 있고, 간격재(325)는 착색 부재(320a, 320b)와 동시에 동일한 층으로 형성될 수 있다.

[0078] 그러면, 본 발명의 실시예에 따른 액정 표시 장치의 액정 분자의 제어에 대하여, 도 6a 및 도 6b를 참고로 설명한다. 도 6a는 색필터(230)와 차광 부재(220) 사이의 단차가 발생하는 경우의 액정 분자의 방향 제어에 관한 개념도이고, 도 6b는 본 발명의 실시예와 같이 착색 부재(320)에 의해 색필터(230)와 차광 부재(220) 사이의 단차가 발생하지 않는 경우의 액정 분자의 방향 제어에 관한 개념도이다.

[0079] 도 6a를 참고하면, 색필터(230)와 차광 부재(220) 사이의 단차에 의해, 색필터(230)와 차광 부재(220)의 인접부(A)에 배치되어 있는 액정 분자(31)의 눕는 방향이 불규칙하다. 앞서 설명하였듯이, 화소 전극(191)의 제1 내지 제4 미세 가지부(194a, 194b, 194c, 194d)의 변은 전기장을 왜곡하여 액정 분자들(31)의 경사 방향을 결정하는 수평 성분을 만들어내는데, 색필터(230) 위에 배치되어 있는 액정 분자들(31)은 화소 전극(191)의 미세 가지부(194a, 194b, 194c, 194d)의 변을 따라 선경사되지만, 차광 부재(220) 쪽에 배치되는 액정 분자(31)는 차광 부재(220)의 높이가 낮아짐에 따라 차광 부재(220) 방향의 아래쪽으로 쏠리게 되어 액정 분자(31)의 배열이 흐트러지게 된다. 따라서, 차광 부재(220)와 색필터(230)의 인접부(A)에 배치되어 있는 액정 분자(31)의 방향자가 서로 다른 방향을 따라 선경사되어, 액정 분자(31)의 눕는 방향이 일정하지 않게 된다. 이는 얼룩이나 빛샘 등으로 시인된다.

[0080] 도 6b를 참고하면, 본 발명의 실시예에 따른 액정 표시 장치는 차광 부재(220) 위에 배치되어 있는 착색 부재(320)를 포함함으로써, 차광 부재(220)와 색필터(230)의 높이 차이를 보상한다. 따라서, 차광 부재(220)와 색필터(230)의 인접부에서도 단차가 발생하지 않기 때문에, 액정 분자(31)는 미세 가지부(194a, 194b, 194c, 194d)의 변을 따라 일정하게 선경사되게 된다. 따라서, 액정 분자(31)의 방향자의 선경사 방향이 일정하기 때문에, 액정 분자(31)의 눕는 방향도 일정하도록 제어가 정확하게 이루어져, 차광 부재(220)와 색필터(230) 사이의 단차에 의해 정확하게 제어되지 않기 때문에 발생하는 화소 전극의 가장자리 부의 얼룩이나 빛샘 등을 방지할 수 있다.

[0081] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

[0082] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 구조를 간략하게 도시한 단면도이다.

[0083] 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

[0084] 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.

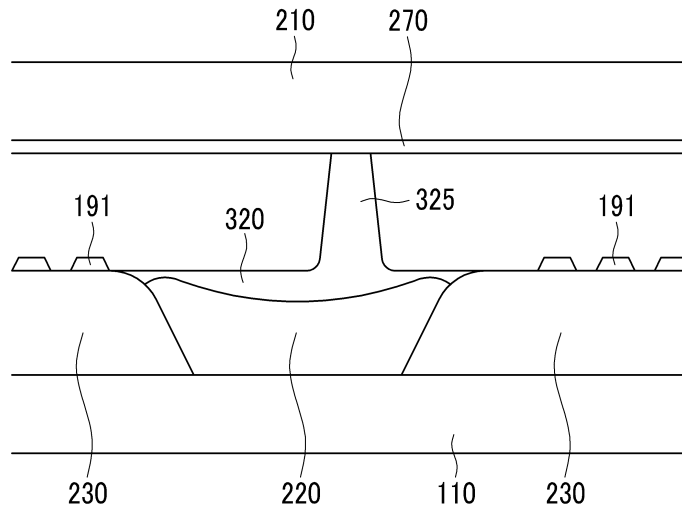
[0085] 도 4는 도 3의 액정 표시 장치를 IV-IV 선을 잘라 도시한 단면도이다.

[0086] 도 5는 도 4의 액정 표시 장치의 화소 전극을 도시하는 배치도이다.

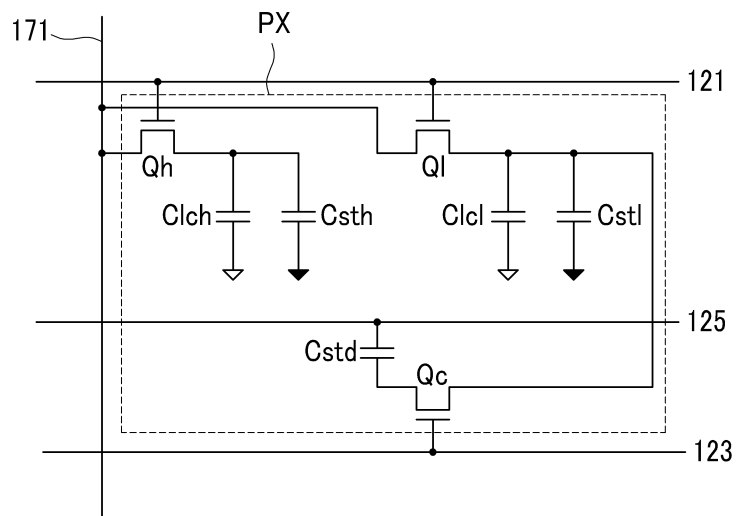
[0087] 도 6a 및 도 6b는 액정 분자의 방향 제어에 관한 개념도이다.

도면

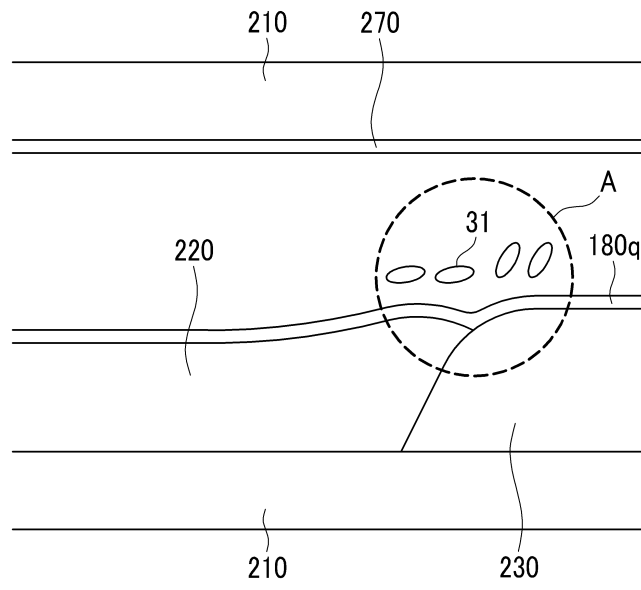
도면1



도면2



도면6a



도면6b

