



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0033309
(43) 공개일자 2009년04월02일

(51) Int. Cl.
G02F 1/1343 (2006.01)
(21) 출원번호 10-2008-0050142
(22) 출원일자 2008년05월29일
심사청구일자 2008년05월29일
(30) 우선권주장
200710175483.9 2007년09월29일 중국(CN)

(71) 출원인
베이징 보에 옵토일렉트로닉스 테크놀로지 컴퍼니
리미티드
중국, 베이징 100176, 비디에이, 지하우안중루 8
호
(72) 발명자
김 재광
중국 베이징 100176 비디에이 씨후아쥬루 넘버 8
(74) 대리인
리엔특특허법인

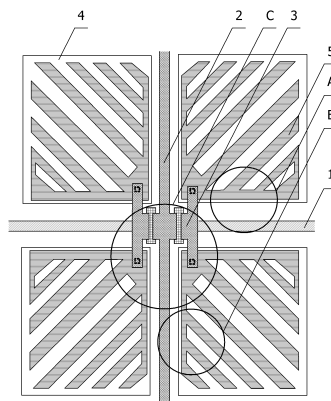
전체 청구항 수 : 총 12 항

(54) 수평 전계형 액정 표시 장치용 픽셀 구조체

(57) 요약

본 발명은 시야각 및 시각 효과가 향상되고 표시 품질이 우수한 액정 표시 장치용 픽셀 구조체에 관한 것으로, 복수 개의 픽셀부를 포함하는 수평 전계형 액정 표시 장치용(horizontal field liquid crystal display) 픽셀 구조체(pixel structure)를 제공한다. 상기 각 픽셀부는, 상기 픽셀부에 대응하는 게이트 라인, 상기 픽셀부에 대응하는 데이터 라인, 및 적어도 하나의 박막 트랜지스터를 포함한다. 상기 TFT는 상기 게이트 라인 및 상기 데이터 라인에 전기적으로 접속하고, 상기 게이트 라인 및 상기 데이터 라인에 상기 픽셀부를 네 개의 서브 픽셀로 분할하고, 상기 각 서브 픽셀은 상기 TFT에 전기적으로 접속하는 픽셀 전극을 구비하며, 상기 픽셀 전극은 소정 방향의 복수 개의 슬릿들을 구비한다.

대표도 - 도1



특허청구의 범위

청구항 1

복수 개의 픽셀부를 포함하는 수평 전계형 액정 표시 장치용(horizontal field liquid crystal display) 픽셀 구조체(pixel structure)로서,

상기 각 픽셀부는, 상기 픽셀부에 대응하는 게이트 라인, 상기 픽셀부에 대응하는 데이터 라인, 및 적어도 하나의 박막 트랜지스터를 포함하고,

상기 TFT는 상기 게이트 라인 및 상기 데이터 라인에 전기적으로 접속하고, 상기 게이트 라인 및 상기 데이터 라인은 상기 픽셀부를 네 개의 서브 픽셀로 분할하고, 상기 각 서브 픽셀은 상기 TFT에 전기적으로 접속하는 픽셀 전극을 구비하며, 상기 픽셀 전극은 소정 방향의 복수 개의 슬릿들을 구비하는 픽셀 구조체.

청구항 2

제 1 항에 있어서,

상기 서브 픽셀들의 면적은 서로 동일한 픽셀 구조체.

청구항 3

제 1 항에 있어서,

상기 제 1 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $(n\pi/2)+\theta$ 이고, 상기 제 2 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $[(n+1)\pi/2]+\theta$ 이고, 상기 제 3 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $[(n+2)\pi/2]+\theta$ 이고, 상기 제 4 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $[(n+3)\pi/2]+\theta$ 이며; 또는 상기 제 1 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $(n\pi/2)+\theta$ 이고, 상기 제 2 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $[(n+1)\pi/2]+\theta$ 이고, 상기 제 3 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $[(n+2)\pi/2]+\theta$ 이고, 상기 제 4 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $[(n+3)\pi/2]+\theta$ (여기서, n 은 자연수, π 는 180° , $0 \leq \theta \leq 90^\circ$ 이다)인 픽셀 구조체.

청구항 4

제 1 항에 있어서,

상기 제 1 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $n\pi+\theta$ 이고, 상기 제 2 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $n\pi-\theta$ 이고, 상기 제 3 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $(n+1)\pi+\theta$ 이고, 상기 제 4 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $(n+1)\pi-\theta$ 이며; 또는 상기 제 1 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $n\pi-\theta$ 이고, 상기 제 2 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $n\pi+\theta$ 이고, 상기 제 3 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $(n+1)\pi-\theta$ 이고, 상기 제 4 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $(n+1)\pi+\theta$ 이며; 또는 상기 제 1 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $n\pi+\theta$ 이고, 상기 제 2 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $n\pi-\theta$ 이고, 상기 제 3 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $(n+1)\pi+\theta$ 이고, 상기 제 4 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $(n+1)\pi-\theta$ 이며; 또는 상기 제 1 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $n\pi-\theta$ 이고, 상기 제 2 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $n\pi+\theta$ 이고, 상기 제 3 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $(n+1)\pi-\theta$ 이고, 상기 제 4 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $(n+1)\pi+\theta$ (여기서, n 은 자연수, π 는 180° , $0 \leq \theta \leq 90^\circ$ 이다)인 픽셀 구조체.

청구항 5

제 1 항 또는 제 2 항에 있어서,

서로 인접하지 않는 상기 서브 픽셀들의 슬릿들은 서로 평행한 픽셀 구조체.

청구항 6

제 5 항에 있어서,

상기 인접하는 서브 픽셀들은 서로 직교하는 픽셀 구조체.

청구항 7

제 5 항에 있어서,

상기 인접하는 서브 픽셀들의 슬릿들은 상기 게이트 라인에 대하여 서로 대칭적이고, 상기 인접하는 서브 픽셀들의 슬릿들은 상기 데이터 라인에 대하여 서로 대칭적인 픽셀 구조체.

청구항 8

제 5 항에 있어서,

상기 각 픽셀부에는 하나의 TFT가 구비되고, 상기 TFT는 상기 서브 픽셀들 중 하나에 배치된 픽셀 전극에 전기적으로 접속하고, 서로 상이한 서브 픽셀들에 배치된 픽셀 전극들은 전기적으로 서로 접속하는 픽셀 구조체.

청구항 9

제 5 항에 있어서,

상기 각 픽셀부에는 두 개의 TFT가 구비되고, 상기 각 TFT는 두 개의 서브 픽셀들에 배치된 픽셀 전극들에 각각 전기적으로 접속하는 픽셀 구조체.

청구항 10

제 5 항에 있어서,

상기 각 픽셀부에는 두 개의 TFT가 구비되고, 상기 각 TFT는 서브 픽셀들 중 하나에 배치된 픽셀 전극에 전기적으로 각각 접속하고, 상기 TFT에 전기적으로 접속한 상기 픽셀 전극은, 상기 TFT에 전기적으로 접속하지 않은 다른 픽셀 전극에 전기적으로 접속하는 픽셀 구조체.

청구항 11

제 5 항에 있어서,

상기 각 픽셀부에는 네 개의 TFT가 구비되고, 상기 각 TFT는 상기 서브 픽셀들의 하나에 배치된 픽셀 전극에 전기적으로 접속하는 픽셀 구조체.

청구항 12

제 5 항에 있어서,

상기 수평 전계는 IPS(in-plane field switching) 방식 수평 전계, 또는 FFS (fringe field switching) 방식 수평 전계인 픽셀 구조체.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 액정 표시 장치(liquid crystal display: LCD)용 픽셀 구조체(pixel structure)에 관한 것이다.

배경기술

<2> IPS(in-plane field switching)방식 표시 장치는 평면 수평 전계(in-plane horizontal field)를 생성시킴으로써 액정 분자를 회전시키고, 이 수평 전계는 서로 평행하여 LCD의 시야각 성능을 향상시킨다. FFS(fringe field switching)방식 표시 장치는 전극들 사이에 전계를 생성시키는데, 이 전극들 사이 및 전극들 위의 액정 분자들은 스위칭용 평면에서 회전되므로 LCD의 시야각 성능이 향상될 수 있다. 그러나, LCD의 표시 패널의 크기가 증가함에 따라, IPS 방식 LCD 및 FFS 방식 LCD와 같은 수평 전계 방식의 LCD는, 대형 LCD, 특히 40 인치(inch)를 넘는 와이드 스크린용 LCD의 시야각에 대하여 더 이상 요구를 충족시킬 수 없다.

- <3> IPS 방식 LCD 및 FFS 방식 LCD 모두에 있어서, 표시 패널의 픽셀 구조체는 동일 방향의 시야각을 형성한다. 따라서, 관찰자의 시야각이 픽셀 구조체의 시야각과 일치하지 않을 때, 관찰자는 정상적인 이미지를 볼 수 없다. 또한, 관찰자의 시야각이 표시 장치의 시야각의 한계에 접근할 때, 색 편차(color deviation)가 증대되어 관찰자의 시각 효과(visual effect)는 불리한 영향을 받게 된다.
- <4> 또한, 암점(dark spot)은 일반적으로 대형 LCD에서 나타난다. 즉, LCD의 표시 패널에는 제조하는 동안 손상 받은 하나 또는 그 이상의 픽셀들이 존재하고, 이러한 픽셀들은 정상적으로 기능 하지 못하기 때문에, 그 결과 표시 패널 상에 암점이 발생하며 LCD의 표시 품질에 불리한 영향을 미치게 된다.

발명의 내용

해결 하고자하는 과제

- <5> 본 발명은 상기와 같은 문제점을 포함하여 여러 문제점을 해결하기 위한 것으로서, 시야각 및 시각 효과가 향상되고 표시 품질이 우수한 액정 표시 장치용 픽셀 구조체를 제공하는 것을 목적으로 한다.

과제 해결수단

- <6> 본 발명의 일 특징에 의하면, 복수 개의 픽셀부를 포함하는 수평 전계형 액정 표시 장치용(horizontal field liquid crystal display) 픽셀 구조체(pixel structure)를 제공한다. 상기 각 픽셀부는, 상기 픽셀부에 대응하는 게이트 라인, 상기 픽셀부에 대응하는 데이터 라인, 및 적어도 하나의 박막 트랜지스터를 포함한다. 상기 TFT는 상기 게이트 라인 및 상기 데이터 라인에 전기적으로 접속하고, 상기 게이트 라인 및 상기 데이터 라인은 상기 픽셀부를 네 개의 서브 픽셀로 분할하고, 상기 각 서브 픽셀은 상기 TFT에 전기적으로 접속하는 픽셀 전극을 구비하며, 상기 픽셀 전극은 소정 방향의 복수 개의 슬릿들을 구비한다.
- <7> 바람직하게는, 상기 서브 픽셀들의 면적은 서로 동일하다.
- <8> 바람직하게는, 상기 제 1 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $(n\pi/2)+\theta$, 상기 제 2 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $[(n+1)\pi/2]+\theta$, 상기 제 3 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $[(n+2)\pi/2]+\theta$, 상기 제 4 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $[(n+3)\pi/2]+\theta$; 또는 상기 제 1 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $(n\pi/2)+\theta$, 상기 제 2 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $[(n+1)\pi/2]+\theta$, 상기 제 3 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $[(n+2)\pi/2]+\theta$, 상기 제 4 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $[(n+3)\pi/2]+\theta$ 이다. 여기서, n 은 자연수, π 는 180° , $0 \leq \theta \leq 90^\circ$ 이다.
- <9> 바람직하게는, 상기 제 1 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $n\pi+\theta$, 상기 제 2 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $n\pi-\theta$, 상기 제 3 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $(n+1)\pi+\theta$, 상기 제 4 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $(n+1)\pi-\theta$; 또는 상기 제 1 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $n\pi-\theta$, 상기 제 2 서브 픽셀의 슬릿들과 상기 게이트 라인 사이의 각은 $n\pi+\theta$, 상기 제 3 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $(n+1)\pi-\theta$, 상기 제 4 서브 픽셀들의 슬릿들과 상기 게이트 라인 사이의 각은 $(n+1)\pi+\theta$; 또는 상기 제 1 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $n\pi+\theta$, 상기 제 2 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $n\pi-\theta$, 상기 제 3 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $(n+1)\pi+\theta$, 상기 제 4 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $(n+1)\pi-\theta$; 또는 상기 제 1 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $n\pi-\theta$, 상기 제 2 서브 픽셀의 슬릿들과 상기 데이터 라인 사이의 각은 $n\pi+\theta$, 상기 제 3 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $(n+1)\pi-\theta$, 상기 제 4 서브 픽셀들의 슬릿들과 상기 데이터 라인 사이의 각은 $(n+1)\pi+\theta$ 이다. 여기서, n 은 자연수, π 는 180° , $0 \leq \theta \leq 90^\circ$ 이다.
- <10> 바람직하게는, 서로 인접하지 않는 서브 픽셀들의 슬릿들은 서로 평행하다.
- <11> 바람직하게는, 상기 인접하는 서브 픽셀들은 서로 직교한다.
- <12> 바람직하게는, 상기 인접하는 서브 픽셀들의 슬릿들은 상기 게이트 라인에 대하여 서로 대칭적이고, 상기 인접하는 서브 픽셀들의 슬릿들은 상기 데이터 라인에 대하여 서로 대칭적이다.
- <13> 바람직하게는, 상기 각 픽셀부에는 하나의 TFT가 구비되고, 상기 TFT는 상기 서브 픽셀들 중 하나에 배치된 픽셀 전극에 전기적으로 접속하며, 서로 상이한 서브 픽셀들에 배치된 픽셀 전극들은 전기적으로 서로 접속한다.

- <14> 바람직하게는, 상기 각 픽셀부에는 두 개의 TFT가 구비되고, 상기 각 TFT는 두 개의 서브 픽셀들에 배치된 픽셀 전극들에 각각 전기적으로 접속한다.
- <15> 바람직하게는, 상기 각 픽셀부에는 두 개의 TFT가 구비되고, 상기 각 TFT는 서브 픽셀들 중 하나에 배치된 픽셀 전극에 전기적으로 각각 접속하고, 상기 TFT에 전기적으로 접속한 상기 픽셀 전극은, 상기 TFT에 전기적으로 접속하지 않은 다른 픽셀 전극에 전기적으로 접속한다.
- <16> 바람직하게는, 상기 각 픽셀부에는 네 개의 TFT가 구비되고, 상기 각 TFT는 상기 서브 픽셀들의 하나에 배치된 픽셀 전극에 전기적으로 접속한다.
- <17> 바람직하게는, 상기 수평 전계는 IPS(in-plane field switching) 방식 수평 전계, 또는 FFS (fringe field switching) 방식 수평 전계이다.
- <18> 본 발명의 보다 넓은 응용 범위가 이하 기술되는 상세한 설명으로부터 명백해 질 것이다. 그러나, 본 발명의 바람직한 실시예를 설명하는 동안 제공되는 상세한 설명 및 특수한 예제들은 단지 설명을 위한 것으로, 이 기술 분야의 통상의 지식을 가진자에 의해 이하의 상세한 설명으로부터 본 발명의 사상 및 범위 내에서 다양한 변형 및 수정이 가능함이 이해되어야 한다.

효과

- <19> 상술한 본 발명에 따른 액정 표시 장치용 픽셀 구조체는, 네 개의 서브 픽셀들은 픽셀부를 포함하고 각 서브 픽셀의 슬릿들은 다른 방향으로 형성되기 때문에 LCD의 시각 효과 및 시야각을 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

- <20> 본 발명은 후술할 상세한 설명에 의해 더욱 충분히 이해될 것이고, 참조된 도면들은 단지 본 발명의 설명을 위한 것으로서, 상기 도면들에 의해 본 발명이 제한되어서는 안 된다.

- <21> 본 발명의 실시 예들은 수평 전계(horizontal field)형 LCD의 픽셀 구조체를 제공하며, 상기 픽셀 구조체는 복수 개의 픽셀부(pixel unit)를 포함한다. 각 픽셀부는 상기 픽셀부에 대응하는 게이트 라인, 상기 픽셀부에 대응하는 데이터 라인, 및 적어도 하나의 박막 트랜지스터(thin film transistor: TFT)를 포함한다. 상기 적어도 하나의 TFT는 상기 게이트 라인 및 데이터 라인에 전기적으로 접속하고, 게이트 라인 및 데이터 라인은 픽셀부를 네 개의 서브 픽셀(sub-pixel)로 분할한다. 각 서브 픽셀에는 TFT에 전기적으로 접속하는 픽셀 전극이 구비되고, 픽셀 전극에는 소정 방향의 복수 개의 슬릿 slit들이 제공된다.

<22> 제 1 실시예

- <23> 도 1은 제 1 실시예에 따른 픽셀 구조체를 도시한 개략적인 구조도이다. 도 1에 도시된 바와 같이, 픽셀 구조체의 픽셀부는, 상기 픽셀부에 대응하는 게이트 라인(1), 상기 픽셀부에 대응하는 데이터 라인(2), 두 개의 TFT(3), 네 개의 서브 픽셀들(4), 및 네 개의 픽셀 전극들(5)을 포함한다. 게이트 라인(1)은 픽셀부의 인접한 서브 픽셀들(4) 사이에 배치되고, 데이터 라인(2)은 픽셀부의 인접한 서브 픽셀들(4) 사이에 배치되며, 상기 게이트 라인(1) 및 데이터 라인(2)은 서로 직교한다. TFT 가운데 하나는 게이트 라인(1), 데이터 라인(2), 및 인접한 두 개의 서브 픽셀(4)에 전기적으로 접속한다. 각 서브 픽셀(4)에는 하나의 픽셀 전극(5)이 제공되고, 각 픽셀 전극(5)에는 소정 방향의 복수 개의 슬릿들이 구비된다. 픽셀부에는 액정 분자들의 배향(alignment)을 조절하기 위한 수평 전계가 생성된다.

- <24> 본 실시예에 따른 LCD의 픽셀 구조체에 있어서, 수평 전계가 생성되어 액정 분자들을 배향 시키고, 픽셀 전극들의 슬릿들과 다른 방향의 수평 전계가 형성되므로 시야각이 다른 방향으로 확대된다. 시야각이 오직 한 방향으로만 형성되는 전통적인 LCD의 픽셀 구조체와 비교할 때, 본 실시예에 따른 픽셀부는 여러 방향으로 형성되기 때문에 본 실시예는 LCD의 시야각 성능을 향상시킨다. 즉, 사용자는 다른 시야각에서 다른 방향으로 표시 패널을 볼 수 있으며, 시각 효과(visual effect)는 영향을 받지 않는다. 또한, 네 개의 서브 픽셀들은 픽셀부를 포함하고, 각 서브 픽셀의 슬릿들은 다른 방향으로 형성되어 있다. 따라서, 사용자의 시야각이 특정 방향의 LCD의 시야각의 한계에 접근하게 되면, 사용자의 시야각은 인접한 방향에 형성된 LCD의 시야각에 의해 보상받을 수 있고, 사용자의 시야각이 특정 방향의 LCD의 시야각의 한계에 접근할 때 발생하는 색 편차(color deviation)를 효과적으로 피할 수 있다. 더욱이, 제조 과정 동안 픽셀 전극이 손상 받기 때문에, 픽셀 전극에 대응하는 서브 픽셀들은 인접한 다른 방향의 슬릿을 구비한 서브 픽셀로부터의 방출되는 광으로 보상받을 수 있으며, 손상된 픽셀 전극에 의해 야기되는 영향도 효과적으로 줄일 수 있다.

- <25> 본 실시예에 있어서, 게이트 라인 및 데이터 라인은 서로 직교하도록 어레이 구조를 형성하며, 또한 서로 직각으로 교차하여 또 다른 어레이 구조를 형성할 수 있다. 또한, 서브 픽셀들의 면적은 본 실시예에서는 서로 동일하지만, 상기 서브 픽셀들의 면적은 컬러 표시의 필요에 따라 수정될 수 있다.
- <26> 도 2는 도 1의 A 영역을 도시한 확대도이다. 도 2에 도시된 것과 같이, 게이트 라인(1)과 픽셀 전극(5)의 슬릿 사이의 각은 a 이다. 도 3은 도 1의 B 영역을 도시한 확대도이다. 도 3에 도시된 것과 같이, 데이터 라인(2)과 픽셀 전극(5)의 슬릿 사이의 각은 b 이다. 서브 픽셀들 내의 픽셀 전극의 슬릿들의 방향이 달라지도록, 실제로 각 서브 픽셀들 내의 각 a 및 b 는 각각 수정될 수 있다. 또한, 픽셀 전극들의 슬릿들의 개수도 필요한 경우 수정될 수 있다. 도 4는 도 1의 C 영역을 도시한 확대도이다. 도 4에 도시된 것과 같이, 두 개의 서브 픽셀들이 슬릿들 사이의 각은 c 이다. 또한, 각 c 는 필요한 경우 수정될 수 있다.
- <27> 예를 들면, 도 1에 도시된 것과 같이, 제 1 서브 픽셀의 슬릿들과 게이트 라인(1) 사이의 각은 $(n\pi/2)+\theta$, 제 2 서브 픽셀의 슬릿들과 게이트 라인(1) 사이의 각은 $[(n+1)\pi/2]+\theta$, 제 3 서브 픽셀들의 슬릿들과 게이트 라인(1) 사이의 각은 $[(n+2)\pi/2]+\theta$, 및 제 4 서브 픽셀들의 슬릿들과 게이트 라인(1) 사이의 각은 $[(n+3)\pi/2]+\theta$ 이다. 여기서, n 은 자연수, π 는 180° , $0 \leq \theta \leq 90^\circ$ 이다. $n=0$ 및 $\theta=45^\circ$ 라고 가정하면, 우상(右上) 서브 픽셀(즉, 제 1 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 45° , 좌상(左上) 서브 픽셀(즉, 제 2 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 135° , 좌하(左下) 서브 픽셀(즉, 제 3 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 225° , 및 우하(右下) 서브 픽셀(즉, 제 4 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 315° 이다.
- <28> θ 값에도 불구하고, 인접한 서브 픽셀에서 픽셀 전극들의 슬릿들 사이의 각은 90° 이다. 제 1 서브 픽셀의 슬릿들과 게이트 라인 사이의 각이 $(n\pi/2)+\theta$, 제 2 서브 픽셀의 슬릿들과 게이트 라인 사이의 각이 $[(n+1)\pi/2]+\theta$, 제 3 서브 픽셀들의 슬릿들과 게이트 라인 사이의 각이 $[(n+2)\pi/2]+\theta$, 및 제 4 서브 픽셀들의 슬릿들과 게이트 라인(1) 사이의 각이 $[(n+3)\pi/2]+\theta$ 인 경우, 인접한 서브 픽셀들에서 픽셀 전극의 슬릿 사이의 각은 90° 인데, 간단하기 때문에 이에 대한 설명은 생략된다.
- <29> 예를 들면, 도 1에 도시된 것과 같이, 제 1 서브 픽셀의 슬릿들과 게이트 라인(1) 사이의 각은 $n\pi+\theta$, 제 2 서브 픽셀의 슬릿들과 게이트 라인(1) 사이의 각은 $n\pi-\theta$, 제 3 서브 픽셀의 슬릿들과 게이트 라인(1) 사이의 각은 $(n+1)\pi+\theta$, 제 4 서브 픽셀의 슬릿들과 게이트 라인(1) 사이의 각은 $(n+1)\pi-\theta$ 이다. 여기서, π 는 180° , $0 \leq \theta \leq 90^\circ$ 이다. $n=0$ 및 $\theta=45^\circ$ 라고 가정하면, 우상(右上) 서브 픽셀(즉, 제 1 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 45° , 좌상(左上) 서브 픽셀(즉, 제 2 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 135° , 좌하(左下) 서브 픽셀(즉, 제 3 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 225° , 및 우하(右下) 서브 픽셀(즉, 제 4 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 315° 이다.
- <30> θ 값에도 불구하고, 인접한 서브 픽셀에 형성된 픽셀 전극들의 슬릿들은 게이트 라인 또는 데이터 라인에 대하여 서로 대칭적이다. 즉, 수직 방향으로 인접한 픽셀 전극들의 슬릿들에 대하여, 상기 슬릿들은 게이트 라인에 대하여 서로 대칭적이고, 수평 방향으로 인접한 픽셀 전극들의 슬릿들에 대하여, 상기 슬릿들은 데이터 라인에 대하여 서로 대칭적이다. 제 1 서브 픽셀의 슬릿들과 게이트 라인 사이의 각이 $n\pi-\theta$, 제 2 서브 픽셀의 슬릿들과 게이트 라인 사이의 각이 $n\pi+\theta$, 제 3 서브 픽셀들의 슬릿들과 게이트 라인 사이의 각이 $(n+1)\pi-\theta$, 및 제 4 서브 픽셀들의 슬릿들과 게이트 라인 사이의 각이 $(n+1)\pi+\theta$ 인 경우, 또는 제 1 서브 픽셀의 슬릿들과 데이터 라인 사이의 각이 $n\pi-\theta$, 제 2 서브 픽셀의 슬릿들과 데이터 라인 사이의 각이 $n\pi+\theta$, 제 3 서브 픽셀들의 슬릿들과 데이터 라인 사이의 각이 $(n+1)\pi-\theta$, 및 제 4 서브 픽셀들의 슬릿들과 데이터 라인 사이의 각이 $(n+1)\pi+\theta$ 인 경우, 인접한 서브 픽셀들에 형성된 픽셀 전극의 슬릿들은 게이트 라인 또는 데이터 라인에 대하여 서로 대칭적인데, 간단하기 때문에 이에 대한 설명은 생략된다.
- <31> 또한, 본 실시예의 픽셀부에 있어서, 서로 인접하지 않는 픽셀 전극의 슬릿들은 픽셀부의 중심에 대하여 중심 대칭적(centrosymmetric)이다.
- <32> 더욱이, 픽셀 전극들의 슬릿들은 게이트 라인 또는 데이터 라인에 평행하게 배열될 수 있으며, 상기 슬릿들은 직선 또는 곡선의 형상을 가질 수 있다.
- <33> 더욱이, 본 실시예의 픽셀부에 형성된 수평 전계는, IPS(in-plane field switching) 방식 수평 전계 또는 FFS(fringe field switching) 방식 수평 전계인데, 이들은 알려진 기술로서 간단하기 때문에 여기서는 설명이 생략된다.
- <34> **제 2 실시예**

<35> 도 5는 제 2 실시예에 따른 픽셀 구조체를 도시한 개략적인 구조도이다. 도 5에 도시된 것과 같이, 픽셀부는 상기 픽셀부에 대응하는 게이트 라인(1), 상기 픽셀부에 대응하는 데이터 라인(2), 네 개의 TFT(3), 네 개의 서브 픽셀들(4), 및 네 개의 픽셀 전극들(5)을 포함한다. 게이트 라인(1)은 픽셀부의 인접한 서브 픽셀들(4) 사이에 배치되고, 데이터 라인(2)은 픽셀부의 인접한 서브 픽셀들(4) 사이에 배치되며, 상기 게이트 라인(1) 및 데이터 라인(2)은 서로 직교한다. TFT(3)들 가운데 하나는 게이트 라인(1), 데이터 라인(2) 및 하나의 서브 픽셀(4)에 전기적으로 접속하는데, 즉, 각 TFT는 서브 픽셀들(4) 중 하나에 대응한다. 각 서브 픽셀(4)에는 하나의 픽셀 전극(5)이 구비되고, 각 픽셀 전극들(5)에는 소정 방향의 복수 개의 슬릿들이 제공된다. 액정 분자들의 배향을 조절하기 위한 수평 전계가 이 픽셀부에 생성된다.

<36> 본 실시예의 LCD용 픽셀 구조체에 따르면, 픽셀 구조체는 네 개의 TFT를 구비한 픽셀부로 구성되어 제 1 실시예와 동일한 기술적 효과를 달성한다. 또한, 네 개의 TFT가 픽셀부를 구성하기 때문에, TFT 중의 하나가 손상되더라도 두 개의 서브 픽셀에서는 암점이 발생하지 않을 것이며, 이것은 LCD의 표시 품질을 향상시킬 뿐만 아니라 허용 용량(tolerance capacity)를 향상시킬 수 있다.

<37> **제 3 실시예**

<38> 도 6은 제 3 실시예에 따른 픽셀 구조체를 도시한 개략적인 구조도이다. 도 6에 도시된 것과 같이, 픽셀부는 상기 픽셀부에 대응하는 게이트 라인(1), 상기 픽셀부에 대응하는 데이터 라인(2), 두 개의 TFT(3), 네 개의 서브 픽셀들(4) 및 네 개의 픽셀 전극들(5)을 포함한다. 게이트 전극(1)은 픽셀부에서 인접하는 서브 픽셀들(4) 사이에 배치되고, 데이터 라인(2)은 픽셀부에서 인접하는 서브 픽셀들(4) 사이에 배치되며, 게이트 라인(1) 및 데이터 라인(2)은 서로 직교한다. TFT(3) 들 하나는 게이트 라인(1), 데이터 라인(2), 및 두 개의 인접한 서브 픽셀들(4)에 전기적으로 접속된다. 각 서브 픽셀(4)에는 하나의 픽셀 전극(5)이 제공된다. 각 픽셀 전극들(5)에는 소정 방향의 복수 개의 슬릿들이 제공되고, 인접한 픽셀 전극들(5)의 슬릿들은 직각(right angle)을 형성한다. 두 개의 픽셀 전극들(5)의 슬릿들은 게이트 라인(1)에 평행하고, 나머지 두 개의 픽셀 전극들(5)의 슬릿들은 데이터 라인(2)에 평행하다. 액정 분자들의 배열을 조절하기 위한 수평 전계가 픽셀부에 생성된다.

<39> 본 실시예의 LCD용 픽셀 구조체에 따르면, 픽셀 전극들의 슬릿들 사이의 각이 직각(right angle)을 이루므로 서로 다른 방향으로 형성된 시야각이 균일하게 분산될 수 있고, 서로 다른 방향에서의 시각 효과 및 시야각이 향상될 수 있다.

<40> 또한, 도 6에 도시된 것과 같이, 제 1 서브 픽셀의 슬릿들과 게이트 라인(1) 사이의 각은 $(n\pi/2)+\theta$, 제 2 서브 픽셀의 슬릿들과 게이트 라인(1) 사이의 각은 $[(n+1)\pi/2]+\theta$, 제 3 서브 픽셀들의 슬릿들과 게이트 라인(1) 사이의 각은 $[(n+2)\pi/2]+\theta$, 및 제 4 서브 픽셀들의 슬릿들과 게이트 라인(1) 사이의 각은 $[(n+3)\pi/2]+\theta$ 이다. 여기서, n은 자연수, π 는 180° , $0 \leq \theta \leq 90^\circ$ 이다. n=0 및 $\theta=0^\circ$ 라고 가정하면, 우상(右上) 서브 픽셀(즉, 제 1 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 0° , 좌상(左上) 서브 픽셀(즉, 제 2 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 90° , 좌하(左下) 서브 픽셀(즉, 제 3 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 180° , 및 우하(右下) 서브 픽셀(즉, 제 4 서브 픽셀)의 슬릿들과 게이트 라인(1) 사이의 각은 270° 이다. 제 1 서브 픽셀의 슬릿들과 데이터 라인 사이의 각이 $(n\pi/2)+\theta$, 제 2 서브 픽셀의 슬릿들과 데이터 라인 사이의 각이 $[(n+1)\pi/2]+\theta$, 제 3 서브 픽셀들의 슬릿들과 데이터 라인 사이의 각이 $[(n+2)\pi/2]+\theta$, 및 제 4 서브 픽셀들의 슬릿들과 데이터 라인 사이의 각이 $[(n+3)\pi/2]+\theta$ (여기서, n은 자연수, π 는 180° , $0 \leq \theta \leq 90^\circ$ 이다)인 경우, 제 1 서브 픽셀의 슬릿들과 데이터 라인 사이의 각은 90° , 제 2 서브 픽셀의 슬릿들과 데이터 라인 사이의 각은 180° , 제 3 서브 픽셀들의 슬릿들과 데이터 라인 사이의 각은 270° , 및 제 4 서브 픽셀들의 슬릿들과 데이터 라인 사이의 각은 360° 인데, 간단하므로 이에 대한 설명은 생략한다.

<41> **제 4 실시예**

<42> 도 7은 제 4 실시예에 따른 픽셀 구조체를 도시한 개략적인 구조도이다. 도 7에 도시된 것과 같이, 픽셀부는 상기 픽셀부에 대응하는 게이트 라인(1), 상기 픽셀부에 대응하는 데이터 라인(2), 하나의 TFT(3), 네 개의 서브 픽셀들(4) 및 네 개의 픽셀 전극들(5)을 포함한다. 게이트 전극(1)은 픽셀부에서 인접하는 서브 픽셀들(4) 사이에 배치되고, 데이터 라인(2)은 픽셀부에서 인접하는 서브 픽셀들(4) 사이에 배치되며, 게이트 라인(1) 및 데이터 라인(2)은 서로 직교한다. 상기 TFT(3)는 게이트 라인(1), 데이터 라인(2), 및 서브 픽셀들(4) 중 하나에 전기적으로 접속된다. 각 서브 픽셀(4)에는 하나의 픽셀 전극(5)이 구비된다. 인접한 서브 픽셀들(4)의 픽셀 전극들(5)은 하나의 도전 빔(conductive beam)(6)에 전기적으로 접속된다. 각 픽셀 전극들(5)에는 소정 방

향의 복수 개의 슬릿들이 구비된다. 액정 분자들의 배열을 조절하기 위한 수평 전계가 픽셀부에 생성된다.

<43> 또한, 도전 빔들이 인접한 서브 픽셀들의 픽셀 전극들에 전기적으로 접속되므로, 상기 도전 빔들은 픽셀 전극용 물질 또는 데이터 라인 용 금속 물질로 이루어질 수 있다. 만약 도전 빔이 픽셀 전극용 물질로 이루어진다면, 상기 도전빔은 픽셀 전극과 동시에 형성될 수 있다. 만약 도전 빔이 데이터 라인용 금속 물질로 이루어진다면, 상기 도전 빔은 TFT의 소스/드레인 전극들 및 데이터 라인과 동시에 형성될 수 있고, 패시베이션 층(passivation layer)의 비어 홀(via hole)들을 통하여 인접한 서브 픽셀들의 픽셀 전극에 전기적으로 접속할 수 있다.

<44> **제 5 실시예**

<45> 도 8은 제 5 실시예에 따른 픽셀 구조체를 도시한 개략적인 구조도이다. 도 7에 도시된 것과 같이, 픽셀부는 상기 픽셀부에 대응하는 게이트 라인(1), 상기 픽셀부에 대응하는 데이터 라인(2), 두 개의 TFT(3), 네 개의 서브 픽셀들(4) 및 네 개의 픽셀 전극들(5)을 포함한다. 게이트 전극(1)은 픽셀부에서 인접하는 서브 픽셀들(4) 사이에 배치되고, 데이터 라인(2)은 픽셀부에서 인접하는 서브 픽셀들(4) 사이에 배치되며, 게이트 라인(1) 및 데이터 라인(2)은 서로 직교한다. TFT(3) 가운데 하나는 게이트 라인(1), 데이터 라인(2), 및 서브 픽셀들(4) 중 하나에 전기적으로 접속된다. 각 서브 픽셀(4)에는 하나의 픽셀 전극(5)이 제공된다. TFT(3)에 전기적으로 접속하는 픽셀 전극들(5)은, 상기 TFT(3)에 전기적으로 접속하지 않는 픽셀 전극에 도전 빔(conductive beam)(6)을 통하여 전기적으로 접속한다. 각 픽셀 전극들(5)에는 소정 방향의 복수 개의 슬릿들이 구비된다. 액정 분자들의 배향을 조절하기 위한 수평 전계가 픽셀부에 생성된다.

<46> 또한, 상기 도전 빔들은 인접한 서브 픽셀들의 픽셀 전극에 전기적으로 접속되므로, 상기 도전 빔들은 픽셀 전극용 물질 또는 데이터 라인 용 금속 물질로 이루어질 수 있다. 만약 도전 빔이 픽셀 전극용 물질로 이루어진다면, 상기 도전빔은 픽셀 전극과 동시에 형성될 수 있다. 만약 도전 빔이 데이터 라인용 금속 물질로 이루어진다면, 상기 도전 빔은 TFT의 소스/드레인 전극들 및 데이터 라인과 동시에 형성될 수 있고, 패시베이션 층(passivation layer)의 비어 홀(via hole)들을 통하여 인접한 서브 픽셀들의 픽셀 전극에 전기적으로 접속할 수 있다.

<47> 본 발명을 설명하기 위하여 기술된 상기 실시예들은 본 발명을 제한해서는 안된다. 비록 본 발명의 바람직한 실시예들이 여기에 상세히 기술되었다 하더라도, 본 발명의 사상 및 범위 내에서 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 변형되거나 어떤 기술적 특징들이 동등하게 대체될 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

<48> 도 1은 제 1 실시예에 따른 픽셀 구조체를 도시한 개략적인 구조도이다.

<49> 도 2는 도 1의 A 영역을 도시한 확대도이다.

<50> 도 3은 도 1의 B 영역을 도시한 확대도이다.

<51> 도 4는 도 1의 C 영역을 도시한 확대도이다.

<52> 도 5는 제 2 실시예에 따른 픽셀 구조체를 도시한 개략적인 구조도이다.

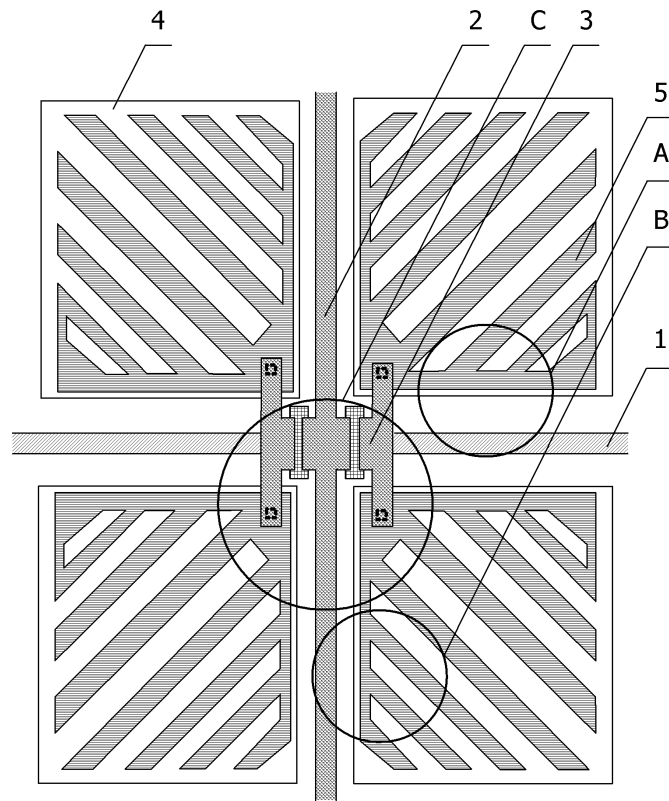
<53> 도 6은 제 3 실시예에 따른 픽셀 구조체를 도시한 개략적인 구조도이다.

<54> 도 7은 제 4 실시예에 따른 픽셀 구조체를 도시한 개략적인 구조도이다.

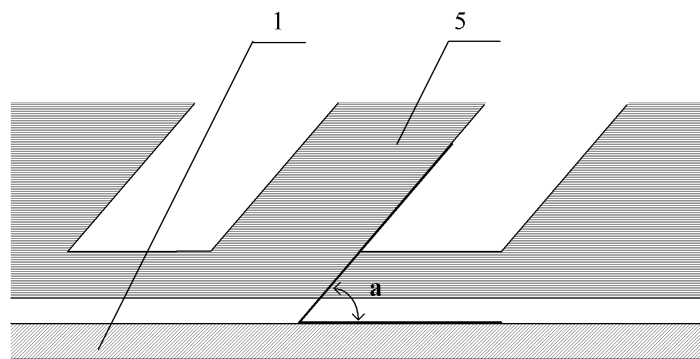
<55> 도 8은 제 5 실시예에 따른 픽셀 구조체를 도시한 개략적인 구조도이다.

도면

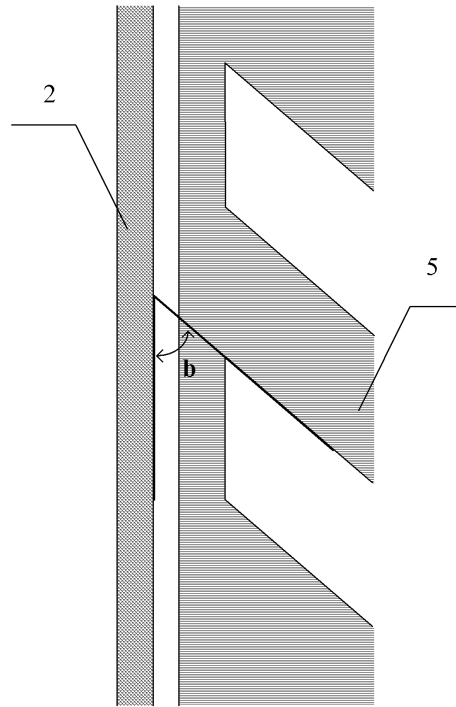
도면1



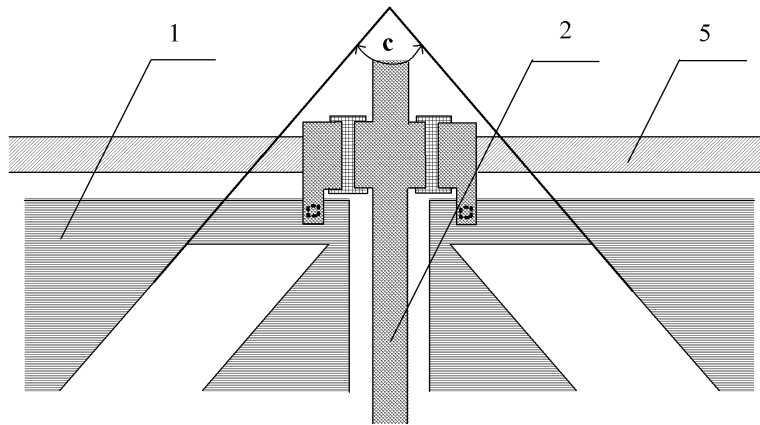
도면2



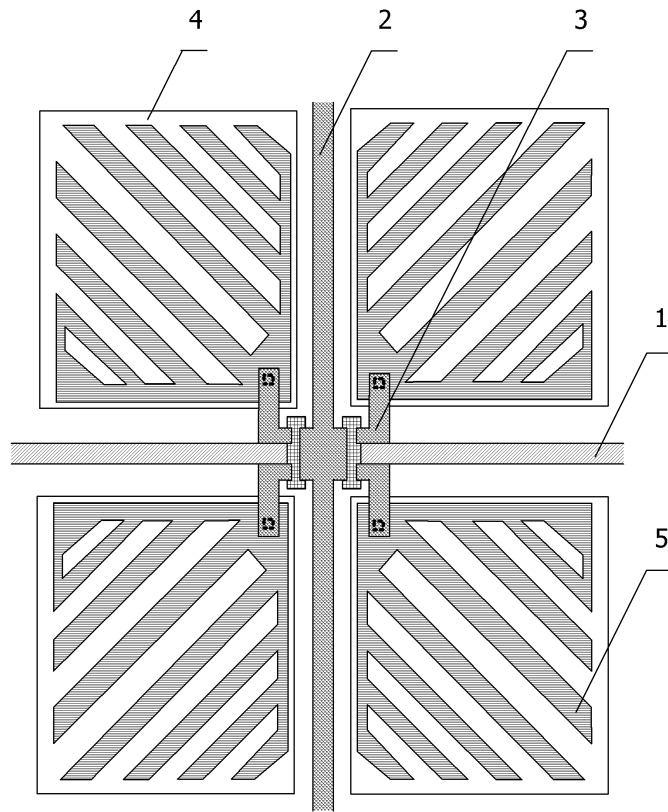
도면3



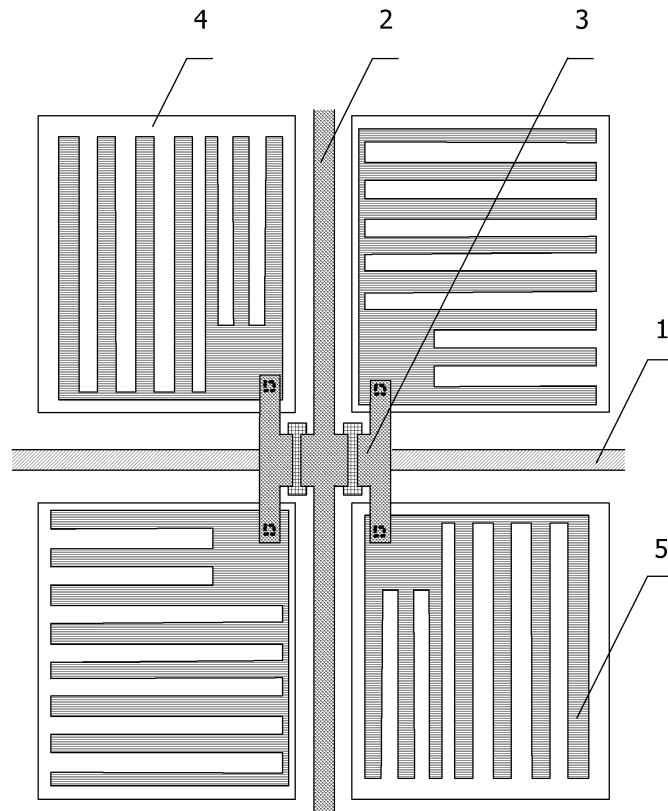
도면4



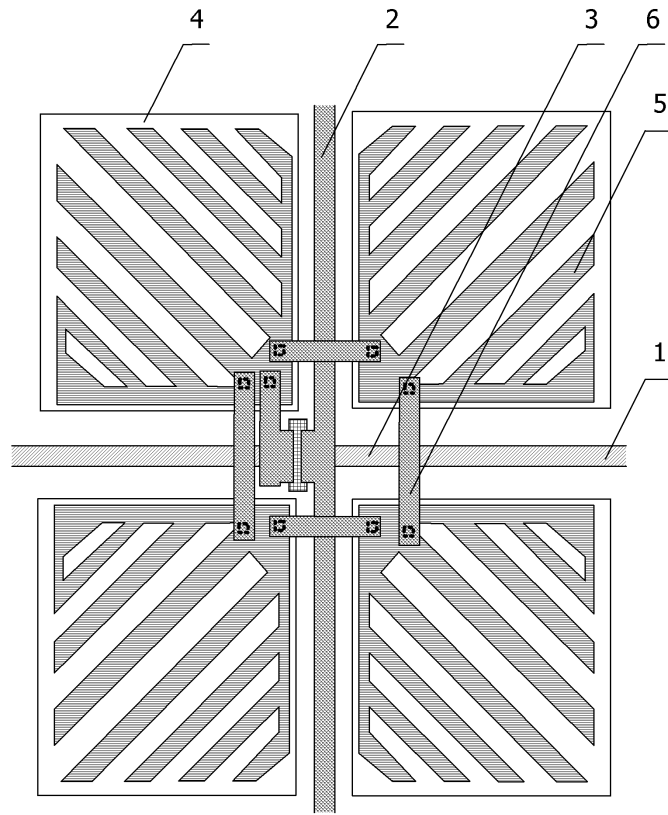
도면5



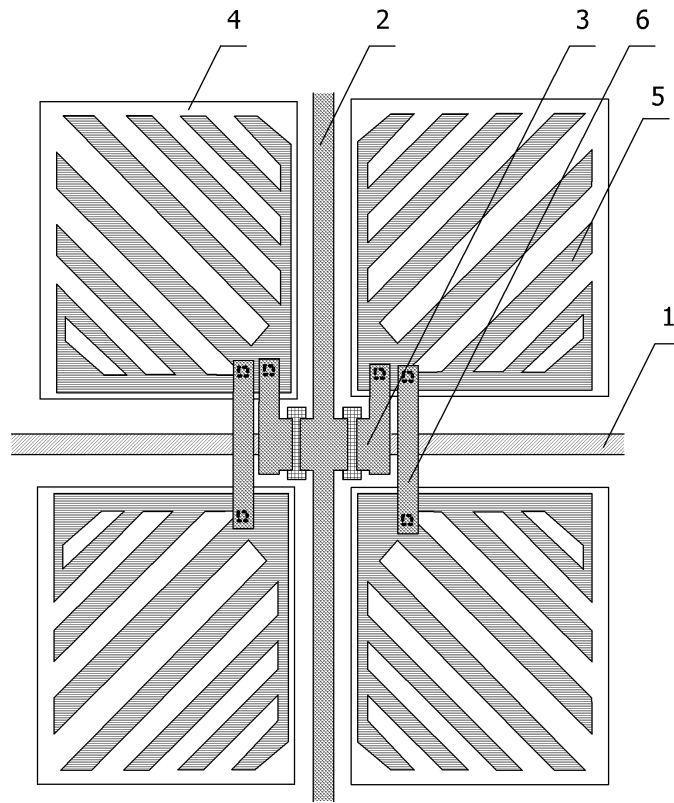
도면6



도면7



도면8



专利名称(译)	用于水平电场型液晶显示装置的像素结构		
公开(公告)号	KR1020090033309A	公开(公告)日	2009-04-02
申请号	KR1020080050142	申请日	2008-05-29
[标]申请(专利权)人(译)	北京京东方光电科技有限公司		
申请(专利权)人(译)	北京京东方光电科技有限公司		
当前申请(专利权)人(译)	北京京东方光电科技有限公司		
[标]发明人	KIM JAIKWANG		
发明人	KIM, JAIKWANG		
IPC分类号	G02F1/1343		
CPC分类号	G02F2001/134345 G02F2001/134372 G02F1/134363		
优先权	200710175483.9 2007-09-29 CN		
其他公开文献	KR101006202B1		
外部链接	Espacenet		

摘要(译)

组成：水平场型LCD的像素结构包括多个像素部分。每个像素部分包括对应于像素单元的栅极线（1），数据线（2）和对应于像素部分的一个或多个TFT（薄膜晶体管）。TFT电连接到栅极线 and 数据线。栅极线 and 数据线将像素部分划分为四个子像素（4）。每个子像素包括与TFT电连接的像素电极（5）。像素电极包括多个规定方向的狭缝。子像素的面积相同。

