

명세서

청구범위

청구항 1

다수의 화소영역을 갖는 표시영역과 이의 외측으로 비표시영역이 정의된 기판과;

상기 기판 상에 게이트 절연막을 개재하여 서로 교차하여 상기 화소영역을 정의하며 형성된 게이트 배선 및 데이터 배선과;

상기 각 화소영역 내에 상기 게이트 배선 및 데이터 배선과 연결되며 형성된 박막트랜지스터와;

상기 박막트랜지스터 위로 평탄한 표면을 가지며 형성되며, 상하로 이웃하는 두 개의 화소영역에 대해 하나씩 상기 두 개의 화소영역에 각각 형성된 박막트랜지스터의 제 1 드레인 전극과 제 2 드레인 전극을 모두 노출시키는 하나의 드레인 콘택홀을 구비한 평탄화층과;

상기 평탄화층 상부로 보호층을 개재하여 서로 중첩하며 형성된 화소전극 및 공통전극

을 포함하며, 상기 각 화소영역 내에 구비된 상기 박막트랜지스터는 상하로 이웃하는 2개의 화소영역의 중앙에 위치하는 게이트 배선과 인접하여 형성된 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판.

청구항 2

제 1 항에 있어서,

상기 화소전극은 각 화소영역별로 분리 형성되며 상기 드레인 콘택홀 내부에서 상기 박막트랜지스터의 드레인 전극과 접촉하며,

상기 공통전극은 상기 표시영역 전면에 형성되며, 상기 각 화소영역 내의 박막트랜지스터에 대응하여 제 1 개구가 구비되며,

상기 공통전극 또는 화소전극 중 상부에 위치하는 전극에는 각 화소영역별로 바(bar) 형태의 개구가 다수 형성된 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판.

청구항 3

제 2 항에 있어서,

상기 화소전극이 상기 공통전극의 상부에 형성되는 경우, 상기 보호층에는 상기 드레인 콘택홀 내부에서 상기 박막트랜지스터의 드레인 전극을 노출시키는 드레인 노출 홀이 더욱 구비된 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판.

청구항 4

제 1 항 내지 제 3 항 중 어느 하나의 항에 있어서,

상기 박막트랜지스터는 순차 적층된 형태로 폴리실리콘의 반도체층과, 게이트 절연막과, 게이트 전극과, 상기 폴리실리콘의 반도체층을 노출시키는 반도체층 콘택홀을 구비한 층간절연막과, 상기 반도체층 콘택홀을 통해 상기 폴리실리콘의 반도체층과 각각 접촉하며 서로 이격하는 소스 및 드레인 전극의 구성을 갖는 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판.

청구항 5

제 4 항에 있어서,

상기 게이트 전극은 서로 이격하는 제 1 및 제 2 게이트 전극으로 이루어짐으로서 상기 박막트랜지스터는 이중 게이트 전극 구조를 이루는 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판.

청구항 6

제 5 항에 있어서,

상기 제 1 게이트 전극은 상기 게이트 배선의 일부로 이루어지며 상기 제 2 게이트 전극은 상기 게이트 배선에서 상기 각 화소영역으로 분기하여 돌출된 부분으로 이루어지는 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판.

청구항 7

제 6 항에 있어서,

상기 소스 전극은 상기 데이터 배선 자체로 이루어지는 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것으로, 특히 개구율을 향상시킬 수 있는 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판에 관한 것이다.

배경 기술

[0002] 액정표시장치(liquid crystal display device: LCD)는 액정의 광학적 이방성과 분극 성질을 이용한 표시소자로, 휴대 전자기기의 표시부나, 컴퓨터의 모니터 또는 텔레비전 등에 널리 사용된다.

[0003] 액정은 가늘고 긴 분자구조를 가지고 있어, 배향에 방향성을 가지며 전기장 내에 놓일 경우 그 크기 및 방향에 따라 분자배열 방향이 변화된다. 따라서, 액정표시장치는 전계생성전극이 각각 형성된 두 기판 사이에 액정층이 위치하는 액정패널을 포함하며, 두 전극 사이에 생성되는 전기장의 변화를 통해서 액정분자의 배열방향을 인위적으로 조절하고, 이에 따른 광 투과율을 변화시켜 여러 가지 화상을 표시한다.

[0004] 일반적으로, 액정표시장치는 다수의 배선과 스위칭 소자 및 화소전극이 형성된 어레이 기판과, 컬러필터 및 공통전극이 형성된 컬러필터 기판을 포함하며, 두 기판 사이의 액정분자는 화소전극과 공통전극 사이에 유도되는 전기장, 즉, 기판에 대해 수직한 방향의 수직 전계에 의해 구동된다.

[0005] 그러나, 수직 전계에 의해 액정을 구동하는 방식은 시야각 특성이 우수하지 못한 문제가 있다.

[0006] 이러한 문제를 극복하기 위해, 횡전계형 액정표시장치가 제안되었다. 횡전계형 액정표시장치에서는 화소전극과 공통전극이 동일 기판 상에 엇갈리게 형성되어, 두 전극 사이에 기판에 대해 평행한 방향의 수평 전계가 유도된다. 따라서 액정분자는 수평 전계에 의해 구동되어, 기판에 대해 평행한 방향으로 움직이며, 이러한 횡전계형 액정표시장치는 향상된 시야각을 가진다.

[0007] 하지만, 이러한 횡전계형 액정표시장치는 개구율 및 투과율이 낮은 단점이 있다.

[0008] 따라서 횡전계형 액정표시장치의 단점을 개선하기 위하여, 프린지 필드(fringe field)에 의해 액정을 구동하는 프린지 필드 스위칭 모드 액정표시장치(fringe field switching mode LCD)가 제안되었다.

[0009] 도 1은 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 표시영역 일부에 대한 평면도이다.

[0010] 도시한 바와 같이, 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(1)에는 일 방향을 따라 다수의

게이트 배선(43)이 형성되어 있으며, 상기 다수의 각 게이트 배선(43)과 교차하여 화소영역(P)을 정의하며 다수의 데이터 배선(51)이 형성되어 있다.

- [0011] 그리고 상기 각 게이트 배선(43)과 데이터 배선(51)에 의해 포획된 영역인 각 화소영역(P)에는 상기 게이트 배선(43) 및 데이터 배선(51)과 연결되는 박막트랜지스터(Tr)가 형성되어 있다.
- [0012] 상기 박막트랜지스터(Tr)는 폴리실리콘의 반도체층(41)과, 게이트 절연막(미도시)과, 이격하는 제 1 및 제 2 게이트 전극(44a, 44b)과, 상기 폴리실리콘의 반도체층(41)과 각각 접촉하며 서로 이격하는 소스 및 드레인 전극(55, 58)을 포함하여 구성되고 있다.
- [0013] 이때, 상기 박막트랜지스터(Tr)가 이격하는 형태로 2개의 게이트 전극(44a, 44b)을 구비한 구성을 이루는 것은 반도체층(41)을 폴리실리콘으로 형성함으로써 비정질 실리콘을 반도체층으로 한 박막트랜지스터 대비 이동도 특성은 향상되지만 누설전류에 의한 오프 전류 또한 상대적으로 커지는 문제가 발생되므로 이러한 누설전류에 의한 오프 전류가 커지는 것을 억제시키기 위해 이중 게이트 전극(44a, 44b) 구조를 이루도록 하는 것이다.
- [0014] 한편, 상기 박막트랜지스터(Tr) 위로 포토아크릴로 이루어져 평탄한 표면을 갖는 평탄화층(미도시)이 구비되고 있으며, 상기 평탄화층(미도시) 위로 표시영역에 대응하여 공통전극(60)이 형성되어 있다.
- [0015] 이때, 상기 표시영역에 형성되는 상기 공통전극(60)에는 상기 각 화소영역(P)에 구비된 박막트랜지스터(Tr)에 대응해서 제 1 개구(미도시)가 형성되고 있는 것이 특징이다.
- [0016] 그리고, 상기 제 1 개구(미도시)를 구비한 공통전극(60) 위로 절연층(미도시)을 개재하여 각 화소영역(P)에는 상기 박막트랜지스터(Tr)와 연결되는 화소전극(70)이 형성되어 있다.
- [0017] 상기 화소전극(60)은 드레인 콘택홀(dch)을 통해 상기 박막트랜지스터(Tr)의 드레인 전극(58)과 접촉하며, 각 화소영역(P)에 있어서 상기 데이터 배선(51)과 평행한 바(bar) 형태를 갖는 다수의 제 2 개구(op)가 구비되고 있다.
- [0018] 한편, 전술한 구성을 갖는 프린지 필드 스위칭 모드 액정표시장치(1)는 TV 등의 대형 표시장치에 이용되기도 하고, 또는 상대적으로 그 크기가 작은 표시영역을 포함하는 개인용 휴대기기 예를들면 스마트폰, 태블릿 PC 등에 이용되고 있는데, 이러한 대형 및 소형 표시장치는 고해상도의 사양을 갖추므로서 표시품질이 우수한 제품이 선호되고 있다.
- [0019] 표시장치에 있어서 해상도라 함은 단위 면적당 표시되는 화소수(PPI:pixel per inch)로 정의되며, 고해상도 제품이라 함은 통상 200PPI(pixel per inch) 이상인 제품을 의미하고 있다.
- [0020] 표시장치에 있어서 고해상도를 구현하기 위해서는 단위면적당 구현되는 화소영역의 수를 늘려야 하므로 이를 실현시키기 위해서는 각 화소영역의 크기를 줄여야 하지만, 화소영역의 크기를 줄이는 것은 표시장치를 이루는 구성요소와 이들 구성요소의 배치 및 화소영역의 개구율 등이 고려되어야 하므로 어려움이 있는 실정이다.
- [0021] 특히, 표시장치 중 액정표시장치의 경우, 개구율은 고해상도를 구현하기 위한 매우 중요한 요소가 되고 있으며, 고해상도 제품 구현을 위해선 우선적으로 고개구율 특성이 확보되어야 한다.
- [0022] 하지만, 전술한 구성을 갖는 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(1)은 포토아크릴로 이루어진 평탄화층(미도시)이 구비되며, 이러한 평탄화층(미도시)에 박막트랜지스터(Tr)의 드레인 전극(58)을 노출시키는 드레인 콘택홀(dch)을 구현 시는 불량 방지를 위해 요구되는 최소 면적이 있으며, 이러한 드레인 콘택홀(dch)은 각 화소영역(P) 내에 하나씩 구비되고 있으므로 개구율을 저감시키는 요인이 되고 있다.
- [0023] 따라서, 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(1)은 고해상도 구현에 필수적인 고개구율 구조를 이루는 것이 요구되고 있는 실정이다.

발명의 내용

해결하려는 과제

- [0024] 본 발명은 이러한 문제를 해결하기 위해 안출된 것으로, 개구율을 향상시킬 수 있는 구성을 갖는 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판을 제공하는 것을 그 목적으로 한다.

과제의 해결 수단

- [0025] 전술한 바와 같은 목적을 달성하기 위한 본 발명에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판은, 다수의 화소영역을 갖는 표시영역과 이의 외측으로 비표시영역이 정의된 기판과; 상기 기판 상에 게이트 절연막을 개재하여 서로 교차하여 상기 화소영역을 정의하며 형성된 게이트 배선 및 데이터 배선과; 상기 각 화소영역 내에 상기 게이트 배선 및 데이터 배선과 연결되며 형성된 박막트랜지스터와; 상기 박막트랜지스터 위로 평탄한 표면을 가지며 형성되며, 상하로 이웃하는 두 개의 화소영역에 대해 하나씩 상기 두 개의 화소영역에 각각 형성된 박막트랜지스터의 드레인 전극 모두를 노출시키는 드레인 콘택홀을 구비한 평탄화층과; 상기 평탄화층 상부로 보호층을 개재하여 서로 중첩하며 형성된 화소전극 및 공통전극을 포함하며, 상기 각 화소영역 내에 구비된 상기 박막트랜지스터는 상하로 이웃하는 2개의 화소영역의 중앙에 위치하는 게이트 배선과 인접하여 형성된 것이 특징이다.
- [0026] 이때, 상기 화소전극은 각 화소영역별로 분리 형성되며 상기 드레인 콘택홀 내부에서 상기 박막트랜지스터의 드레인 전극과 접촉하며, 상기 공통전극은 상기 표시영역 전면에 형성되며, 상기 각 화소영역 내의 박막트랜지스터에 대응하여 제 1 개구가 구비되며, 상기 공통전극 또는 화소전극 중 상부에 위치하는 전극에는 각 화소영역별로 바(bar) 형태의 개구가 다수 형성된다.
- [0027] 그리고 상기 화소전극이 상기 공통전극의 상부에 형성되는 경우, 상기 보호층에는 상기 드레인 콘택홀 내부에서 상기 박막트랜지스터의 드레인 전극을 노출시키는 드레인 노출 홀이 더욱 구비된 것이 특징이다.
- [0028] 또한, 상기 박막트랜지스터는 순차 적층된 형태로 폴리실리콘의 반도체층과, 게이트 절연막과, 게이트 전극과, 상기 폴리실리콘의 반도체층을 노출시키는 반도체층 콘택홀을 구비한 층간절연막과, 상기 반도체층 콘택홀을 통해 상기 폴리실리콘의 반도체층과 각각 접촉하며 서로 이격하는 소스 및 드레인 전극의 구성을 갖는 것이 특징이다.
- [0029] 그리고 상기 게이트 전극은 서로 이격하는 제 1 및 제 2 게이트 전극으로 이루어짐으로서 상기 박막트랜지스터는 이중 게이트 전극 구조를 이루는 것이 특징이다.
- [0030] 또한, 상기 제 1 게이트 전극은 상기 게이트 배선의 일부로 이루어지며 상기 제 2 게이트 전극은 상기 게이트 배선에서 상기 각 화소영역으로 분기하여 돌출된 부분으로 이루어지는 것이 특징이다.
- [0031] 그리고 상기 소스 전극은 상기 데이터 배선 자체로 이루어지는 것이 특징이다.

발명의 효과

- [0032] 본 발명에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판은, 평탄화층에 구비되는 드레인 콘택홀이 서로 상하로 이웃하는 2개의 화소영역에 대해 하나씩 형성되는 구성을 가지며, 각 박막트랜지스터를 구성하는 구성요소 중 소스 전극은 화소영역의 경계에 형성되는 데이터 배선 그 자체가 됨으로서 각 화소영역별로 드레인 콘택홀이 구비되며 데이터 배선에서 분기하여 소스 전극이 형성되는 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판 대비 개구율 향상의 효과를 갖는다.
- [0033] 나아가 본 발명에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판은 개구율이 향상됨으로서 고해상도의 표시장치를 구현할 수 있는 장점이 있다.
- [0034] 또한, 본 발명에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판은, 폴리실리콘의 반도체층을 일 구성요소로 함으로서 비정질 실리콘을 반도체층으로 하는 박막트랜지스터를 구비한 어레이 기판 대비 캐리어의 이동도 특성이 향상되는 효과가 있으며, 폴리실리콘의 반도체층을 구비한 박막트랜지스터를 구성하면서도 이중 게이트 구조를 구현함으로써 누설전류에 의한 오프 전류 값이 증가되는 것을 억제시키는 효과를 갖는다.

도면의 간단한 설명

- [0035] 도 1은 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 표시영역 일부에 대한 평면도.

도 2는 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판에 있어 다수의 화소영역이 정의된 표시영역 일부에 대한 평면도

도 3은 도 2를 절단선 III-III를 따라 절단한 부분에 대한 단면도.

도 4는 도 2를 절단선 IV-IV를 따라 절단한 부분에 대한 단면도.

도 5는 도 2를 절단선 V-V를 따라 절단한 부분에 대한 단면도.

도 6은 도 2의 절단선 III-III에 대응되는 본 발명의 실시예의 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판에 대한 단면도.

도 7은 도 2의 절단선 IV-IV에 대응되는 본 발명의 실시예의 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판에 대한 단면도.

도 8은 도 2의 절단선 V-V에 대응되는 본 발명의 실시예의 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판에 대한 단면도.

발명을 실시하기 위한 구체적인 내용

- [0036] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.
- [0037] 도 2는 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판에 있어 다수의 화소영역이 정의된 표시영역 일부에 대한 평면도이다. 설명의 편의를 위해 각 화소영역(P)에 있어 스위칭 소자인 박막트랜지스터(Tr)가 형성되는 부분을 스위칭 영역(TrA)이라 정의한다.
- [0038] 도시한 바와 같이, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(101)에는 제 1 방향으로 연장하며 저저항 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리브덴합금(MoTi) 중 어느 하나 또는 둘 이상의 물질로 이루어진 다수의 게이트 배선(113)이 일정 간격 이격하며 형성되어 있다.
- [0039] 그리고 상기 저저항 금속 물질로 이루어지며 상기 제 1 방향과 교차하는 제 2 방향으로 연장하며 일정간격 이격하는 다수의 데이터 배선(130)이 형성되고 있다.
- [0040] 이때, 상기 제 1 및 제 2 방향으로 연장함으로서 서로 교차하는 게이트 배선(113) 및 데이터 배선(130)에 의해 포획되는 영역이라 정의되는 다수의 화소영역(P(P1, P2))이 구비되고 있다.
- [0041] 그리고 다수의 각 화소영역(P)에는 상기 게이트 배선(113) 및 데이터 배선(130)과 연결되며 스위칭 소자인 박막트랜지스터(Tr)가 구비되고 있다. 이때, 상기 각 화소영역(P)에 구비되는 박막트랜지스터(Tr)는 이격하는 제 1 및 제 2 게이트 전극(115a, 115b)이 구비되어 이중 게이트 전극 구조를 이루는 것이 특징이며, 나아가 폴리실리콘의 반도체층(105)이 구비됨으로서 비정질 실리콘의 반도체층을 구비한 박막트랜지스터 대비 이동도 특성이 향상된 것이 특징이다.
- [0042] 한편, 폴리실리콘의 반도체층(105)을 구비한 박막트랜지스터(Tr)의 경우 이동도 특성이 비정질 실리콘의 반도체층을 구비한 박막트랜지스터 대비 수 배 내지 수 백 배 더 우수하지만 오프 전류가 커지는 경향이 있으며, 이러한 오프 전류가 커지는 현상을 억제하기 위해 진술한 바와같이 이중 게이트 전극 구조를 이루도록 한 것이다.
- [0043] 이때, 상기 각 화소영역(P)에 구비되는 박막트랜지스터(Tr)에 있어 제 1 게이트 전극(115a)은 게이트 배선(113) 자체의 일 부분이 되며, 제 2 게이트 전극(115b)은 상기 게이트 배선(113)에서 각 화소영역(P)으로 분기한 부분이 되도록 구성되고 있다.
- [0044] 그리고 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(101)의 특징적인 구성 중 하나로서 상기 박막트랜지스터(Tr)에 있어서 이렇게 게이트 배선(113) 자체와 상기 게이트 배선(113)에서 분기한 부분이 각각 제 1 및 제 2 게이트 전극(115a, 115b)을 이루도록 하기 위해 이들 박막트랜지스터(Tr)의 소스 전극(133)은 상기 게이트 배선(113) 자체로 이루어진 제 1 게이트 전극(115a)을 사이에 두고 서로 상하로 이웃하는 두 개의 화소영역(P1, P2)에 걸쳐 형성되고 있는 것이 특징이다.
- [0045] 또한, 상하로 이웃하는 두 개의 화소영역(P1, P2)에 걸쳐 형성되는 상기 소스 전극(133)은 개구율 향상의 측면을 고려하여 데이터 배선(130) 자체 더욱 정확히는 상기 서로 이웃하는 화소영역(P1, P2)의 경계에 위치하는 게이트 배선(113)을 기준으로 이의 상부 및 하부로 연장하는 데이터 배선(130) 부분이 되는 것이 특징이다.

- [0046] 이렇게 데이터 배선(130) 자체로서 그 일부가 소스 전극(133)을 이루는 경우 데이터 배선(130) 자체는 화소영역(P)의 경계에 위치하게 되며 이러한 데이터 배선(130)은 개구율을 저하시키는 구성요소가 되지 않으므로 통상적으로 화소영역 내에 소스 전극이 구비되는 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(도 1의 1) 대비 개구율을 향상시키는 효과를 갖는다.
- [0047] 또한, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(101)의 또 다른 특징적인 구성으로서 상기 각 화소영역(P)에 구비되는 박막트랜지스터(Tr)는 소스 전극(133)이 상하로 이웃하는 2개의 화소영역(P1, P2)에 걸쳐 형성되는 구조적 특징에 의해 서로 상하로 이웃하는 두 개의 화소영역(P1, P2)의 경계에 위치하는 게이트 배선(113)을 기준으로 서로 인접하여 형성되고 있는 것이 특징이다.
- [0048] 그리고 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(101)은 이렇게 서로 상하로 이웃하는 화소영역(P1, P2)의 중앙부 경계에 위치하는 게이트 배선(113)을 기준으로 인접하여 박막트랜지스터(Tr)가 형성되는 구성적 특징에 의해 도면에 나타나지 않았지만 상기 게이트 배선(113)의 연장방향 즉 제 1 방향으로 배치되는 화소영역(P)에는 박막트랜지스터(Tr)가 형성되는 부분과 형성되지 않는 부분이 번갈아 배치되는 구성을 이루게 된다.
- [0049] 즉, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(101)에 있어서 표시영역 내에서 서로 이웃하는 2개의 게이트 배선(113)과 연결되는 서로 상하로 이웃하는 화소영역(P1, P2)을 하나의 그룹으로 정의할 때, 각 그룹 내에서 박막트랜지스터(Tr)는 지그재그 형태로 배치되는 것이 특징이다.
- [0050] 한편, 상기 박막트랜지스터(Tr) 상부로 상기 표시영역에 대응하여 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(101)의 특성상 공통전극(150)과 화소전극(170)간의 이격간격의 균일성 확보를 위해 상기 게이트 및 데이터 배선(113, 130)과 박막트랜지스터(Tr)의 형성에 의한 단차의 영향을 최소화하기 위한 구성요소로서 평탄한 표면을 갖는 평탄화층(미도시)이 구비되고 있다.
- [0051] 그리고 이러한 평탄화층(미도시) 상부에는 표시영역 전면에 대응하여 투명한 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 이루어진 공통전극(150)이 구비되고 있다.
- [0052] 이때, 상기 공통전극(150)에는 각 화소영역(P)에 형성된 박막트랜지스터(Tr)에 대응해서는 제 1 개구(미도시)가 구비되고 있다.
- [0053] 이렇게 공통전극(150)에 있어서 제 1 개구(미도시)가 형성된 것은 추후 상기 공통전극(150) 상부에 형성되는 화소전극(170)이 박막트랜지스터(Tr)의 드레인 전극과 접촉하는 구성을 이루도록 하는 경우 쇼트를 방지하기 위함이며, 나아가 박막트랜지스터(Tr)를 구성하는 전극 즉 게이트 전극(115a, 115b)과 소스 및 드레인 전극(133, 136)과 중첩됨으로서 발생하는 기생용량을 억제하기 위함이다.
- [0054] 이때, 도면에 나타내지 않았지만, 상기 공통전극(150)에는 상기 제 1 개구(미도시) 이외에 데이터 배선(130)과의 중첩 또한 최소화하기 위해 상기 데이터 배선(130)과 중첩하는 부분에 대응해서도 제거됨으로서 제 2 개구(미도시)가 더욱 구비될 수도 있다.
- [0055] 이 경우 상기 제 2 개구(미도시)는 데이터 배선(130) 전체에 대응하여 형성될 수도 있지만, 일부에 대해 형성될 수도 있으며, 상기 제 2 개구(미도시)가 구비된다 하더라도 상기 공통전극(150)은 표시영역 전면에 있어서 전기적으로 연결된 상태를 이루는 것이 특징이다.
- [0056] 한편, 상기 제 2 개구(미도시)가 각 데이터 배선(130) 전면에 대해 형성되는 경우, 상기 공통전극(150)은 데이터 배선(130)에 의해 표시영역 내에서 분리된 형태를 이루게 됨으로서 전기적 단절이 발생하는 것처럼 보이지만, 이 경우는 표시영역 외측의 비표시영역에서 연결된 상태를 이룸으로서 실질적으로는 표시영역 내에서 전기적으로 연결된 상태가 된다.
- [0057] 다음, 상기 공통전극(150) 위로 절연물질로 이루어진 보호층(미도시)이 표시영역 전면에 구비되고 있으며, 상기 보호층(미도시) 위로 각 화소영역(P) 별로 투명 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 이루어진 판 형태의 화소전극(170)이 형성되고 있다.
- [0058] 이때, 상기 각 화소영역(P) 별로 분리 형성되는 화소전극(170)에는 바(bar) 형태를 갖는 다수의 제 3 개구(op 3)가 일정간격 이격하며 형성되고 있으며, 또한, 상기 화소전극(170)은 각 화소영역(P)에 구비된 박막트랜지스터(Tr)의 드레인 전극(136)과 연결되고 있다.
- [0059] 그리고 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(101)에 있어 또 다른 특

정적인 구성으로서 상기 각 화소영역(P)에 구비된 화소전극(170)과 박막트랜지스터(Tr)의 드레인 전극(136)과의 전기적 연결을 위해 상기 평탄화층(미도시)에 드레인 콘택홀(dch)이 구비되고 있는데, 이러한 평탄화층(미도시)에 구비되는 드레인 콘택홀(dch)은 서로 인접하여 구성되는 2개의 화소영역(P1, P2)에 대해 하나만이 형성되는 것이 특징이다.

[0060] 상기 평탄화층(미도시)은 투명한 유기절연물질인 포토아크릴로 1 μ m 내지 2 μ m 정도의 두께를 가지며 이루어지고 있으며, 이에 의해 상기 드레인 전극(136)의 노출을 위한 드레인 콘택홀(dch) 형성을 위해서는 1 μ m 미만의 두께 더욱 정확히는 0.2 내지 0.6 정도의 두께를 갖는 무기절연물질로 이루어진 절연층에 대비 상대적으로 큰 표면적을 필요로 하고 있으며, 이렇게 평탄화층에 구비되는 드레인 콘택홀이 형성되는 부분은 각 화소영역 내에서는 비표시부분이 되어 액정표시장치 구성 시 어레이 기판에 대항하는 컬러필터 기판에 구비되는 블랙매트릭스 등에 의해 가려지게 되는 영역이 되므로 개구율을 저감시키는 요인이 되고 있다.

[0061] 하지만, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(101)에 있어서는 이러한 평탄화층(미도시)에 구비되는 드레인 콘택홀(dch)은 상하로 이웃한 2개의 화소영역(P)에 대해 하나만이 형성되는 구성을 가지므로 종래의 각 화소영역(도 1의 P)에 하나씩 구비되는 드레인 콘택홀(도 1의 dch)을 갖는 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(도 1의 1) 대비 개구율을 향상시키는 효과가 있다.

[0062] 이렇게 상하로 위치하는 2개의 화소영역(P1, P2)에 대해 형성되는 하나의 드레인 콘택홀(dch)은 비록 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(도 1의 1)의 각 화소영역(도 1의 P)에 구비되는 하나의 드레인 콘택홀(도 1의 dch)의 면적보다는 크지만 2개의 화소영역(도 1의 P)에 구비되는 2개의 드레인 콘택홀(도 1의 dch)의 면적보다는 작으므로 표시영역 전면을 기준으로 할 때 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(도 1의 1)의 대비 개구율이 향상된다.

[0063] 더욱이, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(101)은 각 박막트랜지스터(Tr)의 소스 전극(133) 또한 데이터 배선(130) 자체를 이용하는 구성이므로 이러한 구성적 특징에 의해 소스 전극(도 1의 55)이 화소영역(도 1의 P) 내부에 형성되는 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(도 1의 1) 대비 더욱더 개구율을 향상시키는 효과를 갖는다.

[0064] 이후에는 전술한 평면 구성을 갖는 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 단면 구성에 대해 설명한다.

[0065] 도 3은 도 2를 절단선 III-III를 따라 절단한 부분에 대한 단면도이며, 도 4는 도 2를 절단선 IV-IV를 따라 절단한 부분에 대한 단면도이며, 도 5는 도 2를 절단선 V-V를 따라 절단한 부분에 대한 단면도이다. 이때, 설명의 편의상 각 화소영역(P)내의 박막트랜지스터(Tr)가 형성되는 영역을 스위칭 영역(TrA)라 정의한다.

[0066] 도시한 바와같이, 투명한 절연기판(101) 예를들면 유리기판 또는 플라스틱 기판 상의 전면에 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)로 이루어진 버퍼층(103)이 형성되어 있다.

[0067] 상기 버퍼층(103)은 비정질 실리콘을 폴리실리콘으로 결정화 할 경우, 레이저 조사 또는 가열에 발생하는 열로 인해 상기 절연기판(101) 내부에 존재하는 알칼리 이온, 예를 들면 칼륨 이온(K^+), 나트륨 이온(Na^+) 등이 발생할 수 있는데, 이러한 알칼리 이온에 의해 폴리실리콘으로 이루어진 반도체층의 막특성이 저하되는 것을 방지하기 위함이다.

[0068] 이때, 상기 버퍼층(103)은 반드시 형성될 필요는 없으며 상기 기판(101)이 어떠한 재질로 이루어지느냐에 따라 생략할 수도 있다.

[0069] 상기 버퍼층(105) 위로 스위칭 영역(TrA)에 있어서는 폴리실리콘의 반도체층(105)이 형성되어 있다. 이때, 상기 폴리실리콘의 반도체층(105) 중 상부에 이격하며 형성되는 제 1 및 제 2 게이트 전극(115a, 115b)에 대응하는 부분은 불순물이 도핑되지 않은 순수한 폴리실리콘으로 이루어진 액티브영역(105a)을 이루며, 상기 액티브영역(105a)의 사이 또는 상기 액티브영역(105a) 외측에 위치하는 부분은 n 타입 또는 p타입의 불순물이 도핑됨으로써 오믹영역(105b, 105c)을 이루고 있다.

[0070] 다음, 이러한 구성을 갖는 상기 폴리실리콘의 반도체층(105) 위로 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)으로 이루어진 게이트 절연막(110)이 형성되어 있다.

[0071] 또한, 상기 게이트 절연막(110) 위로 저저항 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리브덴합금(MoTi) 중 어느 하나로 이루어져 단일층 구조를 갖거나, 또는 둘 이상의

물질로 이루어져 이중층 이상의 다중층 구조를 가지며, 화소영역(P)을 정의하는 하나의 요소인 게이트 배선(113)이 제 1 방향으로 서로 일정간격 이격하여 다수 형성되어 있다.

[0072] 이때, 상기 게이트 배선(113)은 그 자체의 일부 더욱 정확히는 상기 게이트 배선(113) 중 데이터 배선(130)과 교차하는 부분이 제 1 게이트 전극(115a)을 이루고 있으며, 각 스위칭 영역(TrA)에는 상기 게이트 배선(113)에서 분기하여 돌출된 부분이 구비되며 이러한 돌출된 부분은 제 2 게이트 전극(115b)을 이루는 것이 특징이다.

[0073] 다음, 상기 게이트 배선(113)과 제 1 및 제 2 게이트 전극(115a, 115b) 위로 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)로 이루어진 층간절연막(120)이 형성되고 있다.

[0074] 이때, 상기 층간절연막(120)에는 각 스위칭 영역(TrA)에 대해 상기 폴리실리콘의 반도체층(105) 중 상기 액티브 영역(105a) 사이에 위치하는 오믹영역(105b)을 제외한 상기 액티브영역(105a) 외측에 위치하는 오믹영역(105c)을 각각 노출시키는 반도체층 콘택홀(ch1)이 구비되고 있다. 이러한 반도체층 콘택홀(ch1)은 각 폴리실리콘의 반도체층(105)에 대해 2개씩 형성되고 있다.

[0075] 그리고 상기 반도체층 콘택홀(ch1)을 갖는 층간절연막(120) 위로 상기 제 1 방향과 교차하는 제 2 방향으로 연장하여 상기 게이트 배선(113)과 더불어 화소영역(P)을 정의하며 저저항 금속물질로 이루어진 단일층 또는 다중층 구조의 데이터 배선(130)이 형성되어 있다.

[0076] 또한, 각 스위칭 영역(TrA)에는 상기 폴리실리콘의 반도체층(105)의 오믹영역(105c)을 각각 노출시키는 반도체층 콘택홀(ch1)을 통해 상기 오믹영역(105c)과 각각 접촉하며 서로 이격하는 소스 전극(133)과 및 드레인 전극(136)이 형성되어 있다. 이때, 상기 소스 전극(133)은 상기 데이터 배선(130) 자체의 일부로 이루어지는 것이 본 발명의 일 특징적인 구성이 된다.

[0077] 이렇게 소스 전극(133)이 데이터 배선(130)에서 화소영역(P) 내부로 분기한 형태가 되지 않고 상기 데이터 배선(130) 자체를 이용하여 구성됨으로서 화소영역(P)의 개구율을 향상시키는 효과를 갖게 되는 것이 특징이다.

[0078] 한편, 각 화소영역(P) 내의 스위칭 영역(TrA)에 순차 적층된 상기 폴리실리콘의 반도체층(105)과, 게이트 절연막(110)과, 제 1 및 제 2 게이트 전극(115a, 115b)과, 반도체층 콘택홀(ch1)이 구비된 층간절연막(120)과, 서로 이격하는 소스 및 드레인 전극(133, 136)은 스위칭 소자인 박막트랜지스터(Tr)를 이룬다.

[0079] 이러한 박막트랜지스터(Tr)는 서로 상하로 이웃하는 화소영역(P1, P2) 내에서 이들 두 화소영역(P1, P2)의 경계가 되는 게이트 배선(113)을 기준으로 이와 인접하여 구성되는 것이 특징이며, 더욱 정확히는 상하로 이웃하는 화소영역(P1, P2)의 경계에 위치하는 게이트 배선(113)과 인접하며 드레인 전극(136)이 인접하여 형성되고 있는 것이 특징이다.

[0080] 이렇게 서로 상하로 이웃하는 화소영역(P1, P2)에 대해 그 경계에 위치하는 게이트 배선(113)을 기준으로 드레인 전극(136)을 서로 인접하여 구성함으로써 이들 드레인 전극(136) 상부에 구비된 평탄화층(140)에 있어 이들 인접한 2개의 드레인 전극(136)에 대응하여 이들 드레인 전극(136)을 모두 노출시키는 하나의 드레인 콘택홀(dch)을 형성할 수 있는 장점을 갖게 되는 것이다.

[0081] 한편, 상기 데이터 배선(130)과 박막트랜지스터(Tr) 위로 표시영역 전면에는 유기절연물질 예를들면 포토아크릴로 이루어져 평탄한 표면을 갖는 평탄화층(140)이 형성되고 있다.

[0082] 이때, 상기 평탄화층(140)에는 서로 상하로 위치하는 화소영역의 경계에 위치하는 게이트 배선(113)과 인접하여 형성된 2개의 드레인 전극(136)과 이들 두 개의 드레인 전극(136) 사이에 위치하는 상기 게이트 배선(113)에 대응하여 제거됨으로서 이들 서로 인접하는 드레인 전극(136) 모두를 노출시키는 드레인 콘택홀(dch)이 구비되고 있는 것이 특징이다.

[0083] 즉, 상기 평탄화층(140)에 구비되는 드레인 콘택홀(dch)은 각 화소영역(도 1의 P) 별로 하나씩 형성되는 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(도 1의 1)과는 달리 서로 상하로 이웃하는 두 개의 화소영역(P1, P2) 당 하나씩의 드레인 콘택홀(dch)이 형성되는 것이 특징이며, 이러한 특징적인 구성에 의해 각 화소영역(도 1의 P) 내에 하나의 드레인 콘택홀(도 1의 dch)이 구비되는 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(도 1의 1) 대비 표시영역 전체에서의 드레인 콘택홀(dch)의 면적을 줄일 수 있으므로 개구율을 향상시킬 수 있다.

[0084] 또한, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(101)은 나아가 하나의 드레인 전극(136)에 대해 상대적으로 더 큰 면적을 갖는 드레인 콘택홀(dch)이 구비됨으로서 제조 공정 진행 시

보다 안정적으로 드레인 전극(136)이 노출될 수 있으므로 이러한 드레인 콘택홀(dch)을 통해 화소전극(170)과의 전기적 연결에 신뢰성이 향상되는 효과를 갖는다.

- [0085] 다음, 전술한 바와같이 상하로 이웃하는 두 개의 화소영역(P1, P2) 당 하나씩의 드레인 콘택홀(dch)이 구비된 평탄화층(140) 상부에는 표시영역 전면에서 투명한 도전성 물질로 이루어진 공통전극(150)이 형성되고 있다.
- [0086] 이러한 공통전극(150)은 각 화소영역(P)에 있어 박막트랜지스터(Tr)에 대응하여 제 1 개구(op1)가 형성되고 있다. 이때 상기 제 1 개구(op1)는 상기 드레인 콘택홀(dch)보다 큰 면적을 가지며 상기 드레인 콘택홀(dch)과 완전 중첩하는 형태를 이루는 것이 특징이다.
- [0087] 이렇게 상기 제 1 개구(op1)가 드레인 콘택홀(dch)보다 큰 면적을 가지며 상기 드레인 콘택홀(dch)과 완전 중첩하도록 형성하는 것은 상기 드레인 콘택홀(dch)을 통해 노출된 드레인 전극(136)과 화소전극(170)간의 접촉하도록 상기 화소전극(170)을 형성 시 상기 공통전극(150)과 접촉함으로써 쇼트되는 것을 억제하기 위함이다.
- [0088] 이때, 도면에 나타나지 않았지만 상기 공통전극(150)에는 상기 제 1 개구(op1) 이외에 상기 데이터 배선(130)에 대응해서도 제거됨으로써 제 2 개구(미도시)가 더욱 구비될 수도 있다.
- [0089] 다음, 상기 제 1 개구(op1)와 선택적으로 제 2 개구(미도시)를 구비한 상기 공통전극(150) 위로 무기절연물질을 예들들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)로 이루어진 보호층(160)이 표시영역 전면에서 형성되고 있다.
- [0090] 이때, 상기 보호층(160)에는 상기 드레인 콘택홀(dch)에 대응하여 상기 드레인 콘택홀(dch) 내부에서 서로 인접하는 드레인 전극(136) 각각을 노출시키는 드레인 노출 홀(ch2)이 구비되고 있는 것이 특징이다.
- [0091] 이러한 보호층(160)에 구비되는 드레인 노출 홀(ch2)은 각 드레인 콘택홀(dch) 내부에 있어서 노출된 상기 드레인 전극(136) 각각에 대응하여 서로 이격하며 2개씩 형성된다.
- [0092] 다음, 상기 드레인 노출 홀(ch2)을 구비한 보호층(160) 상부에는 투명한 도전성 물질로 이루어지며 각 화소영역(P) 별로 분리되며 상기 드레인 콘택홀(dch) 내부에서 각각 상기 드레인 노출 홀(ch2)을 통해 상기 드레인 전극(136)과 각각 접촉하며 화소전극(170)이 형성되고 있다.
- [0093] 이러한 화소전극(170)은 상기 드레인 콘택홀(dch) 내부에서 상하로 이웃하는 화소전극(170) 간에 서로 이격하며 형성되는 것이 특징이다.
- [0094] 그리고 각 화소영역(P) 내에 형성된 각 화소전극(170)에는 바(bar) 형태의 다수의 제 3 개구(op3)가 일정간격 이격하며 형성되고 있다.
- [0095] 한편, 전술한 구성을 갖는 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(101)은 화소전극(170)이 공통전극(150) 상부에 위치하는 픽셀 탭 구조를 일례로 보이고 있지만, 그 변형예로서 공통전극(150)이 화소전극(170) 상부에 위치하는 커먼 탭 구조를 이룰 수도 있다.
- [0096] 이러한 변형예에 다른 커먼 탭 구조 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 경우, 그 평면 구성은 드레인 콘택홀 내부에서 드레인 전극을 노출시키는 드레인 노출 홀이 생략된 것을 제외하면 실시예와 동일하며, 단면 구조에 있어서 차별점이 있으므로 단면 구조를 나타낸 도면을 참조하여 실시예와 차별점이 있는 구성에 대해서 설명한다.
- [0097] 도 6은 도 2의 절단선 III-III에 대응되는 본 발명의 실시예의 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판에 대한 단면도이며, 도 7은 도 2의 절단선 IV-IV에 대응되는 본 발명의 실시예의 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판에 대한 단면도이며, 도 8은 도 2의 절단선 V-V에 대응되는 본 발명의 실시예의 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판에 대한 단면도이다. 이때, 설명의 편의를 위해 실시예와 동일한 구성을 갖는 구성요소에 대해서는 동일한 도면부호를 부여하였으며, 차별점이 있는 구성요소에 대해서는 100을 더하여 도면부호를 부여하였다.
- [0098] 본 발명의 실시예의 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(201)에 있어서, 실시예와 차별점이 있는 부분은 화소전극(270)과 보호층(260)과 공통전극(250)이 되며, 그 외의 구성요소는 동일하므로 차별점이 있는 부분에 대해서만 설명한다.
- [0099] 도시한 바와같이 본 발명의 실시예의 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(201)은 투명한 절연기판(201) 상에 서로 교차하여 화소영역(P)을 정의하는 게이트 배선(113) 및 데이터 배선(13

0)이 구비되고 있으며, 각 화소영역(P)에는 상기 게이트 및 데이터 배선(113, 130)과 연결되며 박막트랜지스터(Tr)가 구비되고 있다.

[0100] 이때, 상기 박막트랜지스터(Tr)는 서로 상하로 이웃하는 두 개의 화소영역(p1, P2)의 중앙부에 위치하는 게이트 배선(113)과 인접하여 배치되고 있으며, 상기 각 박막트랜지스터(Tr)는 서로 이격하는 형태로 제 1 및 제 2 게이트 전극(115a, 115b)의 이중 게이트 전극 구조를 이루는 것이 특징이다.

[0101] 이러한 게이트 배선(113)과 데이터 배선(130) 및 박막트랜지스터(Tr)의 구성 형태 및 배치는 앞서 설명한 실시예와 동일하므로 상세한 설명은 생략한다.

[0102] 그리고, 상기 데이터 배선(130)과 박막트랜지스터(Tr) 위로 표시영역 전면에서 포토아크릴로 이루어진 평탄화층(140)이 형성되고 있다.

[0103] 이때, 상기 평탄화층(140)에는 서로 상하로 이웃하는 2개의 화소영역(P1, P2)의 중앙부 경계를 기준으로 인접하여 형성된 2개의 박막트랜지스터(Tr)의 드레인 전극(136)을 각각 노출시키는 드레인 콘택홀(dch)이 구비되고 있다.

[0104] 이러한 평탄화층(140)에 구비되는 드레인 콘택홀(dch)은 서로 상하로 이웃하는 2개의 화소영역(P1, P2)마다 하나씩 형성되고 있는 것이 특징이다.

[0105] 그리고 이러한 각 드레인 콘택홀(dch)에는 서로 이웃하는 2개의 박막트랜지스터(Tr)의 드레인 전극(136)이 각각 노출되고 있다.

[0106] 다음, 상기 드레인 콘택홀(dch)이 구비된 평탄화층(140) 위로 각 화소영역 (P)별로 분리되며 투명 도전성 물질을 들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 이루어진 화소전극(270)이 형성되고 있다.

[0107] 이때, 상기 화소전극(270)은 상기 드레인 콘택홀(dch)을 통해 노출된 박막트랜지스터(Tr)의 드레인 전극(136)과 접촉하며 상기 드레인 콘택홀(dch) 내부에서 상하로 이웃한 화소영역(P1, P2) 간에 서로 분리된 형태를 이루는 것이 특징이다.

[0108] 다음, 상기 화소전극(270) 위로 표시영역 전면에서 무기절연물질 예를 들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)으로 이루어진 보호층(260)이 형성되고 있다.

[0109] 이러한 보호층(260)은 실시예에 개시된 드레인 콘택홀(도 3의 dch) 내부에서 드레인 전극(136)을 노출시키는 드레인 노출 홀(도 3의 ch2)을 구비한 보호층(도 3의 160)과는 달리 상기 드레인 콘택홀(dch) 내부에서 드레인 전극(136)을 노출시키는 드레인 노출 홀없이 상기 각 화소전극(270)을 모두 덮도록 형성되고 있는 것이 특징이다.

[0110] 다음, 상기 보호층(260) 위로 표시영역 전면에서 투명 도전성 물질 예를 들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 이루어진 공통전극(250)이 형성되고 있다.

[0111] 이때, 상기 공통전극(250)에는 각 화소영역(P) 별로 바(bar) 형태를 갖는 다수의 제 3 개구(op3)가 일정간격 이격하며 형성되고 있다.

[0112] 이러한 다수의 제 3 개구(op3)를 구비한 공통전극(250)에는 실시예에서와 같이 선택적으로 각 화소영역(P)에 구비된 박막트랜지스터(Tr)에 대응하여 제거됨으로서 제 1 개구(op1)가 더욱 구비될 수도 있으며, 나아가 각 데이터 배선(130)에 대응되는 부분 또한 제거됨으로서 제 2 개구(미도시)가 더 구비될 수도 있으며, 이 경우 비표시영역에서 서로 연결된 상태를 유지함으로서 상기 공통전극(250)은 표시영역 전면에서 전기적으로 연결된 상태를 구현할 수 있는 구성을 갖는다.

[0113] 전술한 바와같은 구성을 갖는 본 발명의 실시예의 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(201)은 공통전극(250)이 화소전극(270) 상부에 위치하는 커먼 탑 구조를 이루게 된다.

[0114] 이러한 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(201) 또한 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(도 3의 201)과 동일하게 평탄화층(140)에 구비되는 드레인 콘택홀(dch)이 서로 상하로 이웃하는 2개의 화소영역(P1, P2)에 대해 하나씩 형성되는 구성을 가지며, 각 박막트랜지스터(Tr)를 구성하는 구성요소 중 소스 전극(133)은 화소영역(P)의 경계에 형성되는 데이터 배선(130) 그 자체가 됨으로서 각 화소영역(도 1의 P)별로 드레인 콘택홀(도 1의 dch)이 구비되며, 데이터 배선(도 1의 51)에서 분기하여 소스 전극(도 1의 55)이 형성되는 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(도 1의 1) 대비 개구율 향상의 효과를 가짐을 알 수 있다.

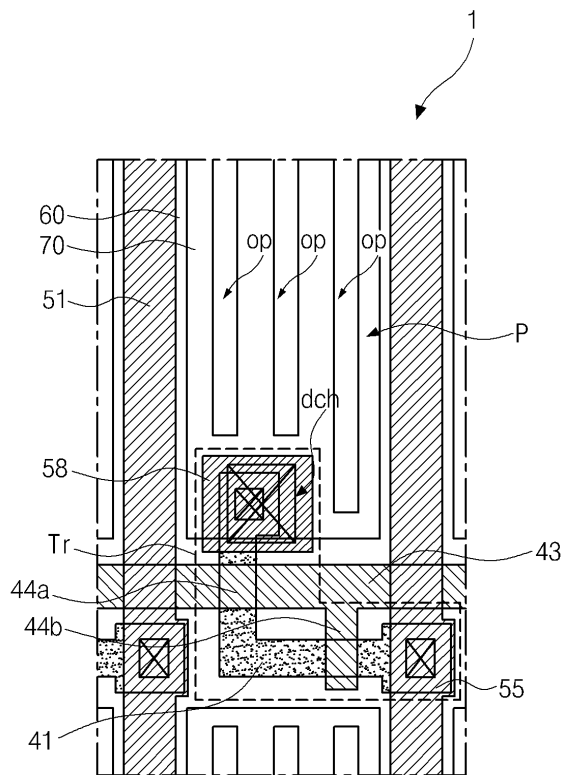
[0115] 발명은 전술한 실시예 및 변형예에 한정되지 아니하며, 본 발명의 정신을 벗어나지 않는 이상 다양한 변화와 변형이 가능하다.

부호의 설명

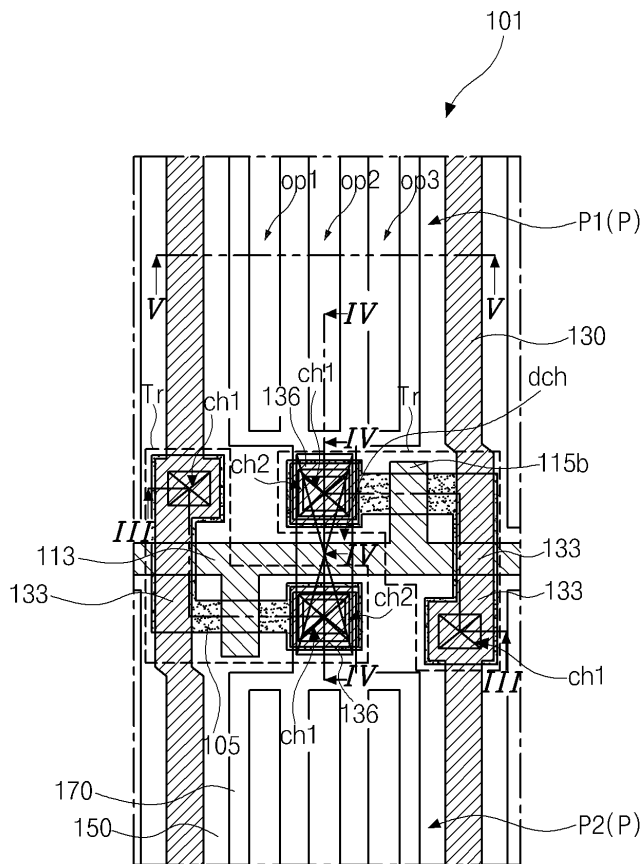
[0116] 101 : 어레이 기판
 105 : 폴리실리콘의 반도체층
 113 : 게이트 배선
 115a, 115b : 제 1 및 제 2 게이트 전극
 130 : 데이터 배선
 133 : 소스 전극
 136 : 드레인 전극
 150 : 공통전극
 170 : 화소전극
 ch1 : 반도체층 콘택홀
 ch2 : 드레인 노출 홀
 dch : 드레인 콘택홀
 op3 : 제 3 개구
 P : 화소영역
 P1, P2 : (서로 상하로 이웃한)상부 및 하부 화소영역
 Tr : 박막트랜지스터

도면

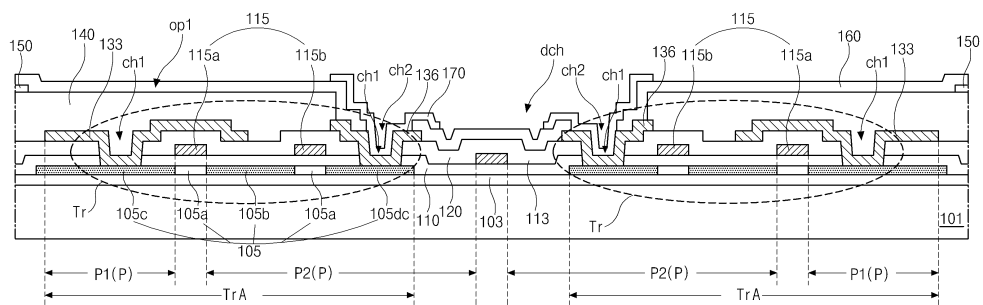
도면1



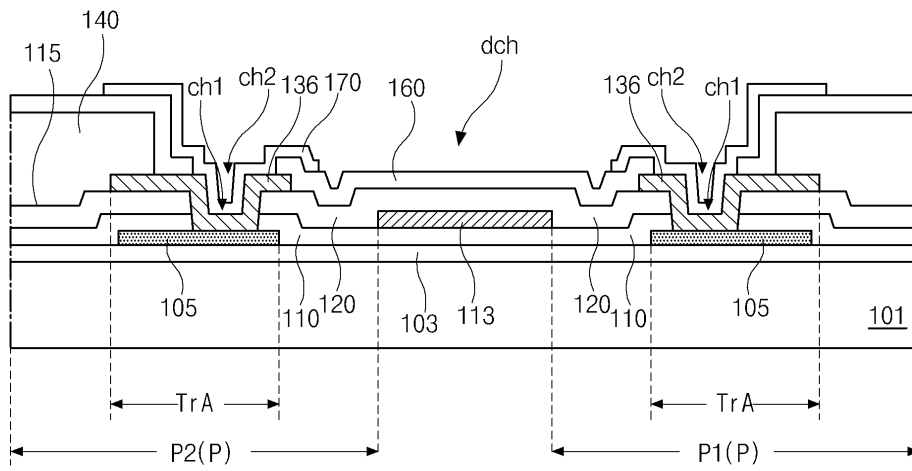
도면2



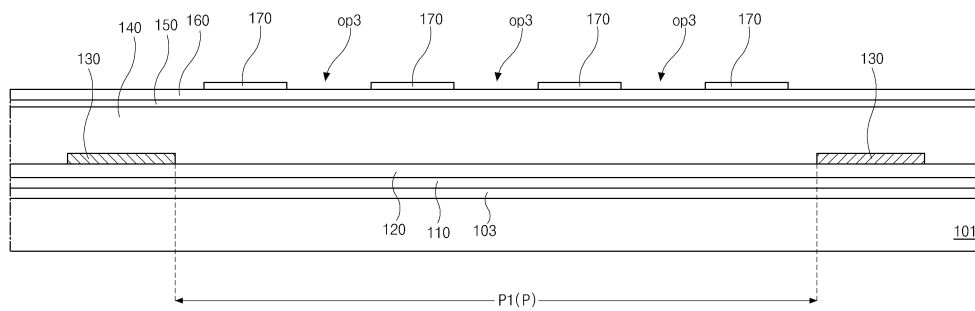
도면3



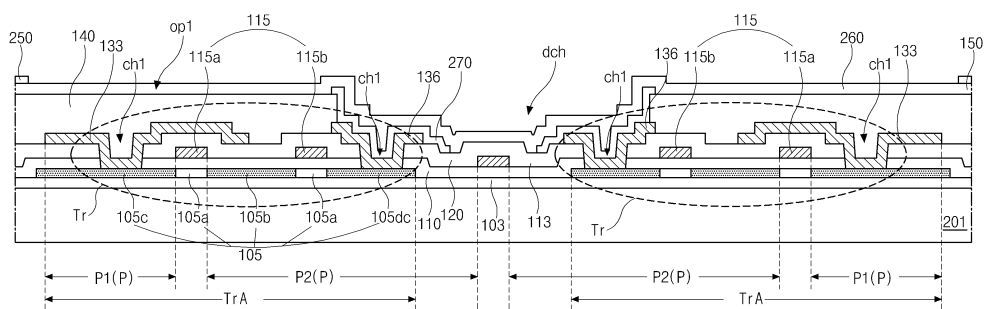
도면4



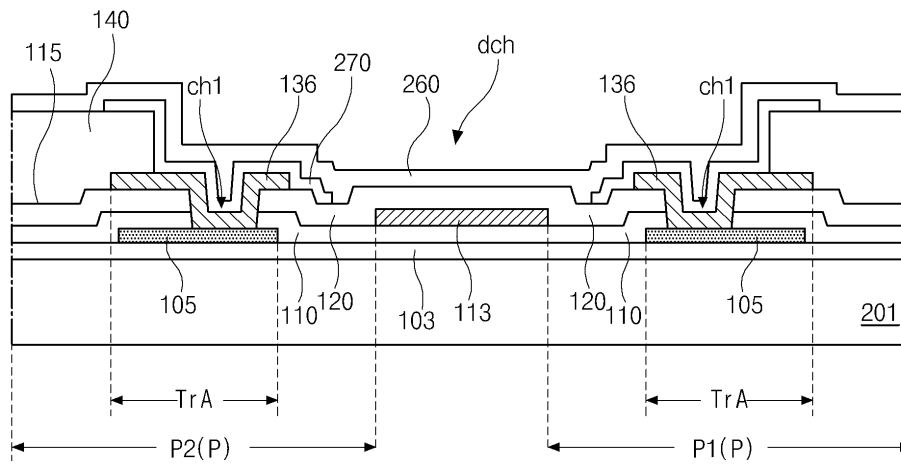
도면5



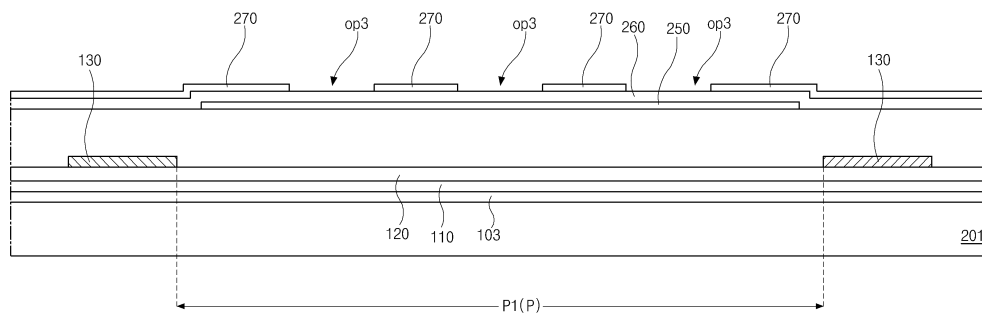
도면6



도면7



도면8



专利名称(译)	边缘场切换模式阵列板		
公开(公告)号	KR102007833B1	公开(公告)日	2019-08-06
申请号	KR1020130047867	申请日	2013-04-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	정의현 이정일 김가경		
发明人	정의현 이정일 김가경		
IPC分类号	G02F1/1343		
审查员(译)	Hansangil		
其他公开文献	KR1020140129504A		
外部链接	Espacenet		

摘要(译)

用于液晶显示装置的阵列基板，包括：具有显示区域和非显示区域的基板；和具有显示区域的基板。栅极线和基板上的第一和第二数据线；在第一和第二像素区域中的第一和第二薄膜晶体管，第一薄膜晶体管连接到栅极线和第一数据线，第二薄膜晶体管连接到栅极线和第二数据线；在第一和第二薄膜晶体管上的平坦化层，平坦化层具有暴露第一和第二薄膜晶体管的两个漏极的漏极接触孔；像素电极和公共电极位于平坦化层上方。