



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년06월29일
(11) 등록번호 10-1872481
(24) 등록일자 2018년06월22일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01) G09G 3/36 (2006.01)
(21) 출원번호 10-2011-0117066
(22) 출원일자 2011년11월10일
심사청구일자 2016년10월28일
(65) 공개번호 10-2013-0051740
(43) 공개일자 2013년05월21일
(56) 선행기술조사문헌
KR1020110014016 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
조영직
경기도 파주시 월롱면 엘씨디로 201 103동 1521호
(덕은리, 정다운마을)
(74) 대리인
특허법인네이트

전체 청구항 수 : 총 6 항

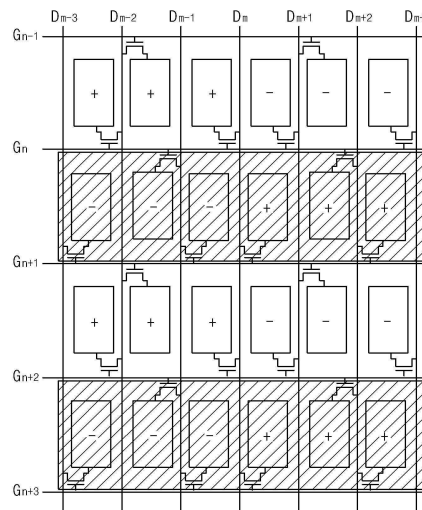
심사관 : 김민수

(54) 발명의 명칭 액정표시장치 및 그 구동방법

(57) 요약

본 발명은 액정표시장치 및 그 구동방법에 관한 것으로, 저온 구동시 한 수평주기 동안에 발생하는 데이터 트랜지션(Data Transition)을 감소시켜 소비전력을 줄이는 것을 특징으로 한다.

대표도 - 도6



명세서

청구범위

청구항 1

영상을 표시하는 액정패널과, 서로 교차하여 다수의 부화소영역을 정의하는 다수의 게이트 배선 및 다수의 데이터 배선과, 상기 다수의 부화소영역 각각에 형성되는 제 1 내지 제 4 박막트랜지스터를 포함하며,

상기 제 1 박막트랜지스터는, 제 N 번째 게이트 배선 및 제 M-2 번째 데이터 배선과 연결되고,

상기 제 2 박막트랜지스터는, 제 N-1 번째 게이트 배선 및 제 M-2 번째 데이터 배선과 연결되며,

상기 제 3 박막트랜지스터는, 제 N+1 번째 게이트 배선 및 제 M-3 번째 데이터 배선과 연결되고,

상기 제 4 박막트랜지스터는, 제 N 번째 게이트 배선 및 제 M-1 번째 데이터 배선과 연결되며,

상기 액정패널에는,

인접하는 상기 제 1 박막트랜지스터 및 제 2 박막트랜지스터 그리고 제 N 번째 게이트 배선 및 제 M 번째 데이터 배선과 연결된 제 5 박막트랜지스터를 포함하는 제 1 부화소그룹이 상기 게이트 배선이 연장된 방향으로 반복적으로 배열되고,

인접하는 상기 제 3 박막트랜지스터 및 제 4 박막트랜지스터 그리고 제 N+1 번째 게이트 배선 및 제 M-1 번째 데이터 배선과 연결된 제 6 박막트랜지스터를 포함하는 제 2 부화소그룹이 상기 게이트 배선이 연장된 방향으로 반복적으로 배열되며,

상기 제 1 부화소그룹과 제 2 부화소그룹이 상기 데이터 배선이 연장된 방향으로 교번하여 반복적으로 배열되는 것을 특징으로 하는 액정표시장치.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 제 1 부화소그룹에는 제 1 극성의 데이터 신호가 인가되고, 상기 게이트 배선이 연장된 방향으로 상기 제 1 부화소그룹마다 교대로 제 2 극성 및 제 1 극성의 데이터 신호가 인가되고,

상기 제 2 부화소그룹에는 제 2 극성의 데이터 신호가 인가되고, 상기 게이트 배선이 연장된 방향으로 제 2 부화소그룹마다 교대로 제 1 극성 및 제 2 극성의 데이터 신호가 인가되는 것을 특징으로 하는 액정표시장치.

청구항 4

제3항에 있어서,

상기 제 1 부화소그룹 또는 제 2 부화소그룹에 인가되는 데이터 신호의 계조는 동일한 것을 특징으로 하는 액정표시장치.

청구항 5

제1항에 있어서,

영상 신호 및 제어신호를 공급하는 타이밍 제어부와;

게이트 신호를 생성하고, 생성된 상기 게이트 신호를 상기 액정패널로 공급하는 게이트 드라이버와;

상기 타이밍 제어부로부터 전달 받은 상기 영상 신호를 이용하여 데이터 신호를 생성하고, 생성된 상기 데이터 신호를 상기 액정패널로 전달하는 소스 드라이버

를 더 포함하는 것을 특징으로 하는 액정표시장치.

청구항 6

영상을 표시하는 액정패널과, 서로 교차하여 다수의 부화소영역을 정의하는 다수의 게이트 배선 및 다수의 데이터 배선과, 상기 다수의 부화소영역 각각에 형성되는 제 1 내지 제 4 박막트랜지스터를 포함하는 액정표시장치의 구동방법에 있어서,

제 M-2 번째 데이터 배선을 통해 상기 제 2 박막트랜지스터 및 제 1 박막트랜지스터로 제 1 극성의 데이터 신호를 순차적으로 인가하고,

제 M-1 번째 데이터 배선을 통해 상기 제 4 박막트랜지스터 및 제 3 박막트랜지스터로 제 2 극성의 데이터 신호를 순차적으로 인가하며,

제 M 번째 데이터 배선을 통해 상기 제 1 박막트랜지스터 및 제 3 박막트랜지스터로 제 1 극성의 데이터 신호를 순차적으로 인가하는 단계를 포함하며,

상기 제 1 박막트랜지스터는 제 N 번째 게이트 배선 및 제 M-2 번째 데이터 배선과 연결되고,

상기 제 2 박막트랜지스터는, 제 N-1 번째 게이트 배선 및 제 M-2 번째 데이터 배선과 연결되며,

상기 제 3 박막트랜지스터는, 제 N+1 번째 게이트 배선 및 제 M-3 번째 데이터 배선과 연결되고,

상기 제 4 박막트랜지스터는, 제 N 번째 게이트 배선 및 제 M-1 번째 데이터 배선과 연결되며,

상기 액정패널에는,

인접하는 상기 제 1 박막트랜지스터 및 제 2 박막트랜지스터 그리고 제 N 번째 게이트 배선 및 제 M 번째 데이터 배선과 연결된 제 5 박막트랜지스터를 포함하는 제 1 부화소그룹이 상기 게이트 배선이 연장된 방향으로 반복적으로 배열되고,

인접하는 상기 제 3 박막트랜지스터 및 제 4 박막트랜지스터 그리고 제 N+1 번째 게이트 배선 및 제 M-1 번째 데이터 배선과 연결된 제 6 박막트랜지스터를 포함하는 제 2 부화소그룹이 상기 게이트 배선이 연장된 방향으로 반복적으로 배열되며,

상기 제 1 부화소그룹과 제 2 부화소그룹이 상기 데이터 배선이 연장된 방향으로 교번하여 반복적으로 배열되는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 7

제6항에 있어서,

상기 제 M-2 번째 데이터 배선을 통해 인가되는 상기 제 1 극성의 데이터 신호의 전압레벨은 하이레벨이고,

상기 제 M-1 번째 데이터 배선을 통해 인가되는 상기 제 2 극성의 데이터 신호의 전압레벨은 하이레벨이고,

상기 제 M 번째 데이터 배선을 통해 인가되는 상기 제 1 극성의 데이터 신호의 전압레벨은 한 수평기간마다 하이레벨 및 로우레벨이 반복되는 것을 특징으로 하는 액정표시장치의 구동방법.

발명의 설명

기술 분야

본 발명은 액정표시장치 및 그 구동방법에 관한 것으로, 보다 상세하게는 저온 구동시 소비전력을 줄이기 위한 액정표시장치 및 그 구동방법에 관한 것이다.

[0001]

배경 기술

- [0002] 최근 정보화 사회가 발전함에 따라 디스플레이 분야에 대한 요구도 다양한 형태로 증가하고 있으며, 이에 부응하여 박형화, 경량화, 저소비 전력화 등의 특징을 지닌 여러 평판 표시 장치(Flat Panel Display device), 예를 들어, 액정표시장치(Liquid Crystal Display device), 플라즈마표시장치(Plasma Display Panel device), 전기발광표시장치(Electro Luminescent Display device) 등이 연구되고 있다.
- [0003] 이 중에서 액정표시장치는 현재 가장 널리 사용되는 평판 표시 장치 중 하나이며, 화소전극과 공통전극 등이 형성되는 두 기판과, 두 기판 사이의 액정층을 포함한다.
- [0004] 이러한 액정표시장치는, 전극에 인가된 전압에 의해 생성된 전기장에 따라 액정층의 액정분자들의 배향을 결정하고, 입사광의 편광을 제어하여 영상을 표시한다.
- [0005] 그리고, 액정표시장치는 동화상 표시에 유리하고 높은 콘트라스트비(contrast ratio)로 인하여 기존의 음극선관(Cathode Ray Tube)을 대체하면서 이동 단말기의 표시장치(노트북 모니터 등)뿐만 아니라 컴퓨터의 모니터, 텔레비전 등으로 다양하게 이용되고 있다.
- [0006] 도1은 일반적인 액정표시장치의 부화소영역의 등가회로를 개략적으로 도시한 도면이다.
- [0007] 도1에 도시한 바와 같이, 액정표시장치에는 서로 교차하여 부화소영역(SP)을 정의하는 게이트 배선(GL) 및 데이터 배선(DL)이 형성된다.
- [0008] 그리고, 각 부화소영역(SP)에는 게이트 배선(GL) 및 데이터 배선(DL)에 연결되는 박막트랜지스터(T), 박막트랜지스터(T)에 연결되는 스토리지 커패시터(Cst) 및 액정커패시터(Clc)가 형성된다.
- [0009] 박막트랜지스터(T)는 게이트 배선(GL)을 통해 게이트 신호에 의해 온/오프가 제어된다.
- [0010] 예를 들어, 게이트 배선(GL)을 통해 게이트 하이 전압(VGH)을 공급 받는 경우에는 박막트랜지스터(T)가 턴-온(Turn-On)되고, 게이트 로우 전압(VGL)을 공급 받는 경우에는 박막트랜지스터(T)가 턴-오프(Turn-Off)된다.
- [0011] 그리고, 박막트랜지스터(T)가 턴-온(Turn-On)되는 동안에 데이터 배선(DL)을 통해 데이터 신호가 액정커패시터(Clc)에 공급된다.
- [0012] 이때, 액정커패시터(Clc)는 액정층을 사이에 두고 대면하는 공통 전극(미도시)과 박막트랜지스터(T)에 접속된 화소전극(미도시)으로 구성된다.
- [0013] 이와 같이, 박막트랜지스터(T)를 통해 화소전극에 충전되는 화소전압에 따라 액정의 배열 상태가 변하여 광 투과율을 조절함으로써 계조를 구현하게 된다.
- [0014] 그리고, 스토리지 커패시터(Cst)는, 액정커패시터(Clc)에 충전된 데이터 신호를 다음 프레임까지 유지시키는 역할을 한다.
- [0015] 도2는 종래의 액정패널을 개략적으로 도시한 도면이고, 도3은 종래의 액정패널의 구동을 설명하기 위해 참조되는 도면이다. 도1을 참조하여 설명한다.
- [0016] 도2에 도시한 바와 같이, 종래의 액정패널은, 다수의 부화소영역(도1의 SP)을 포함한다. 다수의 부화소영역(SP)은, 예를 들어, 적, 녹, 청 부화소영역(SP)일 수 있으며, 그러한 적, 녹, 청 부화소영역(SP)이 가로방향(수평방향) 및 세로방향(수직방향)으로 순차적으로 배치될 수 있다.
- [0017] 그리고, 다수의 부화소영역(SP)에는 다수의 게이트 배선(G_n , G_{n+1} , G_{n+2} , G_{n+3} ,) 및 다수의 데이터 배선(D_{m-3} , D_{m-2} , D_{m-1} , D_m , D_{m+1} , D_{m+2} , D_{m+3} ,)에 연결되는 박막트랜지스터 등이 형성될 수 있다.
- [0018] 이러한 박막트랜지스터는 각 게이트 배선을 통해 전달되는 게이트 신호에 응답하여 턴-온(Turn-On)되고, 턴-온(Turn-On) 시간 동안에 각 데이터 배선을 통해 데이터 신호를 액정커패시터(Clc)에 공급할 수 있다.
- [0019] 이와 같은, 박막트랜지스터는 제 1 박막트랜지스터와 제 2 박막트랜지스터로 구분될 수 있다.

- [0020] 여기서, 제 1 박막트랜지스터는 좌측의 데이터 배선과 연결되고, 제 2 박막트랜지스터는 우측의 데이터 배선과 연결될 수 있다.
- [0021] 예를 들어, 제 N 번째 게이트 배선(G_n)과 연결되는 제 1 박막트랜지스터는, 좌측의 데이터 배선과 연결될 수 있다.
- [0022] 그리고, 제 N+1 번째 게이트 배선(G_{n+1})과 연결되는 제 2 박막트랜지스터는, 우측의 데이터 배선과 연결될 수 있다.
- [0023] 한편, 저온 구동(Low Temperature Driving)시 소비전력을 테스트하기 위해 여러 테스트 영상 패턴을 이용할 수 있다.
- [0024] 예를 들어, 테스트 영상 패턴은 솔리드 형태의 블랙 또는 화이트 영상 패턴, 모자이크 형태의 블랙 및 화이트 영상 패턴, 수직 스트라이프 형태의 블랙 및 화이트 영상 패턴, 수평 스트라이프 형태의 블랙 및 화이트 영상 패턴 등일 수 있다.
- [0025] 이하에서는 수평 스트라이프 형태의 블랙 및 화이트 영상 패턴을 이용하여 소비전력을 테스트하는 것을 예를 들어 설명하기로 한다.
- [0026] 도2에서 게이트 배선 별로 수평 스트라이프 형태의 화이트 및 블랙 영상이 구현되고 있음을 도시하였다.
- [0027] 즉, 제 N 번째 게이트 배선(G_n)과 연결된 제 1 박막트랜지스터를 포함하는 부화소영역(SP)에서는 화이트 영상이 구현되고, 제 N+1 번째 게이트 배선(G_{n+1})과 연결되는 제 2 박막트랜지스터를 포함하는 부화소영역(SP)에서는 블랙 영상이 구현되고 있다.
- [0028] 이와 같이 종래의 액정패널에서 수평 스트라이프 형태의 블랙 및 화이트 영상 패턴을 구현하기 위해서, 수평주기마다 화이트 영상과 블랙 영상에 대응되는 데이터 신호를 인가할 필요가 있다.
- [0029] 그 결과, 도3에 도시한 바와 같이, 제 N-2 번째 내지 제 M 번째 데이터 배선($D_{m-2} \sim D_m$)을 통해 전달되는 각각 데이터 신호는 모두 한 수평주기(1H)마다 데이터 트랜지션(Data Transition)이 발생하게 된다.
- [0030] 이를 자세히 설명하면, 부화소영역에서 계조를 구현하기 위해서는 액정의 배열 상태 변화에 따른 광 투과율 변화를 이용하는데, 액정의 배열 상태는 화소전극과 공통전극에서의 전압차에 따라 달라지게 된다.
- [0031] 즉, 부화소영역에서 구현되는 계조는 화소전극에 충전되는 화소전압과 공통전압과의 전압차에 의해 조절될 수 있다.
- [0032] 그리고, 계조를 구현하기 위한 전압레벨은 데이터 신호의 극성에 따라 달라질 수 있다.
- [0033] 예를 들어, 데이터 신호의 극성이 정극성(+)인 경우에는 로우레벨에 의해 구현되는 계조가 블랙인 반면에, 데이터 신호의 극성이 부극성(-)인 경우에는 로우레벨에 의해 구현되는 계조가 화이트가 된다.
- [0034] 도2 및 도3을 다시 살펴보면, 제 M-2 번째 데이터 배선(D_{m-2}) 및 제 M 번째 데이터 배선(D_m)을 통해 인가되는 데이터 신호의 극성은 부극성(-)이다. 이때, 제 M-2 번째 데이터 배선(D_{m-2}) 및 제 M 번째 데이터 배선(D_m)과 연결되는 부화소영역으로 인가되는 공통전압은 (-)값을 갖게 된다.
- [0035] 그 결과 제 M-2 번째 데이터 배선(D_{m-2}) 및 제 M 번째 데이터 배선(D_m)과 연결되는 부화소영역의 계조는 데이터 신호가 하이레벨일 경우에 블랙이 된다.
- [0036] 한편, 제 M-1 번째 데이터 배선(D_{m-1})을 통해 인가되는 데이터 신호의 극성은 정극성(+)이다. 이때, 제 M-1 번째 데이터 배선(D_{m-1})과 연결되는 부화소영역으로 인가되는 공통전압은 (+)값을 갖게 된다.
- [0037] 그 결과 제 M-1 번째 데이터 배선(D_{m-1})과 연결되는 부화소영역의 계조는 데이터 신호가 하이레벨일 경우에 화이트가 된다.
- [0038] 즉, 종래의 액정패널에서 수평 스트라이프 형태의 블랙 및 화이트 영상 패턴을 구현하기 위해서, 데이터 배선에서는 수평주기마다 데이터 트랜지션(Data Transition)이 발생하게 된다.
- [0039] 이와 같이 종래의 액정패널에서는 모든 데이터 배선에서 수평주기마다 데이터 트랜지션(Data Transition)이 발생하기 때문에 소비전력에 취약하다는 문제점이 있었다.

발명의 내용

해결하려는 과제

- [0040] 본 발명은, 상기와 같은 문제점을 해결하기 위한 것으로, 저온 구동시 데이터 트랜지션(Data Transition)을 감소시켜 소비전력을 줄일 수 있는 액정표시장치 및 그 구동방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

- [0041] 상기한 바와 같은 목적을 달성하기 위한 액정표시장치는, 영상을 표시하는 액정패널과, 서로 교차하여 다수의 부화소영역을 정의하는 다수의 게이트 배선 및 다수의 데이터 배선과, 상기 다수의 부화소영역 각각에 형성되는 제 1 내지 제 4 박막트랜지스터를 포함하며, 상기 제 1 박막트랜지스터는 제 N 번째 게이트 배선 및 제 M-2 번째 데이터 배선과 연결되고, 상기 제 2 박막트랜지스터는, 제 N-1 번째 게이트 배선 및 제 M-2 번째 데이터 배선과 연결되며, 상기 제 3 박막트랜지스터는, 제 N+1 번째 게이트 배선 및 제 M-3 번째 데이터 배선과 연결되고, 상기 제 4 박막트랜지스터는, 제 N 번째 게이트 배선 및 제 M-1 번째 데이터 배선과 연결되는 것을 특징으로 한다.
- [0042] 여기서, 상기 액정패널에는, 인접하는 상기 제 1 박막트랜지스터 및 제 2 박막트랜지스터 그리고 제 1 박막트랜지스터를 포함하는 제 1 부화소그룹이 상기 게이트 배선이 연장된 방향으로 반복적으로 배열되고, 인접하는 상기 제 3 박막트랜지스터 및 제 4 박막트랜지스터 그리고 상기 제 3 박막트랜지스터를 포함하는 제 2 부화소그룹이 상기 게이트 배선이 연장된 방향으로 반복적으로 배열되며, 상기 제 1 부화소그룹 및 제 2 부화소그룹이 상기 데이터 배선이 연장된 방향으로 반복적으로 배열될 수 있다.
- [0043] 그리고, 상기 제 1 부화소그룹에는 제 1 극성의 데이터 신호가 인가되고, 상기 게이트 배선이 연장된 방향으로 상기 제 1 부화소그룹마다 교대로 제 2 극성 및 제 1 극성의 데이터 신호가 인가되고, 상기 제 2 부화소그룹에는 제 2 극성의 데이터 신호가 인가되고, 상기 게이트 배선이 연장된 방향으로 제 2 부화소그룹마다 교대로 제 1 극성 및 제 2 극성의 데이터 신호가 인가될 수 있다.
- [0044] 또한, 상기 제 1 부화소그룹 또는 제 2 부화소그룹에 인가되는 데이터 신호의 계조는 동일한 것이 바람직하다.
- [0045] 한편, 본 발명에 따른 영상 신호 및 제어신호를 공급하는 타이밍 제어부와; 게이트 신호를 생성하고, 생성된 상기 게이트 신호를 상기 액정패널로 공급하는 게이트 드라이버와; 상기 타이밍 제어부로부터 전달 받은 상기 영상 신호를 이용하여 데이터 신호를 생성하고, 생성된 상기 데이터 신호를 상기 액정패널로 전달하는 소스 드라이버를 더 포함할 수 있다.
- [0046] 상기한 바와 같은 목적을 달성하기 위한 본 발명에 실시예에 따른 액정표시장치의 구동방법은, 서로 교차하여 다수의 부화소영역을 정의하는 다수의 게이트 배선 및 다수의 데이터 배선과, 상기 다수의 부화소영역 각각에 형성되는 제 1 내지 제 4 박막트랜지스터를 포함하는 액정표시장치의 구동방법에 있어서, 제 M-2 번째 데이터 배선을 통해 상기 제 2 박막트랜지스터 및 제 1 박막트랜지스터로 제 1 극성의 데이터 신호를 순차적으로 인가하고, 제 M-1 번째 데이터 배선을 통해 상기 제 4 박막트랜지스터 및 제 3 박막트랜지스터로 제 2 극성의 데이터 신호를 순차적으로 인가하며, 제 M 번째 데이터 배선을 통해 상기 제 1 박막트랜지스터 및 제 3 박막트랜지스터로 제 1 극성의 데이터 신호를 순차적으로 인가하는 단계를 포함하며, 상기 제 1 박막트랜지스터는 제 N 번째 게이트 배선 및 제 M-2 번째 데이터 배선과 연결되고, 상기 제 2 박막트랜지스터는, 제 N-1 번째 게이트 배선 및 제 M-2 번째 데이터 배선과 연결되며, 상기 제 3 박막트랜지스터는, 제 N+1 번째 게이트 배선 및 제 M-3 번째 데이터 배선과 연결되고, 상기 제 4 박막트랜지스터는, 제 N 번째 게이트 배선 및 제 M-1 번째 데이터 배선과 연결되는 것을 특징으로 한다.
- [0047] 여기서, 상기 제 M-2 번째 데이터 배선을 통해 인가되는 상기 제 1 극성의 데이터 신호의 전압레벨은 하이레벨이고, 상기 제 M-1 번째 데이터 배선을 통해 인가되는 상기 제 2 극성의 데이터 신호의 전압레벨은 하이레벨이고, 상기 제 M 번째 데이터 배선을 통해 인가되는 상기 제 1 극성의 데이터 신호의 전압레벨은 한 수평기간마다 하이레벨 및 로우레벨이 반복되는 것이 바람직하다.

발명의 효과

- [0048] 이상 설명한 바와 같이, 본 발명에 따른 액정표시장치 및 그 구동방법에서는, 저온 구동시 한 수평주기 동안에 발생하는 데이터 트랜지션(Data Transition)을 감소시킬 수 있다.
- [0049] 그 결과 저온 구동시 소비전력을 줄일 수 있다.

도면의 간단한 설명

- [0050] 도1은 일반적인 액정표시장치의 부화소영역의 등가회로를 개략적으로 도시한 도면이다.
- 도2는 종래의 액정패널을 개략적으로 도시한 도면이다.
- 도3은 종래의 액정패널의 구동을 수평 주기 단위로 설명하기 위해 참조되는 도면이다.
- 도4는 본 발명의 실시예에 따른 액정표시장치를 개략적으로 도시한 도면이다.
- 도5는 본 발명에 따른 액정패널을 개략적으로 도시한 도면이다.
- 도6은 본 발명에 따른 소스 드라이버에서 출력되는 데이터 신호의 극성을 나타내는 도면이다.
- 도7은 본 발명에 따른 액정패널의 구동을 설명하기 위해 참조되는 도면이다.
- 도8a 내지 8c는 본 발명의 실시예에 따른 액정패널의 구동을 데이터 배선 별로 설명하기 위해 참조되는 도면이다.
- 도9는 본 발명의 실시예에 따른 액정패널의 구동을 수평 주기 단위로 설명하기 위해 참조되는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0051] 이하, 도면을 참조하여 본 발명의 실시예를 상세히 설명한다.
- [0052] 도4는 본 발명의 실시예에 따른 액정표시장치를 개략적으로 도시한 도면이고, 도5는 본 발명에 따른 액정패널을 개략적으로 도시한 도면이다.
- [0053] 도4에 도시한 바와 같이, 본 발명에 따른 액정표시장치(100)는, 액정패널(110)과 소스 드라이버(120), 게이트 드라이버(130)와, 소스 드라이버(120) 및 게이트 드라이버(130) 각각의 구동 타이밍을 제어하기 위한 타이밍 제어부(140) 등을 포함할 수 있다.
- [0054] 액정패널(110)은, 다수의 게이트 배선(GL) 및 다수의 데이터 배선(DL)이 서로 교차하여 정의되는 다수의 부화소영역(SP)을 포함할 수 있으며, 다수의 부화소영역(SP)은, 예를 들어, 적, 녹, 청 부화소영역(SP)일 수 있으며, 가로방향(수평방향)으로 순차적으로 배치될 수 있다.
- [0055] 그리고, 다수의 부화소영역(SP)에는 게이트 배선(GL) 및 데이터 배선(DL)에 연결되는 박막트랜지스터(T), 박막트랜지스터(T)에 연결되는 스토리지 커패시터(Cst) 및 액정커패시터(Clc)가 형성될 수 있다.
- [0056] 이러한 박막트랜지스터는 각각의 게이트 배선을 통해 전달되는 게이트 신호에 응답하여 턴-온(Turn-On)되고, 턴-온(Turn-On) 시간 동안에 각각의 데이터 배선을 통해 데이터 신호를 액정커패시터(Clc)에 공급할 수 있다.
- [0057] 박막트랜지스터(T)는 게이트 배선(GL)을 통해 게이트 신호, 즉 게이트 하이 전압(VGH)을 공급 받는 경우 턴-온(Turn-On)됨에 따라 데이터 배선(DL)을 통해 데이터 신호를 액정커패시터(Clc)에 공급하며, 게이트 배선(GL)을 통해 게이트 로우 전압(VGL)을 공급 받는 경우 턴-오프(Turn-Off)된다.
- [0058] 액정커패시터(Clc)는 등가적으로 캐패시터로 표현되며, 액정을 사이에 두고 대면하는 공통 전극(미도시)과 박막트랜지스터(T)에 접속된 화소전극(미도시)으로 구성된다.
- [0059] 이러한 액정커패시터(Clc)는 박막트랜지스터(T)를 통해 충전되는 데이터 신호에 따라 액정의 배열 상태가 가변하여 광 투과율을 조절함으로써 계조를 구현하게 된다.
- [0060] 그리고, 스토리지 캐패시터(Cst)는, 액정커패시터(Clc)에 충전된 데이터 신호를 다음 프레임까지 유지시키는 역

할을 한다.

- [0061] 도5에 도시한 바와 같이, 본 발명에 따른 액정패널(110)에서의 다수의 부화소영역(SP)에는 다수의 게이트 배선(G_{n-1} , G_n , G_{n+1} , G_{n+2} , G_{n+3} ,) 및 다수의 데이터 배선(D_{m-3} , D_{m-2} , D_{m-1} , D_m , D_{m+1} , D_{m+2} , D_{m+3} ,)에 연결되는 스위칭 박막트랜지스터가 형성되어 있다.
- [0062] 본 발명에 따른 액정패널에서의 박막트랜지스터는, 제 1 박막트랜지스터 내지 제 4 박막트랜지스터로 구분될 수 있다.
- [0063] 여기서, 제 1 박막트랜지스터는 하부의 게이트 배선 및 우측의 데이터 배선과 연결되고, 제 2 박막트랜지스터는 상부의 게이트 배선 및 좌측의 데이터 배선과 연결될 수 있다.
- [0064] 그리고, 제 3 박막트랜지스터는 하부의 게이트 배선 및 좌측의 데이터 배선과 연결되고, 제 4 박막트랜지스터는 상부의 게이트 배선 및 우측의 데이터 배선과 연결될 수 있다.
- [0065] 예를 들어, 제 1 박막트랜지스터는, 제 N 번째 게이트 배선(G_n) 및 제 M-2 번째 데이터 배선(D_{m-2})과 연결될 수 있고, 제 2 박막트랜지스터는, 제 N-1 번째 게이트 배선(G_{n-1}) 및 제 M-2 번째 데이터 배선(D_{m-2})과 연결될 수 있다.
- [0066] 제 3 박막트랜지스터는, 제 N+1 번째 게이트 배선(G_{n+1}) 및 제 N-3 번째 데이터 배선(D_{m-3})과 연결될 수 있고, 제 4 박막트랜지스터는, 제 N 번째 게이트 배선(G_n) 및 제 M-1 번째 데이터 배선(D_{m-1})과 연결될 수 있다.
- [0067] 본 발명에 따른 액정패널에서의 박막트랜지스터의 배치를 좀 더 자세히 설명하면, 제 x 번째 수평라인에서는 제 1 박막트랜지스터와 연결되는 제 1 부화소영역(SP1) 및 제 2 박막트랜지스터와 연결되는 제 2 부화소영역(SP2) 및 제 1 박막트랜지스터와 연결되는 제 3 부화소영역(SP3)이 하나의 단위가 되어 게이트 배선이 연장되는 방향(수평방향)으로 반복적으로 형성되어 있다.
- [0068] 이하에서는, 인접하는 세 개의 제 1 박막트랜지스터 및 제 2 박막트랜지스터 그리고 제 1 박막트랜지스터를 제 1 부화소그룹으로 볼 수 있다.
- [0069] 다시 말해서, 제 x 번째 수평라인에서는 제 1 부화소그룹이 수평방향(행방향)으로 반복적으로 배열된다.
- 다른 한편으로는 인접하는 상기 제 1 박막트랜지스터 및 제 2 박막트랜지스터 그리고 제 N 번째 게이트 배선 및 제 M 번째 데이터 배선과 연결된 제 5 박막트랜지스터를 포함하는 제 1 부화소그룹이 수평방향(행방향)으로 반복적으로 배열된 것으로 볼 수도 있다.
- [0070] 그리고, 제 x+1 번째 수평라인에서는 제 3 박막트랜지스터와 연결되는 제 4 부화소영역(SP4) 및 제 4 박막트랜지스터와 연결되는 제 5 부화소영역(SP5) 및 제 3 박막트랜지스터와 연결되는 제 6 부화소영역(SP6)이 하나의 단위가 되어 게이트 배선이 연장되는 방향(수평방향)으로 반복적으로 형성되어 있다.
- [0071] 이하에서는, 인접하는 세 개의 제 3 박막트랜지스터 및 제 4 박막트랜지스터 그리고 제 3 박막트랜지스터를 제 2 부화소그룹으로 볼 수 있다.
- [0072] 다시 말해서, 제 x+1 번째 수평라인에서는 제 2 부화소그룹이 수평방향(행방향)으로 반복적으로 배열된다.
- 다른 한편으로는 인접하는 상기 제 3 박막트랜지스터 및 제 4 박막트랜지스터 그리고 제 N+1 번째 게이트 배선 및 제 M-1 번째 데이터 배선과 연결된 제 6 박막트랜지스터를 포함하는 제 2 부화소그룹이 상기 게이트 배선이 수평방향(행방향)으로 반복적으로 배열된 것으로 볼 수도 있다.
- [0073] 한편, 제 y 번째 수직라인에서는 제 1 박막트랜지스터와 연결되는 제 1 부화소영역(SP1) 및 제 3 박막트랜지스터와 연결되는 제 4 부화소영역(SP4)이 데이터 배선이 연장되는 방향(수직방향)으로 반복적으로 형성되어 있다.
- [0074] 그리고, 제 y+1 번째 수직라인에서는 제 2 박막트랜지스터와 연결되는 제 2 부화소영역(SP2) 및 제 4 박막트랜지스터와 연결되는 제 5 부화소영역(SP5)이 데이터 배선이 연장되는 방향(수직방향)으로 반복적으로 형성되어 있다.
- [0075] 다시 말해서, 제 y 번째 수직라인에서는 제 1 박막트랜지스터 및 제 3 박막트랜지스터가 수직방향(열방향)으로 반복적으로 배열되고, 제 y+1 번째 수직라인에서는 제 2 박막트랜지스터 및 제 4 박막트랜지스터가 수직방향(열방향)으로 반복적으로 배열된다.
- [0076] 즉, 제 1 부화소그룹 및 제 2 부화소그룹이 수직방향(열방향)으로 반복적으로 배열된다.

- [0077] 결국 본 발명에 따른 액정패널에서는 제 1 내지 제 6 부화소영역(SP1~SP6)이 하나의 배치단위(A)가 되어 게이트 배선이 연장되는 방향(수평방향) 또는 데이터 배선이 연장되는 방향(수직방향)으로 반복적으로 형성되어 있다.
- [0078] 다시 도4를 살펴보면, 소스 드라이버(120)는 액정패널(110)로 데이터 신호를 공급하는 적어도 하나의 드라이버 IC(미도시)를 포함할 수 있다.
- [0079] 소스 드라이버(120)는 타이밍 제어부(140)로부터 전달 받은 다수의 데이터 제어 신호 및 영상 신호를 이용하여 데이터 신호를 생성하고, 생성한 데이터 신호를 다수의 데이터 배선(DL)을 통해 액정패널(110)로 공급한다.
- [0080] 게이트 드라이버(130)는 GIP(Gate In Panel)방식 등으로 형성될 수 있으며, 타이밍 제어부(140)로부터 전달 받은 다수의 게이트 제어신호를 이용하여 게이트신호를 생성하고, 생성된 게이트신호를 다수의 게이트 배선(GL)을 통해 액정패널(110)로 공급할 수 있다.
- [0081] 다시 말해서, 게이트 드라이버(130)는 게이트 스타트 신호(GSP) 및 게이트 클럭 신호(GCLK) 등에 의해 게이트 신호의 출력 타이밍이 결정되고, 해당 타이밍에 순차적으로 게이트 신호를 다수의 게이트 배선(GL)을 통해 액정패널(110)로 공급할 수 있다.
- [0082] 타이밍 제어부(140)는 그래픽 카드와 같은 시스템으로부터 수직동기신호(VSY), 수평동기신호(HSY), 데이터 인에이블 신호(DE) 등과 같은 다수의 제어신호를 전달 받아 게이트 드라이버(130) 및 소스 드라이버(120)의 동작 타이밍을 제어하기 위한 다수의 게이트 제어신호, 다수의 데이터제어신호를 각각 생성하여 해당 드라이버로 공급할 수 있다.
- [0083] 예를 들어, 타이밍 제어부(140)는, 소스 스타트 펄스(SSP), 소스 쉬프트 클럭(SSC), 소스 출력 인에이블(SOE) 등과 같은 다수의 데이터 제어신호 등을 생성하여 소스 드라이버(120)의 적어도 하나의 드라이버 IC로 공급할 수 있다.
- [0084] 그리고, 타이밍 제어부(140)는 다수의 데이터 제어신호와 함께 영상 신호(RGB)를 소스 드라이버(120)에 공급하여 소스 드라이버(120)가 영상 신호(RGB) 및 다수의 데이터 제어신호를 이용하여 데이터 신호를 생성하고, 생성된 데이터 신호를 액정패널(110)의 다수의 데이터배선(DL)에 공급하도록 제어할 수 있다.
- [0085] 도6은 본 발명에 따른 소스 드라이버에서 출력되는 데이터 신호의 극성을 나타내는 도면이고, 도7은 본 발명에 따른 액정패널의 구동을 설명하기 위해 참조되는 도면이다. 도5를 참조하여 설명한다.
- [0086] 도6에 도시한 바와 같이, 임의의 프레임 동안에 제 M-2 번째 데이터 배선 및 제 M 번째 데이터 배선(Dm-2, Dm)을 통해 인가되는 데이터 신호의 극성은 정극성(+)이고, 제 M-1 번째 데이터 배선 및 제 N+1 번째 데이터 배선(Dm-1, Dm+1)을 통해 인가되는 데이터 신호의 극성은 반전되어 부극성(-)이다.
- [0087] 다음 프레임 동안에 제 M-2 번째 데이터 배선 및 제 M 번째 데이터 배선(Dm-2, Dm)을 통해 인가되는 데이터 신호의 극성은 부극성(-)이고, 제 M-1 번째 데이터 배선 및 제 N+1 번째 데이터 배선(Dm-1, Dm+1)을 통해 인가되는 데이터 신호의 극성은 반전되어 정극성(+)이다.
- [0088] 즉, 본 발명에 따른 액정패널은 수직라인(Column) 반전 방식에 의해 구동되는 바, 한 프레임 동안에 소스 드라이버에서 출력되는 데이터 신호는 데이터 배선마다 동일한 극성을 유지하고 다음 프레임에는 극성이 반전된다.
- [0089] 다시 말해서, 소스 드라이버에서 출력되는 데이터 신호는 프레임 단위로 극성이 반전되어 액정패널로 인가된다.
- [0090] 그런데, 본 발명에 따른 액정패널은 제 1 박막트랜지스터 내지 제 4 박막트랜지스터를 이용하여 구동되기 때문에 실제로 액정패널에서 표시되는 데이터 신호의 극성은 도7에 도시한 바와 같다.
- [0091] 도7에 도시한 바와 같이, 본 발명에 따른 액정패널에서는 수평방향으로 인접한 3개의 부화소영역 별로 동일한 극성의 데이터 신호가 인가된다.
- [0092] 예를 들어, 제 1 내지 제 3 부화소영역(SP1~SP3)에는 동일하게 정극성(+)의 데이터 신호가 인가되고, 제 1 내지 제 3 부화소영역(SP1~SP3)과 수평방향으로 인접하는 3개의 부화소영역에는 부극성(-)의 데이터 신호가 인가될 수 있다.
- [0093] 그 결과 인접한 3개의 부화소영역마다 수평방향으로 인가되는 데이터 신호의 극성은 정극성(+)과 부극성(-) 순

으로 교대로 반복될 수 있다.

- [0094] 또한, 제 1 내지 제 3 부화소영역(SP1~SP3)과 수직방향으로 인접하는 제 4 내지 제 6 부화소영역(SP4~SP6)에는 동일하게 부극성(-)의 데이터 신호가 인가될 수 있다.
- [0095] 따라서, 인접한 3개의 부화소영역마다 수직방향으로 인가되는 데이터 신호의 극성이 정극성(+)과 부극성(-) 순으로 교대로 반복될 수 있다.
- [0096] 그리고, 본 발명에 따른 액정패널의 구동에서도 다른 반전 구동 방식에서와 같이 프레임 별로 극성을 반전하여 인가될 수 있다.
- [0097] 도8a 내지 8c는 본 발명의 실시예에 따른 액정패널의 구동을 데이터 배선 별로 설명하기 위해 참조되는 도면이고, 도9는 본 발명의 실시예에 따른 액정패널의 구동을 수평 주기 단위로 설명하기 위해 참조되는 도면이다. 도 4 및 도5를 참조하여 설명한다.
- [0098] 도8a에 도시한 바와 같이, 임의의 프레임 동안에 제 M-2 번째 데이터 배선(Dm-2)을 통해 인가되는 데이터 신호의 극성은 모두 정극성(+)이다.
- [0099] 먼저, 제 N-1 번째 게이트 배선(Gn-1)에 연결되는 제 2 박막트랜지스터가 턴-온(Turn-On)되는 동안에(①), 제 M-2 번째 데이터 배선(Dm-2)을 통해 제 2 부화소영역(SP2)의 제 2 박막트랜지스터로 정극성(+)의 데이터 신호가 인가될 수 있다.
- [0100] 그리고, 제 N 번째 게이트 배선(Gn)에 연결되는 제 1 박막트랜지스터가 턴-온(Turn-On)되는 동안에(②), 제 M-2 번째 데이터 배선(Dm-2)을 통해 제 1 부화소영역(SP1)의 제 1 박막트랜지스터로 정극성(+)의 데이터 신호가 인가될 수 있다.
- [0101] 다음으로, 제 N+1 번째 게이트 배선(Gn+1)에 연결되는 제 2 박막트랜지스터가 턴-온(Turn-On)되는 동안에(③), 제 M-2 번째 데이터 배선(Dm-2)을 통해 제 2 박막트랜지스터로 정극성(+)의 데이터 신호가 인가될 수 있다.
- [0102] 그리고 나서, 제 N+2 번째 게이트 배선(Gn+2)에 연결되는 제 1 박막트랜지스터가 턴-온(Turn-On)되는 동안에(④), 제 M-2 번째 데이터 배선(Dm-2)을 통해 제 1 박막트랜지스터로 정극성(+)의 데이터 신호가 인가될 수 있다.
- [0103] 이때, 본 발명의 실시예에 따른 액정패널에서는 수평 스트라이프 형태의 블랙 및 화이트 영상 패턴을 구현할 때, 제 M-2 번째 데이터 배선(Dm-2)을 통해 인가되는 데이터 신호의 계조가 모두 정극성(+)의 화이트가 되도록 제 1 박막트랜지스터 및 제 2 박막트랜지스터가 배치되어 있다.
- [0104] 도8b에 도시한 바와 같이, 임의의 프레임 동안에 제 M-1 번째 데이터 배선(Dm-1)을 통해 인가되는 데이터 신호의 극성은 모두 부극성(-)이다.
- [0105] 먼저, 제 N 번째 게이트 배선(Gn)에 연결되는 제 4 박막트랜지스터가 턴-온(Turn-On)되는 동안에(②), 제 M-1 번째 데이터 배선(Dm-1)을 통해 제 5 부화소영역(SP5)의 제 4 박막트랜지스터로 부극성(-)의 데이터 신호가 인가될 수 있다.
- [0106] 그리고, 제 N+1 번째 게이트 배선(Gn+1)에 연결되는 제 3 박막트랜지스터가 턴-온(Turn-On)되는 동안에(③), 제 M-1 번째 데이터 배선(Dm-1)을 통해 제 6 부화소영역(SP6)의 제 3 박막트랜지스터로 부극성(-)의 데이터 신호가 인가될 수 있다.
- [0107] 다음으로, 제 N+2 번째 게이트 배선(Gn+2)에 연결되는 제 4 박막트랜지스터가 턴-온(Turn-On)되는 동안에(④), 제 M-1 번째 데이터 배선(Dm-1)을 통해 제 4 박막트랜지스터로 부극성(-)의 데이터 신호가 인가될 수 있다.
- [0108] 다음으로, 제 N+3 번째 게이트 배선(Gn+2)에 연결되는 제 3 박막트랜지스터가 턴-온(Turn-On)되는 동안에(⑤), 제 M-1 번째 데이터 배선(Dm-1)을 통해 제 3 박막트랜지스터로 부극성(-)의 데이터 신호가 인가될 수 있다.
- [0109] 이때, 본 발명의 실시예에 따른 액정패널에서는 수평 스트라이프 형태의 블랙 및 화이트 영상 패턴을 구현할 때, 제 M-1 번째 데이터 배선(Dm-1)을 통해 인가되는 데이터 신호의 계조가 모두 부극성(-)의 블랙이 되도록 제 3 박막트랜지스터 및 제 4 박막트랜지스터가 배치되어 있다.

- [0110] 도8c에 도시한 바와 같이, 임의의 프레임 동안에 제 M 번째 데이터 배선(Dm)을 통해 인가되는 데이터 신호의 극성은 모두 정극성(+)이다.
- [0111] 먼저, 제 N 번째 게이트 배선(Gn)에 연결되는 제 1 박막트랜지스터가 턴-온(Turn-On)되는 동안에(②), 제 M 번째 데이터 배선(Dm)을 통해 제 3 부화소영역(SP3)의 제 1 박막트랜지스터로 정극성(+)의 데이터 신호가 인가될 수 있다.
- [0112] 그리고, 제 N+1 번째 게이트 배선(Gn+1)에 연결되는 제 3 박막트랜지스터가 턴-온(Turn-On)되는 동안에(③), 제 M 번째 데이터 배선(Dm)을 통해 제 3 박막트랜지스터로 정극성(+)의 데이터 신호가 인가될 수 있다.
- [0113] 다음으로, 제 N+2 번째 게이트 배선(Gn+2)에 연결되는 제 1 박막트랜지스터가 턴-온(Turn-On)되는 동안에(④), 제 M 번째 데이터 배선(Dm)을 통해 제 1 박막트랜지스터로 정극성(+)의 데이터 신호가 인가될 수 있다.
- [0114] 다음으로, 제 N+3 번째 게이트 배선(Gn+2)에 연결되는 제 3 박막트랜지스터가 턴-온(Turn-On)되는 동안에(⑤), 제 M 번째 데이터 배선(Dm)을 통해 제 3 박막트랜지스터로 정극성(+)의 데이터 신호가 인가될 수 있다.
- [0115] 이때, 본 발명의 실시예에 따른 액정패널에서는 수평 스트라이프 형태의 블랙 및 화이트 영상 패턴을 구현할 때, 제 M 번째 데이터 배선(Dm)을 통해 인가되는 데이터 신호의 계조는 수평주기마다 정극성(+)의 화이트 또는 정극성(+)의 블랙이 되도록 제 1 박막트랜지스터 및 제 3 박막트랜지스터가 배치되어 있다.
- [0116] 즉, 제 M 번째 데이터 배선(Dm)을 통해 인가되는 데이터 신호의 계조는 한 수평주기(1H)마다 화이트 또는 블랙일 수 있다.
- [0117] 따라서, 도9에 도시한 바와 같이, 제 M-2 번째 데이터 배선(Dm-2) 및 제 M-1 번째 데이터 배선(Dm-1)을 통해서 인가되는 데이터 신호는 동일한 극성의 동일한 계조를 나타내는 전압으로, 한 프레임동안에 데이터 트랜지션(Data Transition)이 없이 액정패널로 동일한 값이 전달된다.
- [0118] 이를 자세하게 살펴보면, 제 M-2 번째 데이터 배선(Dm-2)을 통해 인가되는 데이터 신호의 극성은 정극성(+)이다. 이때, 제 M-2 번째 데이터 배선(Dm-2)과 연결되는 부화소영역으로 인가되는 공통전압은 (+)값을 갖게 된다.
- [0119] 그 결과 제 M-2 번째 데이터 배선(Dm-2)과 연결되는 부화소영역의 계조는 데이터 신호가 하이레벨일 경우에 화이트가 되고, 로우레벨일 경우에 블랙이 된다.
- [0120] 도시된 바와 같이, 제 M-2 번째 데이터 배선(Dm-2)을 통해서 인가되는 데이터 신호는 모두 하이레벨이므로, 제 M-2 번째 데이터 배선(Dm-2)과 연결되는 부화소영역의 계조는 화이트를 나타낸다.
- [0121] 반면에, 제 M-1 번째 데이터 배선(Dm-1)을 통해 인가되는 데이터 신호의 극성은 부극성(-)이다. 이때, 제 M-1 번째 데이터 배선(Dm-1)과 연결되는 부화소영역으로 인가되는 공통전압은 (-)값을 갖게 된다.
- [0122] 그 결과 제 M-1 번째 데이터 배선(Dm-1)과 연결되는 부화소영역의 계조는 데이터 신호가 로우레벨일 경우에 화이트가 되고, 하이레벨일 경우에 블랙이 된다.
- [0123] 도시된 바와 같이, 제 M-1 번째 데이터 배선(Dm-1)을 통해서 인가되는 데이터 신호는 모두 하이레벨이므로, 제 M-1 번째 데이터 배선(Dm-1)과 연결되는 부화소영역의 계조는 블랙을 나타낸다.
- [0124] 한편, 제 M 번째 데이터 배선(Dm)을 통해서 인가되는 데이터 신호는 동일한 정극성(+)을 유지하기는 하나, 한 수평주기(1H)마다 인가되는 전압 레벨이 바뀌면서 데이터 트랜지션(Data Transition)이 발생하고 있다.
- [0125] 이때, 제 M 번째 데이터 배선(Dm)과 연결되는 부화소영역의 계조는 데이터 신호가 하이레벨일 경우에 화이트가 되고, 로우레벨일 경우에 블랙이 된다.
- [0126] 도시된 바와 같이, 제 M 번째 데이터 배선(Dm)을 통해서 인가되는 데이터 신호의 전압 레벨은 하이레벨 또는 로우레벨이 반복되기 때문에 제 M 번째 데이터 배선(Dm)과 연결되는 부화소영역의 계조는 순차 반복적으로 화이트 또는 블랙을 나타낸다.
- [0127] 종래의 액정패널에서는 모든 데이터 배선에서 수평주기마다 데이터 트랜지션(Data Transition)이 발생하기 때문에 소비전력에 취약하다는 문제점이 있었다.
- [0128] 하지만, 본 발명에 따른 액정패널에서는 세 개의 데이터 배선 중 하나의 데이터 배선에서만 데이터 트랜지션

(Data Transition)이 발생하기 때문에 종래대비 발생하는 데이터 트랜지션(Data Transition)이 감소하게 된다.

[0129] 그 결과 본 발명에 따른 액정표시장치에서는 저온 구동시 소비전력을 줄일 수 있다.

[0130] 이상과 같은 본 발명의 실시예는 예시적인 것에 불과하며, 본 발명이 속하는 기술 분야의 통상의 지식을 가진 자라면 본 발명의 요지를 벗어나지 않는 범위 내에서 자유로운 변형이 가능하다. 따라서, 본 발명의 보호범위는 첨부된 특허청구범위 및 이와 균등한 범위 내에서의 본 발명의 변형을 포함한다.

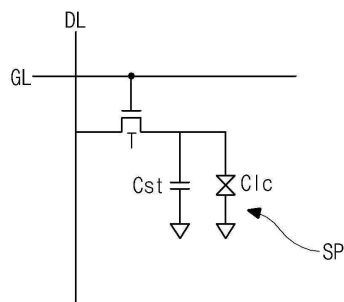
부호의 설명

[0131]

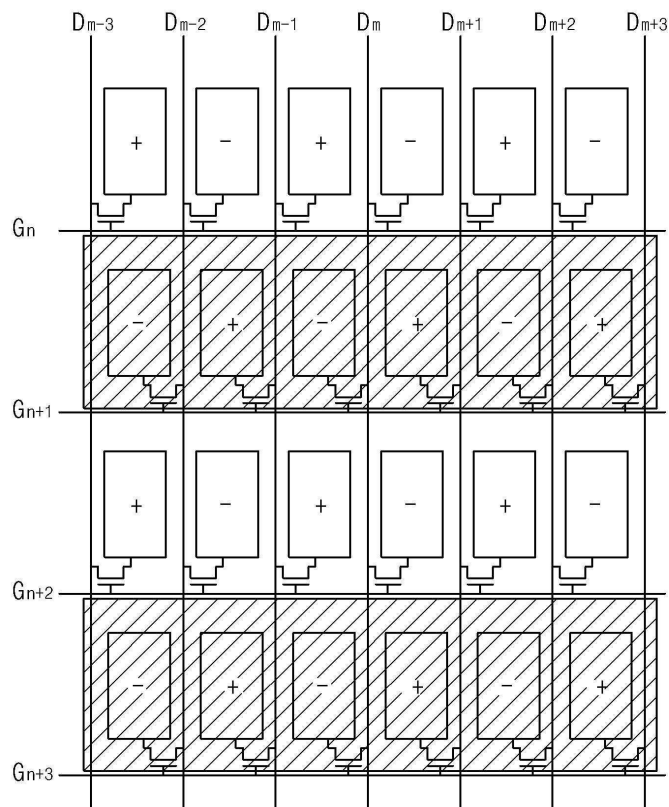
100: 액정표시장치	110: 액정패널
120: 소스 드라이버	130: 게이트 드라이버
140: 타이밍 제어부	

도면

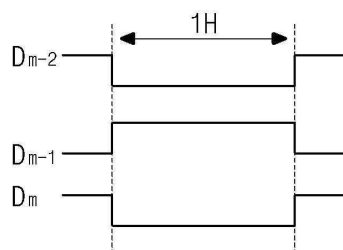
도면1



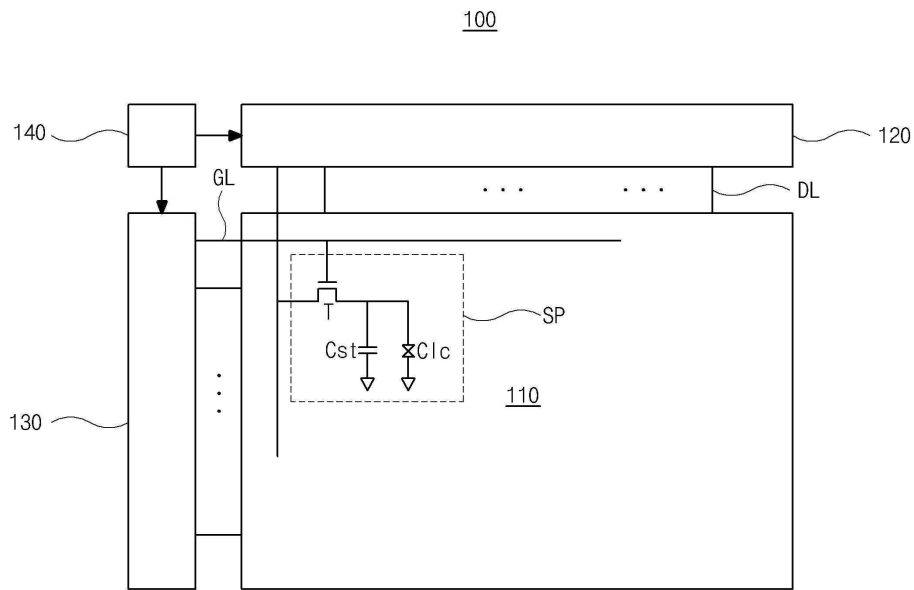
도면2



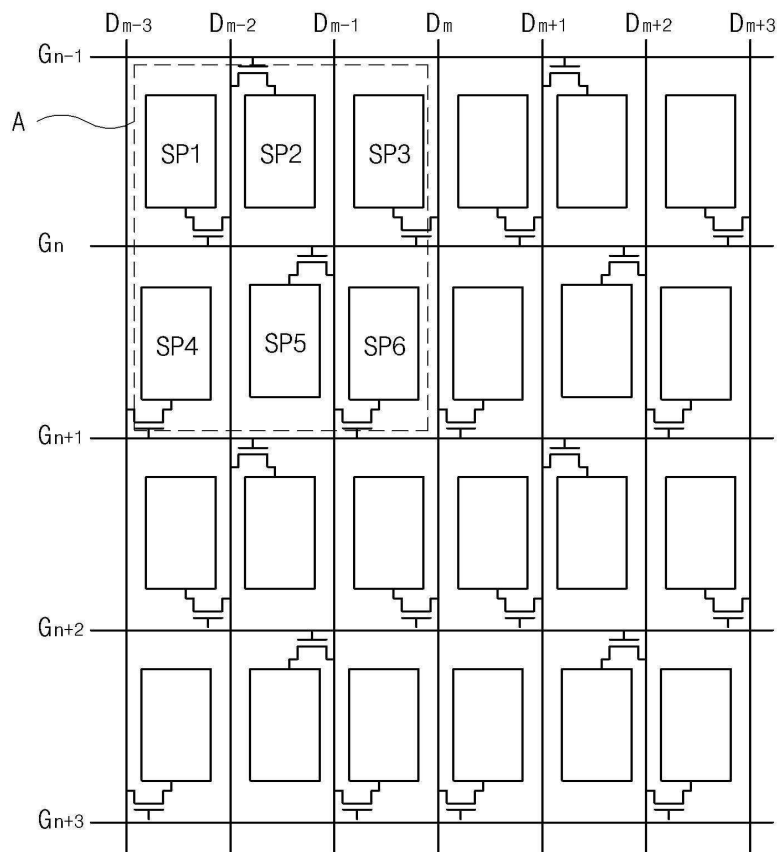
도면3



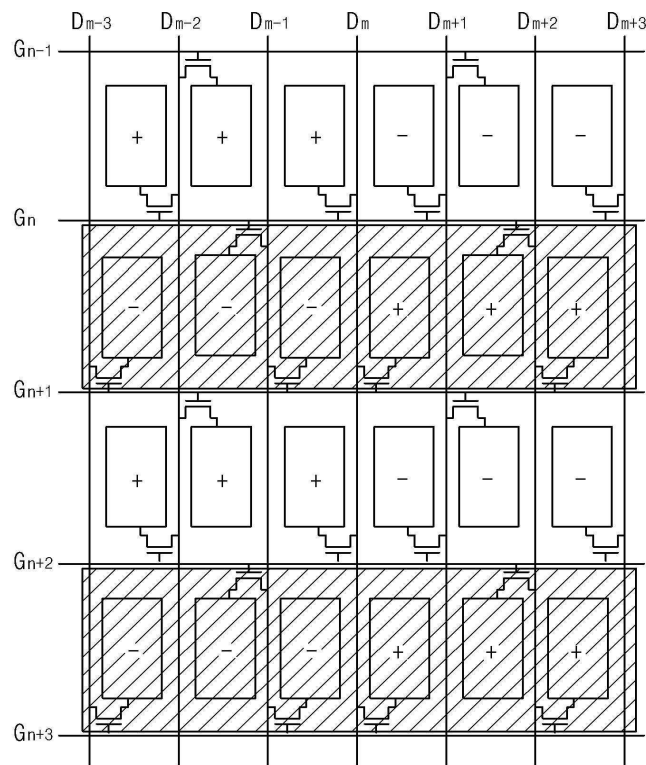
도면4



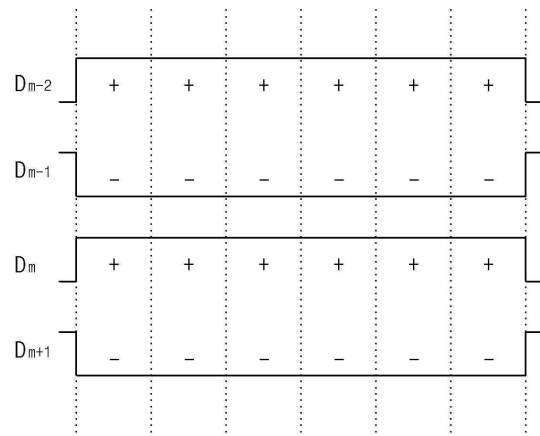
도면5



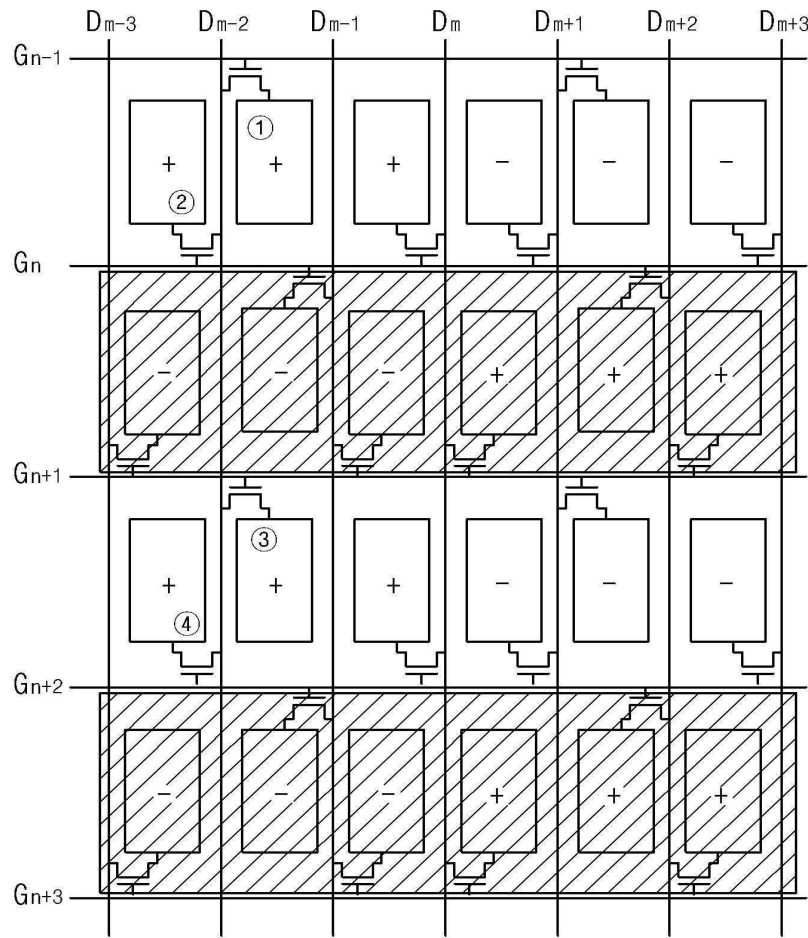
도면6



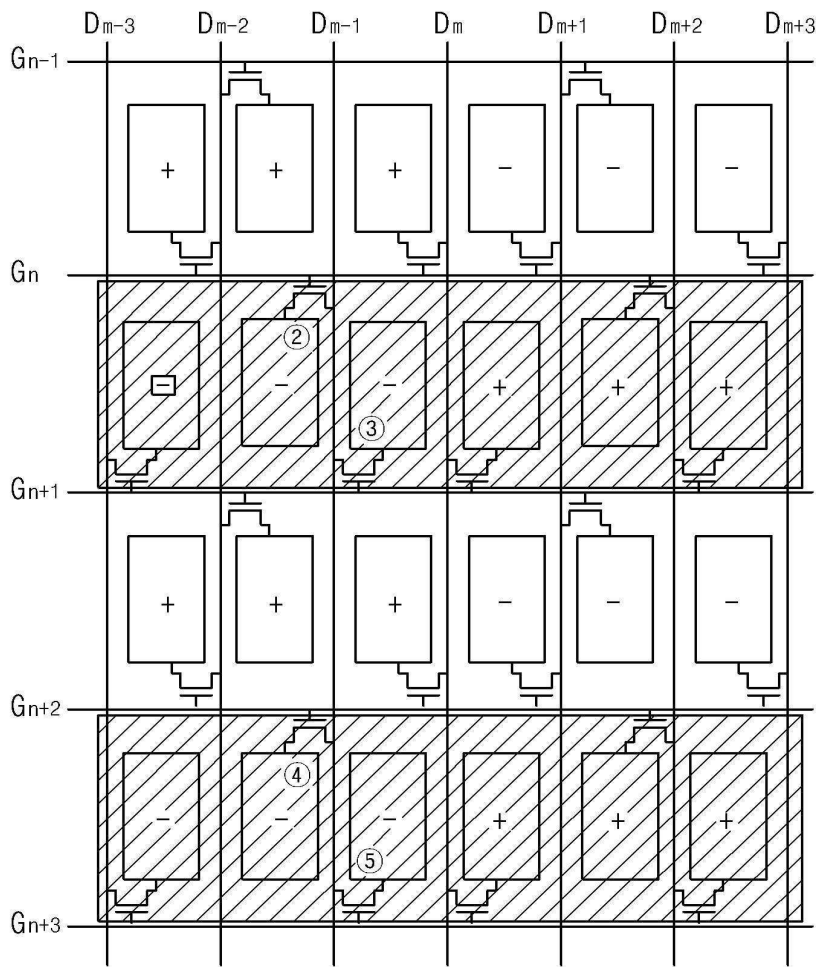
도면7



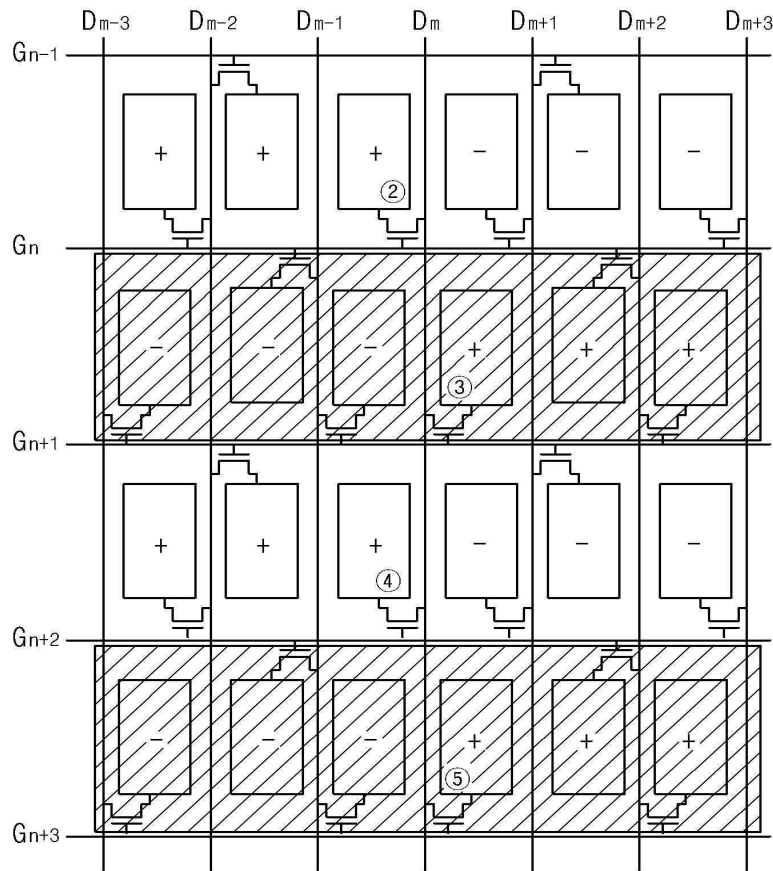
도면8a



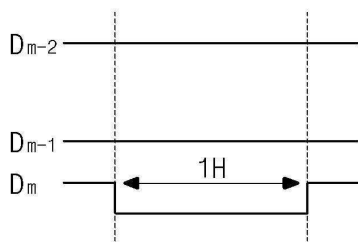
도면8b



도면8c



도면9



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR101872481B1	公开(公告)日	2018-06-29
申请号	KR1020110117066	申请日	2011-11-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JO YOUNG JIK 조영직		
发明人	조영직		
IPC分类号	G02F1/133 G09G3/36 G02F1/1368		
CPC分类号	G09G3/3648 G09G3/3685 G02F1/1368 G09G2330/021		
其他公开文献	KR1020130051740A		
外部链接	Espacenet		

摘要(译)

目的：提供一种液晶显示器及其驱动方法，以减少在低温操作中在水平周期中产生的数据转换。组成：薄膜晶体管连接到N栅极线（ G_n ）和M-2数据线（ D_{m-2} ）。第二薄膜晶体管连接到N-1栅极线（ G_{n-1} ）和M-2数据线（ D_{m-2} ）。第三薄膜晶体管连接到N+1栅极线（ G_{n+1} ）和M-3数据线（ D_{m-3} ）。第四薄膜晶体管连接到N栅极线和M-1数据线（ D_{m-1} ）。

