



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2017년10월26일  
(11) 등록번호 10-1790977  
(24) 등록일자 2017년10월13일

- (51) 국제특허분류(Int. Cl.)  
*G02F 1/1343* (2006.01) *G06F 3/041* (2006.01)
- (21) 출원번호 10-2010-0098253  
(22) 출원일자 2010년10월08일  
심사청구일자 2015년10월01일  
(65) 공개번호 10-2012-0036521  
(43) 공개일자 2012년04월18일  
(56) 선행기술조사문현  
US20070024789 A1\*  
US20100195004 A1\*  
US20090231304 A1\*  
US20100194699 A1\*

\*는 심사관에 의하여 인용된 문현

- (73) 특허권자  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
송인혁  
경기도 고양시 일산서구 산현로17번길 12, 1203동  
504호 (탄현동, 탄현마을)  
(74) 대리인  
특허법인천문

전체 청구항 수 : 총 9 항

심사관 : 김병균

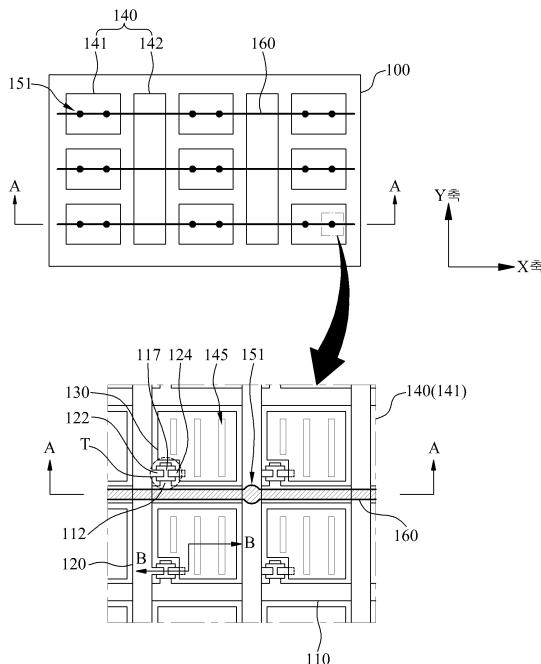
(54) 발명의 명칭 액정표시장치

**(57) 요 약**

본 발명은, 기판 상에서 서로 교차 배열되어 화소 영역을 정의하는 게이트 라인 및 데이터 라인; 상기 화소 영역 내에 형성된 화소 전극; 상기 화소 전극과 함께 전계를 형성함과 더불어 사용자의 터치를 센싱하기 위한 공통 전극; 및 상기 공통 전극과 전기적으로 연결되는 센싱 라인을 포함하여 이루어지고, 이때, 상기 공통 전극은 X축

(뒷면에 계속)

**대 표 도** - 도2a



터치 위치 또는 Y축 터치 위치 중 어느 하나의 터치 위치를 센싱하기 위한 복수 개의 제1 공통 전극들, 및 X축 터치 위치 또는 Y축 터치 위치 중 나머지 하나의 터치 위치를 센싱하기 위한 복수 개의 제2 공통 전극들을 포함하여 이루어지고, 상기 센싱 라인은 상기 복수 개의 제2 공통 전극들과는 전기적으로 연결되지 않고 상기 복수 개의 제1 공통 전극들과는 전기적으로 연결된 것을 특징으로 하는 액정표시장치에 관한 것으로서,

본 발명은 액정 구동을 위한 전계 형성을 위해 이용되는 공통 전극을 사용자의 터치를 센싱하기 위한 센싱 전극으로 활용함으로써, 종래와 같이, 액정 패널 상면에 별도의 터치 스크린을 구성할 필요가 없어, 두께가 감소하고, 제조 공정도 단순화되며, 제조 단가도 감소되는 효과가 있다.

---

## 명세서

### 청구범위

#### 청구항 1

기판 상에서 서로 교차 배열되어 화소 영역을 정의하는 게이트 라인 및 데이터 라인;  
 상기 화소 영역 내에 형성된 화소 전극;  
 상기 화소 전극과 함께 전계를 형성함과 더불어 사용자의 터치를 센싱하기 위한 공통 전극; 및  
 상기 공통 전극과 전기적으로 연결되는 센싱 라인을 포함하여 이루어지고,  
 이때, 상기 공통 전극은 X축 터치 위치 또는 Y축 터치 위치 중 어느 하나의 터치 위치를 센싱하기 위한 복수 개의 제1 공통 전극들, 및 X축 터치 위치 또는 Y축 터치 위치 중 나머지 하나의 터치 위치를 센싱하기 위한 복수 개의 제2 공통 전극들을 포함하여 이루어지고,  
 상기 센싱 라인은 상기 복수 개의 제2 공통 전극들과는 전기적으로 연결되지 않고 상기 복수 개의 제1 공통 전극들과는 전기적으로 연결되고,

상기 화소 전극, 상기 공통 전극, 및 상기 센싱 라인은 동일한 상기 기판 상에 구비되어 있고,  
 상기 제2 공통 전극들 각각은 X축 방향 또는 Y축 방향으로 상기 기판의 일단 영역에서 타단 영역까지 길게 연장되어 있고, 상기 제1 공통 전극들은 상기 제2 공통 전극들을 사이에 두고 서로 이격되어 있는 것을 특징으로 하는 액정표시장치.

#### 청구항 2

제1항에 있어서,  
 상기 화소 전극은 제1 보호막 아래에 형성되고, 상기 공통 전극은 제1 보호막 위에 형성되며, 상기 공통 전극은 상기 화소 영역 내에서 하나 이상의 슬릿을 구비하는 것을 특징으로 하는 액정표시장치.

#### 청구항 3

제1항에 있어서,  
 상기 센싱 라인과 상기 공통 전극은 제2 보호막을 사이에 두고 서로 이격 형성되어 있으며, 상기 센싱 라인은 상기 제2 보호막에 구비된 제1 콘택홀을 통해서 상기 제1 공통 전극들과 전기적으로 연결된 것을 특징으로 하는 액정표시장치.

#### 청구항 4

제1항에 있어서,  
 상기 센싱 라인은 상기 게이트 라인 또는 상기 데이터 라인에 대응하는 영역에 형성된 것을 특징으로 하는 액정표시장치.

#### 청구항 5

삭제

#### 청구항 6

제1항에 있어서,  
 상기 센싱 라인은 상기 제2 공통 전극들이 연장된 방향과 교차하는 방향으로 연장된 것을 특징으로 하는 액정표시장치.

#### 청구항 7

제1항에 있어서,

상기 제2 공통 전극들의 저항을 감소시키기 위해서, 상기 제2 공통 전극들 각각과 전기적으로 연결된 도전성 라인을 추가로 포함하여 이루어진 것을 특징으로 하는 액정표시장치.

### 청구항 8

제7항에 있어서,

상기 도전성 라인은 제2 보호막을 사이에 두고 상기 공통 전극과 이격되어 있으며, 상기 도전성 라인은 상기 제2 보호막에 구비된 제2 콘택홀을 통해서 상기 제2 공통 전극들 각각과 전기적으로 연결된 것을 특징으로 하는 액정표시장치.

### 청구항 9

제7항에 있어서,

상기 도전성 라인은 상기 게이트 라인 또는 상기 데이터 라인에 대응하는 영역에 형성된 것을 특징으로 하는 액정표시장치.

### 청구항 10

제7항에 있어서,

상기 도전성 라인은 상기 센싱 라인과 전기적으로 연결되지 않도록 형성된 것을 특징으로 하는 액정표시장치.

## 발명의 설명

### 기술 분야

[0001]

본 발명은 액정표시장치에 관한 것으로서, 보다 구체적으로는 사용자의 터치를 센싱하기 위한 센싱 전극을 구비한 액정표시장치에 관한 것이다.

### 배경 기술

[0002]

액정표시장치는 동작 전압이 낮아 소비 전력이 적고 휴대용으로 쓰일 수 있는 등의 이점으로 노트북 컴퓨터, 모니터, 우주선, 항공기 등에 이르기까지 응용분야가 넓고 다양하다.

[0003]

액정표시장치는 하부기판, 상부기판, 및 상기 양 기판 사이에 형성된 액정층을 포함하여 구성되며, 전계 인가 유무에 따라 액정층의 배열이 조절되고 그에 따라 광의 투과도가 조절되어 화상이 표시되는 장치이다.

[0004]

이와 같은 액정표시장치는 그 입력 수단으로서 마우스나 키보드가 일반적이지만, 네비게이션(navigation), 휴대용 단말기 및 가전 제품 등의 경우에는 손가락이나 펜을 이용하여 직접 정보를 입력할 수 있는 터치 스크린이 많이 적용되고 있다.

[0005]

이하에서는, 터치 스크린이 적용된 종래의 액정표시장치에 대해서 상세히 설명하기로 한다.

[0006]

도 1은 종래의 액정표시장치의 개략적인 단면도이다.

[0007]

도 1에서 알 수 있듯이, 종래의 액정표시장치는, 액정 패널(10) 및 터치 스크린(20)을 포함하여 이루어진다.

[0008]

상기 액정 패널(10)은 화상을 디스플레이하는 것으로서, 하부 기판(12), 상부 기판(14) 및 양 기판(12, 14) 사이에 형성된 액정층(16)을 포함하여 이루어진다.

[0009]

상기 터치 스크린(20)은 상기 액정 패널(10)의 상면에 형성되어 사용자의 터치를 센싱하는 것으로서, 터치 기판(22), 상기 터치 기판(22)의 하면에 형성된 제1 센싱 전극(24), 및 상기 터치 기판(22)의 상면에 형성된 제2 센싱 전극(26)을 포함하여 이루어진다.

[0010]

상기 제1 센싱 전극(24)은 상기 터치 기판(22)의 하면에서 가로 방향으로 배열되고, 상기 제2 센싱 전극(26)은 상기 터치 기판(22)의 상면에서 세로 방향으로 배열되어 있다. 따라서, 사용자가 소정 위치를 터치하게 되면, 터치된 위치에서 상기 제1 센싱 전극(24)과 제2 센싱 전극(26) 사이의 커패시턴스(capacitance)가 변화되고, 결국, 커패시턴스가 변화된 위치를 센싱함으로써 사용자의 터치 위치를 센싱할 수 있게 된다.

[0011] 그러나, 이와 같은 종래의 액정표시장치는 상기 액정 패널(10)의 상면에 별도의 터치 스크린(20)이 형성된 구조이기 때문에, 상기 터치 스크린(20)으로 인해서 전체 두께가 증가되고, 제조 공정이 복잡하고, 또한 제조 단가가 증가되는 단점이 있다.

### 발명의 내용

#### 해결하려는 과제

[0012] 본 발명은 전술한 종래의 문제점을 해결하기 위해 고안된 것으로서, 본 발명은 사용자의 터치를 센싱하기 위한 센싱 전극을 액정 패널 내부에 내장함으로써, 종래와 같이 액정 패널 상면에 별도의 터치 스크린을 구성할 필요가 없어, 두께가 감소하고, 제조 공정도 단순화되며, 제조 단가도 감소될 수 있는 액정표시장치를 제공하는 것을 목적으로 한다.

#### 과제의 해결 수단

[0013] 본 발명은 상기 목적을 달성하기 위해서, 기판 상에서 서로 교차 배열되어 화소 영역을 정의하는 케이트 라인 및 데이터 라인; 상기 화소 영역 내에 형성된 화소 전극; 상기 화소 전극과 함께 전계를 형성함과 더불어 사용자의 터치를 센싱하기 위한 공통 전극; 및 상기 공통 전극과 전기적으로 연결되는 센싱 라인을 포함하여 이루어지고, 이때, 상기 공통 전극은 X축 터치 위치 또는 Y축 터치 위치 중 어느 하나의 터치 위치를 센싱하기 위한 복수 개의 제1 공통 전극들, 및 X축 터치 위치 또는 Y축 터치 위치 중 나머지 하나의 터치 위치를 센싱하기 위한 복수 개의 제2 공통 전극들을 포함하여 이루어지고, 상기 센싱 라인은 상기 복수 개의 제2 공통 전극들과는 전기적으로 연결되지 않고 상기 복수 개의 제1 공통 전극들과는 전기적으로 연결된 것을 특징으로 하는 액정표시장치를 제공한다.

[0014] 여기서, 상기 화소 전극은 제1 보호막 아래에 형성되고, 상기 공통 전극은 제1 보호막 위에 형성되며, 상기 공통 전극은 상기 화소 영역 내에서 하나 이상의 슬릿을 구비할 수 있다.

[0015] 상기 센싱 라인과 상기 공통 전극은 제2 보호막을 사이에 두고 서로 이격 형성되어 있으며, 상기 센싱 라인은 상기 제2 보호막에 구비된 제1 콘택홀을 통해서 상기 제1 공통 전극들과 전기적으로 연결될 수 있다.

[0016] 상기 센싱 라인은 상기 케이트 라인 또는 상기 데이터 라인에 대응하는 영역에 형성될 수 있다.

[0017] 상기 제2 공통 전극들 각각은 X축 방향 또는 Y축 방향으로 길게 연장되어 있고, 상기 제1 공통 전극들은 상기 제2 공통 전극들을 사이에 두고 이격될 수 있고, 이 경우, 상기 센싱 라인은 상기 제2 공통 전극이 연장된 방향과 교차하는 방향으로 연장될 수 있다.

[0018] 상기 제2 공통 전극의 저항을 감소시키기 위해서, 상기 제2 공통 전극과 전기적으로 연결된 도전성 라인을 추가로 포함할 수 있고, 이 경우, 상기 도전성 라인은 제2 보호막을 사이에 두고 상기 공통 전극과 이격되어 있으며, 상기 도전성 라인은 상기 제2 보호막에 구비된 제2 콘택홀을 통해서 상기 제2 공통 전극과 전기적으로 연결될 수 있다.

[0019] 상기 도전성 라인은 상기 케이트 라인 또는 상기 데이터 라인에 대응하는 영역에 형성될 수 있다.

[0020] 상기 도전성 라인은 상기 센싱 라인과 전기적으로 연결되지 않는다.

### 발명의 효과

[0021] 이상과 같은 본 발명에 따르면 다음과 같은 효과가 있다.

[0022] 본 발명은 액정 구동을 위한 전계 형성을 위해 이용되는 공통 전극을 사용자의 터치를 센싱하기 위한 센싱 전극으로 활용함으로써, 종래와 같이, 액정 패널 상면에 별도의 터치 스크린을 구성할 필요가 없어, 두께가 감소하고, 제조 공정도 단순화되며, 제조 단가도 감소되는 효과가 있다.

### 도면의 간단한 설명

[0023] 도 1은 종래의 액정표시장치의 개략적인 단면도이다.

도 2a는 본 발명의 제1 실시예에 따른 액정표시장치용 하부 기판의 개략적인 평면도이고, 도 2b는 도 2a의 A-A라인의 단면도이고, 도 2c는 도 2a의 B-B라인의 단면도이다.

도 3a는 본 발명의 제2 실시예에 따른 액정표시장치용 하부 기판의 개략적인 평면도이고, 도 3b는 도 3a의 A-A라인의 단면도이고, 도 3c는 도 3a의 C-C라인의 단면도이다.

도 4a는 본 발명의 제3 실시예에 따른 액정표시장치용 하부 기판의 개략적인 평면도이고, 도 4b는 도 4a의 A-A라인의 단면도이다.

도 5a는 본 발명의 제4 실시예에 따른 액정표시장치용 하부 기판의 개략적인 평면도이고, 도 5b는 도 5a의 A-A라인의 단면도이고, 도 5c는 도 5a의 C-C라인의 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0024]

이하, 도면을 참조로 본 발명의 바람직한 실시예에 대해서 상세히 설명하기로 한다.

[0025]

도 2a는 본 발명의 제1 실시예에 따른 액정표시장치용 하부 기판의 개략적인 평면도이고, 도 2b는 도 2a의 A-A라인의 단면도이고, 도 2c는 도 2a의 B-B라인의 단면도이다.

[0026]

도 2a, 특히, 화살표로 인출되어 있는 부분 확대도를 참조하면, 본 발명의 제1 실시예에 따른 액정표시장치는, 기판(100), 게이트 라인(110), 데이터 라인(120), 박막 트랜지스터(T), 화소 전극(130), 공통 전극(140), 및 센싱 라인(160)을 포함하여 이루어진다.

[0027]

상기 게이트 라인(110)은 상기 기판(100) 상에서 제1 방향, 예로서 X축 방향으로 배열되어 있고, 상기 데이터 라인(120)은 상기 기판(100) 상에서 제2 방향, 예로서 Y축 방향으로 배열되어 있으며, 이와 같이 게이트 라인(110)과 데이터 라인(120)이 서로 교차 배열되어 복수 개의 화소 영역이 정의된다. 도면에는, 상기 게이트 라인(110)과 데이터 라인(120)이 곧은 직선으로 배열된 모습을 도시하였지만, 반드시 그에 한정되는 것은 아니고, 굽은 직선으로 배열될 수도 있다.

[0028]

상기 박막 트랜지스터(T)는 스위칭 소자로서 상기 게이트 라인(110)과 데이터 라인(120)이 교차하는 영역에 형성된다. 상기 박막 트랜지스터(T)는 게이트 전극(112), 반도체층(117), 소스 전극(122) 및 드레인 전극(124)을 포함하여 이루어진다. 상기 게이트 전극(112)은 상기 게이트 라인(110)에서 분기되어 있고, 상기 소스 전극(122)은 상기 데이터 라인(120)에서 분기되어 있고, 상기 드레인 전극(124)은 상기 소스 전극(122)과 마주하고 있다.

[0029]

이와 같은 박막 트랜지스터(T)의 구성은, 상기 게이트 전극(112)이 상기 반도체층(117) 아래에 위치하는 바텀 게이트(bottom gate) 구조 또는 상기 게이트 전극(112)이 상기 반도체층(117) 위에 위치하는 텁 게이트(top gate) 구조 등 다양하게 변경될 수 있고, 각각의 전극의 형태 등도 당업계에 공지된 다양한 형태로 변경될 수 있다.

[0030]

상기 화소 전극(130)은 상기 화소 영역 각각에 형성되어 있으며, 이와 같은 화소 전극(130)은 상기 박막 트랜지스터(T)의 드레인 전극(124)과 전기적으로 연결되어 있다. 특히, 상기 화소 전극(130)은 상기 드레인 전극(124)과 직접 연결될 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0031]

상기 공통 전극(140)은 상기 화소 전극(130)과 함께 전계를 형성하여 액정층을 구동시키는 역할을 하는 것으로서, 특히, 상기 공통 전극(140)은 상기 화소 영역에서 하나 이상의 슬릿(Slit)(145)을 구비하고 있다. 따라서, 상기 슬릿(145)을 통해서 상기 화소 전극(130)과 상기 공통 전극(140) 사이에 프린지 필드(fringe field)가 형성되고, 이와 같은 프린지 필드에 의해서 액정이 구동될 수 있다.

[0032]

한편, 상기 공통 전극(140)은 전술한 바와 같이 상기 화소 전극(130)과 함께 전계를 형성하여 액정을 구동시키는 역할을 수행함과 더불어 사용자의 터치 위치를 센싱하기 위한 센싱 전극으로서의 역할을 수행한다. 이와 같은 센싱 전극으로서의 역할을 수행하기 위해서, 상기 공통 전극(140)은 기판(100)의 전면에 형성되지 않고, 소정의 형태로 패턴 형성된다.

[0033]

즉, 도 2a에서 알 수 있듯이, 상기 공통 전극(140)은 복수 개의 제1 공통 전극(141)들 및 복수 개의 제2 공통 전극(142)들을 포함하여 이루어지며, 이때, 상기 복수 개의 제1 공통 전극(141)들에 의해서 사용자가 터치한 Y축 위치를 센싱할 수 있고, 상기 복수 개의 제2 공통 전극(142)들에 의해서 사용자가 터치한 X축 위치를 센싱할 수 있다.

[0034]

상기 제1 공통 전극(141) 및 제2 공통 전극(142)의 크기는 손가락 또는 펜의 터치면 등을 고려하여 적절하게 형성할 수 있다. 예로서, 상기 제1 공통 전극(141)은 수십 개 내지 수백 개의 화소를 포함하도록 형성할 수 있다.

- [0035] 이하에서는, 센싱 전극으로 기능하는 상기 제1 공통 전극(141) 및 제2 공통 전극(142)에 대해서 상세히 설명하기로 한다.
- [0036] 우선, 사용자가 터치한 X축 위치를 센싱하기 위해서, 복수 개의 제2 공통 전극(142)들은 X축 방향에서 소정 간격으로 이격되어 있다. 또한, 상기 제2 공통 전극(142)은 Y축 방향으로 길게 형성되어 있고, 도시하지는 않았지만, 상기 제2 공통 전극(142)의 말단은 센싱 회로부와 연결되어 있다.
- [0037] 따라서, 사용자가 소정 위치를 터치하게 되면, 센싱 회로부에서 소정 간격으로 이격된 복수 개의 제2 공통 전극(142)들 중에서 커패시턴스(capacitance)가 변화되는 제2 공통 전극(142)을 인지하게 되고, 그에 따라 사용자가 터치한 X축 위치를 센싱할 수 있게 된다.
- [0038] 다음, 사용자가 터치한 Y축 위치를 센싱하기 위해서, 복수 개의 제1 공통 전극(141)들은 Y축 방향에서 소정 간격으로 이격되어 있다. 다만, 상기 제1 공통 전극(141)이 X축 방향으로 길게 형성될 경우, 제1 공통 전극(141)과 제2 공통 전극(142)이 서로 전기적으로 연결되어 사용자가 터치한 X축 및 Y축 위치를 센싱할 수 없게 된다. 따라서, 상기 제1 공통 전극(141)은 X축 방향으로 길게 형성되지 않고, X축 방향에서도 소정 간격으로 이격되어 있다. 즉, 도시된 바와 같이, X축 방향에서는, 복수 개의 제1 공통 전극(141)들 사이에 상기 제2 공통 전극(142)이 형성되어 있고, Y축 방향에서는, 복수 개의 제1 공통 전극(141)들 사이에 상기 제2 공통 전극(142)이 형성되어 있지 않다.
- [0039] 이와 같이, X축 방향에서, 상기 제2 공통 전극(142)을 사이에 두고 복수 개의 제1 공통 전극(141)들이 소정 간격으로 이격되어 있기 때문에, 상기 복수 개의 제1 공통 전극(141)들을 전기적으로 연결시킬 필요가 있다.
- [0040] 상기 센싱 라인(160)은 이와 같이 X축 방향으로 연장되어 상기 제1 공통 전극(141)들을 전기적으로 연결시키는 역할을 하며, 도시하지는 않았지만, 상기 센싱 라인(160)의 말단은 센싱 회로부와 연결되어 있다.
- [0041] 따라서, 사용자가 소정 위치를 터치하게 되면, 센싱 회로부에서 소정 간격으로 이격된 복수 개의 제1 공통 전극(141)들 중에서 커패시턴스(capacitance)가 변화되는 제1 공통 전극(141)을 인지하게 되고, 그에 따라 사용자가 터치한 Y축 위치를 센싱할 수 있게 된다.
- [0042] 한편, 상기 센싱 라인(160)은 X축 방향으로 배열된 제1 공통 전극(141)들을 전기적으로 연결시키는 역할을 하지만, 상기 센싱 라인(160)으로 인해서 상기 제1 공통 전극(141)과 제2 공통 전극(142)이 전기적으로 연결되면 안된다. 따라서, 상기 센싱 라인(160)은 상기 제1 공통 전극(141)들과는 전기적으로 연결되지만, 제2 공통 전극(142)들과는 전기적으로 연결되지 않는다.
- [0043] 즉, 상기 센싱 라인(160)은 소정의 제1 콘택홀(151)을 통해서 공통 전극(140)과 연결되는데, 상기 제1 콘택홀(151)은 상기 제1 공통 전극(141) 영역에만 형성되고 상기 제2 공통 전극(142) 영역에는 형성되지 않기 때문에, 결국, 상기 센싱 라인(160)은 상기 제1 콘택홀(151)을 통해서 제1 공통 전극(141)과 전기적으로 연결되고, 상기 제2 공통 전극(142)과는 전기적으로 연결되지 않는다.
- [0044] 한편, 도면에는 제1 공통 전극(141)에 하나의 센싱 라인(160)이 연결된 모습을 도시하였지만, 반드시 그에 한정되는 것은 아니고, 제1 공통 전극(141)에 복수 개의 센싱 라인(160)이 연결될 수 있다. 특히, 상기 제1 공통 전극(141)은 일반적으로 ITO와 같은 저항이 큰 투명금속을 이용하기 때문에, 상기 제1 공통 전극(141)에 전기전도도가 우수한 금속으로 이루어진 센싱 라인(160)을 복수 개 연결할 경우 저항을 줄일 수 있어 바람직하다.
- [0045] 한편, 저항을 줄이기 위해서 전기전도도가 우수한 불투명 금속으로 센싱 라인(160)을 구성할 경우, 상기 센싱 라인(160)으로 인해서 광투도가 저하될 수 있기 때문에, 광투과도 저하를 방지하기 위해서 상기 센싱 라인(160)은 광이 투과하지 못하는 비투과 영역에 형성하는 것이 바람직하다. 즉, 도 2a의 부분 확대도에서 알 수 있듯이, 상기 센싱 라인(160)은 게이트 라인(110)에 대응하는 영역에 형성되는 것이 바람직하다.
- [0046] 또한, 도면에는 2개의 제1 콘택홀(151)을 통해서 제1 공통 전극(141)과 센싱 라인(160)이 연결된 모습을 도시하였지만, 반드시 그에 한정되는 것은 아니고, 1개의 제1 콘택홀(151)을 통해서 제1 공통 전극(141)과 센싱 라인(160)이 연결될 수도 있고, 3개 이상의 제1 콘택홀(151)을 통해서 제1 공통 전극(141)과 센싱 라인(160)이 연결될 수도 있다. 다만, 저항을 감소시키기 위해서는 상기 제1 콘택홀(151)의 개수를 증가시키는 것이 바람직하다. 또한, 도 2a의 부분 확대도에서 알 수 있듯이, 상기 제1 콘택홀(151)은 게이트 라인(110)과 데이터 라인(120)이 교차하는 영역에 형성될 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0047] 이상은, 제2 공통 전극(142)이 Y축 방향으로 길게 배열되고 제1 공통 전극(141)이 센싱 라인(160)에 의해 X축 방향으로 연결된 구조에 대해서 설명하였지만, 반드시 그에 한정되는 것은 아니고, 제2 공통 전극(142)이 X축

방향으로 길게 배열되고 제1 공통 전극(141)이 센싱 라인(160)에 의해 Y축 방향으로 연결될 수도 있다. 이와 같이 상기 센싱 라인(160)이 Y축 방향으로 연장될 경우에는 상기 센싱 라인(160)이 데이터 라인(120)에 대응하는 영역에 형성되는 것이 광투과율을 저하를 방지할 수 있어 바람직하다.

[0048] 이하에서는, 도 2b 및 도 2c를 참조하여, 본 발명의 제1 실시예에 따른 액정표시장치의 단면구조에 대해서 상세히 설명하기로 한다.

[0049] 도 2b는 게이트 라인(110) 영역을 수직으로 자른 단면에 해당하는 것으로서, 도 2b에서 알 수 있듯이, 기판(100) 상에는 게이트 라인(110)이 형성되어 있고, 상기 게이트 라인(110) 상에는 게이트 절연막(115)이 형성되어 있고, 상기 게이트 절연막(115) 상에는 소정 간격으로 데이터 라인(120)이 형성되어 있고, 상기 데이터 라인(120) 상에는 제1 보호막(125)이 형성되어 있다.

[0050] 상기 제1 보호막(125) 상에는 제1 공통 전극(141)과 제2 공통 전극(142)이 교대로 형성되어 있고, 상기 제1 공통 전극(141)과 제2 공통 전극(142) 상에는 제2 보호막(150)이 형성되어 있고, 상기 제2 보호막(150) 상에는 센싱 라인(160)이 형성되어 있다.

[0051] 이때, 상기 제2 보호막(150)에는 제1 콘택홀(151)이 형성되어 있어, 상기 제1 콘택홀(151)을 통해 상기 센싱 라인(160)이 상기 제1 공통 전극(141)과 전기적으로 연결되어 있다. 특히, 상기 제1 콘택홀(151)은 상기 제1 공통 전극(141)에 대응하는 영역에만 형성되어 있고 상기 제2 공통 전극(142)에 대응하는 영역에는 형성되어 있지 않기 때문에, 상기 센싱 라인(160)이 상기 제1 공통 전극(141)과는 전기적으로 연결되지만 상기 제2 공통 전극(142)과는 전기적으로 연결되지 않는다.

[0052] 도 2c는 화소 영역을 수직으로 자른 단면에 해당하는 것으로서, 도 2c에서 알 수 있듯이, 기판(100) 상에는 게이트 전극(112)이 형성되어 있고, 상기 게이트 전극(112) 상에는 게이트 절연막(115)이 형성되어 있고, 상기 게이트 절연막(115) 상에는 반도체층(117)이 형성되어 있고, 상기 반도체층(117) 상에는 소스 전극(122) 및 드레인 전극(124)이 서로 마주하면서 형성되어 있다.

[0053] 상기 드레인 전극(124) 상에는 화소 전극(130)이 형성되어 있어 상기 드레인 전극(124)과 화소 전극(130)이 직접 연결되어 있다. 한편, 도시된 바와 같이, 화소 전극(130)이 상기 드레인 전극(124)의 상면으로 연장되도록 형성될 수도 있지만, 경우에 따라서, 화소 전극(130)이 드레인 전극(124)의 하면으로 연장되도록 형성될 수도 있다.

[0054] 상기 화소 전극(130) 상에는 제1 보호막(125)이 형성되어 있고, 상기 제1 보호막(125) 상에는 공통 전극(140)이 형성되어 있고, 상기 공통 전극(140) 상에는 제2 보호막(150)이 형성되어 있다.

[0055] 상기 공통 전극(140)은 상기 화소 전극(130)의 상부 영역에 하나 이상의 슬릿(145)을 구비하고 있어, 상기 화소 전극(130)과 상기 공통 전극(140) 사이에 프린지 필드가 형성될 수 있다.

[0056] 한편, 이상과 같은 본 발명의 제1 실시예에 따른 액정표시장치는 셀프 캡(self cap) 방식 또는 뮤추얼 캡(mutual cap) 방식과 같은 프로젝티드 캡(Projected cap) 방식으로 구동될 수 있다.

[0057] 이와 같은 프로젝티드 캡 방식은 사용자가 소정 위치를 터치한 경우 상기 제1 공통 전극(141)들과 제2 공통 전극들(142) 사이에 변화하는 정전용량(capacitance) 변화를 센싱함으로써 사용자가 터치한 X축 및 Y축 위치를 센싱하는 방식으로서, 상기 전극들(141, 142)에 전압을 인가하는 방식에 따라 셀프 캡(self cap) 방식 또는 뮤추얼 캡(mutual cap) 방식으로 구분될 수 있다.

[0058] 상기 셀프 캡 방식은 예로서 상기 제1 공통 전극(141)들을 연결하는 센싱 라인(160)들에 동시에 전압을 인가함으로써, 사용자의 터치시 제1 공통 전극(141)과 제2 공통 전극(142) 사이의 정전용량 변화를 센싱하여 X축 및 Y축 위치를 센싱하는 방식이다. 즉, 상기 뮤추얼 캡 방식은 상기 센싱 라인(160)이 트랜스미션(transmission) 라인으로 기능하고 상기 제2 공통 전극(142)이 리셉션(reception)라인으로 기능할 수 있는 것으로서, 최근에는 상기 셀프 캡 방식에 비하여 상기 뮤추얼 캡 방식이 더 주목받고 있다.

[0059] 그에 반하여, 상기 뮤추얼 캡 방식은 예로서 상기 제1 공통 전극(141)들을 연결하는 센싱 라인(160)들 사이에 시간차를 두면서 전압을 인가함으로써, 사용자의 터치시 제1 공통 전극(141)과 제2 공통 전극(142) 사이의 정전용량 변화를 센싱하여 X축 및 Y축 위치를 센싱하는 방식이다. 즉, 상기 뮤추얼 캡 방식은 상기 센싱 라인(160)이 트랜스미션(transmission) 라인으로 기능하고 상기 제2 공통 전극(142)이 리셉션(reception)라인으로 기능할 수 있는 것으로서, 최근에는 상기 셀프 캡 방식에 비하여 상기 뮤추얼 캡 방식이 더 주목받고 있다.

[0060] 도 3a는 본 발명의 제2 실시예에 따른 액정표시장치용 하부 기판의 개략적인 평면도이고, 도 3b는 도 3a의 A-A라인의 단면도이고, 도 3c는 도 3a의 C-C라인의 단면도이다.

- [0061] 도 3a 내지 도 3c에 도시한 본 발명의 제2 실시예에 따른 액정표시장치용 하부 기판은 복수 개의 제2 공통 전극(142)에 도전성 라인(170)을 추가로 연결시킨 것을 제외하고, 전술한 본 발명의 제1 실시예에 따른 액정표시장치용 하부 기판과 동일하다. 따라서, 동일한 구성에 대해서는 동일한 도면부호를 부여하였고, 동일한 구성에 대한 구체적인 설명은 생략하기로 한다.
- [0062] 도 3a에서 알 수 있듯이, 본 발명의 제2 실시예에 따르면, 복수 개의 제2 공통 전극(142)에 도전성 라인(170)이 연결되어 있다.
- [0063] 상기 제2 공통 전극(142)은 일반적으로 ITO와 같은 투명금속을 이용하는데, 이와 같은 투명금속은 저항이 큰 단점이 있다. 따라서, 본 발명의 제2 실시예에서는, 상기 제2 공통 전극(142)의 저항을 감소시키기 위해서 상기 제2 공통 전극(142)에 전기전도도가 우수한 금속으로 이루어진 도전성 라인(170)을 연결시킨 것이다.
- [0064] 상기 도전성 라인(170)은 제2 콘택홀(152)을 통해서 상기 제2 공통 전극(142)과 전기적으로 연결되는데, 저항 감소를 위해서 상기 제2 콘택홀(152)의 개수는 많은 것이 유리하다.
- [0065] 이와 같은 도전성 라인(170)은 상기 제2 공통 전극(142)의 길이방향, 즉, Y축 방향으로 길게 연장되는 것이 바람직하지만, 그 경우 도전성 라인(170)과 센싱 라인(160)이 서로 교차되어 연결됨으로써 쇼트가 발생하게 된다. 따라서, 상기 도전성 라인(170)과 센싱 라인(160)이 서로 연결되지 않도록 하기 위해서, 상기 도전성 라인(170)은 불연속적인 라인으로 형성된다.
- [0066] 이와 같은 도전성 라인(170)은 상기 센싱 라인(160)과 동일한 불투명 금속을 이용하여 동일한 공정에서 형성할 수 있다. 상기 도전성 라인(170)이 불투명 금속으로 이루어진 경우 상기 도전성 라인(170)으로 인해서 광투도가 저하될 수 있기 때문에, 광투과도 저하를 방지하기 위해서 상기 도전성 라인(170)은 광이 투과하지 못하는 비투과 영역에 형성하는 것이 바람직하다. 즉, 도 3a의 부분 확대도에서 알 수 있듯이, 상기 도전성 라인(170)은 데이터 라인(120)에 대응하는 영역에 형성되는 것이 바람직하다.
- [0067] 도면에는 상기 제2 공통 전극(142)에 불연속적인 하나의 도전성 라인(170)이 연결된 모습을 도시하였지만, 상기 제2 공통 전극(142)의 저항을 최소화하기 위해서는 상기 제1 공통 전극(142)에 복수 개의 도전성 라인(170)이 연결되는 것이 바람직하고, 그와 같은 복수 개의 도전성 라인(170) 각각은 상기 데이터 라인(120)에 대응하는 영역에 형성되는 것이 광투과도 저하를 방지할 수 있어 바람직하다. 경우에 따라서, 상기 도전성 라인(170)이 게이트 라인(110)에 대응하는 영역에 형성될 수도 있다.
- [0068] 도 3b는 도 3a의 A-A라인의 단면에 해당하는 것으로서, 이는 전술한 제1 실시예의 도 2b와 동일하다. 따라서, 반복 설명은 생략하기로 한다.
- [0069] 도 3c는 도 3a의 C-C라인의 단면으로 데이터 라인(120) 영역을 수직으로 자른 단면에 해당한다. 이에 대해서 구체적으로 설명하면, 기판(100) 상에는 소정 간격으로 게이트 라인(110)이 형성되어 있고, 상기 게이트 라인(110) 상에는 게이트 절연막(115)이 형성되어 있고, 상기 게이트 절연막(115) 상에는 데이터 라인(120)이 형성되어 있고, 상기 데이터 라인(120) 상에는 제1 보호막(125)이 형성되어 있다.
- [0070] 상기 제1 보호막(125) 상에는 제2 공통 전극(142)이 형성되어 있고, 상기 제2 공통 전극(142) 상에는 제2 보호막(150)이 형성되어 있다.
- [0071] 상기 제2 보호막(150) 상에는 센싱 라인(160) 및 도전성 라인(170)이 교대로 형성되어 있다. 이때, 상기 제2 보호막(150)에는 제2 콘택홀(152)이 형성되어 있어, 상기 제2 콘택홀(152)을 통해 상기 도전성 라인(170)이 상기 제2 공통 전극(142)과 전기적으로 연결되어 있다.
- [0072] 도 4a는 본 발명의 제3 실시예에 따른 액정표시장치용 하부 기판의 개략적인 평면도이고, 도 4b는 도 4a의 A-A라인의 단면도이다.
- [0073] 도 4a 및 도 4b에 도시한 본 발명의 제3 실시예에 따른 액정표시장치용 하부 기판은, 공통 전극(141, 142)과 센싱 라인(160) 사이의 형성 위치, 구체적으로는 공통 전극(141, 142)과 센싱 라인(160) 사이의 형성 층(layer)이 변경된 것을 제외하고, 전술한 본 발명의 제1 실시예에 따른 액정표시장치용 하부 기판과 동일하다. 따라서, 동일한 구성에 대해서는 동일한 도면부호를 부여하였고, 동일한 구성에 대한 반복 설명은 생략하기로 한다.
- [0074] 전술한 본 발명의 제1 실시예에서는, 제2 보호막(150)을 사이에 두고 공통 전극(141, 142)과 센싱 라인(160)이 형성되어, 상기 공통 전극(141, 142)이 상기 제2 보호막(150)의 아래에 형성되고 상기 센싱 라인(160)이 상기 제2 보호막(150)의 위에 형성되었다.

- [0075] 그러나, 본 발명의 제3 실시예에서는, 제2 보호막(150)을 사이에 두고 공통 전극(141, 142)과 센싱 라인(160)이 형성되되, 상기 공통 전극(141, 142)이 상기 제2 보호막(150)의 위에 형성되고 상기 센싱 라인(160)이 상기 제2 보호막(150)의 아래에 형성된 것이다.
- [0076] 즉, 도 4b에서 알 수 있듯이, 본 발명의 제3 실시예에 따르면, 기판(100) 상에는 게이트 라인(110)이 형성되어 있고, 상기 게이트 라인(110) 상에는 게이트 절연막(115)이 형성되어 있고, 상기 게이트 절연막(115) 상에는 소정 간격으로 데이터 라인(120)이 형성되어 있고, 상기 데이터 라인(120) 상에는 제1 보호막(125)이 형성되어 있다.
- [0077] 상기 제1 보호막(125) 상에는 센싱 라인(160)이 형성되어 있고, 상기 센싱 라인(160) 상에는 제2 보호막(150)이 형성되어 있고, 상기 제2 보호막(150) 상에는 제1 공통 전극(141)과 제2 공통 전극(142)이 교대로 형성되어 있다.
- [0078] 이때, 상기 제2 보호막(150)에는 제1 콘택홀(151)이 형성되어 있어, 상기 제1 콘택홀(151)을 통해 상기 센싱 라인(160)이 상기 제1 공통 전극(141)과 전기적으로 연결되어 있다. 특히, 상기 제1 콘택홀(151)은 상기 제1 공통 전극(141)에 대응하는 영역에만 형성되어 있고 상기 제2 공통 전극(142)에 대응하는 영역에는 형성되어 있지 않기 때문에, 상기 센싱 라인(160)이 상기 제1 공통 전극(141)과는 전기적으로 연결되지만 상기 제2 공통 전극(142)과는 전기적으로 연결되지 않는다.
- [0079] 도 5a는 본 발명의 제4 실시예에 따른 액정표시장치용 하부 기판의 개략적인 평면도이고, 도 5b는 도 5a의 A-A라인의 단면도이고, 도 5c는 도 5a의 C-C라인의 단면도이다.
- [0080] 도 5a 내지 도 5c에 도시한 본 발명의 제4 실시예에 따른 액정표시장치용 하부 기판은 복수 개의 제2 공통 전극(142)에 도전성 라인(170)을 추가로 연결시킨 것을 제외하고, 전술한 본 발명의 제3 실시예에 따른 액정표시장치용 하부 기판과 동일하다. 따라서, 동일한 구성에 대해서는 동일한 도면부호를 부여하였고, 동일한 구성에 대한 구체적인 설명은 생략하기로 한다.
- [0081] 도 5a에서 알 수 있듯이, 본 발명의 제4 실시예에 따르면, 복수 개의 제2 공통 전극(142)에 전기전도도가 우수한 금속으로 이루어진 도전성 라인(170)이 연결되어 있어, 상기 제2 공통 전극(142)의 저항이 감소될 수 있다.
- [0082] 상기 도전성 라인(170)은 제2 콘택홀(152)을 통해서 상기 제2 공통 전극(142)과 전기적으로 연결되며, 저항 감소를 위해서 상기 제2 콘택홀(152)의 개수는 많은 것이 유리하다.
- [0083] 상기 도전성 라인(170)이 센싱 라인(160)과 연결되지 않도록 하기 위해서, 상기 도전성 라인(170)은 불연속적인 라인으로 형성된다.
- [0084] 상기 도전성 라인(170)으로 인해서 광튜도가 저하되는 것을 방지하기 위해서 상기 도전성 라인(170)은 광이 투과하지 못하는 비투과 영역, 즉, 데이터 라인에 대응하는 영역에 형성되는 것이 바람직하다. 또한, 상기 제2 공통 전극(142)의 저항을 최소화하기 위해서는 상기 제2 공통 전극(142)에 복수 개의 도전성 라인(170)이 연결되는 것이 바람직하다.
- [0085] 도 5b는 도 5a의 A-A라인의 단면에 해당하는 것으로서, 이는 전술한 제3 실시예의 도 4b와 동일하다. 따라서, 반복 설명은 생략하기로 한다.
- [0086] 도 5c는 도 5a의 C-C라인의 단면으로 데이터 라인(120) 영역을 수직으로 자른 단면에 해당한다. 이에 대해서 구체적으로 설명하면, 기판(100) 상에는 소정 간격으로 게이트 라인(110)이 형성되어 있고, 상기 게이트 라인(110) 상에는 게이트 절연막(115)이 형성되어 있고, 상기 게이트 절연막(115) 상에는 데이터 라인(120)이 형성되어 있고, 상기 데이터 라인(120) 상에는 제1 보호막(125)이 형성되어 있다.
- [0087] 상기 제1 보호막(125) 상에는 도전성 라인(170)과 센싱 라인(160)이 교대로 형성되어 있다.
- [0088] 상기 도전성 라인(170)과 센싱 라인(160) 상에 제2 보호막(150)이 형성되어 있고, 상기 제2 보호막(150) 상에는 제2 공통 전극(142)이 형성되어 있다. 이때, 상기 제2 보호막(150)에는 제2 콘택홀(152)이 형성되어 있어, 상기 제2 콘택홀(152)을 통해 상기 도전성 라인(170)이 상기 제2 공통 전극(142)과 전기적으로 연결되어 있다.
- [0089] 이상은 본 발명에 따른 액정표시장치를 구성하는 하부 기판에 대해서 상세히 설명하였다. 따라서, 본 발명에 따른 액정표시장치는 이상 설명한 하부 기판과 더불어 컬러 필터를 구비한 상부기판 및 양 기판 사이에 형성되는 액정층을 포함하여 이루어진다.

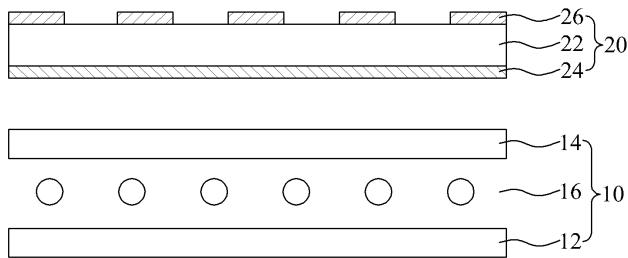
[0090] 상기 상부 기판은 화소 영역 이외의 영역으로 광이 누설되는 것을 차단하기 위한 차광층, 상기 차광층 사이에 형성된 적색(R), 녹색(G) 및 청색(B)의 컬러필터층, 상기 컬러필터층 상에 형성된 오버코트층을 포함하여 이루어질 수 있다. 이와 같은 상부 기판의 구조는 당업계에 공지된 다양한 형태로 변경될 수 있다.

### 부호의 설명

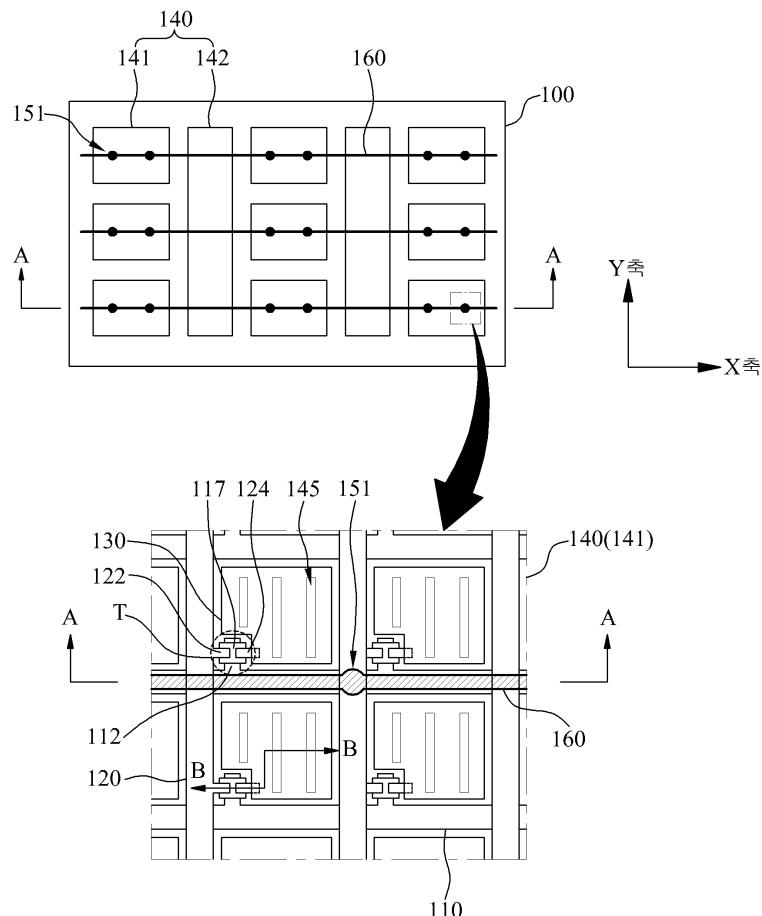
|  |             |
|--|-------------|
| [0091] 100: 기판                           | 110: 게이트 라인 |
| 115: 게이트 절연막                             | 120: 데이터 라인 |
| 125: 제1 보호막                              | 130: 화소 전극  |
| 140, 141, 142: 공통 전극, 제1 공통 전극, 제2 공통 전극 |             |
| 145: 슬릿                                  | 150: 제2 보호막 |
| 151: 제1 콘택홀                              | 152: 제2 콘택홀 |
| 160: 센싱 라인                               | 170: 도전성 라인 |

### 도면

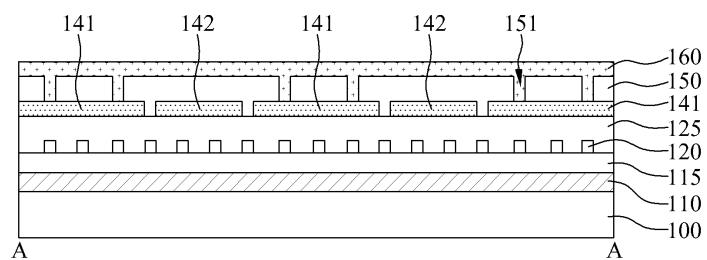
#### 도면1



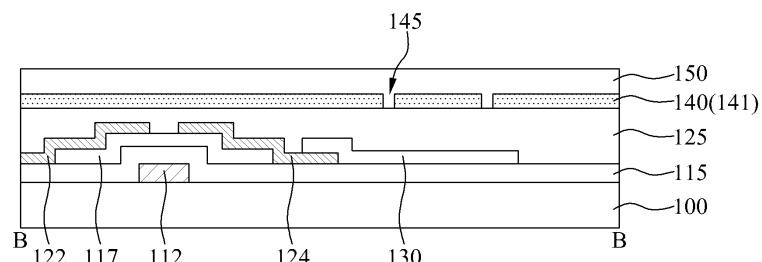
도면2a



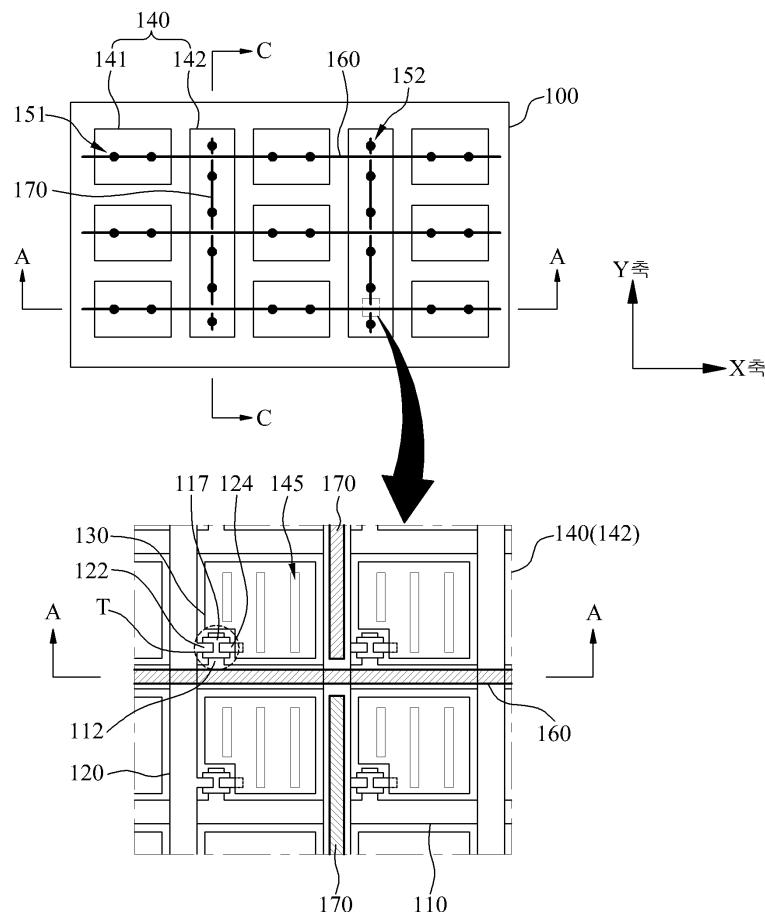
도면2b



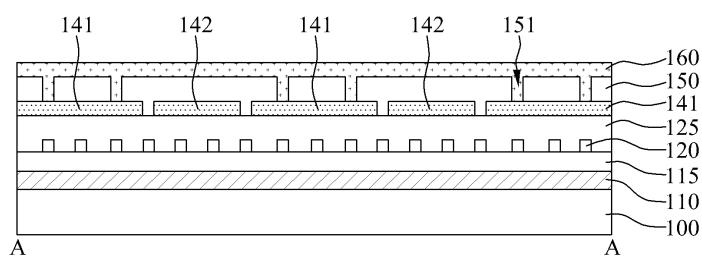
도면2c



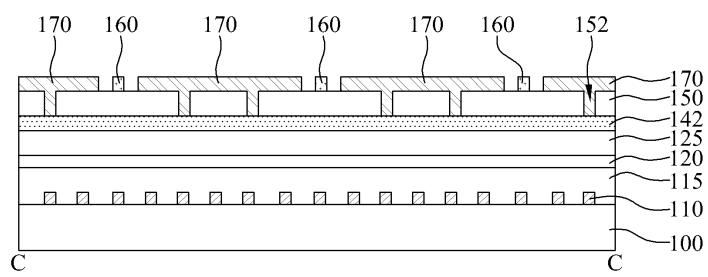
## 도면3a



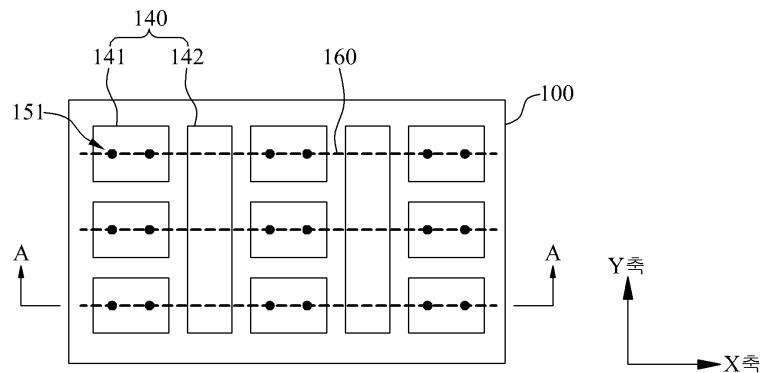
## 도면3b



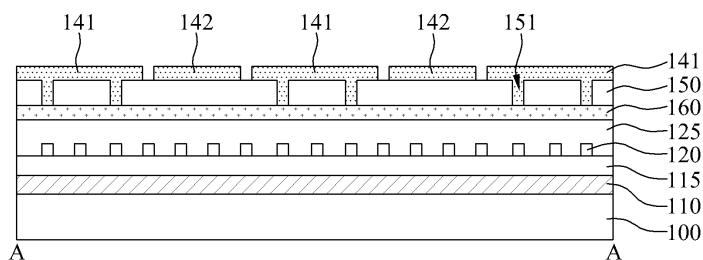
## 도면3c



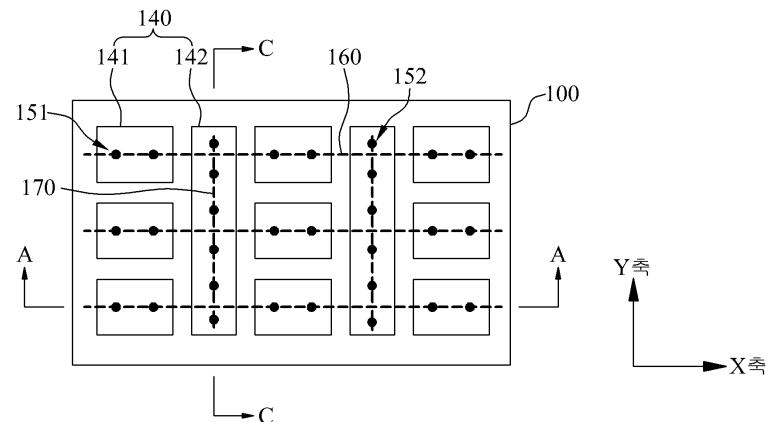
## 도면4a



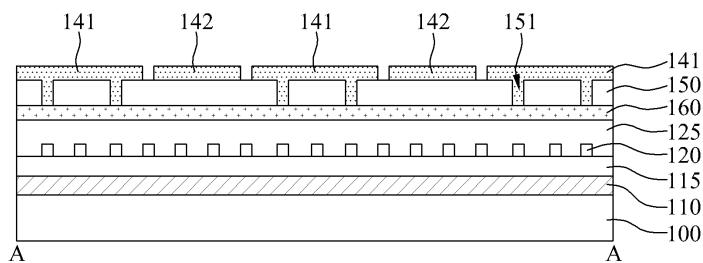
## 도면4b



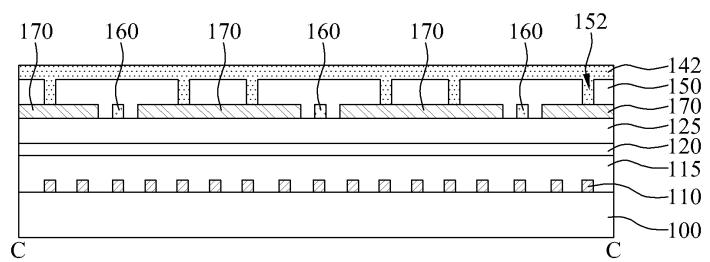
## 도면5a



## 도면5b



도면5c



|                |   |         |            |
|----------------|---|---------|------------|
| 专利名称(译)        | 液晶显示器   |         |            |
| 公开(公告)号        | <a href="#">KR101790977B1</a>                     | 公开(公告)日 | 2017-10-26 |
| 申请号            | KR1020100098253                                   | 申请日     | 2010-10-08 |
| [标]申请(专利权)人(译) | 乐金显示有限公司  |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司   |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司   |         |            |
| [标]发明人         | SONG IN HYUK<br>송인혁                               |         |            |
| 发明人            | 송인혁   |         |            |
| IPC分类号         | G02F1/1343 G06F3/041                              |         |            |
| CPC分类号         | G06F3/0412 G02F1/134309 G06F3/0416 G06F2203/04103 |         |            |
| 其他公开文献         | KR1020120036521A                                  |         |            |
| 外部链接           | <a href="#">Espacenet</a>                         |         |            |

### 摘要(译)

用途：提供一种液晶显示装置，用于将感应电极放入液晶面板中，用于感应使用者的触感，从而减小厚度。组成：栅极线和数据线在基板上相互交叉。栅极线和数据线定义像素区域。像素电极形成在像素区域中。公共电极(140)与像素电极形成电场。公共电极感测用户的触摸。感测线(160)电连接到公共电极。

