



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2015년03월03일  
(11) 등록번호 10-1497494  
(24) 등록일자 2015년02월24일

(51) 국제특허분류(Int. Cl.)  
G09G 3/36 (2006.01) G09G 3/20 (2006.01)  
G02F 1/133 (2006.01)  
(21) 출원번호 10-2008-0114096  
(22) 출원일자 2008년11월17일  
심사청구일자 2013년10월17일  
(65) 공개번호 10-2010-0055154  
(43) 공개일자 2010년05월26일  
(56) 선행기술조사문헌  
KR1020070063168 A\*  
KR1020070119848 A\*  
KR1020080097793 A\*  
KR1020060084014 A  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
삼성디스플레이 주식회사  
경기도 용인시 기흥구 삼성2로 95 (농서동)  
(72) 발명자  
이영욱  
경기도 수원시 영통구 신원로198번길 72, 미래빌  
리지 E동 108호 (매탄동)  
오화열  
서울특별시 영등포구 도림로59길 6 (대림동)  
(74) 대리인  
팬코리아특허법인

전체 청구항 수 : 총 11 항

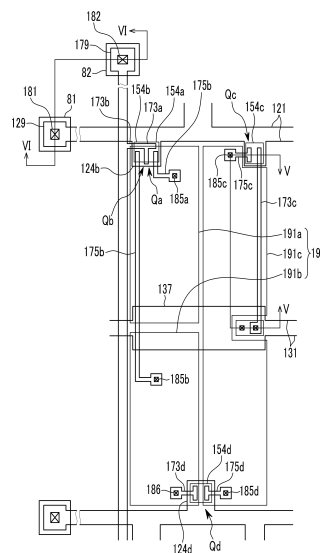
심사관 : 추장희

(54) 발명의 명칭 액정 표시 장치 및 그의 구동 방법

(57) 요약

본 발명은 액정 표시 장치 및 그의 구동 방법에 관한 것이다. 본 발명의 액정 표시 장치는 전기적으로 분리되어 있는 제1 부화소 전극, 제2 부화소 전극 및 제3 부화소 전극을 포함하는 화소 전극, 상기 제1 부화소 전극에 연결되어 있는 제1 박막 트랜지스터, 상기 제2 부화소 전극에 연결되어 있는 제2 박막 트랜지스터, 상기 제3 부화소 전극에 연결되어 있는 제3 박막 트랜지스터, 상기 제2 부화소 전극 및 상기 제3 부화소 전극에 연결되어 있는 제4 박막 트랜지스터, 상기 제1 내지 제3 박막 트랜지스터와 연결되어 있는 제1 게이트선, 상기 제4 박막 트랜지스터와 연결되어 있는 제2 게이트선, 상기 제1 및 제2 박막 트랜지스터와 연결되어 있는 데이터선, 그리고 상기 제3 박막 트랜지스터와 연결되어 있는 유지 전극선을 포함한다.

대표도 - 도4



(72) 발명자

**윤필상**

서울특별시 강남구 압구정로 201, 208동 1102호 (압구정동, 현대아파트)

**박제형**

경기 화성시 동탄공원로3길 10-10, 202호 (반송동)

---

## 특허청구의 범위

### 청구항 1

전기적으로 분리되어 있는 제1 부화소 전극, 제2 부화소 전극 및 제3 부화소 전극을 포함하는 화소 전극,  
제1 게이트선에 연결되어 있는 게이트, 상기 제1 부화소 전극에 연결되어 있는 드레인 및 데이터선에 연결되어 있는 소스를 포함하는 제1 박막 트랜지스터,  
상기 제1 게이트선에 연결되어 있는 게이트, 상기 제2 부화소 전극에 연결되어 있는 드레인 및 상기 데이터선에 연결되어 있는 소스를 포함하는 제2 박막 트랜지스터,  
상기 제1 게이트선에 연결되어 있는 게이트, 상기 제3 부화소 전극에 연결되어 있는 드레인 및 유지 전극선에 연결되어 있는 소스를 포함하는 제3 박막 트랜지스터 및  
제2 게이트선에 연결되어 있는 게이트, 상기 제2 부화소 전극에 연결되어 있는 소스 및 상기 제3 부화소 전극에 연결되어 있는 드레인을 포함하는 제4 박막 트랜지스터  
를 포함하는 액정 표시 장치.

### 청구항 2

제1항에서,  
상기 제1 내지 제3 부화소 전극에의 전압 기입이 완료된 이후에는 소정 전압에 대한 상기 제1 부화소 전극의 전압("제1 부화소 전압")은 상기 소정 전압에 대한 상기 제2 부화소 전극 전압("제2 부화소 전압")보다 높으며, 상기 제2 부화소 전압은 상기 소정 전압에 대한 상기 제3 부화소 전극 전압("제3 부화소 전압")보다 높은 액정 표시 장치.

### 청구항 3

제2항에서,  
상기 유지 전극선은 상기 제1 내지 제3 부화소 전극과 중첩하는 액정 표시 장치.

### 청구항 4

제3항에서,  
상기 제1 게이트선 및 상기 제2 게이트선은 서로 이웃하는 액정 표시 장치.

### 청구항 5

제1항에서,  
상기 제1 및 제2 박막 트랜지스터 각각의 게이트는 서로 연결되어 있으며, 상기 제1 및 제2 박막 트랜지스터 각각의 소스는 서로 연결되어 있는 액정 표시 장치.

### 청구항 6

제1항에서,  
상기 제3 박막 트랜지스터의 소스와 상기 유지 전극선을 연결하는 연결 부재를 더 포함하는 액정 표시 장치.

### 청구항 7

제1항에서,  
상기 유지 전극선에는 공통 전압이 인가되는 액정 표시 장치.

### 청구항 8

제1, 제2 및 제3 액정 축전기,

제1 게이트선에 연결되어 있는 제어단, 상기 제1 액정 축전기와 연결되어 있는 일단 및 데이터선에 연결되어 있는 타단을 포함하는 제1 스위칭 소자,

상기 제1 게이트선에 연결되어 있는 제어단, 상기 제2 액정 축전기와 연결되어 있는 일단 및 상기 데이터선에 연결되어 있는 타단을 포함하는 제2 스위칭 소자,

상기 제1 게이트선에 연결되어 있는 제어단, 상기 제3 액정 축전기와 연결되어 있는 일단 및 유지 전극선에 연결되어 있는 타단을 포함하는 제3 스위칭 소자 및

제2 게이트선에 연결되어 있는 제어단, 상기 제2 액정 축전기와 연결되어 있는 일단 및 상기 제3 액정 축전기와 연결되어 있는 타단을 포함하는 제4 스위칭 소자,

를 포함하고,

상기 제1 내지 제3 액정 축전기의 충전 전압은 서로 다른 액정 표시 장치.

**청구항 9**

삭제

**청구항 10**

제8항에서,

상기 제1 내지 제3 스위칭 소자가 턴 온 된 후에 제4 스위칭 소자가 턴 온되는 액정 표시 장치.

**청구항 11**

제1 내지 제3 액정 축전기를 포함하는 액정 표시 장치의 구동 방법으로서,

일단이 상기 제1 액정 축전기에 연결되고, 타단이 데이터선에 연결된 제1 스위칭 소자의 제어단 일단이 상기 제2 액정 축전기에 연결되고, 타단이 상기 데이터선에 연결된 제2 스위칭 소자의 제어단 및 일단이 상기 제3 액정 축전기에 연결되고, 타단이 유지 전극선에 연결된 제3 스위칭 소자의 제어단에 함께 연결되는 제1 게이트선으로 인에이블 레벨의 전압을 공급하는 단계; 및

일단이 상기 제2 액정 축전기에 연결되고, 타단이 상기 제3 액정 축전기에 연결된 제4 스위칭 소자의 제어단과 연결되는 제2 게이트선으로 인에이블 레벨의 전압을 공급하는 단계;

를 포함하는 액정 표시 장치의 구동 방법.

**청구항 12**

제11항에서,

상기 제2 게이트선으로 인에이블 레벨의 전압을 공급하는 단계 후에,

상기 제1 액정 축전기의 충전 전압은 상기 제2 액정 축전기의 충전 전압보다 높고, 상기 제2 액정 축전기의 충전 전압은 상기 제3 액정 축전기의 충전 전압보다 높은 액정 표시 장치의 구동 방법.

**청구항 13**

삭제

**명세서**

**발명의 상세한 설명**

**기술분야**

본 발명은 액정 표시 장치 및 그의 구동 방법에 관한 것이다.

**배경기술**

[0001]

- [0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.
- [0003] 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.
- [0004] 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 제조간 휘도 반전 한계 각도를 의미한다.
- [0005] 이러한 방식의 액정 표시 장치의 경우에는 측면 시인성을 정면 시인성에 가깝게 하기 위하여, 하나의 화소를 두 개의 부화소로 분할하고 두 부화소의 전압을 달리 인가함으로써 투과율을 다르게 하는 방법이 제시되었다.

**발명의 내용**

**해결 하고자하는 과제**

- [0006] 그러나 이러한 방법은 여전히 측면 시인성 문제를 잘 해결하지 못하는 바, 본 발명이 해결하고자 하는 과제는 측면 시인성을 정면 시인성에 좀 더 가깝게 하고, 측면에서의 화면 표시가 자연스럽게 이루어지도록 하는 것이다.

**과제 해결수단**

- [0007] 본 발명에 따른 액정 표시 장치는 전기적으로 분리되어 있는 제1 부화소 전극, 제2 부화소 전극 및 제3 부화소 전극을 포함하는 화소 전극, 상기 제1 부화소 전극에 연결되어 있는 제1 박막 트랜지스터, 상기 제2 부화소 전극에 연결되어 있는 제2 박막 트랜지스터, 상기 제3 부화소 전극에 연결되어 있는 제3 박막 트랜지스터, 상기 제2 부화소 전극 및 상기 제3 부화소 전극에 연결되어 있는 제4 박막 트랜지스터, 상기 제1 내지 제3 박막 트랜지스터와 연결되어 있는 제1 게이트선, 상기 제4 박막 트랜지스터와 연결되어 있는 제2 게이트선, 상기 제1 및 제2 박막 트랜지스터와 연결되어 있는 데이터선, 그리고 상기 제3 박막 트랜지스터와 연결되어 있는 유지 전극선을 포함한다.
- [0008] 상기 제1 내지 제3 부화소 전극에의 전압 기입이 완료된 이후에는 소정 전압에 대한 상기 제1 부화소 전극의 전압("제1 부화소 전압")은 상기 소정 전압에 대한 상기 제2 부화소 전극 전압("제2 부화소 전압")보다 높으며, 상기 제2 부화소 전압은 상기 소정 전압에 대한 상기 제3 부화소 전극 전압("제3 부화소 전압")보다 높을 수 있다.
- [0009] 상기 유지 전극선은 상기 제1 내지 제3 부화소 전극과 중첩할 수 있다.
- [0010] 상기 제1 게이트선 및 상기 제2 게이트선은 서로 이웃할 수 있다.
- [0011] 상기 제1 및 제2 박막 트랜지스터 각각의 게이트 전극은 서로 연결되어 있으며, 상기 제1 및 제2 박막 트랜지스터 각각의 소스 전극은 서로 연결되어 있을 수 있다.
- [0012] 상기 제3 박막 트랜지스터의 소스 전극과 상기 유지 전극선을 연결하는 연결 부재를 더 포함할 수 있다.
- [0013] 상기 유지 전극선에는 공통 전압이 인가될 수 있다.
- [0014] 본 발명의 다른 실시예에 따른 액정 표시 장치는 제1, 제2 및 제3 액정 축전기, 상기 제1 액정 축전기와 연결되어 있는 제1 스위칭 소자, 상기 제2 액정 축전기와 연결되어 있는 제2 스위칭 소자, 상기 제3 액정 축전기와 연결되어 있는 제3 스위칭 소자, 상기 제2 및 제3 액정 축전기와 연결되어 있는 제4 스위칭 소자를 포함하고, 상기 제1 내지 제3 액정 축전기의 충전 전압은 서로 다르다.
- [0015] 상기 제1 내지 제3 스위칭 소자와 연결되어 있는 제1 게이트선, 상기 제4 스위칭 소자와 연결되어 있는 제2 게이트선, 상기 제1 및 제2 스위칭 소자와 연결되어 있는 데이터선, 그리고 상기 제3 스위칭 소자와 연결되어 있는 유지 전극선을 더 포함할 수 있다.

- [0016] 상기 제1 내지 제3 스위칭 소자가 턴 온 된 후에 제4 스위칭 소자가 턴 온될수 있다.
- [0017] 본 발명의 다른 실시예에 따른 액정 표시 장치의 구동 방법은 제1 내지 제3 액정 축전기를 포함하는 액정 표시 장치의 구동 방법으로서, 상기 제1 및 제2 액정 축전기를 동일한 데이터 전압으로 충전하는 단계, 상기 제3 액정 축전기를 공통 전압으로 충전하는 단계, 상기 제2 액정 축전기의 충전 전압을 낮추고, 상기 제3 액정 축전기의 충전 전압을 높이는 단계를 포함한다.
- [0018] 상기 제2 액정 축전기의 충전 전압을 낮추고, 상기 제3 액정 축전기의 충전 전압을 높이는 단계 후에, 상기 제1 액정 축전기의 충전 전압은 상기 제2 액정 축전기의 충전 전압보다 높고, 상기 제2 액정 축전기의 충전 전압은 상기 제3 액정 축전기의 충전 전압보다 높을 수 있다.
- [0019] 상기 제1 및 제2 액정 축전기를 동일한 데이터 전압으로 충전하는 단계 및 상기 제3 액정 축전기를 공통 전압으로 충전하는 단계는 동시에 이루어 질 수 있다.

**효 과**

- [0020] 본 발명에 따르면 액정 표시 장치의 측면 시인성 문제가 효과적으로 해결될 수 있다.

**발명의 실시를 위한 구체적인 내용**

- [0021] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0022] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0023] 이제 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 도면을 참고하여 상세하게 설명한다.
- [0024] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 구조와 함께 세 부화소에 대한 등가 회로를 도시하는 도면이다.
- [0025] 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 게이트 구동부(400), 데이터 구동부(500), 유지 전극 구동부(700), 계조 전압 생성부(800), 그리고 신호 제어부(600)를 포함한다.
- [0026] 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선( $GL_i$ ,  $GL_{i+1}$ , DL, SL)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0027] 신호선은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선( $GL_i$ ,  $GL_{i+1}$ )과 데이터 전압(Vd)를 전달하는 복수의 데이터선(DL) 및 유지 전극선(SL)을 포함한다. 게이트선( $GL_i$ ,  $GL_{i+1}$ )과 유지 전극선(SL)은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선(DL)은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.
- [0028] 각 화소(PX)는 세 개의 부화소를 포함하며, 각 부화소는 액정 축전기(liquid crystal capacitor)(Clca, Clcb, Clcc)를 포함한다. 각 화소(PX)는 게이트선( $GL_i$ ,  $GL_{i+1}$ ), 데이터선(DL) 및 액정 축전기(Clca, Clcb, Clcc)와 연결된 스위칭 소자(Qa, Qb, Qc, Qd)를 포함한다.
- [0029] 액정 축전기(Clca, Clcb, Clcc)는 하부 표시판(100)의 부화소 전극(PEa/PEb/PEc)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하며 부화소 전극(PEa/PEb/PEc)과 공통 전극(270) 사이의 액정층(3)은 유전체로서 기능한다. 한 쌍의 부화소 전극(PEa/PEb/PEc)은 서로 분리되어 있으며 하나의 화소 전극(PE)을 이룬다. 공통 전극(CE)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다. 도 2에서와는 달리 공통 전극(CE)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(PE, CE) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.

- [0030] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(CF)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(CF)는 하부 표시판(100)의 부화소 전극(PEa, PEb) 위 또는 아래에 형성할 수도 있다.
- [0031] 표시판(100, 200)의 바깥 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 편광축은 직교할 수 있다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다. 직교 편광자인 경우 전기장이 없는 액정층(3)에 들어온 입사광을 차단한다.
- [0032] 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 전체 계조 전압 또는 한정된 수효의 계조 전압(앞으로 "기준 계조 전압"이라 한다)을 생성한다. 기준 계조 전압은 공통 전압(Vcom)에 대하여 양의 값을 가지는 것과 음의 값을 가지는 것을 포함할 수 있다.
- [0033] 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(GLi, GLi+1)과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(GLi, GLi+1)에 인가한다.
- [0034] 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(DL)과 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 전압으로서 데이터선(DL)에 인가한다. 그러나 계조 전압 생성부(800)가 계조 전압을 모두 제공하는 것이 아니라 한정된 수효의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 원하는 데이터 전압을 생성한다.
- [0035] 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.
- [0036] 이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 신호선(GLi, GLi+1, DL) 및 박막 트랜지스터 스위칭 소자(Qa, Qb, Qc) 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.
- [0037] 이제 도 3 내지 도 7을 참고하여 본 발명의 한 실시예에 따른 액정 표시판 조립체에 대하여 상세하게 설명한다.
- [0038] 도 3은 본 발명의 한 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도이다.
- [0039] 도 3을 참고하면, 본 발명의 한 실시예에 따른 액정 표시판 조립체는 서로 이웃하는 제1 및 제2 게이트선(GLi, GLi+1), 데이터선(DL) 및 유지 전극선(SL)을 포함하는 신호선과 이에 연결된 화소(PX)를 포함한다.
- [0040] 화소(PX)는 제1, 제2, 제3 및 제4 스위칭 소자(Qa, Qb, Qc, Qd), 제1, 제2 및 제3 액정 축전기(C1ca, C1cb, C1cc), 제1, 제2 및 제3 유지 축전기(Csta, Cstb, Cstc)를 포함한다.
- [0041] 제1 및 제2 스위칭 소자(Qa, Qb)는 각각 제1 게이트선(GLi) 및 데이터선(DL)에 연결되어 있으며, 제3 스위칭 소자(Qc)는 제1 게이트선(GLi)에 연결되어 있으며, 제4 스위칭 소자(Qd)는 제2 게이트선(GLi+1)에 연결되어 있다.
- [0042] 제1/제2 스위칭 소자(Qa/Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 제1 게이트선(GLi)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 제1/제2 액정 축전기(C1ca/C1cb)와 연결되어 있다.
- [0043] 제3 스위칭 소자(Qc) 역시 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 제어 단자는 제1 게이트선(GLi)와 연결되어 있고, 입력 단자는 유지 전극선(SL)과 연결되어 있으며, 출력 단자는 제3 액정 축전기(C1cc)와 연결되어 있다.
- [0044] 제4 스위칭 소자(Qd) 역시 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 제어 단자는 제2 게이트선(GLi+1)와 연결되어 있고, 입력 단자는 제2 액정 축전기(C1cb)와 연결되어 있으며, 출력 단자

는 제3 액정 축전기(C1cc)와 연결되어 있다.

- [0045] 제1/제2/제3 유지 축전기(Csta/Cstb/Cstc)는 제1/제2/제3 스위칭 소자(a/Qb/Qc) 및 유지 전극선(SL)에 연결되어 있으며, 유지 전극선(SL)과 제1/제2/제3 부화소 전극(PEa/PEb/PEc)이 절연체를 사이에 두고 중첩되어 이루어진다.
- [0046] 이제 도 4 내지 도 6을 참고하여 도 3에 도시한 액정 표시판 조립체에 대하여 더욱 상세하게 설명한다.
- [0047] 도 4는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이며, 도 5 및 도 6은 도 4의 액정 표시판 조립체를 V-V 및 VI-VI 선을 따라 잘라 도시한 단면도이다.
- [0048] 도 4 내지 도 6을 참고하면, 본 발명의 한 실시예에 따른 액정 표시판 조립체는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3) 및 표시판(100, 200) 바깥면에 부착되어 있는 한 쌍의 편광자(12, 22)를 포함한다.
- [0049] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0050] 절연 기판(110) 위에 게이트선(121) 및 유지 전극선(131)을 포함하는 복수의 게이트 도전체가 형성되어 있다. 게이트선(121)은 제1, 제2, 제3 및 제4 게이트 전극(124a, 124b, 124c, 124d)과 끝 부분(129)을 포함한다. 제1 및 제2 게이트 전극(124a, 124b)은 서로 연결되어 있다.
- [0051] 유지 전극선(131)은 일정한 전압, 예를 들어 공통 전압(Vcom)을 전달하며, 위 아래로 면적이 넓은 유지 전극(137)을 포함한다.
- [0052] 게이트 도전체(121, 131) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 제1, 제2, 제3 및 제4 섬형 반도체(154a, 154b, 154c, 154d)가 형성되어 있다. 제1 및 제2 섬형 반도체(154a, 154b)는 서로 연결되어 있다.
- [0053] 반도체(154a, 154b, 154c, 154d) 위에는 제1 섬형 저항성 접촉 부재(도시하지 않음), 제2 섬형 저항성 접촉 부재(도시하지 않음) 및 제3 섬형 저항성 접촉 부재(163c, 165c) 및 제4 섬형 저항성 접촉 부재(도시하지 않음)가 형성되어 있다.
- [0054] 저항성 접촉 부재(163c, 165c) 및 게이트 절연막(140) 위에는 복수의 데이터선(171)과 복수의 제1 및 제2 드레인 전극(drain electrode)(175a, 175b), 제1, 제2, 제3 및 제4 전극 부재(173c, 175c, 173d, 175d)가 형성되어 있다.
- [0055] 데이터선(171)은 데이터 전압을 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 복수의 제1 및 제2 소스 전극(173a, 173b)과 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(179)을 포함한다. 제1 및 제2 소스 전극(173a, 173b)은 서로 연결되어 있다.
- [0056] 제1 및 제2 드레인 전극(175a, 175b)은 서로 분리되어 있으며 데이터선(171)과도 분리되어 있다.
- [0057] 제1 전극 부재(173c)는 제3 소스 전극을 이루고, 제2 전극 부재(175c)는 제3 드레인 전극을 이루며, 제3 전극 부재(173d)는 제4 소스 전극을 이루며, 제4 전극 부재(175d)는 제4 드레인 전극을 이룬다.
- [0058] 제1, 제2, 제3 및 제4 드레인 전극(175a, 175b, 175c, 175d)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 포함한다. 제1/제2/제3/제4 드레인 전극(175a/175b/175c/175d)의 막대형 끝 부분은 제1/제2/제3/제4 소스 전극(173a/173b/173c/173d)과 마주한다.
- [0059] 제1/제2/제3/제4 게이트 전극(124a/124b/124c/124d), 제1/제2/제3/제4 소스 전극(173a/173b/173c/173d) 및 제1/제2/제3/제4 드레인 전극(175a/175b/175c/175d)은 제1/제2/제3/제4 섬형 반도체(154a/154b/154c/154d)와 함께 하나의 제1/제2/제3/제4 박막 트랜지스터(thin film transistor, TFT)(Qa/Qb/Qc/Qd)를 이루며, 박막 트랜지스터의 채널(channel)은 각 소스 전극(173a/173b/173c/173d)과 각 드레인 전극(175a/175b/175c/175d) 사이의 각 반도체(154a/154b/154c/154d)에 형성된다.
- [0060] 데이터 도전체(171, 175a, 175b, 173c, 175c, 173d, 175d) 및 노출된 반도체(154a, 154b, 154c, 154d) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다.
- [0061] 보호막(180)에는 데이터선(171)의 끝 부분(179), 제1 내지 제4 드레인 전극(175a-d)의 넓은 끝 부분, 제4 소스 전극(173d)의 끝 부분 및 유지 전극(137)의 일부분을 각각 드러내는 복수의 접촉 구멍(182, 185a, 185b, 185c, 185d, 186, 188)이 형성되어 있다. 보호막(180) 및 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129) 및

제3 소스 전극(173c)의 끝 부분을 각각 드러내는 복수의 접촉 구멍(181, 187)이 형성되어 있다.

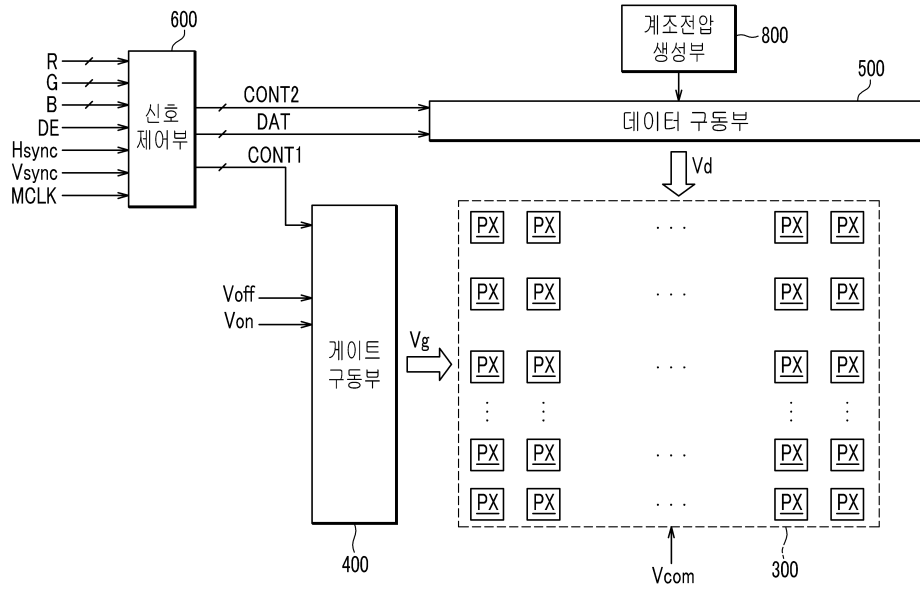
- [0062] 보호막(180) 위에는 제1, 제2 및 제3 부화소 전극(191a, 191b, 191c)을 포함하는 화소 전극(191), 접촉 보조 부재(81, 82) 및 연결 부재(83)가 형성되어 있다. 화소 전극(191) 및 접촉 보조 부재(81, 82)은 ITO 및 IZO 등의 투명 물질로 이루어 질 수 있다.
- [0063] 제1 및 제2 부화소 전극(191a, 191b)은 열 방향으로 서로 이웃하며, 제3 부화소 전극(191c)은 제1 및 제2 부화소 전극(191a, 191b)과 행 방향으로 이웃한다. 그러나 제1 내지 제3 부화소 전극(191a-c)의 배치는 다양하게 변화할 수 있으며 그 면적도 다양하게 변화할 수 있다.
- [0064] 제1/제2 부화소 전극(191a/191b)은 제1/제2 접촉 구멍(185a/185b)을 통하여 제1/제2 드레인 전극(175a/175b)과 연결되어 있으며 제1/제2 드레인 전극(175a/175b)으로부터 데이터 전압(Vd)을 인가 받는다. 제3 부화소 전극(191c)은 제3 및 제4 접촉 구멍(187, 188)을 통하여 공통 전압(Vcom)을 인가 받는다.
- [0065] 또한 제2 부화소 전극(191b)은 접촉 구멍(186)을 통하여 제4 소스 전극(173d)와 연결되어 있으며, 제3 부화소 전극(191c)은 접촉 구멍(185c)을 통하여 제3 드레인 전극(175c)와 연결되어 있으며, 접촉 구멍(185d)를 통하여 제4 드레인 전극(175d)와 연결되어 있다.
- [0066] 데이터 전압(Vd) 및 공통 전압(Vcom)이 인가된 제1/제2/제3 부화소 전극(191a/191b/191c)은 공통 전극 표시판(200)의 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 휘도가 달라진다. 제1 내지 제3 부화소 전극(191a-c)과 공통 전극(270)은 액정 축전기(Clca, Clcb, Clcc)를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.
- [0067] 제1 내지 제3 부화소 전극(191a-c) 유지 전극(137)을 비롯한 유지 전극선(131)과 유지 축전기(Csta, Cstb, Cstc)를 이루며, 유지 축전기(Csta, Cstb, Cstc)는 액정 축전기(Clca, Clcb, Clcc)의 전압 유지 능력을 강화한다.
- [0068] 또한 제1 내지 제3 부화소 전극(191a-c)은 복수의 절개부(도시하지 않음)가 형성되어 있을 수 있다. 이러한 절개부의 변은 전기장을 왜곡하여 액정 분자들(30)의 경사 방향을 결정하는 수평 성분을 만들어낸다. 절개부의 형태에 따라 액정 분자(30)가 기울어지는 방향이 다양하게 되는데, 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.
- [0069] 접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.
- [0070] 연결 부재(83)는 유지 전극(137)과 제3 부화소 전극(191c)을 전기적으로 연결한다.
- [0071] 화소 전극(191), 용량 전극선(195), 접촉 보조 부재(81, 82) 및 보호막(180) 위에는 배향막(11)이 형성되어 있다.
- [0072] 이제 상부 표시판(200)에 대하여 설명한다.
- [0073] 절연 기관(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다.
- [0074] 기관(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(220)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 세로 방향으로 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.
- [0075] 색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270) 위에는 배향막(21)이 형성되어 있다.
- [0076] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다.
- [0077] 그러면 도 7을 참고하여 이러한 액정 표시 장치의 동작에 대하여 설명한다.
- [0078] 도 7은 본 발명의 한 실시예에 따른 액정 표시 장치의 구동 전압을 도시하는 파형도이다.

- [0079] 먼저 도 1을 참고하면, 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면  $1024(=2^{10})$ ,  $256(=2^8)$  또는  $64(=2^6)$  개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클럭 신호(MCLK), 데이터 인에이블 신호(DE) 등이 있다.
- [0080] 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보낸다. 출력 영상 신호(DAT)는 디지털 신호로서 정해진 수효의 값(또는 계조)을 가진다.
- [0081] 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행의 화소(PX)에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 전압으로 변환한 다음, 이를 해당 데이터선(DL)에 인가한다.
- [0082] 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선( $GL_i$ ,  $GL_{i+1}$ )에 인가하여 이 게이트선( $GL_i$ ,  $GL_{i+1}$ )에 연결된 스위칭 소자(Qa, Qb, Qc, Qd)를 턴온시킨다. 그러면, 데이터선(DL)에 인가된 데이터 전압(Vd)은 턴온된 제1 및 제2 스위칭 소자(Qa, Qb)를 통하여 해당 화소(PX)에 인가된다.
- [0083] 이제부터 도 7을 참고하여, 특정 화소 행, 예를 들면 i 번째 행에 초점을 맞추어 설명한다.
- [0084] i 번째 행의 제1 게이트선( $GL_i$ )에 제1 게이트 신호( $g_i$ )가 인가된다. 제1 게이트 신호가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀌면 이에 연결된 제1, 제2 및 제3 스위칭 소자(Qa, Qb, Qc)가 턴 온된다. 이에 따라 데이터선(DL)에 인가된 데이터 전압(Vd)은 턴 온된 제1 및 제2 스위칭 소자(Qa, Qb)를 통하여 제1 및 제2 부화소 전극(191a, 191b)에 인가된다. 또한 유지 전극선(SL)에 인가된 공통 전압(Vcom)은 턴 온된 제3 스위칭 소자(Qc)를 통하여 제3 부화소 전극(191c)에 인가된다. 이 때 제1 및 제2 부화소 전극(191a, 191b)에 인가된 데이터 전압(Vd)은 서로 동일하다. 제1 및 제2 액정 축전기(C1ca, C1cb)는 공통 전압(Vcom)과 데이터 전압(Vd)의 차이만큼 동일한 값으로 충전되고, 제3 액정 축전기(C1cc)의 충전 전압은 0이 된다.
- [0085] 그런 후 제1 게이트 신호( $g_i$ )는 게이트 온 전압(Von)에서 게이트 오프 전압(Voff)으로 바뀌면 제1, 제2 및 제3 스위칭 소자(Qa, Qb, Qc)는 턴 오프되고 그 영향으로 제1, 제2 및 제3 부화소 전극 전압( $Vpa$ ,  $Vpb$ ,  $Vpc$ )은 키펙 전압( $Vkb$ )만큼 하강한다. 그 후 제2 게이트 신호( $g_{i+1}$ )가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀌면, 제4 스위칭 소자(Qd)가 턴 온되고, 그 영향으로 제2 및 제3 부화소 전극 전압( $Vpb$ ,  $Vpc$ )은 상승 전압( $Vup$ )만큼 상승한다. 제4 스위칭 소자(Qd)가 턴 온되면, 제2 부화소 전극(191b)으로부터 제4 스위칭 소자(Qd)를 통하여 제3 부화소 전극(191c)으로 전하가 이동한다. 그러면 제2 부화소 전극 전압( $Vpb$ )은 낮아지고, 제3 부화소 전극 전압( $Vpc$ )은 높아진다. 그러면 제1, 제2 및 제3 액정 축전기(C1ca, C1cb, C1cc) 각각의 충전 전압( $\Delta Vpa$ ,  $\Delta Vpb$ ,  $\Delta Vpc$ )은 서로 달라지며 그 크기 관계는 다음과 같아 진다.
- [0086]  $\Delta Vpa > \Delta Vpb > \Delta Vpc$
- [0087] 이 때, 세 액정 축전기(C1ca, C1cb, C1cc)의 충전 전압( $\Delta Vpa$ ,  $\Delta Vpb$ ,  $\Delta Vpc$ )은 서로 다른 감마 곡선을 나타내며 한 화소 전압의 감마 곡선은 이들을 합성한 곡선이 된다. 정면에서의 합성 감마 곡선은 가장 적합하도록 정해진 정면에서의 기준 감마 곡선과 일치하도록 하고 측면에서의 합성 감마 곡선은 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 한다. 이와 같이 영상 데이터를 변환함으로써 측면 시인성이 향상된다. 이와 같이 세 가지 감마 곡선에 따라 화소 전압(191)의 감마 곡선을 조절하면 측면 시인성을 더욱 효과적으로 개선할 수 있다.
- [0088] 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 화소(PX)에 데이터 전압(Vd)을 인가하여 한 프레임(frame)의 영상을 표시한다.
- [0089] 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 전압(Vd)의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다.
- [0090] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것

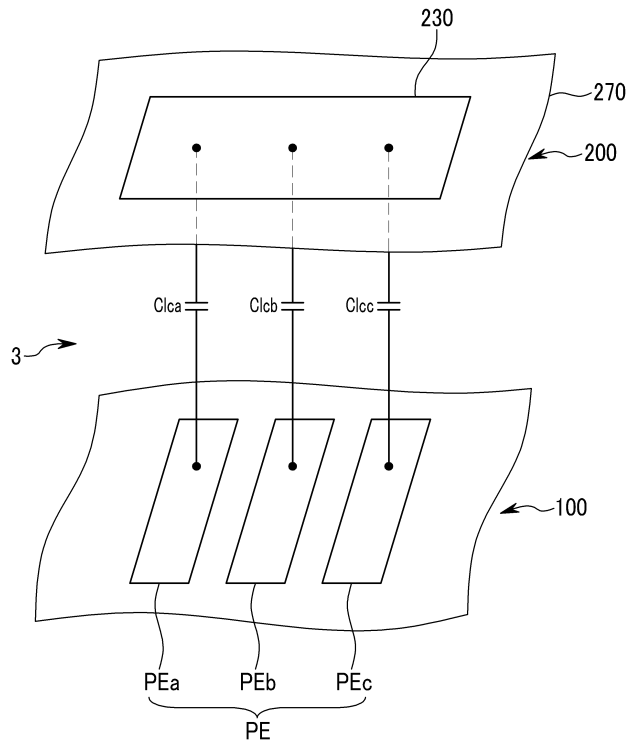


도면

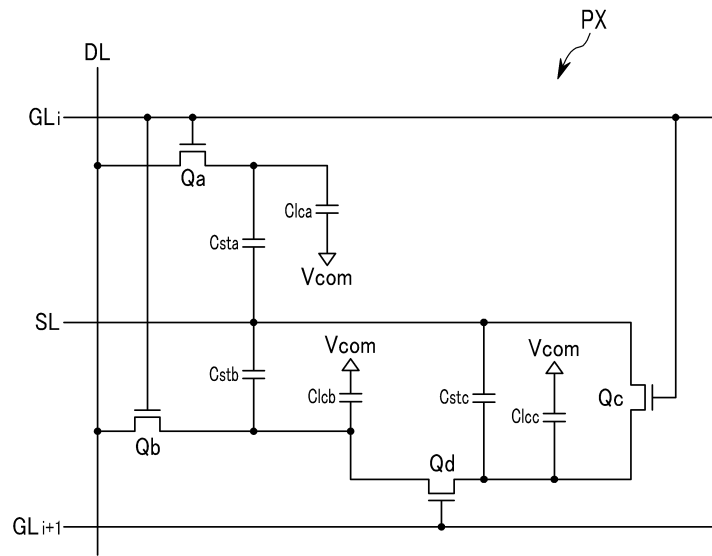
도면1



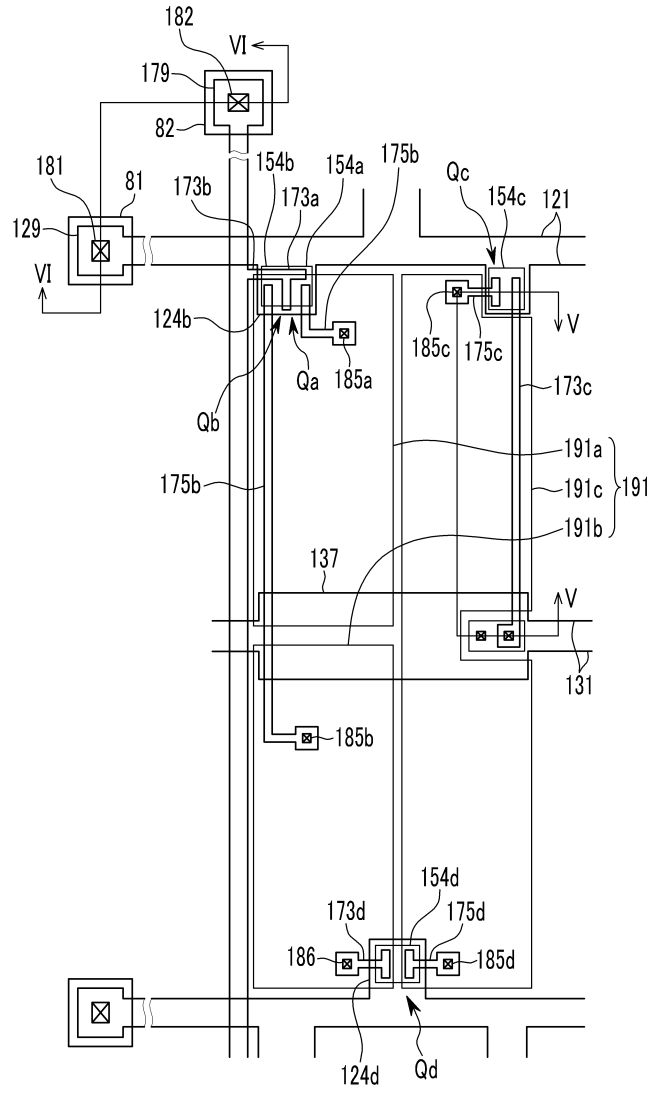
도면2



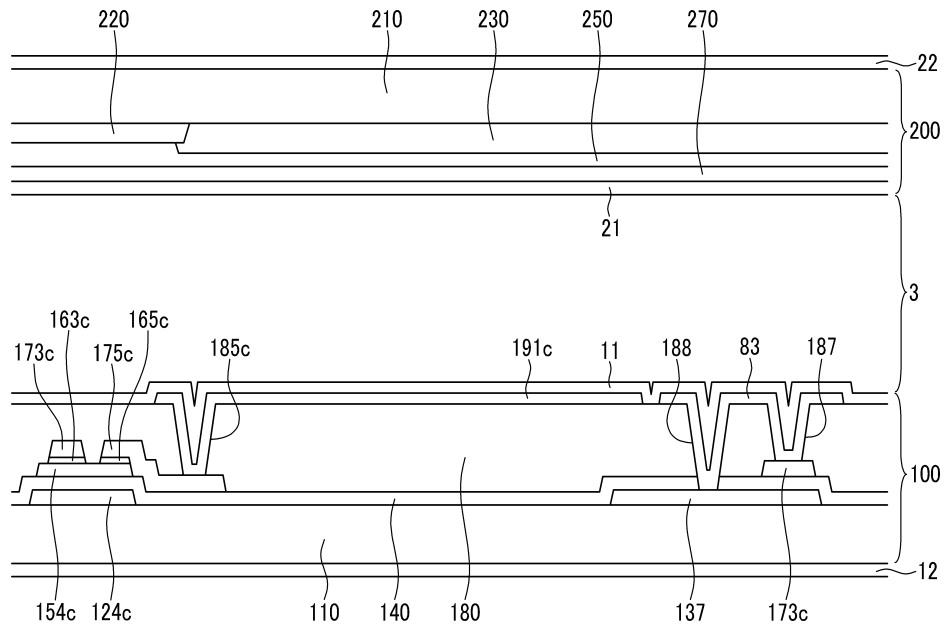
도면3



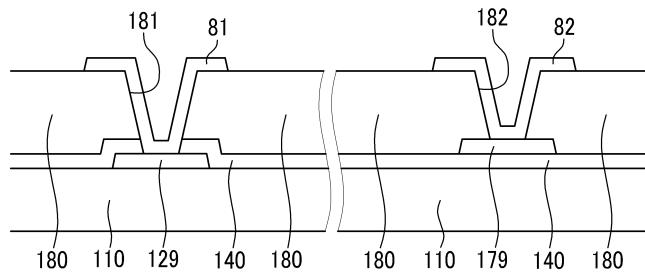
도면4



도면5



도면6



도면7

