



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2013년11월13일  
 (11) 등록번호 10-1328769  
 (24) 등록일자 2013년11월06일

(51) 국제특허분류(Int. Cl.)  
 G09G 3/36 (2006.01) G09G 3/20 (2006.01)  
 G02F 1/133 (2006.01)  
 (21) 출원번호 10-2008-0046226  
 (22) 출원일자 2008년05월19일  
 심사청구일자 2011년11월07일  
 (65) 공개번호 10-2009-0120274  
 (43) 공개일자 2009년11월24일  
 (56) 선행기술조사문헌  
 JP2002358056 A  
 JP2007206676 A

(73) 특허권자  
 엘지디스플레이 주식회사  
 서울특별시 영등포구 여의대로 128(여의도동)  
 (72) 발명자  
 민용기  
 대구광역시 북구 동천로 156, 103동 1205호 (동천동, 동화골든빌)  
 손용기  
 경남 밀양시 산외면 다죽리 156번지  
 (뒷면에 계속)  
 (74) 대리인  
 특허법인로얄

전체 청구항 수 : 총 11 항

심사관 : 추장희

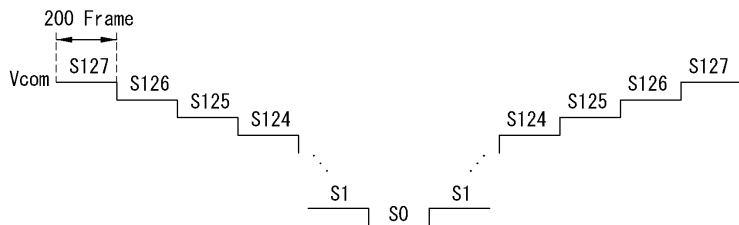
(54) 발명의 명칭 **액정표시장치와 그 구동방법**

**(57) 요약**

본 발명은 표시품위를 높일 수 있는 액정표시장치와 그 구동방법에 관한 것이다.

이 액정표시장치는 다수의 데이터라인들과 다수의 게이트라인들이 교차되고 매트릭스 형태로 배치되는 액정셀들을 포함한 액정표시패널; 상기 데이터라인들에 데이터전압을 공급하고, 상기 게이트라인들에 스캔펄스를 공급하는 구동회로; 한 화면이 표시되는 1 프레임기간 중에서 스캔이 시작되는 시작 수평라인을 지시하는 게이트 스타트 펄스를 발생하는 타이밍 콘트롤러; 상기 게이트 스타트 펄스를 이용하여 프레임 수를 카운트하고, 누산 카운트 값이 미리 정해진 값의 배수가 될 때마다 제어클럭을 발생하는 제어클럭 발생부; 및 상기 제어클럭에 기초하여 특정 비트의 제어데이터를 발생하고, 이 제어데이터를 이용하여 일정시간마다 그 전압 레벨이 단계적으로 가변되는 공통전압을 발생하여 상기 액정표시패널에 공급하는 공통전압 발생회로를 구비한다.

**대표도** - 도5



(72) 발명자

**장수혁**

대구광역시 북구 팔거천동로24길 40, 영남2차타운  
103동 902호 (동천동)

**송홍성**

경상북도 구미시 인동43길 22-42, 803동 706호 (구  
평동, 부영아파트)

---

## 특허청구의 범위

### 청구항 1

다수의 데이터라인들과 다수의 게이트라인들이 교차되고 매트릭스 형태로 배치되는 액정셀들을 포함한 액정표시패널;

상기 데이터라인들에 데이터전압을 공급하는 데이터 구동회로;

상기 게이트라인들에 스캔펄스를 공급하는 게이트 구동회로;

한 화면이 표시되는 1 프레임기간 중에서 스캔이 시작되는 시작 수평라인을 지시하는 게이트 스타트 펄스를 발생하는 타이밍 컨트롤러;

상기 게이트 스타트 펄스를 이용하여 프레임 수를 카운트하고, 누산 카운트 값이 미리 정해진 값의 배수가 될 때마다 제어클럭을 발생하는 제어클럭 발생부; 및

상기 제어클럭에 기초하여 특정 비트의 제어데이터를 발생하고, 이 제어데이터를 이용하여 일정시간마다 그 전압 레벨이 단계적으로 가변되는 공통전압을 발생하여 상기 액정표시패널에 공급하는 공통전압 발생회로를 구비하는 것을 특징으로 하는 액정표시장치.

### 청구항 2

제 1 항에 있어서,

상기 공통전압 발생회로는,

상기 제어클럭에 동기하여, 그 디지털값이 상기 일정시간마다 단계적으로 증감되는 특정 비트의 제어데이터를 발생하는 제어데이터 발생부;

상기 제어클럭에 동기하여 증감되는 제어데이터와 이 제어데이터에 대응되는 스위치 제어신호를 록업 테이블로 저장하는 메모리;

상기 제어데이터를 리드 어드레스로 하여 상기 메모리에 저장된 스위치 제어신호를 독출하는 레지스터;

상기 독출된 스위치 제어신호를 디코딩하여 출력하는 디코더;

고전위 전원전압과 저전위 전원전압을 분압하여 그 레벨이 서로 다른 다수의 전압을 발생하는 저항 스트링; 및

상기 디코딩된 스위치 제어신호에 응답하여 상기 저항 스트링에 형성된 다수의 분압전압 출력노드들 중 어느 하나를 상기 공통전압을 공급하기 위한 공급배선에 접속하는 스위치 어레이를 구비하는 것을 특징으로 하는 액정표시장치.

### 청구항 3

제 1 항에 있어서,

상기 제어클럭의 발생주기는, 상기 액정표시패널의 액정층에 직류전압이 인가되는 시간, 온도에 따라 상기 액정층 내의 이온의 분극 및 축적양 정도를 고려하여 정해지는 것을 특징으로 하는 액정표시장치.

### 청구항 4

다수의 데이터라인들과 다수의 게이트라인들이 교차되고 매트릭스 형태로 배치되는 액정셀들을 포함하고 수평블럭 단위로 분할 구동되는 액정표시패널;

상기 데이터라인들에 데이터전압을 공급하는 데이터 구동회로;

상기 게이트라인들에 스캔펄스를 공급하는 게이트 구동회로;

한 화면이 표시되는 1 프레임기간 중에서 스캔이 시작되는 시작 수평라인을 지시하는 게이트 스타트 펄스를 발생하는 타이밍 컨트롤러;

상기 게이트 스타트 펄스를 이용하여 프레임 수를 카운트하고 누산 카운트 값이 미리 정해진 값의 배수가 될 때마다 제1 제어클럭을 발생하며, 외부로부터의 데이터 인에이블 신호를 이용하여 동일한 프레임내에서의 수평라

인 수를 카운트하여 상기 수평 블럭이 변할 때마다 제2 제어클럭을 발생하는 제어클럭 발생부; 및

상기 제1 및 제2 제어클럭에 기초하여 특정 비트의 제어데이터를 발생하고, 이 제어데이터를 이용하여 일정시간마다 그 전압 레벨이 단계적으로 가변되며, 이웃한 수평 블럭들 간 그 레벨이 서로 다른 공통전압을 발생하여 상기 액정표시패널에 공급하는 공통전압 발생회로를 구비하는 것을 특징으로 하는 액정표시장치.

**청구항 5**

제 4 항에 있어서,

상기 공통전압 발생회로는,

상기 제1 및 제2 제어클럭에 동기하여, 그 디지털값이 상기 일정시간마다 단계적으로 증감되며, 그 디지털값이 상기 수평 블럭의 변화 시점을 전후하여 서로 다른 특정 비트의 제어데이터를 발생하는 제어데이터 발생부;

상기 제1 및 제2 제어클럭에 동기하여 증감되는 제어데이터와 이 제어데이터에 대응되는 스위치 제어신호를 록업 테이블로 저장하는 메모리;

상기 제어데이터를 리드 어드레스로 하여 상기 메모리에 저장된 스위치 제어신호를 독출하는 레지스터;

상기 독출된 스위치 제어신호를 디코딩하여 출력하는 디코더;

고전위 전원전압과 저전위 전원전압을 분압하여 그 레벨이 서로 다른 다수의 전압을 발생하는 저항 스트링; 및

상기 디코딩된 스위치 제어신호에 응답하여 상기 저항 스트링에 형성된 다수의 분압전압 출력노드들 중 어느 하나를 상기 공통전압을 공급하기 위한 공급배선에 접속하는 스위치 어레이를 구비하는 것을 특징으로 하는 액정표시장치.

**청구항 6**

제 4 항에 있어서,

상기 제1 및 제2 제어클럭의 발생주기는, 상기 액정표시패널의 액정층에 직류전압이 인가되는 시간, 온도에 따라 상기 액정층 내의 이온의 분극 및 축적양 정도를 고려하여 정해지는 것을 특징으로 하는 액정표시장치.

**청구항 7**

제 1 항 또는 제 4 항에 있어서,

상기 제어클럭 발생부는 상기 타이밍 콘트롤러 또는 상기 공통전압 발생회로에 내장되는 것을 특징으로 하는 액정표시장치.

**청구항 8**

다수의 데이터라인들과 다수의 게이트라인들이 교차되고 매트릭스 형태로 배치되는 액정셀들을 포함한 액정표시패널과, 상기 데이터라인들에 데이터전압을 공급하고 상기 게이트라인들에 스캔펄스를 공급하는 구동회로를 갖는 액정표시장치의 구동방법에 있어서,

한 화면이 표시되는 1 프레임기간 중에서 스캔이 시작되는 시작 수평라인을 지시하는 게이트 스타트 펄스를 발생하는 단계;

상기 게이트 스타트 펄스를 이용하여 프레임 수를 카운트하고, 누산 카운트 값이 미리 정해진 값의 배수가 될 때마다 제어클럭을 발생하는 단계; 및

상기 제어클럭에 기초하여 특정 비트의 제어데이터를 발생하고, 이 제어데이터를 이용하여 일정시간마다 그 전압 레벨이 단계적으로 가변되는 공통전압을 발생하여 상기 액정표시패널에 공급하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

**청구항 9**

제 8 항에 있어서,

상기 공통전압을 발생하는 단계는,

상기 제어클럭에 동기하여, 그 디지털값이 상기 일정시간마다 단계적으로 증감되는 특정 비트의 제어데이터를 발생하는 단계;

상기 제어클럭에 동기하여 증감되는 제어데이터와 이 제어데이터에 대응되는 스위치 제어신호를 록업 테이블로 메모리에 저장하는 단계;

상기 제어데이터를 리드 어드레스로 하여 상기 메모리에 저장된 스위치 제어신호를 독출하는 단계;

상기 독출된 스위치 제어신호를 디코딩하여 출력하는 단계; 및

상기 디코딩된 스위치 제어신호에 응답하여, 고전위 전원전압과 저전위 전원전압을 분압하여 그 레벨이 서로 다른 다수의 전압을 발생하는 저항 스트링에 형성된 다수의 분압전압 출력노드들 중 어느 하나를 상기 공통전압을 공급하기 위한 공급배선에 접속시키는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

**청구항 10**

다수의 데이터라인들과 다수의 게이트라인들이 교차되고 매트릭스 형태로 배치되는 액정셀들을 포함하고 수평 블럭 단위로 분할 구동되는 액정표시패널과, 상기 데이터라인들에 데이터전압을 공급하고 상기 게이트라인들에 스캔펄스를 공급하는 구동회로를 갖는 액정표시장치의 구동방법에 있어서,

한 화면이 표시되는 1 프레임기간 중에서 스캔이 시작되는 시작 수평라인을 지시하는 게이트 스타트 펄스를 발생하는 단계;

상기 게이트 스타트 펄스를 이용하여 프레임 수를 카운트하고 누산 카운트 값이 미리 정해진 값의 배수가 될 때마다 제1 제어클럭을 발생하며, 외부로부터의 데이터 인에이블 신호를 이용하여 동일한 프레임내에서의 수평라인 수를 카운트하여 상기 수평 블럭이 변할 때마다 제2 제어클럭을 발생하는 단계; 및

상기 제1 및 제2 제어클럭에 기초하여 특정 비트의 제어데이터를 발생하고, 이 제어데이터를 이용하여 일정시간마다 그 전압 레벨이 단계적으로 가변되며, 이웃한 수평 블럭들 간 그 레벨이 서로 다른 공통전압을 발생하여 상기 액정표시패널에 공급하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

**청구항 11**

제 10 항에 있어서,

상기 공통전압을 발생하는 단계는,

상기 제1 및 제2 제어클럭에 동기하여, 그 디지털값이 상기 일정시간마다 단계적으로 증감되며, 그 디지털값이 상기 수평 블럭의 변화 시점을 전후하여 서로 다른 특정 비트의 제어데이터를 발생하는 단계;

상기 제1 및 제2 제어클럭에 동기하여 증감되는 제어데이터와 이 제어데이터에 대응되는 스위치 제어신호를 록업 테이블로 메모리에 저장하는 단계;

상기 제어데이터를 리드 어드레스로 하여 상기 메모리에 저장된 스위치 제어신호를 독출하는 단계;

상기 독출된 스위치 제어신호를 디코딩하여 출력하는 단계; 및

상기 디코딩된 스위치 제어신호에 응답하여, 고전위 전원전압과 저전위 전원전압을 분압하여 그 레벨이 서로 다른 다수의 전압을 발생하는 저항 스트링에 형성된 다수의 분압전압 출력노드들 중 어느 하나를 상기 공통전압을 공급하기 위한 공급배선에 접속시키는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

**명세서**

**발명의 상세한 설명**

**기술분야**

본 발명은 표시품위를 높일 수 있는 액정표시장치와 그 구동방법에 관한 것이다.

**배경기술**

[0001]

- [0002] 액정표시장치는 비디오 신호에 대응하여 액정층에 인가되는 전계를 통해 액정층의 광투과율을 제어함으로써 화상을 표시한다. 이러한 액정표시장치는 소형 및 박형화와 저 소비전력의 장점을 가지는 평판 표시장치로서, 노트북 PC와 같은 휴대용 컴퓨터, 사무 자동화 기기, 오디오/비디오 기기 등으로 이용되고 있다. 특히, 액정셀마다 스위칭소자가 형성된 액티브 매트릭스(Active Matrix) 타입의 액정표시장치는 스위칭소자의 능동적인 제어가능하기 때문에 동영상 구현에 유리하다.
- [0003] 액티브 매트릭스 타입의 액정표시장치에 사용되는 스위칭소자로는 도 1과 같이 주로 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 한다)가 이용되고 있다.
- [0004] 도 1을 참조하면, 액티브 매트릭스 타입의 액정표시장치는, 디지털 비디오 데이터를 감마기준전압을 기준으로 아날로그 데이터전압으로 변환하여 데이터라인(DL)에 공급함과 동시에 스캔펄스를 게이트라인(GL)에 공급하여, 데이터전압을 액정셀(C1c)에 충전시킨다. 이를 위해, TFT의 게이트전극은 게이트라인(GL)에 접속되고, 소스전극은 데이터라인(DL)에 접속되며, 그리고 TFT의 드레인전극은 액정셀(C1c)의 화소전극과 스토리지 캐패시터(Cst1)의 일측 전극에 접속된다. 액정셀(C1c)의 공통전극에는 공통전압(Vcom)이 공급된다. 스토리지 캐패시터(Cst1)는 TFT가 턴-온될 때 데이터라인(DL)으로부터 인가되는 데이터전압을 충전하여 액정셀(C1c)의 전압을 일정하게 유지하는 역할을 한다. 스캔펄스가 게이트라인(GL)에 인가되면 TFT는 턴-온(Turn-on)되어 소스전극과 드레인전극 사이의 채널을 형성하여 데이터라인(DL) 상의 전압을 액정셀(C1c)의 화소전극에 공급한다. 이때 액정셀(C1c)의 액정분자들은 화소전극과 공통전극 사이의 전계에 의하여 배열이 바뀌면서 입사광을 변조하게 된다.
- [0005] 그런데, 이러한 액정표시장치의 액정층에 직류전압을 장시간 인가하면, 액정에 인가되는 전계의 극성을 따라 음전하를 띤 이온들이 동일한 움직임 백터 방향으로 이동하고 양전하를 띤 이온들이 그 반대 방향의 움직임 백터 방향으로 이동하면서 분극화되고, 시간이 지날수록 음전하를 띤 이온들의 축적량과 양전하를 띤 이온들의 축적량이 증가된다. 이온들의 축적량이 증가하면서 배향막이 열화되며, 그 결과 액정의 배향특성이 열화된다. 이로 인하여, 액정표시장치에 직류전압이 장시간 인가되면 표시화상에서 얼룩이 나타나고 그 얼룩이 시간이 지날수록 커진다. 이러한 얼룩을 개선하기 위하여, 유전율이 낮은 액정물질을 개발하거나 배향물질이나 배향방법을 개선하는 방법이 시도된 바 있다. 그러나 이러한 방법은 재료 개발에 많은 시간과 비용이 필요하며, 액정의 유전율을 낮게 하면 액정의 구동특성이 나빠지는 또 다른 문제점을 초래할 수 있다. 실험적으로 밝혀진 바에 의하면, 이온의 분극 및 축적으로 인한 얼룩의 발현시점은 액정층 내에서 이온화되는 불순물이 많을수록, 그리고 가속 팩터가 클수록 빨라진다. 가속팩터는 온도, 시간, 액정의 직류 구동화 등이다. 따라서, 얼룩은 온도가 높거나 동일 극성의 직류전압이 액정층에 인가되는 시간이 길수록 빨리 나타나고 그 정도도 심해진다. 더욱이, 얼룩은 같은 제조라인을 통해 제작된 동일 모델의 패널들에서도 그 형태나 정도가 다르므로 새로운 재료 개발이나 공정의 개선 방법만으로 해결할 수 없다.

**발명의 내용**

**해결 하고자하는 과제**

- [0006] 따라서, 본 발명의 목적은 특정 프레임 간격으로 액정층에 인가되는 공통전압의 레벨을 순차적으로 다르게 하여 이온의 분극 및 축적으로 인한 얼룩 현상을 억제함으로써 표시품위를 높이고자 하는 액정표시장치와 그 구동방법을 제공하는 데 있다.

**과제 해결수단**

- [0007] 상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 액정표시장치는 다수의 데이터라인들과 다수의 게이트라인들이 교차되고 매트릭스 형태로 배치되는 액정셀들을 포함한 액정표시패널; 상기 데이터라인들에 데이터전압을 공급하는 데이터 구동회로; 상기 게이트라인들에 스캔펄스를 공급하는 게이트 구동회로; 한 화면이 표시되는 1 프레임기간 중에서 스캔이 시작되는 시작 수평라인을 지시하는 게이트 스타트 펄스를 발생하는 타이밍 컨트롤러; 상기 게이트 스타트 펄스를 이용하여 프레임 수를 카운트하고, 누산 카운트 값이 미리 정해진 값의 배수가 될 때마다 제어클럭을 발생하는 제어클럭 발생부; 및 상기 제어클럭에 기초하여 특정 비트의 제어데이터를 발생하고, 이 제어데이터를 이용하여 일정시간마다 그 전압 레벨이 단계적으로 가변되는 공통전압을 발생하여 상기 액정표시패널에 공급하는 공통전압 발생회로를 구비한다.

- [0008] 상기 공통전압 발생회로는, 상기 제어클럭에 동기하여, 그 디지털값이 상기 일정시간마다 단계적으로 증감되는 특정 비트의 제어데이터를 발생하는 제어데이터 발생부; 상기 제어클럭에 동기하여 증감되는 제어데이터와 이 제어데이터에 대응되는 스위치 제어신호를 록업 테이블로 저장하는 메모리; 상기 제어데이터를 리드 어드레스로 하여 상기 메모리에 저장된 스위치 제어신호를 독출하는 레지스터; 상기 독출된 스위치 제어신호를 디코딩하여 출력하는 디코더; 고전위 전원전압과 저전위 전원전압을 분압하여 그 레벨이 서로 다른 다수의 전압을 발생하는 저항 스트링; 및 상기 디코딩된 스위치 제어신호에 응답하여 상기 저항 스트링에 형성된 다수의 분압전압 출력노드들 중 어느 하나를 상기 공통전압을 공급하기 위한 공급배선에 접속하는 스위치 어레이를 구비한다.
- [0009] 상기 제어클럭의 발생주기는, 상기 액정표시패널의 액정층에 직류전압이 인가되는 시간, 온도에 따라 상기 액정층 내의 이온의 분극 및 축적양 정도를 고려하여 정해진다.
- [0010] 본 발명의 다른 실시예에 따른 액정표시장치는 다수의 데이터라인들과 다수의 게이트라인들이 교차되고 매트릭스 형태로 배치되는 액정셀들을 포함하고 수평 블럭 단위로 분할 구동되는 액정표시패널; 상기 데이터라인들에 데이터전압을 공급하는 데이터 구동회로; 상기 게이트라인들에 스캔펄스를 공급하는 게이트 구동회로; 한 화면이 표시되는 1 프레임기간 중에서 스캔이 시작되는 시작 수평라인을 지시하는 게이트 스타트 펄스를 발생하는 타이밍 콘트롤러; 상기 게이트 스타트 펄스를 이용하여 프레임 수를 카운트하고 누산 카운트 값이 미리 정해진 값의 배수가 될 때마다 제1 제어클럭을 발생하며, 외부로부터의 데이터 인에이블 신호를 이용하여 동일한 프레임내에서의 수평라인 수를 카운트하여 상기 수평 블럭이 변할 때마다 제2 제어클럭을 발생하는 제어클럭 발생부; 및 상기 제1 및 제2 제어클럭에 기초하여 특정 비트의 제어데이터를 발생하고, 이 제어데이터를 이용하여 일정시간마다 그 전압 레벨이 단계적으로 가변되며, 이웃한 수평 블럭들 간 그 레벨이 서로 다른 공통전압을 발생하여 상기 액정표시패널에 공급하는 공통전압 발생회로를 구비한다.
- [0011] 상기 공통전압 발생회로는, 상기 제1 및 제2 제어클럭에 동기하여, 그 디지털값이 상기 일정시간마다 단계적으로 증감되며, 그 디지털값이 상기 수평 블럭의 변화 시점을 전후하여 서로 다른 특정 비트의 제어데이터를 발생하는 제어데이터 발생부; 상기 제1 및 제2 제어클럭에 동기하여 증감되는 제어데이터와 이 제어데이터에 대응되는 스위치 제어신호를 록업 테이블로 저장하는 메모리; 상기 제어데이터를 리드 어드레스로 하여 상기 메모리에 저장된 스위치 제어신호를 독출하는 레지스터; 상기 독출된 스위치 제어신호를 디코딩하여 출력하는 디코더; 고전위 전원전압과 저전위 전원전압을 분압하여 그 레벨이 서로 다른 다수의 전압을 발생하는 저항 스트링; 및 상기 디코딩된 스위치 제어신호에 응답하여 상기 저항 스트링에 형성된 다수의 분압전압 출력노드들 중 어느 하나를 상기 공통전압을 공급하기 위한 공급배선에 접속하는 스위치 어레이를 구비한다.
- [0012] 상기 제1 및 제2 제어클럭의 발생주기는, 상기 액정표시패널의 액정층에 직류전압이 인가되는 시간, 온도에 따라 상기 액정층 내의 이온의 분극 및 축적양 정도를 고려하여 정해진다.
- [0013] 상기 제어클럭 발생부는 상기 타이밍 콘트롤러 또는 상기 공통전압 발생회로에 내장된다.
- [0014] 본 발명의 일 실시예에 따라 다수의 데이터라인들과 다수의 게이트라인들이 교차되고 매트릭스 형태로 배치되는 액정셀들을 포함한 액정표시패널과, 상기 데이터라인들에 데이터전압을 공급하고 상기 게이트라인들에 스캔펄스를 공급하는 구동회로를 갖는 액정표시장치의 구동방법은, 한 화면이 표시되는 1 프레임기간 중에서 스캔이 시작되는 시작 수평라인을 지시하는 게이트 스타트 펄스를 발생하는 단계; 상기 게이트 스타트 펄스를 이용하여 프레임 수를 카운트하고, 누산 카운트 값이 미리 정해진 값의 배수가 될 때마다 제어클럭을 발생하는 단계; 및 상기 제어클럭에 기초하여 특정 비트의 제어데이터를 발생하고, 이 제어데이터를 이용하여 일정시간마다 그 전압 레벨이 단계적으로 가변되는 공통전압을 발생하여 상기 액정표시패널에 공급하는 단계를 포함한다.
- [0015] 본 발명의 다른 실시예에 따라 다수의 데이터라인들과 다수의 게이트라인들이 교차되고 매트릭스 형태로 배치되는 액정셀들을 포함하고 수평 블럭 단위로 분할 구동되는 액정표시패널과, 상기 데이터라인들에 데이터전압을 공급하고 상기 게이트라인들에 스캔펄스를 공급하는 구동회로를 갖는 액정표시장치의 구동방법은, 한 화면이 표시되는 1 프레임기간 중에서 스캔이 시작되는 시작 수평라인을 지시하는 게이트 스타트 펄스를 발생하는 단계; 상기 게이트 스타트 펄스를 이용하여 프레임 수를 카운트하고 누산 카운트 값이 미리 정해진 값의 배수가 될 때마다 제1 제어클럭을 발생하며, 외부로부터의 데이터 인에이블 신호를 이용하여 동일한 프레임내에서의 수평라인 수를 카운트하여 상기 수평 블럭이 변할 때마다 제2 제어클럭을 발생하는 단계; 및 상기 제1 및 제2 제어클럭에 기초하여 특정 비트의 제어데이터를 발생하고, 이 제어데이터를 이용하여 일정시간마다 그 전압 레벨이 단계적으로 가변되며, 이웃한 수평 블럭들 간 그 레벨이 서로 다른 공통전압을 발생하여 상기 액정표시패널에 공급하는 단계를 포함한다.

**효 과**

- [0016] 본 발명에 따른 액정표시장치와 그 구동방법은 액정층에 인가되는 공통전압의 레벨을 일정 시간마다 순차적으로 다르게 하여 액정층에 형성되는 전계 벡터의 방향성과 세기를 분산시킬 수 있고, 이를 통해 이온의 분극 및 축적으로 인한 얼룩 현상을 억제함으로써 표시품위를 크게 높일 수 있다.
- [0017] 또한, 본 발명에 따른 액정표시장치와 그 구동방법은 액정층에 인가되는 공통전압의 레벨을 일정 시간마다 순차적으로 다르게 함과 아울러 수평 블럭 단위로 다르게 하여 액정층에 형성되는 전계 벡터의 방향성과 세기를 더욱 효과적으로 분산시킬 수 있고, 이를 통해 이온의 분극 및 축적으로 인한 얼룩 현상을 억제함으로써 표시품위를 크게 높일 수 있다.

**발명의 실시를 위한 구체적인 내용**

- [0018] 이하, 도 2 내지 도 10을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- [0019] 도 2를 참조하면, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널(10), 타이밍 콘트롤러(11), 데이터 구동회로(12), 게이트 구동회로(13) 및 공통전압 발생회로(14)를 구비한다.
- [0020] 액정표시패널(10)은 두 장의 유리기판 사이에 액정층이 형성된다. 이 액정표시패널은 m 개의 데이터라인들(DL)과 n 개의 게이트라인들(GL)의 교차 구조에 의해 매트릭스 형태로 배치된 m×n 개의 액정셀들(Clc)을 포함한다.
- [0021] 액정표시패널(10)의 하부 유리기판에는 데이터라인들(DL), 게이트라인들(GL), TFT들, 및 스토리지 커패시터(Cst)가 형성된다. 액정셀들(Clc)은 TFT에 접속되어 화소전극들(1)과 공통전극(2) 사이의 전계에 의해 구동된다. 액정표시패널(10)의 상부 유리기판 상에는 블랙매트릭스, 컬러필터 및 공통전극(2)이 형성된다. 공통전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서는 상부 유리기판 상에 형성되나, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서는 화소전극(1)과 함께 하부 유리기판 상에 형성될 수 있다. 액정표시패널(10)의 상부 유리기판과 하부 유리기판 각각에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다.
- [0022] 타이밍 콘트롤러(11)는 데이터 인에이블 신호(Data Enable, DE), 도트 클럭(CLK) 등의 타이밍신호를 입력받아 데이터 구동회로(12)와 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 제어신호들(GDC, DDC)을 발생한다.
- [0023] 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)는 한 화면이 표시되는 1 주 직기간 중에서 스캔이 시작되는 시작 수평라인을 지시하는 게이트 스타트 펄스(Gate Start Pulse : GSP), 게이트 구동회로(13) 내의 쉬프트 레지스터에 입력되어 게이트 스타트 펄스(GSP)를 순차적으로 쉬프트시키기 위한 타이밍 제어신호로서 TFT의 온(ON) 기간에 대응하는 펄스폭으로 발생하는 게이트 쉬프트 클럭신호(Gate Shift Clock : GSC), 및 게이트 구동회로(13)의 출력을 지시하는 게이트 출력 인에이블신호(Gate Output Enable : GOE) 등을 포함한다.
- [0024] 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)는 라이징(Rising) 또는 폴링(Falling) 에지에 기준하여 데이터 구동회로(12) 내에서 데이터의 래치동작을 지시하는 소스 샘플링 클럭(Source Sampling Clock : SSC), 데이터 구동회로(12)의 출력을 지시하는 소스 출력 인에이블신호(SOE), 및 액정표시패널(10)의 액정셀들(Clc)에 공급될 데이터전압의 극성을 지시하는 극성제어신호(POL) 등을 포함한다.
- [0025] 또한, 타이밍 콘트롤러(11)는 외부 시스템 보드로부터 입력되는 디지털 비디오 데이터(RGB)를 액정표시패널(10)의 해상도에 맞게 재정렬하여 데이터 구동회로(12)에 공급한다.
- [0026] 데이터 구동회로(12)는 타이밍 콘트롤러(11)로부터의 데이터 제어신호(DDC)에 응답하여 디지털 비디오 데이터(RGB)를 감마기준전압 발생부(미도시)로부터의 감마기준전압들(GMA)을 기반하여 아날로그 감마보상전압으로 변환하고, 그 아날로그 감마보상전압을 데이터전압으로써 액정표시패널(10)의 데이터라인들(DL)에 공급한다. 이를 위해, 데이터 구동회로(12)는 클럭신호를 샘플링하기 위한 쉬프트레지스터, 디지털 비디오 데이터(RGB)를 일

시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 감마기준전압의 참조하에 정극성/부극성의 감마전압을 선택하기 위한 디지털/아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터가 공급되는 데이터라인(DL)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인(DL) 사이에 접속된 출력버퍼 등을 포함하는 다수의 데이터 드라이브 IC들로 구성된다.

[0027] 게이트 구동회로(13)는 데이터전압이 공급될 액정표시패널(10)의 수평라인을 선택하는 스캔펄스를 게이트라인들(GL)에 순차적으로 공급한다. 이를 위해, 게이트 구동회로(13)는 쉬프트 레지스터, 쉬프트 레지스터의 출력신호를 액정셀(C1c)의 TFT 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터, 및 레벨 쉬프터와 게이트라인(GL) 사이에 접속되는 출력 버퍼를 각각 포함하는 다수의 게이트 드라이브 IC들로 구성된다.

[0028] 공통전압 발생회로(14)는 타이밍 콘트롤러(11)로부터 공급되는 게이트 스타트 펄스(GSP)를 참조하여 미리 정해진 일정시간(예컨대, 200 프레임)마다 그 전압 레벨이 단계적으로 가변되는 공통전압을 발생하여 액정표시패널(10)의 공통전극(2)들에 공급한다. 또한, 공통전압 발생회로(14)는 타이밍 콘트롤러(11)로부터 공급되는 게이트 스타트 펄스(GSP)를 참조하여 미리 정해진 일정시간(예컨대, 200 프레임)마다 그 전압 레벨이 단계적으로 가변되는 공통전압을 발생하되, 데이터 인에이블 신호(DE)를 참조하여 도 7과 같이 동일한 프레임 내에서 이웃하는 수평블럭들 간 공통전압을 다르게 발생하여 액정표시패널(10)의 공통전극(2)들에 공급한다. 이러한 공통전압 발생회로(14)에 대해서는 도 3 및 도 8을 결부하여 상세히 설명한다.

[0029] 도 3은 본 발명의 일 실시예에 따른 공통전압 발생회로(14)를 상세히 나타낸다.

[0030] 도 3을 참조하면, 공통전압 발생회로(14)는 제어클럭 발생부(141), 제어데이터 발생부(142), 레지스터(143), 메모리(143a), 디코더(144), 스위치 어레이(145), 및 저항 스트링(146)을 구비한다.

[0031] 제어클럭 발생부(141)는 프레임 카운터를 포함하여 타이밍 콘트롤러(11)로부터 공급되는 게이트 스타트 펄스(GSP)에 동기하여 프레임 수를 카운트하고, 누산 카운트 값이 미리 정해진 값(예컨대, 200)의 배수가 될 때마다 도 4와 같은 제어클럭(SCL)을 발생한다. 제어클럭(SCL)은 200 프레임 간격으로 발생된다. 여기서, 미리 정해진 값 200은 동일 극성의 직류전압이 액정층에 인가되어 이온의 분극 및 축적으로 인한 얼룩이 발생될 수 있는 시점을 지시하는 값으로써, 온도 영향 등을 고려하여 이보다 크거나 작게 설정될 수 있음은 물론이다.

[0032] 이러한 제어클럭 발생부(141)는 공통전압 발생회로(14)에 내장되는 대신 타이밍 콘트롤러(11)에 내장될 수도 있다.

[0033] 제어데이터 발생부(142)는 제어클럭 발생부(141)로부터의 제어클럭(SCL)에 동기하여 특정 비트(예컨대, 7 비트)의 제어데이터(SDA)를 발생한다. 제어데이터(SDA)가 7 비트인 경우, 제어데이터(SDA)의 2진 코드값은 제어클럭(SCL)에 동기하여 111 111<sub>2</sub> 와 000 000<sub>2</sub> 사이에서 순차적으로 증감을 반복한다. 이에 따라, 제어클럭(SCL)에 동기하여 0 ~ 127 레벨 사이에서 순차적으로 증감되는 제어데이터(SDA)가 발생되게 된다. 이를 위해, 제어데이터 발생부(142)는 선형 피드백 시프트 레지스터(Linear Feedback Shift Register : LFSR)로 구현 가능하다. 이 선형 피드백 시프트 레지스터(LFSR)는 입력비트가 이전 상태에 대해 선형적인 시프트 레지스터로써, 피드백 함수를 적절히 선택하기만 하면 거의 무작위적인 것으로 보일 정도로 긴 주기를 갖는 비트 수열을 생성할 수 있다. 한편, 제어데이터(SDA)는 7 비트에 한정되지 않고, 이보다 작거나 큰 비트를 가질 수 있음은 물론이다.

[0034] 메모리(143a)는 데이터의 갱신 및 소거가 가능한 비휘발성 메모리 예를 들면, EEPROM(Electrically Erasable Programmable Read Only Memory) 및/또는 EDID ROM(Extended Display Identification Data ROM)을 포함하여, 제어클럭(SCL)에 동기하여 증감되는 제어데이터(SDA)와 이 제어데이터(SDA)에 대응되는 스위치 제어신호( $\phi$ )를 록업 테이블을 이용하여 저장한다.

[0035] 레지스터(143)는 제어클럭(SCL)에 따라 제어데이터 발생부(142)로부터의 제어데이터(SDA)를 리드 어드레스로 하여 메모리(143a)에 저장된 스위치 제어신호( $\phi$ )를 독출한 후, 이 독출된 스위치 제어신호( $\phi$ )를 디코더(144)에 공급한다. 레지스터(143)으로부터 출력되는 스위치 제어신호( $\phi$ )는 7 비트의 디지털 신호로 구성될 수 있다.

[0036] 디코더(144)는 레지스터(143)로부터의 스위치 제어신호( $\phi$ )를 디코딩하고, 이 스위치 제어신호( $\phi$ )의 디지털 값에 대응되는 출력핀을 통해 디코딩 된 스위치 제어신호( $\phi$ )를 출력한다. 디코더(144)에는 7 비트의 스위치 제어신호( $\phi$ )에 대응되도록 128개의 출력핀들(P0 내지 P127)이 구비되어 있다. 출력핀들(P0 내지 P127)은 스위치 어레이(145)를 구성하는 스위치들(T0 내지 T127) 각각의 게이트단자(G)와 일대일로 접속된다.

- [0037] 스위치 어레이(145)는 다수의 스위치들(T0 내지 T127)을 포함한다. 스위치들(T0 내지 T127)의 게이트단자(G)들은 디코더(144)의 출력핀들(P0 내지 P127)에 일대일로 접속되어 스위치 제어신호( $\phi$ )를 입력받는다. 스위치들(T0 내지 T127)의 드레인단자(D)들은 저항 스트링(146)에서 이웃한 저항들(R1 내지 R127) 사이마다 형성된 분압 전압 출력노드들(n1 내지 n127)에 일대일로 접속된다. 스위치들(T0 내지 T127)의 소스단자(S)들은 공통전압 공급배선(VSL)에 공통 접속된다. 따라서, 스위치들(T0 내지 T127)은 디코더(144)로부터의 스위치 제어신호( $\phi$ )에 응답하여 그 중 어느 하나가 턴-온 되어 다수의 분압 전압들 중에서 어느 하나를 공통전극(2)에 공급될 공통전압(Vcom)으로 선택한다.
- [0038] 저항 스트링(146)은 전술한 바와 같이 고전위 전원전압(VH)과 저전위 전원전압(VL) 사이에 직렬로 다수의 저항들(R0 내지 R127)을 연결하고 그 저항들 사이의 분압전압 출력노드들(n1 내지 n127)을 통해 레벨이 서로 다른 다수의 분압전압을 발생한다. 이 분압전압들은 도 5에 도시된 바와 같이 0 ~ 127 레벨 사이에서 200 프레임마다 순차적으로 증감되는 128 단계의 멀티스텝(S0 내지 S127)을 갖는 공통전압(Vcom)이 된다.
- [0039] 도 6은 본 발명의 멀티 스텝에 대한 다른 예로서 7 단계의 멀티스텝을 갖고 증감되는 공통전압(Vcom\_Swing)을 보여준다. 도 6에서, Vdata(+)는 정극성 데이터전압을, Vdata(-)는 부극성 데이터전압을, Vcom\_DC 는 직류 공통전압을 각각 나타낸다.
- [0040] 도 6에 도시된 바와 같이, 본 발명의 일 실시예에 따른 공통전압(Vcom\_Swing)은 200 프레임마다 그 단계가 변하는 7 단계의 멀티스텝을 이용하여 스윙되고 있음을 알 수 있다. 따라서, 데이터전압이 장시간 동안 일정하게 액정셀에 공급되더라도, 이러한 공통전압(Vcom\_Swing)의 스윙에 의해 액정셀에 충전되는 전압은 200 프레임을 주기로 계속해서 가변되게 된다. 예컨대, 15 V의 정극성 데이터전압(Vdata(+))이 장시간 동안 일정하게 공급되는 경우, 실제로 해당 액정셀에 충전되는 전압은 공통전압(Vcom\_Swing)의 스윙에 의해 1단계부터 7단계까지는 7.35 V ~ 7.65 V 까지 단계적으로 증가하게 되고, 7단계부터 13단계까지는 반대로 7.65 V ~ 7.35 V 까지 단계적으로 감소하게 된다. 반면, 0.5 V의 부극성 데이터전압(Vdata(-))이 장시간 동안 일정하게 공급되는 경우, 실제로 해당 액정셀에 충전되는 전압은 공통전압(Vcom\_Swing)의 스윙에 의해 1단계부터 7단계까지는 단계적으로 감소하게 되고, 7단계부터 13단계까지는 반대로 단계적으로 증가하게 된다. 이에 따라, 장시간 동안 액정셀에 인가되는 동일 극성의 직류전압으로 인한 이온의 분극 및 축적 현상은 방지된다.
- [0041] 도 7은 서로 다른 레벨의 공통전압에 의해 액정표시패널이 동일한 프레임 내에서 수평 블럭 단위로 분할 구동되는 것을 보여주는 도면이다. 그리고, 도 8은 도 7과 같은 분할 구동을 가능하게 하는 본 발명의 다른 실시예에 따른 공통전압 발생회로(14)를 상세히 나타낸다. 도 7에서, 하나의 수평 블럭에는 적어도 하나 이상의 수평 라인이 포함된다.
- [0042] 도 8을 참조하면, 공통전압 발생회로(14)는 제어클럭 발생부(241), 제어데이터 발생부(242), 레지스터(243), 메모리(243a), 디코더(244), 스위치 어레이(245), 및 저항 스트링(246)을 구비한다.
- [0043] 제어클럭 발생부(241)는 프레임 카운터(241a)를 포함하여 타이밍 콘트롤러(11)로부터 공급되는 게이트 스타트 펄스(GSP)에 동기하여 프레임 수를 카운트하고, 누산 카운트 값이 미리 정해진 값(예컨대, 200)의 배수가 될 때마다 제1 제어클럭(SCL1)을 발생한다. 여기서, 미리 정해진 값 200은 동일 극성의 직류전압이 액정층에 인가되어 이온의 분극 및 축적으로 인한 얼룩이 발생될 수 있는 시점을 지시하는 값으로써, 온도 영향 등을 고려하여 이보다 크거나 작게 설정될 수 있음은 물론이다. 또한, 제어클럭 발생부(241)는 라인 카운터(241b)를 포함하여 데이터 인에이블 신호(DE)에 동기하여 동일한 프레임내에서의 수평라인 수를 카운트하고, 누산 카운트 값이 미리 정해진 값 즉, 수평 블럭이 변할 때마다 제2 제어클럭(SCL2)을 발생한다. 이에 따라, 제1 제어클럭(SCL1)은 200 프레임 간격으로 발생되고, 제2 제어클럭(SCL2)은 동일한 프레임 내에서 수평 블럭이 변하는 시점 간격으로 발생된다.
- [0044] 이러한 제어클럭 발생부(241)는 공통전압 발생회로(14)에 내장되는 대신 타이밍 콘트롤러(11)에 내장될 수도 있다.
- [0045] 제어데이터 발생부(242)는 제어클럭 발생부(241)로부터의 제1 및 제2 제어클럭(SCL1, SCL2)에 동기하여 특정 비트(예컨대, 3 비트)의 제어데이터(SDA)를 발생한다. 제어데이터(SDA)가 3 비트인 경우, 제어데이터(SDA)의 2진 코드값은 각각 제1 및 제2 제어클럭(SCL1, SCL2)에 동기하여 101<sub>2</sub> 와 000<sub>2</sub> 사이에서 순차적으로 증감을 반복한다. 이에 따라, 제1 제어클럭(SCL1)에 동기하여 0 ~ 4 레벨 사이에서 순차적으로 증감되는 제어데이터(SDA)가 발생되게 된다. 이 제어데이터(SDA)는 제2 제어클럭(SCL2)에 동기하여 0 ~ 4 레벨 사이에서 순차적으로 증감되기도 한다. 이를 위해, 제어데이터 발생부(242)는 선형 피드백 시프트 레지스터(Linear Feedback Shift Register :

LFSR)로 구현 가능하다. 이 선형 피드백 시프트 레지스터(LFSR)는 입력비트가 이전 상태에 대해 선형적인 시프트 레지스터로써, 피드백 함수를 적절히 선택하기만 하면 거의 무작위적인 것으로 보일 정도로 긴 주기를 갖는 비트 수열을 생성할 수 있다. 한편, 제어데이터(SDA)는 3 비트에 한정되지 않고, 이보다 작거나 큰 비트를 가질 수 있음은 물론이다.

[0046] 메모리(243a)는 데이터의 갱신 및 소거가 가능한 비휘발성 메모리 예를 들면, EEPROM(Electrically Erasable Programmable Read Only Memory) 및/또는 EDID ROM(Extended Display Identification Data ROM)을 포함하여, 제어클럭(SCL)에 동기하여 증감되는 제어데이터(SDA)와 이 제어데이터(SDA)에 대응되는 스위치 제어신호( $\phi$ )를 록업 테이블을 이용하여 저장한다.

[0047] 레지스터(243)는 제1 및 제2 제어클럭(SCL1, SCL2)에 따라 제어데이터 발생부(242)로부터의 제어데이터(SDA)를 리드 어드레스로 하여 메모리(243a)에 저장된 스위치 제어신호( $\phi$ )를 독출한 후, 이 독출된 스위치 제어신호( $\phi$ )를 디코더(244)에 공급한다. 레지스터(243)으로부터 출력되는 스위치 제어신호( $\phi$ )는 3 비트의 디지털 신호로 구성될 수 있다.

[0048] 디코더(244)는 레지스터(243)로부터의 스위치 제어신호( $\phi$ )를 디코딩하고, 이 스위치 제어신호( $\phi$ )의 디지털 값에 대응되는 출력핀을 통해 디코딩 된 스위치 제어신호( $\phi$ )를 출력한다. 디코더(244)에는 3 비트의 스위치 제어신호( $\phi$ )에 대응되도록 5개의 출력핀들(P0 내지 P4)이 구비되어 있다. 출력핀들(P0 내지 P4)은 스위치 어레이(245)를 구성하는 스위치들(T0 내지 T4) 각각의 게이트단자(G)와 일대일로 접속된다.

[0049] 스위치 어레이(245)는 다수의 스위치들(T0 내지 T4)을 포함한다. 스위치들(T0 내지 T4)의 게이트단자(G)들은 디코더(244)의 출력핀들(P0 내지 P4)에 일대일로 접속되어 스위치 제어신호( $\phi$ )를 입력받는다. 스위치들(T0 내지 T4)의 드레인단자(D)들은 저항 스트링(246)에서 이웃한 저항들(R1 내지 R4) 사이마다 형성된 분압전압 출력 노드들(n1 내지 n4)에 일대일로 접속된다. 스위치들(T0 내지 T4)의 소스단자(S)들은 공통전압 공급배선(VSL)에 공통 접속된다. 따라서, 스위치들(T0 내지 T4)은 디코더(244)로부터의 스위치 제어신호( $\phi$ )에 응답하여 그 중 어느 하나가 턴-온 되어 다수의 분압 전압들 중에서 어느 하나를 공통전극(2)에 공급될 공통전압(Vcom)으로 선택한다.

[0050] 저항 스트링(246)은 전술한 바와 같이 고전위 전원전압(VH)과 저전위 전원전압(VL) 사이에 직렬로 다수의 저항들(R0 내지 R4)을 연결하고 그 저항들 사이의 분압전압 출력노드들(n1 내지 n4)을 통해 레벨이 서로 다른 다수의 분압전압을 발생한다. 따라서, 이 분압전압들을 통해 구현되는 공통전압(Vcom)은 도 9에 도시된 바와 같이 0 ~ 4 레벨 사이에서 200 프레임마다 순차적으로 증감되는 5 단계의 멀티스텝(S0 내지 S4)을 가진다. 이 0 ~ 4 레벨을 갖는 공통전압(Vcom)은 도 10에 도시된 바와 같이 수평 블럭들(BL1 내지 BL5) 각각에 공급되며, 동일한 프레임 내에서 이웃하는 수평 블럭들 간에는 서로 다른 레벨로 공급된다. 동일한 수평 블럭에는, 0 ~ 4 레벨 사이에서 증감되는 5 단계의 멀티스텝(S0 내지 S4)을 갖는 공통전압(Vcom)이 단계적으로 공급된다.

[0051] 상술한 바와 같이, 본 발명에 따른 액정표시장치와 그 구동방법은 액정층에 인가되는 공통전압의 레벨을 일정 시간마다 순차적으로 다르게 하여 액정층에 형성되는 전기 벡터의 방향성과 세기를 분산시킬 수 있고, 이를 통해 이온의 분극 및 축적으로 인한 얼룩 현상을 억제함으로써 표시품위를 크게 높일 수 있다.

[0052] 또한, 본 발명에 따른 액정표시장치와 그 구동방법은 액정층에 인가되는 공통전압의 레벨을 일정 시간마다 순차적으로 다르게 함과 아울러 수평 블럭 단위로 다르게 하여 액정층에 형성되는 전기 벡터의 방향성과 세기를 더욱 효과적으로 분산시킬 수 있고, 이를 통해 이온의 분극 및 축적으로 인한 얼룩 현상을 억제함으로써 표시품위를 크게 높일 수 있다.

[0053] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

**도면의 간단한 설명**

- [0054] 도 1은 일반적인 액정표시장치의 화소의 등가 회로도.
- [0055] 도 2는 본 발명의 실시예에 따른 액정표시장치의 블럭도.
- [0056] 도 3은 본 발명의 일 실시예에 따른 공통전압 발생회로를 상세히 보여주는 도면.
- [0057] 도 4는 본 발명의 일 실시예에 따른 제어클럭의 파형도.

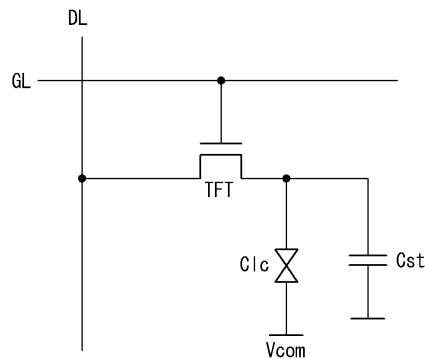
- [0058] 도 5는 본 발명의 일 실시예에 따라 128 단계의 멀티스텝을 갖고 증감되는 공통전압을 보여주는 도면.
- [0059] 도 6은 본 발명의 일 실시예에 따라 7 단계의 멀티스텝을 갖고 증감되는 공통전압을 보여주는 도면.
- [0060] 도 7은 본 발명의 다른 실시예에 따라 수평 블럭 단위로 분할 구동되는 액정표시패널을 보여주는 도면.
- [0061] 도 8은 본 발명의 다른 실시예에 따른 공통전압 발생회로를 상세히 보여주는 도면.
- [0062] 도 9는 본 발명의 다른 실시예에 따라 5 단계의 멀티스텝을 갖고 증감되는 공통전압을 보여주는 도면.
- [0063] 도 10은 본 발명의 다른 실시예에 따라 수평 블럭들에 공급되는 프레임 별 공통전압의 레벨을 보여주는 도면.

<도면의 주요 부분에 대한 부호의 설명>

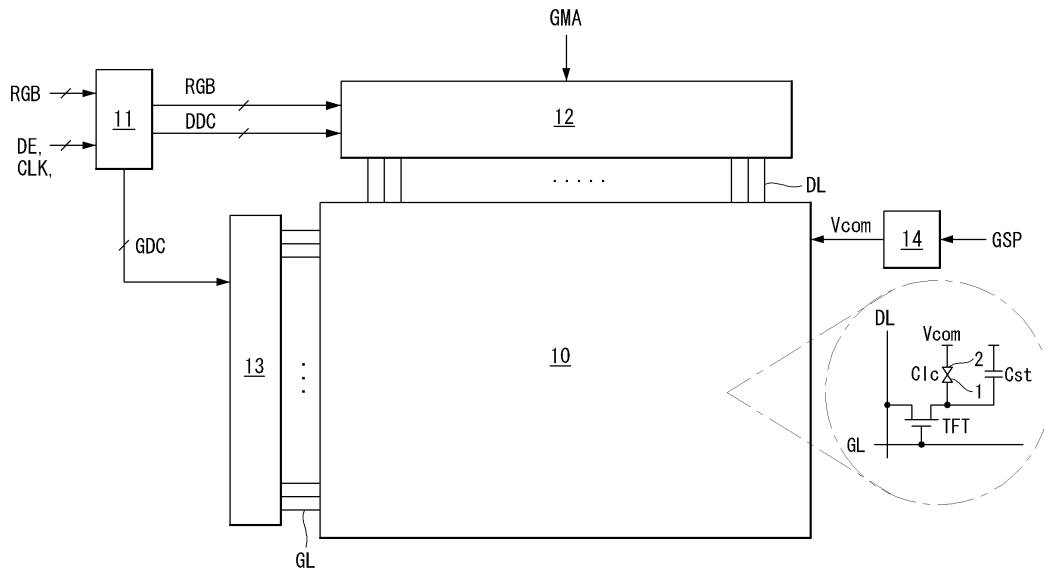
- [0064] 10 : 액정표시패널
- [0065] 11 : 타이밍 컨트롤러
- [0066] 12 : 데이터 구동회로
- [0067] 13 : 게이트 구동회로
- [0067] 14 : 공통전압 발생회로
- [0068] 141,241 : 제어클럭 발생부
- [0068] 142,242 : 제어데이터 발생부
- [0068] 143,243 : 레지스터
- [0069] 143a,243a : 메모리
- [0069] 144,244 : 디코더
- [0070] 145,245 : 스위치 어레이
- [0070] 146,246 : 저항 스트링

도면

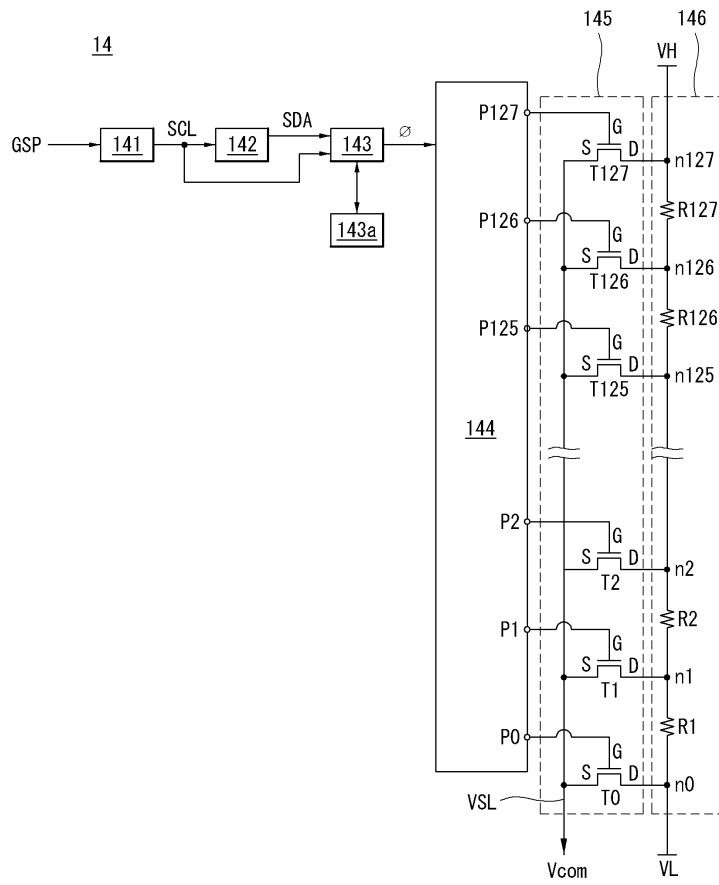
도면1



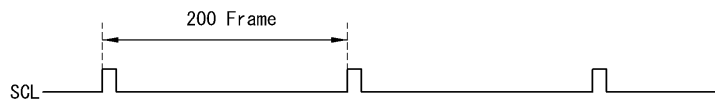
도면2



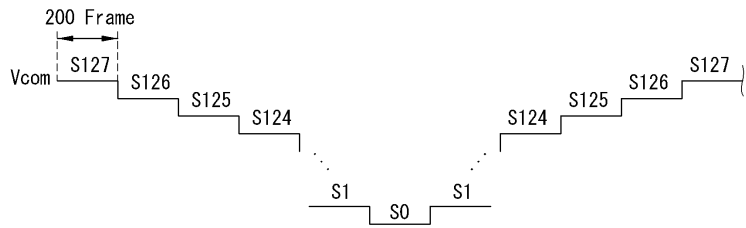
도면3



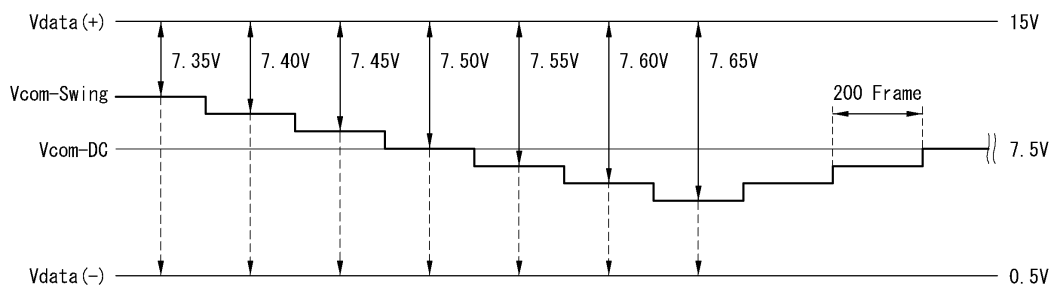
도면4



도면5



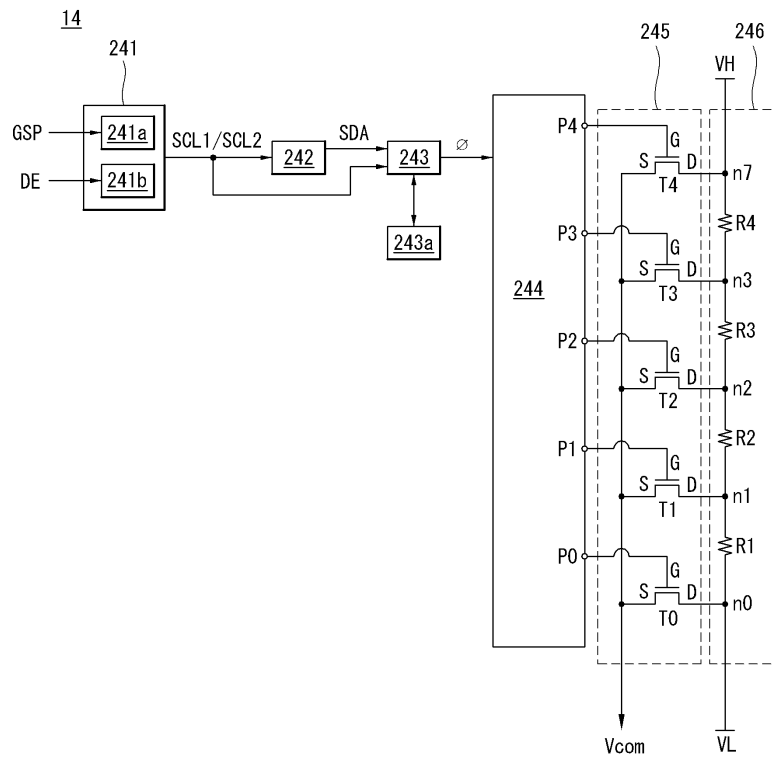
도면6



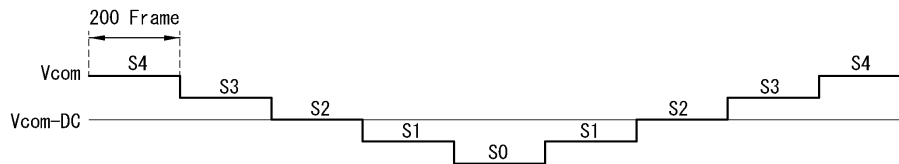
도면7

BL1
BL2
BL3
BL4
BL5

도면8



도면9



도면10

Frame Block	(N - N+199) th Frame	(N+200 - N+399) th Frame	(N+400 - N+599) th Frame	(N+600 - N+799) th Frame	(N+800 - N+999) th Frame	(N+1000 - N+1199) th Frame
BL1	S2	S3	S4	S3	S2	S1
BL2	S3	S4	S3	S2	S1	S0
BL3	S4	S3	S2	S1	S0	S1
BL4	S3	S2	S1	S0	S1	S2
BL5	S2	S1	S0	S1	S2	S3

专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	<a href="#">KR101328769B1</a>	公开(公告)日	2013-11-13
申请号	KR1020080046226	申请日	2008-05-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	MIN WOONG KI 민웅기 SON YONG GI 손용기 JANG SU HYUK 장수혁 SONG HONG SUNG 송홍성		
发明人	민웅기 손용기 장수혁 송홍성		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3655 G09G2320/0257 G09G2320/0204		
其他公开文献	KR1020090120274A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

提供了一种能够改善显示质量的液晶显示器 ( LCD ) 及其驱动方法。LCD包括：LCD面板，包括多条数据线和栅极线，以及在栅极线和数据线的交叉处以矩阵布置的液晶单元;驱动电路，用于向数据线提供数据电压并用于提供扫描脉冲到栅极线，用于产生栅极起始脉冲的定时控制器，用于指示在显示一个屏幕的一个帧周期中开始扫描的起始水平线，用于使用门计数帧数的控制时钟发生器每当累积计数值变为预定值的倍数时，启动脉冲和用于产生控制时钟，以及用于基于控制时钟产生特定位的控制数据并且用于产生其电平变化的公共电压的公共电压产生电路。每个预定间隔的级使用控制数据将公共电压提供给LCD面板。

