



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년10월16일
(11) 등록번호 10-1319345
(24) 등록일자 2013년10월08일

(51) 국제특허분류(Int. Cl.)

G09G 3/36 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2009-0071761

(22) 출원일자 2009년08월04일

심사청구일자 2011년11월04일

(65) 공개번호 10-2011-0014016

(43) 공개일자 2011년02월10일

(56) 선행기술조사문헌

KR1020080047882 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

문수환

경북 구미시 상모동 우방신세계타운 105동 901호

(74) 대리인

김용인, 박영복

전체 청구항 수 : 총 8 항

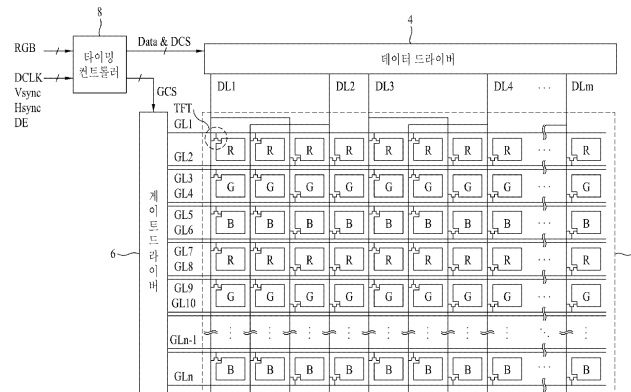
심사관 : 김태연

(54) 발명의 명칭 액정 표시장치의 구동장치와 그 구동방법

(57) 요약

본 발명은 데이터 구동 IC의 수를 저감시키면서도 각 화소 열들의 기생 커패시터 용량 차이에 따른 화질 불량 문제를 개선시킬 수 있도록 한 액정 표시장치의 구동장치와 그 구동방법에 관한 것으로, 복수의 서브 화소들이 동일 수평라인 상에서 적어도 하나의 데이터 라인들을 서로 공유하도록 접속됨과 아울러 적어도 한 수평라인 단위로 모두 동일한 수평 방향으로 박막 트랜지스터를 통해 인접한 데이터 라인과 접속되는 액정패널; 복수의 데이터 라인을 구동하는 데이터 드라이버; 복수의 게이트 라인을 구동하는 게이트 드라이버; 및 외부로부터 입력되는 영상 데이터를 동일 데이터 라인과 공통으로 접속되는 상기 각 서브 화소 열의 배열 특성에 맞게 정렬하여 상기 데이터 드라이버에 공급함과 아울러 상기 게이트 및 데이터 드라이버의 구동 타이밍을 제어하는 타이밍 컨트롤러를 구비한 것을 특징으로 한다.

대표도



특허청구의 범위

청구항 1

복수의 서브 화소들이 동일 수평라인 상에서 적어도 하나의 데이터 라인들을 서로 공유하도록 접속됨과 아울러 적어도 한 수평라인 단위로 모두 동일한 수평 방향으로 박막 트랜지스터를 통해 인접한 데이터 라인과 접속되는 액정패널;

복수의 데이터 라인을 구동하는 데이터 드라이버;

복수의 게이트 라인을 구동하는 게이트 드라이버; 및

외부로부터 입력되는 영상 데이터를 동일 데이터 라인과 공통으로 접속되는 상기 각 서브 화소 열의 배열 특성에 맞게 정렬하여 상기 데이터 드라이버에 공급함과 아울러 상기 게이트 및 데이터 드라이버의 구동 타이밍을 제어하는 타이밍 컨트롤러를 구비하며,

상기 액정패널은

상기 복수의 서브 화소들이 복수의 게이트 라인 방향으로는 동일 색으로 배열되고 상기 데이터 라인 방향으로 3색이 교번적으로 배열되고,

4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속되고 4k-2번째 열 및 4k번째 열(여기서, k는 1이상의 자연수)에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속된 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 복수의 데이터 라인 중 홀수 번째의 데이터 라인은

분할된 형태로 상기 4k-3번째 열 및 상기 4k-1번째 열에 배치된 서브 화소들 각각과 해당 박막 트랜지스터를 통해 접속되어, 상기 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 병렬 구조로 동일 데이터 라인에 접속되도록 하고,

상기 복수의 데이터 라인 중 짝수 번째의 데이터 라인은

분할된 형태로 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들 각각과 해당 박막 트랜지스터를 통해 접속되어, 상기 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들 또한 병렬 구조로 동일 데이터 라인에 접속되도록 하며,

상기 4k-3번째 열 및 4k-2번째 열에 배치된 서브 화소들은 홀수 번째의 상기 게이트 라인에 각각 접속됨과 아울러, 상기 4k-1번째 열 및 4k번째 열에 배치된 서브 화소들은 짝수 번째의 상기 게이트 라인에 각각 접속된 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 4

제 3 항에 있어서,

상기 타이밍 컨트롤러는

적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 적어도 1/2 수평기간 또는 한 수평기간 동안에는 상기 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 다음의 한 수평기간 동안에는 상기 4k-1번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 한 것을 특징으로 하는 액정 표시 장치의 구동장치.

청구항 5

복수의 서브 화소들이 동일 수평라인 상에서 적어도 하나의 데이터 라인들을 서로 공유하도록 접속됨과 아울러 적어도 한 수평라인 단위로 모두 동일한 수평 방향으로 박막 트랜지스터를 통해 인접한 데이터 라인과 접속되는 액정패널;

복수의 데이터 라인을 구동하는 데이터 드라이버;

복수의 게이트 라인을 구동하는 게이트 드라이버; 및

외부로부터 입력되는 영상 데이터를 동일 데이터 라인과 공통으로 접속되는 상기 각 서브 화소 열의 배열 특성에 맞게 정렬하여 상기 데이터 드라이버에 공급함과 아울러 상기 게이트 및 데이터 드라이버의 구동 타이밍을 제어하는 타이밍 컨트롤러를 구비하며,

상기 액정패널은

상기 복수의 서브 화소들이 복수의 게이트 라인 방향으로 동일 색으로 배열되고 상기 데이터 라인 방향으로 3색이 교번적으로 배열되고,

홀수 행의 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속되고 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속됨과 아울러, 짝수 행의 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속되고 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속된 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 6

제 5 항에 있어서,

상기 홀수 행의 서브 화소들 중 상기 4k-3번째 열 및 4k-2번째 열에 배치된 서브 화소들은 홀수 번째의 게이트 라인에 각각 접속되고, 상기 4k-1번째 열 및 4k번째 열에 배치된 서브 화소들은 짝수 번째의 게이트 라인에 각각 접속되며,

상기 짝수 행의 서브 화소들 중 상기 4k-2번째 열 및 4k-1번째 열에 배치된 서브 화소들은 홀수 번째의 게이트 라인에 각각 접속되고, 상기 4k-3번째 열 및 4k번째 열에 배치된 서브 화소들은 짝수 번째의 게이트 라인에 각각 접속된 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 7

제 6 항에 있어서,

상기 타이밍 컨트롤러는

적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 홀수 번째의 수평기간 또는 그의 1/2 수평기간 동안에는 상기 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 한 수평기간 동안에는 상기 4k-1번째 및 4k번째 화소 열의 서브 화소들에 영상이 표시되도록 하며,

적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 홀수 번째의 수평기간 또는 그의 1/2 수평기간 동안에는 상기 4k-2번째 및 4k-1번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 한 수평기간 동안에는 상기 4k-3번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 8

복수의 서브 화소들이 동일 수평라인 상에서 적어도 하나의 데이터 라인들을 서로 공유하도록 접속됨과 아울러 적어도 한 수평라인 단위로 모두 동일한 수평 방향으로 박막 트랜지스터를 통해 인접한 데이터 라인과 접속되는 액정패널을 구비한 액정 표시장치의 구동방법에 있어서,

복수의 데이터 라인을 구동하는 단계;

복수의 게이트 라인을 구동하는 단계; 및

외부로부터 입력되는 영상 데이터를 동일 데이터 라인과 공통으로 접속되는 상기 각 서브 화소 열의 배열 특성

에 맞게 정렬하여 상기 복수의 데이터 라인을 통해 상기 각 서브 화소들에 표시될 수 있도록 상기 데이터 라인들의 구동 타이밍을 제어하는 단계를 포함하며,

상기 데이터 라인들의 구동 타이밍을 제어하는 단계는

적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 적어도 1/2 수평기간 또는 한 수평기간 동안에는 상기 액정패널의 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 다음의 한 수평기간 동안에는 상기 액정패널의 4k-1번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 9

삭제

청구항 10

제 8 항에 있어서,

상기 데이터 라인들의 구동 타이밍을 제어하는 단계는

적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 홀수 번째의 수평기간 또는 그의 1/2 수평기간 동안에는 상기 액정패널의 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 한 수평기간 동안에는 상기 액정패널의 4k-1번째 및 4k번째 화소 열의 서브 화소들에 영상이 표시되도록 하며,

상기 적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 홀수 번째의 수평기간 또는 그의 1/2 수평기간 동안에는 상기 액정패널의 4k-2번째 및 4k-1번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 한 수평기간 동안에는 상기 액정패널의 4k-3번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 하는 것을 특징으로 하는 액정 표시장치의 구동방법.

명세서

발명의 상세한 설명

기술 분야

- [0001] 본 발명은 액정 표시장치에 관한 것으로, 특히 데이터 구동 IC의 수를 저감시키면서도 각 화소 열들의 기생 커패시터 용량 차이에 따른 화질 불량 문제를 개선시킬 수 있도록 한 액정 표시장치의 구동장치와 그 구동방법에 관한 것이다.

배경 기술

- [0002] 액정 표시장치는 액정의 전기적 및 광학적 특성을 이용하여 영상을 표시한다. 액정은 굴절률, 유전율 등이 분자 장축 방향과 단축 방향에 따라 서로 다른 이방성 성질을 갖고 분자 배열과 광학적 성질을 쉽게 조절할 수 있다. 이를 이용한 액정 표시장치는 전계의 크기에 따라 액정 분자들의 배열 방향을 가변시켜서 편광관을 투과하는 광 투과율을 조절함으로써 영상을 표시한다.
- [0003] 액정 표시장치는 다수의 화소들이 매트릭스 형태로 배열된 액정패널과, 액정 패널의 게이트 라인을 구동하는 게이트 드라이버와, 액정 패널의 데이터 라인을 구동하는 데이터 드라이버 등을 포함한다.
- [0004] 액정패널의 각 화소는 데이터 신호에 따라 광 투과율을 조절하는 적색, 녹색, 청색 서브 화소의 조합으로 원하는 색을 구현한다. 각 서브 화소는 게이트 라인 및 데이터 라인에 접속된 박막 트랜지스터, 박막 트랜지스터와 접속된 액정 커패시터를 구비한다. 액정 커패시터는 박막 트랜지스터를 통해 화소 전극에 공급된 데이터 신호와, 공통 전극에 공급된 공통 전압과의 차전압을 충전하고 충전된 전압에 따라 액정을 구동하여 광투과율을 조절한다.
- [0005] 게이트 드라이버는 액정 패널의 게이트 라인들을 순차적으로 구동하는 다수의 게이트 집적 회로(Integrated Circuit; 이하, IC)를 포함한다.
- [0006] 데이터 드라이버는 게이트 라인들 각각이 구동될 때마다 디지털 데이터 신호를 아날로그 데이터 신호로 변환하

여 액정 패널의 데이터 라인들로 공급하는 다수의 데이터 IC를 포함한다.

[0007] 데이터 IC는 디지털-아날로그 컨버터 등과 같은 복잡한 회로 구성을 포함하여 제조 원가가 높고, 액정패널의 데이터 라인의 수가 게이트 라인 보다 많으므로 게이트 IC들 보다 많은 데이터 IC들이 필요하다. 이에 따라, 액정 표시장치의 제조 원가를 감소시키기 위하여 액정패널의 해상도는 그대로 유지하면서 데이터 IC의 수를 줄일 수 있는 방안이 고려되었다.

[0008] 예를 들면, 데이터 IC의 수를 줄이기 위하여 서로 인접하게 위치한 두 개의 서브 화소들이 하나의 데이터 라인을 공유하도록 다시 말해, 서로 인접한 서브 화소 열들이 그 사이에 배치되는 하나의 데이터 라인을 공유하도록 함으로써 데이터 라인의 수를 반감시킨 액정패널이 제안되었다.

[0009] 그러나 서브 화소들을 한 데이터 라인의 양측에 위치시켜 데이터 IC의 수를 감소시키는 경우, 각 데이터 라인들의 양측에 접속되는 박막 트랜지스터들의 기생 커패시터 차이에 의해 플리커 현상이 발생하는 등의 문제가 발생하기도 한다.

[0010] 구체적으로, 각 데이터 라인의 일측과 타측에 접속된 화소열들의 박막 트랜지스터들은 박막 트랜지스터들을 형성하는 공정의 특성상 게이트/소스 전극과 게이트/드레인 전극 간의 커패시터 용량 차이가 발생하게 되므로, 서로 인접하게 각 데이터 라인과 접속되는 화소 열들 간에 기생 커패시터 용량 차이가 발생하여 플리커 현상이 일어나는 등의 화질 저하 문제가 발생하게 된다. 이와 아울러, 근래에는 각종 표시장치들이 대형화되는 추세에 있기 때문에 종래의 데이터 IC가 반감된 구성보다도 더욱 데이터 IC의 수를 더 줄일 수 있으면서도 화질의 불량을 방지할 수 있도록 한 액정 표시장치가 절실히 요구되고 있다.

발명의 내용

해결 하고자 하는 과제

[0011] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 데이터 구동 IC의 수를 저감시키면서도 각 화소열들의 기생 커패시터 용량 차이에 따른 화질 불량 문제를 개선시킬 수 있도록 한 액정 표시장치의 구동장치와 그 구동 방법을 제공하는데 그 목적이 있다.

과제 해결수단

[0012] 상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 액정 표시장치의 구동장치는 복수의 서브 화소들이 동일 수평라인 상에서 적어도 하나의 데이터 라인들을 서로 공유하도록 접속됨과 아울러 적어도 한 수평라인 단위로 모두 동일한 수평 방향으로 박막 트랜지스터를 통해 인접한 데이터 라인과 접속되는 액정패널; 복수의 데이터 라인을 구동하는 데이터 드라이버; 복수의 게이트 라인을 구동하는 게이트 드라이버; 및 외부로부터 입력되는 영상 데이터를 동일 데이터 라인과 공통으로 접속되는 상기 각 서브 화소 열의 배열 특성에 맞게 정렬하여 상기 데이터 드라이버에 공급함과 아울러 상기 게이트 및 데이터 드라이버의 구동 타이밍을 제어하는 타이밍 컨트롤러를 구비한 것을 특징으로 한다.

[0013] 상기 액정패널은 상기 복수의 서브 화소들이 복수의 게이트 라인 방향으로 동일 색으로 배열되고 상기 데이터 라인 방향으로 3색이 교번적으로 배열되고, 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속되고 4k-2번째 열 및 4k번째 열(여기서, k는 1이상의 자연수)에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속된 것을 특징으로 한다.

[0014] 상기 복수의 데이터 라인 중 홀수 번째의 데이터 라인은 분할된 형태로 상기 4k-3번째 열 및 상기 4k-1번째 열에 배치된 서브 화소들 각각과 해당 박막 트랜지스터를 통해 접속되어, 상기 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 병렬 구조로 동일 데이터 라인에 접속되도록 하고, 상기 복수의 데이터 라인 중 짝수 번째의 데이터 라인은 분할된 형태로 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들 각각과 해당 박막 트랜지스터를 통해 접속되어, 상기 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들 또한 병렬 구조로 동일 데이터 라인에 접속되도록 하며, 상기 4k-3번째 열 및 4k-2번째 열에 배치된 서브 화소들은 홀수 번째의 상기 게이트 라인에 각각 접속됨과 아울러, 상기 4k-1번째 열 및 4k번째 열에 배치된 서브 화소들은 짝수 번째의 상기 게이트 라인에 각각 접속된 것을 특징으로 한다.

[0015] 상기 타이밍 컨트롤러는 적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 적어도 1/2 수평기간 또는 한 수평기간 동안에는 상기 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 다음의 한 수평기간 동안에는 상기 4k-1번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 한 것을

특징으로 한다.

[0016] 상기 액정패널은 상기 복수의 서브 화소들이 복수의 게이트 라인 방향으로 동일 색으로 배열되고 상기 데이터 라인 방향으로 3색이 교번적으로 배열되고, 홀수 행의 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속되고 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속됨과 아울러, 짝수 행의 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속되고 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속된 것을 특징으로 한다.

[0017] 상기 홀수 행의 서브 화소들 중 상기 4k-3번째 열 및 4k-2번째 열에 배치된 서브 화소들은 홀수 번째의 게이트 라인에 각각 접속되고, 상기 4k-1번째 열 및 4k번째 열에 배치된 서브 화소들은 짝수 번째의 게이트 라인에 각각 접속되며, 상기 짝수 행의 서브 화소들 중 상기 4k-2번째 열 및 4k-1번째 열에 배치된 서브 화소들은 홀수 번째의 게이트 라인에 각각 접속되고, 상기 4k-3번째 열 및 4k번째 열에 배치된 서브 화소들은 짝수 번째의 게이트 라인에 각각 접속된 것을 특징으로 한다.

[0018] 상기 타이밍 컨트롤러는 적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 홀수 번째의 수평기간 또는 그의 1/2 수평기간 동안에는 상기 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 한 수평기간 동안에는 상기 4k-1번째 및 4k번째 화소 열의 서브 화소들에 영상이 표시되도록 하며, 적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 홀수 번째의 수평기간 또는 그의 1/2 수평기간 동안에는 상기 4k-2번째 및 4k-1번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 한 수평기간 동안에는 상기 4k-3번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 하는 것을 특징으로 한다.

[0019] 또한, 상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 액정 표시장치의 구동방법은 복수의 서브 화소들이 동일 수평라인 상에서 적어도 하나의 데이터 라인들을 서로 공유하도록 접속됨과 아울러 적어도 한 수평라인 단위로 모두 동일한 수평 방향으로 박막 트랜지스터를 통해 인접한 데이터 라인과 접속되는 액정패널을 구비한 액정 표시장치의 구동방법에 있어서, 복수의 데이터 라인을 구동하는 단계; 복수의 게이트 라인을 구동하는 단계; 및 외부로부터 입력되는 영상 데이터를 동일 데이터 라인과 공통으로 접속되는 상기 각 서브 화소 열의 배열 특성에 맞게 정렬하여 상기 복수의 데이터 라인을 통해 상기 각 서브 화소들에 표시될 수 있도록 상기 데이터 라인들의 구동 타이밍을 제어하는 단계를 포함하는 것을 특징으로 한다.

[0020] 상기 데이터 라인들의 구동 타이밍을 제어하는 단계는 적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 적어도 1/2 수평기간 또는 한 수평기간 동안에는 상기 액정패널의 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 다음의 한 수평기간 동안에는 상기 액정패널의 4k-1번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 하는 것을 특징으로 한다.

[0021] 상기 데이터 라인들의 구동 타이밍을 제어하는 단계는 적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 홀수 번째의 수평기간 또는 그의 1/2 수평기간 동안에는 상기 액정패널의 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 한 수평기간 동안에는 상기 액정패널의 4k-1번째 및 4k번째 화소 열의 서브 화소들에 영상이 표시되도록 하며, 상기 적어도 한 프레임 단위로 영상을 표시하기 위한 기간 중 홀수 번째의 수평기간 또는 그의 1/2 수평기간 동안에는 상기 액정패널의 4k-2번째 및 4k-1번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 또는 한 수평기간 동안에는 상기 액정패널의 4k-3번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 하는 것을 특징으로 한다.

효 과

[0022] 상기와 같은 특징을 갖는 본 발명의 실시 예에 따른 액정 표시장치의 구동장치는 종래의 액정패널에 비해 3배에서 6배까지 데이터 구동 IC의 수를 감소시킬 수 있다. 또한, 본 발명의 액정 표시장치의 구동장치와 그 구동방법은 각 화소들의 기생 커패시터 용량 차이에 따른 화질 불량 문제를 개선하여 표시 화질을 향상시킴과 아울러 소비전력 또한 더욱 감소시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0023] 이하, 상기와 같은 특징을 갖는 본 발명의 실시 예에 따른 액정 표시장치의 구동장치와 그 구동방법을 첨부된 도면을 참조하여 보다 상세히 설명하면 다음과 같다.

[0024] 도 1은 본 발명의 제 1 실시 예에 따른 액정 표시장치를 나타낸 구성도이다.

- [0025] 도 1에 도시된 액정 표시장치는 복수의 서브 화소들(R,G,B)이 동일 수평라인 상에서 적어도 하나의 데이터 라인들을 서로 공유하도록 접속됨과 아울러 적어도 한 수평라인 단위로 모두 동일한 수평 방향으로 박막 트랜지스터를 통해 인접한 데이터 라인(DL1 내지 DLm)과 접속되는 액정패널(2); 복수의 데이터 라인(DL1 내지 DLm)을 구동하는 데이터 드라이버(4); 복수의 게이트 라인(GL1 내지 GLn)을 구동하는 게이트 드라이버(6); 및 외부로부터 입력되는 영상 데이터(RGB)를 동일 데이터 라인과 공통으로 접속되는 각 서브 화소 열의 배열 특성에 맞게 정렬하여 데이터 드라이버(4)에 공급함과 아울러 게이트 및 데이터 제어신호(GCS,DCS)를 생성하여 게이트 및 데이터 드라이버(6,4)를 제어하는 타이밍 컨트롤러(8)를 구비한다.
- [0026] 액정패널(2)의 화소 매트릭스를 구성하는 복수의 서브 화소들은 적색, 녹색, 청색 서브 화소(R,G,B)로 구분되어 복수의 데이터 라인(DL1 내지 DLm) 및 복수의 게이트 라인(GL1 내지 GLn)에 의해 정의되는 영역마다 형성된다. 여기서, 도 1에는 3색의 서브 화소(R,G,B)들은 복수의 게이트 라인(GL1 내지 GLn) 방향으로서는 동일 색으로 배열되고 데이터 라인(DL1 내지 DLm) 방향으로 3색이 교번적으로 배열된 수평 스트라이브 구조를 나타내었다. 이 경우, 데이터 드라이버를 이루는 복수의 데이터 IC 수를 더욱 줄일 수 있지만, 필요에 따라서는 3색의 서브 화소(R,G,B)들이 데이터 라인(DL1 내지 DLm) 방향으로 동일 색으로 배열된 수직 스트라이프 구조를 이룰 수도 있다. 하지만, 이하에서는 도 1을 참조하여 데이터 IC의 수를 1/6까지 줄일 수 있는 구성만을 설명하기로 한다.
- [0027] 구체적으로, 복수의 서브 화소(R,G,B)들은 홀수 번째 게이트 라인(GL1, GL3, GL5, ... GLn-1)과 짝수 번째 게이트 라인(GL2, GL4, GL6, ... GLn)의 사이에 각각 배열된다. 그리고, 상기의 서브 화소들 중 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들은 동일 데이터 라인에 공통으로 접속되고, 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들 또한 동일 데이터 라인과 공통으로 접속된다. 이를 위해, 홀수 번째의 데이터 라인(DL1, DL3, DL5, ... DLm-1)은 분할된 형태로 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들 각각과 해당 박막 트랜지스터(TFT)를 통해 접속되어, 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 병렬 구조로 동일 데이터 라인에 접속되도록 한다. 아울러, 짝수 번째의 데이터 라인(DL2, DL4, DL6, ... DLm) 또한 분할된 형태로 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들 각각과 해당 박막 트랜지스터(TFT)를 통해 접속되어, 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들 또한 병렬 구조로 동일 데이터 라인에 접속되도록 한다.
- [0028] 이와 같은 구성에 의해 액정패널(2)의 모든 서브 화소(R,G,B)들은 동일 방향 즉, 그 일측 방향으로 인접하게 배치된 각 데이터 라인들(DL1 내지 DLm)과 접속된다. 그리고, 상기의 서브 화소(R,G,B)들 중 4k-3번째 열 및 4k-2번째 열에 배치된 서브 화소들은 홀수 번째의 게이트 라인(GL1, GL3, GL5, ... GLn-1)에 각각 접속되며, 4k-1번째 열 및 4k번째 열에 배치된 서브 화소들은 짝수 번째의 게이트 라인(GL2, GL4, GL6, ... GLn)에 각각 접속된다. 따라서, 동일 데이터 라인과 접속된 4k-3 및 4k-1번째 열의 서브 화소들과 4k-2 및 4k번째 열의 서브 화소들은 순차적으로 구동되는 게이트 라인들(GL1 내지 GLn)에 의해 매 프레임 단위로 구동된다.
- [0029] 만일, 복수의 게이트 라인(GL1 내지 GLn) 중 홀수 번째 게이트 라인(GL1, GL3, GL5, ... GLn-1)들을 홀수 번째 프레임에만 순차적으로 구동하고, 짝수 번째 게이트 라인(GL2, GL4, GL6, ... GLn)들을 짝수 번째 프레임에만 순차적으로 구동하면, 4k-3 및 4k-2번째 열의 서브 화소들과 4k-1 및 4k번째 열의 서브 화소들을 홀수 및 짝수 프레임 단위로 각각 구동할 수도 있다. 이 경우, 매 프레임 단위로 모든 서브 화소(R,G,B)들을 구동하는 구동방법보다 영상 신호의 충전 기간을 더 길게 구동할 수 있다. 하지만, 이하에서는 하나의 게이트 드라이버(6)를 이용하여 매 프레임 단위로 모든 서브 화소(R,G,B)들을 구동하는 구동방법을 설명하기로 한다.
- [0030] 데이터 드라이버(4)는 타이밍 컨트롤러(8)로부터의 데이터 제어신호(DCS) 예를 들어, 소스 스타트 펄스(SSP; Source Start Pulse), 소스 쉬프트 클럭(SSC; Source Shift Clock), 소스 출력 인에이블(SOE; Source Output Enable) 신호 등을 이용하여, 타이밍 컨트롤러(8)로부터 매 프레임 단위 또는 홀수 및 짝수 프레임 단위로 정렬된 영상 데이터(Data)를 아날로그 전압 즉, 영상 신호로 변환한다.
- [0031] 구체적으로, 데이터 드라이버(4)는 SSC에 따라 타이밍 컨트롤러(8)로부터 입력되는 영상 데이터(Data)를 래치한 후, SOE 신호에 응답하여 각 게이트 라인(GL1 내지 GLn)에 스캔 펄스가 공급되는 1수평 주기마다 1수평 라인 분의 영상신호를 각 데이터 라인(DL1 내지 DLm)에 공급한다. 이때, 데이터 드라이버(4)는 타이밍 컨트롤러(8)로부터의 극성 제어신호에 응답하여 정렬된 영상 데이터(Data)의 계조 값에 따라 소정 레벨을 가지는 정극성(+) 또는 부극성(-)의 감마전압을 선택하고 선택된 감마전압을 영상 신호로 각 데이터 라인(DL1 내지 DLm)에 공급한다. 상술한 바와 같이, 데이터 드라이버(4)는 액정패널(2)의 각 서브 화소(R,G,B)들이 각각의 프레임별로 데이터 극성이 반전되도록 정극성(+) 또는 부극성(-)의 영상신호를 각 데이터 라인(DL1 내지 DLm)에 공급한다.
- [0032] 게이트 드라이버(6)는 타이밍 컨트롤러(8)로부터 입력되는 게이트 제어신호(GCS) 예를 들어, 게이트 스타트 펄스(GSP; Gate Start Pulse), 게이트 쉬프트 클럭(GSC; Gate Shift Clock), 게이트 출력 인에이블(GOE; Gate

Output Enable) 신호에 응답하여 스캔 펄스를 순차 발생한다. 그리고 순차적으로 발생된 스캔 펄스들 예를 들어, 게이트 온 전압을 자신에 연결된 게이트 라인들(GL1 내지 GLn)에 순차적으로 공급한다. 그리고, 게이트 온 전압이 공급되지 않는 각 게이트 라인들(GL1 내지 GLn)에는 게이트 오프 전압을 공급한다. 여기서, 게이트 드라이버(6)는 스캔 펄스의 펄스 폭을 GOE 신호에 따라 제어한다.

[0033] 타이밍 컨트롤러(8)는 외부로부터 입력되는 영상 데이터(RGB)를 액정패널(2)의 구동에 알맞도록 정렬하여 매 프레임별로 또는 홀수 및 짝수 프레임별로 데이터 드라이버(4)에 공급한다. 구체적으로, 타이밍 컨트롤러(8)는 입력된 영상 데이터(RGB)들을 정렬하여 매 프레임 기간마다 동일 데이터 라인과 접속된 4k-3 및 4k-1번째 열의 서브 화소들과 4k-2 및 4k번째 열의 서브 화소들에 표시될 수 있도록 데이터 드라이버(4)에 공급한다.

[0034] 또한, 타이밍 컨트롤러(8)는 외부로부터 입력되는 동기신호 즉, 도트클럭(DCLK), 데이터 인에이블 신호(DE), 수평 및 수직 동기신호(Hsync, Vsync) 중 적어도 하나를 이용하여 게이트 제어신호(GCS)와 함께 데이터 제어신호(DCS)를 생성하고, 이를 게이트 드라이버(6)와 함께 데이터 드라이버(4)에 각각 공급함으로써 게이트 드라이버(6)와 함께 데이터 드라이버(4)를 제어한다.

[0035] 도 2는 매 프레임 기간에 영상 신호가 충전되는 서브 화소들을 나타낸 도면이다. 그리고, 도 3은 도 2에 도시된 액정패널의 구동방법을 설명하기 위한 파형도이다.

[0036] 도 2에 도시된 액정패널(2)은 소비 전력 감소를 위하여 매 프레임 단위로 홀수 번째 데이터 라인들(DL1, DL3, DL5, ... DLm-1)과 짝수 번째 데이터 라인들(DL2, DL4, DL6, ... DLm)의 데이터 극성이 서로 반대되도록 반전되는 켈럼 인버전 방식으로 구동된다. 이에 따라, 홀수 번째 데이터 라인들(DL1, DL3, DL5, ... DLm-1)에 접속된 4k-3번째 및 4k-1번째 화소 열의 서브 화소들은 동일한 극성의 데이터를 충전하고, 짝수 번째 데이터 라인들(DL2, DL4, DL6, ... DLm)에 접속된 4k-2번째 및 4k번째 화소 열의 서브 화소들은 4k-3번째 및 4k-1번째 화소 열의 서브 화소들과 반대되는 극성의 데이터를 충전한다. 그리고 각각의 프레임 별로 데이터의 극성이 반전된다.

[0037] 도 3을 참조하면, 타이밍 컨트롤러(8)는 매 프레임 기간별로 영상을 표시하기 위해서 한 수평기간 중 1/2 수평기간 동안에는 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 동안에는 4k-1번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 영상 데이터(RGB)를 정렬하여 데이터 드라이버(4)에 적어도 한 수평라인 단위로 공급한다. 그리고, 타이밍 컨트롤러(8)는 게이트 제어신호(GCS)와 데이터 제어신호(DCS)를 생성하여 게이트 드라이버(6)와 데이터 드라이버(4)에 각각 공급하게 된다.

[0038] 이에, 데이터 드라이버(4)는 1/2 수평기간 동안에는 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 동안에는 4k-1번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 정렬된 영상 데이터(Data)를 아날로그의 영상 신호로 변환하여 1/2 수평기간 단위로 각각의 데이터 라인(DL1 내지 DLm)에 공급한다. 그리고, 게이트 드라이버(6)는 게이트 제어신호(GCS)에 응답하여 각 게이트 라인들(GL1 내지 GLn)에 1/2 수평기간 단위로 게이트 온 전압들을 순차적으로 공급한다. 그리고 각 게이트 라인들(GL1 내지 GLn)에 게이트 온 전압이 공급되지 않는 기간에는 게이트 오프 전압을 공급한다.

[0039] 이에 따라, 도 2에 도시된 바와 같이 가장 상단의 수평 행에 배열된 적색(R)의 서브 화소들 중 제 1 게이트 라인(GL1)을 통해 게이트 온 전압이 공급되는 4k-3번째 및 4k-2번째 화소 열의 서브 화소들은 각 데이터 라인(DL1 내지 DLm)으로 공급되는 적색의 영상 신호(R1)를 충전하게 된다. 다음으로, 가장 상단의 수평 행에 배열된 적색(R)의 서브 화소들 중 제 2 게이트 라인(GL2)을 통해 게이트 온 전압이 공급되는 4k-1번째 및 4k번째 화소 열의 서브 화소들은 각 데이터 라인(DL1 내지 DLm)으로 공급되는 녹색의 영상 신호(R2)를 충전하게 된다.

[0040] 이 후, 두 번째 단의 수평 행에 배열된 녹색(G)의 서브 화소들 중 제 3 게이트 라인(GL3)을 통해 게이트 온 전압이 공급되는 4k-3번째 및 4k-2번째 화소 열의 서브 화소들은 각 데이터 라인(DL1 내지 DLm)으로 공급되는 녹색의 영상 신호(G1)를 충전하게 된다. 그리고, 두 번째 단의 수평 행에 배열된 녹색(G)의 서브 화소들 중 제 4 게이트 라인(GL4)을 통해 게이트 온 전압이 공급되는 4k-1번째 및 4k번째 화소 열의 서브 화소들은 각 데이터 라인(DL1 내지 DLm)으로 공급되는 녹색의 영상 신호(G2)를 충전하게 된다. 이와 같은 방법으로 매 프레임 기간 내에서는 순차적 게이트 온 전압이 공급되는 게이트 라인들(GL1 내지 GLn)에 접속된 서브 화소들이 순차적으로 영상 신호(R1 내지 B2)들을 충전하여 영상을 표시한다.

[0041] 상술한 바와 같이, 본 발명의 제 1 실시 예에 따른 액정 표시장치는 데이터 드라이버(4)를 이루는 데이터 구동 IC의 수를 종래의 액정패널에 비해 3배에서 6배까지 감소시킬 수 있다. 아울러, 액정패널(2)의 서브 화소들 중 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 동일 데이터 라인을 공유하도록 하고, 4k-2번째 열 및 4k

번째 열에 배치된 서브 화소들 또한 동일 데이터 라인을 공유하도록 구성함으로써 각 서브 화소(R,G,B)의 박막 트랜지스터들이 모두 동일한 방향으로 각 데이터 라인들(DL1 내지 DLm)과 접속되도록 할 수 있다. 이에, 본 발명은 각 박막 트랜지스터들의 기생 커패시터 용량 차이에 따른 화질 불량 문제를 개선하여 표시 화질을 향상시키고 아울러 소비전력 또한 더욱 감소시킬 수 있다.

[0042] 도 4는 본 발명의 제 2 실시 예에 따른 액정 표시장치를 나타낸 구성도이다.

[0043] 도 4에 도시된 액정 표시장치는 홀수 행의 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속되고 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속됨과 아울러, 짝수 행의 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속되고 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들이 동일 데이터 라인과 공통으로 접속된 액정패널(2); 복수의 데이터 라인(DL1 내지 DLm)을 구동하는 데이터 드라이버(4); 복수의 게이트 라인(GL1 내지 GLn)을 구동하는 게이트 드라이버(6); 및 외부로부터 입력되는 영상 데이터(RGB)를 동일 데이터 라인과 공통으로 접속되는 각 서브 화소 열의 배열 특성에 맞게 정렬하여 데이터 드라이버(4)에 공급함과 아울러 게이트 및 데이터 제어신호(GCS,DCS)를 생성하여 게이트 및 데이터 드라이버(6,4)를 제어하는 타이밍 컨트롤러(8)를 구비한다.

[0044] 액정패널(2)의 화소 매트릭스를 구성하는 복수의 서브 화소들은 적색, 녹색, 청색 서브 화소(R,G,B)로 구분되어 복수의 데이터 라인(DL1 내지 DLm) 및 복수의 게이트 라인(GL1 내지 GLn)에 의해 정의되는 영역마다 형성된다.

[0045] 이러한 복수의 서브 화소(R,G,B)들은 홀수 번째 게이트 라인(GL1, GL3, GL5, ... GLn-1)과 짝수 번째 게이트 라인(GL2, GL4, GL6, ... GLn)의 사이에 각각 배열된다. 그리고, 제 2 실시 예의 경우, 상기의 서브 화소들(R,G,B) 중 홀수 행의 4k-3번째 열 및 4k-1번째 열에 배치된 서브 화소들은 동일 데이터 라인과 공통으로 접속되고, 4n-2번째 열 및 4n번째 열에 배치된 서브 화소들은 동일 데이터 라인과 공통으로 접속된다. 또한, 짝수 행의 4k-2번째 열 및 4k번째 열에 배치된 서브 화소들은 동일 데이터 라인과 공통으로 접속되고, 4n-3번째 열 및 4n-1번째 열에 배치된 서브 화소들은 동일 데이터 라인과 공통으로 접속된다. 이에 따라, 각각의 데이터 라인(DL1 내지 DLm)에 접속된 서브 화소들은 홀수 행과 짝수 행에 따라 공유하고 있는 데이터 라인을 두고 서로 지그재그로 배열된다.

[0046] 이와 같은 구성에 의해 제 2 실시 예에서는 동일한 행에서의 서브 화소(R,G,B)들은 모두 동일한 방향으로 인접하게 배치된 각 데이터 라인들(DL1 내지 DLm)과 접속된다. 다시 말해, 홀수 행에 배치된 서브 화소들이 그 좌측에 배치된 데이터 라인들에 모두 접속된다면, 짝수 행에 배치된 서브 화소들은 그 우측에 배치된 데이터 라인들에 모두 접속된 구성이 된다.

[0047] 한편, 상기 홀수 행의 서브 화소(R,G,B)들 중 4k-3번째 열 및 4k-2번째 열에 배치된 서브 화소들은 홀수 번째의 게이트 라인(GL1, GL3, GL5, ... GLn-1)에 각각 접속되며, 4k-1번째 열 및 4k번째 열에 배치된 서브 화소들은 짝수 번째의 게이트 라인(GL2, GL4, GL6, ... GLn)에 각각 접속된다. 그리고, 짝수 행의 서브 화소(R,G,B)들 중 4k-2번째 열 및 4k-1번째 열에 배치된 서브 화소들은 홀수 번째의 게이트 라인(GL1, GL3, GL5, ... GLn-1)에 각각 접속되며, 4k-3번째 열 및 4k번째 열에 배치된 서브 화소들은 짝수 번째의 게이트 라인(GL2, GL4, GL6, ... GLn)에 각각 접속된다. 따라서, 동일 데이터 라인과 접속된 홀수 행과 짝수 행의 모든 서브 화소들은 순차적으로 구동되는 게이트 라인들(GL1 내지 GLn)에 의해 매 프레임 단위로 구동된다.

[0048] 도 4에 도시된 제 2 실시 예에 따른 액정 표시장치는 액정패널(2)의 서브 화소 배치 구성만 도 1의 액정 표시장치와 상이할 뿐 나머지 구성은 동일하다. 이에, 액정패널(2)의 구성을 제외한 다른 구성요소들에 대한 설명은 도 1 및 그 구체적인 설명으로 대신하기로 한다.

[0049] 도 5는 매 프레임 기간에 영상 신호가 충전되는 서브 화소들을 나타낸 도면이다. 그리고, 도 6은 도 5에 도시된 액정패널의 구동방법을 설명하기 위한 파형도이다.

[0050] 도 5에 도시된 액정패널(2)은 소비 전력 감소를 위하여 매 프레임 단위로 홀수 번째 데이터 라인들(DL1, DL3, DL5, ... DLm-1)과 짝수 번째 데이터 라인들(DL2, DL4, DL6, ... DLm)의 데이터 극성이 서로 반대되도록 반전되는 컬럼 인버전 방식으로 구동된다. 이에 따라, 홀수 번째 데이터 라인들(DL1, DL3, DL5, ... DLm-1)에 접속된 화소 열의 서브 화소들은 동일한 극성의 데이터를 충전하고, 짝수 번째 데이터 라인들(DL2, DL4, DL6, ... DLm)에 접속된 화소 열의 서브 화소들은 홀수 번째 데이터 라인들(DL1, DL3, DL5, ... DLm-1)에 접속된 화소 열의 서브 화소들과 반대되는 극성의 데이터를 충전한다. 그리고 각각의 프레임 별로 데이터의 극성이 반전된다. 이에 따라, 제 2 실시 예에 따른 본 발명의 액정 표시장치는 컬럼 인버전 구동방식으로 액정패널(2)을 구동하면서 도 1의 인버전 구동방식에 따른 구동 효과를 얻을 수 있으므로 그 표시 화질은 더욱 향상될 수 있다.

- [0051] 도 6을 참조하면, 타이밍 컨트롤러(8)는 매 프레임 기간별로 영상을 표시하기 위해서 홀수 번째의 수평기간 중 1/2 수평기간 동안에는 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 동안에는 4k-1번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 영상 데이터(RGB)를 정렬하여 데이터 드라이버(4)에 적어도 한 수평라인 단위로 공급한다. 그리고 짝수 번째의 수평기간 중 1/2 수평기간 동안에는 4k-2번째 및 4k-1번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 동안에는 4k-3번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 영상 데이터(RGB)를 정렬하여 데이터 드라이버(4)에 적어도 한 수평라인 단위로 공급한다. 그리고, 타이밍 컨트롤러(8)는 게이트 제어신호(GCS)와 데이터 제어신호(DCS)를 생성하여 게이트 드라이버(6)와 데이터 드라이버(4)에 각각 공급하게 된다.
- [0052] 이에, 데이터 드라이버(4)는 홀수 번째의 수평기간 중 1/2 수평기간 동안에는 4k-3번째 및 4k-2번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 동안에는 4k-1번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 정렬된 영상 데이터(Data)를 아날로그의 영상 신호로 변환하여 1/2 수평기간 단위로 각각의 데이터 라인(DL1 내지 DLm)에 공급한다. 그리고 짝수 번째의 수평기간 중 1/2 수평기간 동안에는 4k-2번째 및 4k-1번째 화소 열의 화소들에 영상이 표시되도록 하고, 나머지 1/2 수평기간 동안에는 4k-3번째 및 4k번째 화소 열의 화소들에 영상이 표시되도록 정렬된 영상 데이터(Data)를 아날로그의 영상 신호로 변환하여 1/2 수평기간 단위로 각각의 데이터 라인(DL1 내지 DLm)에 공급한다.
- [0053] 이에 따라, 도 5에 도시된 바와 같이 가장 상단의 수평 행에 배열된 적색(R)의 서브 화소들 중 제 1 게이트 라인(GL1)을 통해 게이트 온 전압이 공급되는 4k-3번째 및 4k-2번째 화소 열의 서브 화소들은 각 데이터 라인(DL1 내지 DLm)으로 공급되는 적색의 영상 신호(R1)를 충전하게 된다. 다음으로, 가장 상단의 수평 행에 배열된 적색(R)의 서브 화소들 중 제 2 게이트 라인(GL2)을 통해 게이트 온 전압이 공급되는 4k-1번째 및 4k번째 화소 열의 서브 화소들은 각 데이터 라인(DL1 내지 DLm)으로 공급되는 녹색의 영상 신호(R2)를 충전하게 된다.
- [0054] 이 후, 두 번째 단의 수평 행에 배열된 녹색(G)의 서브 화소들 중 제 3 게이트 라인(GL3)을 통해 게이트 온 전압이 공급되는 4k-2번째 및 4k-2번째 화소 열의 서브 화소들은 각 데이터 라인(DL1 내지 DLm)으로 공급되는 녹색의 영상 신호(G1)를 충전하게 된다. 그리고, 두 번째 단의 수평 행에 배열된 녹색(G)의 서브 화소들 중 제 4 게이트 라인(GL4)을 통해 게이트 온 전압이 공급되는 4k-3번째 및 4k번째 화소 열의 서브 화소들은 각 데이터 라인(DL1 내지 DLm)으로 공급되는 녹색의 영상 신호(G2)를 충전하게 된다. 이와 같은 방법으로 매 프레임 기간 내에서는 순차적 게이트 온 전압이 공급되는 게이트 라인들(GL1 내지 GLn)에 접속된 서브 화소들이 순차적으로 영상 신호(R1 내지 B2)들을 충전하여 영상을 표시한다.
- [0055] 이상 상술한 바와 같이, 본 발명의 제 2 실시 예에 따른 액정 표시장치는 데이터 드라이버(4)를 이루는 데이터 구동 IC의 수를 종래의 액정패널에 비해 3배에서 6배까지 감소시킬 수 있다. 아울러, 컬럼 인버전 방식을 수행하면서도 도트 인버전 방식을 수행하는 효과를 볼 수 있기 때문에 소비 전력을 감소시키면서도 표시 화질을 더욱 향상시킬 수 있다. 또한, 홀수 행의 서브 화소들과 짝수 행의 서브 화소들 별로 동일 방향의 데이터 라인(DL1 내지 DLm)과 접속되도록 구성함으로써 각 박막 트랜지스터들의 기생 커패시터 용량 차이에 따른 화질 불량 문제를 개선하여 표시 화질을 향상시키고 아울러 소비전력 또한 더욱 감소시킬 수 있다.
- [0056] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

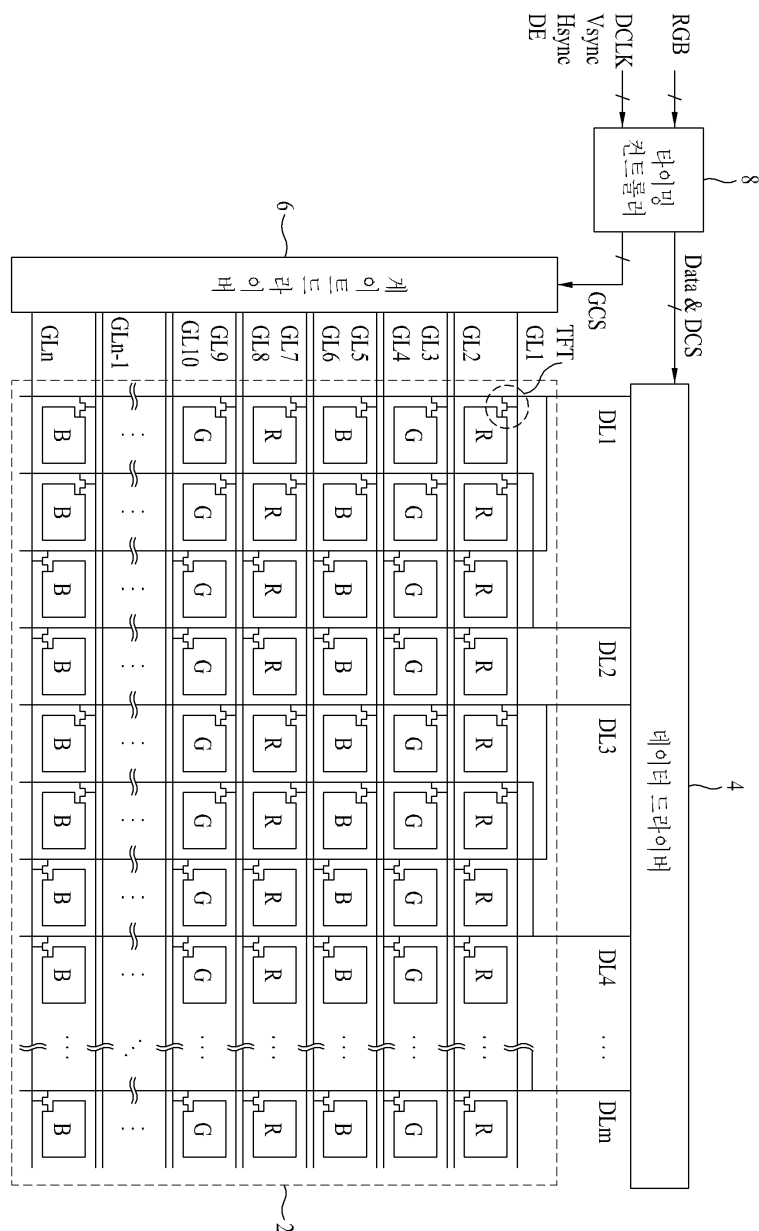
도면의 간단한 설명

- [0057] 도 1은 본 발명의 제 1 실시 예에 따른 액정 표시장치를 나타낸 구성도.
- [0058] 도 2는 매 프레임 기간에 영상 신호가 충전되는 서브 화소들을 나타낸 도면.
- [0059] 도 3은 도 2에 도시된 액정패널의 구동방법을 설명하기 위한 파형도.
- [0060] 도 4는 본 발명의 제 2 실시 예에 따른 액정 표시장치를 나타낸 구성도.
- [0061] 도 5는 매 프레임 기간에 영상 신호가 충전되는 서브 화소들을 나타낸 도면.
- [0062] 도 6은 도 5에 도시된 액정패널의 구동방법을 설명하기 위한 파형도.
- [0063] * 도면의 주요 부분에 대한 부호의 간단한 설명 *

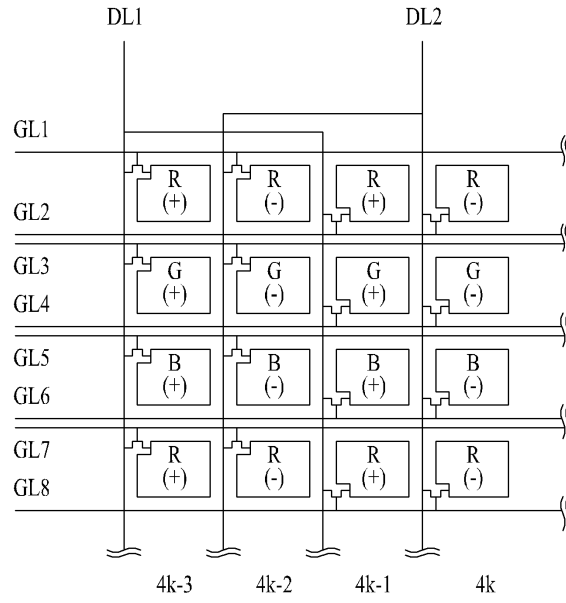
- [0064] 2: 액정패널 4: 데이터 드라이버
- [0065] 6: 데이터 드라이버 8: 타이밍 컨트롤러
- [0066] TFT: 박막 트랜지스터 RGB: 영상 데이터
- [0067] GL1 내지 GLn: 제 1 내지 제 n 게이트 라인
- [0068] DL1 내지 DLm: 제 1 내지 제 m 데이터 라인

도면

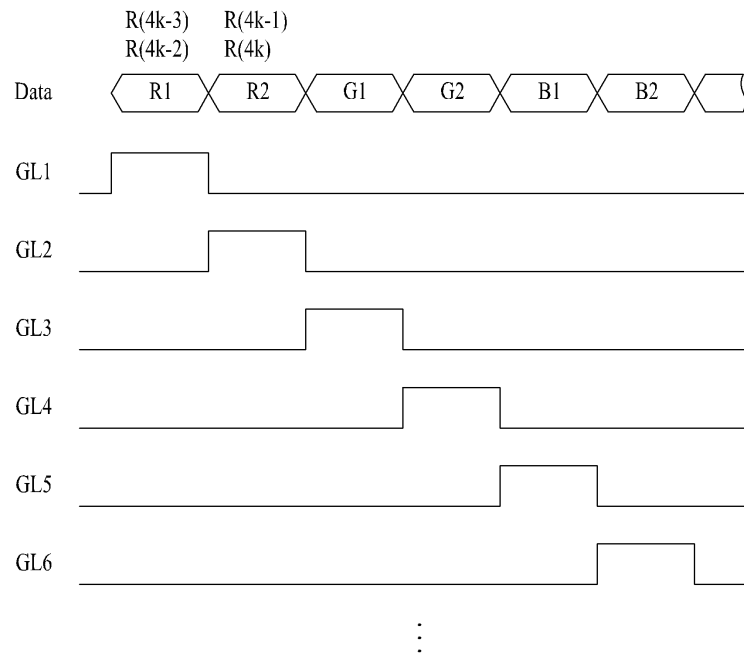
도면1

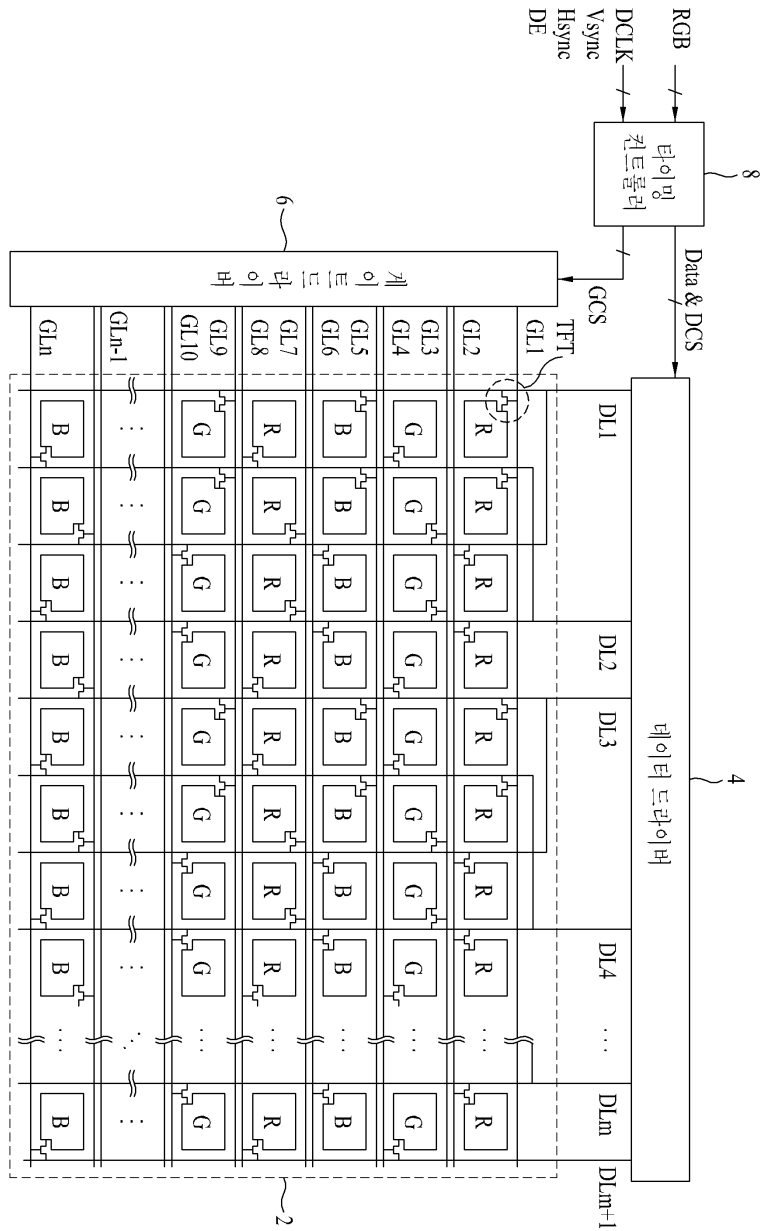


도면2



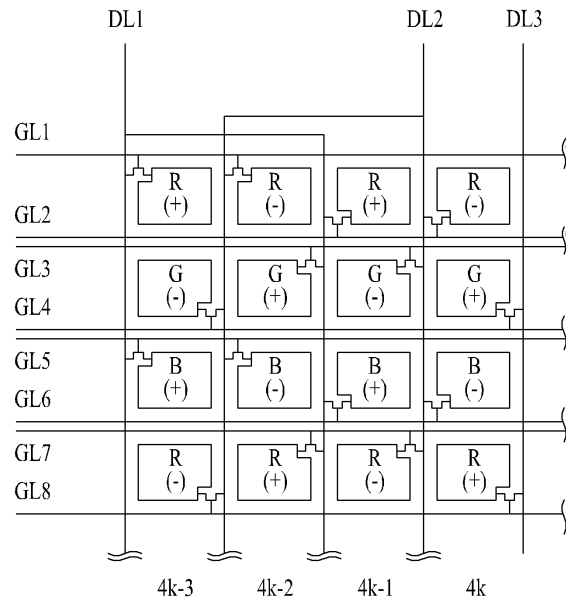
도면3



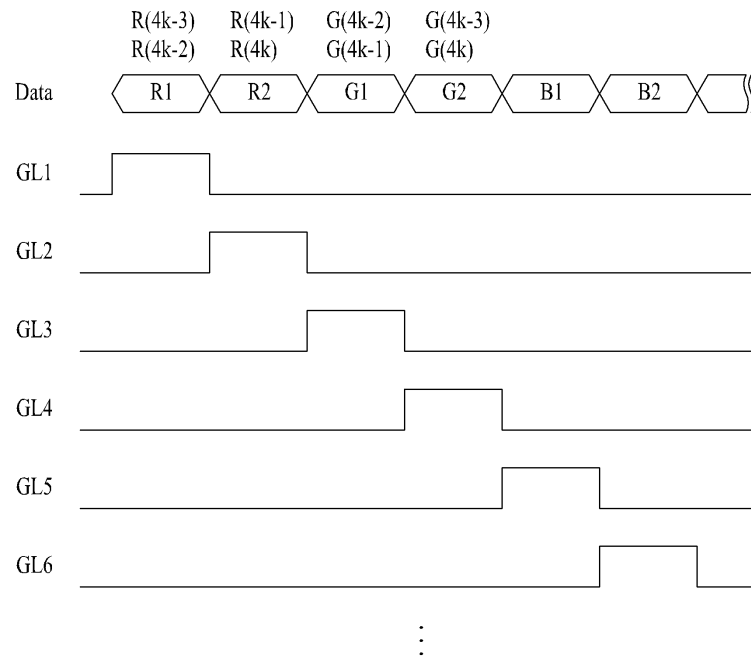


도면4

도면5



도면6



专利名称(译)	标题：液晶显示装置的驱动装置及其驱动方法		
公开(公告)号	KR101319345B1	公开(公告)日	2013-10-16
申请号	KR1020090071761	申请日	2009-08-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	MOON SU HWAN 문수환		
发明人	문수환		
IPC分类号	G09G3/36 G09G3/20		
CPC分类号	G09G3/3607 G09G3/3614 G09G2310/0218		
代理人(译)	Gimyongin Bakyoungbok		
其他公开文献	KR1020110014016A		
外部链接	Espacenet		

摘要(译)

目的：提供一种用于液晶显示装置的驱动电路及其驱动方法，以改善每个像素阵列中寄生电容器的不同容量的图像质量，同时减少数据驱动器IC的数量。组织：液体晶体面板（2）连接到相邻的数据线。多个子像素共享至少一条数据线。数据驱动器（4）驱动多条数据线。栅极驱动器（6）驱动多条栅极线。定时控制器（8）排列图像数据。时序控制器将排列的视频数据提供给数据驱动器，并控制驱动栅极驱动器和数据驱动器的时序。COPYRIGHT KIPO 2011

