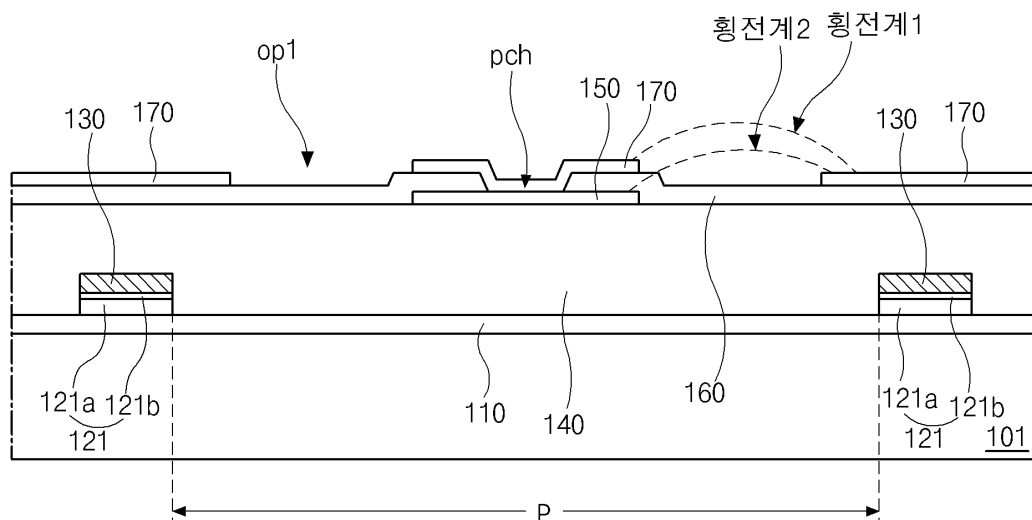


- 심사관 : 이준건

대표도 - 도8



1 보호층과; 상기 제 1 보호층 위로 상기 박막트랜지스터의 드레인 전극과 상기 드레인 콘택홀을 통해 접촉하며 형성된 화소전극과; 상기 화소전극 위로 형성되며 상기 화소전극을 노출시키는 화소 콘택홀이 구비된 절연층과; 상기 절연층 위로 형성되며 상기 각 화소영역에 대해 상기 화소전극을 노출시키는 제 1 개구를 구비한 공통전극과; 상기 절연층 위로 상기 제 1 개구 내부에 상기 공통전극과 이격하며 형성되며 상기 화소전극과 중첩하며 상기 화소 콘택홀을 통해 상기 화소전극과 접촉하며 형성된 보조화소전극을 포함하는 횡전계형 액정표시장치용 어레이 기판을 제공한다.

명세서

청구범위

청구항 1

기관 상에 절연막을 사이에 두고 서로 교차하여 화소영역을 정의하며 형성된 제 1 및 제 2 게이트 배선과 제 1 및 제 2 데이터 배선과;

상기 제 1 게이트 배선과 제 1 데이터 배선과 연결되며 상기 화소영역 내에 형성된 박막트랜지스터와;

상기 박막트랜지스터 위로 형성되며 상기 박막트랜지스터의 드레인 전극을 노출시키는 드레인 콘택홀이 구비된 제 1 보호층과;

상기 제 1 보호층 위로 상기 박막트랜지스터의 드레인 전극과 상기 드레인 콘택홀을 통해 접촉하며 형성된 화소 전극과;

상기 화소전극 위로 형성되며 상기 화소전극을 노출시키는 화소 콘택홀이 구비된 절연층과;

상기 절연층 위로 형성되며 상기 화소영역에 대해 상기 화소전극을 노출시키는 제 1 개구를 구비한 공통전극과;

상기 절연층 위로 상기 제 1 개구 내부에 상기 공통전극과 이격하며 형성되며 상기 화소전극과 중첩하며 상기 화소 콘택홀을 통해 상기 화소전극과 접촉하며 형성된 보조화소전극

을 포함하며,

상기 화소전극은 그 일단이 상기 제 1 게이트 배선과 중첩하도록 형성됨으로써 상기 제 1 게이트 배선과 중첩하는 부분이 제 1 스토리지 전극을 이루고,

상기 공통전극 중 상기 제 1 스토리지 전극과 중첩하는 부분은 제 2 스토리지 전극을 이루며,

상기 제 1 스토리지 전극과 절연층과 제 2 스토리지 전극은 스토리지 커패시터를 이루는 횡전계형 액정표시장치용 어레이 기관.

청구항 2

제 1 항에 있어서,

상기 화소전극 및 보조화소전극은 각 화소영역 내에 하나씩 형성된 것이 특징인 횡전계형 액정표시장치용 어레이 기관.

청구항 3

제 1 항에 있어서,

상기 화소전극 및 보조화소전극은 각 화소영역 내에 다수개 형성되며, 상기 다수개의 화소전극은 그 일끝단이 연결되며 일정간격 이격하며 형성되고,

서로 이웃한 화소전극간의 각 이격영역에는 상기 공통전극에서 분기한 바(bar) 형태의 보조공통전극이 구비된 것이 특징인 횡전계형 액정표시장치용 어레이 기관.

청구항 4

삭제

청구항 5

제 1 항에 있어서,

상기 제 1 보호층은 유기절연물질로 이루어져 그 표면이 평탄한 상태를 이루는 것이 특징인 횡전계형 액정표시장치용 어레이 기판.

청구항 6

제 1 항에 있어서,

상기 공통전극에는 상기 박막트랜지스터에 대응하여 제거된 제 2 개구가 더 구비된 것이 특징인 횡전계형 액정표시장치용 어레이 기판.

청구항 7

제 1 항에 있어서,

상기 박막트랜지스터는,

게이트 전극과, 게이트 절연막과, 비정질 실리콘의 액티브층과 불순물 비정질 실리콘으로 이루어지며 서로 이격하는 오믹콘택층의 이중층 구조를 갖는 반도체층과, 상기 오믹콘택층과 각각 접촉하며 서로 이격하는 소스 전극 및 드레인 전극의 적층 구조를 갖거나,

게이트 전극과, 게이트 절연막과, 산화물 반도체물질로 이루어진 단일층 구조의 반도체층과, 에치스토퍼와, 상기 반도체층과 각각 접촉하며 상기 에치스토퍼 상부에서 서로 이격하는 소스 전극 및 드레인 전극의 적층 구조를 갖거나,

폴리실리콘의 반도체층과, 게이트 절연막과, 게이트 전극과, 상기 폴리실리콘의 반도체층을 노출시키는 반도체층 콘택홀을 구비한 층간절연막과, 상기 반도체층 콘택홀을 통해 상기 폴리실리콘의 반도체층과 각각 접촉하며 서로 이격하는 소스 전극 및 드레인 전극의 적층 구조를 갖는 것이 특징인 횡전계형 액정표시장치용 어레이 기판.

청구항 8

제 1 항에 있어서,

상기 화소전극과 공통전극과 보조화소전극은 투명 도전성 물질로 이루어진 것이 특징인 횡전계형 액정표시장치용 어레이 기판.

청구항 9

제 1 항에 있어서,

상기 제 1 스토리지 전극의 가장자리는 상기 제 1 게이트 배선 상에 놓이는 횡전계형 액정표시장치용 어레이 기판.

청구항 10

제 6 항에 있어서,

상기 공통전극은 각 화소영역별로 상기 제 1 및 제 2 개구를 구비하여 화상을 표시하는 표시영역 전면에 걸쳐 각 화소영역의 구분없이 연결되며 형성되는 횡전계형 액정표시장치용 어레이 기판.

발명의 설명

기술 분야

[0001] 본 발명은 액정표시장치(liquid crystal display device)에 관한 것으로, 특히, 피크 전압을 감소시킴으로서 소비전력을 저감시킬 수 있는 횡전계형 액정표시장치용 어레이 기판에 관한 것이다.

배경 기술

[0002] 일반적으로, 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.

[0003] 따라서 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.

[0004] 현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소전극이 행렬방식으로 배열된 능동행렬 액정표시장치(AM-LCD : Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.

[0005] 상기 액정표시장치는 공통전극이 형성된 컬러필터 기판과 화소전극이 형성된 어레이 기판과, 상기 두 기판 사이에 개재된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통전극과 화소전극이 상하로 걸리는 전기장에 의해 액정을 구동하는 방식으로 투과율과 개구율 등의 특성이 우수하다.

[0006] 그러나 상하로 걸리는 전기장에 의한 액정구동은 시야각 특성이 우수하지 못한 단점을 가지고 있다.

[0007] 따라서 상기의 단점을 극복하기 위해 시야각 특성이 우수한 횡전계형 액정표시장치가 제안되었다.

[0008] 이하, 도 1을 참조하여 일반적인 횡전계형 액정표시장치에 관하여 상세히 설명한다.

[0009] 도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 도면이다.

[0010] 도시한 바와 같이, 컬러필터 기판인 상부기판(9)과 어레이 기판인 하부기판(10)이 서로 이격되어 대향하고 있으며, 이 상부 및 하부기판(9, 10)사이에는 액정층(11)이 개재되어 있다.

[0011] 상기 하부기판(10) 상에는 투명 도전성 물질로 이루어진 바 형태의 공통전극(17)과 바 형태의 화소전극(30)이 동일 평면상에 형성되어 있으며, 이때, 상기 액정층(11)은 상기 공통전극(17)과 화소전극(30)에 의한 수평전계(L)에 의해 작동된다.

[0012] 도 2a와 2b는 일반적인 횡전계형 액정표시장치의 온(on), 오프(off) 상태의 동작을 각각 도시한 단면도이다.

[0013] 우선, 전압이 인가된 온(on)상태에서의 액정의 배열상태를 도시한 도 2a를 참조하면, 상기 공통전극(17) 및 화소전극(30)과 대응하는 위치의 액정(11a)의 상변이는 없지만 공통전극(17)과 화소전극(30)사이 구간에 위치한 액정(11b)은 이 공통전극(17)과 화소전극(30)사이에 전압이 인가됨으로써 형성되는 수평전계(L)에 의하여, 상기 수평전계(L)와 같은 방향으로 배열하게 된다. 즉, 상기 횡전계형 액정표시장치는 액정(11a, 11b)이 수평전계에 의해 동작하므로, 시야각이 넓어지는 특성을 띠게 된다.

[0014] 그러므로 상기 횡전계형 액정표시장치를 정면에서 보았을 때, 상/하/좌/우방향으로 85 내지 89도 방향에서도 반전현상 없이 가시할 수 있다.

[0015] 다음, 도 2b를 참조하면, 상기 액정표시장치에 전압이 인가되지 않은 오프(off)상태이므로 상기 공통전극(17)과 화소전극(30) 간에 수평전계가 형성되지 않으므로 액정(11a, 11b)의 배열 상태가 변하지 않는다.

[0016] 도 3은 종래의 일반적인 횡전계형 액정표시장치용 어레이 기판에 있어 스위칭 소자를 포함하는 하나의 화소영역을 도시한 평면도이다.

[0017] 도시한 바와 같이, 종래의 일반적인 횡전계형 액정표시장치용 어레이 기판(40)에는 소정간격 이격되어 평행하게 가로방향 방향으로 구성된 다수의 게이트 배선(43)과, 상기 게이트 배선(43)에 근접하여 상기 게이트 배선(43)과 평행하게 구성된 공통배선(47)과, 상기 두 배선(43, 47)과 교차하며, 특히 게이트 배선(12)과는 교차하여 화소영역(P)을 정의하는 데이터 배선(60)이 구성되어 있다.

[0018] 상기 게이트 배선(43)과 데이터 배선(60)의 교차지점에는 게이트 전극(45)과 반도체층(미도시)과 소스 및 드레인 전극(53, 55)으로 구성되는 박막트랜지스터(Tr)가 형성되어 있다.

- [0019] 그리고 상기 공통배선(47)과 중첩하여 상기 공통배선(47) 자체가 제 1 스토리지 전극으로 하여 스토리지 커패시터가 구비되고 있다.
- [0020] 또한, 상기 화소영역(P) 내에는 상기 드레인 콘택홀(67)을 통해 상기 드레인 전극(55)과 전기적으로 연결되는 화소전극(70)과, 상기 화소전극(70)과 평행하게 서로 엇갈리며 구성되고, 상기 공통배선(47)으로부터 분기한 형태의 공통전극(49)이 형성되어 있다.
- [0021] 이러한 구성을 갖는 종래의 횡전계형 액정표시장치용 어레이 기관(40)은 바(bar) 형태의 공통전극(49)과 화소전극(70)이 교대하며 형성되고 있음으로서 이들 두 전극(49, 70) 사이에 발현되는 횡전계에 의해 구동되고 있다.
- [0022] 이들 두 전극(49, 70)에서 횡전계를 발생시켜 액정층(미도시) 내에 구비된 액정분자를 구동할 때 충분히 강한 횡전계를 발현시키기 위해서는 서로 교대하는 화소전극(70)과 공통전극(49)간의 이격간격을 좁히거나, 또는 이들 두 전극(70, 49)에 대해 큰 전압차를 가질 수 있도록 보다 강한 구동전압을 인가하면 된다.
- [0023] 하지만, 서로 교대하는 화소전극(70)과 공통전극(49)의 이격간격을 좁히게 되면 화소영역(P)의 크기가 변경되어야 하거나, 또는 화소전극(70)과 공통전극(49)의 개수를 늘려야 하는데, 화소영역(P)의 면적 변경은 횡전계형 액정표시장치의 해상도와 관련됨으로서 설계 변경의 어려움이 있으며, 나아가 해상도의 변경은 이를 구동하기 위한 구동회로 등도 모두 바뀌어야 하므로 적용이 어려운 실정이며, 각 화소영역(P) 내에서 화소전극(70)과 공통전극(49)의 개수를 늘리는 것은 이들 두 전극(70, 49) 자체가 차지하는 면적이 증가하여 투과율 및 개구율이 저감된다.
- [0024] 또한 상기 공통전극(49)과 화소전극(70) 간에 큰 구동 전압을 인가 시에는 소비전력이 증가하는 문제가 발생되고 있다.

발명의 내용

해결하려는 과제

- [0025] 본 발명은 이러한 종래의 횡전계형 액정표시장치의 문제점을 해결하기 위해 안출된 것으로, 각 화소영역 자체의 면적 변화 없이, 나아가 각 화소영역 내에서 화소전극과 공통전극의 개수 증가 없이 즉, 상기 화소전극과 공통전극의 이격간격을 좁히지 않고 동일한 전압 인가에 의해 보다 강한 횡전계가 발현됨으로서 전력 소비를 낮출 수 있는 횡전계형 액정표시장치용 어레이 기관을 제공하는 것을 그 목적으로 한다.

과제의 해결 수단

- [0026] 전술한 바와 같은 목적을 달성하기 위한 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기관은, 기관 상에 절연막을 사이에 두고 서로 교차하여 상기 화소영역을 정의하며 형성된 게이트 배선 및 데이터 배선과; 상기 게이트 배선과 데이터 배선과 연결되며 상기 각 화소영역 내에 형성된 박막트랜지스터와; 상기 박막트랜지스터 위로 형성되며 상기 박막트랜지스터의 드레인 전극을 노출시키는 드레인 콘택홀이 구비된 제 1 보호층과; 상기 제 1 보호층 위로 상기 박막트랜지스터의 드레인 전극과 상기 드레인 콘택홀을 통해 접촉하며 형성된 화소전극과; 상기 화소전극 위로 형성되며 상기 화소전극을 노출시키는 화소 콘택홀이 구비된 절연층과; 상기 절연층 위로 형성되며 상기 각 화소영역에 대해 상기 화소전극을 노출시키는 제 1 개구를 구비한 공통전극과; 상기 절연층 위로 상기 제 1 개구 내부에 상기 공통전극과 이격하며 형성되며 상기 화소전극과 중첩하며 상기 화소 콘택홀을 통해 상기 화소전극과 접촉하며 형성된 보조화소전극을 포함한다.
- [0027] 이때, 상기 화소전극 및 보조화소전극은 각 화소영역 내에 하나씩 형성된 것이 특징이다.
- [0028] 또한, 상기 화소전극 및 보조화소전극은 각 화소영역 내에 다수개 형성되며, 상기 다수개의 화소전극은 그 일끝단이 연결되며 일정간격 이격하며 형성되고, 서로 이웃한 화소전극간의 각 이격영역에는 상기 공통배선에서 분기한 바(bar) 형태의 보조공통전극이 구비된 것이 특징이다.
- [0029] 한편, 상기 화소전극은 그 일끝단이 상기 게이트 배선과 중첩하도록 형성됨으로서 상기 게이트 배선과 중첩하는 부분이 제 1 스토리지 전극을 이루며, 상기 공통전극 중 상기 제 1 스토리지 전극과 중첩하는 부분은 제 2 스토리지 전극을 이루며, 상기 제 1 스토리지 전극과 절연층과 제 2 스토리지 전극은 스토리지 커패시터를 이루는

것이 특징이다.

[0030] 그리고 상기 제 1 보호층은 유기절연물질로 이루어져 그 표면이 평탄한 상태를 이루는 것이 특징이며, 나아가 상기 공통전극에는 상기 박막트랜지스터에 대응하여 제거된 제 2 개구가 더 구비된 것이 특징이다.

[0031] 또한, 상기 박막트랜지스터는, 게이트 전극과, 게이트 절연막과, 비정질 실리콘의 액티브층과 불순물 비정질 실리콘으로 이루어지며 서로 이격하는 오믹콘택층의 이중층 구조를 갖는 반도체층과, 상기 오믹콘택층과 각각 접촉하며 서로 이격하는 소스 전극 및 드레인 전극의 적층 구조를 갖거나, 게이트 전극과, 게이트 절연막과, 산화물 반도체물질로 이루어진 단일층 구조의 반도체층과, 에치스토퍼와, 상기 반도체층과 각각 접촉하며 상기 에치스토퍼 상부에서 서로 이격하는 소스 전극 및 드레인 전극의 적층 구조를 갖거나, 폴리실리콘의 반도체층과, 게이트 절연막과, 게이트 전극과, 상기 폴리실리콘의 반도체층을 노출시키는 반도체층 콘택홀을 구비한 층간절연막과, 상기 반도체층 콘택홀을 통해 상기 폴리실리콘의 반도체층과 각각 접촉하며 서로 이격하는 소스 전극 및 드레인 전극의 적층 구조를 갖는 것이 특징이다.

[0032] 그리고 상기 화소전극과 공통전극과 보조화소전극은 투명 도전성 물질로 이루어진 것이 특징이다.

발명의 효과

[0033] 본 발명에 따른 횡전계형 액정표시장치용 어레이 기판은, 절연층을 두고 서로 중첩하며 전기적으로 연결된 듀얼 핑거 타입으로 화소전극 및 보조화소전극이 구비됨으로서 화소전극과 공통전극, 보조화소전극과 공통전극 간에 횡전계가 이중으로 발현됨으로서 서로 다른 층에 각각 소정간격 이격하여 형성되는 화소전극과 공통전극에 의해 하나의 횡전계만이 발생하는 종래의 횡전계형 어레이 기판 대비 횡전계 강도가 증가됨으로서 소비전력을 절감시키는 효과를 갖는다.

[0034] 나아가 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판의 경우, 게이트 배선이 형성된 부분 즉 화소영역의 경계에 대해 투명 도전성 물질로 이루어지며 서로 다른 층에 형성된 화소전극과 공통전극의 일부를 이용하여 형성함으로써 개구율을 저하없이 형성될 수 있으므로 이러한 스토리지 커패시터 형성 특성에 의해 개구율을 향상시키는 효과를 갖는다.

[0035] 또한, 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판은 공통전극이 각 화소영역별로 제 1 및 제 2 개구를 구비하여 표시영역 전면에 형성되는 구성을 이룸으로서 표시영역 외측에서 상기 공통전극에 공통전압을 인가할 수 있으므로 각 화소영역 별도의 공통전압 인가를 위한 공통배선을 생략할 수 있으므로 각 화소영역별로 공통전극이 구비된 종래의 횡전계형 액정표시장치용 어레이 기판 대비 더욱더 개구율을 향상시키는 효과가 있다.

도면의 간단한 설명

[0036] 도 1은 일반적인 횡전계형 액정표시장치의 일부를 개략적으로 도시한 단면도.

도 2a, 2b는 일반적인 횡전계형 액정표시장치의 온(on), 오프(off) 상태의 동작을 각각 도시한 단면도.

도 3은 종래의 일반적인 횡전계형 액정표시장치용 어레이 기판에 있어 스위칭 소자를 포함하는 하나의 화소영역을 도시한 평면도.

도 4는 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 기판에 있어, 스위칭 소자를 포함하는 하나의 화소영역을 도시한 평면도.

도 5는 본 발명의 일 실시예의 변형예에 따른 횡전계형 액정표시장치용 어레이 기판에 있어 하나의 화소영역에 대한 평면도.

도 6은 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판을 구비한 액정표시장치와 종래의 횡전계형 액정표시장치용 어레이 기판을 구비한 액정표시장치의 최대 휘도치를 갖는 구동 전압을 측정한 결과를 나타낸 그래프.

도 7은 도 4를 절단선 VII-VII를 따라 절단한 부분에 대한 단면도.

도 8은 도 4를 절단선 VIII-VIII을 따라 절단한 부분에 대한 단면도.

발명을 실시하기 위한 구체적인 내용

- [0037] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.
- [0038] 도 4는 본 발명의 실시예에 따른 횡전계형 액정표시장치용 기판에 있어, 스위칭 소자를 포함하는 하나의 화소영역을 도시한 평면도이다.
- [0039] 도시한 바와같이, 투명한 기판(101) 상에 제 1 방향으로 연장하며 일정간격 이격하는 다수의 게이트 배선(103)이 구비되고 있으며, 상기 게이트 배선(103)과 교차하는 제 2 방향으로 연장하며 다수의 데이터 배선(130)이 구비되고 있다.
- [0040] 이때, 서로 교차하는 상기 게이트 배선(103)과 데이터 배선(130)에 의해 포획되며 화소영역(P)이 정의되고 있다.
- [0041] 한편, 도면에 나타내지 않았지만, 상기 게이트 배선(103)과 소정간격 이격하며 나란하게 공통배선(미도시)이 더욱 형성될 수도 있다.
- [0042] 하지만, 이러한 공통배선(미도시)은 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판(101)에 있어 개구율 향상을 위해 생략되는 것이 더 바람직하다.
- [0043] 또한, 상기 각 화소영역(P)에 있어 상기 게이트 배선(103)과 데이터 배선(130)의 교차하는 부근에는 이들 게이트 및 데이터 배선(103, 130)과 연결된 스위칭 소자인 박막트랜지스터(Tr)가 형성되어 있다.
- [0044] 이때, 상기 박막트랜지스터(Tr)는, 게이트 전극(106)이 게이트 배선(103)에서 분기하고, 소스 전극(133)은 데이터 배선(130)에 분기하여 회전한 'U'자 형태를 이루며, 상기 회전한 'U'자 형태의 소스 전극(133)의 개구에 대해 소정간격 이격하며 바(bar) 형태의 드레인 전극(136)이 삽입 배치된 구성을 이룸을 일례로 보이고 있지만, 상기 박막트랜지스터(Tr)는 다양하게 그 형태가 변형될 수 있다.
- [0045] 한편, 상기 각 화소영역(P) 내부에는 투명 도전성 물질로 이루어지며 드레인 콘택홀(dch)을 통해 상기 박막트랜지스터(Tr)의 드레인 전극(136)과 접촉하는 화소전극(150)이 구비되고 있다.
- [0046] 이때, 상기 화소전극(150)은 상기 드레인 콘택홀(dch)과 인접하여 위치하는 상기 게이트 배선(103)이 형성된 부분까지 연장 형성됨으로서 제 1 스토리지 전극(152)을 이루는 것이 특징이다.
- [0047] 그리고 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판(101)에 있어 가장 특징적인 구성 중 하나로서 상기 화소전극(150)과 화소 콘택홀(pch)을 통해 접촉하며 상기 화소전극(150)과 중첩하는 형태로 보조 화소전극(172)이 구비되고 있다.
- [0048] 이때, 상기 보조화소전극(172)은 투명 도전성 물질로 이루어지는 것이 특징이며, 상기 화소전극(150)이 형성된 층이 아닌 다른층에 형성되고 있는 것이 특징이다.
- [0049] 즉, 상기 화소전극(150)과 보조화소전극(172) 사이에는 절연층(미도시)이 개재되고 있으며, 이러한 절연층(미도시)에는 상기 화소전극(150)을 노출시키는 화소 콘택홀(pch)이 구비되고 있는 것이 특징이다.
- [0050] 또한, 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판(101)에 있어 또 다른 특징적인 구성으로서 상기 보조화소전극(172)이 형성된 동일한 층 즉, 상기 절연층(미도시) 상부에는 투명도전성 물질로 이루어지며 상기 화소영역(P)에 대해 상기 화소전극(150) 및 상기 보조화소전극(172) 전체를 노출시키는 제 1 개구(op1)가 구비되고 있으며, 상기 박막트랜지스터(Tr)에 대응해서도 제거된 제 2 개구(op2)를 갖는 공통전극(170)이 형성되고 있는 것이 특징이다.
- [0051] 이때, 상기 보조화소전극(172)과 상기 공통전극(170)은 동일한 층에 형성되지만 상기 보조화소전극(172)이 상기 공통전극(170)의 제 1 개구(op1) 내부에 구비됨으로서 서로 이격하는 구성을 이루게 된다.
- [0052] 이러한 제 1 및 제 2 개구(op1, op2)를 갖는 공통전극(170)은 화상을 표시하는 표시영역 전면에 걸쳐 각 화소영역(P)의 구분없이 연결되며 형성된 구성을 이루는 것이 특징이다.
- [0053] 이때, 상기 공통전극(170) 중 상기 제 1 스토리지 전극(152)과 중첩하는 부분은 제 2 스토리지 전극(171)을 이루며, 상기 제 1 스토리지 전극(152)과 절연층과 제 2 스토리지 전극(171)은 스토리지 커패시터(StgC)를 이루는

것이 특징이다.

- [0054] 이러한 구성을 갖는 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기관(101)은 상기 화소전극(150)과 이와 이웃하는 공통전극(170) 간에 1차 횡전계가 발생되며, 나아가 상기 화소전극(150)과 접촉하며 형성된 상기 보조화소전극(172)과 이와 인접하는 공통전극(170) 간에 2차 횡전계가 발생된다.
- [0055] 따라서 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기관(101)은 절연층(미도시)을 두고 서로 중첩하며 전기적으로 연결된 듀얼 핑거 타입으로 화소전극(150)이 구비됨으로서 화소전극(150)과 공통전극(170), 보조화소전극(172)과 공통전극(170)간에 횡전계가 이중으로 발현됨으로서 서로 다른 층에 각각 소정간격 이격하여 형성되는 화소전극(도 3의 70)과 공통전극(도 3의 49)에 의해 하나의 횡전계만이 발생하는 종래의 횡전계형 어레이 기관(도 3의 40) 대비 횡전계 강도가 증가됨으로서 소비전력을 절감시키는 효과를 갖는다.
- [0056] 나아가 종래의 횡전계형 액정표시장치용 어레이 기관(도 3의 40)은 스토리지 커패시터(도 3의 StgC)를 서로 다른 층에 구성된 공통전극(도 3의 49)과 화소전극(도 3의 70)의 일부를 이용하여 화소영역(P) 내에 형성함으로서 개구율을 저하시키는 요인이 되었지만, 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기관(101)의 경우, 게이트 배선(103)이 형성된 부분 즉 화소영역(P)의 경계에 대해 투명 도전성 물질로 이루어지며 서로 다른 층에 형성된 화소전극(150)과 공통전극(170)의 일부를 이용하여 형성함으로서 개구율을 저하없이 형성될 수 있으므로 이러한 스토리지 커패시터(StgC) 형성 특성에 의해 개구율을 향상시키는 효과를 갖는 것이 또 다른 특징이라 할 것이다.
- [0057] 나아가 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기관(101)은 상기 제 1 및 제 2 개구(op1, op2)를 갖는 공통전극(170)이 화소영역(P)별 구분없이 표시영역 전면에서 형성되는 구성이므로 상기 공통전극(170)은 표시영역 외측에 구비된 보조배선(미도시)을 통해 인가될 수 있다.
- [0058] 따라서 종래의 횡전계형 액정표시장치용 어레이 기관(도 3의 40)과는 달리 반드시 공통배선을 반드시 형성할 필요가 없으므로 공통배선 생략에 의해 더욱더 개구율을 향상시킬 수 있는 장점을 갖는다.
- [0059] 한편, 도면에 있어서는 각 화소영역(P) 내에 하나의 화소전극(150)과 이와 연결된 보조화소전극(172)이 형성된 것을 일례로 보이고 있다. 이러한 구성은 화소영역(P)의 폭이 상대적으로 작은 고해상도 모델에 적용될 수 있으며, 화소영역(P)의 폭이 상대적으로 큰 저해상도 모델에 있어서는 상기 화소전극(150)과 이와 중첩한 형태의 보조화소전극(172)으로 이루어진 세트가 소정간격 이격하는 형태로 2개 이상 다수개 형성될 수도 있다.
- [0060] 즉, 도 5(본 발명의 일 실시예의 변형예에 따른 횡전계형 액정표시장치용 어레이 기관에 있어 하나의 화소영역에 대한 평면도)에 도시한 바와같이, 하나의 화소영역(P) 내에는 일 끝단이 연결된 형태를 가지며 일정간격 이격하며 다수의 화소전극(150)이 구비되고 있다.
- [0061] 이때, 상기 각 화소전극(150)과 중첩하며 바(bar) 형태의 보조화소전극(172)이 각각 구비되고 있으며, 상기 보조화소전극(172)은 각각 이와 중첩하는 화소전극(150)과 화소콘택홀을 통해 접촉하고 있다.
- [0062] 그리고 각 화소영역(P) 사이에는 상기 보조화소전극(172)이 형성된 동일한 층 즉, 절연층(미도시) 위로 상기 각 화소영역(P)에 구비된 모든 보조화소전극(172)을 노출시키는 크기를 갖는 제 1 개구(op1)를 갖는 공통전극(170)이 표시영역 전면에서 형성되고 있으며, 각 화소영역(P)에는 상기 제 1 개구(op1)의 내부로 상기 각 보조화소전극(172) 사이의 이격영역으로 상기 공통전극(170)에서 분기된 바(bar) 형태의 다수의 보조공통전극(174)이 형성되고 있는 것이 특징이다.
- [0063] 따라서 상기 각 화소영역(P)에는 상기 제 1 개구(op1) 내에 다수의 보조화소전극(172)과 보조공통전극(174)이 교대하는 형태를 이루게 된다.
- [0064] 이러한 서로 교대하는 다수의 보조화소전극(172)과 보조공통전극(174)이 구비된 본 발명의 일 실시예의 변형예에 따른 횡전계형 액정표시장치용 어레이 기관(201) 또한 상기 다수의 각 보조화소전극(172)은 그 하부에 화소전극(150)이 구비됨으로서 서로 전기적으로 연결되며 서로 중첩되는 화소전극(150) 및 보조화소전극(172)의 구성에 의해 이들 전극과 이웃한 공통전극(170) 또는 보조공통전극(174)과의 사이에서 발현되는 횡전계는 2중으로 구현될 수 있다.
- [0065] 따라서 본 발명의 일 실시예의 변형예에 따른 횡전계형 액정표시장치용 어레이 기관(201) 또한 하나의 화소전극(도 3의 70)과 이와 이웃하는 공통전극(도 3의 49)을 구비한 종래의 횡전계형 액정표시장치용 어레이 기관(도 3의 40) 대비 상대적으로 더 큰 세기를 갖게 되므로 소비전력을 저감시키는 효과를 갖는다.

- [0066] 도 6은 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판을 구비한 액정표시장치와 종래의 횡전계형 액정표시장치용 어레이 기판을 구비한 액정표시장치의 최대 휘도치를 갖는 구동 전압을 측정한 결과를 나타낸 그래프로서 그 각각이 동일한 해상도(700PPI)를 가져 동일한 공통전극과 화소전극간의 이격간격을 갖는 어레이 기판에 있어서의 구동 전압을 측정한 것이다. 이때, 그래프에 있어서 가로축은 구동전압을 세로축은 휘도값을 나타내며, 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판은 '700 ppi 제안구조'로, 종래의 횡전계형 액정표시장치용 어레이 기판은 '700 ppi 기존구조'라 지칭되어 있다.
- [0067] 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기판을 구비한 액정표시장치의 경우, 구동 전압이 약 3V인 곳에서 0.192 정도의 최대 휘도값을 갖는 반면, 종래의 횡전계형 액정표시장치용 어레이 기판을 구비한 액정표시장치의 경우, 구동 전압이 약 5.2V인 곳에서 0.172 정도의 최대 휘도값을 가짐을 알 수 있다.
- [0068] 따라서 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기판이 최대 휘도치 구현을 위한 구동전압이 낮음을 알 수 있으며, 최대 휘도값에 있어서도 0.2 정도 향상되었음을 알 수 있다.
- [0069] 구동전압이 낮은 경우 최종적으로 액정표시장치가 소비하는 소비전력을 낮추는 효과를 구현하게 되며, 최대 휘도값이 증가되면 투과율이 증가함을 의미하므로 이는 스토리지 커패시터 등이 비표시영역이 게이트 전극과 중첩하도록 형성되거나, 또는 공통배선 생략에 의한 화소영역(P)의 개구율이 개선되었음을 의미한다 할 것이다.
- [0070] 이후에는 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판의 단면 구성에 대해 설명한다.
- [0071] 도 7은 도 4를 절단선 VII-VII를 따라 절단한 부분에 대한 단면도이며, 도 8은 도 4를 절단선 VIII-VIII를 따라 절단한 부분에 대한 단면도이다. 이때, 설명의 편의를 위해 스위칭 소자인 박막트랜지스터(Tr)가 형성되는 영역을 스위칭 영역(TrA)이라 정의하며, 스토리지 커패시터(StgC)가 형성되는 영역을 스토리지 영역(StgA)이라 정의한다.
- [0072] 도시한 바와 같이, 기판(101) 상에 제 1 방향으로 연장하는 게이트 배선(103)이 형성되어 있으며, 상기 스위칭 영역(TrA)에 있어서 상기 게이트 배선(103)에서 분기하거나, 또는 상기 게이트 배선(103) 그 자체로써 그 일부 영역이 게이트 전극(106)을 형성하고 있다.
- [0073] 다음, 상기 게이트 배선(103)과 게이트 전극(106) 위로 전면에 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)으로 이루어진 게이트 절연막(110)이 형성되어 있다.
- [0074] 또한, 상기 게이트 절연막(110) 위로 상기 스위칭 영역(TrA)에는 순수 비정질 실리콘으로 이루어진 액티브층(120a)과 상기 액티브층(120a) 상부로 서로 이격하며 불순물 비정질 실리콘으로 이루어진 오믹콘택층(120b)으로 구성된 반도체층(120)이 형성되어 있다.
- [0075] 그리고 상기 게이트 절연막(110) 위로 상기 게이트 배선(103)과 교차하여 화소영역(P)을 정의하는 데이터 배선(130)이 제 2 방향으로 연장하며 형성되어 있다.
- [0076] 또한, 상기 스위칭 영역(TrA)에는 상기 게이트 절연막(110) 위로 상기 반도체층(120) 더욱 정확히는 상기 오믹콘택층(120b) 위로 상기 데이터 배선(130)에서 분기하여 소스 전극(133)이 형성되어 있으며, 상기 소스 전극(133)과 이격하며 상기 오믹콘택층(120b) 위로 드레인 전극(136)이 형성되어 있다.
- [0077] 이때, 상기 스위칭 영역(TrA)에 순차 적층된 상기 게이트 전극(106)과 게이트 절연막(110)과 반도체층(120) 및 서로 이격하는 소스 및 드레인 전극(133, 136)은 스위칭 소자인 박막트랜지스터(Tr)를 이룬다.
- [0078] 한편, 본 발명의 일 실시예에 있어서는 상기 박막트랜지스터(Tr)에 있어 반도체층(120)이 비정질 실리콘으로 이루어짐을 특징으로 하여 전술한 바와같은 보텀 게이트 구조의 적층 구성을 갖는 것을 일례로 보이고 있지만, 이러한 박막트랜지스터(Tr)의 적층 구조는 다양하게 변형될 수 있다.
- [0079] 즉, 상기 박막트랜지스터(Tr)는 또 다른 보텀 게이트 구조로서 게이트 전극과, 게이트 절연막과, 산화물 반도체 물질로 이루어진 단일층 구조의 산화물 반도체층과, 에치스토퍼와, 상기 에치스토퍼 상에서 서로 이격하며 각각 상기 산화물 반도체층과 접촉하는 소스 및 드레인 전극의 적층구조를 이룰 수도 있다.
- [0080] 또한, 상기 박막트랜지스터(Tr)는 상기 반도체층이 폴리실리콘으로 이루어져 탑 게이트 구조를 이룸으로서, 폴리실리콘의 반도체층과, 게이트 절연막과, 게이트 전극과, 상기 폴리실리콘의 반도체층을 노출시키는 반도체층 콘택홀을 갖는 층간절연막과, 상기 반도체층 콘택홀을 통해 상기 폴리실리콘의 반도체층과 각각 접촉하며 서로 이격하는 소스 및 드레인 전극의 적층 구조를 이룰 수도 있다.

- [0081] 한편, 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판(101)에 있어서는 상기 반도체층(120)이 비정질 실리콘으로 이루어지며 액티브층(120a)과 오믹콘택층(120b)의 이중층 구조를 이루며 이러한 반도체층(120)과 소스 및 드레인 전극(133, 136)을 하나의 마스크 공정에 의해 패터닝하는 제조 방법 특성 상 상기 데이터 배선(130) 하부에는 상기 액티브층(120a)과 동일한 물질로 이루어진 제 1 더미패턴(121a)과 상기 오믹콘택층(120b)을 이루는 동일한 물질로 이루어진 제 2 더미패턴(121b)의 이중층 구조를 갖는 더미 반도체 패턴(121)이 구비되고 있는 것을 보이고 있지만, 이러한 더미 반도체 패턴(121)은 상기 반도체층(120)과 소스 및 드레인 전극(133, 136)을 서로 다른 마스크 공정을 통해 패터닝하는 경우 생략될 수 있으며, 나아가 상기 반도체층(120)이 산화물 반도체 물질로 이루어지거나 또는 폴리실리콘으로 이루어지는 변형예의 경우도 상기 데이터 배선(130) 하부에 구비된 상기 더미 반도체 패턴(121)은 생략된다.
- [0082] 한편, 전술한 바와 같은 다양한 적층 구조를 갖는 박막트랜지스터(Tr)를 덮으며 평탄한 표면을 갖는 제 1 보호층(140)이 구비되고 있다. 이러한 평탄한 표면을 갖는 제 1 보호층(140)은 유기절연물질 예를들면 포토아크릴(photo acryl)로 이루어질 수 있다.
- [0083] 이렇게 상기 제 1 보호층(140)이 유기절연물질로 평탄한 표면을 갖도록 형성한 것은 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기판(101)의 특성 상 스토리지 커패시터(StgC)가 개구율 저하를 억제하기 위해 게이트 배선(103)과 중첩하도록 형성되고 있는데, 이때 상기 스토리지 커패시터(StgC)에 의한 상기 게이트 배선(103)에의 영향을 최소화하기 위함이다.
- [0084] 이때, 도면에 나타내지 않았지만, 상기 제 1 보호층(140) 하부에는 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiN_x)으로 이루어진 제 2 보호층(미도시)이 더욱 구비될 수도 있다. 이러한 제 2 보호층(미도시)은 유기절연물질 재질의 제 1 보호층(140)이 액티브층(120b)과 직접 접촉함에 기인하는 채널부 오염을 방지하기 위함이다.
- [0085] 한편, 상기 제 1 보호층(140)(제 2 보호층(미도시)이 구비된 경우, 상기 제 2 보호층(미도시)도 포함)에는 상기 박막트랜지스터(Tr)의 드레인 전극(136)을 노출시키는 드레인 콘택홀(dch)이 구비되고 있다.
- [0086] 다음, 상기 제 1 보호층(140) 위로 각 화소영역(P)에는 투명 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 이루어지며 상기 드레인 콘택홀(dch)을 통해 상기 드레인 전극(136)과 접촉하며 바(bar) 형태를 갖는 화소전극(150)이 형성되고 있다.
- [0087] 이러한 화소전극(150)은 도면에 있어서는 각 화소영역(P)의 중앙부에 하나가 형성됨을 보이고 있지만, 본 발명의 일 실시예의 변형예에 따른 횡전계형 어레이 기판(도 5의 201)의 경우 각 화소영역(P) 내에 일 끝단이 연결된 형태를 가지며 일정간격 이격하는 형태로 다수개 형성될 수도 있다.
- [0088] 이때, 상기 화소전극(150)의 일 끝단, 더욱 정확히는 상기 드레인 콘택홀(dch) 하단에 위치하는 부분은 게이트 배선(103)이 형성된 부분 즉, 스토리지 영역(StgA)까지 연장 형성됨으로서 제 1 스토리지 전극(152)을 이루는 것이 특징이다.
- [0089] 다음, 상기 화소전극(150)과 제 1 스토리지 전극(152) 위로 상기 기판(101) 전면에 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiN_x)로 이루어진 절연층(160)이 구비되고 있다.
- [0090] 이때, 상기 절연층(160)에는 상기 각 화소전극(150)을 노출시키는 화소 콘택홀(pch)이 구비되고 있는 것이 특징이다.
- [0091] 그리고 상기 절연층(160) 위로 투명 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 이루어지며 표시영역 전면에서 공통전극(170)이 형성되고 있다.
- [0092] 이때, 상기 공통전극(170)은 각 화소영역(P)에 있어 상기 바(bar) 형태를 갖는 화소전극(150)에 대응되는 부분과 더불어 이의 양측의 소정폭에 대응하여 제 1 개구(op1)를 가지며, 상기 스위칭 영역(TrA)에 대해서 제 2 개구(op2)를 구비한 것이 특징이다.
- [0093] 또한, 본 발명의 일 실시예에 따른 어레이 기판(101)에 있어 가장 특징적인 구성 중 하나로서 상기 공통전극(170)을 이루는 동일한 물질로 이루어지며 상기 절연층(160) 위로 각 화소영역(P)에는 상기 제 1 개구(op1) 내부에 상기 각 화소전극(150)과 각각 중첩하며 상기 각 화소 콘택홀(pch)을 통해 상기 각 화소전극(150)과 접촉하는 보조화소전극(172)이 구비되고 있다.

- [0094] 이러한 보조화소전극(172)은 상기 공통전극(170)과 이격하여 형성되는 것이 특징이다.
- [0095] 상기 보조화소전극(172)은 본 발명의 일 실시예에 따른 횡전계형 액정표시장치용 어레이 기판(101)에 있어서는 각 화소영역(P) 내에 하나가 형성된 것을 일례로 보이고 있지만, 본 발명의 일 실시예의 변형예에 따른 횡전계형 어레이 기판(도 5의 201)에서와 같이 각 화소영역(P) 내에 다수의 화소전극(150)이 형성되는 각 화소영역(P) 내에 바(bar) 형태의 화소전극(150)이 형성된 동일한 개수만큼이 형성되는 것이 특징이다.
- [0096] 한편, 스토리지 영역(StgA)에 있어서는 상기 공통전극(170) 중 상기 제 1 스토리지 전극(152)과 상기 절연층(160)을 사이에 두고 중첩하는 영역 제 2 스토리지 전극(171)을 이룸으로서 순차 적층된 상기 제 1 스토리지 전극(152)과 절연층(160)과 제 2 스토리지 전극(171)은 스토리지 커패시터(StgC)를 이룬다.
- [0097] 전술한 구성을 갖는 본 발명의 실시예에 따른 횡전계형 액정표시장치용 어레이 기판(101)은 상기 제 1 보호층(140) 상에 형성된 화소전극(150)과 상기 절연층(160) 상에 형성된 보조화소전극(172)이 동일한 전위를 가지며 이들 각각에 대해 이와 이웃하는 공통전극(170)(또는 보조공통전극) 간에 횡전계가 발현되므로 보조화소전극(172)없이 화소전극(도 3의 70)과 공통전극(도 3의 49)만이 구비된 종래의 횡전계형 액정표시장치용 어레이 기판(도 3의 40) 대비 강한 횡전계가 발생하는 효과를 갖는다.
- [0098] 본 발명은 상기 실시예 및 변형예로 한정되지 않고, 본 발명의 취지를 벗어나지 않는 한도내에서 다양하게 변경하여 실시할 수 있다.

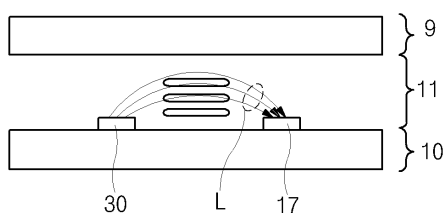
부호의 설명

[0099]

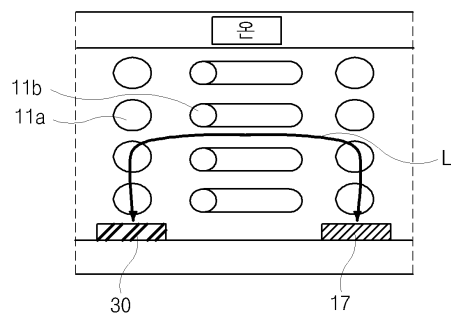
- 101 : 기판
 110 : 게이트 절연막
 121 : 더미 반도체 패턴
 121a, 121b : 제 1 및 제 2 더미패턴
 130 : 데이터 배선
 140 : 제 1 보호층
 150 : 화소전극
 160 : 절연층
 170 : 공통전극
 172 : 보조화소전극
 P : 화소영역
 pch : 화소콘택홀

도면

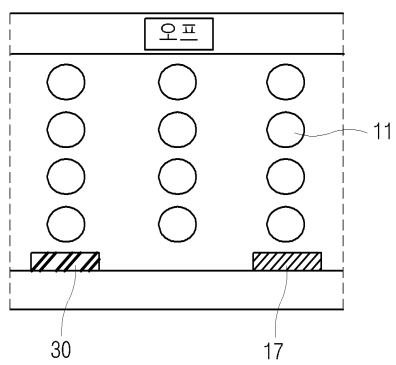
도면1



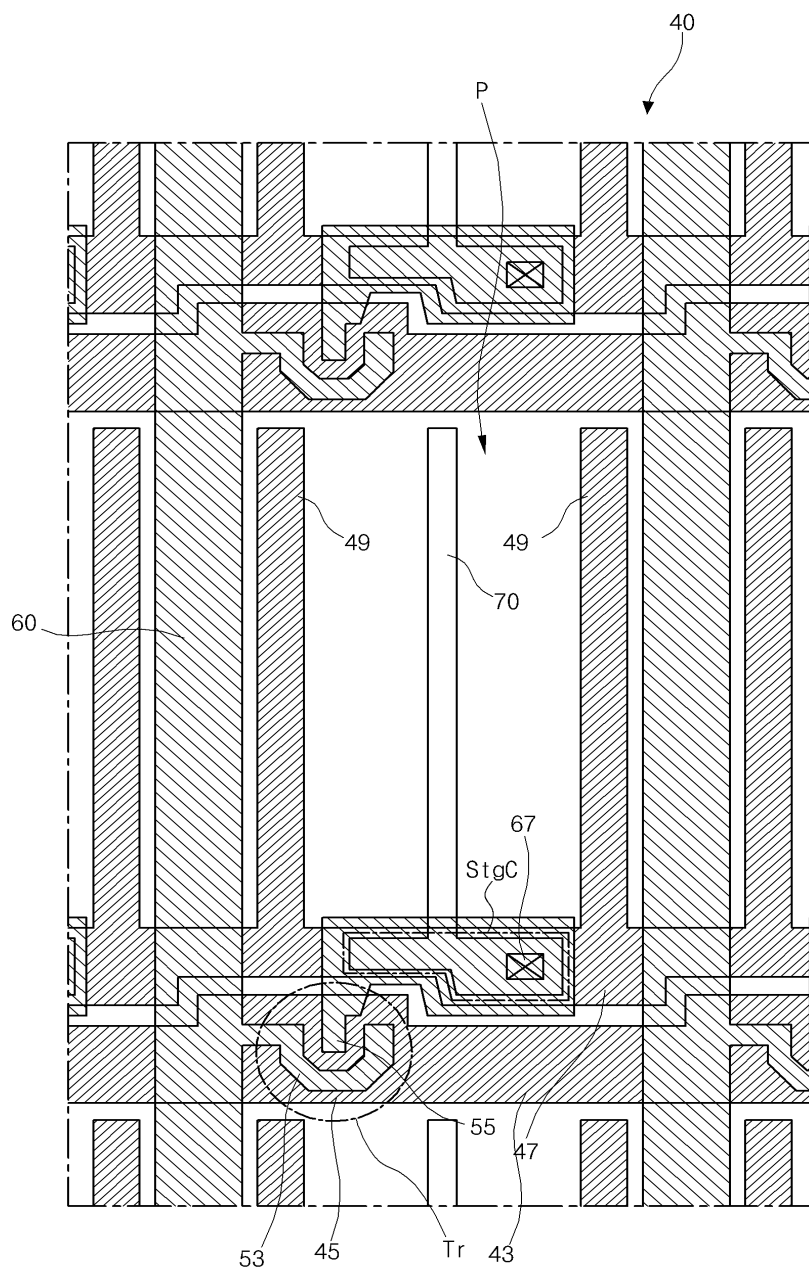
도면2a



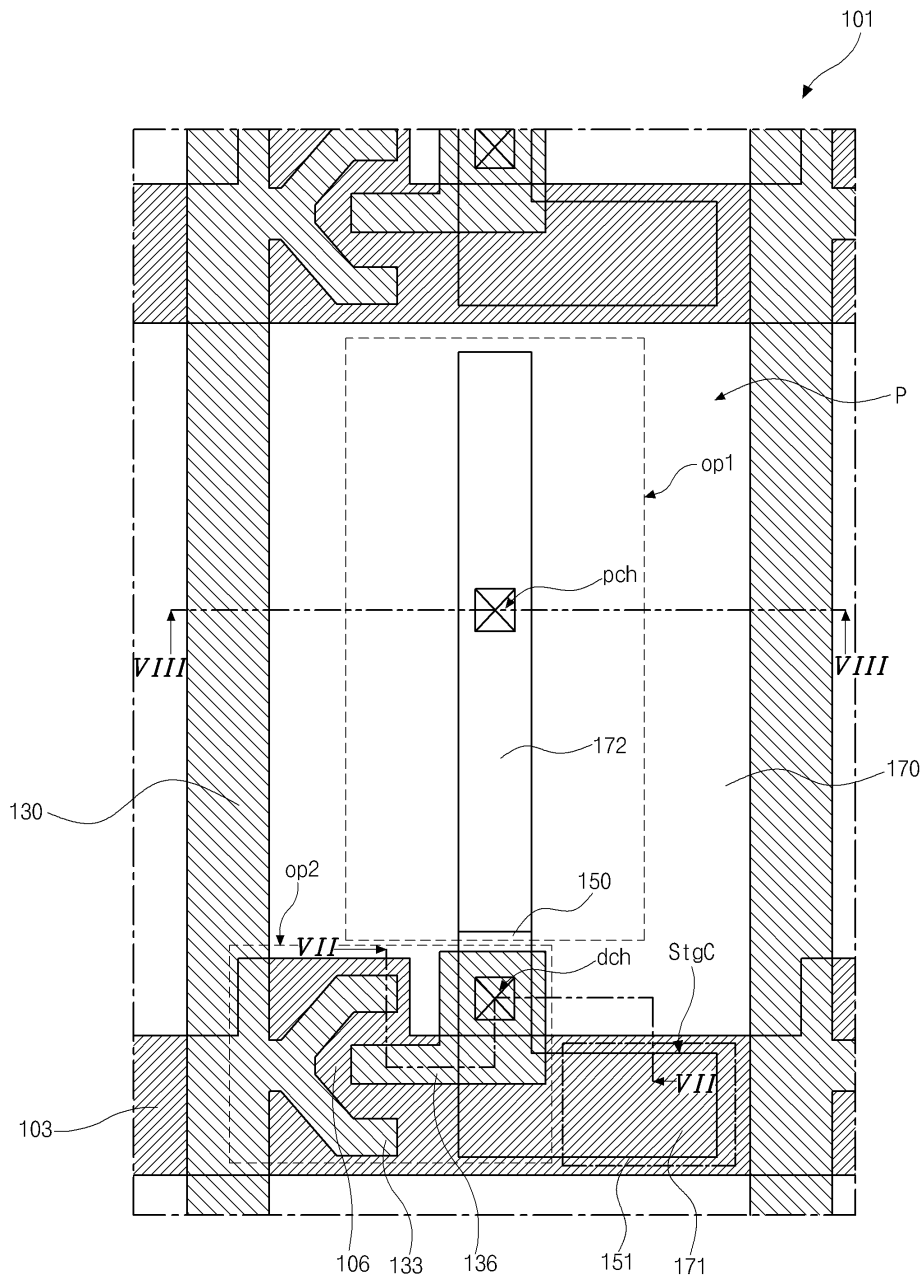
도면2b



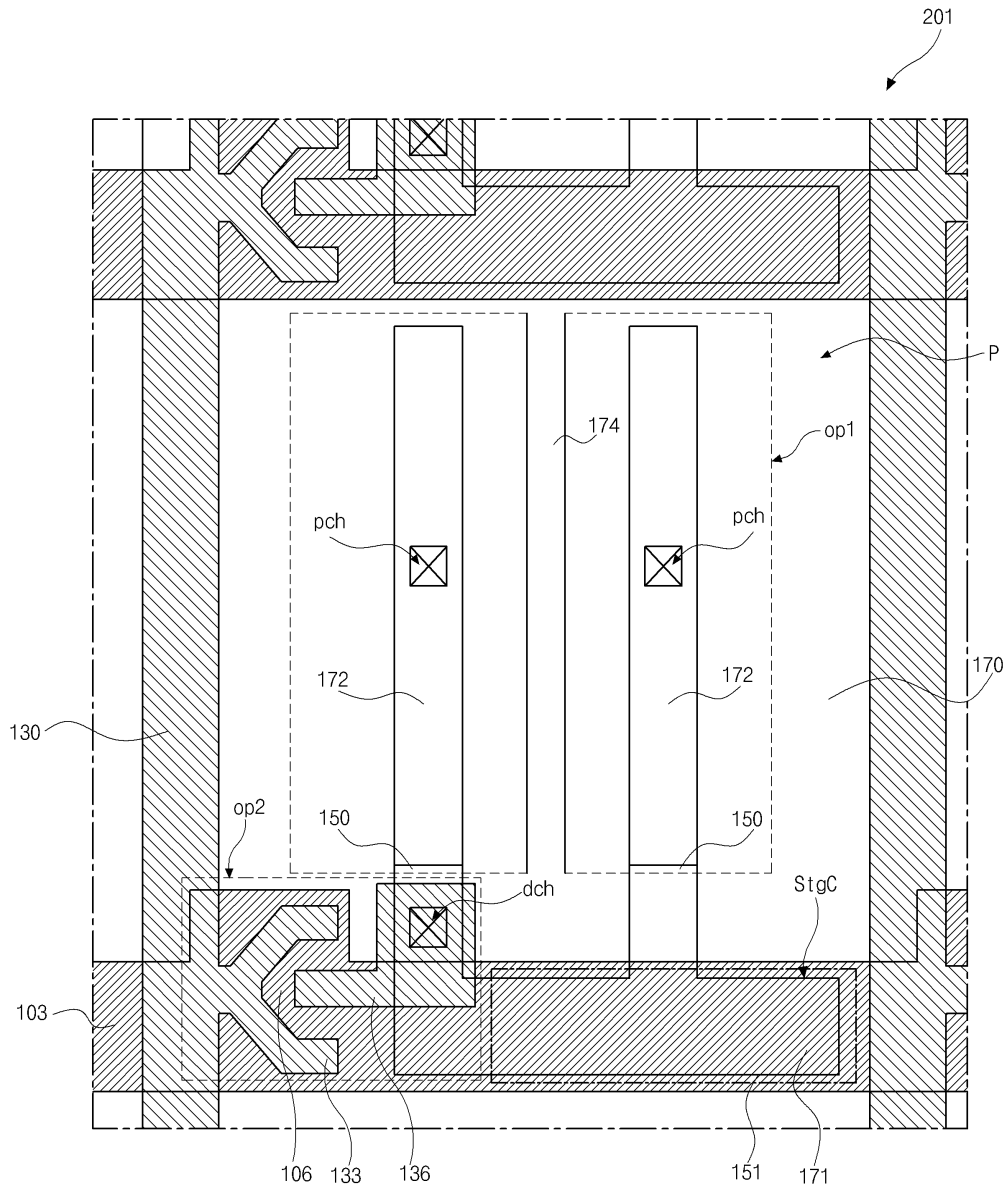
도면3



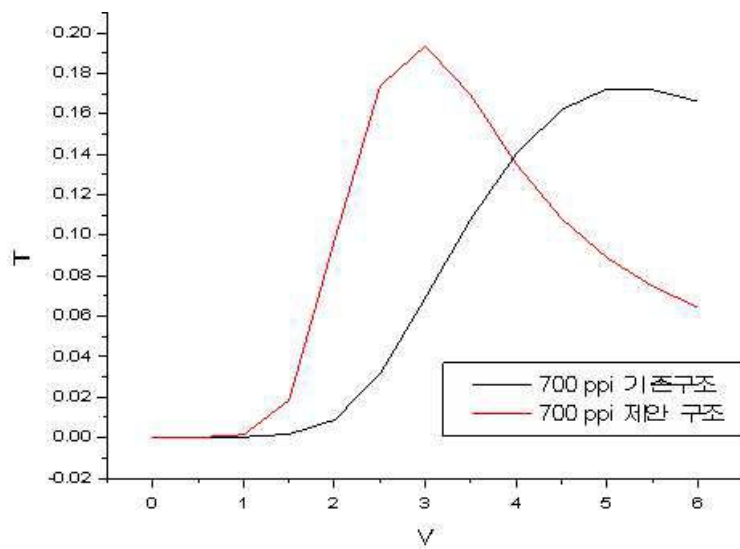
도면4



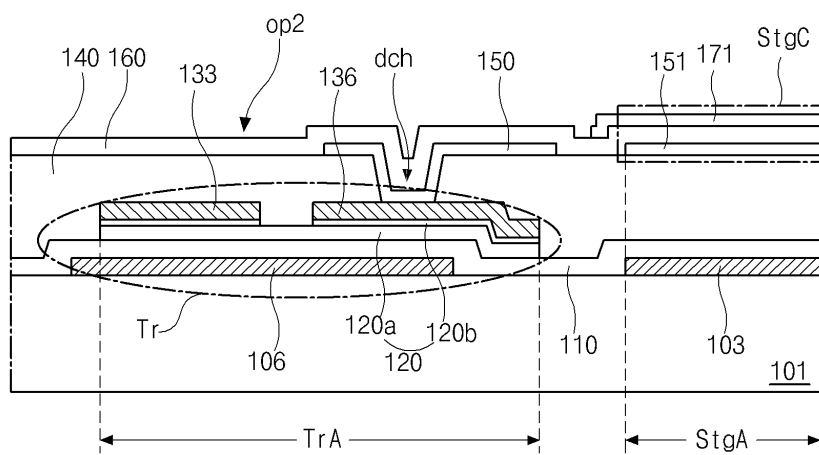
도면5



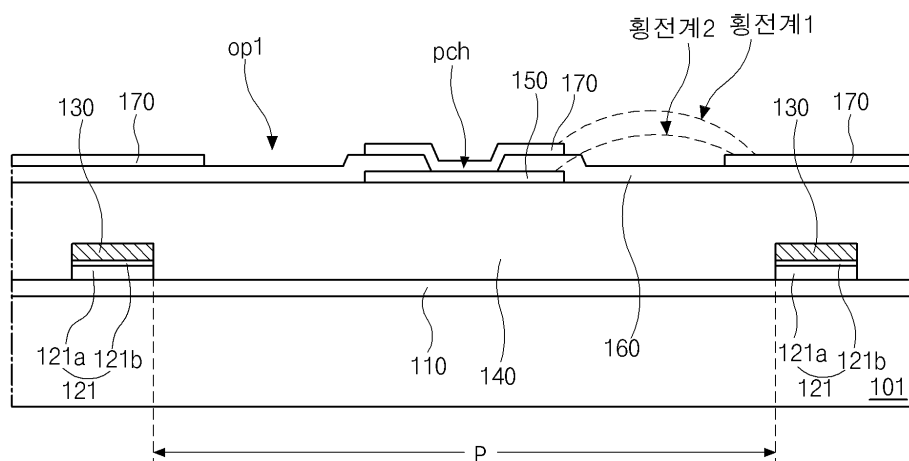
도면6



도면7



도면8



专利名称(译)	平面内开关模式液晶显示装置的阵列基板		
公开(公告)号	KR102100263B1	公开(公告)日	2020-04-13
申请号	KR1020130156371	申请日	2013-12-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	송영규		
发明人	송영규		
IPC分类号	G02F1/1343 G02F1/136		
CPC分类号	G02F1/136227 G02F1/136286 G02F2201/121 G02F2201/123		
审查员(译)	Yijungeon		
其他公开文献	KR1020150069805A		
外部链接	Espacenet		

摘要(译)

本发明提供了一种用于面内切换模式液晶显示装置的阵列基板，其包括栅极线和数据线，所述栅极线和数据线通过隔着绝缘层，薄膜晶体管在基板上相交而形成以限定像素区域。第一保护层形成在每个像素区域上，该第一保护层形成在薄膜晶体管上并包括用于暴露薄膜晶体管的漏极的漏极接触阱，该第一保护层形成在薄膜晶体管上，该第一保护层暴露在薄膜晶体管的漏极上。形成在第一保护层上并通过漏极接触孔与薄膜晶体管的漏极接触的电极，绝缘层形成在像素电极上并包括用于暴露像素电极的像素接触孔的绝缘层，形成在绝缘层上并包括第一开口部分和辅助电极的第一电极，该第一开口部分相对于像素区域暴露像素电极。形成在绝缘层上以在第一开口部分中与公共电极分离的ixel电极与像素电极重叠，并通过像素接触孔与像素电极接触。

