



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0084553
(43) 공개일자 2016년07월14일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/133 (2006.01)
G02F 1/1368 (2006.01) G09G 5/10 (2006.01)
(52) CPC특허분류
G09G 3/36 (2013.01)
G02F 1/133 (2013.01)
(21) 출원번호 10-2015-0000722
(22) 출원일자 2015년01월05일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
김형준
경기도 안양시 동안구 평촌대로179번길 27, 609동
1302호 (호계동, 목련두산아파트)
이선화
경기도 화성시 메타폴리스로 47-11, 622호 (반송
동)
(뒷면에 계속)
(74) 대리인
팬코리아특허법인

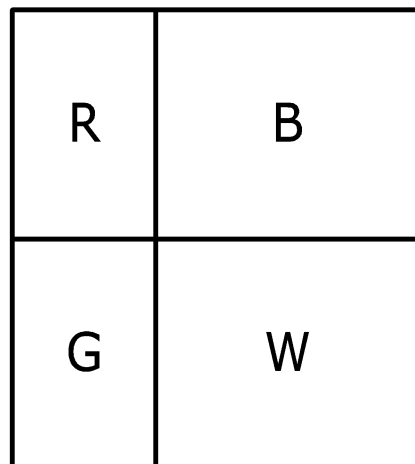
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 백색 화소를 포함하는 액정 표시 장치

(57) 요약

적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하는 표시 장치에서, 상기 적색 화소와 상기 녹색 화소에 포함되어 있는 박막 트랜지스터의 채널 폭이 상기 청색 화소와 상기 백색 화소에 포함되어 있는 박막 트랜지스터의 채널 폭보다 크거나 상기 적색 화소와 상기 녹색 화소에 포함되어 있는 박막 트랜지스터의 채널 길이가 상기 청색 화소와 상기 백색 화소에 포함되어 있는 박막 트랜지스터의 채널 길이보다 길고, 상기 적색 화소와 상기 녹색 화소에 비하여 상기 청색 화소와 상기 백색 화소의 크기가 더 크다.

대표도 - 도9



(52) CPC특허분류

G02F 1/1368 (2013.01)

G09G 5/10 (2013.01)

(72) 발명자

이윤석

충청남도 아산시 탕정면 탕정면로 37, 302동 804
호 (탕정삼성트라팰리스아파트)

임상옥

경기도 용인시 기흥구 탑실로 15, 104동 1601호 (공세동, 탑실마을대주피오레1단지아파트)

명세서

청구범위

청구항 1

적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하는 표시 장치에서,

상기 적색 화소, 상기 청색 화소, 상기 녹색 화소 및 백색 화소는 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 동일한 하나의 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터,

상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터,

상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극,

상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함하고,

상기 적색 화소와 상기 녹색 화소에 포함되어 있는 상기 제3 박막 트랜지스터의 채널 폭이 상기 청색 화소와 상기 백색 화소에 포함되어 있는 상기 제3 박막 트랜지스터의 채널 폭보다 크거나 상기 적색 화소와 상기 녹색 화소에 포함되어 있는 상기 제3 박막 트랜지스터의 채널 길이가 상기 청색 화소와 상기 백색 화소에 포함되어 있는 상기 제3 박막 트랜지스터의 채널 길이보다 긴 표시 장치.

청구항 2

제1항에서,

상기 청색 화소와 상기 백색 화소의 면적이 상기 적색 화소와 상기 녹색 화소의 면적에 비하여 넓은 표시 장치.

청구항 3

적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하는 표시 장치에서,

상기 적색 화소, 상기 청색 화소, 상기 녹색 화소 및 백색 화소는 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 동일한 하나의 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터,

상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터,

상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극,

상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함하고,

상기 적색 화소와 상기 녹색 화소에 연결되어 있는 상기 유지 전극선의 전압보다 상기 청색 화소와 상기 백색 화소에 연결되어 있는 상기 유지 전극선의 전압이 더 높은 것을 특징으로 하는 표시 장치.

청구항 4

제3항에서,

상기 청색 화소와 상기 백색 화소의 면적이 상기 적색 화소와 상기 녹색 화소의 면적에 비하여 넓은 표시 장치.

청구항 5

적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하는 표시 장치에서,

상기 적색 화소와 상기 녹색 화소는

제1 게이트선에 제어 단자가 연결되어 있고, 제1 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터,

상기 제1 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터,

상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극,

상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함하고,

상기 청색 화소와 상기 백색 화소는

제2 게이트선에 제어 단자가 연결되어 있고, 제2 데이터선에 입력 단자가 연결되어 있는 제4 박막 트랜지스터,

상기 제2 게이트선에 제어 단자가 연결되어 있고, 제3 데이터선에 입력 단자가 연결되어 있는 제5 박막 트랜지스터,

상기 제4 박막 트랜지스터의 출력 단자에 연결되어 있는 제3 부화소 전극,

상기 제5 박막 트랜지스터의 출력 단자에 연결되어 있는 제4 부화소 전극

을 포함하는 표시 장치.

청구항 6

제5항에서,

상기 청색 화소와 상기 백색 화소의 면적이 상기 적색 화소와 상기 녹색 화소의 면적에 비하여 넓은 표시 장치.

청구항 7

제5항에서,

상기 제1 부화소 전극, 상기 제2 부화소 전극, 상기 제3 부화소 전극 및 제4 부화소 전극은 줄기부와 상기 줄기부로부터 뻗어 나간 미세 가지부를 포함하고, 상기 줄기부의 폭, 상기 줄기부가 기울어진 각도, 상기 미세 가지부의 폭, 상기 미세 가지부의 간격, 상기 미세 가지부의 기울어진 각도 중 적어도 하나가 상기 제1 부화소 전극과 상기 제3 부화소 전극 사이와 상기 제2 부화소 전극과 상기 제4 부화소 전극 사이 중 적어도 하나에서 다른 표시 장치.

청구항 8

적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하는 표시 장치에서,

상기 적색 화소, 상기 청색 화소, 상기 녹색 화소 및 백색 화소는 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 동일한 하나의 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터,

상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터,
상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극,
상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함하고,
상기 백색 화소에 포함되어 있는 제1 부화소 전극은 상기 적색 화소, 상기 녹색 화소 및 상기 청색 화소에 포함되어 있는 제1 부화소 전극에 비하여 크기가 작은 표시 장치.

청구항 9

제8항에서,

상기 백색 화소에 포함되어 있는 제2 부화소 전극은 상기 적색 화소, 상기 녹색 화소 및 상기 청색 화소에 포함되어 있는 제2 부화소 전극에 비하여 크기가 큰 표시 장치.

청구항 10

적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선을 포함하는 표시 장치에서,
상기 백색 화소의 면적이 상기 적색 화소, 상기 청색 화 및 상기 녹색 화소의 면적과 같거나 크고, 상기 백색 화소의 셀갭은 상기 상기 적색 화소, 상기 청색 화 및 상기 녹색 화소의 셀갭의 50~90%이거나,
상기 백색 화소의 면적이 상기 적색 화소, 상기 청색 화 및 상기 녹색 화소의 면적보다 작고, 상기 백색 화소의 셀갭은 상기 상기 적색 화소, 상기 청색 화 및 상기 녹색 화소의 셀갭의 105~150%인 표시 장치.

청구항 11

적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선을 포함하는 표시 장치에서,
상기 백색 화소에는 청색 염료가 포함되어 있는 표시 장치.

청구항 12

적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하는 표시 장치에서,

상기 적색 화소와 상기 녹색 화소는

제1 게이트선에 제어 단자가 연결되어 있고, 제1 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터,

상기 제1 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터,

상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극,

상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함하고,

상기 청색 화소와 상기 백색 화소는

제2 게이트선에 제어 단자가 연결되어 있고, 제2 데이터선에 입력 단자가 연결되어 있는 제4 박막 트랜지스터,

상기 제4 박막 트랜지스터의 출력 단자에 연결되어 있는 화소 전극

을 포함하는 표시 장치.

청구항 13

제12항에서,

상기 청색 화소의 화소 전극은 상기 적색 화소와 상기 녹색 화소의 상기 제1 부화소 전극과 동일한 크기를 가지며,

상기 백색 화소의 화소 전극은 상기 적색 화소와 상기 녹색 화소의 상기 제2 부화소 전극과 동일한 크기를 가지는 표시 장치.

청구항 14

제13항에서,

상기 청색 화소와 상기 백색 화소는 상기 적색 화소와 상기 녹색 화소 사이에 배치되어 있거나, 두 개의 상기 적색 화소 사이에 배치되어 있거나, 두 개의 상기 녹색 화소 사이에 배치되어 있는 표시 장치.

청구항 15

적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하는 표시 장치에서,

상기 백색 화소는 각각 동일한 하나의 게이트선과 동일한 하나의 데이터선에 연결되어 있으며, 서로 다른 전압을 가지는 2개의 부화소 전극을 포함하고,

상기 적색 화소, 상기 청색 화소 및 상기 녹색 화소에 포함되어 있으며 동일한 하나의 게이트선과 동일한 하나의 데이터선에 연결되어 있는 부화소 전극은 모두 동일한 전압을 가지는 표시 장치.

청구항 16

제15항에서,

상기 백색 화소는

상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 동일한 하나의 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터,

상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터,

상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극,

상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함하는 표시 장치.

청구항 17

제16항에서,

상기 적색 화소, 상기 청색 화소 및 상기 녹색 화소는 각각

상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 동일한 하나의 데이터선에 입력 단자가 연결되어 있는 제4 박막 트랜지스터,

상기 제4 박막 트랜지스터의 출력 단자에 연결되어 있는 제3 부화소 전극과 제4 부화소 전극을 포함하는 표시 장치.

청구항 18

제17항에서,

상기 제3 부화소 전극과 상기 제4 부화소 전극은 서로 연결되어 일체로 형성되어 있는 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 백색 화소를 포함하는 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치(LCD: Liquid Crystal Display)는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 전극이 형성되어 있는 두 장의 기관과 그 사이에 삽입되어 있는 액정층으로 이루어져 전극에 신호를 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하는 표시 장치이다.

[0003] 액정 표시 장치는 서로 마주보는 박막 트랜지스터 표시판과 공통 전극 표시판으로 이루어져 있다. 박막 트랜지스터 표시판에는 게이트 신호를 전송하는 게이트선과 데이터 신호를 전송하는 데이터선이 서로 교차하여 형성되고, 게이트선 및 데이터선과 연결되어 있는 박막 트랜지스터, 박막 트랜지스터와 연결되어 있는 화소 전극 등이 형성된다. 공통 전극 표시판에는 차광부재, 색필터, 공통 전극 등이 형성된다.

[0004] 이러한 액정 표시 장치는 시인성 및 시야각에 있어서 문제점들이 제기되었고, 이를 개선하기 위한 다양한 모드의 액정 표시 장치에 대한 개발이 이루어졌다.

발명의 내용

해결하려는 과제

[0005] 액정 표시 장치의 휘도를 향상하기 위하여 적색, 녹색, 청색 화소와 더불어 백색 화소를 배치하는 방안이 제시되었다. 그런데 백색 화소를 포함하는 액정 표시 장치에서 살색을 표시할 때, 측면에서 살색이 노란색으로 치우쳐 표시되는 문제(옐로위시: yellowish)가 있다.

[0006] 본 발명은 이러한 문제를 해결하기 위한 것으로서 백색 화소를 포함하는 액정 표시 장치에서 측면 옐로위시를 저감하기 위한 것이다.

과제의 해결 수단

[0007] 본 발명의 일 실시예에 의한 표시 장치는 적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하고, 상기 적색 화소, 상기 청색 화소, 상기 녹색 화소 및 백색 화소는 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 동일한 하나의 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터, 상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터, 상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극, 상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함하고, 상기 적색 화소와 상기 녹색 화소에 포함되어 있는 상기 제3 박막 트랜지스터의 채널 폭이 상기 청색 화소와 상기 백색 화소에 포함되어 있는 상기 제3 박막 트랜지스터의 채널 폭보다 크거나 상기 적색 화소와 상기 녹색 화소에 포함되어 있는 상기 제3 박막 트랜지스터의 채널 길이가 상기 청색 화소와 상기 백색 화소에 포함되어 있는 상기 제3 박막 트랜지스터의 채널 길이보다 길다.

[0008] 상기 청색 화소와 상기 백색 화소의 면적이 상기 적색 화소와 상기 녹색 화소의 면적에 비하여 넓을 수 있다.

[0009] 본 발명의 일 실시예에 의한 표시 장치는 적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복

수의 데이터선 및 복수의 유지 전극선을 포함하고, 상기 적색 화소, 상기 청색 화소, 상기 녹색 화소 및 백색 화소는 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 동일한 하나의 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터, 상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터, 상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극, 상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함하고, 상기 적색 화소와 상기 녹색 화소에 연결되어 있는 상기 유지 전극선의 전압보다 상기 청색 화소와 상기 백색 화소에 연결되어 있는 상기 유지 전극선의 전압이 더 높다.

[0010] 상기 청색 화소와 상기 백색 화소의 면적이 상기 적색 화소와 상기 녹색 화소의 면적에 비하여 넓을 수 있다.

[0011] 본 발명의 일 실시예에 의한 표시 장치는 적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하고, 상기 적색 화소와 상기 녹색 화소는 제1 게이트선에 제어 단자가 연결되어 있고, 제1 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터,

[0012] 상기 제1 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터, 상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극, 상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함하고, 상기 청색 화소와 상기 백색 화소는 제2 게이트선에 제어단자가 연결되어 있고, 제2 데이터선에 입력 단자가 연결되어 있는 제4 박막 트랜지스터, 상기 제2 게이트선에 제어 단자가 연결되어 있고, 제3 데이터선에 입력 단자가 연결되어 있는 제5 박막 트랜지스터, 상기 제4 박막 트랜지스터의 출력 단자에 연결되어 있는 제3 부화소 전극, 상기 제5 박막 트랜지스터의 출력 단자에 연결되어 있는 제4 부화소 전극을 포함한다.

[0013] 상기 청색 화소와 상기 백색 화소의 면적이 상기 적색 화소와 상기 녹색 화소의 면적에 비하여 넓을 수 있다.

[0014] 상기 제1 부화소 전극, 상기 제2 부화소 전극, 상기 제3 부화소 전극 및 제4 부화소 전극은 줄기부와 상기 줄기부로부터 뻗어 나간 미세 가지부를 포함하고, 상기 줄기부의 폭, 상기 줄기부가 기울어진 각도, 상기 미세 가지부의 폭, 상기 미세 가지부의 간격, 상기 미세 가지부의 기울어진 각도 중 적어도 하나가 상기 제1 부화소 전극과 상기 제3 부화소 전극 사이와 상기 제2 부화소 전극과 상기 제4 부화소 전극 사이 중 적어도 하나에서 다를 수 있다.

[0015] 본 발명의 일 실시예에 의한 표시 장치는 적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하고, 상기 적색 화소, 상기 청색 화소, 상기 녹색 화소 및 백색 화소는 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 동일한 하나의 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터, 상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터, 상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극, 상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함하고, 상기 백색 화소에 포함되어 있는 제1 부화소 전극은 상기 적색 화소, 상기 녹색 화소 및 상기 청색 화소에 포함되어 있는 제1 부화소 전극에 비하여 크기가 작을 수 있다.

[0016] 상기 백색 화소에 포함되어 있는 제2 부화소 전극은 상기 적색 화소, 상기 녹색 화소 및 상기 청색 화소에 포함되어 있는 제2 부화소 전극에 비하여 크기가 클 수 있다.

[0017] 본 발명의 일 실시예에 의한 표시 장치는 적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선을 포함하고, 상기 백색 화소의 면적이 상기 적색 화소, 상기 청색 화 및 상기 녹색 화소의 면적과 같거나 크고, 상기 백색 화소의 셀갭은 상기 적색 화소, 상기 청색 화 및 상기 녹색 화소의 셀갭의 50~90%이거나, 상기 백색 화소의 면적이 상기 적색 화소, 상기 청색 화 및 상기 녹색 화소의 면적보다 작고, 상기 백색 화소의 셀갭은 상기 적색 화소, 상기 청색 화 및 상기 녹색 화소의 셀갭의 105~150%이다.

[0018] 본 발명의 일 실시예에 의한 표시 장치는 적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선을 포함하고, 상기 백색 화소에는 청색 색소가 포함되어 있다.

[0019] 본 발명의 일 실시예에 의한 표시 장치는 적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하고, 상기 적색 화소와 상기 녹색 화소는 제1 게이트선에 제어 단자가 연결되어 있고, 제1 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터,

상기 제1 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터, 상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극, 상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함하고, 상기 청색 화소와 상기 백색 화소는 제2 게이트선에 제어 단자가 연결되어 있고, 제2 데이터선에 입력 단자가 연결되어 있는 제4 박막 트랜지스터, 상기 제4 박막 트랜지스터의 출력 단자에 연결되어 있는 화소 전극을 포함한다.

[0020] 상기 청색 화소의 화소 전극은 상기 적색 화소와 상기 녹색 화소의 상기 제1 부화소 전극과 동일한 크기를 가지며, 상기 백색 화소의 화소 전극은 상기 적색 화소와 상기 녹색 화소의 상기 제2 부화소 전극과 동일한 크기를 가질 수 있다.

[0021] 상기 청색 화소와 상기 백색 화소는 상기 적색 화소와 상기 녹색 화소 사이에 배치되어 있거나, 두 개의 상기 적색 화소 사이에 배치되어 있거나, 두 개의 상기 녹색 화소 사이에 배치될 수 있다.

[0022] 본 발명의 일 실시예에 의한 표시 장치는 적색 화소, 청색 화소, 녹색 화소 및 백색 화소, 복수의 게이트선, 복수의 데이터선 및 복수의 유지 전극선을 포함하고, 상기 백색 화소는 각각 동일한 하나의 게이트선과 동일한 하나의 데이터선에 연결되어 있으며, 서로 다른 전압을 가지는 2개의 부화소 전극을 포함하고, 상기 적색 화소, 상기 청색 화소 및 상기 녹색 화소에 포함되어 있으며 동일한 하나의 게이트선과 동일한 하나의 데이터선에 연결되어 있는 부화소 전극은 모두 동일한 전압을 가진다.

[0023] 상기 백색 화소는 상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 동일한 하나의 데이터선에 입력 단자가 연결되어 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터, 상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 제2 박막 트랜지스터의 출력 단자에 입력 단자가 연결되어 있고, 상기 유지 전극선 중 하나에 출력 단자가 연결되어 있는 제3 박막 트랜지스터, 상기 제1 박막 트랜지스터의 출력 단자에 연결되어 있는 제1 부화소 전극, 상기 제2 박막 트랜지스터의 출력 단자에 연결되어 있는 제2 부화소 전극을 포함할 수 있다.

[0024] 상기 적색 화소, 상기 청색 화소 및 상기 녹색 화소는 각각 상기 동일한 하나의 게이트선에 제어 단자가 연결되어 있고, 상기 동일한 하나의 데이터선에 입력 단자가 연결되어 있는 제4 박막 트랜지스터, 상기 제4 박막 트랜지스터의 출력 단자에 연결되어 있는 제3 부화소 전극과 제4 부화소 전극을 포함할 수 있다.

[0025] 상기 제3 부화소 전극과 상기 제4 부화소 전극은 서로 연결되어 일체로 형성될 수 있다.

발명의 효과

[0026] 본 발명의 일 실시예에 따른 액정 표시 장치는 측면에서 색이 노란색으로 치우쳐 보이는 측면 옐로위시가 적다. 특히 살색을 표시할 때 나타나는 측면 옐로위시를 줄일 수 있다.

도면의 간단한 설명

[0027] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.

도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이다.

도 3은 본 발명의 일 실시예에 의한 액정 표시 장치의 한 화소의 등가 회로도이다.

도 4는 본 발명의 일 실시예에 의한 액정 표시 장치의 평면도이다.

도 5는 본 발명의 일 실시예에 의한 액정 표시 장치의 일부 층을 나타낸 평면도이다.

도 6은 도 4의 VI-VI선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.

도 7은 도 4의 VII-VII선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.

도 8은 도 4의 VIII-VIII선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.

도 9 및 도 10은 각각 본 발명의 일 실시예에 따른 액정 표시 장치의 적색 화소(R), 녹색 화소(G), 청색 화소(B) 및 백색 화소(W)의 배치도이다. .

도 11은 본 발명의 일 실시예에 의한 액정 표시 장치의 적색 화소와 녹색 화소의 등가 회로도이다.

도 12 내지 도 16은 각각 본 발명의 일 실시예에 의한 액정 표시 장치의 화소 배치도이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 이하에서 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0029] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0030] 백색 화소를 포함하는 수직 배향 모드 액정 표시 장치에서 백색 화소로 인한 측면 옐로위시는 구동 전압이 높아서 액정의 굴절률 이방성(Δn)이 클수록 심화된다. 즉, 백색 화소의 휘도가 높을수록 측면 옐로위시가 심화된다. 이것은 수직 배향 모드(vertically aligned mode)에서 백색 화소의 셀갭이 녹색 파장대에 적합하도록 설정되어 있어서, 빛의 액정 통과 거리가 더 길어지는 측면에서는 파장이 짧은 청색광 성분이 더 약화되기 때문이다.
- [0031] 이러한 측면 옐로위시를 개선하기 위하여 본 발명의 일 실시예에서는 청색 화소와 백색 화소를 적색 화소와 녹색 화소에 비하여 더 낮은 전압으로 구동할 수 있도록 액정 표시 장치를 구성한다. 이와 같이, 청색 화소와 백색 화소를 적색 화소와 녹색 화소에 비하여 더 낮은 전압으로 구동할 수 있도록 하기 위하여, 박막 트랜지스터의 채널 폭과 길이를 달리하거나, 유지 전극선 전압을 달리하거나, 또는 두 부화소 전극에 인가하는 전압에 차등을 주는 방식을 달리하는 등 다양한 방법을 사용할 수 있다.
- [0032] 먼저, 첨부된 도면을 참조하여 박막 트랜지스터의 채널 폭과 길이를 달리하거나, 유지 전극선 전압을 달리하는 방법에 대하여 설명한다.
- [0033] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 구조와 함께 한 화소를 도시하는 등가 회로도이다.
- [0034] 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이와 연결된 게이트 구동부(400) 및 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.
- [0035] 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(도시하지 않음)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 박막 트랜지스터 표시판(100) 및 대향 표시판(200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- [0036] 신호선은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(도시하지 않음)과 데이터 신호를 전달하는 복수의 데이터선(도시하지 않음)을 포함한다. 게이트선은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.
- [0037] 각 화소(PX)는 한 쌍의 부화소를 포함하며, 각 부화소는 액정 축전기(liquid crystal capacitor)(Clca, Clcb)를 포함한다. 두 부화소 중 적어도 하나는 게이트선, 데이터선 및 액정 축전기(Clca, Clcb)와 연결된 스위칭 소자(도시하지 않음)를 포함한다.
- [0038] 액정 축전기(Clca, Clcb)는 박막 트랜지스터 표시판(100)의 부화소 전극(PEa/PEb)과 대향 표시판(200)의 공통 전극(CE)을 두 단자로 하며 부화소 전극(PEa/PEb)과 공통 전극(CE) 사이의 액정층(3)은 유전체로서 기능한다. 한 쌍의 부화소 전극(PEa/PEb)은 서로 분리되어 있으며 하나의 화소 전극(PE)을 이룬다. 공통 전극(CE)은 대향 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 박막 트랜지스터 표시판(100)에 대해 수직한 방향으로 서 있을 수 있다.

- [0039] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할), 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 대향 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(CF)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(CF)는 박막 트랜지스터 표시판(100)의 부화소 전극(PEa, PEb)의 위 또는 아래에 형성할 수도 있다.
- [0040] 액정 표시판 조립체(300)의 바깥 면에는 빛을 편광시키는 적어도 하나의 편광자(도시하지 않음)가 부착되어 있다.
- [0041] 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 전체 계조 전압 또는 한정된 수효의 계조 전압(앞으로 "기준 계조 전압"이라 한다)을 생성한다. (기준) 계조 전압은 공통 전압(Vcom)에 대하여 양의 값을 가지는 것과 음의 값을 가지는 것을 포함할 수 있다.
- [0042] 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호(Vg)를 게이트선에 인가한다.
- [0043] 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선과 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 신호로서 데이터선에 인가한다. 그러나 계조 전압 생성부(800)가 모든 계조에 대한 전압을 모두 제공하는 것이 아니라 정해진 수의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 전체 계조에 대한 계조 전압을 생성하고 이 중에서 데이터 신호를 선택한다.
- [0044] 신호 제어부(600)는 영상 신호 변환부(610)를 포함하며, 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.
- [0045] 이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 신호선 및 박막 트랜지스터 스위칭 소자 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.
- [0046] 이어, 도 1 및 도 2와 함께 도 3 내지 도 8을 참고하여 본 발명의 일 실시예에 의한 액정 표시 장치에 대하여 더 설명한다.
- [0047] 도 3은 본 발명의 일 실시예에 의한 액정 표시 장치의 한 화소의 등가 회로도이고, 도 4는 본 발명의 일 실시예에 의한 액정 표시 장치의 평면도이며, 도 5는 본 발명의 일 실시예에 의한 액정 표시 장치의 일부 층을 나타낸 평면도이다. 도 5는 제1 부화소 전극, 제2 부화소 전극, 및 차폐 전극이 형성되어 있는 층을 도시하고 있다. 도 6은 도 4의 VI-VI선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이고, 도 7은 도 4의 VII-VII선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이며, 도 8은 도 4의 VIII-VIII선을 따라 나타낸 본 발명의 일 실시예에 의한 액정 표시 장치의 단면도이다.
- [0048] 도 1 및 도 3을 참고하면, 본 발명의 일 실시예에 의한 액정 표시 장치는 복수의 신호선(Gn, Dn, SL)과 이에 연결되어 있는 복수의 화소(PX)를 포함한다.
- [0049] 신호선(Gn, Dn, SL)은 게이트 신호("주사 신호"라고도 함)를 전달하는 게이트선(Gn), 데이터 전압을 전달하는 데이터선(Dn), 및 일정한 전압이 인가되는 유지 전극선(SL)을 포함한다.
- [0050] 동일한 게이트선(Gn) 및 동일한 데이터선(Dn)에 연결되어 있는 제1 박막 트랜지스터(T1) 및 제2 박막 트랜지스터(T2)가 형성되어 있다. 또한, 제1 및 제2 박막 트랜지스터(T1, T2)와 동일한 게이트선(Gn)에 연결되어 있고, 제2 박막 트랜지스터(T2) 및 유지 전극선(SL)에 연결되어 있는 제3 박막 트랜지스터(T3)가 더 형성되어 있다.
- [0051] 각 화소(PX)는 두 개의 부화소(PXa, PXb)를 포함하고, 제1 부화소(PXa)에는 제1 박막 트랜지스터(T1)와 연결되어 있는 제1 액정 축전기(C1ca)가 형성되어 있고, 제2 부화소(PXb)에는 제2 박막 트랜지스터(T2)와 연결되어 있는 제2 액정 축전기(C1cb)가 형성되어 있다.

- [0052] 제1 박막 트랜지스터(T1)의 제1 단자는 게이트선(Gn)에 연결되어 있고, 제2 단자는 데이터선(Dn)에 연결되어 있으며, 제3 단자는 제1 액정 축전기(C1ca)에 연결되어 있다. 제2 박막 트랜지스터(T2)의 제1 단자는 게이트선(Gn)에 연결되어 있고, 제2 단자는 데이터선(Dn)에 연결되어 있으며, 제3 단자는 제2 액정 축전기(C1cb)에 연결되어 있다. 제3 박막 트랜지스터(T3)의 제1 단자는 게이트선(Gn)에 연결되어 있고, 제2 단자는 제2 박막 트랜지스터(T2)의 제3 단자에 연결되어 있으며, 제3 단자는 유지 전극선(SL)에 연결되어 있다.
- [0053] 본 발명의 일 실시예에 의한 액정 표시 장치의 동작을 살펴보면, 게이트선(Gn)에 게이트 온 전압이 인가되면 이에 연결된 제1, 제2, 및 제3 박막 트랜지스터(T1, T2, T3)는 턴 온 되고, 데이터선(Dn)을 통해 전달된 데이터 전압에 의해 제1 액정 축전기(C1ca) 및 제2 액정 축전기(C1cb)가 충전된다.
- [0054] 이때, 제3 박막 트랜지스터(T3)가 턴 온 상태에 있으므로, 제2 액정 축전기(C1cb)에 충전된 전압의 일부가 유지 전극선(SL)으로 빠져 나간다. 따라서, 데이터선(Dn)을 통해 제1 부화소(PXa) 및 제2 부화소(PXb)에 전달된 데이터 전압이 동일하더라도 제1 액정 축전기(C1ca)와 제2 액정 축전기(C1cb)에 충전되는 전압은 서로 달라진다. 즉, 제2 액정 축전기(C1cb)에 충전되는 전압이 제1 액정 축전기(C1ca)에 충전되는 전압보다 낮아진다. 이로 인해 동일한 화소(PX) 내의 서로 다른 부화소(PXa, PXb)에 충전되는 전압을 달리하여 측면 시인성을 향상시킬 수 있다.
- [0055] 이하에서 도 4 내지 도 8을 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치의 구조에 대해 더욱 살펴본다.
- [0056] 먼저, 박막 트랜지스터 표시판(100)에 대해 설명한다.
- [0057] 투명한 유리 또는 플라스틱 따위로 만들어진 제1 기판(110) 위에 게이트선(121), 제1 게이트 전극(124a), 제2 게이트 전극(124b), 보조 전극(125) 및 제3 게이트 전극(124c)을 포함하는 게이트 금속층이 형성되어 있다.
- [0058] 게이트선(121)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다. 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)은 게이트선(121)으로부터 돌출되어 서로 연결되어 있다. 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)은 평면 상에서 게이트선(121)으로부터 위쪽으로 돌출되어 있고, 제1 게이트 전극(124a)이 제2 게이트 전극(124b)보다 위쪽에 위치할 수 있다. 보조 전극(125) 및 제3 게이트 전극(124c)은 게이트선(121)으로부터 돌출되어 서로 연결되어 있다. 보조 전극(125) 및 제3 게이트 전극(124c)은 평면 상에서 게이트선(121)으로부터 위쪽으로 돌출되어 있고, 보조 전극(125)이 제3 게이트 전극(124c)보다 위쪽에 위치할 수 있다.
- [0059] 제1 게이트 전극(124a)과 보조 전극(125)은 소정의 간격을 두고 서로 이격되어 있다. 제2 게이트 전극(124b)과 제3 게이트 전극(124c)은 소정의 간격을 두고 서로 이격되어 있다.
- [0060] 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c), 및 보조 전극(125)은 동일한 게이트선(121)에 연결되어, 동일한 게이트 신호를 인가 받는다.
- [0061] 제1 기판(110) 위에는 유지 전극(133)이 더 형성될 수 있다. 유지 전극(133)은 두 개의 부화소(PXa, PXb)의 가장자리를 둘러싸도록 형성될 수 있다. 또한, 유지 전극(133)은 두 개의 부화소(PXa, PXb)의 중앙에 세로 방향으로 더 형성될 수 있다. 서로 이웃한 화소(PX)에 위치하는 복수의 유지 전극(133)은 서로 연결되어 있다. 유지 전극(133)에는 공통 전압 등과 같은 일정한 전압이 인가된다.
- [0062] 유지 전극(133)으로부터 연장되어 제1 전극(135) 및 제2 전극(137)이 더 형성될 수 있다. 제1 전극(135)은 제1 게이트 전극(124a)과 보조 전극(125) 사이에 위치하고, 제2 전극(137)은 제2 게이트 전극(124b)과 제3 게이트 전극(124c) 사이에 위치한다. 제1 전극(135) 및 제2 전극(137)은 유지 전극(133)과 연결되어 일정한 전압을 인가 받는다.
- [0063] 게이트선(121), 제1 게이트 전극(124a), 제2 게이트 전극(124b), 제3 게이트 전극(124c), 유지 전극(133), 제1 전극(135), 및 제2 전극(137) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140)은 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등과 같은 무기 절연 물질로 이루어질 수 있다. 또한, 게이트 절연막(140)은 단일막 또는 다중막으로 이루어질 수 있다.
- [0064] 게이트 절연막(140) 위에는 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)가 형성되어 있다. 제1 반도체(154a)는 제1 게이트 전극(124a)의 위에 위치하고, 제2 반도체(154b)는 제2 게이트 전극(124b)의 위에 위치하며, 제3 반도체(154c)는 제3 게이트 전극(124c)의 위에 위치할 수 있다. 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)는 비정질 실리콘(amorphous silicon), 다결정 실리콘(polycrystalline silicon),

금속 산화물(metal oxide) 등으로 이루어질 수 있다.

- [0065] 도시는 생략하였으나, 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c) 위에는 각각 저항성 접촉 부재가 더 위치할 수 있다. 저항성 접촉 부재는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어질 수 있다.
- [0066] 제1, 제2, 및 제3 반도체(154a, 154b, 154c) 및 게이트 절연막(140) 위에는 유지 전극선(177), 데이터선(171), 제1 소스 전극(173a), 제1 드레인 전극(175a), 제2 소스 전극(173b), 제2 드레인 전극(175b), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)을 포함하는 데이터 금속층이 형성되어 있다.
- [0067] 도시된 바와 같이 제1, 제2, 및 제3 반도체(154a, 154b, 154c)는 데이터선(171) 아래에도 형성될 수 있다. 또한, 제1 반도체(154a)와 제2 반도체(154b)는 서로 연결될 수 있고, 제2 반도체(154b)는 제3 반도체(154c)와 서로 연결될 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 제1, 제2, 및 제3 반도체(154a, 154b, 154c)이 제1, 제2, 및 제3 게이트 전극(124a, 124b, 124c) 위에만 형성될 수도 있고, 제1 반도체(154a), 제2 반도체(154b), 및 제3 반도체(154c)가 서로 분리될 수도 있다.
- [0068] 유지 전극선(177)은 일정한 전압을 전달하며, 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 유지 전극선(177)은 각 부화소(PXa, PXb)의 중앙에 세로 방향으로 형성될 수 있다. 유지 전극선(177)은 유지 전극(133)과 중첩할 수 있다. 유지 전극선(177)은 두 개의 부화소(PXa, PXb) 사이의 영역에서 가장자리로 우회하도록 형성되어 있다. 유지 전극선(177)은 제1 게이트 전극(124a), 제2 게이트 전극(124b), 보조 전극(125), 제1 전극(135), 및 제2 전극(137)과 중첩하지 않는다. 유지 전극선(177)에는 유지 전극(133)에 인가되는 전압과 동일한 전압이 인가될 수도 있고, 상이한 전압이 인가될 수도 있다. 예를 들면, 유지 전극선(177)에 인가되는 전압과 유지 전극(133)에 인가되는 전압은 약 3V 가량 차이가 날 수도 있다.
- [0069] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 데이터선(171)은 유지 전극선(177)과 대략 나란한 방향으로, 유지 전극선(177)과 동일한 층에 형성되어 있다.
- [0070] 제1 소스 전극(173a)은 데이터선(171)으로부터 제1 게이트 전극(124a) 위로 돌출되어 형성되어 있다. 제1 소스 전극(173a)은 제1 게이트 전극(124a) 위에서 C자형으로 구부러진 형태를 가질 수 있다.
- [0071] 제1 드레인 전극(175a)은 제1 게이트 전극(124a) 위에서 제1 소스 전극(173a)과 이격되도록 형성되어 있다. 서로 이격되도록 형성된 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이로 노출된 부분의 제1 반도체(154a)에 채널이 형성되어 있다.
- [0072] 제1 드레인 전극(175a)은 제1 게이트 전극(124a)과 중첩하는 제1 막대부(176a), 제1 막대부(176a)로부터 연장되어 있는 제1 확장부(177a), 및 제1 확장부(177a)로부터 연장되어 있는 제2 막대부(178a)를 포함한다. 제1 막대부(176a)는 제1 소스 전극(173a)에 의해 둘러싸여 있다. 제1 확장부(177a)는 제1 막대부(176a)보다 넓은 폭으로 이루어져 있고, 제1 게이트 전극(124a)과 보조 전극(125) 사이에 위치한다. 제1 확장부(177a)는 제1 전극(135)과 중첩할 수 있다. 제2 막대부(178a)는 보조 전극(125)과 중첩한다.
- [0073] 제1 드레인 전극(175a)의 제1 막대부(176a), 제1 확장부(177a), 및 제2 막대부(178a)는 게이트선(121)과 나란한 방향으로 일직선 상에 위치할 수 있다.
- [0074] 제2 소스 전극(173b)은 데이터선(171)으로부터 제2 게이트 전극(124b) 위로 돌출되어 형성되어 있다. 제2 소스 전극(173b)은 제2 게이트 전극(124b) 위에서 C자형으로 구부러진 형태를 가질 수 있다.
- [0075] 제2 드레인 전극(175b)은 제2 게이트 전극(124b) 위에서 제2 소스 전극(173b)과 이격되도록 형성되어 있다. 서로 이격되도록 형성된 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이로 노출된 부분의 제2 반도체(154b)에 채널이 형성되어 있다.
- [0076] 제2 드레인 전극(175b)은 제2 게이트 전극(124b)과 중첩하는 제3 막대부(176b), 제3 막대부(176b)로부터 연장되어 있는 제2 확장부(177b)를 포함한다. 제3 막대부(176b)는 제2 소스 전극(173b)에 의해 둘러싸여 있다. 제2 확장부(177b)는 제3 막대부(176b)보다 넓은 폭으로 이루어져 있고, 제2 게이트 전극(124b)과 제3 게이트 전극(124c) 사이에 위치한다. 제2 확장부(177b)는 제2 전극(137)과 중첩할 수 있다.
- [0077] 제3 소스 전극(173c)은 제2 드레인 전극(175b), 특히 제2 드레인 전극(175b)의 제2 확장부(177b)와 연결되어 있으며, 제3 게이트 전극(124c) 위에 위치한다. 제3 소스 전극(173c)은 막대형으로 이루어진다. 제3 소스 전극(173c)은 제3 게이트 전극(124c)의 중앙부와 중첩하는 부분이 다른 부분보다 좀 더 넓은 폭으로 이루어질 수 있

다.

- [0078] 제2 드레인 전극(175b)의 제3 막대부(176b), 제2 확장부(177b), 및 제3 소스 전극(173c)은 게이트선(121)과 나란한 방향으로 일직선 상에 위치할 수 있다.
- [0079] 제3 드레인 전극(175c)는 제3 게이트 전극(124c) 위에서 제3 소스 전극(173c)과 이격되도록 형성되어 있다. 서로 이격되도록 형성된 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이로 노출된 부분의 제3 반도체(154c)에 채널이 형성되어 있다.
- [0080] 상기에서 설명한 제1 게이트 전극(124a), 제1 반도체(154a), 제1 소스 전극(173a), 및 제1 드레인 전극(175a)은 제1 박막 트랜지스터를 이룬다. 또한, 제2 게이트 전극(124b), 제2 반도체(154b), 제2 소스 전극(173b), 및 제2 드레인 전극(175b)은 제2 박막 트랜지스터를 이룬다. 제3 게이트 전극(124c), 제3 반도체(154c), 제3 소스 전극(173c), 및 제3 드레인 전극(175c)은 제3 박막 트랜지스터를 이룬다.
- [0081] 이상과 같이, 적색 화소, 청색 화소, 녹색 화소 및 백색 화소에는 각각 제1 내지 제3 박막 트랜지스터가 배치된다. 이 때, 적색 화소와 녹색 화소에 배치되어 있는 제1 내지 제3 박막 트랜지스터의 채널과 백색 화소와 청색 화소에 배치되어 있는 제1 내지 제3 박막 트랜지스터의 채널을 폭 및/또는 길이를 서로 다르게 설계함으로써, 적색 화소와 녹색 화소의 구동 전압이 백색 화소와 청색 화소의 구동 전압에 비하여 높게 되도록 할 수 있다. 예를 들어, 적색 화소와 녹색 화소에 배치되어 있는 제3 박막 트랜지스터의 채널의 폭을 백색 화소와 청색 화소에 배치되어 있는 제3 박막 트랜지스터의 채널의 폭에 비하여 좁게 형성하면, 제3 박막 트랜지스터를 통하여 배출되는 전하량이 백색 화소와 청색 화소에 비하여 적색 화소와 녹색 화소에서 더 적게 되어 적색 화소와 녹색 화소의 제2 부화소(PXb)에 충전되는 전압이 백색 화소와 청색 화소의 제2 부화소(PXb)에 충전되는 전압에 비하여 높게 된다. 제1 박막 트랜지스터나 제2 박막 트랜지스터의 채널 폭을 달리하여 백색 화소와 청색 화소에 비하여 적색 화소와 녹색 화소의 충전 전압을 높게 할 수도 있다. 또는 제1 내지 제3 박막 트랜지스터 중의 적어도 하나의 채널 길이를 달리함으로써 백색 화소와 청색 화소에 비하여 적색 화소와 녹색 화소의 충전 전압을 높게 할 수도 있다.
- [0082] 데이터선(171), 제1, 제2, 및 제3 소스 전극(173a, 173b, 173c), 제1, 제2, 및 제3 드레인 전극(175a, 175b, 175c) 위에는 제1 보호막(180)이 형성되어 있다. 제1 보호막(180)은 무기 절연 물질로 이루어질 수 있다.
- [0083] 제1 보호막(180)에는 제1 드레인 전극(175a)의 적어도 일부를 노출시키는 제1 접촉 구멍(185a)이 형성되어 있고, 제2 드레인 전극(175b)의 적어도 일부를 노출시키는 제2 접촉 구멍(185b)이 형성되어 있다. 제1 접촉 구멍(185a)은 제1 드레인 전극(175a)의 제1 확장부(177a)를 노출시킬 수 있고, 제1 게이트 전극(124a)과 보조 전극(125) 사이에 위치할 수 있다. 또한, 제1 접촉 구멍(185a)은 제1 전극(135)과 중첩할 수 있다. 제2 접촉 구멍(185b)은 제2 드레인 전극(175b)의 제2 확장부(177b)를 노출시킬 수 있고, 제2 게이트 전극(124b)과 제3 게이트 전극(124c) 사이에 위치할 수 있다. 또한, 제2 접촉 구멍(185b)은 제2 전극(137)과 중첩할 수 있다.
- [0084] 제1 접촉 구멍(185a)과 제2 접촉 구멍(185b)은 서로 인접한다. 평면 상에서 제1 접촉 구멍(185a)과 제2 접촉 구멍(185b)은 상하로 나란히 배치되어 있다.
- [0085] 제1 보호막(180) 위에는 제2 보호막(230)이 형성되어 있다. 제2 보호막(230)은 유기 절연 물질로 이루어질 수 있으며, 특히 색필터(color filter)로 이루어질 수 있다. 색필터는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색 등을 들 수 있다. 또한, 색필터는 기본색 외에 백색(white)을 표시하는 색필터를 포함한다. 백색 색필터는 투명한 유기 물질일 수 있다.
- [0086] 제2 보호막(230)에는 개구부(185c)가 형성되어 있으며, 개구부(185c)는 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)과 중첩한다. 개구부(185c)는 제1 접촉 구멍(185a)과 중첩하는 위치와 제2 접촉 구멍(185b)과 중첩하는 위치에 각각 형성되지 않고, 단일의 개구부(185c)가 형성된다. 따라서, 개구부(185c)는 제1 접촉 구멍(185a)과 제2 접촉 구멍(185b) 사이에 위치하는 제1 보호막(180)을 노출시킨다. 개구부(185c)의 가장자리는 제1 접촉 구멍(185a) 및 제2 접촉 구멍(185b)의 가장자리를 둘러싸고 있다.
- [0087] 제2 보호막(230) 위에는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)이 형성되어 있다.
- [0088] 제1 부화소 전극(191a)은 제1 접촉 구멍(185a)과 개구부(185c)을 통해 제1 드레인 전극(175a)과 연결되어 있고, 제2 부화소 전극(191b)은 제2 접촉 구멍(185b)과 개구부(185c)를 통해 제2 드레인 전극(175b)과 연결되어 있다. 특히, 제1 부화소 전극(191a)은 제1 드레인 전극(175a)의 제1 확장부(177a)와 연결될 수 있고, 제2 부화소 전극

(191b)은 제2 드레인 전극(175b)의 제2 확장부(177b)과 연결될 수 있다.

- [0089] 개구부(185c)를 통해 제1 부화소 전극(191a)과 제1 드레인 전극(175a)이 서로 연결되어 있고, 제2 부화소 전극(191b)과 제2 드레인 전극(175b)이 서로 연결되어 있다.
- [0090] 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)은 각각 제1 드레인 전극(175a) 및 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다. 이때, 제2 드레인 전극(175b)에 인가된 데이터 전압 중 일부는 제3 소스 전극(173c)을 통해 분압되어, 제2 부화소 전극(191b)에 인가되는 전압의 크기는 제1 부화소 전극(191a)에 인가되는 전압의 크기보다 작아지게 된다. 이는 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)에 인가되는 데이터 전압이 정극성(+)인 경우이고, 이와 반대로, 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)에 인가되는 데이터 전압이 부극성(-)인 경우에는 제1 부화소 전극(191a)에 인가되는 전압이 제2 부화소 전극(191b)에 인가되는 전압보다 작아 지게 된다.
- [0091] 제2 부화소 전극(191b)의 면적은 제1 부화소 전극(191a)의 면적 대비하여 1배 이상 2배 이하일 수 있다.
- [0092] 제1 부화소 전극(191a)과 제2 부화소 전극(191b)은 열 방향으로 이웃하고, 전체적인 모양은 사각형이며 가로 줄기부(192a, 192b) 및 이와 교차하는 세로 줄기부(193a, 193b)로 이루어진 십자형 줄기부를 포함한다. 또한 가로 줄기부(192a, 192b)와 세로 줄기부(193a, 193b)에 의해 네 개의 부영역으로 나뉘어지며 각 부영역은 복수의 미세 가지부(194a, 194b)를 포함한다.
- [0093] 네 개의 부영역에 위치하는 미세 가지부(194a, 194b) 중 하나는 가로 줄기부(192a, 192b) 또는 세로 줄기부(193a, 193b)에서부터 왼쪽 위 방향으로 비스듬하게 뻗어 있으며, 다른 하나의 미세 가지부(194a, 194b)는 가로 줄기부(192a, 192b) 또는 세로 줄기부(193a, 193b)에서부터 오른쪽 위 방향으로 비스듬하게 뻗어 있다. 또한 다른 하나의 미세 가지부(194a, 194b)는 가로 줄기부(192a, 192b) 또는 세로 줄기부(193a, 193b)에서부터 왼쪽 아래 방향으로 뻗어 있으며, 나머지 하나의 미세 가지부(194a, 194b)는 가로 줄기부(192a, 192b) 또는 세로 줄기부(193a, 193b)에서부터 오른쪽 아래 방향으로 비스듬하게 뻗어 있다.
- [0094] 각 미세 가지부(194a, 194b)는 게이트선(121) 또는 가로 줄기부(192a, 192b)와 대략 40도 내지 45도의 각을 이룬다. 또한, 이웃하는 두 부영역의 미세 가지부(194a, 194b)는 서로 직교할 수 있다.
- [0095] 제2 보호막(230) 위에는 차폐 전극(197)이 더 형성될 수 있다. 차폐 전극(197)은 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)과 동일한 층에 형성될 수 있다. 차폐 전극(197)은 데이터선(171)과 중첩할 수 있다. 차폐 전극(197)은 데이터선(171)보다 좁은 폭으로 형성될 수 있다. 차폐 전극(197)에는 일정한 전압이 인가될 수 있다.
- [0096] 이어, 대향 표시판(200)에 대하여 설명한다.
- [0097] 투명한 유리 또는 플라스틱 등으로 만들어진 제2 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다. 차광 부재(220)는 게이트선(121), 데이터선(171), 제1, 제2, 및 제3 박막 트랜지스터, 제1 접촉 구멍(185a), 제2 접촉 구멍(185b), 및 개구부(185c)와 중첩할 수 있다.
- [0098] 도시는 생략하였으나, 제2 기판(210) 위에 복수의 색 필터가 형성될 수 있다. 본 실시예에서 제2 보호막(230)이 색 필터로 이루어질 수 있고, 이때 제2 기판(210) 위에는 색 필터가 형성되지 않을 수 있다.
- [0099] 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성될 수 있고, 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다.
- [0100] 상기에서 차광 부재(220) 및 공통 전극(270)은 대향 표시판(200)에 형성되어 있는 것으로 설명하였으나 본 발명은 이에 한정되지 않는다. 차광 부재(220) 및 공통 전극(270)은 박막 트랜지스터 표시판(100)에 형성될 수도 있다.
- [0101] 이상의 실시예에서는 각 화소에 배치되어 있는 제1 내지 제3 박막 트랜지스터 중의 적어도 하나의 채널의 폭 및/또는 길이를 서로 다르게 설계함으로써, 적색 화소와 녹색 화소의 구동 전압이 백색 화소와 청색 화소의 구동 전압에 비하여 높게 되도록 하였으나, 이와 달리, 유지 전극선(SL) 전압을 달리하여 적색 화소와 녹색 화소의 구동 전압이 백색 화소와 청색 화소의 구동 전압에 비하여 높게 되도록 할 수도 있다. 즉, 백색 화소와 청색 화소에 연결되는 유지 전극선(SL)의 전압을 적색 화소와 녹색 화소에 연결되는 유지 전극선(SL) 전압에 비하여 낮게 하면, 백색 화소와 청색 화소에서 유지 전극선(SL)을 통해 더 많은 전하가 유출 또는 유입되어 백색 화소

와 청색 화소의 구동 전압이 적색 화소와 녹색 화소의 구동 전압에 비하여 더 낮게 된다.

- [0102] 이상과 같이, 백색 화소와 청색 화소의 구동 전압이 적색 화소와 녹색 화소의 구동 전압에 비하여 더 낮게 하면, 측면 엘로위시가 개선되나 백색 화소와 청색 화소의 구동 전압이 낮아짐으로 인해 정면에서의 휘도가 부족해지는 문제가 있을 수 있다. 이를 해소하기 위하여 본 발명의 일 실시예에서는 백색 화소와 청색 화소의 크기를 적색 화소와 녹색 화소에 비하여 크게 형성한다.
- [0103] 도 9 및 도 10은 각각 본 발명의 일 실시예에 따른 액정 표시 장치의 적색 화소(R), 녹색 화소(G), 청색 화소(B) 및 백색 화소(W)의 배치도이다. .
- [0104] 도 9 및 도 10을 참고하면, 백색 화소와 청색 화소의 크기를 적색 화소와 녹색 화소에 비하여 크게 하고, 그 배치는 상하 일렬로 또는 대각선으로 배치할 수 있다.
- [0105] 백색 화소와 청색 화소의 구동 전압을 적색 화소와 녹색 화소의 구동 전압에 비하여 더 낮게 하기 위하여 백색 화소와 청색 화소의 회로 구성과 적색 화소와 녹색 화소의 회로 구성을 서로 다르게 할 수도 있다. 예를 들어, 백색 화소와 청색 화소는 앞서 설명한 도 3의 회로 구성을 가지도록 형성하고, 적색 화소와 녹색 화소는 아래 도 11의 회로 구성을 가지도록 형성할 수 있다.
- [0106] 도 11은 본 발명의 일 실시예에 의한 액정 표시 장치의 적색 화소와 녹색 화소의 등가 회로도이다.
- [0107] 도 11을 참고하면, 동일한 게이트선(Gn)에 제어 단자가 연결되어 있는 제1 박막 트랜지스터(Qh)와 제2 박막 트랜지스터(Ql)가 형성되어 있다. 제1 박막 트랜지스터(Qh)의 입력 단자는 화소 좌측의 데이터선(Dn)에 연결되어 있고, 제2 박막 트랜지스터(Ql)의 입력 단자는 화소 우측의 데이터선(Dn+1)에 연결되어 있다.
- [0108] 각 화소(PX)는 두 개의 부화소(PXa, PXb)를 포함하고, 제1 부화소(PXa)에는 제1 박막 트랜지스터(Qh)의 출력 단자와 연결되어 있는 제1 액정 축전기(C1ch)가 형성되어 있고, 제2 부화소(PXb)에는 제2 박막 트랜지스터(Ql)의 출력 단자와 연결되어 있는 제2 액정 축전기(C1cl)가 형성되어 있다.
- [0109] 이러한 구조의 적색 화소와 녹색 화소에서는 두 개의 부화소(PXa, PXb)가 각각 서로 다른 데이터선(Dn, Dn+1)을 통해 영상 신호 전압을 전달받으므로 두 개의 부화소(PXa, PXb)에 인가하는 전압을 자유롭게 설정할 수 있다. 따라서 백색 화소와 청색 화소에 비하여 동일한 제조에서 더 높은 전압을 가지도록 제어할 수 있다.
- [0110] 엘로위시를 저감하기 위한 구성은 이외에도 여러 가지 방안이 있다.
- [0111] 도 12 내지 도 16은 각각 본 발명의 일 실시예에 의한 액정 표시 장치의 화소 배치도이다.
- [0112] 먼저, 도 12를 참고하면, 적색 화소, 녹색 화소 및 청색 화소의 경우 게이트선(Gate)을 중심으로 하여 상하에 제1 부화소 전극(R1, G1, B1)과 제2 부화소 전극(R2, G2, B2)이 배치되어 있고, 3개의 박막 트랜지스터(T1, T2, T3)도 게이트선(Gate)의 아래 위에 분산 배치되어 있다. 백색 화소의 경우에도 게이트선(Gate)을 중심으로 하여 상하에 제1 부화소 전극(W1)과 제2 부화소 전극(W2)이 배치되어 있는 것은 마찬가지이나, 3개의 박막 트랜지스터(T1, T2, T3)가 모두 게이트선(Gate)의 위에 배치되어 있는 점이 적색 화소, 녹색 화소 및 청색 화소와 다르다. 이와 같이, 백색 화소에서는 3개의 박막 트랜지스터(T1, T2, T3)가 모두 게이트선(Gate)의 위에 배치되므로 다른 화소들에 비하여 제1 부화소 전극(W1)의 크기는 축소되고, 제2 부화소 전극(W2)의 크기는 확대할 수 있다. 이 때, 제2 부화소 전극(W2)에는 제1 부화소 전극(W1)보다 낮은 전압이 인가되므로 백색 화소 전체의 구동 전압이 낮아지는 효과가 발생한다.
- [0113] 엘로위시를 저감하기 위한 다른 방법으로는 백색 화소에 배치되는 부화소 전극의 슬릿 구조를 다른 화소와 달리 하는 방법도 있다.
- [0114] 도 5를 참고하면, 두 부화소 전극(191a, 191b)를 구성하는 가로 줄기부(192a, 192b)와 세로 줄기부(193a, 193b)의 폭(s), 미세 가지부(194a, 194b)의 폭(B), 미세 가지부(194a, 194b)들 사이의 간격(g), 세로 줄기부(193a, 193b)와 미세 가지부(194a, 194b) 사이의 각도(θ) 중 적어도 하나를 백색 화소와 나머지 화소들 사이에 서로 다르게 설정할 수 있다. 이러한 슬릿 구조의 차별화를 통해서도 백색 화소에 의한 측면 엘로위시를 저감할 수 있다.
- [0115] 엘로위시를 저감하기 위한 다른 방법으로는 백색 화소의 셀갭과 크기를 다른 화소들과 달리하는 방법도 있다.
- [0116] 먼저, 도 13을 참고하면, 백색 화소의 크기를 다른 화소들에 비하여 크거나 같게 하고, 셀갭은 다른 화소들의 셀갭의 50%~90%로 설정하여 액정층에 의한 리타데이션(retardation)을 다른 화소들보다 줄일 수 있다. 여기서

셀갭이란, 도 6을 참고하여, 액정층의 두께(Cg)를 말한다.

- [0117] 도 14를 참고하면, 백색 화소의 크기를 다른 화소들에 비하여 작게 하고, 셀갭은 다른 화소들의 셀갭의 105%~150%로 설정하여 액정층에 의한 리타레이션(retardation)을 다른 화소들보다 증가시킬 수도 있다.
- [0118] 옐로위시를 저감하기 위한 다른 방법으로 백색 화소의 색필터에 청색 색소를 첨가하여 백색 화소에서 청색을 띠는 백색광이 나오도록 하는 방법도 있다.
- [0119] 옐로위시를 저감하기 위한 다른 방법으로 청색 화소와 백색 화소를 다른 화소의 부화소 크기로 형성하는 방법도 있다.
- [0120] 도 15를 참고하면, 적색 화소와 녹색 화소는 각각 고전압과 저전압이 인가되는 두 개의 부화소(R1, R2, G1, G2)를 포함하나, 청색 화소는 적색 화소와 녹색 화소의 부화소(R1, G1) 하나에 대응하는 크기로 배치되고, 백색 화소도 적색 화소와 녹색 화소의 부화소(R2, G2) 하나에 대응하는 크기로 배치된다.
- [0121] 컬럼 반전 구동시 청색 화소와 백색 화소는 동일한 색상의 화소가 동일한 극성으로 인접하여 배치되는 것을 방지하기 위하여, 적색 화소 및 녹색 화소와 함께 배열되는 순서를 달리하여 배치한다. 즉, 적색, 녹색, 청(백), 녹색, 청(백), 적색, 청(백), 적색, 녹색 등으로 순서를 바꿔서 배치한다.
- [0122] 도 16을 참고하면, 백색 화소의 경우 게이트선(Gate)을 중심으로 하여 상하에 제1 부화소 전극(W1)과 제2 부화소 전극(W2)이 배치되어 있고, 3개의 박막 트랜지스터(T1, T2, T3)도 게이트선(Gate)의 아래 위에 분산 배치되어 있다. 적색 화소, 녹색 화소 및 청색 화소의 경우에는 게이트선(Gate)을 중심으로 하여 상하에 제1 부화소 전극(R1, G1, B1)과 제2 부화소 전극(R2, G2, B2)이 분산 배치되어 있는 것은 마찬가지이나, 두 개의 부화소 전극(R1, G1, B1, R2, G2, B2)들이 모두 동일한 박막 트랜지스터(T4)에 연결되어 있다. 여기서, 적색 화소, 녹색 화소 및 청색 화소의 경우에는 제1 부화소 전극(R1, G1, B1)과 제2 부화소 전극(R2, G2, B2)이 서로 연결되어 일체로 형성될 수도 있다. 이러한 구조에서는 적색 화소, 녹색 화소 및 청색 화소의 경우, 제1 부화소 전극(R1, G1, B1)과 제2 부화소 전극(R2, G2, B2)에 동일한 전압이 인가되나, 백색 화소의 경우에는 제2 부화소 전극(W2)에 제1 부화소 전극(W1)보다 낮은 전압이 인가되므로 전체 전압은 다른 화소에 비하여 낮게 형성된다.
- [0123] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

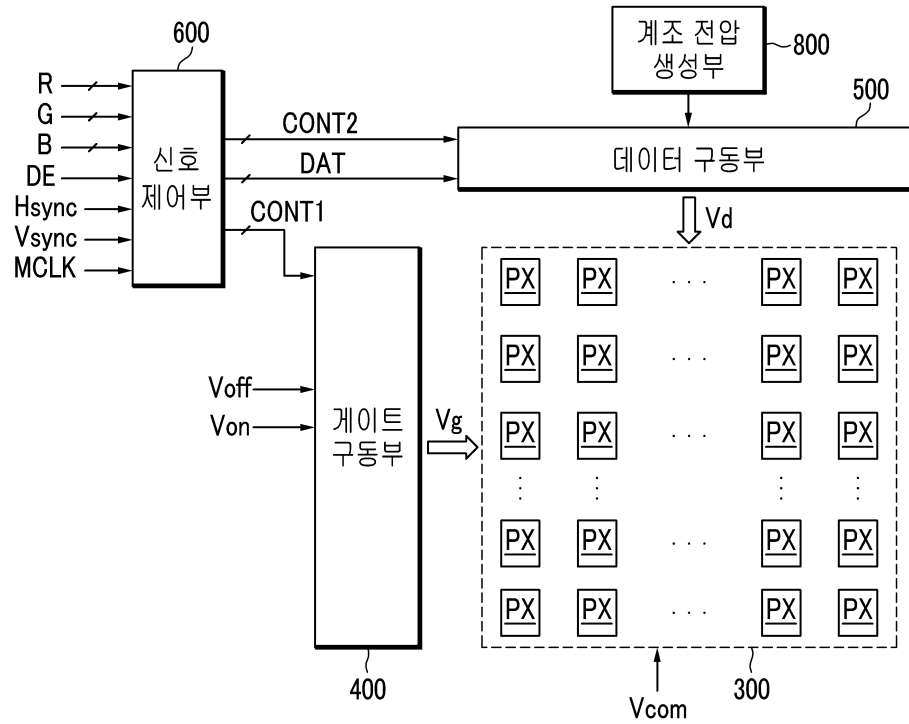
부호의 설명

- [0124] 121: 게이트선 124a: 제1 게이트 전극
124b: 제2 게이트 전극 124c: 제3 게이트 전극
125: 보조 전극 133: 유지 전극
135: 제1 전극 137: 제2 전극
171: 데이터선 173a: 제1 소스 전극
173b: 제2 소스 전극 173c: 제3 소스 전극
175a: 제1 드레인 전극 175b: 제2 드레인 전극
175c: 제3 드레인 전극 176a: 제1 막대부
177a: 제1 확장부 178a: 제2 막대부
176b: 제3 막대부 177b: 제2 확장부
179: 유지 전극선 180: 제1 보호막
230: 제2 보호막 185a: 제1 접촉 구멍
185b: 제2 접촉 구멍 185c: 개구부
191a: 제1 부화소 전극 191b: 제2 부화소 전극

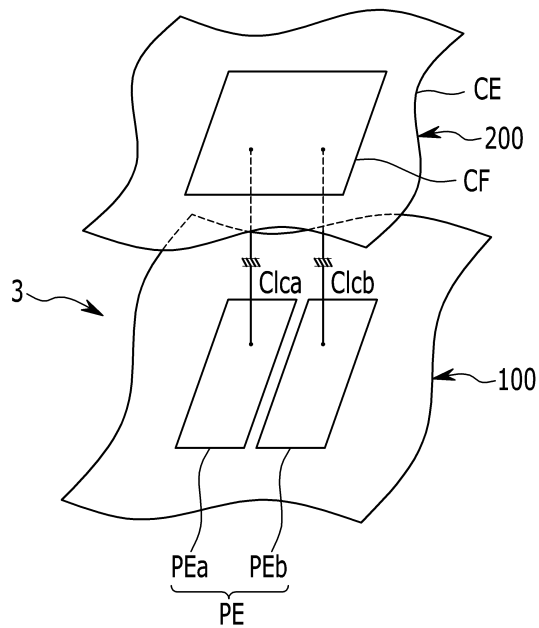
197: 차폐 전극 270: 공통 전극

도면

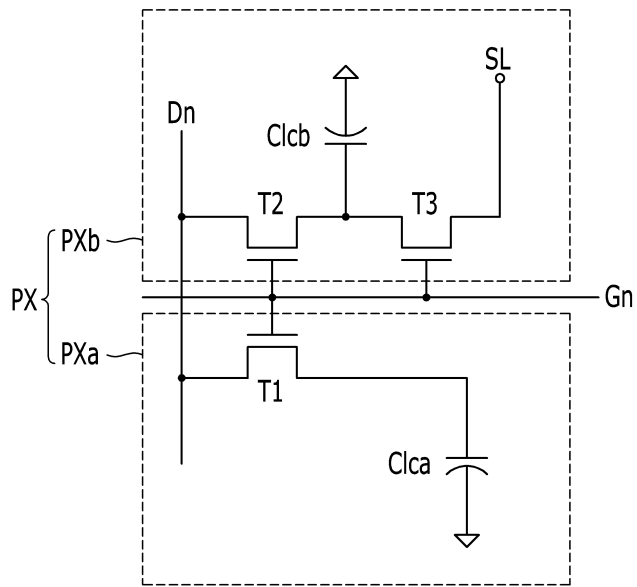
도면1



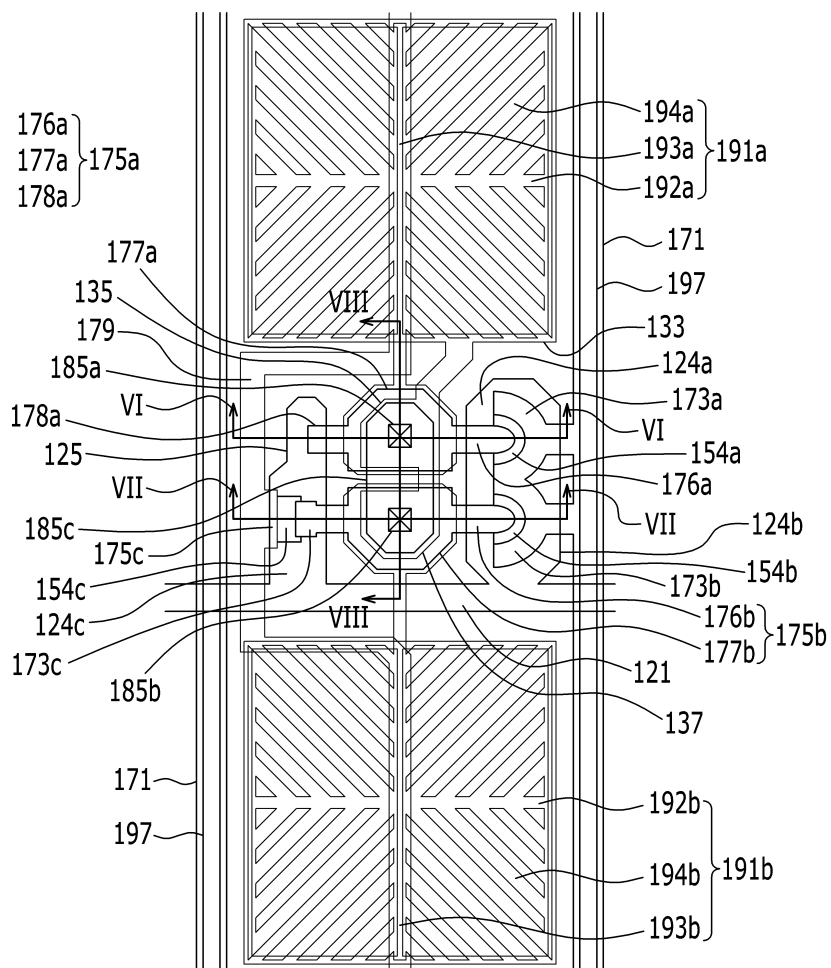
도면2



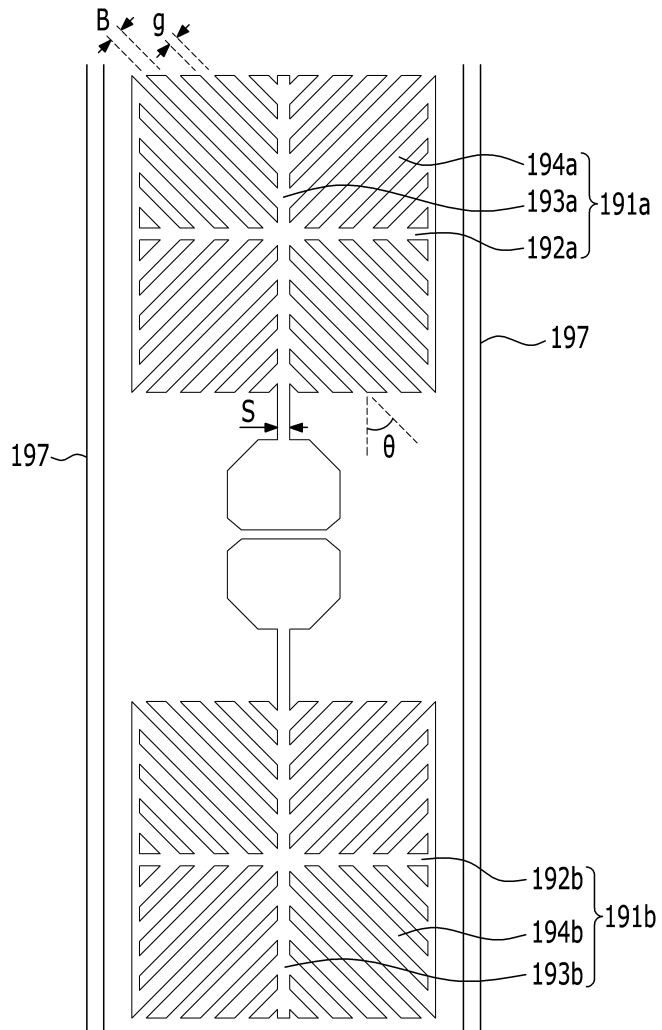
도면3



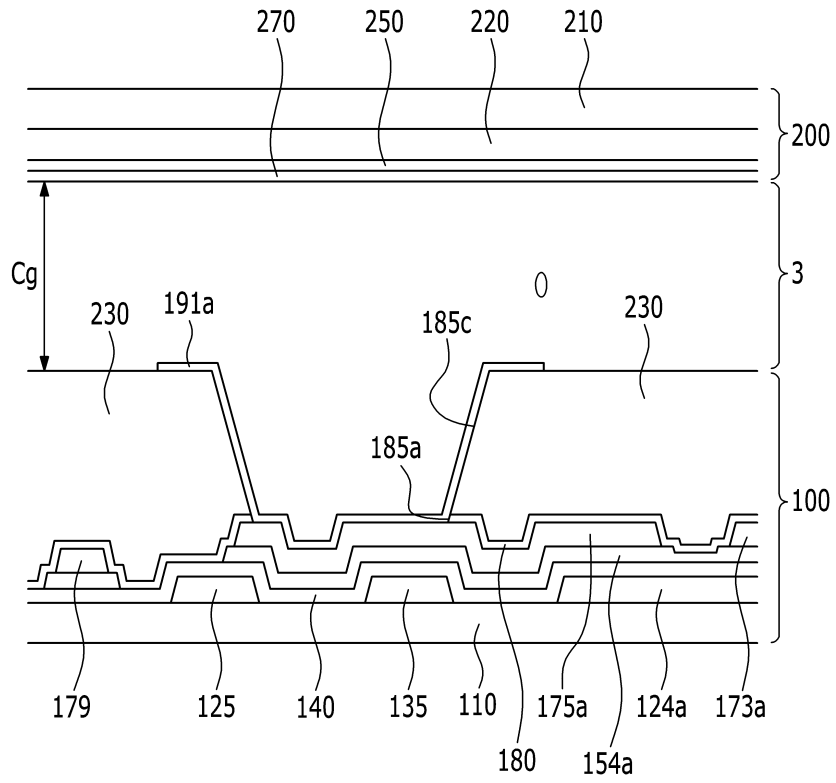
도면4



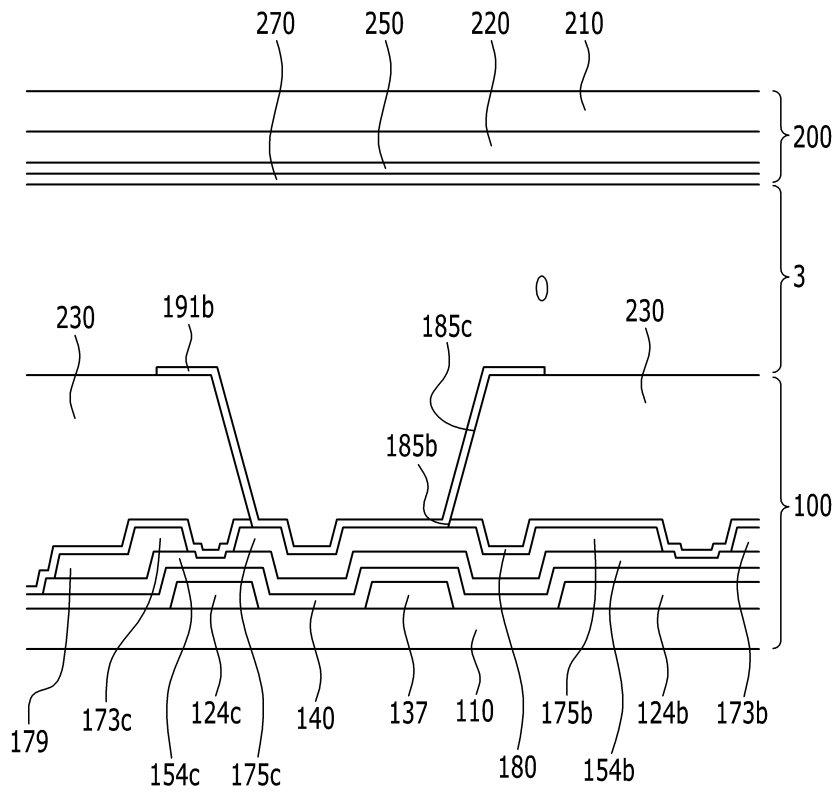
도면5



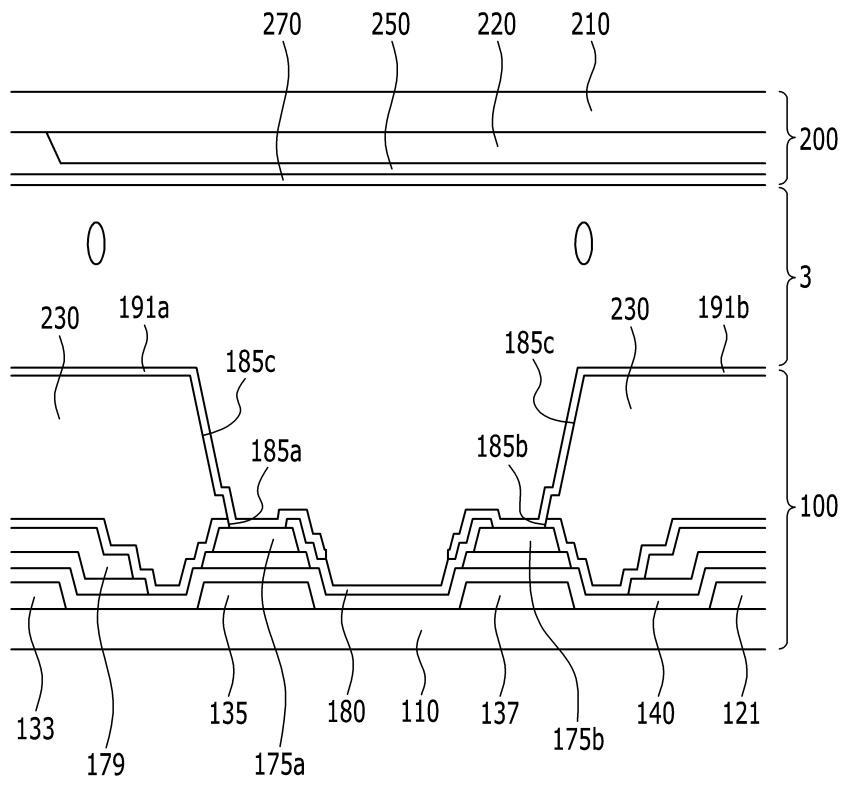
도면6



도면7



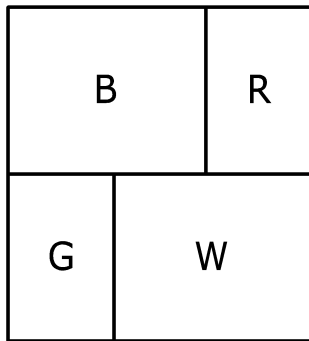
도면8



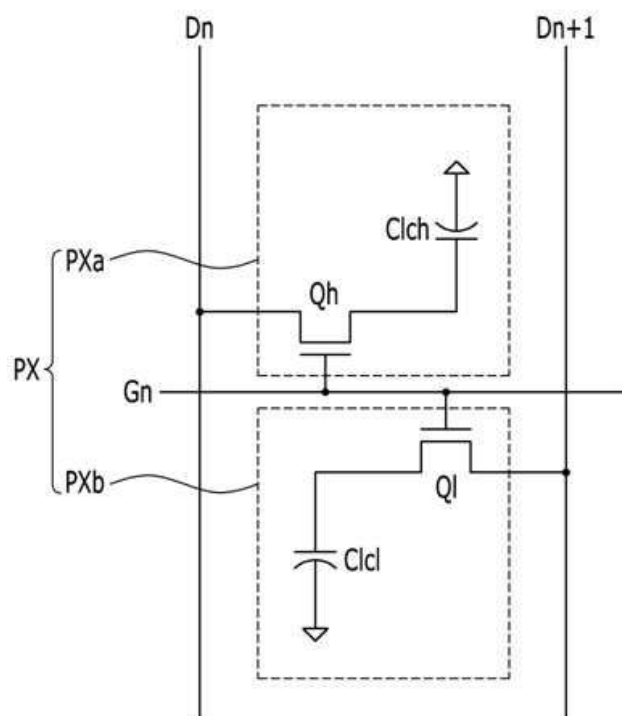
도면9

R	B
G	W

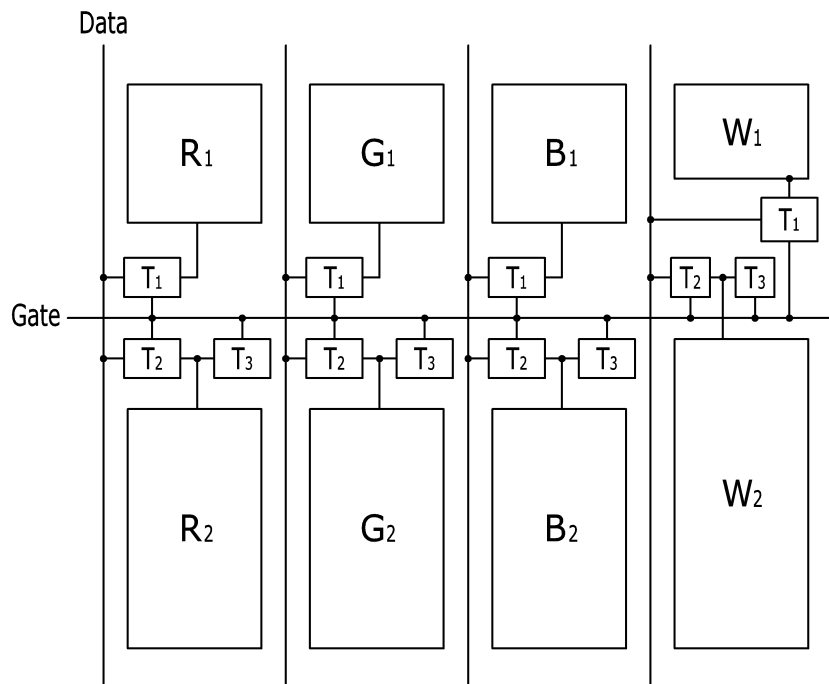
도면10



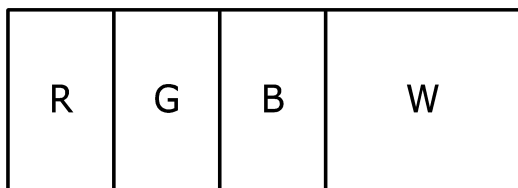
도면11



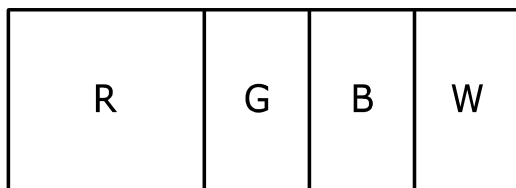
도면12



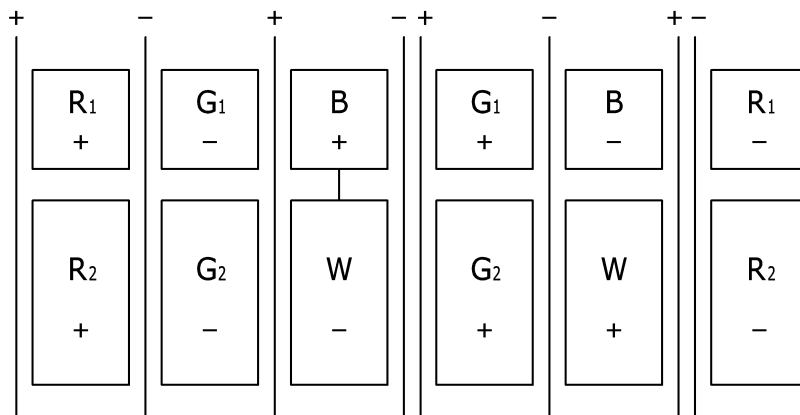
도면13



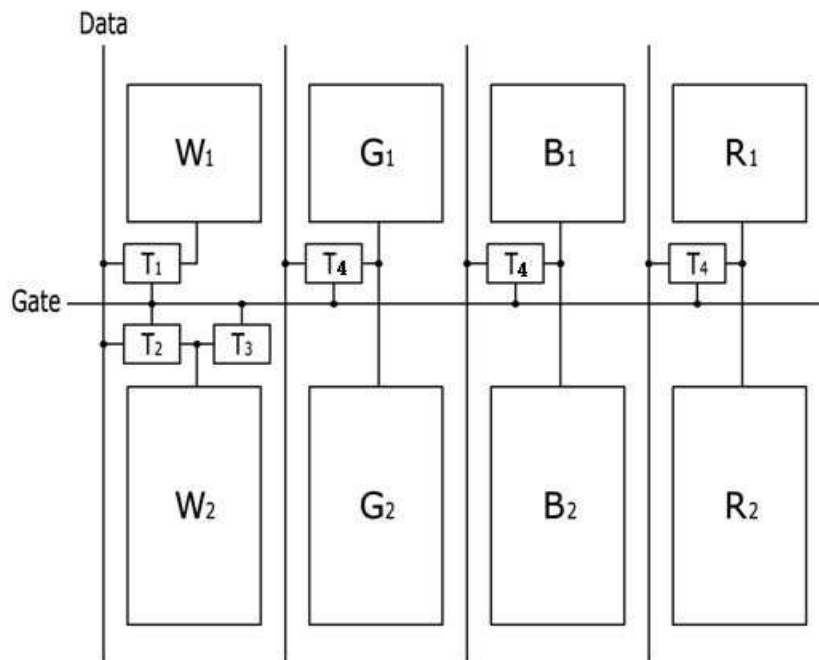
도면14



도면15



도면16



专利名称(译)	液晶显示器技术领域本发明涉及液晶显示器		
公开(公告)号	KR1020160084553A	公开(公告)日	2016-07-14
申请号	KR1020150000722	申请日	2015-01-05
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM HYUNG JUNE 김형준 LEE SUN HWA 이선화 LEE YUN SEOK 이운석 LIM SANG UK 임상옥		
发明人	김형준 이선화 이운석 임상옥		
IPC分类号	G09G3/36 G02F1/1368 G09G5/10 G02F1/133		
CPC分类号	G09G3/36 G09G5/10 G02F1/1368 G02F1/133 H01L27/1251 G02F1/133514 G02F1/133707 G02F1/13624 H01L27/1222 H01L27/124 H01L27/3213 H01L27/3216 H01L29/78696		
外部链接	Espacenet		

摘要(译)

在包括红色像素，蓝色像素，绿色像素和白色像素，多条栅极线，多条数据线和多条维持电极线的显示装置中，包括在红色像素和绿色像素中的薄膜晶体管的沟道宽度是其中，包括在蓝色像素和白色像素中的薄膜晶体管的沟道宽度或者包括在红色像素和绿色像素中的薄膜晶体管的沟道长度包括在蓝色像素和白色像素中，通道长度，蓝色像素和白色像素的尺寸大于红色像素和绿色像素的尺寸。 临床之怒

