(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0000972
(43) 공개일자 2015년01월06일

(51) 국제특허분류(Int. Cl.)
G02F 1/1333 (2006.01) *G06F 3/041* (2006.01)
(21) 출원번호 10-2013-0073424
(22) 출원일자 2013년06월26일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
김현영
경기도 용인시 기흥구 삼성2로 95 (농서동)
박지련
경기도 용인시 기흥구 삼성2로 95 (농서동)
(뒷면에 계속)
(74) 대리인
강신섭, 문용호, 이용우

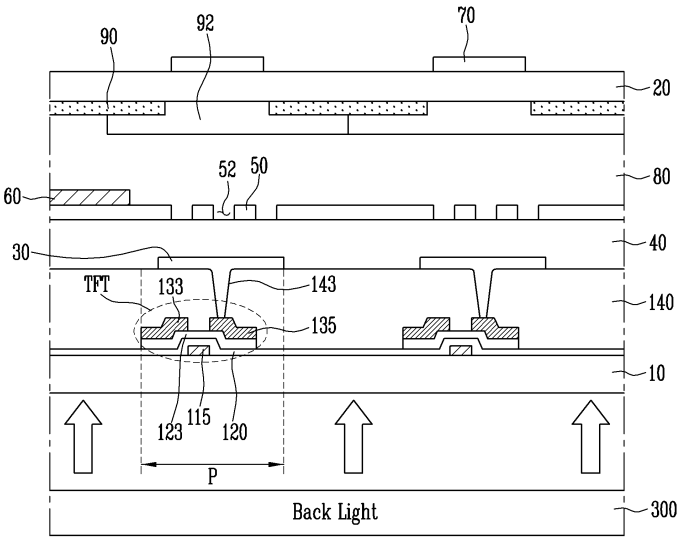
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 **터치센서 내장형 액정표시장치의 제조방법**

(57) 요 약

본 발명은 제1 기판 상에 다수의 박막 트랜지스터를 형성하는 단계; 상기 각 박막 트랜지스터와 연결되는 화소 전극을 형성하는 단계; 상기 화소 전극 상에 절연막을 형성하는 단계; 및 개구부가 형성된 다수의 제1 터치 전극 및 상기 제1 터치 전극과 연결되는 구동 배선을 상기 절연막 상에 형성하는 단계; 를 포함하는 터치센서 내장형 액정표시장치의 제조방법에 관한 것이다. 본 발명에 따르면, 마스크 사용을 절감함으로써, 제조 시간 및 제조 비용을 줄일 수 있는 터치센서 내장형 액정표시장치의 제조방법을 제공할 수 있다.

대 표 도 - 도4



(72) 발명자

조세일

경기도 용인시 기흥구 삼성2로 95 (농서동)

김기훈

경기도 용인시 기흥구 삼성2로 95 (농서동)

김정선

경기도 용인시 기흥구 삼성2로 95 (농서동)

박희상

경기도 용인시 기흥구 삼성2로 95 (농서동)

특허청구의 범위

청구항 1

제1 기판 상에 다수의 박막 트랜지스터를 형성하는 단계;

상기 각 박막 트랜지스터와 연결되는 화소 전극을 형성하는 단계;

상기 화소 전극 상에 절연막을 형성하는 단계; 및

개구부가 형성된 다수의 제1 터치 전극 및 상기 제1 터치 전극과 연결되는 구동 배선을 상기 절연막 상에 형성하는 단계; 를 포함하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 2

제1항에 있어서, 상기 박막 트랜지스터를 형성하는 단계는,

상기 제1 기판 상에 게이트 전극을 형성하고, 상기 게이트 전극 상에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상에 액티브층 및 제1 금속층을 순차적으로 형성하는 단계; 및

상기 액티브층과 제1 금속층을 패터닝하여, 상기 박막 트랜지스터의 소스 전극, 드레인 전극 및 액티브 패턴층을 형성하는 단계; 를 포함하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 3

제2항에 있어서, 상기 박막 트랜지스터의 소스 전극, 드레인 전극 및 액티브 패턴층을 형성하는 단계는,

상기 제1 금속층 상에 제1 포토레지스트막을 형성하는 단계;

제1 하프톤 마스크를 이용해 상기 제1 포토레지스트막을 패터닝함으로써, 제1 높이를 갖는 제1 포토레지스트 패턴과 제2 높이를 갖는 제2 포토레지스트 패턴을 포함하며, 상호 이격되는 포토레지스트 패턴을 형성하는 단계;

상기 포토레지스트 패턴 사이로 노출되는 제1 금속층과 액티브층을 제거하는 단계;

상기 제1 포토레지스트 패턴을 제거하는 단계; 및

상기 제1 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제1 금속층을 제거하는 단계; 를 포함하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 4

제3항에 있어서, 상기 박막 트랜지스터의 소스 전극, 드레인 전극 및 액티브 패턴층을 형성하는 단계는,

상기 제1 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제1 금속층을 제거하는 단계 이후, 잔존하는 제2 포토레지스트 패턴을 제거하는 단계; 를 더 포함하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 5

제3항에 있어서,

상기 제1 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제1 금속층을 제거하는 단계 이후, 잔존하는 제1 금속층은 상기 소스 전극 및 드레인 전극이 되고, 잔존하는 액티브층은 상기 액티브 패턴층이 되는 것을 특징으로 하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 6

제3항에 있어서, 상기 제1 포토레지스트 패턴의 제1 높이는,

상기 제2 포토레지스트 패턴의 제2 높이보다 낮은 것을 특징으로 하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 7

제3항에 있어서, 상기 제2 포토레지스트 패턴은,

상기 제1 포토레지스트 패턴의 양측에 각각 연결되는 것을 특징으로 하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 8

제1항에 있어서, 상기 제1 터치 전극 및 구동 배선을 형성하는 단계는,

상기 절연막 상에 도전층 및 제2 금속층을 순차적으로 형성하는 단계;

상기 제2 금속층 상에 제2 포토레지스트막을 형성하는 단계;

제2 하프톤 마스크를 이용해 상기 제2 포토레지스트막을 패터닝함으로써, 제3 높이를 갖는 제3 포토레지스트 패턴과 제4 높이를 갖는 제4 포토레지스트 패턴을 형성하는 단계;

상기 제3 포토레지스트 패턴과 상기 제4 포토레지스트 패턴이 존재하지 않는 영역에 위치한 상기 제2 금속층 및 상기 도전층을 제거하는 단계;

상기 제3 포토레지스트 패턴을 제거하는 단계; 및

상기 제3 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제2 금속층을 제거하는 단계; 를 포함하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 9

제8항에 있어서, 상기 제1 터치 전극 및 구동 배선을 형성하는 단계는,

상기 제3 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제2 금속층을 제거하는 단계 이후, 잔존하는 제4 포토레지스트 패턴을 제거하는 단계; 를 더 포함하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 10

제8항에 있어서,

상기 제3 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제2 금속층을 제거하는 단계 이후, 잔존하는 도전층은 상기 제1 터치 전극이 되고, 잔존하는 제2 금속층은 상기 구동 배선이 되는 것을 특징으로 하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 11

제8항에 있어서, 제3 포토레지스트 패턴의 제3 높이는,

제4 포토레지스트 패턴의 제4 높이보다 낮은 것을 특징으로 하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 12

제1항에 있어서, 상기 화소 전극은,

투명 도전성 물질로 형성된 것을 특징으로 하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 13

제8항에 있어서, 상기 도전층은,

투명 도전성 물질로 형성된 것을 특징으로 하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 14

제1항에 있어서,

상기 제1 터치 전극과 이격되어 위치하는 다수의 제2 터치 전극을 형성하는 단계; 를 더 포함하는 터치센서 내

장형 액정표시장치의 제조방법.

청구항 15

제14항에 있어서, 상기 제2 터치 전극은,

상기 제1 터치 전극과 정전용량 방식의 터치 센서로 구동하는 것을 특징으로 하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 16

제14항에 있어서, 상기 제2 터치 전극은,

투명 도전성 물질로 형성된 것을 특징으로 하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 17

제14항에 있어서, 상기 제2 터치 전극은,

상기 제1 기판과의 사이에 액정층을 개재하는 제2 기판에 위치하는 것을 특징으로 하는 터치센서 내장형 액정표시장치의 제조방법.

청구항 18

제14항에 있어서, 상기 제2 터치 전극은,

상기 제1 터치 전극과 상호 교차되는 것을 특징으로 하는 터치센서 내장형 액정표시장치의 제조방법.

명 세 서

기 술 분 야

[0001] 본 발명은 터치센서 내장형 액정표시장치의 제조방법에 관한 것으로, 보다 상세하게는 제조 시간 및 제조 비용 등을 절감할 수 있는 터치센서 내장형 액정표시장치의 제조방법에 관한 것이다.

배 경 기 술

[0002] 최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시장치인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박막형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다. 특히, 이러한 평판표시장치 중 액정표시장치(Liquid Crystal Display; LCD)는 액정의 광학적 이방성을 이용하여 이미지를 표현하는 장치로서, 해상도와 컬러표시 및 화질 등에서 우수하여 노트북이나 데스크탑 모니터 등에 활발하게 적용되고 있다.

[0003] 한편, 입력의 편리성에 의한 사용자의 요구에 따라 이러한 액정표시장치에도 화면에 나타난 지시 내용을 사람의 손 또는 물체로 선택하여 사용자의 명령을 입력할 수 있도록 한 터치스크린 기능이 필요하게 되었다.

[0004] 터치센서는 사람의 손 또는 물체가 근접하거나 접촉하는 것을 검출함으로써, 사용자의 명령을 표시장치 등에 입력할 수 있도록 도움을 주는 장치이다.

[0005] 이를 위해, 터치센서는 영상표시장치에 구비되어 사람의 손 또는 물체에 의해 접촉된 접촉위치를 전기적 신호로 변환한다. 이에 따라, 접촉위치에서 선택된 지시 내용이 입력신호로 받아들여진다.

[0006] 이와 같은 터치센서는 키보드 및 마우스와 같이 영상표시장치에 연결되어 동작하는 별도의 입력장치를 대체할 수 있기 때문에 그 이용범위가 점차 확장되고 있는 추세이다.

[0007] 터치센서를 구현하는 방식으로는 저항막 방식, 광감지 방식 및 정전용량 방식 등이 알려져 있으며, 이 중 정전용량 방식의 터치센서는 사람의 손 또는 물체가 접촉될 때 도전성 전극이 주변의 다른 전극 또는 접지 전극 등과 형성하는 정전용량의 변화를 감지함으로써, 접촉위치를 검출해 낼 수 있다.

[0008] 이와 같은 터치센서는 액정표시장치와 별도로 제작된 후, 액정표시장치의 외면에 부착되어 제품화되는 경우가 많았다.

[0009] 그러나, 이와 같이 터치센서가 액정표시장치의 외면에 부착되는 경우 터치센서와 액정표시장치 사이의 점착층이 필요하고, 액정표시장치와는 별도로 터치센서의 형성 공정이 요구되므로 공정 시간 및 공정 비용이 증가되는 단점이 있다. 또한, 터치센서가 액정표시장치 외면에 부착됨에 의해 액정표시장치의 전체 두께가 증가되는 단점이 있었다.

[0010] 따라서, 최근에는 액정표시장치의 공통전극을 터치 센싱 전극으로 활용하는 터치센서 내장형 액정표시장치가 주목받고 있으나, 제조 시간 및 제조 비용을 줄이기 위하여 제조 공정을 보다 간소화할 필요가 있었다.

발명의 내용

해결하려는 과제

[0011] 상술한 문제점을 해결하기 위해 안출된 본 발명의 목적은 마스크 사용을 절감함으로써, 제조 시간 및 제조 비용을 줄일 수 있는 터치센서 내장형 액정표시장치의 제조방법을 제공하기 위한 것이다.

과제의 해결 수단

[0012] 상기한 바와 같은 목적을 달성하기 위한 본 발명의 특징에 따르면, 본 발명은 제1 기판 상에 다수의 박막 트랜지스터를 형성하는 단계, 상기 각 박막 트랜지스터와 연결되는 화소 전극을 형성하는 단계, 상기 화소 전극 상에 절연막을 형성하는 단계 및 개구부가 형성된 다수의 제1 터치 전극 및 상기 제1 터치 전극과 연결되는 구동 배선을 상기 절연막 상에 형성하는 단계를 포함한다.

[0013] 또한, 상기 박막 트랜지스터를 형성하는 단계는, 상기 제1 기판 상에 게이트 전극을 형성하고, 상기 게이트 전극 상에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막 상에 액티브층 및 제1 금속층을 순차적으로 형성하는 단계 및 상기 액티브층과 제1 금속층을 패터닝하여, 상기 박막 트랜지스터의 소스 전극, 드레인 전극 및 액티브 패턴층을 형성하는 단계를 포함한다.

[0014] 또한, 상기 박막 트랜지스터의 소스 전극, 드레인 전극 및 액티브 패턴층을 형성하는 단계는, 상기 제1 금속층 상에 제1 포토레지스트막을 형성하는 단계, 제1 하프톤 마스크를 이용해 상기 제1 포토레지스트막을 패터닝함으로써, 제1 높이를 갖는 제1 포토레지스트 패턴과 제2 높이를 갖는 제2 포토레지스트 패턴을 포함하며, 상호 이격되는 포토레지스트 패턴을 형성하는 단계, 상기 포토레지스트 패턴 사이로 노출되는 제1 금속층과 액티브층을 제거하는 단계, 상기 제1 포토레지스트 패턴을 제거하는 단계 및 상기 제1 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제1 금속층을 제거하는 단계를 포함한다.

[0015] 또한, 상기 박막 트랜지스터의 소스 전극, 드레인 전극 및 액티브 패턴층을 형성하는 단계는, 상기 제1 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제1 금속층을 제거하는 단계 이후, 잔존하는 제2 포토레지스트 패턴을 제거하는 단계를 더 포함한다.

[0016] 또한, 상기 제1 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제1 금속층을 제거하는 단계 이후, 잔존하는 제1 금속층은 상기 소스 전극 및 드레인 전극이 되고, 잔존하는 액티브층은 상기 액티브 패턴층이 되는 것을 특징으로 한다.

[0017] 또한, 상기 제1 포토레지스트 패턴의 제1 높이는, 상기 제2 포토레지스트 패턴의 제2 높이보다 낮은 것을 특징으로 한다.

[0018] 또한, 상기 제2 포토레지스트 패턴은, 상기 제1 포토레지스트 패턴의 양측에 각각 연결되는 것을 특징으로 한다.

[0019] 또한, 상기 제1 터치 전극 및 구동 배선을 형성하는 단계는, 상기 절연막 상에 도전층 및 제2 금속층을 순차적으로 형성하는 단계, 상기 제2 금속층 상에 제2 포토레지스트막을 형성하는 단계, 제2 하프톤 마스크를 이용해 상기 제2 포토레지스트막을 패터닝함으로써, 제3 높이를 갖는 제3 포토레지스트 패턴과 제4 높이를 갖는 제4 포토레지스트 패턴을 형성하는 단계, 상기 제3 포토레지스트 패턴과 상기 제4 포토레지스트 패턴이 존재하지 않는 영역에 위치한 상기 제2 금속층 및 상기 도전층을 제거하는 단계, 상기 제3 포토레지스트 패턴을 제거하는 단계 및 상기 제3 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제2 금속층을 제거하는 단계를 포함한다.

[0020] 또한, 상기 제1 터치 전극 및 구동 배선을 형성하는 단계는, 상기 제3 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제2 금속층을 제거하는 단계 이후, 잔존하는 제4 포토레지스트 패턴을 제거하는 단계를 더 포

함한다.

[0021] 또한, 상기 제3 포토레지스트 패턴이 제거됨에 의하여, 외부로 노출되는 제2 금속층을 제거하는 단계 이후, 잔존하는 도전층은 상기 제1 터치 전극이 되고, 잔존하는 제2 금속층은 상기 구동 배선이 되는 것을 특징으로 한다.

[0022] 또한, 제3 포토레지스트 패턴의 제3 높이는, 제4 포토레지스트 패턴의 제4 높이보다 낮은 것을 특징으로 한다.

[0023] 또한, 상기 화소 전극은, 투명 도전성 물질로 형성된 것을 특징으로 한다.

[0024] 또한, 상기 도전층은, 투명 도전성 물질로 형성된 것을 특징으로 한다.

[0025] 또한, 상기 제1 터치 전극과 이격되어 위치하는 다수의 제2 터치 전극을 형성하는 단계를 더 포함한다.

[0026] 또한, 상기 제2 터치 전극은, 상기 제1 터치 전극과 정전용량 방식의 터치 센서로 구동하는 것을 특징으로 한다.

[0027] 또한, 상기 제2 터치 전극은, 투명 도전성 물질로 형성된 것을 특징으로 한다.

[0028] 또한, 상기 제2 터치 전극은, 상기 제1 기판과의 사이에 액정층을 개재하는 제2 기판에 위치하는 것을 특징으로 한다.

[0029] 또한, 상기 제2 터치 전극은, 상기 제1 터치 전극과 상호 교차되는 것을 특징으로 한다.

발명의 효과

[0030] 이상 살펴본 바와 같은 본 발명에 따르면, 마스크 사용을 절감함으로써, 제조 시간 및 제조 비용을 줄일 수 있는 터치센서 내장형 액정표시장치의 제조방법을 제공할 수 있다.

도면의 간단한 설명

[0031] 도 1은 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 화소를 나타낸 도면이다.

도 2는 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제1 터치 전극 및 구동 배선을 나타낸 도면이다.

도 3은 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제2 터치 전극을 나타낸 도면이다.

도 4는 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 요부 단면도이다.

도 5a 내지 도 5g는 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제조방법 중 박막 트랜지스터 형성 단계를 나타낸 도면이다.

도 6a 및 도 6b는 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제조방법 중 화소 전극 형성 단계를 나타낸 도면이다.

도 7은 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제조방법 중 절연막 형성 단계를 나타낸 도면이다.

도 8a 내지 도 8f는 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제조방법 중 제1 전극 및 구동 배선 형성 단계를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0032] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

[0033] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 이하의 설명에서 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다. 또한, 도면에서 본 발명과 관계없는 부분은 본 발명의 설명을 명확하게 하기 위하여 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다.

[0034] 이하, 본 발명의 실시예들 및 이를 설명하기 위한 도면들을 참고하여 본 발명의 실시예에 의한 터치센서 내장형

액정표시장치의 제조방법에 대해 설명하도록 한다.

[0035] 도 1은 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 화소를 나타낸 도면이고, 도 2는 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제1 터치 전극 및 구동 배선을 나타낸 도면이다.

[0036] 또한, 도 3은 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제2 터치 전극을 나타낸 도면이고, 도 4는 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 요부 단면도이다.

[0037] 특히, 도 4는 도 3에서 A-B 선을 기준으로 자른 단면을 표시한 것이고, 설명의 편의를 위하여 박막 트랜지스터(TFT) 및 화소 전극(30)의 단면도 함께 표시하였다.

[0038] 도 1 내지 도 4를 참조하면, 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치는 제1 기판(10), 화소(P), 화소 전극(30), 절연막(40), 제1 터치 전극(50), 구동 배선(60), 액정층(80), 제2 기판(20), 제2 터치 전극(70)을 포함할 수 있다.

[0039] 제1 기판(10)에는 상호 교차하는 게이트 배선들(G1 내지 Gn)과 데이터 배선들(D1 내지 Dm)이 배열될 수 있다.

[0040] 또한, 제1 기판(10)에는 게이트 배선 및 데이터 배선과 각각 연결되는 다수의 화소(P)가 위치할 수 있다.

[0041] 이 때, 화소(P)는 게이트 배선 및 데이터 배선에 접속되는 박막 트랜지스터(TFT)와, 상기 박막 트랜지스터(TFT)에 접속되는 화소 전극(30)으로 이루어질 수 있다.

[0042] 또한, 제1 기판(10)의 하부에는 화상 표시를 위해 빛을 제공하는 백라이트(300)가 설치될 수 있다.

[0043] 제1 기판(10)은 다수의 화소(P)가 위치하여 화상을 표시하는 표시 영역과, 각종 구동부 및 배선들이 위치하는 비표시 영역을 포함할 수 있다.

[0044] 이러한 비표시 영역에는 게이트 배선들(G1 내지 Gn)로 게이트 신호를 공급하는 게이트 구동부(3), 데이터 배선들(D1 내지 Dm)로 데이터 신호를 공급하는 데이터 구동부(4), 구동 배선(60)을 통해 제1 터치 전극(50)으로 터치 구동 신호(Sd) 및 공통 전압(Vcom)을 공급하는 터치 전극 구동부(5) 및 상기 구동부들을 제어하기 위한 타이밍 제어부(6)가 위치할 수 있다.

[0045] 박막 트랜지스터(TFT)는 게이트 배선들(G1 내지 Gn)과 데이터 배선들(D1 내지 Dm)의 교차 지점에 위치하여, 각 화소(P)에 포함된 화소 전극(30)과 연결될 수 있다.

[0046] 도 4에 도시된 바와 같이, 박막 트랜지스터(TFT)는 제1 기판(10) 상에 위치할 수 있다.

[0047] 박막 트랜지스터(TFT)는 게이트 배선과 연결되는 게이트 전극(115), 소스/드레인 전극(133, 135), 상기 게이트 전극(115)과 소스/드레인 전극 사이(133, 135)에 형성되는 액티브 패턴층(123)으로 구성될 수 있다

[0048] 또한, 상기 게이트 전극(115) 상부에는 게이트 절연막(120)이 형성되고, 소스/드레인 전극(133, 135) 상부에는 보호층(140)이 형성될 수 있다.

[0049] 게이트 절연막(120)과 보호층(140)은 실리콘 산화막(SiOx)이나 실리콘 질화막(SiNx) 등과 같은 절연 물질으로 형성될 수 있다.

[0050] 보호층(140)은 소스 전극(133) 또는 드레인 전극(135)을 노출시키는 컨택홀(143)을 구비할 수 있다. 도 4에서는 드레인 전극(135)이 컨택홀(143)에 의해 노출된 경우를 일 예로 도시하였다.

[0051] 게이트 전극(115) 및 소스/드레인 전극(133, 135)은 몰리브덴(Mo), 텅스텐(W), 티타늄(Ti), 알루미늄(Al) 등의 금속, 또는 이들 금속의 합금이나 적층 구조로 형성될 수 있으며, 이들에 제한되지는 않는다.

[0052] 보호층(140) 상부에는 화소 전극(30)이 형성되며, 상기 화소 전극(30)은 상기 컨택홀(143)을 통해 소스 전극(133) 또는 드레인 전극(135)과 연결될 수 있다. 도 4에서는 화소 전극(30)이 컨택홀(143)을 통해 드레인 전극(135)과 연결된 경우를 일 예로 도시하였다.

[0053] 화소 전극(30)은 백라이트(300)로부터 제공되는 빛의 투과도를 높이기 위하여, 투명 도전성 물질로 형성되는 것이 바람직하나, 불투명 금속 등과 같은 여타 도전성 물질로도 형성될 수 있다.

[0054] 예를 들어, 화소 전극(30)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), 그래핀(Graphene), 탄소나노튜브(Carbon nanotube), AgNWs(Silver Nanowires) 등으로 형성될 수 있다.

[0055] 화소 전극(30)과 보호층(140)의 상부에는 절연막(40)이 형성될 수 있다.

[0056] 절연막(40)은 실리콘 산화막(SiOx)이나 실리콘 질화막(SiNx) 등과 같은 절연 물질으로 형성될 수 있다.

[0057] 이 때, 절연막(40) 상에는 다수의 제1 터치 전극(50)과 구동 배선(60)이 위치할 수 있다.

[0058] 도 2를 참조하면, 제1 터치 전극(50)은 제1 방향(일 예로, 수평 방향)을 따라 길게 연장 형성되고, 제2 방향(일 예로, 수직 방향)을 따라 다수개가 배열될 수 있다.

[0059] 이 때, 제1 터치 전극(50)은 적어도 한 행의 화소들(P)과 대응될 수 있다. 일 예로 도 2에서는 제1 터치 전극(50)이 한 행의 화소들(P)에 대응하여 위치하는 경우를 도시하였으나, 제1 터치 전극(50)은 여러 행의 화소들(P)에 대응하여 위치할 수도 있다.

[0060] 제1 터치 전극(50)과 그에 대응되는 화소(P)의 화소 전극(30) 사이의 전계 형성을 위하여, 제1 터치 전극(50)에는 다수의 개구부(52)가 형성되는 것이 바람직하다.

[0061] 도 2에서는 각 화소(P)와 3개의 개구부(52)가 대응되도록 도시되었으나, 이는 하나의 실시예일뿐 다양하게 변화 가능하다.

[0062] 제1 터치 전극(50)은 투명 도전성 물질로 형성되는 것이 바람직하나, 불투명 금속 등과 같은 여타 도전성 물질로도 형성될 수 있다.

[0063] 일례로, 제1 터치 전극(50)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), 그래핀(Graphene), 탄소나노튜브(Carbon nanotube), AgNWs(Silver Nanowires) 등으로 형성될 수 있다.

[0064] 구동 배선(60)은 제1 터치 전극(50)의 일단에 연결되어, 제1 터치 전극(50)으로 터치 구동 신호(Sd) 및 공통 전압(Vcom)을 전달할 수 있다.

[0065] 이를 위하여, 구동 배선(60)은 제1 터치 전극(50)과 터치 전극 구동부(5) 사이를 전기적으로 연결시킬 수 있다.

[0066] 예를 들어, 구동 배선(60)은 제1 터치 전극(50)의 일단으로부터 비표시 영역을 따라 연장 형성됨으로써, 별도의 패드부(미도시)를 통해 터치 전극 구동부(5)와 연결될 수 있다.

[0067] 구동 배선(60)은 몰리브덴(Mo), 은(Ag), 티타늄(Ti), 구리(Cu), 알루미늄(Al), 몰리브덴/알루미늄/몰리브덴(Mo/Al/Mo) 등의 저저항 금속으로 형성될 수 있다.

[0068] 제2 기판(20)은 제1 기판(10)과 서로 마주보도록 위치하고, 제1 기판(10)과 제2 기판(20) 사이에는 액정층(80)이 개재될 수 있다.

[0069] 제2 기판(20)에는 게이트 배선들(G1 내지 Gn), 데이터 배선들(D1 내지 Dm), 박막트랜지스터(TFT), 구동 배선(60) 등이 위치한 영역을 가리도록 각 화소(P) 영역을 둘러싸는 격자 형상의 블랙매트릭스(90)가 형성될 수 있다.

[0070] 또한, 블랙 매트릭스(90) 내부에는 각 화소(P)에 대응되도록 배열되는 컬러필터 패턴(92)이 존재할 수 있다.

[0071] 제1 기판(10)과 제2 기판(20)은 유리, 플라스틱, 실리콘 또는 합성수지와 같은 절연성을 가지는 재질로 이루어질 수 있다.

[0072] 또한, 제1 기판(10)과 제2 기판(20)은 휘거나 접힘이 가능하도록 유연성을 가지는 필름으로 구현될 수 있다.

[0073] 제2 기판(20)에는 제1 터치 전극(50)과 함께 상호 정전용량 방식의 터치 센서로 구동 가능한 제2 터치 전극(70)이 형성될 수 있다.

[0074] 도 3을 참조하면, 제2 터치 전극(70)은 제1 터치 전극(50)과 교차되도록 다수개가 배치될 수 있다. 예를 들어, 제2 터치 전극(70)은 제2 방향(일 예로, 수직 방향)을 따라 길게 연장 형성되고, 제1 방향(일 예로, 수평 방향)을 따라 다수개가 배열될 수 있다.

[0075] 제2 터치 전극(70)은 투명 도전성 물질로 형성되는 것이 바람직하나, 불투명 금속 등과 같은 여타 도전성 물질로도 형성될 수 있다.

[0076] 일례로, 제2 터치 전극(70)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), 그래핀(Graphene), 탄소나노튜브(Carbon nanotube), AgNWs(Silver Nanowires) 등으로 형성될 수 있다.

[0077] 이와 같은 구조를 갖는 터치센서 내장형 액정표시장치의 화상 표시 동작을 간략히 설명하면 다음과 같다.

[0078] 먼저 각 화소(P)에 구비된 박막트랜지스터(Tr)의 게이트 전극(115)으로 게이트 신호가 인가되면 액티브 패턴층(123)이 활성화되며, 이에 소스 전극(133)은 상기 소스 전극(133)과 연결된 데이터 배선으로부터 인가되는 데이터 신호를 하부의 액티브 패턴층(123)을 거쳐 소정 간격 이격된 드레인 전극(135)으로 전달할 수 있다.

[0079] 이 때, 상기 드레인 전극(135)은 컨택홀(143)을 통해 화소 전극(30)과 전기적으로 연결되므로, 상기 데이터 신호의 전압은 화소 전극(30)에 인가될 수 있다.

[0080] 이에 상기 화소 전극(30)에 인가된 전압과 제1 터치 전극(50)에 인가된 전압의 차이에 해당하는 전압에 대응하여 액정층(80) 내의 액정분자 배열이 조절됨으로써 소정의 화상이 표시되는 것이다.

[0081] 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치에서는 제1 터치 전극(50)이 화상 표시 기간 동안 공통 전극의 역할을 수행하므로, 다수의 제1 터치 전극(50)은 화상 표시 기간 동안에 동일한 공통 전압(Vcom)을 공급받을 수 있다.

[0082] 즉, 종래의 일반적인 액정표시장치의 경우 일체로 형성된 하나의 공통 전극을 사용하였으나, 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치는 공통 전극을 분할하여 다수개의 제1 터치 전극(50)으로 사용함으로써, 종래의 공통 전극을 정전용량 방식의 터치 전극으로 활용할 수 있다.

[0083] 이를 위하여, 터치 구동 기간 동안에는 제1 터치 전극(50)으로 공통 전압(Vcom)이 아닌 터치 구동 신호(Sd)가 전달될 수 있다.

[0084] 터치 구동 신호(Sd)는 멀티 터치의 검출을 위하여 다수의 제1 터치 전극(50)에 순차적으로 공급될 수 있다.

[0085] 제1 터치 전극(50)과 제2 터치 전극(70)이 서로 교차되는 지점에 대해서는 제1 터치 전극(50)과 제2 터치 전극(70) 간의 상호 정전용량(Mutual Capacitance)이 형성되며, 상기 상호 정전용량이 형성되는 각 교차점은 터치 인식을 구현하는 각각의 감지셀로 동작할 수 있다.

[0086] 상기 각 감지셀에서 생성된 상호 정전용량은, 상기 각 감지셀에 연결된 제1 터치 전극(50)에 터치 구동 신호(Sd)가 인가되는 경우 상기 각 감지셀에 연결된 제2 터치 전극(70)으로 커플링된 감지신호를 발생시킨다. 따라서, 사용자의 손가락 등이 액정표시장치에 접촉하는 경우 상호 정전용량의 변화가 발생하게 되고, 이에 따라 감지신호 역시 변화하게 되어 터치를 인식할 수 있게 된다.

[0087] 화상 표시 동작의 수행을 위하여, 터치 전극 구동부(5)는 화상 표시 기간 동안 공통 전압(Vcom)을 구동 배선(60)을 통해 제1 터치 전극(50)으로 공급할 수 있다.

[0088] 또한, 터치 센싱 동작을 수행하기 위하여, 터치 전극 구동부(5)은 터치 구동 기간 동안 터치 구동 신호(Sd)을 구동 배선(60)을 통해 제1 터치 전극(50)으로 공급할 수 있다.

[0089] 도 5a 내지 도 5g는 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제조방법 중 박막 트랜지스터 형성 단계를 나타낸 도면이다.

[0090] 도 5a 내지 도 5g를 참조하면, 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제조방법은 박막 트랜지스터 형성 단계를 포함할 수 있다.

[0091] 이하, 도 5a 내지 도 5g를 참조하여, 박막 트랜지스터의 형성 단계를 순차적으로 살펴보도록 한다.

[0092] 도 5a를 참조하면, 먼저 제1 기판(10) 상에 게이트 전극(115)을 형성하고, 상기 게이트 전극(115) 상에 게이트 절연막(120)을 형성하는 단계를 진행한다.

[0093] 또한, 그 후 게이트 절연막(120) 상에 액티브층(210) 및 제1금 속층(220)을 순차적으로 형성하는 단계를 수행한다.

[0094] 예를 들어, 액티브층(210)을 먼저 게이트 절연막(120) 상에 전면적으로 형성한 후, 제1 금속층(220)을 다시 액티브층(210) 상에 전면적으로 형성할 수 있다.

[0095] 액티브층(210)은 제1 기판(10) 상에 증착된 비정질 실리콘(amorphous silicon)을 레이저 등을 이용하여 결정화한 폴리실리콘(poly silicon)으로 형성될 수 있다.

[0096] 또한, 액티브층(210)은 폴리실리콘 이외에도 비정질 실리콘, 산화물 반도체(oxide semiconductor) 등으로 형성

될 수 있다.

[0097] 다음으로는 액티브층(210)과 제1금속층(220)을 패터닝함으로써, 박막 트랜지스터(TFT)의 소스/드레인 전극(133, 135)과 액티브 패턴층(123)을 형성하는 단계를 진행한다.

[0098] 도 5b를 참조하면, 우선 제1 금속층(220) 상에 제1 포토레지스트막(230)을 형성한다.

[0099] 이에 따라, 제1 포토레지스트막(230)은 제1 금속층(220) 상에 전면적으로 적층될 수 있다.

[0100] 그 후, 제1 하프톤 마스크(M1)를 이용하여 제1 포토레지스트막(230)을 패터닝함으로써, 도 5c에 도시된 바와 같은 제1 높이(h1)를 갖는 제1 포토레지스트 패턴(310)과 제2 높이(h2)를 갖는 제2 포토레지스트 패턴(320)을 포함하며, 상호 이격되는 포토레지스트 패턴(300)을 형성하는 단계를 진행한다.

[0101] 하프톤 마스크는 일반적으로 광투과부, 광을 완전히 차단하는 광차단부, 광의 일부를 투과시키도록 투과율을 조절하는 반투과부로 구성되며, 이를 이용하여 위치별로 상이한 높이를 갖는 패턴층을 형성할 수 있다.

[0102] 따라서, 제1 금속층(220) 상에 제1 포토레지스트막(230)을 형성한 후, 제1 하프톤 마스크(M1)를 통한 노광(exposure) 및 현상(develop) 공정을 수행함으로써, 서로 다른 높이를 갖는 제1 포토레지스트 패턴(310)과 제2 포토레지스트 패턴(320)을 형성할 수 있다.

[0103] 이 때, 도 5c에 도시된 바와 같이 제1 포토레지스트 패턴(310)의 제1 높이(h1)는 제2 포토레지스트 패턴(320)의 제2 높이(h2) 보다 낮은 것이 바람직하다.

[0104] 제1 포토레지스트 패턴(310)은 소스 전극(133)과 드레인 전극(135)을 분리시키기 위하여 제거되어야 하는 제1 금속층(220) 상에 위치하며, 제2 포토레지스트 패턴(320)는 소스 전극(133)과 드레인 전극(135)이 형성될 영역에 위치한다.

[0105] 이를 위하여, 제2 포토레지스트 패턴(320)은 높이가 낮은 제1 포토레지스트 패턴(310)의 양측에 각각 위치할 수 있다.

[0106] 도 5d를 참조하면, 포토레지스트 패턴(300) 사이로 노출되는 제1 금속층(220)과 액티브층(210)을 제거하는 단계를 수행한다.

[0107] 즉, 포토레지스트 패턴(300)은 상호간 이격되어 위치하고 있으므로, 포토레지스트 패턴(300) 사이로는 포토레지스트 패턴(300)에 가려지지 않은 제1 금속층(220)과 액티브층(210)이 노출되게 된다.

[0108] 따라서, 노출된 제1 금속층(220)과 액티브층(210)을 식각(etching) 공정을 통하여 도 5d와 같이 제거할 수 있다.

[0109] 이 때, 제거되는 액티브층(210)의 하측에 위치하는 게이트 절연막(120) 부분도 함께 제거될 수 있으나, 도 5d에 도시된 바와 같이 잔존하여도 무방하다.

[0110] 다음, 도 5e에 도시된 바와 같이, 제1 포토레지스트 패턴(310)을 제거하는 단계를 수행한다.

[0111] 제1 포토레지스트 패턴(310)의 제거는 애싱(ashing) 공정 등을 통하여 이루어질 수 있으며, 이 때 제2 포토레지스트 패턴(320)도 상부가 제거되어 높이가 낮아질 수 있다.

[0112] 이에 따라, 제1 포토레지스트 패턴(310)의 하측에 존재하던 제1 금속층(220)의 일부가 외부로 노출되게 된다.

[0113] 그 후, 도 5f에 도시된 바와 같이, 제1 포토레지스트 패턴(310)이 제거됨에 의하여, 외부로 노출되는 제1 금속층(220)을 제거하는 단계를 진행할 수 있다.

[0114] 즉, 제2 포토레지스트 패턴(320) 사이의 공간을 통해 노출된 제1 금속층(220)은 식각 공정에 의하여 제거될 수 있다.

[0115] 다만, 제2 포토레지스트 패턴(320)에 의해 가려진 제1 금속층(220)은 제거되지 않고, 그대로 유지될 수 있다.

[0116] 따라서, 포토레지스트 패턴(300)의 하측에 위치하던 제1 금속층(220)은 상호 분리됨으로써, 소스 전극(133)과 드레인 전극(135)이 될 수 있다.

[0117] 이 때, 소스 전극(133)과 드레인 전극(135)은 잔존하는 제2 포토레지스트 패턴(320)의 하측에 존재하게 된다.

[0118] 또한, 소스 전극(133)과 드레인 전극(135)의 하측에 잔존하는 액티브층(210)은 액티브 패턴층(123)이 될 수 있

다.

[0119] 그 후, 도 5g를 참조하면, 잔존하는 제2 포토레지스트 패턴(320)을 제거하는 단계를 수행할 수 있다.

[0120] 그러므로, 상기와 같은 공정을 통해 하나의 제1 하프톤 마스크(M1)만을 이용하여 박막 트랜지스터(TFT)를 형성할 수 있다.

[0121] 즉, 종래에는 액티브 패턴층(123)을 형성하기 위하여 첫번째 마스크를 사용하고, 소스/드레인 전극(133, 135)을 형성하기 위하여 두번째 마스크를 사용하였다.

[0122] 따라서, 두 개의 마스크를 사용하는 종래 공정에 비하여 상술한 본 발명의 제조방법은 마스크를 하나만 사용하므로, 제조 시간 및 비용 등을 절감할 수 있다.

[0123] 도 6a 및 도 6b는 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제조방법 중 화소 전극 형성 단계를 나타낸 도면이다.

[0124] 이하, 도 6a 및 도 6b를 참조하여, 화소 전극 형성 단계를 살펴보도록 한다.

[0125] 우선 도 6a를 참조하면, 박막 트랜지스터(TFT) 상에 컨택홀(143)이 형성된 보호층(140)을 형성한다.

[0126] 이 때, 컨택홀(143)은 소스 전극(133) 또는 드레인 전극(135) 상에 위치할 수 있다. 도 6a에서는 드레인 전극(135)의 상측에 컨택홀(143)이 형성된 경우를 도시하였다.

[0127] 그 후, 도 6b을 참조하면, 박막 트랜지스터(TFT)와 연결되는 화소 전극(30)을 형성하는 단계를 진행한다.

[0128] 이 때, 화소 전극(30)은 보호층(140) 상에 형성되며, 보호층(140)에 형성된 컨택홀(143)를 통하여 박막 트랜지스터(TFT)의 소스 전극(133) 또는 드레인 전극(135)과 전기적으로 연결될 수 있다. 도 6b에서는 화소 전극(30)이 컨택홀(143)을 통해 드레인 전극(135)과 연결된 경우를 일 예로 도시하였다.

[0129] 도 7은 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제조방법 중 절연막 형성 단계를 나타낸 도면이다.

[0130] 도 7을 참조하면, 절연막 형성 단계에서는 절연막(40)을 화소 전극(30) 상에 형성할 수 있다.

[0131] 예를 들어, 화소 전극(30)을 제1 터치 전극(50)과 절연시키기 위하여, 절연막(40)을 화소 전극(30) 및 보호층(140) 상에 전면적으로 형성할 수 있다.

[0132] 도 8a 내지 도 8f는 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제조방법 중 제1 전극 및 구동 배선 형성 단계를 나타낸 도면이다.

[0133] 이하, 도 8a 및 도 8f를 참조하여, 절연막(40) 상에 위치하는 제1 전극 및 구동 배선 형성 단계를 살펴보도록 한다.

[0134] 도 8a를 참조하면, 먼저 절연막(40) 상에 도전층(410) 및 제2 금속층(420)을 순차적으로 적층하는 단계를 진행한다.

[0135] 예를 들어, 도전층(410)을 먼저 절연막(40) 상에 전면적으로 형성한 후, 제2 금속층(420)을 다시 도전층(410) 상에 전면적으로 형성할 수 있다.

[0136] 그 후, 제2 금속층(420) 상에 제2 포토레지스트막(430)을 형성하는 단계를 진행한다.

[0137] 다음, 제2 하프톤 마스크(M2)를 이용하여, 제2 포토레지스트막(430)을 패터닝함으로써, 도 8b에 도시된 바와 같이 제3 높이(h3)를 갖는 제3 포토레지스트 패턴(330)과 제4 높이(h4)를 갖는 제4 포토레지스트 패턴(340)을 형성하는 단계를 진행한다.

[0138] 즉, 제2 하프톤 마스크(M2)를 통한 노광(exposure) 및 현상(develop) 공정을 수행함으로써, 서로 다른 높이를 갖는 제3 포토레지스트 패턴(330)과 제4 포토레지스트 패턴(340)을 형성할 수 있다.

[0139] 이 때, 제3 포토레지스트 패턴(330)의 제3 높이(h3)는 제4 포토레지스트 패턴(340)의 제4 높이(h4) 보다 낮은

것이 바람직하다.

[0140] 제3 포토레지스트 패턴(330)은 제1 터치 전극(50)이 형성될 영역에 위치하고, 제4 포토레지스트 패턴(340)은 구동 배선(60)이 형성될 영역에 위치할 수 있다.

[0141] 또한, 포토레지스트 패턴(330, 340)이 존재하지 않는 부분은 제1 터치 전극(50)의 개구부(52)가 형성될 영역이 될 수 있다.

[0142] 도 8c를 참조하면, 제3 포토레지스트 패턴(330)과 제4 포토레지스트 패턴(340)이 존재하지 않는 영역에 위치한 제2 금속층(420) 및 도전층(410)을 제거하는 단계를 진행할 수 있다.

[0143] 예를 들어, 도 8c에 도시된 바와 같이 제3 포토레지스트 패턴(330) 및 제4 포토레지스트 패턴(340)에 가려지지 않은 제2 금속층(420)과 도전층(410) 부분을 식각(etching) 공정을 통하여 제거할 수 있다.

[0144] 따라서, 상기와 같은 공정을 통하여, 제1 터치 전극(50) 내의 개구부(52)가 형성될 수 있다.

[0145] 다음, 도 8d에 도시된 바와 같이, 제3 포토레지스트 패턴(330)을 제거하는 단계를 수행한다.

[0146] 제3 포토레지스트 패턴(330)의 제거는 애싱(ashing) 공정 등을 통하여 이루어질 수 있으며, 이 때 제4 포토레지스트 패턴(340)도 상부가 제거되어 높이가 낮아질 수 있다.

[0147] 이에 따라, 제3 포토레지스트 패턴(330)의 하측에 존재하던 제2 금속층(420)의 일부가 외부로 노출되게 된다.

[0148] 그 후, 도 8e에 도시된 바와 같이, 제3 포토레지스트 패턴(330)이 제거됨에 의하여, 외부로 노출되는 제2 금속층(420)을 제거하는 단계를 진행할 수 있다.

[0149] 다만, 제4 포토레지스트 패턴(340)에 의해 가려지는 제2 금속층(420) 부분은 제거되지 않고, 그대로 유지될 수 있다.

[0150] 따라서, 상기와 같은 공정을 통하여, 제1 터치 전극(50)의 형성이 완료될 수 있다.

[0151] 그 후, 도 8f를 참조하면, 잔존하는 제4 포토레지스트 패턴(340)을 제거하는 단계를 수행할 수 있다. 이에 따라, 구동 배선(60)의 형성이 완료될 수 있다.

[0152] 그러므로, 상술한 공정을 통하여 하나의 제2 하프톤 마스크(M2)만을 이용하여 제1 터치 전극(50)과 구동 배선(60)을 형성할 수 있다.

[0153] 즉, 종래에는 제1 터치 전극(50)을 형성하기 위하여 첫번째 마스크를 사용하고, 구동 배선(60)을 형성하기 위하여 두번째 마스크를 사용하였다.

[0154] 따라서, 두 개의 마스크를 사용하는 종래 공정에 비하여 상술한 본 발명의 제조방법은 마스크를 하나만 사용하므로, 제조 시간 및 비용 등을 절감할 수 있다.

[0155] 본 발명의 실시예에 의한 터치센서 내장형 액정표시장치의 제조방법은 제2 터치 전극(70)을 형성하는 단계를 포함할 수 있다.

[0156] 제2 터치 전극(70)은 제1 터치 전극(50)과 이격되어 위치할 수 있다.

[0157] 이를 위하여, 제2 터치 전극(70)은 제2 기판(20)에 위치할 수 있다. 도 4에 도시된 바와 같이, 제2 터치 전극(70)은 제2 기판(20)의 상측에 위치하는 것이 바람직하다.

[0158] 또한, 제2 터치 전극(70)은 제1 터치 전극(50)과 상호 교차하며 위치할 수 있다.

[0159] 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구의 범위에 의하여 나타내어지며, 특허청구의 범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

[0160] 10: 제1 기판 20: 제2 기판

30: 화소 전극 40: 절연막

50: 제1 터치 전극 52: 개구부

60: 구동 배선 70: 제2 터치 전극

80: 액정층 TFT: 박막 트랜지스터

115: 게이트 전극 120: 게이트 절연막

123: 액티브 패턴층 133: 소스 전극

135: 드레인 전극 210: 액티브층

220: 제1 금속층 230: 포토레지스트막

310: 제1 포토레지스트 패턴 320: 제2 포토레지스트 패턴

330: 제3 포토레지스트 패턴 340: 제4 포토레지스트 패턴

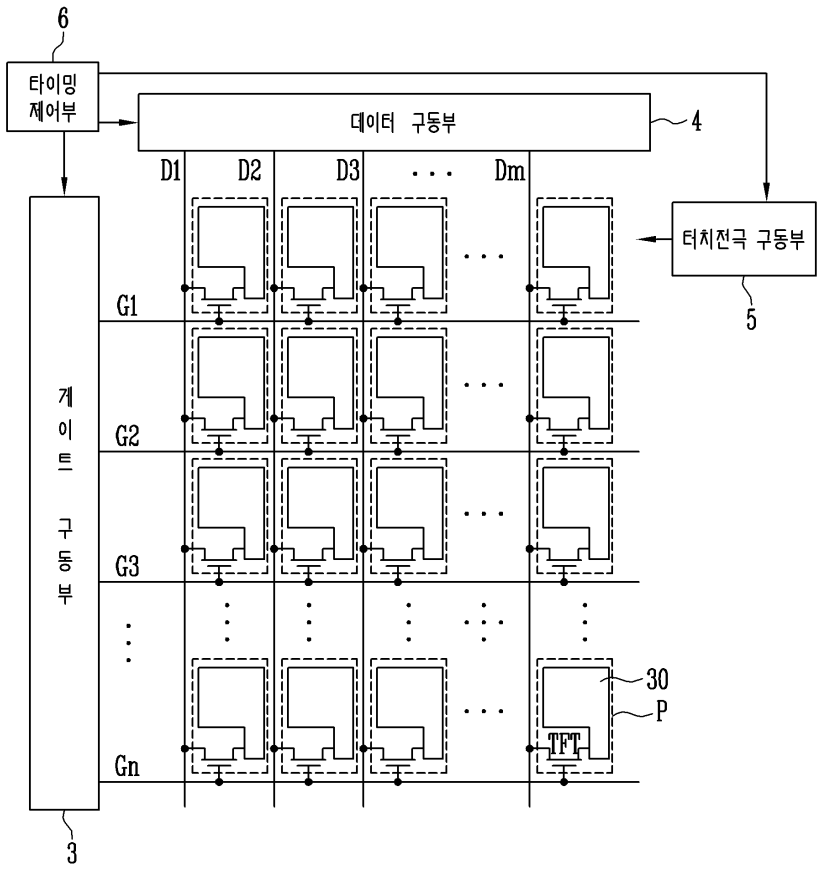
410: 도전층 420: 제2 금속층

430: 제2 포토레지스트막

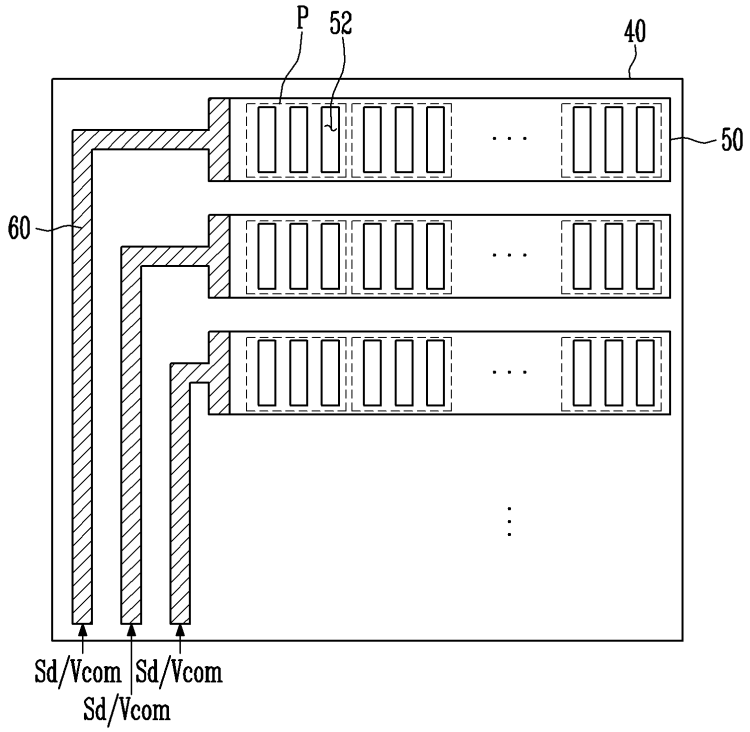
M1: 제1 하프톤 마스크 M2:제2 하프톤 마스크

도면

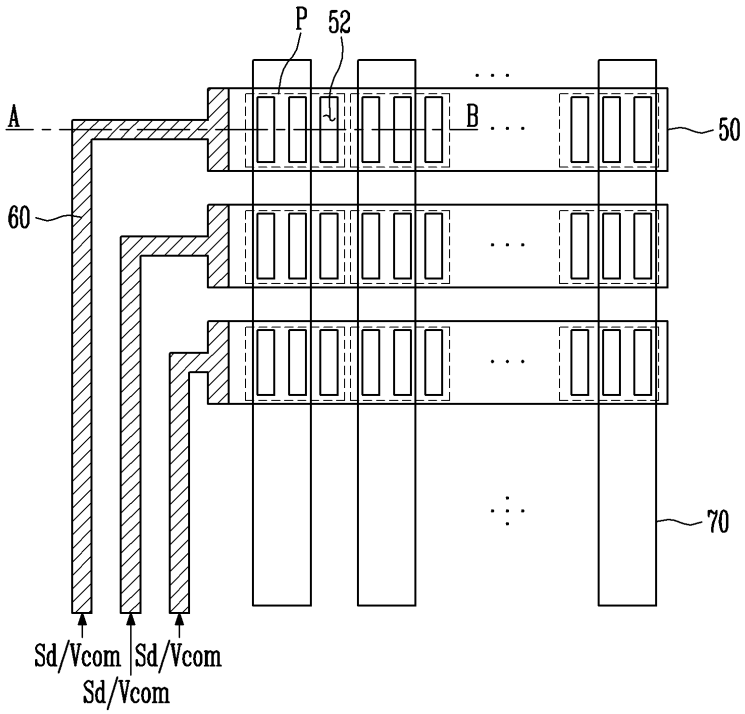
도면1



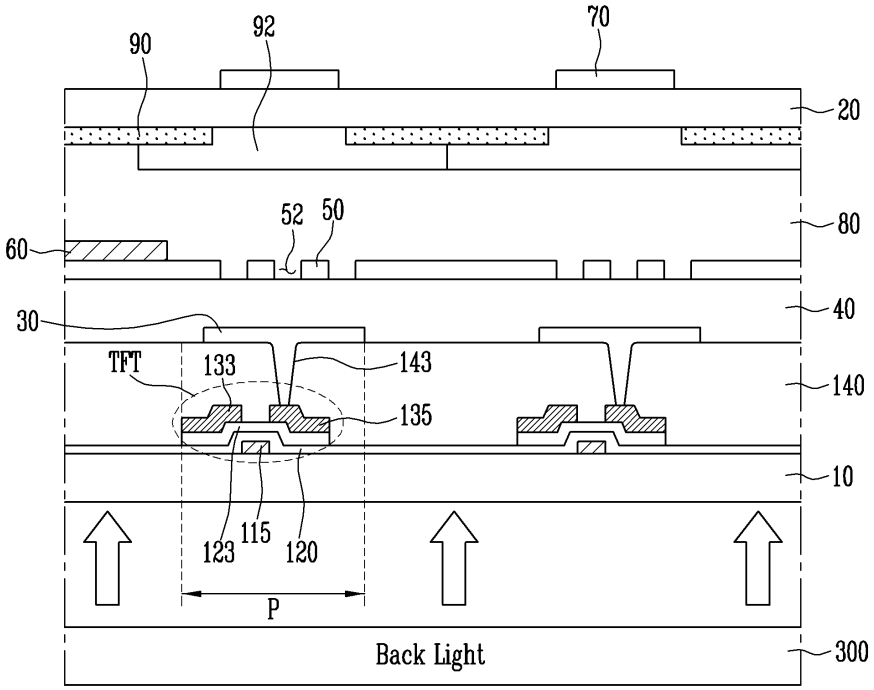
도면2


P
52
40
50
60
Sd/Vcom
Sd/Vcom
Sd/Vcom

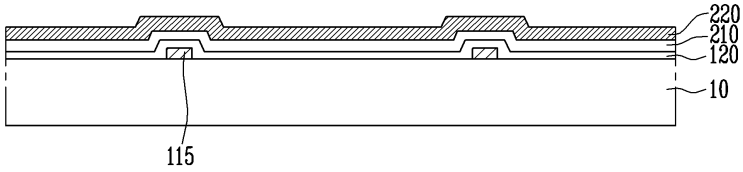
도면3


P
52
A
B
50
60
70
Sd/Vcom
Sd/Vcom
Sd/Vcom

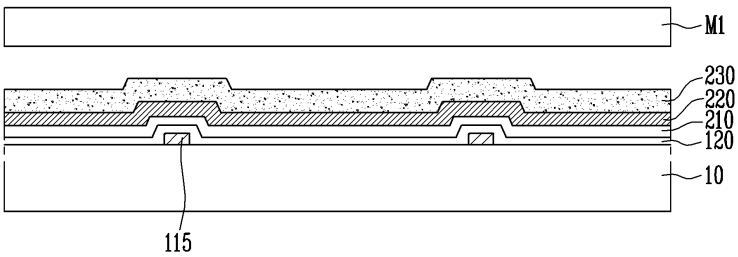
도면4



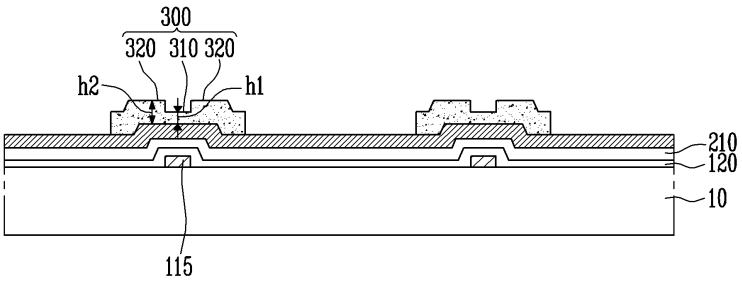
도면5a



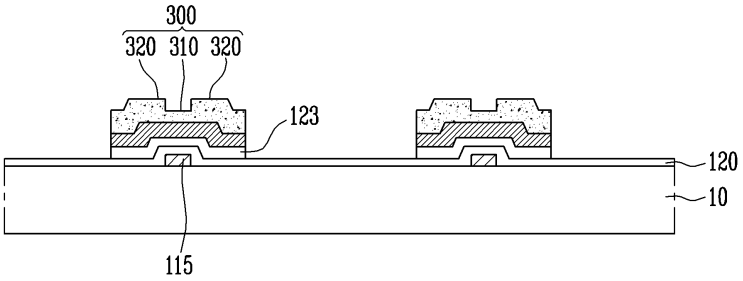
도면5b



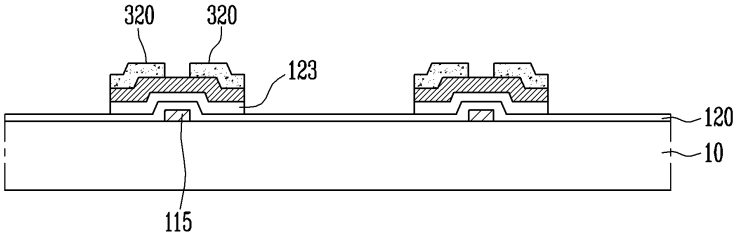
도면5c



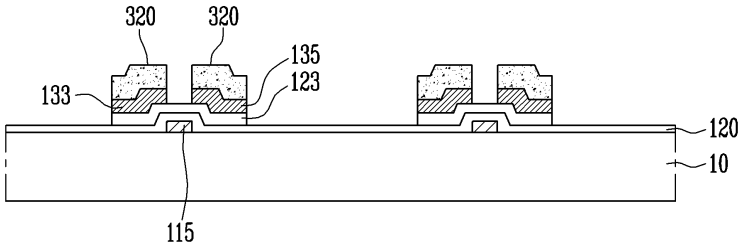
도면5d



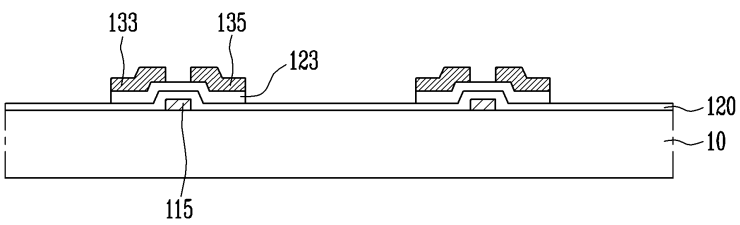
도면5e



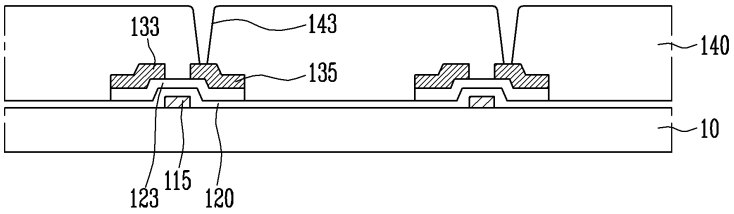
도면5f



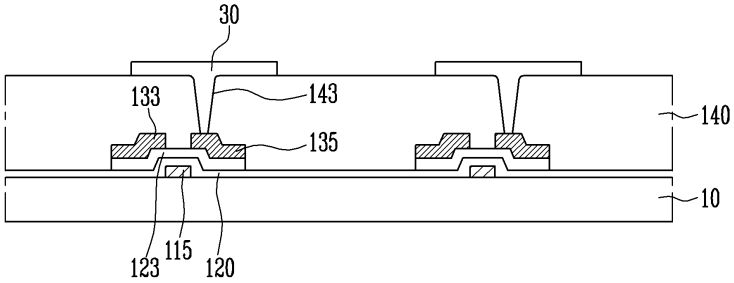
도면5g



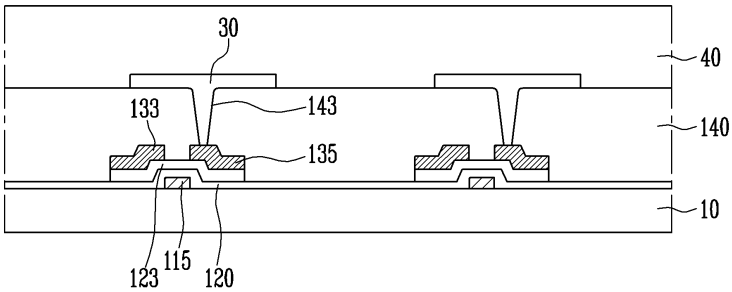
도면6a



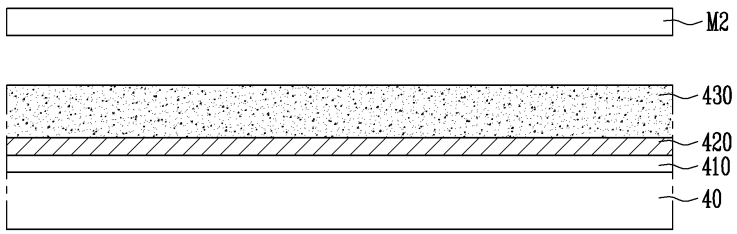
도면6b



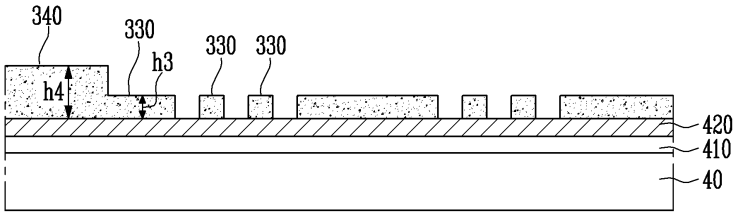
도면7



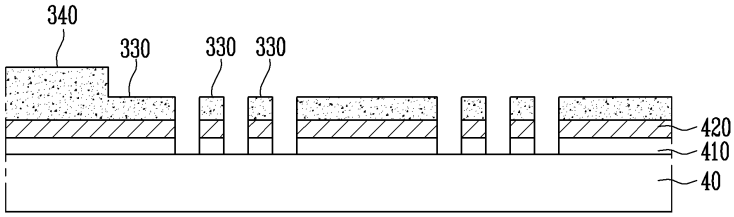
도면8a



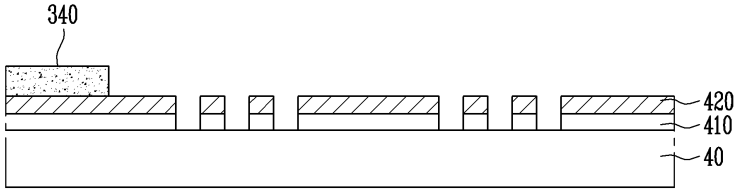
도면8b



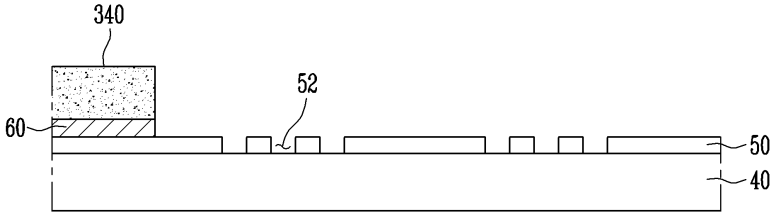
도면8c



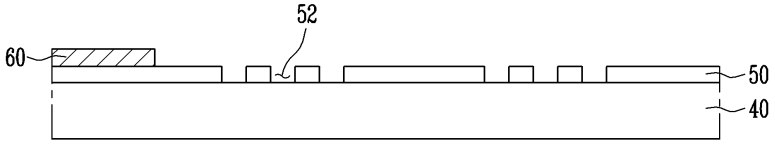
도면8d



도면8e



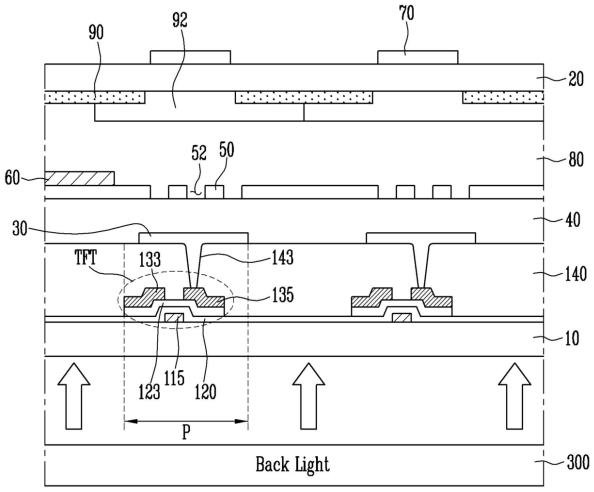
도면8f



专利名称(译)	具有内置触摸传感器的液晶显示装置的制造方法		
公开(公告)号	KR1020150000972A	公开(公告)日	2015-01-06
申请号	KR1020130073424	申请日	2013-06-26
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	HYUNYOUNG KIM 김현영 JIRYUN PARK 박지련 SEIL CHO 조세일 KIHOON KIM 김기훈 JUNGSUN KIM 김정선 HEESANG PARK 박희상		
发明人	김현영 박지련 조세일 김기훈 김정선 박희상		
IPC分类号	G02F1/1333 G06F3/041		
CPC分类号	H01L29/66742 G02F1/13338 G06F3/0412 G06F3/0445 G06F3/0446 G06F2203/04103 H01L27/1288 G02F1/1333 H01B5/14 H01B13/00		
代理人(译)	康SIN SEOB 永和的月亮 LEE，YONGWOO		
其他公开文献	KR102100441B1		
外部链接	Espacenet		

摘要(译)

该方法包括在第一基板上形成多个薄膜晶体管;形成连接到每个薄膜晶体管的像素电极;在像素电极上形成绝缘膜;形成多个具有开口的第一触摸电极和连接到绝缘膜上的第一触摸电极的驱动线;以及制造具有内置触摸传感器的液晶显示装置的方法。根据本发明，可以提供一种具有触摸传感器的液晶显示装置的制造方法，其可以通过减少掩模的使用来减少制造时间和制造成本。


90
92
70
20
52
50
80
60
40
30
TFT
133
143
140
135
10
123
115
120
P
Back Light
300