



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0138472
(43) 공개일자 2014년12월04일

(51) 국제특허분류(Int. Cl.)
G02F 1/1368 (2006.01) G02F 1/1343 (2006.01)
(21) 출원번호 10-2013-0059054
(22) 출원일자 2013년05월24일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
정의현
경기도 고양시 일산서구 주엽동 강선삼환마을 70
7동 2204호
김가경
경기 파주시 책향기로 441, 1012동 1301호 (동패
동, 책향기마을동문굿모닝힐아파트)
조성준
경기도 파주시 월릉면 덕은리 파주LCD산업단지 엘
씨디로 231 H동 403호 (LG디스플레이정다운마을)
(74) 대리인
특허법인천문

전체 청구항 수 : 총 10 항

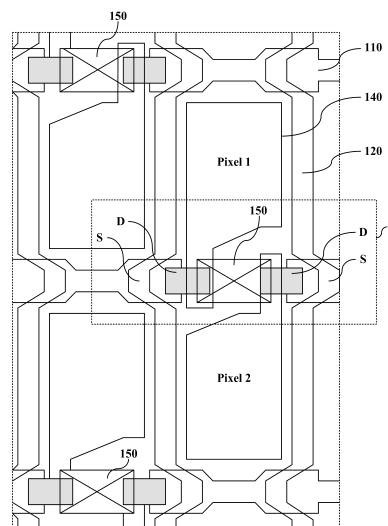
(54) 발명의 명칭 액정 디스플레이 장치와 이의 제조방법

(57) 요약

본 발명은 고해상도 픽셀의 투과율을 높일 수 있는 액정 디스플레이 장치와 이의 제조방법에 관한 것이다.

본 발명의 실시 예에 따른 액정 디스플레이 장치는 상하로 인접한 제1 픽셀과 제2 픽셀이 공유하도록 기판 상에 형성된 게이트 라인; 상기 게이트 라인과 교차하도록 형성된 데이터 라인; 상기 제1 픽셀 및 제2 픽셀에 각각에 형성된 박막트랜지스터; 상기 박막트랜지스터의 드레인을 노출시키는 컨택홀을 포함하여 상기 박막트랜지스터를 덮도록 형성된 보호층; 상기 보호층의 상부 및 상기 컨택홀 내부에 형성되고, 상기 제1 픽셀 및 제2 픽셀에 각각에 형성된 박막트랜지스터의 드레인과 접속되는 픽셀 전극; 및 상기 픽셀 전극의 하부 또는 상부에 형성된 공통 전극을 포함한다.

대표도 - 도3



특허청구의 범위

청구항 1

상하로 인접한 제1 픽셀과 제2 픽셀이 공유하도록 기판 상에 형성된 게이트 라인;

상기 게이트 라인과 교차하도록 형성된 데이터 라인;

상기 제1 픽셀 및 제2 픽셀에 각각에 형성된 박막트랜지스터;

상기 박막트랜지스터의 드레인을 노출시키는 콘택홀을 포함하여 상기 박막트랜지스터를 덮도록 형성된 보호층;

상기 보호층의 상부 및 상기 콘택홀 내부에 형성되고, 상기 제1 픽셀 및 제2 픽셀에 각각에 형성된 박막트랜지스터의 드레인과 접속되는 픽셀 전극; 및

상기 픽셀 전극의 하부 또는 상부에 형성된 공통 전극을 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 2

제1 항에 있어서,

상기 콘택홀은 상하로 인접한 2개의 픽셀이 공유하도록 형성되고,

상기 상하로 인접한 2개의 픽셀 각각에 형성된 박막트랜지스터의 드레인과 픽셀 전극이 상기 콘택홀 내에서 접속된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 3

제1 항에 있어서,

상기 콘택홀은 상하로 인접한 제1 픽셀과 제2 픽셀이 공유하는 게이트 라인과 중첩되도록 형성된 것을 특징으로 하는 액정 디스플레이 장치.

청구항 4

제1 항에 있어서,

상기 제1 픽셀에 형성된 박막트랜지스터의 드레인과 상기 제2 픽셀에 형성된 박막트랜지스터의 드레인은 상기 콘택홀 내부에서 서로 분리되어 있는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 5

상하로 인접한 제1 픽셀과 제2 픽셀이 공유하도록 기판 상에 게이트 라인 및 박막트랜지스터의 게이트를 형성하는 단계;

상기 게이트 라인을 덮도록 게이트 절연층을 형성하고, 게이트 절연층 상에 상기 제1 픽셀과 제2 픽셀 각각의 박막트랜지스터의 액티브를 형성하는 단계;

상기 게이트 라인과 교차하도록 데이터 라인을 형성하고, 상기 제1 픽셀과 제2 픽셀 각각의 박막트랜지스터의 소스와 드레인을 형성하는 단계;

상기 제1 픽셀 및 제2 픽셀의 박막트랜지스터를 덮도록 보호층을 형성하고, 상기 제1 픽셀과 제2 픽셀의 드레인을 노출시키는 콘택홀을 형성하는 단계; 및

상기 보호층을 상부 및 상기 콘택홀 내부에 투명전도성 물질을 도포한 후 패터닝하여 상기 제1 픽셀과 상기 제2 픽셀의 드레인과 각각 접속되는 픽셀 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 액정 디스플레이 장치의 제조방법.

청구항 6

제5 항에 있어서,

상기 상하로 인접한 제1 픽셀과 제2 픽셀이 공유하도록 형성된 게이트 라인과 중첩되는 영역의 보호층을 제거하여 상기 컨택홀을 형성하는 것을 특징으로 하는 액정 디스플레이 장치의 제조방법.

청구항 7

제5 항에 있어서,

상기 컨택홀은 상하로 인접한 2개의 픽셀이 공유하도록 형성되고,

상기 상하로 인접한 2개의 픽셀 각각에 형성된 박막트랜지스터의 드레인과 픽셀 전극을 상기 컨택홀 내에서 접속시키는 것을 특징으로 하는 액정 디스플레이 장치의 제조방법.

청구항 8

제5 항에 있어서,

상기 컨택홀은 상하로 인접한 제1 픽셀과 제2 픽셀이 공유하는 게이트 라인 상부에 형성되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 9

제5 항에 있어서,

상기 제1 픽셀 및 상기 제2 픽셀의 박막트랜지스터의 드레인 및 픽셀 전극을 형성함에 있어서,

상기 제1 픽셀 및 상기 제2 픽셀의 박막트랜지스터의 드레인을 형성하기 위한 메탈층과 상기 제1 픽셀 및 상기 제2 픽셀의 픽셀 전극을 형성하기 위한 투명 전극층을 일괄 식각하는 것을 특징으로 하는 액정 디스플레이 장치의 제조방법.

청구항 10

제9 항에 있어서,

상기 컨택홀 내부에서 상기 제1 픽셀의 박막트랜지스터의 드레인과 상기 제2 픽셀의 박막트랜지스터의 드레인을 분리시키는 것을 특징으로 하는 액정 디스플레이 장치의 제조방법.

명세서

기술 분야

[0001] 본 발명은 디스플레이 장치에 관한 것으로, 특히 고해상도 픽셀의 투과율을 높일 수 있는 액정 디스플레이 장치와 이의 제조방법에 관한 것이다.

배경 기술

- [0002] 이동통신 단말기, 노트북 컴퓨터와 같은 각종 휴대용 전자기기가 발전함에 따라 이에 적용할 수 있는 평판 디스플레이 장치(Flat Panel Display Device)에 대한 요구가 증대되고 있다.
- [0003] 평판 디스플레이 장치로는 액정 디스플레이 장치(Liquid Crystal Display Device), 플라즈마 디스플레이 패널(Plasma Display Panel), 전계 방출 디스플레이 장치(Field Emission Display Device), 발광 다이오드 디스플레이 장치(Light Emitting Diode Display Device), 유기 발광장치(Organic Light Emitting Device) 등이 연구되고 있다.
- [0004] 평판 디스플레이 장치(Flat Panel Display apparatus)들 중에서 액정 디스플레이 장치는 양산 기술의 발전, 구동수단의 용이성, 저전력 소비, 고화질 및 대화면 구현의 장점으로 적용 분야가 확대되고 있다.
- [0005] 도 1은 종래 기술에 따른 액정 디스플레이 장치의 하부 기판(TFT 어레이 기판)을 개략적으로 나타내는 평면도이고, 도 2는 도 1에 도시된 A1-A2 선에 따른 단면도이다.
- [0006] 도 1에서는 FFS(Fringe Field Switch) 모드의 하부 기판 구조를 나타내고 있으며, 공통전극, 상부 기판(컬러필터 어레이 기판) 및 액정층의 도시는 생략하였다. 도 1에서는 복수의 픽셀 중에서 일부만을 나타내고 있다.

- [0007] 도 1 및 도 2를 참조하면, 액정 디스플레이 장치의 하부 기관에는 복수의 픽셀이 형성된다. 픽셀 영역은 글래스 기관(10) 상에 교차하도록 형성된 복수의 데이터 라인(20)과 복수의 게이트 라인(10)에 의해 정의된다.
- [0008] 복수의 데이터 라인(20)과 복수의 게이트 라인(10)이 교차되는 영역마다 TFT(Thin Film Transistor)가 형성된다. 또한, 복수의 픽셀 각각은 픽셀 전극(40, pixel electrode) 및 공통 전극(미도시, common electrode)을 포함한다.
- [0009] TFT는 게이트(32), 액티브(34), 소스(36) 및 드레인(38)을 포함하여 구성된다. TFT의 게이트(32)는 게이트 라인을 이용하여 형성되고, 소스(36)와 드레인(38)은 데이터 라인(20)을 형성할 때 함께 형성된다.
- [0010] 게이트(32)와 액티브(34) 사이에는 게이트 절연층(12, GI: gate insulator)이 형성된다. 게이트 절연층(12)은 질화 실리콘(silicon nitride, SiNx) 또는 산화 실리콘(silicon oxide) 물질로 형성된다.
- [0011] TFT 및 데이터 라인(20)을 덮도록 기관(1) 전면에서 층간 절연층(14, ILD: interlayer dielectric)이 형성된다.
- [0012] 층간 절연층(14) 상부에는 보호층(45, PAS)이 형성된다. 여기서, 보호층(45, PAS)은 포토아크릴(PAC: photo acryl) 물질로, 2~3 μ m의 두께를 가지도록 형성된다.
- [0013] 보호층(45, PAS) 상부 중에서 표시 영역에는 픽셀 전극(40)이 형성된다. 공통 전극(미도시)는 픽셀 전극(40)의 하부 또는 상부에 형성될 수 있다. 픽셀 전극(40)과 공통 전극은 ITO(indium tin oxide)와 같은 투명 전도성 물질로 형성된다.
- [0014] TFT의 드레인(38)과 픽셀 전극(40)을 전기적으로 접속시키기 위해서 보호층(45)의 일부를 제거하여 콘택홀(40)을 형성한다. 픽셀 전극(40)과 TFT의 드레인(38)은 콘택홀(40)을 통해 콘택 되어, 데이터 라인(20)을 통해 입력되는 데이터 전압이 TFT를 경유하여 픽셀 영역에 공급된다.
- [0015] 최근에 들어, 모바일 기기에 적용되는 액정 디스플레이 장치의 해상도에 대한 요구가 기존의 300PPI급을 넘어서 400~500PPI까지 고해상도를 요구하고 있다.
- [0016] TFT의 드레인(38)과 픽셀 전극(40)을 접속시키기 위한 콘택홀(50)로 인해 비정질 실리콘(a-Si)을 이용하여 고해상도를 구현하는 것에는 한계가 있다. 해상도가 높아짐에 따라 각 픽셀의 면적이 감소하지만 콘택홀(50)의 면적을 줄일 수 없다. 따라서, 픽셀에서 콘택홀(40)이 차지하는 면적 비율이 증가하게 되고 이로 인해 픽셀의 개구율이 감소함으로 인해 투과율이 저하되는 문제점이 있다. 이러한, 개구율의 저하는 백라이트의 휘도 상승 및 소비 전력을 증가시켜 제품의 경쟁력을 떨어뜨리는 요인이 된다.
- [0017] 400PPI 이상의 고해상도의 액정 디스플레이 장치는 비정질 실리콘(a-Si)을 대체하여 저온 다결정 실리콘(LTPS: Low Temperature Poly Silicon)을 이용하고 있으나, LTPS는 a-Si와 대비하여 상대적으로 가격이 높아 제품의 가격 경쟁력을 떨어뜨리는 다른 문제점이 있다.

발명의 내용

해결하려는 과제

- [0018] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 픽셀의 투과율을 높여 표시 품질을 향상시킬 수 있는 액정 디스플레이 장치와 이의 제조방법을 제공하는 것을 기술적 과제로 한다.
- [0019] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 고해상도 픽셀을 구현하면서 제조비용을 줄일 수 있는 액정 디스플레이 장치의 제조방법을 제공하는 것을 기술적 과제로 한다.
- [0020] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, TFT의 드레인과 픽셀 전극을 콘택시키기 위한 콘택홀의 면적을 줄여 픽셀의 개구율을 높일 수 있는 액정 디스플레이 장치와 이의 제조방법을 제공하는 것을 기술적 과제로 한다.
- [0021] 위에서 언급된 본 발명의 기술적 과제 외에도, 본 발명의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0022] 본 발명의 실시 예에 따른 액정 디스플레이 장치는 상하로 인접한 제1 픽셀과 제2 픽셀이 공유하도록 기관 상에

형성된 게이트 라인; 상기 게이트 라인과 교차하도록 형성된 데이터 라인; 상기 제1 픽셀 및 제2 픽셀에 각각에 형성된 박막트랜지스터; 상기 박막트랜지스터의 드레인을 노출시키는 컨택홀을 포함하여 상기 박막트랜지스터를 덮도록 형성된 보호층; 상기 보호층의 상부 및 상기 컨택홀 내부에 형성되고, 상기 제1 픽셀 및 제2 픽셀에 각각에 형성된 박막트랜지스터의 드레인과 접속되는 픽셀 전극; 및 상기 픽셀 전극의 하부 또는 상부에 형성된 공통 전극을 포함하는 것을 특징으로 한다.

[0023] 본 발명의 실시 예에 따른 액정 디스플레이 장치의 제조방법은 상하로 인접한 제1 픽셀과 제2 픽셀이 공유하도록 기판 상에 게이트 라인 및 박막트랜지스터의 게이트를 형성하는 단계; 상기 게이트 라인을 덮도록 게이트 절연층을 형성하고, 게이트 절연층 상에 상기 제1 픽셀과 제2 픽셀 각각의 박막트랜지스터의 액티브를 형성하는 단계; 상기 게이트 라인과 교차하도록 데이터 라인을 형성하고, 상기 제1 픽셀과 제2 픽셀 각각의 박막트랜지스터의 소스와 드레인을 형성하는 단계; 상기 제1 픽셀 및 제2 픽셀의 박막트랜지스터를 덮도록 보호층을 형성하고, 상기 제1 픽셀과 제2 픽셀의 드레인을 노출시키는 컨택홀을 형성하는 단계; 및 상기 보호층을 상부 및 상기 컨택홀 내부에 투명전도성 물질을 도포한 후 패터닝하여 상기 제1 픽셀과 상기 제2 픽셀의 드레인과 각각 접속되는 픽셀 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.

발명의 효과

[0024] 본 발명의 실시 예에 따른 액정 디스플레이 장치와 이의 제조방법은 고해상도 픽셀의 투과율을 높여 표시 품질을 향상시킬 수 있다.

[0025] 본 발명의 실시 예에 따른 액정 디스플레이 장치와 이의 제조방법은 비정질 실리콘(a-Si) 기판으로 고해상도 픽셀을 구현하여 제조비용을 줄일 수 있다.

[0026] 본 발명의 실시 예에 따른 액정 디스플레이 장치와 이의 제조방법은 TFT의 드레인과 픽셀 전극을 컨택시키기 위한 컨택홀의 면적을 줄여 픽셀의 개구율을 높일 수 있다.

[0027] 위에서 언급된 본 발명의 특징 및 효과들 이외에도 본 발명의 실시 예들을 통해 본 발명의 또 다른 특징 및 효과들이 새롭게 파악될 수도 있을 것이다.

도면의 간단한 설명

[0028] 도 1은 종래 기술에 따른 액정 디스플레이 장치의 하부 기판(TFT 어레이 기판)을 개략적으로 나타내는 평면도이다.

도 2는 도 1에 도시된 A1-A2 선에 따른 단면도이다.

도 3은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 하부 기판(TFT 어레이 기판)을 개략적으로 나타내는 평면도이다.

도 4는 도 3에 도시된 A영역을 확대하여 나타내는 도면이다.

도 5는 도 4에 도시된 B1-B2 선에 따른 단면도이다.

도 6 내지 도 11은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 제조방법을 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0029] 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다.

[0030] 한편, 본 명세서에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다.

[0031] "포함하다" 또는 "가지다" 등의 용어는 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0032] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제1 항목, 제2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제1 항목, 제2 항목 또는 제 3 항목 각각 뿐만 아니라 제1 항목, 제2 항목 및 제3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미한다.

[0033] 본 발명의 실시 예들을 설명함에 있어서 어떤 구조물(전극, 라인, 레이어, 컨택)이 다른 구조물 "상부에 또는

상에" 및 "하부에 또는 아래에" 형성된다고 기재된 경우, 이러한 기재는 이 구조물들이 서로 접촉되어 있는 경우는 물론이고 이들 구조물들 사이에 제3의 구조물이 개재되어 있는 경우까지 포함하는 것으로 해석되어야 한다.

- [0034] 상기 "상부에 또는 상에" 및 "하부에 또는 아래에"라는 표현은 도면에 기초하여 본 발명의 액정 디스플레이 장치 및 이의 제조방법을 설명하기 위한 것이다. 따라서, 상기 "상부에 또는 상에" 및 "하부에 또는 아래에"라는 표현은 제조 공정 과정과 제조가 완료된 이후 액정 디스플레이 장치의 구성에서 서로 상이할 수 있다.
- [0035] 도면을 참조한 본 발명의 상세한 설명에 앞서, 액정 디스플레이 장치는 액정층의 배열을 조절하는 방식에 따라 TN(Twisted Nematic) 모드, VA(Vertical Alignment) 모드, IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 모드 등 다양하게 개발되어 있다.
- [0036] 그 중에서, 상기 IPS 모드와 상기 FFS 모드는 하부 기판 상에 픽셀 전극과 공통 전극을 배치하여 상기 픽셀 전극과 공통 전극 사이의 전계에 의해 액정층의 배열을 조절하는 방식이다.
- [0037] 상기 IPS 모드는 상기 픽셀 전극과 공통 전극을 평행하게 교대로 배열함으로써 양 전극 사이에서 횡 전계를 일으켜 액정층의 배열을 조절하는 방식이다. IPS 모드는 상기 픽셀 전극과 상기 공통 전극 상측 부분에서 액정층의 배열이 조절되지 않아 그 영역에서 광의 투과도가 저하되는 단점이 있다.
- [0038] IPS 모드의 단점을 해결하기 위해 고안된 것이 상기 FFS 모드이다. 상기 FFS 모드는 상기 픽셀 전극과 상기 공통 전극을 절연층을 사이에 두고 이격되도록 형성시킨다.
- [0039] 이때, 하나의 전극은 판(plate) 형상 또는 패턴으로 구성하고 다른 하나의 전극은 핑거(finger) 형상으로 구성하여 양 전극 사이에서 발생하는 프링지 필드(Fringe Field)를 통해 액정층의 배열을 조절하는 방식이다.
- [0040] 본 발명의 실시 예들에 따른 터치 스크린이 내장된 액정 디스플레이 장치는 FFS 모드의 구조를 가진다. 그리고, TFT 어레이 기판(하부 기판)의 소재로 저온 다결정 실리콘(LTPS: Low Temperature Poly Silicon)을 이용할 수 있다.
- [0041] 도면에 도시하지 않았지만, 본 발명의 실시 예에 따른 액정 디스플레이 장치는 액정 패널과, 상기 액정 패널에 광을 공급하는 백라이트 유닛(Back Light Unit) 및 구동 회로부를 포함하여 구성된다.
- [0042] 구동 회로부는 타이밍 컨트롤러(T-con), 데이터 드라이버(D-IC), 게이트 드라이버(G-IC), 백라이트 구동부, 구동 회로들에 구동 전원을 공급하는 전원 공급부를 포함한다.
- [0043] 여기서, 상기 구동 회로부의 전체 또는 일부는 COG(Chip On Glass) 또는 COF(Chip On Flexible Printed Circuit, Chip On Film) 방식으로 액정 패널 상에 형성될 수 있다.
- [0044] 백라이트 유닛은 액정 패널에 조사되는 광을 생성하는 복수의 광원(LED 또는 CCFL)과 광 효율을 향상시키기 위한 복수의 광학 부재를 포함할 수 있다.
- [0045] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예들에 따른 액정 디스플레이 장치와 이의 제조방법에 대하여 설명하기로 한다.
- [0046] 도 3은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 하부 기판(TFT 어레이 기판)을 개략적으로 나타내는 평면도이고, 도 4는 도 3에 도시된 A영역을 확대하여 나타내는 도면이고, 도 5는 도 4에 도시된 B1-B2 선에 따른 단면도이다.
- [0047] 도 3 내지 도 5를 참조하면, 하부 기판(TFT 어레이 기판)은 글래스 기판(100, glass substrate), 게이트 라인(110), 데이터 라인(120), 게이트 절연층(112, GI: gate insulator), 층간 절연층(114, ILD: interlayer dielectric), TFT(130), 보호층(116), 픽셀 전극(140) 및 공통 전극(미도시)을 포함한다.
- [0048] 본 발명의 액정 디스플레이 장치는 상하로 인접한 2개의 픽셀이 한 개의 게이트 라인(110)을 공유하고, 상하로 인접한 2개의 픽셀이 하나의 컨택홀(150)을 공유하여 TFT(130)의 드레인(138)과 픽셀 전극(140)을 접속시킨다. 여기서, 상측에 위치한 제1 픽셀(pixel 1)의 드레인과 하측에 위치한 제2 픽셀(pixel 2)의 드레인은 하나의 컨택홀(150) 내에서 분리되어 있다.
- [0049] 구체적으로, 픽셀 영역은 글래스 기판(100) 상에서 교차하도록 형성된 복수의 데이터 라인(120)과 복수의 게이트 라인(110)에 의해 정의된다. 글래스 기판(100) 상에 제1 방향으로 복수의 게이트 라인(110)이 형성되고, 상기 제1 방향과 교차하는 제2 방향으로 복수의 데이터 라인(120)이 형성된다. 복수의 데이터 라인(120)과 복수

의 게이트 라인이 교차되는 영역마다 TFT(130)가 형성된다.

- [0050] 여기서, 게이트 라인과 데이터 라인(120)은 구리(Cu), 몰리브덴(Mo), 티타늄(Ti) 중 하나의 물질로 형성되거나, 상기 금속 물질들(Cu, Mo, Ti)의 합금이 적층된 구조로 형성될 수도 있다.
- [0051] 게이트 라인(110)을 이용하여 TFT의 게이트(132)가 형성되고, 게이트(132) 상부에 게이트 절연층(112)이 형성된다. 게이트 절연층(112) 상부에 액티브(134)가 형성되어 있다. 액티브(134)는 게이트 절연층(112)을 사이에 두고 게이트(132)와 중첩된다. 액티브(134)는 비정질 실리콘(a-Si)에 N⁺ 또는 P⁺ 불순물이 도핑되어 형성된다.
- [0052] 여기서, 게이트 절연층(112)은 질화 실리콘(SiNx) 또는 산화 실리콘(SiO_x) 물질로, 4,000Å의 두께로 형성될 수 있다. 다른 예로서, 게이트 절연층(112)은 TEOS(Tetra Ethyl Ortho Silicate) 또는 MTO(Middle Temperature Oxide)를 CVD(Chemical Vapor Deposition)로 증착하여 형성할 수도 있다.
- [0053] 액티브(134) 상부 일측에는 소스(136)가 형성되고, 타측에는 드레인(138)이 형성되어 TFT(130)가 구성된다. 소스(136) 및 드레인(138)은 전도성 메탈(예로서, Cu, Ti 또는 Mo)로 형성되며, 데이터 라인(120)을 형성할 때 동일 물질로 함께 형성된다.
- [0054] TFT(130)를 덮도록 층간 절연층(114)이 형성되고, 그 위에 보호층(116)이 형성된다. 보호층(116)은 포토아크릴(PAC: photo acryl) 물질로 형성되며, 2.0~3.0um 두께로 기판(100) 전면에서 형성된다.
- [0055] 상하로 인접한 제1 픽셀(pixel 1)과 제2 픽셀(pixel 2)의 경계지점 즉, 제1 픽셀(pixel 1)과 제2 픽셀(pixel 2)이 공유하고 있는 게이트 라인(110)과 중첩된 영역의 보호층(116)을 제거하여 컨택홀(150)이 형성되어 있다. 즉, 컨택홀(150)은 상하로 인접한 제1 픽셀(pixel 1)과 제2 픽셀(pixel 2)이 공유하는 게이트 라인(110)과 중첩되도록 형성되어 있다.
- [0056] 제조공정 중 포토아크릴 물질을 기판 전면에서 증착시켜 보호층(116)을 형성시킨 후, 마스크를 이용한 포토리소그래피 및 식각 공정을 수행하여 상하로 인접한 2개의 픽셀이 공유하고 있는 게이트 라인(110)과 중첩되는 영역의 포토아크릴 물질을 선택적으로 제거하여 컨택홀(150)을 형성한다.
- [0057] 보호층(116)의 상부와 컨택홀(150) 내부에 ITO와 같은 전도성 물질로 픽셀 전극(140)이 형성된다. 이때, 픽셀 전극(140)은 판(plate) 형상 또는 핑거(finger) 형상으로 형성된다.
- [0058] 컨택홀(150)은 상하로 인접한 2개의 픽셀에 형성된 TFT(130) 각각을 픽셀 전극(140)과 접속시키기 위해 형성된 것으로, 상하로 인접한 2개의 픽셀이 하나의 컨택홀(150)을 공유하는 구조를 가진다.
- [0059] 컨택홀(150)에 의해 상측에 위치한 제1 픽셀(pixel 1)에 형성된 TFT(130)의 드레인(138)과 픽셀 전극(140)이 접속되고, 하측에 위치한 제2 픽셀(pixel 2)에 형성된 TFT(130)의 드레인(138)과 픽셀 전극(140)이 접속된다.
- [0060] 여기서, 제1 픽셀(pixel 1)에 형성된 TFT(130)의 드레인(138)과 제2 픽셀(pixel 2)에 형성된 TFT(130)의 드레인(138)은 제조 공정 과정에서는 연결되어 있지만, 픽셀 전극(140)을 패터닝 할 때 컨택홀(150) 내에서 서로 분리된다.
- [0061] 도면에 도시하지 않았지만, 각 화소에는 공통 전극이 형성된다. 이때, 공통 전극이 형성되는 위치는 하부 기판의 설계에 따라서 모델마다 상이할 수 있다. 공통 전극은 픽셀 전극(140)의 하부 또는 상부에 형성되어 픽셀 전극(140)과 공통 전극 사이에 프린지 필드가 형성되어 액정층(미도시)의 배열을 조절하고, 액정층을 배열을 통해 백라이트 유닛에서 입사되는 빛의 투과율을 조절하여 영상을 표시하게 된다.
- [0062] 공통 전극이 픽셀 전극(140)의 상부에 형성되는 경우에는 픽셀 전극(140)을 덮도록 제2 보호층이 형성되고, 제2 보호층 상에 공통 전극이 판(plate) 형상 또는 핑거(finger) 형상으로 형성된다. 제2 보호층은 질화 실리콘(SiNx) 또는 산화 실리콘(SiO₂) 물질로, 6,000Å의 두께를 가지도록 형성될 수 있다.
- [0063] 상술한 바와 같이, 하나의 컨택홀(150)을 이용하여 상하로 인접한 2개의 픽셀의 TFT(130)와 픽셀 전극(140)을 접속시킴으로 전체 픽셀 영역에서 컨택홀(150)이 차지하는 면적을 줄일 수 있다.
- [0064] 본 발명의 실시 예에 따른 액정 디스플레이 장치의 픽셀 구조를 적용하면, 종래 기술에 따른 액정 디스플레이 장치의 픽셀 구조와 대비하여 투과율을 40% 향상시킬 수 있다.
- [0065] 또한, 상하로 인접한 픽셀들이 공유하는 게이트 라인(110) 상측에 컨택홀(150)을 형성함으로써 인해, 컨택홀(150)에 의한 개구율을 손실을 줄이고, 표시 영역에서의 투과율을 높일 수 있다.

- [0066] 도 6 내지 도 11은 본 발명의 실시 예에 따른 액정 디스플레이 장치의 제조방법을 나타내는 도면이다. 이하, 도 6 내지 도 11을 참조하여, 본 발명의 실시 예에 따른 액정 디스플레이 장치의 제조방법에 대하여 설명한다.
- [0067] 도 6을 참조하면, 글래스 기판(100) 상에 구리(Cu), 몰리브덴(Mo) 또는 티타늄(Ti)이나, 상기 금속들의 합금을 증착시킨 후, 마스크를 이용한 포토리소그래피 공정 및 습식 에치(wet etch) 공정을 수행하여 복수의 게이트 라인 및 TFT의 게이트(132)를 형성한다.
- [0068] 이후, 게이트 라인 및 게이트(132)를 덮도록 글래스 기판(100) 전면에서 게이트 절연층(112)을 형성한다.
- [0069] 여기서, 게이트 절연층(112)은 질화 실리콘(SiNx) 또는 산화 실리콘(SiOx) 물질로, 4,000Å의 두께를 가지도록 형성한다. 한편, 게이트 절연층(112)은 TEOS(Tetra Ethyl Ortho Silicate) 또는 MTO(Middle Temperature Oxide)를 CVD(Chemical Vapor Deposition)로 증착하여 형성할 수도 있다.
- [0070] 이어서, 도 7을 참조하면, 게이트 절연층(112) 상부 중에서 TFT 영역의 게이트(132)와 중첩되는 영역에 비정질 실리콘(a-Si) 물질로 액티브(134)를 형성한다. 액티브(134)는 a-Si 반도체 물질과 N+ 도핑층 또는 P+ 도핑층으로 구성될 수 있다.
- [0071] 여기서, 게이트 절연층(112) 상에 비정질 실리콘(a-Si)을 증착시킨 후, 마스크를 이용한 포토리소그래피 공정 및 식각 공정을 비정질 실리콘(a-Si)을 패터닝 한다. 이후, 건식 에치(dry etch) 공정을 수행하여 포토레지스트(PR)를 이용하여 불순물을 도핑한 후 포토레지스트(PR)를 제거하여 액티브(134)를 형성한다.
- [0072] 이어서, 도 8을 참조하면, 게이트 라인과 교차하도록 데이터 라인을 형성함과 동시에 TFT의 소스(136) 및 드레인(138)을 형성한다. 액티브(134) 상부 일측에 소스(136)를 형성하고, 액티브(134) 상부 타측에는 드레인(138)을 형성한다. 소스(136) 및 드레인(138)은 전도성 메탈(예로서, Cu, Ti 또는 Mo)로 형성되며, 데이터 라인을 형성할 때 동일 물질로 함께 형성된다. 이와 같이, 각 화소마다 게이트(132), 액티브(134), 소스(136) 및 드레인(138)을 형성하여 TFT(130)가 제조된다.
- [0073] 여기서, 제1 픽셀(pixel 1)에 형성된 TFT(130)의 드레인(138)과 제2 픽셀(pixel 2)에 형성된 TFT(130)의 드레인(138)은 현재까지는 분리되지 않고 연결되어 있지만, 후속 공정에서 픽셀 전극(140)을 패터닝 할 때 컨택홀(150) 내에서 서로 분리된다.
- [0074] 이어서, 도 9를 참조하면, TFT(130)를 덮도록 층간 절연층(114)을 형성하고, 그 위에 보호층(116)을 형성한다. 보호층(116)은 포토아크릴(PAC: photo acryl) 물질로 형성되며, 2.0~3.0um 두께로 기판(100) 전면에서 형성된다.
- [0075] 도 3을 결부하여 설명하면, 보호층(116)을 형성한 이후, 상하로 인접한 제1 픽셀(pixel 1)과 제2 픽셀(pixel)의 경계지점 즉, 제1 픽셀(pixel 1)과 제2 픽셀(pixel 2)이 공유하고 있는 게이트 라인(110)과 중첩된 영역의 보호층(116)을 제거하여 컨택홀(150)을 형성한다.
- [0076] 제조공정 중 포토아크릴 물질을 기판 전면에서 증착시켜 보호층(116)을 형성시킨 후, 마스크를 이용한 포토리소그래피 및 식각 공정을 수행하여 상하로 인접한 2개의 픽셀이 공유하고 있는 게이트 라인(110)과 중첩되는 영역의 포토아크릴 물질을 선택적으로 제거하여 컨택홀(150)을 형성한다.
- [0077] 이러한, 컨택홀(150)은 상하로 인접한 2개의 픽셀에 형성된 TFT(130) 각각을 픽셀 전극(140)과 접속시키기 위해 형성된 것으로, 상하로 인접한 2개의 픽셀이 하나의 컨택홀(150)을 공유하도록 상하로 인접한 2개의 픽셀의 공유하는 게이트 라인(110) 상부에 형성된다.
- [0078] 이어서, 도 10을 참조하면, 보호층(116)의 상부와 컨택홀(150) 내부에 ITO와 같은 전도성 물질을 전면 증착시켜 투명 전극층을 형성한다. 투명 전극층은 보호층(116)을 상부뿐만 아니라, 컨택홀(150) 내부에서 제1 픽셀(pixel 1)과 제2 픽셀(pixel 2)의 드레인(138) 위에도 형성되어 투명 전극층과 상하로 인접한 2개 픽셀의 드레인(138)이 접속된다.
- [0079] 이어서, 도 11을 참조하면, 투명 전극을 패터닝하여 픽셀 전극(140)을 형성한다. 이때, 픽셀 전극(140)의 ITO와 드레인(138)의 메탈을 일괄 식각 한다. 이를 통해, 컨택홀(150) 내부에서 서로 연결되어 있던 제1 픽셀(pixel 1)에 형성된 TFT(130)의 드레인(138)과 제2 픽셀(pixel 2)에 형성된 TFT(130)의 드레인(138)을 서로 분리시킨다.
- [0080] 즉, 상하로 인접한 제1 픽셀(pixel 1)과 제2 픽셀(pixel 2)이 공유하고 있는 컨택홀(150) 내부에서 제1 픽셀(pixel 1)을 구동시키기 위한 TFT(130)의 드레인(138)과 제2 픽셀(pixel 2)을 구동시키기 위한 TFT(130)의 드레인(138)을 서로 분리시킨다. 이와 함께, 제1 픽셀(pixel 1)과 제2 픽셀(pixel 2)의 픽셀 전극(140)도 서로

분리된다.

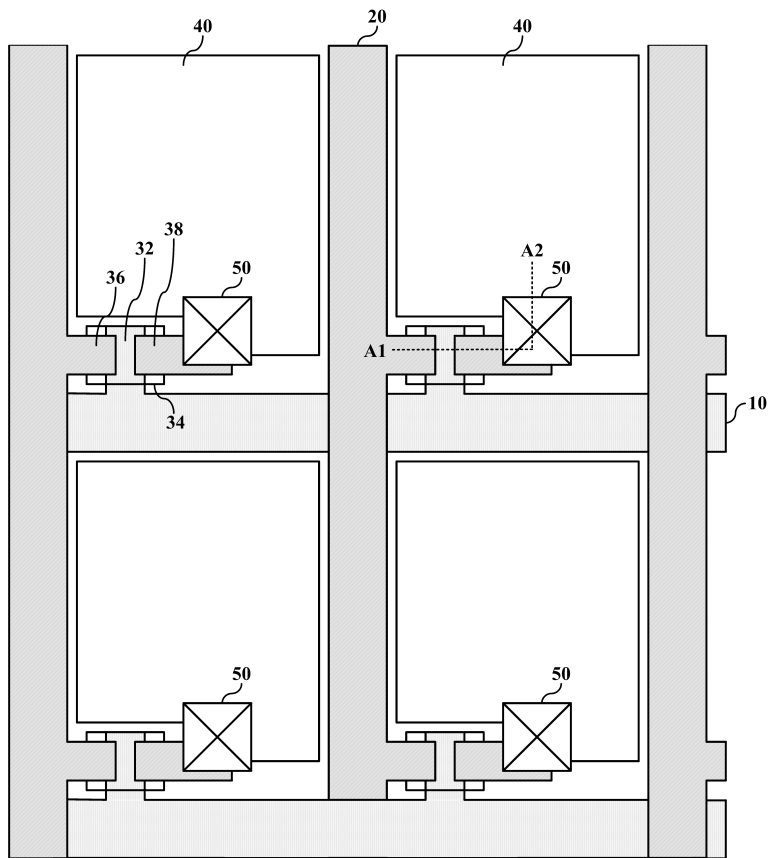
- [0081] 여기서, 픽셀 전극(140)은 판(plate) 형상 또는 핑거(finger) 형상을 가지도록 형성될 수 있다.
- [0082] 컨택홀(150)에 의해 상측에 위치한 제1 픽셀(pixel)에 형성된 TFT(130)의 드레인(138)과 픽셀 전극(140)이 접속되고, 하측에 위치한 제2 픽셀(pixe2)에 형성된 TFT(130)의 드레인(138)과 픽셀 전극(140)이 접속된다.
- [0083] 도면에 도시하지 않았지만, 공통 전극을 형성하는 공정이 추가로 진행될 수 있으며, 공통 전극이 형성되는 위치는 하부 기관의 설계에 따라서 모델마다 상이할 수 있다.
- [0084] 공통 전극이 픽셀 전극(140)의 상부에 형성되는 경우에는 픽셀 전극(140)을 덮도록 제2 보호층을 형성한다. 제2 보호층은 질화 실리콘(SiNx) 또는 산화 실리콘(SiO₂) 물질로, 6,000Å의 두께를 가지도록 형성될 수 있다. 제2 보호층 상부에 ITO와 같은 투명 전도성 물질로 판(plate) 형상 또는 핑거(finger) 형상을 가지도록 공통 전극을 형성한다.
- [0085] 상술한 제조 공정을 통해, 하나의 컨택홀(150)을 이용하여 상하로 인접한 2개의 픽셀의 TFT(130)와 픽셀 전극(140)을 접속시킴으로 전체 픽셀 영역에서 컨택홀(150)이 차지하는 면적을 줄일 수 있다.
- [0086] 본 발명의 실시 예에 따른 액정 디스플레이 장치의 제조방법으로 제조된 픽셀 구조를 적용하면, 종래 기술에 따른 액정 디스플레이 장치의 픽셀 구조와 대비하여 투과율을 40% 향상시킬 수 있다.
- [0087] 또한, 상하로 인접한 픽셀들이 공유하는 게이트 라인(110) 상측에 컨택홀(150)을 형성함으로써 인해, 컨택홀(150)에 의한 개구율을 손실을 줄이고, 표시 영역에서의 투과율을 높일 수 있다.
- [0088] 본 발명의 실시 예에 따른 액정 디스플레이 장치의 제조방법은 비정질 실리콘으로도 고해상도 픽셀을 구현할 수 있어 액정 디스플레이 장치의 제조비용을 줄일 수 있다.
- [0089] 본 발명이 속하는 기술분야의 당 업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다.
- [0090] 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

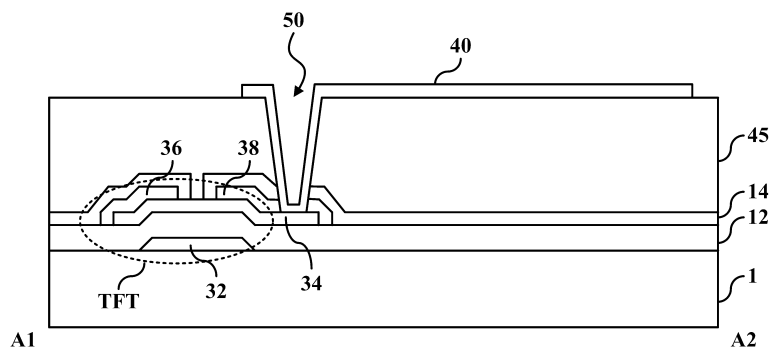
- | | | |
|--------|--------------|-------------|
| [0091] | 100: 글래스 기관 | 110: 게이트 라인 |
| | 112: 게이트 절연층 | 114: 층간 절연층 |
| | 116: 보호층 | 120: 데이터 라인 |
| | 130: TFT | 132: 게이트 |
| | 134: 액티브 | 136, S: 소스 |
| | 138, D: 드레인 | 140: 픽셀 전극 |
| | 150: 컨택홀 | |

도면

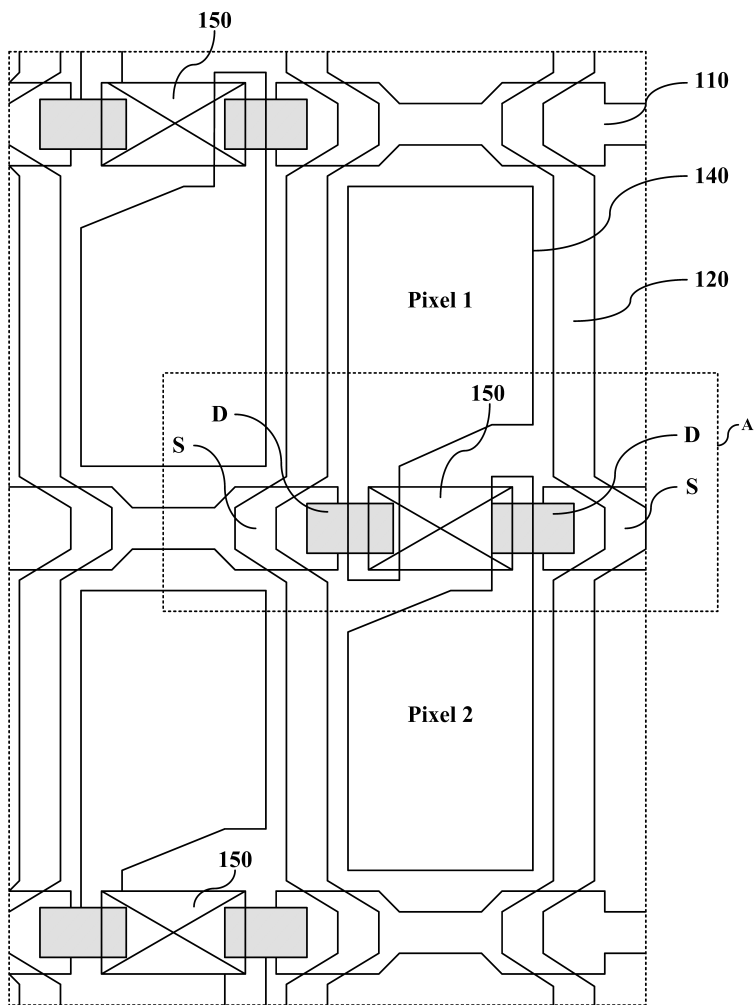
도면1



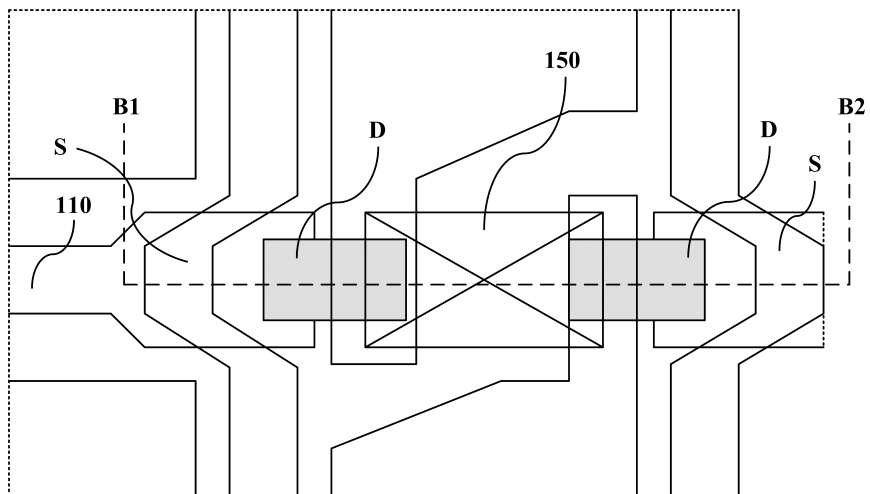
도면2



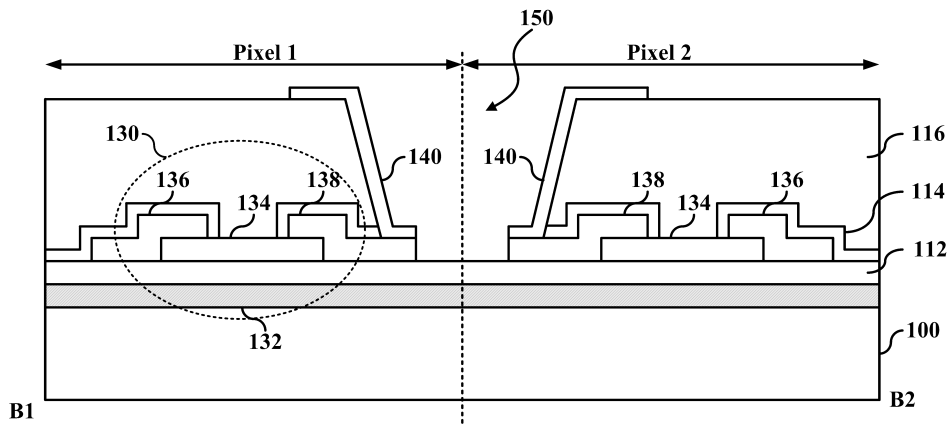
도면3



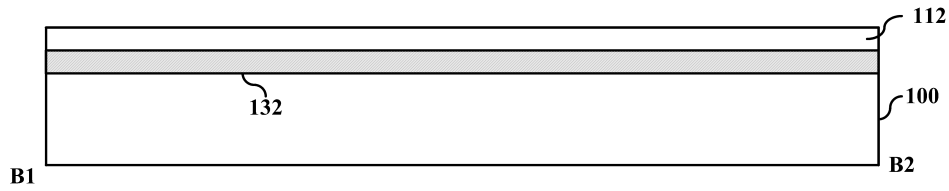
도면4



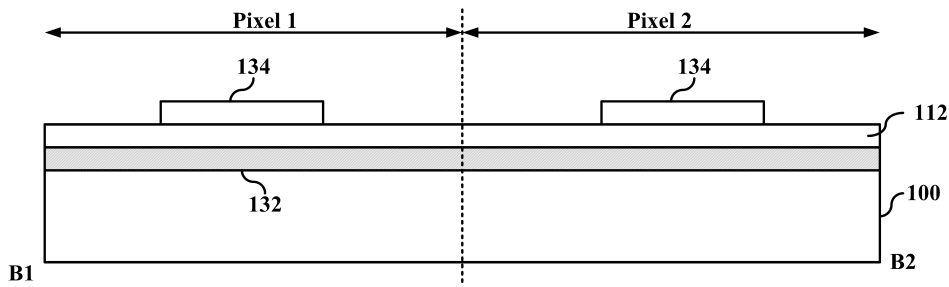
도면5



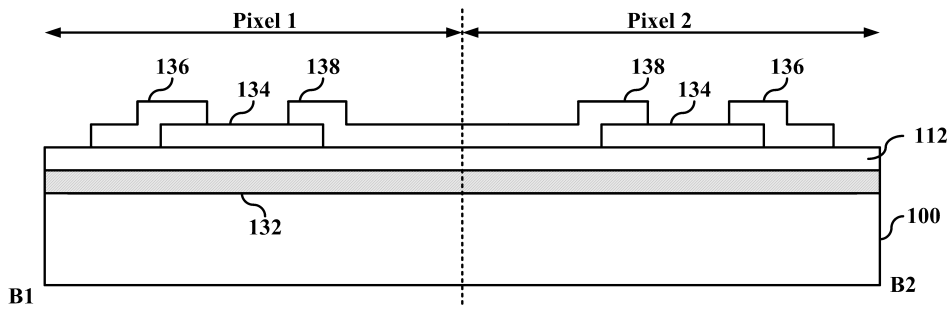
도면6



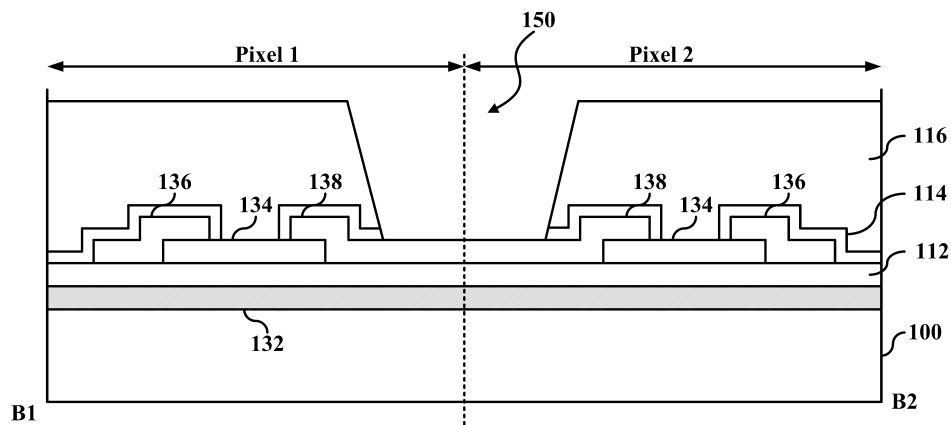
도면7



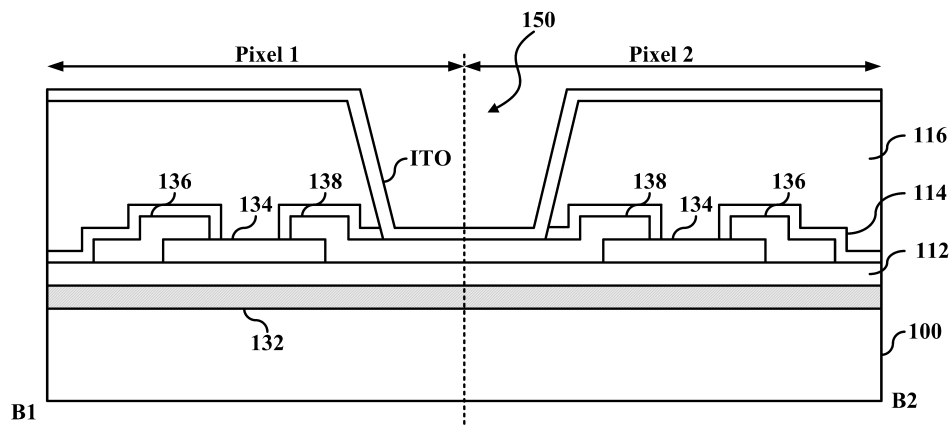
도면8



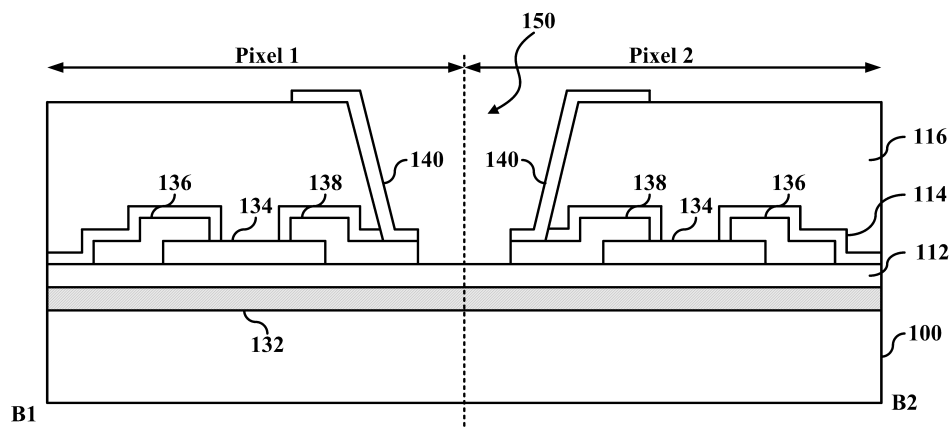
도면9



도면10



도면11



专利名称(译)	标题：液晶显示装置及其制造方法		
公开(公告)号	KR1020140138472A	公开(公告)日	2014-12-04
申请号	KR1020130059054	申请日	2013-05-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	EUIHYUN CHUNG 정의현 KAKYUNG KIM 김가경 SEONGJUN CHO 조성준		
发明人	정의현 김가경 조성준		
IPC分类号	G02F1/1368 G02F1/1343		
CPC分类号	G02F1/136227 G02F1/136286 G02F2201/40		
其他公开文献	KR102059371B1		
外部链接	Espacenet		

摘要(译)

液晶显示装置及其制造方法技术领域本发明涉及能够提高高分辨率像素的透射率的液晶显示装置及其制造方法。根据本发明实施例的液晶显示装置包括：栅极线，形成在基板上，使得第一和第二相邻像素由第二像素共享；形成穿过栅极线的数据线；在第一像素和第二像素中的每一个中形成薄膜晶体管；覆盖薄膜晶体管的保护层，包括暴露薄膜晶体管的漏极的接触孔；像素电极形成在保护层上和接触孔内，像素电极连接到形成在第一像素和第二像素中的每一个中的薄膜晶体管的漏极；并且在像素电极下方或上方形成公共电极。

