



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0088867
(43) 공개일자 2011년08월04일

(51) Int. Cl.

G02F 1/1339 (2006.01)

(21) 출원번호 10-2010-0008581

(22) 출원일자 2010년01월29일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

이상현

경기 수원시 영통구 영통동 청명마을 삼성래미안A
436동 1204호

허철

경기 용인시 수지구 죽전동 꽃매마을 현대 홈타운
4차 3단지 436동 2002호

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

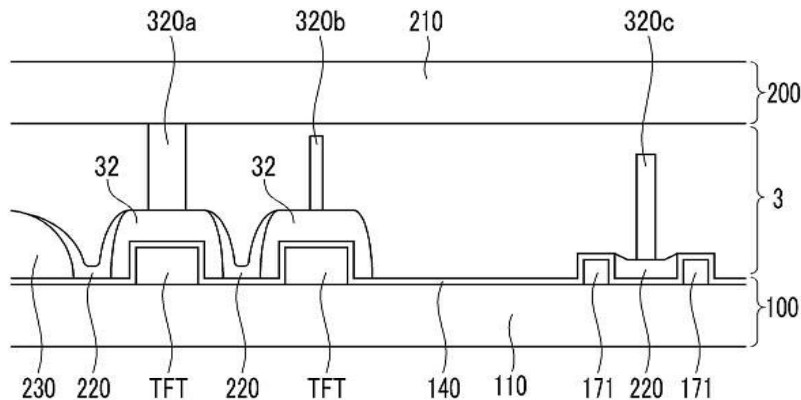
전체 청구항 수 : 총 24 항

(54) 액정 표시 장치

(57) 요약

본 발명의 한 실시예에 따른 액정 표시 장치는 제1 절연 기판, 제1 절연 기판 위에 형성되어 있는 복수의 게이트선, 게이트선과 교차하는 복수의 데이터선, 게이트선 및 데이터선과 연결되어 있는 복수의 박막 트랜지스터, 박막 트랜지스터와 연결되어 있는 복수의 화소 전극, 제1 절연 기판과 마주하는 제2 절연 기판, 제1 절연 기판과 제2 절연 기판을 지지하는 복수의 기둥형 간격재, 제1 절연 기판 위에 형성되며 개구부를 포함하는 면형부를 포함하는 차광 부재, 면형부의 개구부에 위치하는 높이 조절 부재를 포함하고, 기둥형 간격재는 높이 조절 부재 위에 위치한다.

대표도 - 도1



(72) 발명자

김관수

충남 아산시 탕정면 명암2리 탕정 삼성 트라펠리스
102동 1205호

권세아

서울 중구 신당3동 남산타운아파트 42동 1302호

이의구

충남 아산시 탕정면 명암1리 809번지 트라펠리스
304동 1301호

특허청구의 범위

청구항 1

제1 절연 기판,
상기 제1 절연 기판 위에 형성되어 있는 복수의 게이트선,
상기 게이트선과 교차하는 복수의 데이터선,
상기 게이트선 및 데이터선과 연결되어 있는 복수의 박막 트랜지스터,
상기 박막 트랜지스터와 연결되어 있는 복수의 화소 전극,
상기 제1 절연 기판과 마주하는 제2 절연 기판,
상기 제1 절연 기판과 상기 제2 절연 기판을 지지하는 복수의 기둥형 간격재,
상기 제1 절연 기판 위에 형성되며 개구부를 포함하는 면형부를 포함하는 차광 부재,
상기 면형부의 개구부에 위치하는 높이 조절 부재를
포함하고,
상기 기둥형 간격재는 상기 높이 조절 부재 위에 위치하는 액정 표시 장치.

청구항 2

제1항에서,
상기 제1 절연 기판 위에 형성되어 있는 적색, 녹색, 청색 색필터를 더 포함하고,
상기 높이 조절 부재는 상기 적색, 녹색, 청색 색필터 중 어느 하나와 동일한 물질로 이루어지는 액정 표시 장치.

청구항 3

제1항에서,
상기 개구부는 상기 박막 트랜지스터와 중첩하는 액정 표시 장치.

청구항 4

제3항에서,
상기 기둥형 간격재는 높이가 서로 다른 제1 소간격재 내지 제3 소간격재를 포함하고,
상기 제1 소간격재 및 제2 소간격재는 상기 높이 조절 부재 위에 형성되어 있는 액정 표시 장치.

청구항 5

제4항에서,
상기 제1 내지 제3 소간격재의 높이는 제3 소간격재> 제1 소간격재> 제2 소간격재 순이고,
상기 제1 소간격재는 상기 제1 절연 기판 및 제2 절연 기판과 접촉하는 액정 표시 장치.

청구항 6

제5항에서,
상기 제2 소간격재의 상부 표면은 상기 제1 소간격재의 상부 표면보다 $0.3\mu\text{m}\sim 0.7\mu\text{m}$ 아래에 위치하는 액정 표시 장치.

청구항 7

제6항에서,

상기 제3 소 간격재의 상부 표면은 상기 제1 소간격재의 상부 표면보다 $0.8\mu\text{m}\sim 1.2\mu\text{m}$ 아래에 위치하는 액정 표시 장치.

청구항 8

제5항에서,

상기 제1 내지 제3 소간격재 각각의 바닥 면적은 제1 소간격재> 제3 소간격재> 제2 소간격재 순인 액정 표시 장치.

청구항 9

제8항에서,

상기 제1 소간격재의 하부 단면 패턴은 직사각형이고, 상기 제2 소간격재의 하부 단면 패턴은 8각형이고, 상기 제3 소간격재의 하부 단면 패턴은 원형인 액정 표시 장치.

청구항 10

제4항에서,

상기 차광부재는 상기 데이터선을 따라 뺀 선형부를 더 포함하고,

상기 면형부는 상기 선형부를 가로로 연결하며 상기 제3 소간격재는 상기 선형부 위에 위치하는 액정 표시 장치.

청구항 11

제1항에서,

상기 화소 전극은 박막 트랜지스터와 접촉 구멍을 통해서 연결되어 있고,

상기 접촉 구멍에 위치하는 화소 전극 위에 형성되어 상기 접촉 구멍으로 인한 단차를 보상하는 착색 부재를 더 포함하는 액정 표시 장치.

청구항 12

제11항에서,

상기 착색 부재와 상기 간격재는 동일한 물질로 이루어지는 액정 표시 장치.

청구항 13

제1항에서,

상기 제1 절연 기관은 상기 화소 전극이 형성되어 있는 표시 영역을 포함하고,

상기 제1 간격재의 바닥 면적의 합은 상기 표시 영역의 0.2%~0.3%인 액정 표시 장치.

청구항 14

제1항에서,

상기 화소 전극은 각각 상하로 분리되어 있는 제1 부화소 전극과 제2 부화소 전극을 포함하고,

상기 박막 트랜지스터는 상기 제1 부화소 전극과 연결되는 제1 박막 트랜지스터, 상기 제2 부화소 전극과 연결되는 제2 박막 트랜지스터를 포함하고,

상기 제2 부화소 전극은 강압 축전기와 연결되어 있는 액정 표시 장치.

청구항 15

제14항에서,

상기 면형부는 상기 제1 부화소 전극과 제2 부화소 전극 사이에 위치하는 액정 표시 장치.

청구항 16

제14항에서,

상기 강압 축전기와 연결되어 있는 복수의 제3 박막 트랜지스터를 더 포함하고,

적어도 어느 하나의 제3 박막 트랜지스터 위에 형성되어 있는 보조 높이 조절 부재를 포함하는 액정 표시 장치.

청구항 17

제16항에서,

상기 면형부는 상기 제3 박막 트랜지스터를 노출하는 개구부를 포함하고,

상기 보조 높이 조절 부재는 상기 제3 박막 트랜지스터를 노출하는 개구부에 위치하는 액정 표시 장치.

청구항 18

제16항에서,

상기 기관 위에 형성되어 있는 적색, 녹색, 청색 색필터를 더 포함하고,

상기 보조 높이 조절 부재는 상기 적색, 녹색, 청색 색필터 중 어느 하나와 동일한 물질로 이루어지는 액정 표시 장치.

청구항 19

제16항에서,

상기 제1 박막 트랜지스터와 상기 제2 박막 트랜지스터의 게이트 전극은 하나로 연결되어 있으며,

상기 제1 박막 트랜지스터와 상기 제2 박막 트랜지스터 위에 형성되어 있는 높이 조절 부재를 포함하는 액정 표시 장치.

청구항 20

제19항에서,

상기 면형부는 상기 제1 박막 트랜지스터 및 상기 제2 박막 트랜지스터를 노출하는 개구부를 포함하고,

상기 높이 조절 부재는 상기 제1 박막 트랜지스터 및 상기 제2 박막 트랜지스터를 노출하는 개구부에 위치하는 액정 표시 장치.

청구항 21

제20항에서,

상기 제1 소간격재는 상기 높이 조절 부재 위에 형성되어 있고,

상기 제2 소간격재는 상기 보조 높이 조절 부재 위에 형성되어 있는 액정 표시 장치.

청구항 22

제15항에서,

상기 제1 부화소 전극은 상기 제1 박막 트랜지스터의 드레인 전극과 제1 접촉 구멍을 통해서 연결되어 있고,

상기 제2 부화소 전극은 상기 제2 박막 트랜지스터의 드레인 전극과 제2 접촉 구멍을 통해서 연결되어 있고,

상기 제1 접촉 구멍 또는 상기 제2 접촉 구멍에 위치하는 제1 부화소 전극 또는 상기 제2 부화소 전극 위에 형성되어 상기 제1 접촉 구멍 또는 상기 제2 접촉 구멍으로 인한 단차를 보상하는 착색 부재를 더 포함하는 액정 표시 장치.

청구항 23

제22항에서,

상기 착색 부재와 상기 간격재는 동일한 물질로 이루어지는 액정 표시 장치.

청구항 24

제15항에서,

상기 면형부는 상기 제1 접촉 구멍 및 상기 제2 접촉 구멍을 노출하는 개구부를 포함하는 액정 표시 장치.

명세서

기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 두 표시판 사이는 일정한 셀 갭(cell gap)을 유지하여야 하는데 이를 위해서 액티브 간격재(active spacer)를 사용한다. 액티브 간격재로는 구슬형 간격재(beads spacer)와 기둥형 간격재(column spacer)가 사용된다.

[0004] 이 중 구슬형 간격재는 공정의 단순화, 제작의 용이성 측면에서 유리하나, 액정 표시 장치 내에서 부유(floating)되어 있기 때문에 액정 주입시 액정과 함께 이동하게 된다. 이때 이동 압력 및 이동 거리가 클 경우 배향막 등이 눌러지기 때문에 광 손실(leak)이 발생한다. 이와는 달리 기둥형 간격재는 사진 식각 공정(photolithography)에 의해 형성하기 때문에 필요한 위치에 고정적인 형태로 선택하여 형성할 수 있다. 그러나 기둥형 간격재는 구슬형 간격재에 비해서 탄성 강도 및 하중을 견디는 스미어 특성이 떨어져 액정 표시 장치의 외부로부터 강한 압력을 받는 경우 기둥형 간격재나 그 하부의 막이 붕괴되어 패널에 얼룩이 발생할 수 있다.

[0005] 이러한 문제점을 줄이기 위해서는 기둥형 간격재의 밀도나 크기를 증가시키거나 기둥형 간격재의 스미어 특성을 향상하여 기둥형 간격재가 일정 수준의 충격(하중)을 견딜 수 있도록 형성해야 한다.

발명의 내용

해결하려는 과제

[0006] 그러나 기둥형 간격재의 밀도나 크기를 증가시키면 기둥형 간격재의 탄성이 떨어지는 문제점이 있다. 그리고, 액정 주입시에 액정의 이동이 자유롭지 못한 문제점이 있다. 또한, 기둥형 간격재는 하부가 평탄한 곳에 형성해야 하기 때문에 기둥형 간격재를 형성하기 위해서 기둥형 간격재 아래에 게이트 금속 등으로 패턴을 형성하는데, 이러한 게이트 금속 패턴은 화소 영역에 위치하여 개구율이 감소되는 문제점이 있다.

[0007] 따라서 본 발명이 해결하고자 하는 과제는 기둥형 간격재의 탄성을 떨어뜨리지 않으면서도 외부의 압력에도 강하게 견딜 수 있게 하는 것이다.

[0008] 또한, 본 발명이 해결하고자 하는 과제는 기둥형 간격재로 인해서 개구율이 감소하지 않은 액정 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0009] 본 발명의 한 실시예에 따른 액정 표시 장치는 제1 절연 기판, 제1 절연 기판 위에 형성되어 있는 복수의 게이트선, 게이트선과 교차하는 복수의 데이터선, 게이트선 및 데이터선과 연결되어 있는 복수의 박막 트랜지스터, 박막 트랜지스터와 연결되어 있는 복수의 화소 전극, 제1 절연 기판과 마주하는 제2 절연 기판, 제1 절연 기판과 제2 절연 기판을 지지하는 복수의 기둥형 간격재, 제1 절연 기판 위에 형성되며 개구부를 포함하는 면형부를

포함하는 차광 부재, 면형부의 개구부에 위치하는 높이 조절 부재를 포함하고, 기동형 간격재는 높이 조절 부재 위에 위치한다.

- [0010] 상기 제1 절연 기관 위에 형성되어 있는 적색, 녹색, 청색 색필터를 더 포함하고, 높이 조절 부재는 적색, 녹색, 청색 색필터 중 어느 하나와 동일한 물질로 이루어질 수 있다.
- [0011] 상기 개구부는 박막 트랜지스터와 중첩할 수 있다.
- [0012] 상기 기동형 간격재는 높이가 서로 다른 제1 소간격재 내지 제3 소간격재를 포함하고, 제1 소간격재 및 제2 소간격재는 높이 조절 부재 위에 형성되어 있을 수 있다.
- [0013] 상기 제1 내지 제3 소간격재의 높이는 제3 소간격재 > 제1 소간격재 > 제2 소간격재 순이고, 제1 소간격재는 상기 제1 절연 기관 및 제2 절연 기관과 접촉할 수 있다.
- [0014] 상기 제2 소간격재의 상부 표면은 제1 소간격재의 상부 표면보다 $0.3\mu\text{m}\sim 0.7\mu\text{m}$ 아래에 위치할 수 있다.
- [0015] 상기 제3 소간격재의 상부 표면은 제1 소간격재의 상부 표면보다 $0.8\mu\text{m}\sim 1.2\mu\text{m}$ 아래에 위치할 수 있다.
- [0016] 상기 제1 내지 제3 소간격재 각각의 바닥 면적은 제1 소간격재 > 제3 소간격재 > 제2 소간격재 순일 수 있다.
- [0017] 상기 제1 소간격재의 하부 단면 패턴은 직사각형이고, 제2 소간격재의 하부 단면 패턴은 8각형이고, 제3 소간격재의 하부 단면 패턴은 원형일 수 있다.
- [0018] 상기 차광부재는 데이터선을 따라 뻗은 선형부를 더 포함하고, 면형부는 선형부를 가로로 연결하며 제3 소간격재는 선형부 위에 위치할 수 있다.
- [0019] 상기 화소 전극은 박막 트랜지스터와 접촉 구멍을 통해서 연결되어 있고, 접촉 구멍에 위치하는 화소 전극 위에 형성되어 접촉 구멍으로 인한 단차를 보상하는 착색 부재를 더 포함할 수 있다.
- [0020] 상기 착색 부재와 간격재는 동일한 물질로 이루어질 수 있다.
- [0021] 상기 제1 절연 기관은 화소 전극이 형성되어 있는 표시 영역을 포함하고, 제1 간격재의 바닥 면적의 합은 표시 영역의 0.2%~0.3%일 수 있다.
- [0022] 상기 화소 전극은 각각 상하로 분리되어 있는 제1 부화소 전극과 제2 부화소 전극을 포함하고, 박막 트랜지스터는 제1 부화소 전극과 연결되는 제1 박막 트랜지스터, 제2 부화소 전극과 연결되는 제2 박막 트랜지스터를 포함하고, 제2 부화소 전극은 강압 축전기와 연결되어 있을 수 있다.
- [0023] 상기 면형부는 제1 부화소 전극과 제2 부화소 전극 사이에 위치할 수 있다.
- [0024] 상기 강압 축전기와 연결되어 있는 복수의 제3 박막 트랜지스터를 더 포함하고, 적어도 어느 하나의 제3 박막 트랜지스터 위에 형성되어 있는 보조 높이 조절 부재를 포함할 수 있다.
- [0025] 상기 면형부는 제3 박막 트랜지스터를 노출하는 개구부를 포함하고, 보조 높이 조절 부재는 상기 제3 박막 트랜지스터를 노출하는 개구부에 위치할 수 있다.
- [0026] 상기 기관 위에 형성되어 있는 적색, 녹색, 청색 색필터를 더 포함하고, 보조 높이 조절 부재는 적색, 녹색, 청색 색필터 중 어느 하나와 동일한 물질로 이루어질 수 있다.
- [0027] 상기 제1 박막 트랜지스터와 제2 박막 트랜지스터의 게이트 전극은 하나로 연결되어 있으며, 제1 박막 트랜지스터와 제2 박막 트랜지스터 위에 형성되어 있는 높이 조절 부재를 포함할 수 있다.
- [0028] 상기 면형부는 제1 박막 트랜지스터 및 제2 박막 트랜지스터를 노출하는 개구부를 포함하고, 높이 조절 부재는 제1 박막 트랜지스터 및 상기 제2 박막 트랜지스터를 노출하는 개구부에 위치할 수 있다.
- [0029] 상기 제1 소간격재는 높이 조절 부재 위에 형성되어 있고, 제2 소간격재는 보조 높이 조절 부재 위에 형성되어 있을 수 있다.
- [0030] 상기 제1 부화소 전극은 제1 박막 트랜지스터의 드레인 전극과 제1 접촉 구멍을 통해서 연결되어 있고, 제2 부화소 전극은 제2 박막 트랜지스터의 드레인 전극과 제2 접촉 구멍을 통해서 연결되어 있고, 제1 접촉 구멍 또는 제2 접촉 구멍에 위치하는 제1 부화소 전극 또는 제2 부화소 전극 위에 형성되어 제1 접촉 구멍 또는 제2 접촉 구멍으로 인한 단차를 보상하는 착색 부재를 더 포함할 수 있다.

[0031] 상기 착색 부재와 간격재는 동일한 물질로 이루어질 수 있다.

[0032] 상기 면형부는 제1 접촉 구멍 및 제2 접촉 구멍을 노출하는 개구부를 포함할 수 있다.

발명의 효과

[0033] 본 발명의 실시예에 따르면 주 간격재의 수를 증가시키지 않으면서도, 보조 간격재로 인해서 외부 압력에 강하게 견딜 수 있는 액정 표시 장치를 제공할 수 있다.

[0034] 또한, 보조 간격재는 기관과 접촉하지 않으므로 액정의 이동이 자유롭다.

[0035] 또한, 기동형 간격재를 형성하기 위한 금속 패턴을 따로 형성하지 않아도 되므로 화소의 개구율이 증가한다.

도면의 간단한 설명

[0036] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 구조를 간략하게 도시한 단면도이다.

도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 3 및 도 4는 각각 도 2의 III-III선 및 IV-IV선을 따라 잘라 도시한 단면도이다.

도 5는 도 2의 액정 표시 장치의 화소 전극만을 도시한 도면이다.

도 6은 도 2의 액정 표시 장치의 화소 전극을 제외한 일부분을 확대 도시한 도면이다.

도 7은 간격재의 크기에 따른 높이 변화를 도시한 그래프이다.

도 8는 기 설명한 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 9 및 도 10은 본 발명의 한 실시예에 따른 데이터선 및 게이트선과 박막 트랜지스터의 연결을 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0037] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0038] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0039] 이제 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 도 1을 참고하여 간략하게 설명한다.

[0040] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 구조를 간략하게 도시한 단면도이다.

[0041] 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 그 사이에 들어 있는 액정층(3)을 포함한다.

[0042] 하부 표시판(100)은 기관(110), 기관(110) 위에 형성되어 있는 색필터(230), 기관(110) 위에 형성되어 있으며 색필터(220) 사이에 배치되어 있는 차광 부재(220), 박막 트랜지스터(TFT) 위에 형성되어 있는 높이 조절 부재(32)를 포함한다.

[0043] 그리고 높이 조절 부재(32) 위에는 제1 간격재(320a) 및 제2 간격재(320b)가 형성되어 있고, 이웃하는 두 데이터선(171) 사이에 위치하는 차광 부재(220) 위에는 제3 간격재(320b)가 형성되어 있다.

[0044] 제1 간격재(320a)는 두 표시판(100, 200)을 접촉하여 지지하며 일정한 셀갭을 유지한다. 그리고 제2 간격재(320a) 및 제3 간격재(320b)는 상부 표시판(100)과는 접촉하지 않으나 외부 충격시에 액정 셀갭이 일정하게 유지되도록 하기 위한 보조 간격재로 사용되며, 4~5kgf의 충격을 견딜 수 있다.

[0045] 제1 간격재 내지 제3 간격재는 바닥면적은 제1 간격재(320a)>제3 간격재(320c)> 제2 간격재(320b) 순으로 형성되어 있으며, 높이는 제3 간격재(320c)> 제1 간격재(320a)> 제2 간격재(320b) 순으로 형성되어 있다. 그러나

제2 간격재(320b)의 상부 표면은 제1 간격재(320a)의 상부 표면으로부터 $0.2\mu\text{m}\sim 0.3\mu\text{m}$ 아래에 위치하고, 제3 간격재(320c)의 상부 표면은 제1 간격재(320a)의 상부 표면으로부터 $0.7\mu\text{m}\sim 1.0\mu\text{m}$ 아래에 위치한다.

- [0046] 그림 도 1의 간격재를 가지는 액정 표시 장치에 대해서 도 2 내지 도 6을 참조하여 더욱 상세하게 설명한다.
- [0047] 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 3 및 도 4는 각각 도 2의 III-III선 및 IV-IV선을 따라 잘라 도시한 단면도이고, 도 5는 도 2의 액정 표시 장치의 화소 전극만을 도시한 도면이고, 도 6은 도 2의 액정 표시 장치의 화소 전극을 제외한 일부분을 확대 도시한 도면이다.
- [0048] 도 2 내지 도 6을 참조하면, 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3) 및 표시판(100, 200) 바깥 면에 부착되어 있는 한 쌍의 편광자(도시하지 않음)를 포함한다.
- [0049] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0050] 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121), 복수의 강압 게이트선(123) 및 복수의 유지 전극선(storage lines)(131)을 포함하는 복수의 게이트 도전체가 형성되어 있다.
- [0051] 게이트선(121) 및 강압 게이트선(123)은 주로 가로 방향으로 뻗어 있으며 게이트 신호를 전달한다. 게이트선(121)은 위아래로 확장된 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)을 포함하고, 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분을 포함한다.
- [0052] 본 실시예에서는 제1 게이트 전극(124a)과 제2 게이트 전극(124b)을 연결하여 형성하였으나, 분리되어 형성(도시하지 않음)될 수 있다.
- [0053] 강압 게이트선(123)은 위로 돌출한 제3 게이트 전극(124c)을 포함한다.
- [0054] 유지 전극선(131)은 소정의 전압을 인가 받으며 주로 가로 방향으로 뻗어 있다. 각 유지 전극선(131)은 유지 전극선(131)으로부터 아래로 뻗어 있는 복수의 유지 전극(133)을 포함한다. 이웃하는 두 유지 전극(133)은 유지 전극 연결부(134)에 의해 연결되어 페루프의 형상을 가질 수 있다. 가로부(134)의 일부분은 폭이 확장된 축전기용 도전체(137)를 포함한다.
- [0055] 게이트 도전체 위에는 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0056] 게이트 절연막(140) 위에는 비정질 또는 결정질 규소 등으로 만들어질 수 있는 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)을 향하여 뻗어 나와 있으며 서로 연결되어 있는 제1 반도체(154a) 및 제2 반도체(154b)를 포함한다. 그리고 제2 반도체(154b)와 연결된 제3 반도체(154c)를 포함한다.
- [0057] 선형 반도체(151) 위에는 선형 저항성 접촉 부재(161)가 위치하고, 선형 저항성 접촉 부재(161)는 제1 내지 제3 반도체(154a, 154b, 154c)를 향해 돌출한 저항성 접촉 부재(163a, 163b, 163c)를 포함한다. 그리고 각각의 저항성 접촉 부재(163a, 163b, 163c)는 제1 내지 제3 반도체(154a, 154b, 154c) 위에서 섬형 저항성 접촉 부재(165a, 165b, 165c)와 쌍을 이루어 마주한다.
- [0058] 저항성 접촉 부재 위에는 복수의 데이터선(data line)(171), 복수의 제1 드레인 전극(175a), 복수의 제2 드레인 전극(175b), 그리고 복수의 제3 드레인 전극(175c)을 포함하는 데이터 도전체가 형성되어 있다.
- [0059] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121) 및 강압 게이트선(123)과 교차한다. 각 데이터선(171)은 제1 게이트 전극(124a) 및 제2 게이트 전극(124b)을 향하여 뻗은 복수의 제1 소스 전극(173a) 및 제2 소스 전극(173b)을 포함하고, 데이터선(171)의 끝 부분은 다른 층 또는 외부 구동 회로와의 접속을 위하여 확장될 수 있다. 제1 소스 전극(173a)과 제2 소스 전극(173b)은 각각 위쪽 또는 아래쪽에 입구를 가지는 타원, 예를 들어 "U" 자와 유사한 형상을 가질 수 있다. 그리고 제1 소스 전극(173a)과 제2 소스 전극(173b)이 연결될 수 있으며, 이때 제1 소스 전극(173a)과 제2 소스 전극(173b)의 입구는 반대 방향으로 형성될 수 있다.
- [0060] 제1 드레인 전극(175a)의 한쪽 끝부분은 제1 소스 전극(173a)으로 둘러 싸여 있으며 반대쪽 끝부분은 다른 층과의 접속을 위해서 폭이 확장된 확장부(177a)를 포함한다. 제2 드레인 전극(175b)이 한쪽 끝부분은 제2 소스 전극(173b)으로 둘러 싸여 있으며 반대쪽 끝부분은 제3 소스 전극(173c)이 된다. 그리고 제2 드레인 전극

(175b)과 제3 소스 전극(173c) 사이는 다른 층과의 접촉을 위해서 폭이 확장된 확장부(177b)를 포함할 수 있다.

- [0061] 제3 드레인 전극(175c)은 제3 소스 전극(173c)으로 둘러싸여 있으며, 축전기용 도전체(137)와 중첩하는 확장부(177c)를 포함한다.
- [0062] 제1 게이트 전극(124a), 제1 소스 전극(173a), 제1 드레인 전극(175a)은 반도체(154a)와 함께 제1 박막 트랜지스터를 이루고, 제2 게이트 전극(124b), 제2 소스 전극(173b), 제2 드레인 전극(175b)은 반도체(154b)와 함께 제2 박막 트랜지스터를 이루고, 제3 게이트 전극(124c), 제3 소스 전극(173c), 제3 드레인 전극(175c)은 반도체(154c)와 함께 제3 박막 트랜지스터를 이룬다. 박막 트랜지스터의 채널은 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이의 반도체(154a), 제2 소스 전극(173b)과 제2 드레인 전극(175b)사이의 반도체(154b) 및 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이의 반도체(154c)에 형성된다.
- [0063] 저항성 접촉층 패턴(161, 163a, 163b, 165a, 165b, 163c, 165c)은 그 아래의 제1 반도체(154a), 제2 반도체(154b) 및 제3 반도체(154c)와 그 위의 데이터선(171), 제1 드레인 전극(175a), 제2 드레인 전극(175b) 및 제3 드레인 전극(175c) 사이에만 존재하며 이들 사이의 접촉 저항을 낮추어 준다. 제1 반도체(154a) 내지 제3 반도체(154c)는 제1 소스 전극(173a)과 제1 드레인 전극(175a) 사이, 제2 소스 전극(173b)과 제2 드레인 전극(175b) 사이 및 제3 소스 전극(173c)과 제3 드레인 전극(175c) 사이를 비롯하여 이들로 가리지 않고 노출된 부분이 있다.
- [0064] 데이터선(171), 제1 드레인 전극(175a) 내지 제3 드레인 전극(175c)은 저항성 접촉 부재(161, 163a, 163b, 163c, 165a, 165b, 165c)와 실질적으로 동일한 평면 패턴을 가지며, 제1 드레인 전극(175a) 내지 제3 드레인 전극(175c)과 제1 소스 전극(173a) 내지 제3 소스 전극(173c) 사이의 노출된 부분을 제외하고 제1 반도체(154a) 내지 제3 반도체(154c)와도 실질적으로 동일한 평면 패턴을 가진다.
- [0065] 그러나 반도체, 저항성 접촉층 패턴, 데이터선 및 드레인 전극을 각각의 마스크를 이용하여 형성할 경우 데이터선 및 드레인 전극은 저항성 접촉층 패턴과 동일한 평면 패턴을 가지지 않을 수 있으며, 반도체는 게이트 전극과 중첩되는 영역에만 형성할 수 있다.
- [0066] 데이터 도전체 및 노출된 반도체 위에는 노출된 반도체를 보호하기 위한 보호막(passivation layer)(180)이 형성되어 있다.
- [0067] 보호막(180) 위에는 색필터(230)가 형성되어 있다. 색필터(230)는 유지 전극의 연결부(134)와 강압 게이트선(123) 사이의 공간을 제외한 대부분의 영역에 형성되어 있으며, 대략 직사각형을 이룬다. 색필터(230)의 가장자리는 데이터선(171)의 경계선을 덮으며 색필터(230)의 세로 경계선은 이웃하는 두 화소의 데이터선(171) 사이에 위치한다.
- [0068] 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.
- [0069] 색필터(230)가 위치하지 않는 영역에는 차광 부재(light blocking member)(220)가 위치한다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다.
- [0070] 차광 부재(220)는 데이터선(171)을 따라 형성된 선형부와 선형부를 연결하는 면형부를 포함한다. 면형부는 강압 게이트선(123)과 유지 전극의 연결부(134) 사이의 공간에 위치한다. 차광 부재(220)의 면형부는 하부막을 노출하는 개구부(22a, 22b)를 포함한다. 개구부(22a)는 박막 트랜지스터의 채널 부분에 위치하고, 개구부(22b)는 접촉 구멍이 형성되는 부분에 위치한다.
- [0071] 채널 부분에 위치하는 개구부(22a)에는 높이 조절 부재(32)가 형성되어 있다. 높이 조절 부재(32)는 녹색 색필터와 동일한 물질로 이루어진다.
- [0072] 색필터(230) 및 차광 부재(220) 위에는 덮개층(capping layer)(30)이 형성되어 있다. 덮개층(30)은 아웃가싱(out gassing)으로 인한 액정층(3)이 오염되는 것을 방지하기 위해서 질화 규소 따위로 이루어진다.
- [0073] 덮개층(30) 및 보호막(180)에는 제1 드레인 전극(175a)의 확장부(177a) 및 제2 드레인 전극(175b)의 확장부(177b)를 각각 노출하는 접촉 구멍(185a, 185b)이 형성되어 있다.
- [0074] 덮개막(30) 위에는 복수의 화소 전극(pixel electrode)(191)이 위치한다. 각 화소 전극(191)은 두 게이트선(121, 123)을 사이에 두고 서로 분리되어, 게이트선(121, 123)을 중심으로 화소 영역의 위와 아래에 배치되어 있는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)을 포함한다.

- [0075] 제2 부화소 전극(191b)은 제1 부화소 전극(191a)의 세로변을 따라 뺀 외곽 줄기부(9)를 포함하는데, 외곽 줄기부는 데이터선(171)과 제1 부화소 전극(191a) 사이의 용량성 결합, 즉 커패시팅(capacitive coupling)을 방지할 수 있다.
- [0076] 제1 화소 전극(191a)과 제2 화소 전극(191b)은 각각 제1 돌출부(95a) 및 제2 돌출부(95b)를 포함한다. 제1 화소 전극(191a)의 제1 돌출부(95a)는 제1 접촉 구멍(185a)을 통해 확장부(177a)와 연결되어 데이터 전압을 인가 받고, 제2 화소 전극(191b)의 제2 돌출부(95b)는 제2 접촉 구멍(185b)을 통해서 확장부(177b)와 연결되어 데이터 전압을 인가 받는다.
- [0077] 높이 조절 부재(32) 위에는 도 1에 도시한 간격재(320)가 형성되어 있다. 간격재(320)는 높이가 다른 제1 내지 제3 간격재(320a, 320b, 320c)를 포함한다.
- [0078] 제1 간격재(320a)는 상부 표시판(200)과 하부 표시판(100)을 지지하여 셀갭을 유지하는 주 간격재로 두 표시판과 접촉하고 있다.
- [0079] 그러나 제2 간격재(320b) 및 제3 간격재(320c)는 제1 간격재와 달리 외부 충격시에 표시판의 셀갭을 유지하는 보조 간격재로 상부 표시판(200)과 접촉하지 않는다.
- [0080] 따라서 제1 간격재(320a)의 상부 표면을 기준으로 제2 간격재(320b)의 상부 표면은 $0.3\mu\text{m}\sim 0.7\mu\text{m}$ 아래에 위치하고, 제3 간격재(320c)의 상부 표면은 $0.8\mu\text{m}\sim 1.2\mu\text{m}$ 아래에 위치한다.
- [0081] 화소 전극(191) 위에는 착색 부재(20)가 형성되어 있다. 착색 부재(20)는 접촉 구멍에 위치하는 개구부(22b)와 대응하며, 접촉 구멍(185a, 185b)로 인한 단차를 보상하고 접촉 구멍(185a, 185b) 주위의 빛샘을 막아준다.
- [0082] 착색 부재(20)는 간격재(320)와 동일한 물질로 형성될 수 있으며 유기 물질에 검은색 착색제를 포함하여 형성할 수 있다. 유기 물질의 광밀도는 4.0 이상인 것이 바람직하다.
- [0083] 착색 부재(20) 및 간격재(320)는 슬릿 패턴을 가지는 광마스크를 이용하여 노광 및 현상하여 한 번에 형성할 수 있다. 양성 감광성일 경우 착색 부재(20)가 형성되는 부분에만 슬릿 패턴을 위치시키고 간격재(320)가 형성되는 부분에는 완전 노광을 실시한다. 이와 반대로 음성 감광성일 경우 간격재(320)가 형성되는 부분에는 광을 차단한다.
- [0084] 이때, 제1 내지 제3 간격재(320a, 320b, 320c)의 바닥 면적은 다르게 형성한다. 도 6을 참조하면, 간격재의 면적이 증가할수록 형성되는 간격재의 높이는 증가한다. 그러나 일정 수준 이상이 되면 간격재의 면적이 증가하더라도 간격재의 높이가 증가하지 않는다.
- [0085] 따라서, 제1 내지 제3 간격재의 바닥 면적을 조절하여 제1 내지 제3 간격재의 크기를 다르게 형성할 수 있다.
- [0086] 한편, 본 발명의 실시예에서는 제3 간격재(320c)의 높이가 가장 높다. 이는 제1 간격재(320a) 및 제2 간격재(320b)가 높이 조절 부재 위에 형성되는데 반해서 제3 간격재(320c)는 데이터선(171) 사이의 차광 부재(220) 위에 형성되기 때문이다.
- [0087] 도 7은 간격재의 크기에 따른 높이 변화를 도시한 그래프이다.
- [0088] 도 7을 참조하면, 제1 간격재(320a)는 A 부분의 면적을 가지도록 형성하고, 제2 간격재(320b)는 B 부분의 면적을 가지도록 형성하고, 제3 간격재(320c)는 C 부분의 면적을 가지도록 형성한다.
- [0089] 제3 간격재(320c)의 높이를 가장 높게 형성하고, 하부에 차광 부재(220)가 위치하더라도 제3 간격재(320c)의 상부 표면은 박막 트랜지스터 위의 높이 조절 부재 위에 형성되어 있는 제1 간격재(320a) 및 제2 간격재(320b)의 상부 표면 보다는 아래에 위치한다.
- [0090] 한편, 제1 간격재(320a)는 상, 하부 표시판과 접촉하여 지지하는 주 간격재이므로 가장 넓은 면적으로 형성하는 것이 바람직하다.
- [0091] 또한, 제1 내지 제3 간격재(320a, 320b, 320c)의 하부 단면 패턴은 다양한 형태로 형성할 수 있으며 예를 들어, 제1 간격재(320a)는 직사각형, 제2 간격재(320b)는 팔각형, 제3 간격재(320c)는 원형으로 형성할 수 있다.
- [0092] 이러한 형태는 제1 내지 제3 간격재(320a, 320b, 320c)가 형성되는 하부막의 면적을 고려하여 다양하게 변형할 수 있으며, 제2 간격재(320a)와 같이 작은 크기로 형성할 경우 복수 개로 형성할 수 있다.
- [0093] 화소 전극(191) 및 간격재(320) 위에는 배향막(11)이 형성되어 있다. 배향막은 수직 배향막일 수 있다.

- [0094] 이제 상부 표시판(200)에 대하여 설명한다.
- [0095] 절연 기판(210) 위에 공통 전극(270)이 형성되어 있다. 공통 전극(270) 위에는 배향막(21)이 형성되어 있다. 상부 배향막은 수직 배향막일 수 있다.
- [0096] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다.
- [0097] 도 8는 기 설명한 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- [0098] 도 8를 참고하면, 도 2 내지 도 6에 도시한 액정 표시 장치는 앞에서 설명한 바와 같이 게이트선(121), 유지 전극선(131), 강압 게이트선(123) 및 데이터선(171)을 포함하는 신호선과 이에 연결된 화소(PX)를 포함한다.
- [0099] 화소(PX)는 제1 스위칭 소자(Qa), 제2 스위칭 소자(Qb) 및 제3 스위칭 소자(Qc), 제1 액정 축전기(Clca), 제2 액정 축전기(Clcb) 그리고 강압 축전기(Cstd)를 포함한다.
- [0100] 여기서 제1 스위칭 소자(Qa)와 제1 박막 트랜지스터(Qa), 제2 스위칭 소자(Qb)와 제2 박막 트랜지스터(Qb), 그리고 제3 스위칭 소자(Qc)와 제3 박막 트랜지스터(Qc)는 각각 동일한 부호로 표시한다.
- [0101] 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(121)과 연결되어 있고, 입력 단자는 데이터선(171)과 연결되어 있으며, 출력 단자는 제1 액정 축전기(Clca) 및 제2 액정 축전기(Clcb)와 연결되어 있다.
- [0102] 제3 스위칭 소자(Qc) 역시 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 제어 단자는 강압 게이트선(123)과 연결되어 있고, 입력 단자는 제2 액정 축전기(Clcb)와 연결되어 있으며, 출력 단자는 강압 축전기(Cstd)와 연결되어 있다.
- [0103] 제1 액정 축전기(Clca) 및 제2 액정 축전기(Clcb)는 각각 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)와 연결된 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)과 상부 표시판(200)의 공통 전극(270)이 중첩하여 이루어진다.
- [0104] 강압 축전기(Cstd)는 제3 스위칭 소자(Qc)의 출력 단자와 유지 전극선(131)에 연결되어 있으며, 하부 표시판(100)에 구비된 유지 전극선(131)과 제3 스위칭 소자(Qc)의 출력 단자가 절연체를 사이에 두고 중첩되어 이루어진다.
- [0105] 게이트선(121)에 게이트 온 전압(Von)이 인가되면 이에 연결된 제1 박막 트랜지스터(Qa) 및 제2 박막 트랜지스터(Qb)가 턴 온 된다.
- [0106] 이에 따라 데이터선(171)의 데이터 전압은 턴 온된 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)를 통하여 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)에 동일하게 인가된다. 제1 액정 축전기(Clca) 및 제2 액정 축전기(Clcb)는 공통 전극(270)의 공통 전압(Vcom)과 제1 부화소 전극(191a) 및 제2 부화소 전극(191b)의 전압 차이만큼 충전되므로 제1 액정 축전기(Clca)와 제2 액정 축전기(Clcb)의 충전 전압도 서로 동일하다. 이때 강압 게이트선(123)에는 게이트 오프 전압(Voff)이 인가된다.
- [0107] 다음 게이트선(121)에 게이트 오프 전압(Voff)이 인가됨과 동시에 강압 게이트선(123)에 게이트 온 전압(Von)이 인가되면, 게이트선(121)에 연결된 제1 스위칭 소자(Qa) 및 제2 스위칭 소자(Qb)는 턴 오프되고, 제3 스위칭 소자(Qc)는 턴 온된다. 이에 따라 제2 스위칭 소자(Qb)의 출력 단자와 연결된 제2 부화소 전극(191b)의 전하가 강압 축전기(Cstd)로 흘러들어 제2 액정 축전기(Clcb)의 전압이 강해진다.
- [0108] 본 실시예에 따른 액정 표시 장치가 프레임 반전(frame inversion)으로 구동되고 현재 프레임에서 데이터선(171)에 공통 전압(Vcom)을 기준으로 극성이 양(+)인 데이터 전압이 인가되는 경우를 예로 하여 설명하면, 이전 프레임이 끝난 후에 강압 축전기(Cstd)에는 음(-)의 전하가 모여있게 된다. 현재 프레임에서 제3 스위칭 소자(Qc)가 턴 온되면 제2 부화소 전극(191b)의 양(+)의 전하가 제3 스위칭 소자(Qc)를 통해 강압 축전기(Cstd)로 흘러 들어와 강압 축전기(Cstd)에는 양(+)의 전하가 모이게 되고 제2 액정 축전기(Clcb)의 전압은 하강하게 된다. 다음 프레임에서는 반대로 제2 부화소 전극(191b)에 음(-)의 전하가 충전된 상태에서 제3 스위칭 소자(Qc)가 턴 온됨에 따라 제2 부화소 전극(191b)의 음(-)의 전하가 강압 축전기(Cstd)로 흘러 들어 강압 축전기(Cstd)에는 음(-)의 전하가 모이고 제2 액정 축전기(Clcb)의 전압은 역시 하강하게 된다.
- [0109] 이와 같이 본 실시예에 따르면 데이터 전압의 극성에 상관없이 제2 액정 축전기(Clcb)의 충전 전압을 제1 액정

축전기(C1ca)의 충전 전압보다 항상 낮게 할 수 있다.

- [0110] 액정층(3)의 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 기울어지며, 액정 분자가 기울어진 정도에 따라 액정층(3)에 입사된 빛의 편광의 변화 정도가 달라진다. 이러한 편광의 변화는 편광자에 의하여 투과율 변화로 나타나며 이를 통하여 액정 표시 장치는 영상을 표시한다.
- [0111] 이 때, 액정 분자가 기울어지는 각도는 전기장의 세기에 따라 달라지는데, 본 발명의 실시예에서와 같이 제1 액정 축전기(C1ca)의 충전 전압과 제2 액정 축전기(C1cb)의 충전 전압이 서로 다르므로 제1 화소(PXa)와 제2 화소(PXb)에서 액정 분자들이 기울어진 각도가 다르게 되고 이에 따라 두 부화소의 휘도가 달라진다. 따라서 제1 액정 축전기(C1ca)의 충전 전압과 제2 액정 축전기(C1cb)의 전압을 적절하게 조절하면 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 되도록 할 수 있으며 이렇게 함으로써 측면 시인성을 향상할 수 있다.
- [0112] 본 실시예와 다르게 제1 및 제2 부화소 전극(191a, 191b)의 제1 및 제2 스위칭 소자(Qa, Qb)는 서로 다른 데이터선을 통해 또는 서로 다른 시간에 하나의 영상 정보로부터 얻어진 서로 다른 데이터 전압을 인가 받을 수도 있다. 이 경우 제3 스위칭 소자(Qc) 및 강압 축전기(Cstd) 등은 생략될 수 있다.
- [0113] 도 9 및 도 10은 본 발명의 한 실시예에 따른 데이터선 및 게이트선과 박막 트랜지스터의 연결을 도시한 도면이다.
- [0114] 도 9 및 11을 참조하면, 게이트선(121)과 데이터선(171)에 박막 트랜지스터(Q1, Q2)가 연결되어 있고, 강압 게이트선(123)에 제3 박막 트랜지스터(Q3)가 연결되어 있다. 각 박막 트랜지스터와 연결된 화소 전극(PXa, PXb)가 연결되어 있다.
- [0115] 도 9를 참조할 때, 행(L1, L2...)이 바뀔 때 마다 각 행에 위치하는 박막 트랜지스터는 홀수번째 데이터선 및 짝수번째 데이터선과 교대로 연결되어 있다.
- [0116] 따라서, 홀수번째 데이터선에는 공통 전극을 기준으로 +전압이 입력되고 짝수번째 데이터선에는 공통 전극을 기준으로 -전압이 될 때, 같은 행에서는 모두 동일한 전압이 입력되나 행이 바뀔 때 마다 +, -가 교대로 입력되는 걸보기 반전을 얻을 수 있다.
- [0117] 그러나 도 10에서와 같이, 이웃하는 두 데이터선(홀수번째 데이터선 한 개와 짝수번째 데이터선 한 개)과 연결되는 박막 트랜지스터와 화소 전극이 대칭되도록 형성하면, 이웃하는 화소는 모두 +, -가 교대로 입력되는 걸보기 반전을 얻을 수 있다.
- [0118] 즉, 도 9에서와 같은 데이터 신호가 입력되더라도 행이 바뀔 때 마다 또는 열이 바뀔 때 마다 +, -가 교대로 입력되어 도트 반전을 얻을 수 있다.
- [0119] 한편, 본 발명의 실시예에 따른 제1 내지 제3 간격재(320a, 320b, 320c)는 도 9 및 도 10에서와 같이 각 화소에 모두 형성하는 것이 아니라, 기관의 면적을 고려하여 몇 개의 화소 마다 한 개씩 형성할 수 있다. 또한, 제1 내지 제3 간격재(320a, 320b, 320c)는 한 개의 화소에 모두 형성하지 않을 수 있으며, 제1 간격재의 바닥면적의 합은 액정 표시 장치의 표시 영역의 0.2~0.3% 이내인 것이 바람직하다.
- [0120] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

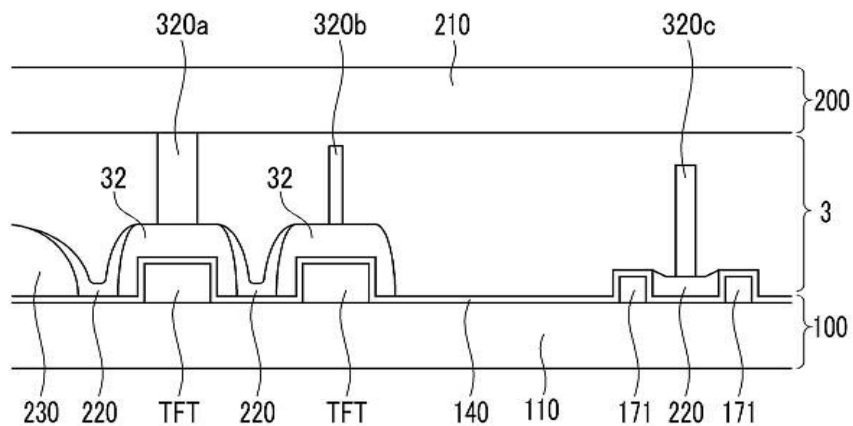
부호의 설명

- [0121]
- | | |
|---------------|---------------------------|
| 3: 액정층 | 9: 외곽 줄기부 |
| 20: 착색 부재 | 21: 배향막 |
| 22a, 22b: 개구부 | 30: 덮개층 |
| 32: 높이 조절 부재 | 95a, 95b: 돌출부 |
| 100: 하부 표시판 | 121: 게이트선 |
| 123: 강압 게이트선 | 1240a, 124b, 124c: 게이트 전극 |

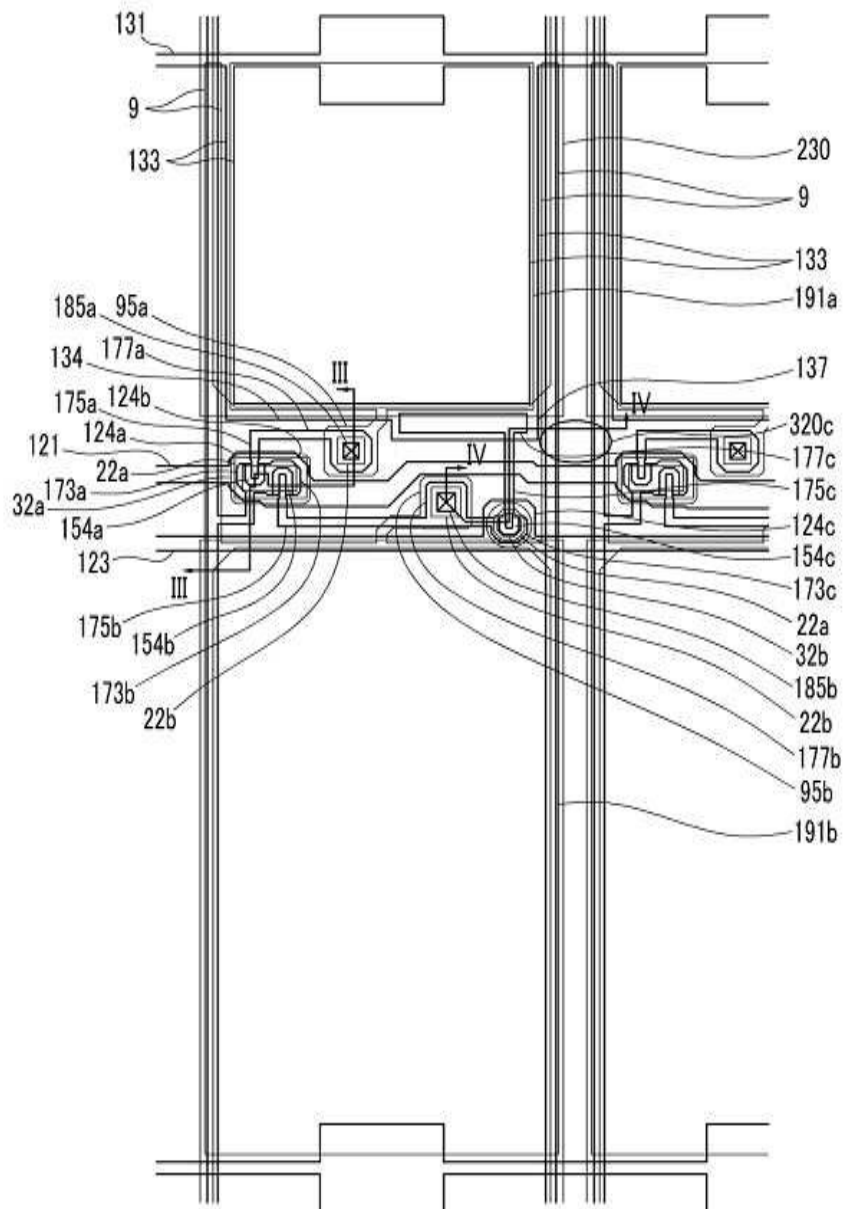
131: 유지 전극선	133: 유지 전극
134: 유지 전극의 연결부	137: 축전기용 도전체
140: 게이트 절연막	150a, 150b, 150c: 반도체
161, 163a, 163b, 163c, 165a, 165b, 165c: 저항성 접촉 부재	
171: 데이터선	173a, 173b, 173c: 소스 전극
175a, 175b, 175c: 드레인 전극	177a, 177b, 177c: 확장부
180: 보호막	185a, 185b: 접촉 구멍
191: 화소 전극	191a: 제1 화소 전극
191b: 제2 화소 전극	200: 상부 표시판
220: 차광 부재	230: 색필터
270: 공통 전극	320, 320a, 320b: 간격재
Clca, Clcb: 액정 축전기	Cstd: 강압 축전기
PX: 화소	PXa, Pxb: 화소 전극
Q1, Q2, Q3: 스위칭 소자	

도면

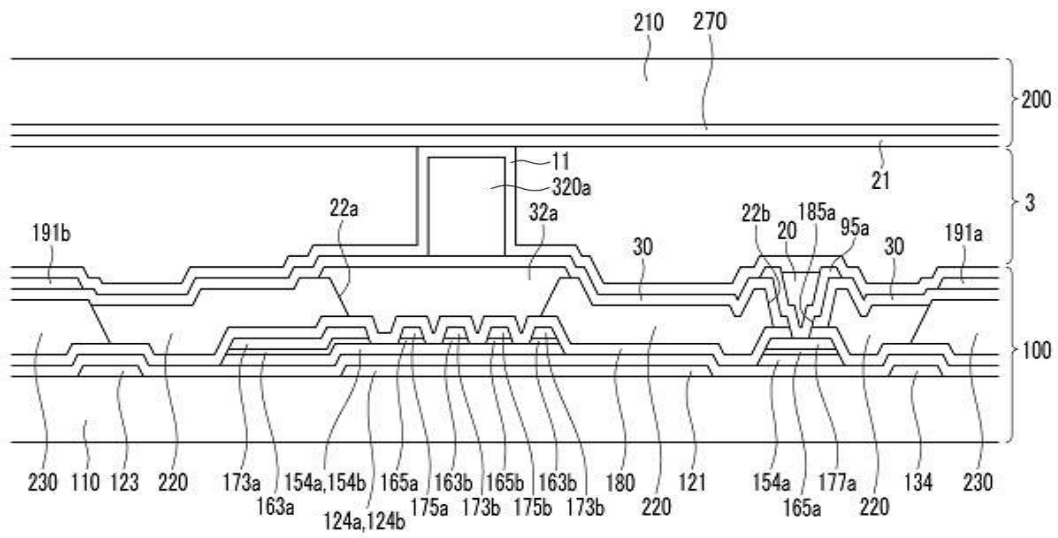
도면1



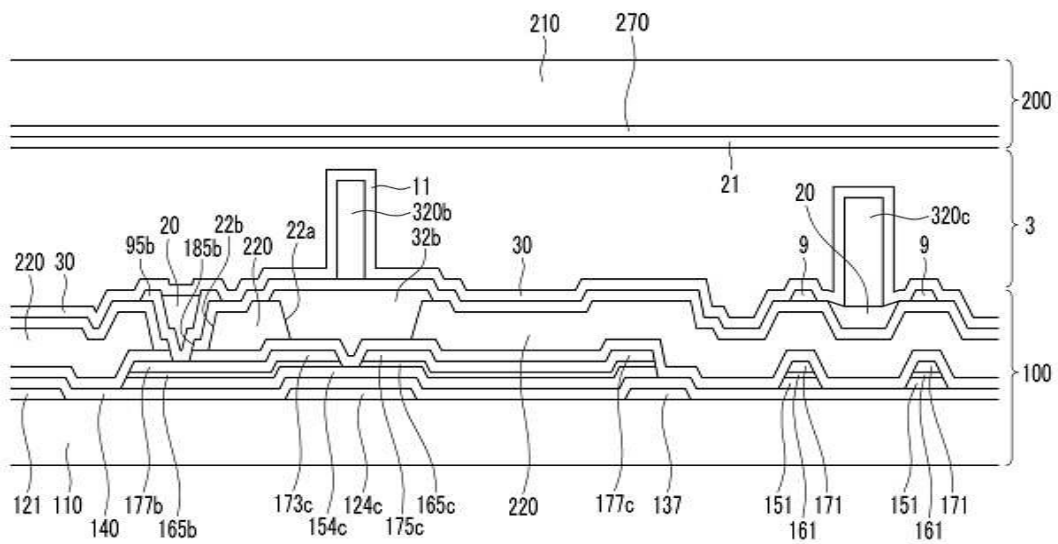
도면2



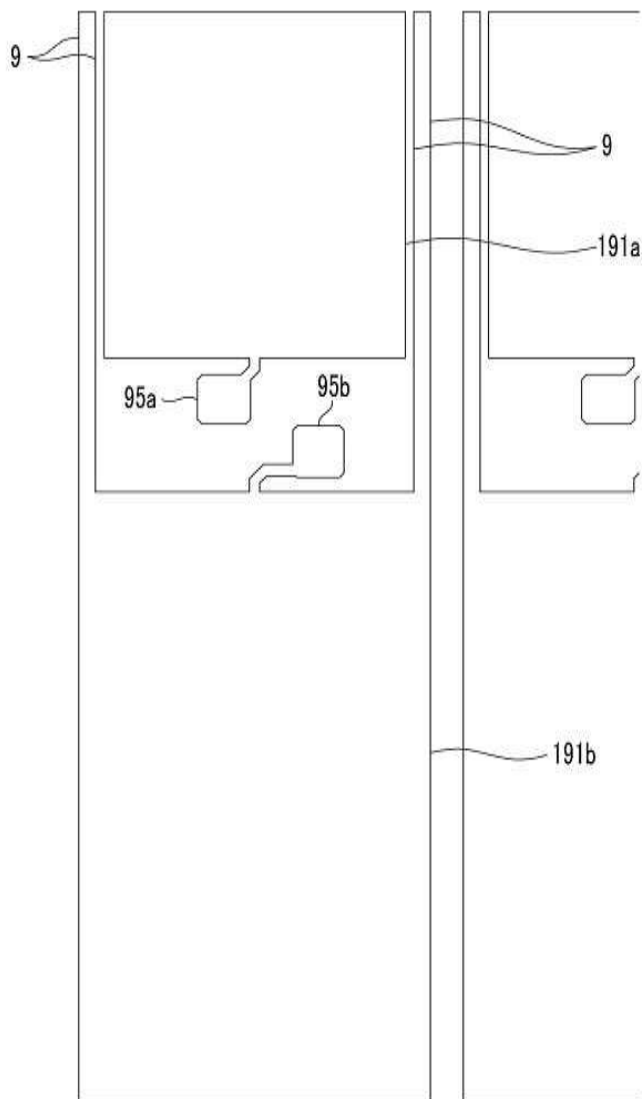
도면3



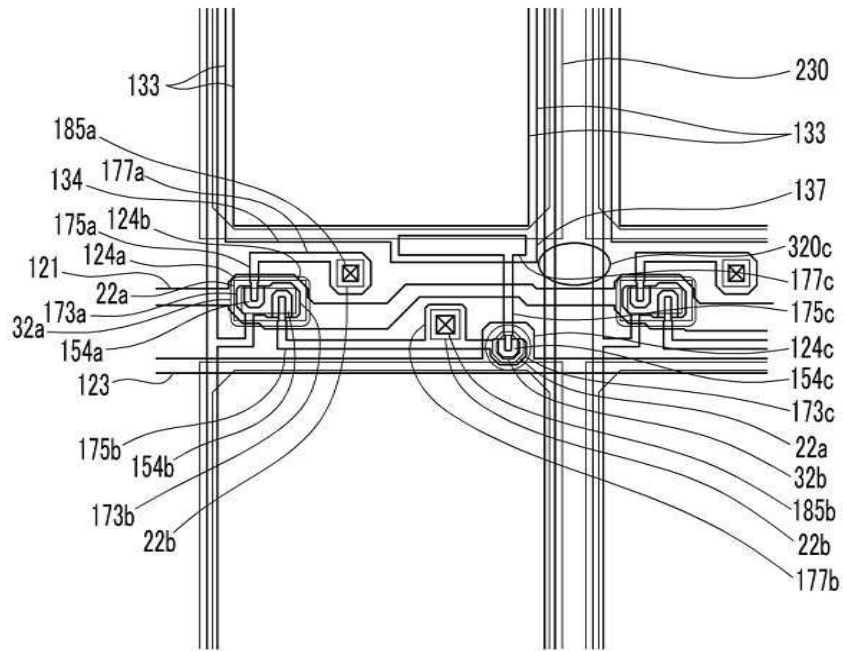
도면4



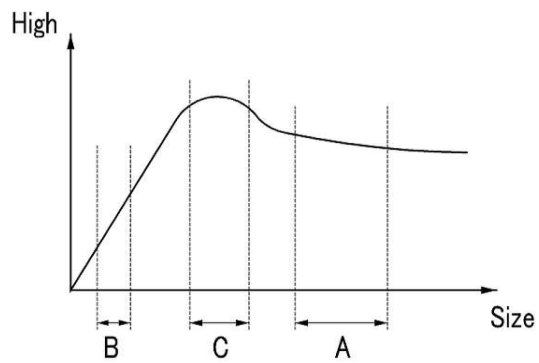
도면5



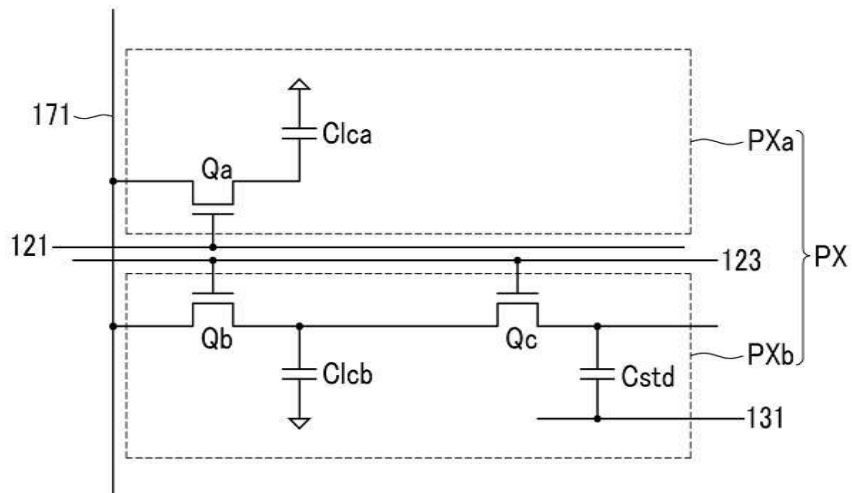
도면6



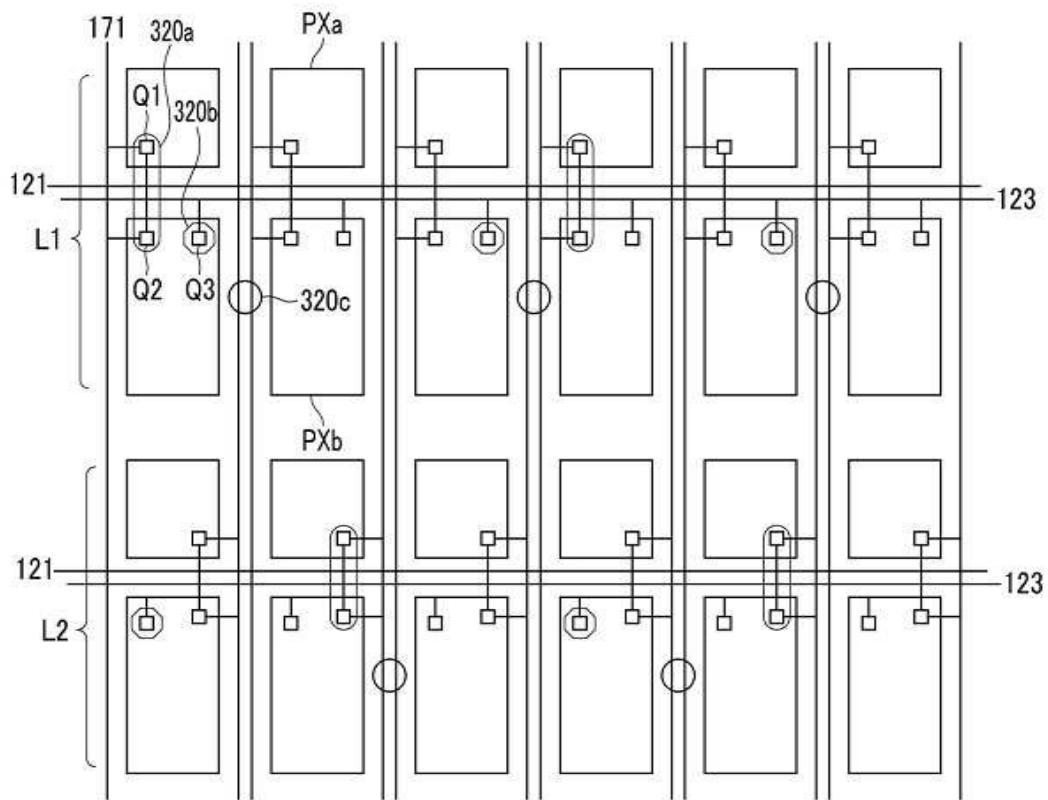
도면7



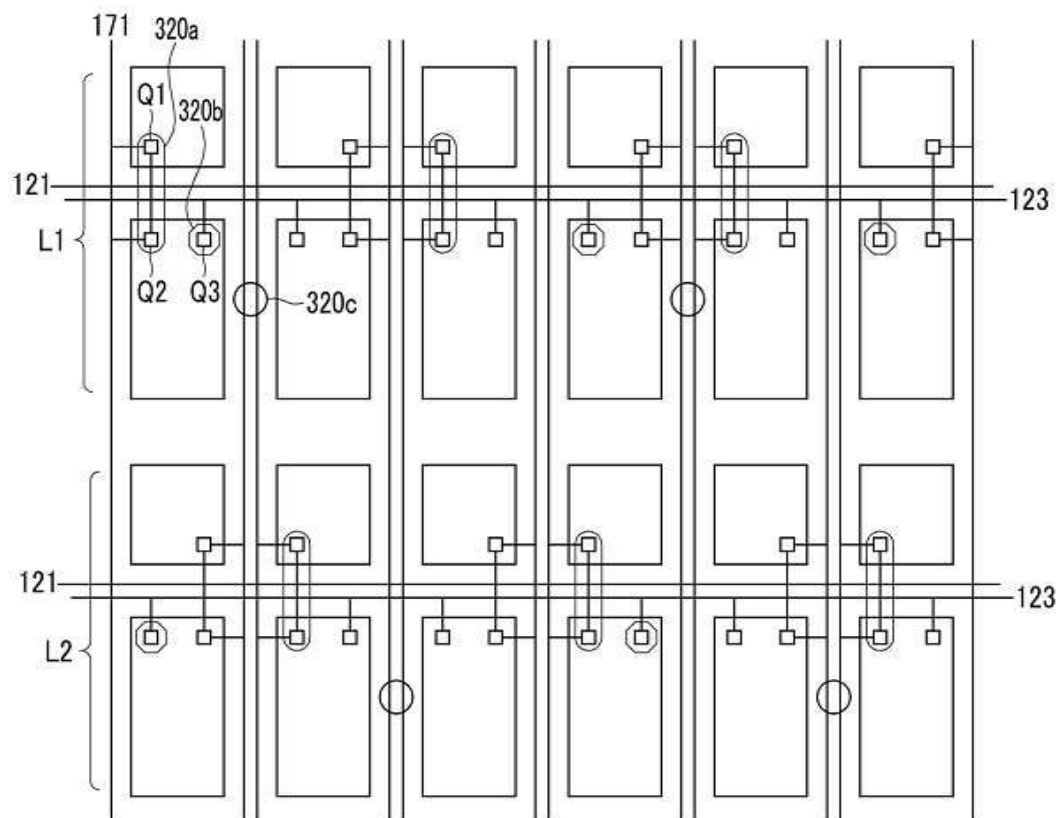
도면8



도면9



도면10



专利名称(译)	液晶显示器		
公开(公告)号	KR1020110088867A	公开(公告)日	2011-08-04
申请号	KR1020100008581	申请日	2010-01-29
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE SANG HUN 이상헌 HUH CHUL 허철 KIM GWAN SOO 김관수 KWON SE AH 권세아 LEE YUI KU 이의구		
发明人	이상헌 허철 김관수 권세아 이의구		
IPC分类号	G02F1/1339		
CPC分类号	G09G3/36		
其他公开文献	KR101620534B1		
外部链接	Espacenet		

摘要(译)

根据本发明的一个实施例的液晶显示器包括第一绝缘基板，形成在第一绝缘基板上的多条栅极线，以及位于包括多个数据的表面类型部分的遮光构件的高度调节物质与栅极线交叉的线，连接到栅极线和数据线的多个薄膜晶体管，连接到薄膜晶体管的多个像素电极，支撑第二绝缘基板的多个柱状间隔物，以及开口部分形成在第一绝缘基板上，以及表面型部分的开口部分。并且柱状垫片位于高度调节物上。支撑第二绝缘基板的多个柱状间隔物的方向与第一绝缘基板，第一绝缘基板和第二绝缘基板的方向相反。

