



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0032677
(43) 공개일자 2010년03월26일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/133 (2006.01)

(21) 출원번호 10-2008-0091658

(22) 출원일자 2008년09월18일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

김윤장

경기 수원시 영통구 영통동 신나무실5단지아파트
542동1704호

이성영

경기 안양시 만안구 석수동 323-6 2층

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

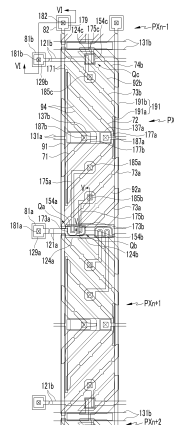
전체 청구항 수 : 총 14 항

(54) 액정 표시 장치

(57) 요약

본 발명은 액정 표시 장치에 관한 것이다. 본 발명에 따른 액정 표시 장치는 열 방향으로 이웃하는 제1, 제2 및 제3 화소를 포함하는 액정 표시 장치로서, 상기 제2 및 제3 화소 각각에 공통으로 연결되어 있는 제1 게이트선, 상기 제1 및 제2 화소 각각에 공통으로 연결되어 있는 용량 전극선, 상기 제2 화소에 연결되어 있는 제1 데이터선, 그리고 상기 제1 및 제3 화소에 연결되어 있는 제2 데이터선을 포함한다.

대표도 - 도4



(72) 발명자

권영근

경기도 수원시 영통구 망포동 LG Xii 3차 301동
1203호

박기범

충남 천안시 두정동 561-7번지 307호

박정호

충남 아산시 배방면 북수1리 1124번지 이화빌 301
호

특허청구의 범위

청구항 1

열 방향으로 이웃하는 제1, 제2 및 제3 화소를 포함하는 액정 표시 장치로서,
 상기 제2 및 제3 화소 각각에 공통으로 연결되어 있는 제1 게이트선,
 상기 제1 및 제2 화소 각각에 공통으로 연결되어 있는 용량 전극선,
 상기 제2 화소에 연결되어 있는 제1 데이터선, 그리고
 상기 제1 및 제3 화소에 연결되어 있는 제2 데이터선
 을 포함하는
 액정 표시 장치.

청구항 2

제1항에서,
 상기 제2 화소에 연결되어 있는 제2 게이트선, 그리고
 상기 제3 화소에 연결되어 있는 제3 게이트선
 을 더 포함하는 액정 표시 장치.

청구항 3

제2항에서,
 상기 제1 내지 제3 화소는 각각,
 제1 부화소 전극 및 제2 부화소 전극을 포함하는 화소 전극,
 상기 제1 부화소 전극에 연결되어 있는 제1 박막 트랜지스터,
 상기 제2 부화소 전극에 연결되어 있는 제2 박막 트랜지스터, 그리고
 상기 제2 부화소 전극에 연결되어 있는 제3 박막 트랜지스터
 를 포함하고,
 상기 제2 및 제3 화소 각각의 제1 박막 트랜지스터의 게이트 전극과 상기 제2 및 제3 화소 각각의 제2 박막 트랜지스터의 게이트 전극은 상기 제1 게이트선에 연결되어 있으며, 상기 제1 및 제2 화소 각각의 제3 박막 트랜지스터의 드레인 전극은 상기 용량 전극선과 중첩하는 액정 표시 장치.

청구항 4

제3항에서,
 상기 제2 화소의 상기 제1, 제2 및 제3 트랜지스터의 각각의 드레인 전극과 상기 제3 화소의 상기 제1, 제2 및 제3 트랜지스터의 각각의 드레인 전극이 서로 180° 회전 대칭인 액정 표시 장치.

청구항 5

제3항에서,
 상기 제1 내지 제3 게이트선과 상기 제1 및 제2 데이터선 사이에 형성되어 있는 반도체층을 더 포함하고,
 상기 반도체층은 상기 제1, 제2 및 제3 박막 트랜지스터의 채널부를 제외하고 상기 제1 및 제2 데이터선과 실질적으로 동일한 평면 형태를 갖는
 액정 표시 장치.

청구항 6

제5항에서,

상기 용량 전극선과 중첩하며, 상기 화소 전극과 동일한 물질로 이루어진 전극 부재를 더 포함하고,
상기 전극 부재는 상기 제3 박막 트랜지스터의 드레인 전극과 전기적으로 연결되어 있는 액정 표시 장치.

청구항 7

제3항에서,

상기 제1 및 제2 박막 트랜지스터는 동시에 턴 온되며, 상기 제1 및 제2 박막 트랜지스터가 턴 오프된 후에 제3 박막 트랜지스터가 턴 온되는 액정 표시 장치.

청구항 8

제7항에서,

상기 제2 및 제3 화소 각각의 제1 및 제2 박막 트랜지스터는 동시에 턴 온되며, 상기 제1 및 제2 화소 각각의 제3 박막 트랜지스터는 동시에 턴 온되는 액정 표시 장치.

청구항 9

열 방향으로 이웃하는 제1, 제2 및 제3 화소를 포함하는 액정 표시 장치로서,

제1 게이트 신호를 전달하는 복수의 제1 게이트선,

제2 게이트 신호를 전달하는 복수의 제2 게이트선, 그리고

데이터 전압을 전달하는 복수의 데이터선

을 포함하고,

상기 제1 내지 제3 화소는 각각,

상기 제1 게이트선 및 상기 데이터선에 연결되어 있는 제1 부화소, 그리고

상기 제1 게이트선, 상기 제2 게이트선 및 상기 데이터선에 연결되어 있는 제2 부화소

를 포함하고,

상기 제1 부화소는, 상기 제1 게이트선 및 상기 데이터선과 연결되어 있는 제1 스위칭 소자, 상기 제1 스위칭 소자와 연결되어 있는 제1 액정 축전기 및 제1 유지 축전기를 포함하고,

상기 제2 부화소는, 상기 제1 게이트선 및 상기 데이터선과 연결되어 있는 제2 스위칭 소자, 상기 제2 스위칭 소자와 연결되어 있는 제2 액정 축전기 및 제2 유지 축전기, 상기 제2 게이트선 및 상기 제2 액정 축전기와 연결되어 있는 제3 스위칭 소자 그리고 상기 제3 스위칭 소자와 연결되어 있는 강압 축전기를 포함하고,

상기 제2 화소 및 상기 제3 화소 각각의 제1 부화소는 상기 복수의 제1 게이트선 중 동일한 제1 게이트선에 연결되어 있는

액정 표시 장치.

청구항 10

제9항에서,

상기 제3 스위칭 소자 및 상기 제2 액정 축전기와 연결되어 있는 승압 축전기를 더 포함하는 액정 표시 장치.

청구항 11

제9항에서,

상기 강압 축전기의 한 단자를 이루는 복수의 용량 전극선을 더 포함하고,

상기 제1 및 제2 화소 각각의 제2 부화소는 상기 복수의 용량 전극선 중 동일한 용량 전극선에 연결되어 있는 액정 표시 장치.

청구항 12

제11항에서,

상기 제1 및 제2 스위칭 소자는 동시에 턴 온되며, 상기 제3 스위칭 소자는 상기 제1 및 제2 스위칭 소자가 턴 오프된 뒤에 턴 온되는 액정 표시 장치.

청구항 13

제12항에서,

상기 제2 및 제3 화소 각각의 제1 및 제2 스위칭 소자는 동시에 턴 온되며, 상기 제1 및 제2 화소 각각의 제3 스위칭 소자는 동시에 턴 온되는 액정 표시 장치.

청구항 14

제11항에서,

상기 제2 및 제3 화소는 서로 180° 회전 대칭인 액정 표시 장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층으로 이루어지며, 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.

[0004] 이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치가 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

[0005] 이러한 방식의 액정 표시 장치의 경우에는 측면 시인성을 정면 시인성에 가깝게 하기 위하여, 하나의 화소를 두 개의 부화소로 분할하고 두 부화소의 전압을 달리 인가함으로써 투과율을 다르게 하는 방법이 제시되었다.

[0006] 이러한 방법으로는 두 부화소에 인가하는 전압을 동일하게 하고 별도의 스위칭 소자를 이용하여 두 부화소 중 하나의 부화소의 전압을 강하시키는 방법이 있다. 그러나 이러한 방법을 사용하는 경우 액정 표시 장치는 다수의 신호선과 다수의 접촉 구멍을 구비해야 하므로 개구율이 낮다.

[0007] 한편 액정 표시 장치의 크기가 증가함에 따라 신호선의 개수도 늘어난다. 신호선 중 게이트선의 개수가 늘어난다면 각 화소의 충전 시간이 줄어든다. 더구나 고속 구동을 하는 경우에는 각 화소의 충전 시간은 더욱 더 줄어든다.

발명의 내용

해결하고자하는 과제

[0008] 본 발명이 이루고자 하는 기술적 과제는 개구율을 확보하면서 두 부화소의 전압을 다르게 조절하는 것이다. 또한 화소의 충전 시간을 충분히 확보하는 것이다.

과제 해결수단

[0009] 본 발명의 한 실시예에 따른 액정 표시 장치는, 열 방향으로 이웃하는 제1, 제2 및 제3 화소를 포함하는 액정 표시 장치로서, 상기 제2 및 제3 화소 각각에 공통으로 연결되어 있는 제1 게이트선, 상기 제1 및 제2 화소 각각에 공통으로 연결되어 있는 용량 전극선, 상기 제2 화소에 연결되어 있는 제1 데이터선, 그리고 상기 제1 및 제3 화소에 연결되어 있는 제2 데이터선을 포함한다.

[0010] 상기 제2 화소에 연결되어 있는 제2 게이트선, 그리고 상기 제3 화소에 연결되어 있는 제3 게이트선을 더 포함할 수 있다.

[0011] 상기 제1 내지 제3 화소는 각각, 제1 부화소 전극 및 제2 부화소 전극을 포함하는 화소 전극, 상기 제1 부화소 전극에 연결되어 있는 제1 박막 트랜지스터, 상기 제2 부화소 전극에 연결되어 있는 제2 박막 트랜지스터, 그리고 상기 제2 부화소 전극에 연결되어 있는 제3 박막 트랜지스터를 포함하고, 상기 제2 및 제3 화소 각각의 제1 박막 트랜지스터의 게이트 전극과 상기 제2 및 제3 화소 각각의 제2 박막 트랜지스터의 게이트 전극은 상기 제1 게이트선에 연결되어 있으며, 상기 제1 및 제2 화소 각각의 제3 박막 트랜지스터의 드레인 전극은 상기 용량 전극선과 중첩할 수 있다.

[0012] 상기 제2 화소의 상기 제1, 제2 및 제3 트랜지스터의 각각의 드레인 전극과 상기 제3 화소의 상기 제1, 제2 및 제3 트랜지스터의 각각의 드레인 전극이 서로 180° 회전 대칭일 수 있다.

[0013] 상기 제1 내지 제3 게이트선과 상기 제1 및 제2 데이터선 사이에 형성되어 있는 반도체층을 더 포함하고, 상기 반도체층은 상기 제1, 제2 및 제3 박막 트랜지스터의 채널부를 제외하고 상기 제1 및 제2 데이터선과 실질적으로 동일한 평면 형태를 가질 수 있다.

[0014] 상기 용량 전극선과 중첩하며, 상기 화소 전극과 동일한 물질로 이루어진 전극 부재를 더 포함하고, 상기 전극 부재는 상기 제3 박막 트랜지스터의 드레인 전극과 전기적으로 연결되어 있을 수 있다.

[0015] 상기 제1 및 제2 박막 트랜지스터는 동시에 턴 온되며, 상기 제1 및 제2 박막 트랜지스터가 턴 오프된 후에 제3 박막 트랜지스터가 턴 온될 수 있다.

[0016] 상기 제2 및 제3 화소 각각의 제1 및 제2 박막 트랜지스터는 동시에 턴 온되며, 상기 제1 및 제2 화소 각각의 제3 박막 트랜지스터는 동시에 턴 온될 수 있다.

[0017] 본 발명의 다른 실시예에 따른 액정 표시 장치는 열 방향으로 이웃하는 제1, 제2 및 제3 화소를 포함하는 액정 표시 장치로서, 제1 게이트 신호를 전달하는 복수의 제1 게이트선, 제2 게이트 신호를 전달하는 복수의 제2 게이트선, 그리고 데이터 전압을 전달하는 복수의 데이터선을 포함하고, 상기 제1 내지 제3 화소는 각각, 상기 제1 게이트선 및 상기 데이터선에 연결되어 있는 제1 부화소, 그리고 상기 제1 게이트선, 상기 제2 게이트선 및 상기 데이터선에 연결되어 있는 제2 부화소를 포함하고, 상기 제1 부화소는, 상기 제1 게이트선 및 상기 데이터선과 연결되어 있는 제1 스위칭 소자, 상기 제1 스위칭 소자와 연결되어 있는 제1 액정 축전기 및 제1 유지 축전기를 포함하고, 상기 제2 부화소는, 상기 제1 게이트선 및 상기 데이터선과 연결되어 있는 제2 스위칭 소자, 상기 제2 스위칭 소자와 연결되어 있는 제2 액정 축전기 및 제2 유지 축전기, 상기 제2 게이트선 및 상기 제2 액정 축전기와 연결되어 있는 제3 스위칭 소자 그리고 상기 제3 스위칭 소자와 연결되어 있는 강압 축전기를 포함하고, 상기 제2 화소 및 상기 제3 화소 각각의 제1 부화소는 상기 복수의 제1 게이트선 중 동일한 제1 게이트선에 연결되어 있다.

[0018] 상기 제3 스위칭 소자 및 상기 제2 액정 축전기와 연결되어 있는 승압 축전기를 더 포함할 수 있다.

[0019] 상기 강압 축전기의 한 단자를 이루는 복수의 용량 전극선을 더 포함하고, 상기 제1 및 제2 화소 각각의 제2 부화소는 상기 복수의 용량 전극선 중 동일한 용량 전극선에 연결되어 있을 수 있다.

[0020] 상기 제1 및 제2 스위칭 소자는 동시에 턴 온되며, 상기 제3 스위칭 소자는 상기 제1 및 제2 스위칭 소자가 턴 오프된 뒤에 턴 온될 수 있다.

[0021] 상기 제2 및 제3 화소 각각의 제1 및 제2 스위칭 소자는 동시에 턴 온되며, 상기 제1 및 제2 화소 각각의 제3 스위칭 소자는 동시에 턴 온될 수 있다.

[0022] 상기 제2 및 제3 화소는 서로 180° 회전 대칭일 수 있다.

효 과

[0023] 이와 같이 하면, 두 부화소의 전압을 다르게 조절하면서 개구율을 확보할 수 있다. 또한 고속 구동을 하는 경우에도 화소의 충전 시간을 충분히 확보할 수 있다.

발명의 실시를 위한 구체적인 내용

[0024] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0025] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0026] 이제 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 도 1 내지 도 3을 참고하여 상세하게 설명한다.

[0027] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 구조와 두 부화소에 대한 등가 회로를 개략적으로 도시한 도면이며, 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

[0028] 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 게이트 구동부(400), 데이터 구동부(500), 게조 전압 생성부(800) 및 신호 제어부(600)를 포함한다.

[0029] 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(G_i , G_{i+1} , G_{i+2} , D_j , D_{j+1} 도 3 참고)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수 쌍의 상부 및 하부 화소(pixel)(PXp, PXc)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 그 사이에 들어 있는 액정층(3)을 포함한다.

[0030] 도 3을 참고하면, 신호선은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G_i , G_{i+1} , G_{i+2}), 데이터 전압(Vd)을 전달하는 복수의 데이터선(D_j , D_{j+1}) 및 복수의 유지 전극선(도시하지 않음)을 포함한다. 게이트선(G_i , G_{i+1} , G_{i+2})과 유지 전극선은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선(D_j , D_{j+1})은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.

[0031] 각 화소(PXp, PXc)는 한 쌍의 부화소를 포함하며, 각 부화소는 액정 축전기(liquid crystal capacitor)(Clca, Clcb)를 포함한다. 두 부화소는 게이트선(G_i , G_{i+1} , G_{i+2}), 데이터선(D_j , D_{j+1}) 및 액정 축전기(Clca, Clcb)와 연결된 스위칭 소자(Qa, Qb, Qc)를 포함한다.

[0032] 액정 축전기(Clca, Clcb)는 하부 표시판(100)의 부화소 전극(PEa/PEb)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하며 부화소 전극(PEa/PEb)과 공통 전극(270) 사이의 액정층(3)은 유전체로서 기능한다. 한 쌍의 부화소 전극(PEa/PEb)은 서로 분리되어 있으며 하나의 화소 전극(PE)을 이룬다. 공통 전극(CE)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다. 도 2에서와는 달리 공통 전극(CE)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(PE, CE) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.

[0033] 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(CF)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(CF)는 하부 표시판(100)의 부화소 전극(PEa, PEb) 위 또는 아래에 형성할 수도 있다.

- [0034] 표시판(100, 200)의 바깥 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 편광축은 직교할 수 있다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다. 직교 편광자인 경우 전기장이 없는 액정층(3)에 들어온 입사광을 차단한다.
- [0035] 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 전체 계조 전압 또는 한정된 수효의 계조 전압(앞으로 "기준 계조 전압"이라 한다)을 생성한다. 기준 계조 전압은 공통 전압(Vcom)에 대하여 양의 값을 가지는 것과 음의 값을 가지는 것을 포함할 수 있다.
- [0036] 게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G_i , G_{i+1} , G_{i+2})과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(G_i , G_{i+1} , G_{i+2})에 인가한다.
- [0037] 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D_j , D_{j+1})과 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 전압으로서 데이터선(D_j , D_{j+1})에 인가한다. 그러나 계조 전압 생성부(800)가 계조 전압을 모두 제공하는 것이 아니라 한정된 수효의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 원하는 데이터 전압을 생성한다.
- [0038] 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.
- [0039] 이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 신호선(G_i , G_{i+1} , G_{i+2} , D_j , D_{j+1}) 및 박막 트랜지스터 스위칭 소자(Qa, Qb, Qc) 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.
- [0040] 이제 도 4 내지 도 7, 그리고 도 3을 참고하여 본 발명의 한 실시예에 따른 액정 표시판 조립체에 대하여 상세하게 설명한다.
- [0041] 도 3을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 이웃하는 제1, 제2 및 제3 게이트선(G_i , G_{i+1} , G_{i+2}) 및 제1 및 제2 데이터선(D_j , D_{j+1})을 포함하는 신호선과 이에 연결된 화소(PX)를 포함한다.
- [0042] 화소(PX)는 열 방향으로 이웃하는 하부 화소(PXc) 및 상부 화소(PXp)를 포함한다. 먼저 하부 화소(PXc)를 기준으로 그 구조에 대하여 상세하게 설명한다.
- [0043] 하부 화소(PXc)는 제1, 제2 및 제3 스위칭 소자(Qa, Qb, Qc), 제1 및 제2 액정 축전기(C1ca, C1cb), 제1 및 제2 유지 축전기(Csta, Cstb), 강압 축전기(Cstd), 그리고 승압 축전기(Cstu)를 포함한다.
- [0044] 제1 및 제2 스위칭 소자(Qa, Qb)는 각각 제2 게이트선(G_{i+1}) 및 제1 데이터선(D_j)에 연결되어 있으며, 제3 스위칭 소자(Qc)는 제3 게이트선(G_{i+2})에 연결되어 있다.
- [0045] 제1/제2 스위칭 소자(Qa/Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 제2 게이트선(G_{i+1})과 연결되어 있고, 입력 단자는 제1 데이터선(D_j)과 연결되어 있으며, 출력 단자는 제1/제2 액정 축전기(C1ca/C1cb) 및 제1/제2 유지 축전기(Csta/Cstb)와 연결되어 있다.
- [0046] 제3 스위칭 소자(Qc) 역시 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 제어 단자는 제3 게이트선(G_{i+2})과 연결되어 있고, 입력 단자는 제2 액정 축전기(C1cb)와 연결되어 있으며, 출력 단자는 강압 축전기(Cstd) 및 승압 축전기(Cstu)와 연결되어 있다.
- [0047] 제1/제2 유지 축전기(Csta/Cstb)는 제1/제2 스위칭 소자(Qa/Qb)와 공통 전압(Vcom)에 연결되어 있으며, 제1/제2 액정 축전기(C1ca/C1cb)의 보조적인 역할을 한다. 제1/제2 유지 축전기(Csta/Cstb)는 하부 표시판(100)에 구비된 유지 전극선과 화소 전극(PE)이 절연체를 사이에 두고 중첩되어 이루어지며 유지 전극선에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다.
- [0048] 강압 축전기(Cstd)는 제3 스위칭 소자(Qc)의 출력 단자와 공통 전압(Vcom)에 연결되어 있으며, 하부 표시판(100)에 구비된 유지 전극선과 제3 스위칭 소자(Qc)의 출력 전극이 절연체를 사이에 두고 중첩되어 이루어

진다.

- [0049] 승압 축전기(Cstu)는 제3 스위칭 소자(Qc)의 출력 단자와 공통 전압(Vcom)에 연결되어 있으며, 하부 표시판(100)에 구비된 제2 부화소 전극(PEb)과 제3 스위칭 소자(Qc)의 출력 전극이 절연체를 사이에 두고 중첩되어 이루어 진다. 승압 축전기(Cstu)의 정전 용량은 강압 축전기(Cstd)의 정전 용량보다 작다.
- [0050] 상부 화소(PXp) 역시 하부 화소(PXc)와 마찬가지로 제1, 제2 및 제3 스위칭 소자(Qa, Qb, Qc), 제1 및 제2 액정 축전기(Clca, Clcb), 제1 및 제2 유지 축전기(Csta, Cstb), 강압 축전기(Cstd), 그리고 승압 축전기(Cstu)를 포함한다.
- [0051] 상부 화소(PXp)의 제1 및 제2 스위칭 소자(Qa, Qb)는 하부 화소(PXc)의 제1 및 제2 스위칭 소자(Qa, Qb)가 연결된 게이트선, 즉 제2 게이트선(G_{i+1})에 연결되어 있다. 즉 하부 및 상부 화소(PXc, PXp) 사이에 배치되어 있는 제2 게이트선(G_{i+1})은 하부 및 상부 화소(PXc, PXp)에 공통으로 연결되어 있다. 상부 화소(PXp)의 제1 및 제2 스위칭 소자(Qa, Qb)는 하부 화소(PXc)의 제1 및 제2 스위칭 소자(Qa, Qb)가 연결된 데이터선, 즉 제1 데이터선(D_j)과 이웃하는 제2 데이터선(D_{j+1})에 연결되어 있다. 한편, 제2 화소(PXp)의 제3 스위칭 소자(Qc)는 제2 게이트선(G_{i+1})을 사이에 두고 제1 게이트선(G_i)과 마주하는 제3 게이트선(G_{i+2})에 연결되어 있다. 결국 하부 화소(PXc)와 상부 화소(PXp)는 서로 180° 회전 대칭이다.
- [0052] 이제 도 4 내지 도 6을 참고하여 본 발명의 한 실시예에 따른 액정 표시판 조립체에 대하여 더욱 상세하게 설명한다.
- [0053] 도 4는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이며, 도 5 및 도 6은 도 4의 액정 표시판 조립체를 V-V 및 VI-VI 선을 따라 잘라 도시한 단면도이다.
- [0054] 도 4를 참고하면, 본 실시예에 따른 액정 표시 장치는 열 방향으로 이웃하는 제1, 제2, 제3 및 제4 화소(PX_{n-1} , PX_n , PX_{n+1} , PX_{n+2})를 포함한다. 이제부터 제2 화소(PX_n)를 기준으로 본 실시예에 따른 액정 표시 장치를 설명한다.
- [0055] 본 실시예에 따른 액정 표시 장치는 서로 마주하는 하부 표시판(100)과 상부 표시판(200), 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3) 및 표시판(100, 200) 바깥 면에 부착되어 있는 한 쌍의 편광자(12, 22)를 포함한다.
- [0056] 먼저 하부 표시판(100)에 대하여 설명한다.
- [0057] 절연 기판(110) 위에 복수의 제1 및 제2 게이트선(121a, 121b), 복수의 유지 전극선 및 용량 전극선(131a, 131b)을 포함하는 복수의 게이트 도전체가 형성되어 있다. 제1 게이트선(121a)은 제1 및 제2 게이트 전극(124a, 124b)과 끝 부분(129a)을 포함하고, 제2 게이트선(121b)은 제3 게이트 전극(124c)과 끝 부분(129b)을 포함한다.
- [0058] 유지 전극선(131a)은 위 아래로 확장된 제1 및 제2 유지 전극(137a, 137b)을 포함한다.
- [0059] 게이트 도전체(121a, 121b, 131a, 131b) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 제1, 제2 및 제3 섬형 반도체(154a, 154b, 154c)가 형성되어 있고, 그 위에는 복수의 제1 저항성 접촉 부재(도시하지 않음), 제2 저항성 접촉 부재(163b, 165b) 및 제3 저항성 접촉 부재(도시하지 않음)가 형성되어 있다.
- [0060] 저항성 접촉 부재(163b, 165b) 및 게이트 절연막(140) 위에는 복수의 데이터선(171), 복수의 제1, 제2 및 제3 드레인 전극(175a, 175b, 175c), 제1, 제2 및 제3 전극 부재(177a, 177b, 173c)을 포함하는 데이터 도전체가 형성되어 있다.
- [0061] 데이터선(171)은 복수의 제1 및 제2 소스 전극(173a, 173b)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(179)을 포함한다.
- [0062] 제3 전극 부재(173c)는 제3 소스 전극을 이룬다.
- [0063] 제1 내지 제3 드레인 전극(175a, 175b, 175c)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 포함한다. 제1/제2 드레인 전극(175a/175b)의 넓은 끝 부분은 제1/제2 유지 전극(137a/137b)과 중첩하며, 막대형 끝 부분은 제1/제2 소스 전극(173a/173b)으로 일부 둘러싸여 있다. 제3 전극 부재(173c)는 제3 소스 전극을 이룬다.

제3 드레인 전극(175c)의 넓은 끝 부분은 용량 전극선(131b)와 중첩하며, 막대형 끝 부분은 제3 소스 전극(173c)과 마주한다.

[0064] 제1/제2/제3 게이트 전극(124a/124b/124c), 제1/제2/제3 소스 전극(173a/173b/173c) 및 제1/제2/제3 드레인 전극(175a/175b/175c)은 제1/제2/제3 섬형 반도체(154a/154b/154cd)와 함께 하나의 제1/제2/제3 박막 트랜지스터(thin film transistor, TFT)(Qa/Qb/Qc)를 이루며, 박막 트랜지스터의 채널(channel)은 각 소스 전극(173a/173b/173c)과 각 드레인 전극(175a/175b/175c) 사이의 각 반도체(154a/154b/154c)에 형성된다.

[0065] 제1 및 제2 전극 부재(177a, 177b)는 각각 제1 및 제2 유지 전극(137a, 137b)과 중첩한다.

[0066] 데이터 도전체(171, 175a, 175b, 175c, 177a, 177b, 173c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 보호막(180)이 형성되어 있다.

[0067] 보호막(180)에는 데이터선(171)의 끝 부분(179), 제1 드레인 전극(175a)의 넓은 끝 부분, 제2 드레인 전극(175b)의 넓은 끝 부분, 제3 드레인 전극(175c)의 넓은 끝 부분, 제1 전극 부재(177a) 및 제2 전극 부재(177b)를 각각 드러내는 복수의 접촉 구멍(182, 185a, 185b, 185c, 187a, 187b)이 형성되어 있으며, 보호막(180) 및 게이트 절연막(140)에는 게이트선(121a, 121b)의 끝 부분(129a, 129b)을 각각 드러내는 복수의 접촉 구멍(181a, 181b)이 형성되어 있다.

[0068] 보호막(180) 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 화소 전극(191) 및 복수의 접촉 보조 부재(81a, 81b, 82)가 형성되어 있다.

[0069] 한 쌍의 제1 및 제2 부화소 전극(191a, 191b)은 간극(gap)(94)을 사이에 두고 서로 맞물려 있으며, 제1 부화소 전극(191a)은 제2 부화소 전극(191b)의 중앙에 삽입되어 있다. 간극(94)은 세로부 및 사선부를 포함한다.

[0070] 제2 부화소 전극(191b)에는 중앙 절개부(91) 및 하부 및 상부 절개부(92a, 92b)가 형성되어 있다. 중앙 절개부(91)는 한 쌍의 사선부를 포함한다.

[0071] 간극(94)의 사선부, 중앙 절개부(91)의 사선부, 상부 및 하부 절개부(92a, 92b)는 게이트선(121a, 121b)에 대하여 약 45도의 각도를 이룬다.

[0072] 화소 전극(191)의 하반부는 하부 절개부(92b), 중앙 절개부(91) 및 간극(94)에 의하여 4개의 영역(partition)으로 나누어지고, 상반부 또한 상부 절개부(92a), 중앙 절개부(91) 및 간극(94)에 의하여 4개의 영역(partition)으로 분할된다. 이 때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극의 가로변과 세로변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.

[0073] 제1/제2 부화소 전극(191a/191b)은 접촉 구멍(185a/185b)을 통하여 제1/제2 드레인 전극(175a/175b)과 물리적, 전기적으로 연결되어 제1/제2 드레인 전극(175a/175b)으로부터 데이터 전압을 인가 받는다. 또한 제2 부화소 전극(191b)은 접촉 구멍(185c)을 통하여 제3 소스 전극(173c)과 물리적, 전기적으로 연결되어 있다.

[0074] 데이터 전압이 인가된 제1 및 제2 부화소 전극(191a, 191b)은 공통 전압(common voltage)을 인가 받는 공통 전극 표시판(200)의 공통 전극(common electrode)(200)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 편광이 달라진다. 화소 전극(191)과 공통 전극(270)은 액정 축전기를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.

[0075] 접촉 구멍(187a/187b)을 통하여 제1/제2 부화소 전극(191a/191b)은 제1/제2 전극 부재(177a/177b)와 연결되어 있다. 전압 유지 능력을 강화하기 위하여 액정 축전기(Clca, Clcb)와 병렬로 연결된 유지 축전기(Csta, Cstb)는 제1 및 제2 부화소 전극(191a, 191b) 및 이에 연결되어 있는 제1 및 제2 전극 부재(177a, 177b)와 유지 전극(137a, 137b)의 중첩 등으로 만들어진다.

[0076] 용량 전극선(131b)과 제3 드레인 전극(175c)의 넓은 끝 부분은 게이트 절연막(140)을 사이에 두고 중첩하여 강압 축전기(Cstd)를 이루며, 제3 드레인 전극(175c)과 제2 부화소 전극(191b)은 보호막(180)을 사이에 두고 중첩하여 승압 축전기(Cstu)를 이룬다. 용량 전극선(131b)과 제3 드레인 전극(175c)이 중첩하는 면적은 제3 드레인 전극(175c)과 제2 부화소 전극(191b)이 중첩하는 면적보다 작으며, 보호막(180)의 두께는 게이트 절연막(140)의 두께보다 작으므로, 대체로 강압 축전기(Cstd)의 정전 용량은 승압 축전기(Cstu)의 정전 용량보다 크다.

[0077] 접촉 보조 부재(81a, 81b, 82)는 각각 접촉 구멍(181a, 181b, 182)을 통하여 게이트선(121a, 121b)의 끝 부분

(129a, 129b) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81a, 81b, 82)는 게이트선(121a, 121b)의 끝 부분(129a, 129b) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.

[0078] 화소 전극(191), 접촉 보조 부재(81a, 81b, 82) 및 보호막(180) 위에는 배향막(11)이 형성되어 있다.

[0079] 본 발명의 한 실시예에 따른 액정 표시 장치는 열 방향으로 이웃하는 제2 및 제3 화소(PX_n , PX_{n+1})는 제2 게이트선(121b)을 공유한다. 즉, 제2 및 제3 화소(PX_n , PX_{n+1}) 각각의 제1 및 제2 박막 트랜지스터(Qa, Qb)를 이루는 제1 및 제2 게이트 전극(124a, 124b)은 동일한 게이트선(121a)에 연결되어 있다. 이로써 각각의 화소(PX_n , PX_{n+1})에 연결되는 게이트선(121a)을 따로 형성하는 경우보다 개구율을 줄일 수 있다.

[0080] 또한 본 발명의 한 실시예에 따른 액정 표시 장치에서 열 방향으로 이웃하는 제1 및 제2 화소/제3 및 제4 화소(PX_{n-1} , PX_n / PX_{n+1} , PX_{n+2})는 용량 전극선(131b)을 공유한다. 즉, 제1 및 제2 화소/제3 및 제4 화소(PX_{n-1} , PX_n / PX_{n+1} , PX_{n+2}) 각각의 제3 드레인 전극(175c)이 동일한 용량 전극선(131b)과 중첩한다. 이로써, 각각의 화소(PX)에 연결되는 용량 전극선(131b)을 따로 형성하는 경우보다 개구율을 줄일 수 있다.

[0081] 이제 상부 표시판(200)에 대하여 설명한다.

[0082] 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 빛샘을 막아준다.

[0083] 기판(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(220)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 세로 방향으로 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.

[0084] 색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다.

[0085] 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)에는 복수의 절개부(71, 72, 73a, 73b, 74a, 74b) 집합이 형성되어 있다. 각 절개부(71-74b)는 화소 전극(191)의 절개부(91-92b)와 평행하게 뻗은 적어도 하나의 사선부를 포함한다. 절개부(71-74b)의 사선부에는 삼각형 모양의 노치(notch)가 형성되어 있다.

[0086] 공통 전극(270) 위에는 배향막(21)이 도포되어 있다.

[0087] 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있다.

[0088] 액정 축전기(Clca, Clcb)가 충전되면 표시판(100, 200)의 표면에 거의 수직인 전기장(전계)이 생성된다. 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 방향을 바꾸고자 한다.

[0089] 한편, 전기장 생성 전극(191, 270)의 화소 전극의 절개부(91-92b) 및 공통 전극의 절개부(71-74b)와 이들과 평행한 화소 전극(191)의 빗변은 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전기장의 수평 성분은 절개부(91-92b, 71-74b)의 빗변과 화소 전극(191)의 빗변에 수직이다.

[0090] 하나의 공통 전극 절개부 집합(71-74b) 및 화소 전극 절개부 집합(91-92b)은 화소 전극(191)을 복수의 부영역(sub-area)으로 나누며, 각 부영역은 화소 전극(191)의 주 변과 빗각을 이루는 두 개의 주 변(major edge)을 가진다. 각 부영역 위의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어지므로, 기울어지는 방향을 추려 보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

[0091] 그러면 도 7, 도 8, 그리고 앞서 설명한 도 1 내지 도 3을 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치의 동작에 대하여 설명한다.

[0092] 도 7은 본 발명의 한 실시예에 따른 액정 표시 장치의 게이트선 및 화소 열의 연결 관계를 간략하게 도시하는 도면이며, 도 8은 본 발명의 한 실시예에 따른 액정 표시 장치의 게이트 신호를 도시하는 파형도이다.

[0093] 먼저 도 1을 참고하면, 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면 $1024(=2^{10})$, $256(=2^8)$ 또는 $64(=2^6)$ 개의 계조

(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클록 신호(MCLK), 데이터 인에이블 신호(DE) 등이 있다.

- [0094] 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시 판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2)등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보낸다. 출력 영상 신호(DAT)는 디지털 신호로서 정해진 수효의 값(또는 계조)을 가진다.
- [0095] 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행의 화소(PX)에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 전압으로 변환한 다음, 이를 해당 데이터선(DL)에 인가한다.
- [0096] 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선(GLa, GLb)에 인가하여 이 게이트선(GLa, GLb)에 연결된 스위칭 소자(Qa, Qb, Qc)를 턴온시킨다. 그러면, 데이터선(DL)에 인가된 데이터 전압(Vd)은 턴 온된 제1 및 제2 스위칭 소자(Qa, Qb)를 통하여 해당 화소(PX)에 인가된다.
- [0097] 이제부터 특정 화소 행, 예를 들면 n 번째 행 및 (n+1) 번째 화소 행에 초점을 맞추어 설명한다.
- [0098] 도 7을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치에서, n 번째 화소행(PXR_n)은 i 번째 게이트선(G_i)에 연결되어 있으며, (n+1) 번째 화소행(PXR_{n+1})은 (i+2) 번째 게이트선(G_{i+2})에 연결되어 있으며, n 번째 화소행(PXR_n) 및 (n+1) 번째 화소행(PXR_{n+1})은 (i+1) 번째 게이트선(G_{i+1})에 공통으로 연결되어 있다. 또한 (n+2) 번째 화소행(PXR_{n+2})은 (i+3) 번째 게이트선(G_{i+3})에 연결되어 있으며, (n+3) 번째 화소행(PXR_{n+3})은 (i+5) 번째 게이트선(G_{i+5})에 연결되어 있으며, (n+2) 번째 화소행(PXR_{n+2}) 및 (n+3) 번째 화소행(PXR_{n+3})은 (i+4) 번째 게이트선(G_{i+4})에 공통으로 연결되어 있으며
- [0099] 도 8을 참고하면, (i+1) 번째 게이트선(G_{i+1})에 인가되는 게이트 신호(g_{i+1})가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀌면 이에 연결된 n 번째 화소행(PXR_n) 및 (n+1) 번째 화소행(PXR_{n+1}) 각각의 제1 및 제2 스위칭 소자(Qa, Qb)가 턴 온된다. 이에 따라 데이터선(171)에 인가된 데이터 전압(Vd)은 턴 온된 제1 및 제2 스위칭 소자(Qa, Qb)를 통하여 n 번째 화소행(PXR_n) 및 (n+1) 번째 화소행(PXR_{n+1}) 각각의 제1 및 제2 부화소 전극(191a, 191b)에 인가된다. 이 때 제1 및 제2 부화소 전극(191a, 191b)에 인가된 데이터 전압(Vd)은 서로 동일하다. 제1 및 제2 액정 축전기(Clca, Clcb)는 공통 전압과 데이터 전압(Vd)의 차이만큼 동일한 값으로 충전된다.
- [0100] 그런 후 게이트 신호(g_{i+1})는 게이트 온 전압(Von)에서 게이트 오프 전압(Voff)으로 바뀌고, 동시에 i 번째 게이트선(G_i)에 인가되는 게이트 신호(g_i) 및 (i+2) 번째 게이트선(G_{i+2})에 인가되는 게이트 신호(g_{i+2})가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀌면, n 번째 화소행(PXR_n) 및 (n+1) 번째 화소행(PXR_{n+1}) 각각의 제1 및 제2 스위칭 소자(Qa, Qb)는 턴 오프되고 제3 스위칭 소자(Qc)가 턴 온된다. 그러면 제2 부화소 전극(191b)으로부터 제3 스위칭 소자(Qc)를 통하여 제3 드레인 전극(175c)로 전하가 이동한다. 그러면 제2 액정 축전기(Clcb)의 충전 전압은 낮아지고, 강압 축전기(Cstd) 및 승압 축전기(Cstu)가 충전된다. 그런 후 제2 게이트 신호(g_{bi})가 게이트 온 전압(Von)에서 게이트 오프 전압(Voff)으로 바뀌면 제3 스위칭 소자(Qc)는 턴 오프되고, 승압 축전기(Cstu)는 고립(floating)되므로 승압 축전기(Cstu)의 충전 전압만큼 제2 액정 축전기(Clcb)의 충전 전압은 높아진다. 그런데 강압 축전기(Cstd)의 정전 용량은 승압 축전기(Cstu)의 정전 용량보다 크므로, 결국 제2 액정 축전기(Clcb)의 충전 전압은 제1 액정 축전기(Clca)보다 낮아진다.
- [0101] 이 때, 두 액정 축전기(Clca, Clca)의 충전 전압은 서로 다른 감마 곡선을 나타내며 한 화소 전압의 감마 곡선은 이들을 합성한 곡선이 된다. 정면에서의 합성 감마 곡선은 가장 적합하도록 정해진 정면에서의 기준 감마 곡선과 일치하도록 하고 측면에서의 합성 감마 곡선은 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 한다. 이와 같이 영상 데이터를 변환함으로써 측면 시인성이 향상된다.
- [0102] 한편, (i+1) 번째 게이트선(G_{i+1})에 인가되는 게이트 신호(g_{i+1})가 게이트 온 전압(Von)에서 게이트 오프 전압

(Voff)으로 바뀌는 동시에 동시에 (i+4) 번째 게이트선(G_{i+4})에 인가되는 게이트 신호(g_{i+4})는 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀐다. 또한 i 번째 게이트선(G_i)에 인가되는 게이트 신호(g_i) 및 (i+2) 번째 게이트선(G_{i+2})에 인가되는 게이트 신호(g_{i+2})가 게이트 온 전압(Von)에서 게이트 오프 전압(Voff)으로 바뀌는 동시에 (i+3) 번째 게이트선(G_{i+3})에 인가되는 게이트 신호(g_{i+3}) 및 (i+5) 번째 게이트선(G_{i+5})에 인가되는 게이트 신호(g_{i+5})가 게이트 오프 전압(Voff)에서 게이트 온 전압(Von)으로 바뀐다. 이와 같이 (n+2) 번째 화소행(PXR_{n+2}) 및 (n+3) 번째 화소행(PXR_{n+3}) 역시 n 번째 화소행(PXR_n) 및 (n+1) 번째 화소행(PXR_{n+1})과 동일한 동작을 수행한다.

- [0103] 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 화소(PX)에 데이터 전압(Vd)을 인가하여 한 프레임(frame)의 영상을 표시한다.
- [0104] 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 전압(Vd)의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다.
- [0105] 이와 같이 제1 및 제2 스위칭 소자(Qa, Qb)를 제어하는 게이트 신호는 이웃하는 두 개의 화소에 동일하게 인가되며, 제3 스위칭 소자(Qc)에 인가되는 게이트 신호 역시 이웃하는 두 개의 화소에 동일하게 인가된다. 그러면 게이트 온 전압이 유지되는 시간인 1H가 2배로 늘어난다. 따라서 고속 구동시 각 스위칭 소자의 충전 시간을 확보할 수 있다.
- [0106] 그러면 도 9 및 도 10을 참고하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.
- [0107] 도 9는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도이며, 도 10은 도 9의 액정 표시판 조립체를 X-X 선을 따라 잘라 도시한 단면도이다.
- [0108] 도 9 및 도 10을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 하부 표시판(100), 상부 표시판(200) 및 그 사이의 액정층(3)을 포함한다.
- [0109] 본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 4 내지 도 6에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.
- [0110] 하부 표시판(100)에 대하여 설명하자면, 절연 기판(110) 위에 복수의 제1 및 제2 게이트선(121a, 121b)과 복수의 유지 전극선 및 용량 전극선(131a, 131b)을 포함하는 게이트 도전체가 형성되어 있다. 게이트 도전체(121a, 121b, 131) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 복수의 반도체(154a, 154b, 154c)가 형성되어 있고, 그 위에는 복수의 저항성 접촉 부재(163c, 165c)가 형성되어 있다. 저항성 접촉 부재(163c, 165c) 위에는 복수의 데이터선(171), 복수의 제1, 제2 및 제3 드레인 전극(175a, 175b, 175c)을 포함하는 데이터 도전체가 형성되어 있다. 데이터 도전체(171, 175a, 175b, 175c) 및 노출된 반도체(154a, 154b, 154c) 부분 위에는 보호막(180)이 형성되어 있고, 보호막(180) 및 게이트 절연막(140)에는 복수의 접촉 구멍(181a, 181b, 182, 185a, 185b, 185c)이 형성되어 있다. 보호막(180) 위에는 제1 및 제2 부화소 전극(191a, 191b)을 포함하는 복수의 화소 전극(191)과 복수의 접촉 보조 부재(81a, 81b, 82)가 형성되어 있으며, 화소 전극(191), 접촉 보조 부재(81a, 81b, 82) 및 보호막(180) 위에는 배향막(11)이 형성되어 있다.
- [0111] 상부 표시판(200)에 대하여 설명하자면, 절연 기판(210) 위에 차광 부재(220), 복수의 색필터(230), 덮개막(250), 공통 전극(270), 그리고 배향막(21)이 형성되어 있다.
- [0112] 그러나 도 4 내지 도 6에 도시한 액정 표시판 조립체와 달리, 반도체(154a, 154b, 154c)는 데이터선(171) 및 드레인 전극(175a, 175b, 175c)을 따라 연장되어 선형 반도체(도시하지 않음)를 이루며, 저항성 접촉 부재(163c, 165c)는 데이터선(171)을 따라 연장되어 선형 저항성 접촉 부재(도시하지 않음)를 이룬다. 선형 반도체는 데이터선(171), 드레인 전극(175a, 175b, 175c) 및 그 하부의 저항성 접촉 부재(163c, 165c)와 실질적으로 동일한 평면 모양을 가지고 있다.
- [0113] 이러한 박막 트랜지스터 표시판을 본 발명의 한 실시예에 따라 제조하는 방법에서는 데이터선(171)과 드레인 전극(175a, 175b, 175c), 반도체(154a, 154b, 154c) 및 저항성 접촉 부재(163c, 165c)를 한 번의 사진 공정으로 형성한다.
- [0114] 이러한 사진 공정에서 사용하는 감광막은 위치에 따라 두께가 다르며, 특히 두께가 작아지는 순서로 제1 부분과

제2 부분을 포함한다. 제1 부분은 데이터선(171)과 드레인 전극(175a, 175b, 175c)이 차지하는 배선 영역에 위치하며, 제2 부분은 박막 트랜지스터의 채널 영역에 위치한다.

[0115] 위치에 따라 감광막의 두께를 달리하는 방법으로 여러 가지가 있을 수 있는데, 예를 들면 광마스크에 투광 영역(light transmitting area) 및 차광 영역(light blocking area) 외에 반투명 영역(translucent area)을 두는 방법이 있다. 반투명 영역에는 슬릿 패턴(slit pattern), 격자 패턴(lattice pattern) 또는 투과율이 중간이거나 두께가 중간인 박막이 구비된다. 슬릿 패턴을 사용할 때에는, 슬릿의 폭이나 슬릿 사이의 간격이 사진 공정에서 사용하는 노광기의 분해능(resolution)보다 작은 것이 바람직하다. 다른 예로는 리플로우가 가능한 감광막을 사용하는 방법이 있다. 즉, 투광 영역과 차광 영역만을 지닌 통상의 노광 마스크로 리플로우 가능한 감광막을 형성한 다음 리플로우시켜 감광막이 잔류하지 않은 영역으로 흘러내리도록 함으로써 얇은 부분을 형성하는 것이다.

[0116] 이와 같이 하면 한 번의 사진 공정을 줄일 수 있으므로 제조 방법이 간단해진다.

[0117] 또한 본 실시예에 따른 액정 표시판 조립체는 도 4 내지 도 6과 달리 용량 전극선(131b)와 중첩하는 제4 전극 부재(192)를 포함한다. 제4 전극 부재(192)는 화소 전극(191)과 동일한 층에 동일한 물질로 형성되어 있다.

[0118] 보호막(180)에는 제3 드레인 전극(175c)을 드러내는 접촉 구멍(184)이 형성되어 있으며, 게이트 절연막(140)을 드러내며 제1 및 제2 유지 전극(137a, 137b)와 중첩하는 개구부(188a, 188b)가 형성되어 있다.

[0119] 제4 전극 부재(192)와 제3 드레인 전극(175c)는 접촉 구멍(184)을 통하여 물리적, 전기적으로 연결되어 있으며, 제4 전극 부재(192)는 용량 전극선(131b)과 게이트 절연막(140) 및 보호막(180)을 사이에 두고 강압 축전기(Cstd)를 이룬다. 만일 강압 축전기(Cstd)가 제3 드레인 전극(175c)과 용량 전극선(131b) 사이에 형성된다면, 양 단자 사이에 반도체가 존재하게 된다. 그러면 반도체는 경우에 따라 절연체 또는 도체로 기능하여 강압 축전기(Cstd)의 정전 용량이 일정하지 않고 변한다. 따라서 제2 액정 축전기(Cstb)의 충전 전압은 경우에 따라 변화하게 되어 제1 및 제2 액정 축전기(Clca, Clcb)의 충전 전압을 의도한 바대로 정확히 조절하기 어렵다. 그러나 도 9 및 도 10의 실시예에서는 강압 축전기(Cstd)의 양 단자 사이에 반도체가 개재되지 않으므로 강압 축전기(Cstd)의 정전 용량을 일정하게 유지할 수 있고 이에 따라 제1 및 제2 액정 축전기(Csta, Cstb)의 충전 전압을 정확히 조절할 수 있다.

[0120] 이와 같이 제3 드레인 전극(175c)을 접촉 구멍(184)을 통하여 제4 전극 부재(192)와 연결하고, 강압 축전기(Cstd)를 제4 전극 부재(192) 및 용량 전극선(131b) 사이에 형성되도록 하려면 각 화소(PX) 사이에 충분한 공간이 필요하다. 본 실시예에 따르면, 용량 전극선(131b)은 이웃하는 두 화소(PX_{n-1} , PX_n/PX_{n+1} , PX_{n+2}) 사이에 배치하고 두 화소(PX_{n-1} , PX_n/PX_{n+1} , PX_{n+2})에 공통으로 연결되어 있어 용량 전극선(131b)이 차지하는 면적을 줄일 수 있다. 따라서 개구율의 큰 감소 없이 도 9 및 도 10의 형태를 갖는 액정 표시판 조립체의 설계가 가능하다.

[0121] 또한 도 9 및 도 10의 액정 표시판 조립체는 도 4 내지 도 6의 액정 표시판 조립체와 달리 화소 전극(191)이 게이트 절연막(140)을 사이에 두고 제1 및 제2 유지 전극(137a, 137b)을 비롯한 유지 전극선(131a)과 중첩하여 유지 축전기를 이룬다. 이때 보호막(180)에는 개구부(188a, 188b)이 형성되어 있으므로 화소 전극(191)과 유지 전극(137a, 137b) 사이에는 게이트 절연막(140)만이 존재하고, 화소 전극(191)과 유지 전극선(131a) 사이의 거리가 짧아지므로 전압 유지 능력이 향상된다. 또한 유지 축전기의 양 단자 사이에 반도체가 개재되지 않으므로 유지 축전기의 정전 용량을 일정하게 유지할 수 있다.

[0122] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

[0123] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도

[0124] 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 구조와 두 부화소에 대한 등가 회로를 개략적으로 도시한 도면.

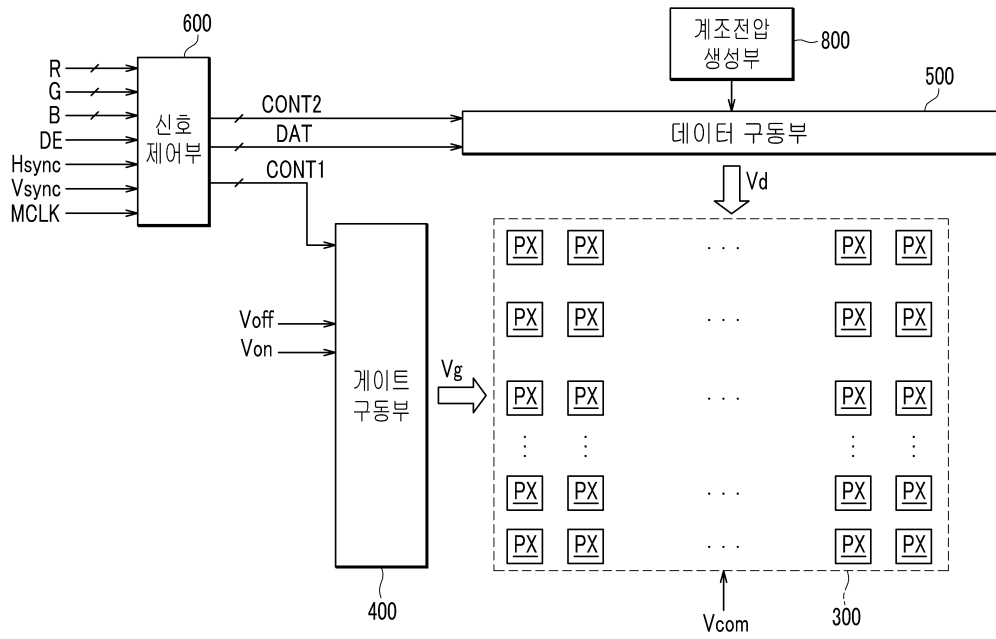
[0125] 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도.

[0126] 도 4는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도.

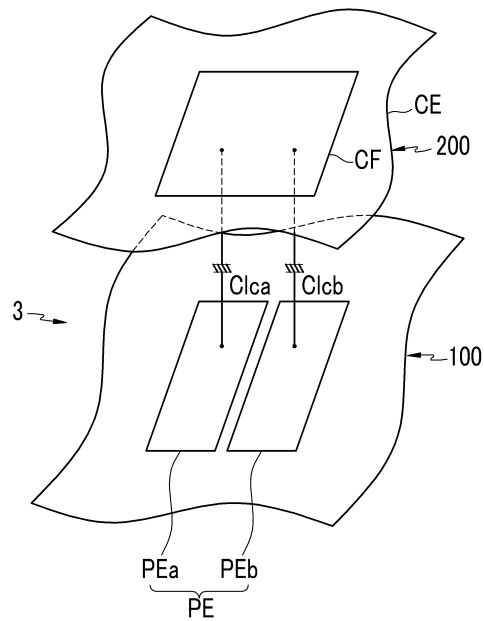
- [0127] 도 5 및 도 6은 각각 도 4의 액정 표시판 조립체를 V-V 및 VI-VI 선을 따라 잘라 도시한 단면도.
- [0128] 도 7은 본 발명의 한 실시예에 따른 액정 표시 장치의 화소행과 게이트선의 연결 구조를 도시하는 도면.
- [0129] 도 8은 본 발명의 한 실시예에 따른 액정 표시 장치의 게이트 신호를 도시하는 파형도.
- [0130] 도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 배치도.
- [0131] 도 10은 도 9의 액정 표시 장치를 X-X 선을 따라 잘라 도시한 단면도.
- [0132] * 도면 부호의 설명 *
- [0133] 3: 액정층
- [0134] 100, 200: 표시판 121a, 121b: 게이트선
- [0135] 124a, 124b, 124c: 게이트 전극
- [0136] 131a: 유지 전극선
- [0137] 131b: 용량 전극선 137a, 137b: 유지 전극
- [0138] 154a, 154b, 154c: 반도체
- [0139] 163b, 163c, 165b, 165c: 저항성 접촉 부재
- [0140] 171: 데이터선 173a, 173b, 173c: 소스 전극
- [0141] 175a, 175b, 175c: 드레인 전극 180: 보호막
- [0142] 181a, 181b, 182, 185a, 185b, 185c: 접촉 구멍
- [0143] 191: 화소 전극 220: 차광 부재
- [0144] 230: 색필터 250: 덮개막
- [0145] 270: 공통 전극
- [0146] 300: 액정 표시판 조립체 400: 게이트 구동부
- [0147] 500: 데이터 구동부 600: 신호 제어부
- [0148] 800: 계조 전압 생성부

도면

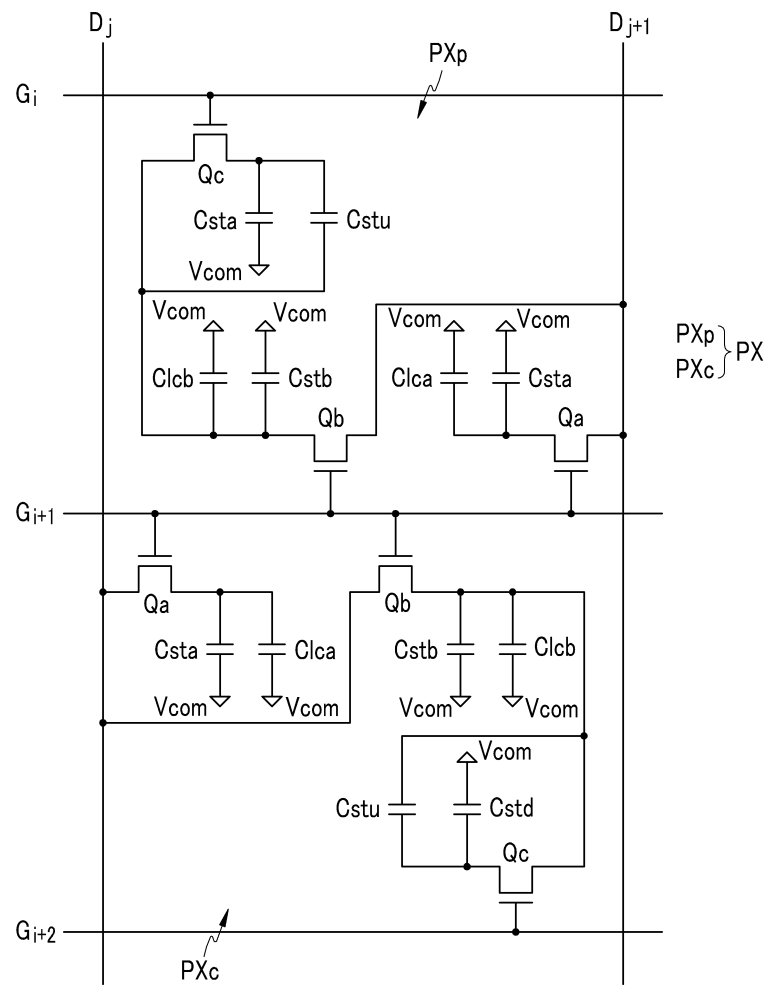
도면1



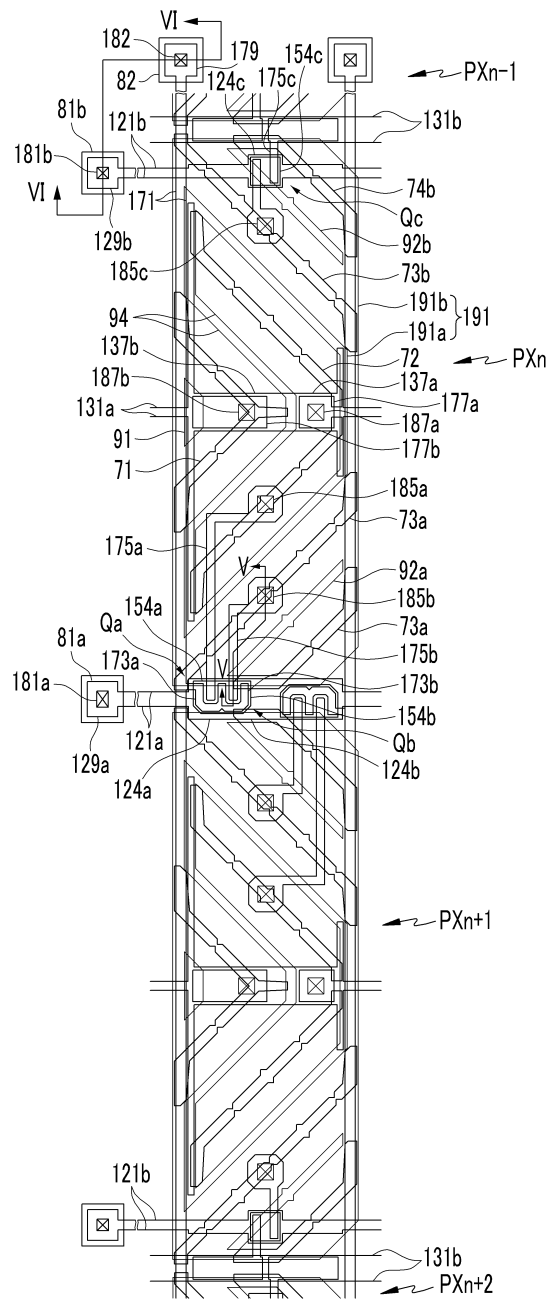
도면2



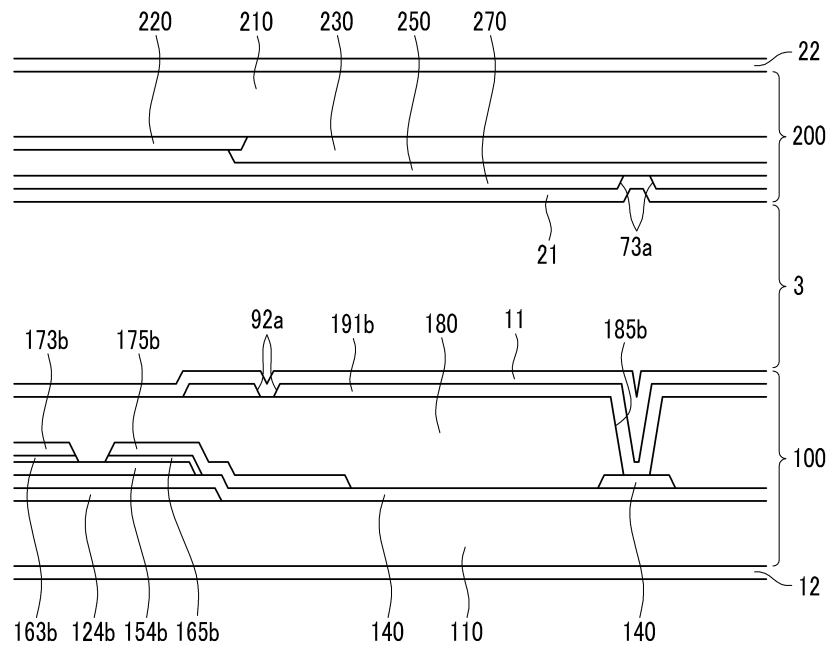
도면3



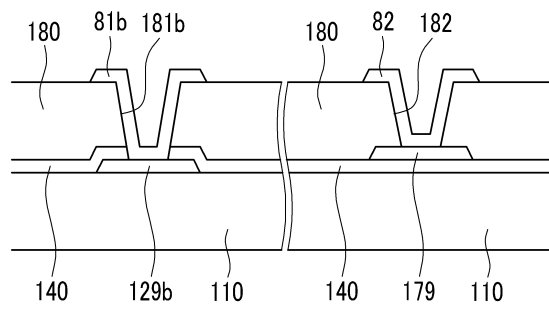
도면4



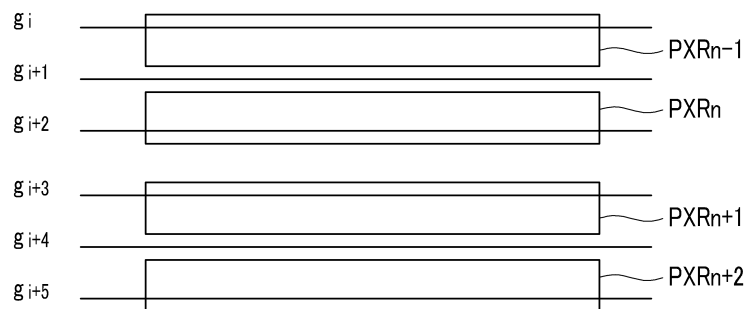
도면5



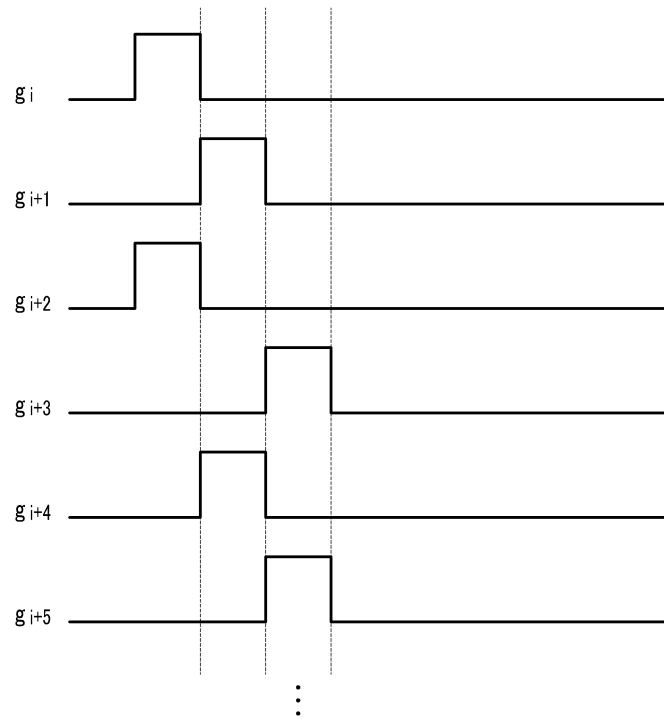
도면6



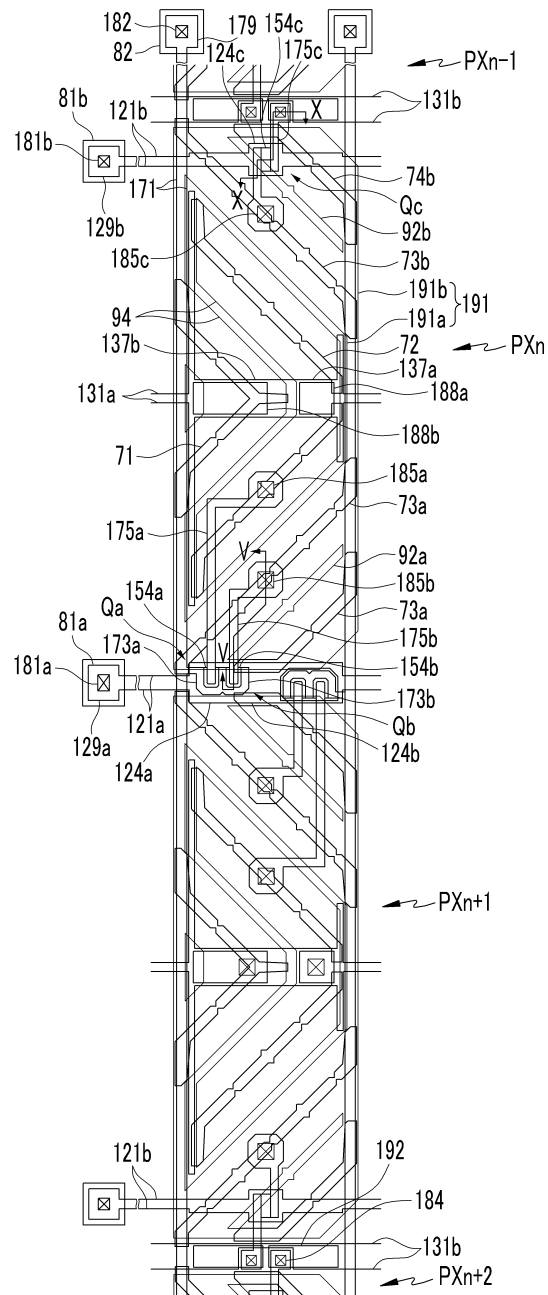
도면7



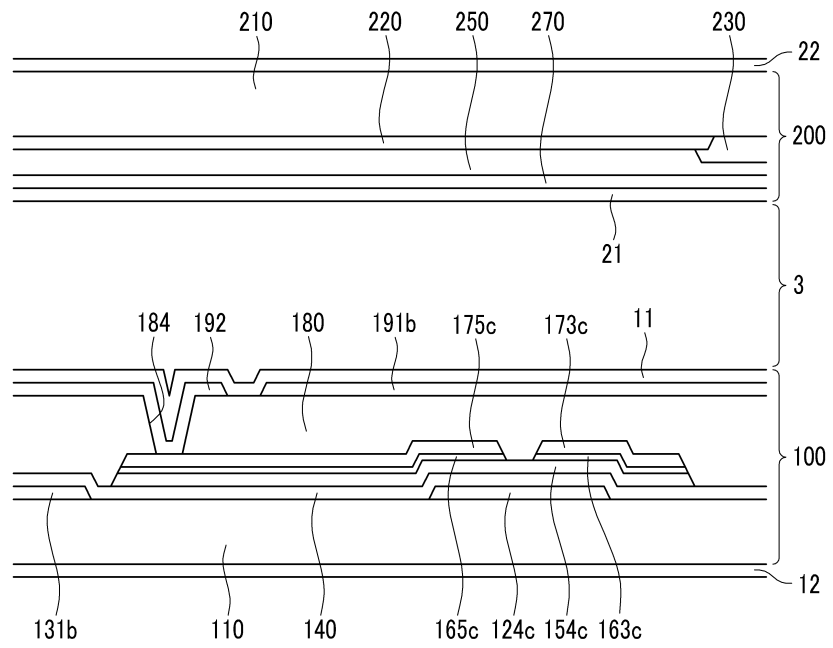
도면8



도면9



도면10



专利名称(译)	液晶显示器		
公开(公告)号	KR1020100032677A	公开(公告)日	2010-03-26
申请号	KR1020080091658	申请日	2008-09-18
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM YOON JANG 김윤장 LEE SEONG YOUNG 이성영 KWON YEONG KEUN 권영근 PARK KEE BUM 박기범 PARK KYUNG HO 박경호		
发明人	김윤장 이성영 권영근 박기범 박경호		
IPC分类号	G02F1/1343 G02F1/133		
CPC分类号	G02F2001/134345 G09G2300/0443 G09G2300/0852 G09G2300/0842 G09G3/3659 G09G2320/028 G02F1/136213 G09G2310/0205 G09G3/3677 G09G2300/0426 G09G3/3688		
其他公开文献	KR101501497B1		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器。根据本发明的液晶显示器包括与列方向相邻的第一和第二数据线以及包括第三像素的液晶显示器的第二数据线，并且连接到第一栅极线，分别与第二栅极线共同连接。第三像素电容电极线分别与第一和第二像素共同连接，第一数据线连接第二像素，以及Lee固体基底1和第三像素。电荷份额，栅极线，份额，对称性，SPVA。

