



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년07월18일
(11) 등록번호 10-1879714
(24) 등록일자 2018년07월12일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01) G02F 1/1335 (2006.01)
G02F 1/1337 (2006.01) G02F 1/1362 (2006.01)
G02F 1/1368 (2006.01)

(21) 출원번호 10-2010-0108899

(22) 출원일자 2010년11월03일

심사청구일자 2015년10월27일

(65) 공개번호 10-2012-0047171

(43) 공개일자 2012년05월11일

(56) 선행기술조사문헌

KR1020100007067 A*

KR1020100000682 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

최수석

경기도 성남시 분당구 미금로 251, 708동 1301호
(금곡동, 청솔마을)

우중훈

경기도 고양시 일산서구 일중로 30, 동문아파트
506동 1001호 (일산동, 산들마을)

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 9 항

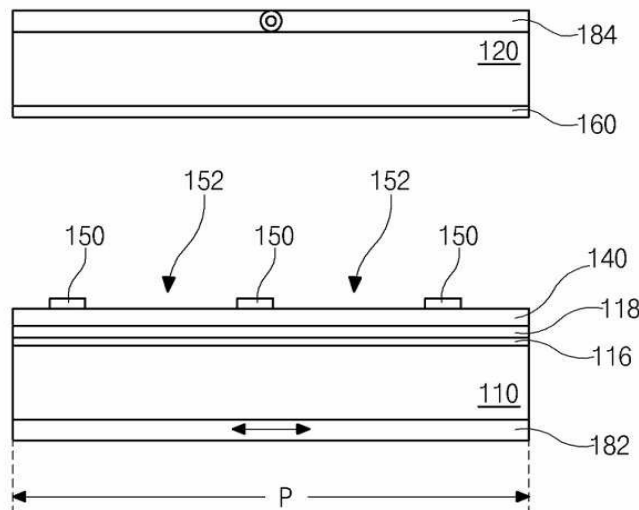
심사관 : 한상일

(54) 발명의 명칭 액정표시장치 및 그 구동방법

(57) 요약

본 발명은 다수의 화소영역이 정의된 제 1 기판과; 상기 제 1 기판의 내측에, 상기 다수의 화소영역 각각에 위치하며, 판 형상을 갖는 제 1 전극과; 상기 제 1 전극을 덮는 보호층과; 상기 보호층 상에, 상기 다수의 화소영역 각각에 위치하며, 상기 제 1 전극에 대하여 적어도 하나의 개구를 갖는 제 2 전극과; 상기 제 1 기판과 마주하는 제 2 기판과; 상기 제 2 기판의 내측에 위치하며 상기 다수의 화소영역 전체를 덮는 제 3 전극과; 상기 제 2 전극과 상기 제 3 전극 사이에 위치하는 액정층을 포함하는 액정표시장치를 제공한다.

대표도 - 도4



명세서

청구범위

청구항 1

다수의 화소영역이 정의된 제 1 기관과;

상기 제 1 기관의 내측에, 상기 다수의 화소영역 각각에 위치하며, 판 형상을 갖는 제 1 전극과;

상기 제 1 전극을 덮는 보호층과;

상기 보호층 상에, 상기 다수의 화소영역 각각에 위치하며, 상기 제 1 전극에 대하여 적어도 하나의 개구를 갖는 제 2 전극과;

상기 제 1 기관과 마주하는 제 2 기관과;

상기 제 2 기관의 내측에 위치하며 상기 다수의 화소영역 전체를 덮는 제 3 전극과;

상기 제 2 전극과 상기 제 3 전극 사이에 위치하는 액정층을 포함하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 제 1 기관의 외측에 위치하며 제 1 투과축을 갖는 제 1 편광판과;

상기 제 2 기관의 외측에 위치하며 상기 제 1 투과축과 수직한 제 2 투과축을 갖는 제 2 편광판을 포함하는 것이 특징인 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 제 2 전극과 상기 액정층 사이에 위치하며 상기 제 1 투과축 및 상기 제 2 투과축 중 어느 하나와 평행하게 배향된 제 1 배향막과;

상기 제 3 전극과 상기 액정층 사이에 위치하며 상기 제 1 투과축 및 상기 제 2 투과축 중 다른 하나와 평행하게 배향된 제 2 배향막을 포함하는 것이 특징인 액정표시장치.

청구항 4

제 3 항에 있어서,

서로 평행하게 이격되어 있는 제 1 및 제 2 게이트 배선과;

상기 제 1 및 제 2 게이트 배선과 교차하며 평행하게 이격되어 있는 제 1 및 제 2 데이터 배선과;

상기 제 1 게이트 배선 및 상기 제 1 데이터 배선에 연결된 제 1 박막트랜지스터와;

상기 제 2 게이트 배선 및 상기 제 2 데이터 배선에 연결된 제 2 박막트랜지스터를 포함하고,

상기 제 1 전극은 상기 제 1 박막트랜지스터에 연결되며, 상기 제 2 전극은 상기 제 2 박막트랜지스터에 연결되는 것이 특징인 액정표시장치.

청구항 5

제 4항에 있어서,

상기 제 1 및 제 2 박막트랜지스터 각각은 게이트 전극과, 반도체층과, 소스 전극과, 드레인 전극을 포함하며,

상기 제 1 및 제 2 박막트랜지스터의 게이트 전극은 각각 상기 제 1 및 제 2 게이트 배선에 연결되고, 상기 제 1 및 제 2 박막트랜지스터의 소스 전극은 각각 상기 제 1 및 제 2 데이터 배선에 연결되며, 상기 제 1 전극은 상기 제 1 박막트랜지스터의 드레인 전극과 직접 접촉하고, 상기 제 2 전극은 상기 제 2 박막트랜지스터의 드레인 전극과 상기 보호층에 형성된 콘택홀을 통해 접촉하는 것이 특징인 액정표시장치.

청구항 6

제 1 항에 있어서,

상기 제 1 내지 제 3 전극 각각은 투명 도전성 물질로 이루어지는 것이 특징인 액정표시장치.

청구항 7

다수의 화소영역이 정의된 제 1 기판과; 상기 제 1 기판의 내측에, 상기 다수의 화소영역 각각에 위치하며, 판 형상을 갖는 제 1 전극과; 상기 제 1 전극에 대하여 적어도 하나의 개구를 갖는 제 2 전극과; 상기 제 1 기판과 마주하는 제 2 기판과; 상기 제 2 기판의 내측에 위치하며 상기 다수의 화소영역 전체를 덮는 제 3 전극과; 상기 제 2 전극과 상기 제 3 전극 사이에 위치하는 액정층을 포함하는 액정표시장치에 있어서,

제 1 프레임에서, 상기 제 1 및 제 2 전극을 플로팅시켜 제 1 휘도의 영상을 표시하는 단계와;

제 2 프레임에서, 상기 제 1 및 제 2 전극 사이에 제 1 전압차를 발생시켜 상기 액정층을 구동시킴으로써 상기 제 1 휘도보다 작은 제 2 휘도의 영상을 표시하는 단계와;

제 3 프레임에서, 상기 제 1 및 제 3 전극 사이에 상기 제 1 전압차보다 큰 전압차를 발생시켜 상기 액정층을 구동시킴으로써 상기 제 2 휘도보다 작은 제 3 휘도의 영상을 표시하는 단계

를 포함하는 액정표시장치의 구동방법.

청구항 8

제 7항에 있어서,

상기 제 2 휘도의 영상을 표시하는 단계에 있어서, 상기 제 1 및 제 2 전극 각각에 인가되는 전압의 평균값은 상기 제 3 전극에 인가되는 전압과 동일한 것이 특징인 액정표시장치의 구동방법.

청구항 9

제 7항에 있어서,

상기 제 3 휘도의 영상을 표시하는 단계는 상기 제 2 전극에 상기 제 1 전극에 인가되는 전압과 같은 전압을 인가하는 단계를 포함하는 것이 특징인 액정표시장치의 구동방법.

발명의 설명

기술 분야

본 발명은 액정표시장치에 관한 것으로, 특히 횡전계를 이용함으로써 광시야각을 갖는 동시에 고 휘도 및 고 명암비(contrast ratio)를 갖는 액정표시장치 및 그 구동방법에 관한 것이다.

[0001]

배정기술

- [0002] 일반적으로, 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.
- [0003] 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- [0004] 현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소전극이 행렬방식으로 배열된 능동행렬 액정표시장치(AM-LCD : Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.
- [0005] 상기 액정표시장치는 공통전극이 형성된 컬러필터 기판과 화소전극이 형성된 어레이 기판과, 상기 두 기판 사이에 개재된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통전극과 화소전극이 상하로 걸리는 전기장에 의해 액정을 구동하는 방식으로 투과율과 개구율 등의 특성이 우수하다.
- [0006] 그러나, 상하로 걸리는 전기장에 의한 액정구동은 시야각 특성이 우수하지 못한 단점을 가지고 있다.
- [0007] 따라서, 상기의 단점을 극복하기 위해 시야각 특성이 우수한 횡전계형 액정표시장치가 제안되었다.
- [0008] 이하, 도 1을 참조하여 일반적인 횡전계형 액정표시장치에 관하여 상세히 설명한다.
- [0009] 도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 도면이다.
- [0010] 도시한 바와 같이, 컬러필터 기판인 상부기판(9)과 어레이 기판인 하부기판(10)이 서로 이격되어 대향하고 있으며, 이 상부 및 하부기판(9, 10)사이에는 액정층(11)이 개재되어 있다.
- [0011] 상기 하부기판(10)상에는 공통전극(17)과 화소전극(30)이 동일 평면상에 형성되어 있으며, 이때, 상기 액정층(11)은 상기 공통전극(17)과 화소전극(30)에 의한 수평전계(L)에 의해 작동된다.
- [0012] 도 2a와 2b는 일반적인 횡전계형 액정표시장치의 온(ON), 오프(OFF) 상태의 동작을 각각 도시한 단면도이다.
- [0013] 우선, 전압이 인가된 온(on)상태에서의 액정의 배열상태를 도시한 도 2a를 참조하면, 상기 공통전극(17) 및 화소전극(30)과 대응하는 위치의 액정(11a)의 상변이는 없지만 공통전극(17)과 화소전극(30)사이 구간에 위치한 액정(11b)은 이 공통전극(17)과 화소전극(30)사이에 전압이 인가됨으로써 형성되는 수평전계(L)에 의하여, 상기 수평전계(L)와 같은 방향으로 배열하게 된다. 즉, 상기 횡전계형 액정표시장치는 액정이 수평전계에 의해 이동하므로, 시야각이 넓어지는 특성을 띠게 된다.
- [0014] 다음, 도 2b를 참조하면, 상기 액정표시장치에 전압이 인가되지 않은 오프(off)상태이므로 상기 공통전극과 화소전극 간에 수평전계가 형성되지 않으므로 액정층(11)의 배열 상태가 변하지 않는다.
- [0015] 이러한 횡전계형 액정표시장치는 전압이 인가되지 않은 상태에서 상하판의 액정의 디렉터(director)를 한쪽 편광판의 투과축과 일치되도록 배열하고, 이때 상하판의 편광판을 직교배열하게 배치함으로써, 오프 상태에서 블랙 특성을 얻는 노멀리 블랙(normally black) 모드로 구동된다.
- [0016] 한편, 전압이 인가되어 전기장이 형성되면, 액정은 수평전기장 (in plane field) 방향으로 액정의 장축 방향이 평행하도록 회전하게 된다. 이때, 투과율은 편광판의 투과축과 액정의 장축 디렉터의 회전각과 액정층의 복굴절(birefringence) 및 액정층의 두께에 의존하며 아래 식으로 표현된다.
- $$T = \sin^2(2\alpha)\sin^2\left(\frac{2\pi d\Delta n}{\lambda}\right)$$
- [0017]
- [0018] 여기서, α 는 편광판의 투과축과 액정의 장축 디렉터의 회전각, Δn 은 액정층의 복굴절, d 는 액정층의 두께이다. 위 식으로 표현되는 투과율은 전압 인가에 의해 증가하게 된다.
- [0019] 그런데, 전술한 구성의 종래 횡전계형 액정표시장치는 몇가지 문제를 갖는다. 즉, 종래 횡전계형 액정표시장치의 구동 상태를 도시한 도 3을 참조하면, 마주보는 제 1 기판(50)과 제 2 기판(60) 사이에 개재된 액정층(70)의

액정분자(72)는 상기 제 1 기판(50)에 위치하는 화소전극(52) 및 공통전극(54)에 의해 구동되는데, 전압이 인가된 상태에서 상기 화소전극(52) 및 상기 공통전극(54) 상부에는 유효 전압(effective electric field)이 형성되지 못하므로, 액정분자(72)가 회전하지 못하게 된다. 따라서, 상기 화소전극(52) 및 상기 공통전극(54)이 많이 형성될수록, 액정층을 통과하는 빛의 투과효율 및 실질적인 개구율이 저하되는 문제점을 가진다. 다시 말해, 휘도가 저하되는 문제점을 가진다.

[0020] 또한, 상기 화소전극(52) 및 상기 공통전극(54)이 상기 제 1 기판(50) 쪽에서는 강한 전계가 형성되지만, 상기 제 2 기판(60) 쪽으로 갈수록 전계가 약화되며 왜곡된다. 특히 상기 화소전극(52) 및 상기 공통전극(54) 부근에서는 실질적으로 수직한 전계가 형성되어 액정분자(72)의 디렉터가 제 1 기판(50)에 수직하게 배열되는 문제점을 가진다. 따라서, 위 투과율을 표현하는 식에서 두번째 $\sin$ 제곱 항(term)의 값이 작아져 투과율이 더욱 저하되는 문제가 발생한다.

[0021] 결과적으로, 종래 횡전계형 액정표시장치는 휘도 및 명암비에서 한계를 갖는다. 또한 실질적인 개구율에서도 한계를 갖는다.

발명의 내용

해결하려는 과제

[0022] 본 발명은 종래 횡전계형 액정표시장치에서 발생하는 개구율, 휘도 및 명암비의 단점을 극복하고자 한다.

[0023] 이에 의해 광시야각을 얻으면서, 개구율, 휘도 및 명암비에서도 장점을 갖는 액정표시장치를 제공하고자 한다.

과제의 해결 수단

[0024] 위와 같은 과제의 해결을 위해, 본 발명은 다수의 화소영역이 정의된 제 1 기판과; 상기 제 1 기판의 내측에, 상기 다수의 화소영역 각각에 위치하며, 판 형상을 갖는 제 1 전극과; 상기 제 1 전극을 덮는 보호층과; 상기 보호층 상에, 상기 다수의 화소영역 각각에 위치하며, 상기 제 1 전극에 대하여 적어도 하나의 개구를 갖는 제 2 전극과; 상기 제 1 기판과 마주하는 제 2 기판과; 상기 제 2 기판의 내측에 위치하며 상기 다수의 화소영역 전체를 덮는 제 3 전극과; 상기 제 2 전극과 상기 제 3 전극 사이에 위치하는 액정층을 포함하는 액정표시장치를 제공한다.

[0025] 상기 제 1 기판의 외측에 위치하며 제 1 투과축을 갖는 제 1 편광판과; 상기 제 2 기판의 외측에 위치하며 상기 제 1 투과축과 수직한 제 2 투과축을 갖는 제 2 편광판을 포함하는 것이 특징이다.

[0026] 상기 제 2 전극과 상기 액정층 사이에 위치하며 상기 제 1 투과축 및 상기 제 2 투과축 중 어느 하나와 평행한 제 1 배향막과; 상기 제 3 전극과 상기 액정층 사이에 위치하며 상기 제 1 투과축 및 상기 제 2 투과축 중 다른 하나와 평행한 제 2 배향막을 포함하는 것이 특징이다.

[0027] 서로 평행하게 이격되어 있는 제 1 및 제 2 게이트 배선과; 상기 제 1 및 제 2 게이트 배선과 교차하며 평행하게 이격되어 있는 제 1 및 제 2 데이터 배선과; 상기 제 1 게이트 배선 및 상기 제 1 데이터 배선에 연결된 제 1 박막트랜지스터와; 상기 제 2 게이트 배선 및 상기 제 2 데이터 배선에 연결된 제 2 박막트랜지스터를 포함하고, 상기 제 1 전극은 상기 제 1 박막트랜지스터에 연결되며, 상기 제 2 전극은 상기 제 2 박막트랜지스터에 연결되는 것이 특징이다.

[0028] 상기 제 1 및 제 2 박막트랜지스터 각각은 게이트 전극과, 반도체층과, 소스 전극과, 드레인 전극을 포함하며, 상기 제 1 및 제 2 박막트랜지스터의 게이트 전극은 각각 상기 제 1 및 제 2 게이트 배선에 연결되고, 상기 제 1 및 제 2 박막트랜지스터의 소스 전극은 각각 상기 제 1 및 제 2 데이터 배선에 연결되며, 상기 제 1 전극은 상기 제 1 박막트랜지스터의 드레인 전극과 직접 접촉하고, 상기 제 2 전극은 상기 제 2 박막트랜지스터의 드레인 전극과 상기 보호층에 형성된 콘택홀을 통해 접촉하는 것이 특징이다.

[0029] 상기 제 1 내지 제 3 전극 각각은 투명 도전성 물질로 이루어지는 것이 특징이다.

[0030] 다른 관점에서, 본 발명은 다수의 화소영역이 정의된 제 1 기판과; 상기 제 1 기판의 내측에, 상기 다수의 화소

영역 각각에 위치하며, 판 형상을 갖는 제 1 전극과; 상기 제 1 전극에 대하여 적어도 하나의 개구를 갖는 제 2 전극과; 상기 제 1 기판과 마주하는 제 2 기판과; 상기 제 2 기판의 내측에 위치하며 상기 다수의 화소영역 전체를 덮는 제 3 전극과; 상기 제 2 전극과 상기 제 3 전극 사이에 위치하는 액정층을 포함하는 액정표시장치에 있어서, 상기 제 1 및 제 2 전극을 플로팅시켜 제 1 휘도의 영상을 표시하는 단계와; 상기 제 1 및 제 2 전극 사이에 제 1 전압차를 발생시켜 상기 액정층을 구동시킴으로써 상기 제 1 휘도보다 작은 제 2 휘도의 영상을 표시하는 단계와; 상기 제 1 및 제 3 전극 사이에 상기 제 1 전압차보다 큰 전압차를 발생시켜 상기 액정층을 구동시킴으로써 상기 제 2 휘도보다 작은 제 3 휘도의 영상을 표시하는 단계를 포함하는 액정표시장치의 구동방법을 제공한다.

[0031] 상기 제 2 휘도의 영상을 표시하는 단계에 있어서, 상기 제 1 및 제 2 전극 각각에 인가되는 전압의 평균값은 상기 제 3 전극에 인가되는 전압과 동일한 것이 특징이다.

[0032] 상기 제 3 휘도의 영상을 표시하는 단계는 상기 제 2 전극에 상기 제 1 전극에 인가되는 전압과 같은 전압을 인가하는 단계를 포함하는 것이 특징이다.

발명의 효과

[0033] 본 발명은 하부기판에 형성되어 프린지필드를 형성하는 제 1 및 제 2 전극과, 상부기판의 전면에서 형성되어 상기 제 1 및 제 2 전극과 수직전계를 형성하는 제 3 전극을 이용하는 노멀리 화이트 모드 액정표시장치를 제공함으로써, 높은 개구율 및 높은 명암비를 얻을 수 있다.

[0034] 또한, 프린지필드에 의한 구동으로 넓은 시야각을 얻을 수 있다.

도면의 간단한 설명

[0035] 도 1은 일반적인 횡전계형 액정표시장치의 단면을 도시한 도면이다.

도 2a와 2b는 일반적인 횡전계형 액정표시장치의 온(ON), 오프(OFF) 상태의 동작을 각각 도시한 단면도이다.

도 3은 일반적인 횡전계형 액정표시장치에서의 구동 상태를 보여주는 단면도이다.

도 4는 본 발명의 실시예에 따른 액정표시장치의 일부를 보여주는 개략적인 단면도이다.

도 5는 본 발명의 실시예에 따른 액정표시장치용 어레이 기판의 일부를 보여주는 개략적인 평면도이다.

도 6a 내지 도 6c는 본 발명의 실시예에 따른 액정표시장치의 구동 상태를 보여주는 단면도이다.

도 7a 및 도 7b는 본 발명의 실시예에 따른 액정표시장치의 구동전압과 투과율에 대한 시뮬레이션 결과를 보여주는 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0036] 이하, 도면을 참조하여 본 발명에 대해 자세히 설명한다.

[0037] 도 4는 본 발명의 실시예에 따른 액정표시장치의 일부를 보여주는 개략적인 단면도이다.

[0038] 도 4에 도시된 바와 같이 본 발명의 실시예에 따른 액정표시장치는 제 1 기판(110)과, 상기 제 1 기판(110)과 마주하는 제 2 기판(120)과, 상기 제 1 및 제 2 기판(110, 120) 사이에 개재되어 있는 액정층(170)과, 상기 제 1 및 제 2 기판(110, 120) 각각의 외측에 위치하는 제 1 및 제 2 편광판(182, 184)과, 상기 제 1 기판(110)의 내측에 위치하는 제 1 전극(118) 및 제 2 전극(140)과, 상기 제 2 기판(120)의 내측에 위치하는 제 3 전극(160)을 포함한다.

[0039] 도시하지 않았으나, 상기 액정층(170)의 액정분자는 90° 꼬여있는 상태를 갖는다. 상기 제 1 편광판(182)의 제 1 편광축과 상기 제 2 편광판(184)의 제 2 편광축은 서로 수직하며, 상기 제 1 기판(110)에 근접한 액정층의 액정분자의 장축은 상기 제 1 편광축에 평행하게 배열되고 상기 제 2 기판(120)에 근접한 액정층의 액정분자의 장축은 상기 제 2 편광축에 평행하게 배열된다. 이와 달리, 상기 제 1 기판(110)에 근접한 액정층의 액정분자의 장축은 상기 제 2 편광축에 평행하게 배열되고 상기 제 2 기판(120)에 근접한 액정층의 액정분자의 장축은 상기

제 1 편광축에 평행하게 배열될 수 있다. 즉, 상기 제 1 기관(110)에 근접한 액정층의 액정분자의 장축은 상기 제 1 편광축 및 상기 제 2 편광축 중 어느 하나에 평행하게 배열되고 상기 제 2 기관(120)에 근접한 액정층의 액정분자의 장축은 상기 제 1 편광축 및 상기 제 2 편광축 중 다른 하나에 평행하게 배열된다.

[0040] 상기 제 1 기관(110)의 내측에는 게이트 절연막(116)이 상기 제 1 전극(118) 하부에 위치하고 있다. 상기 제 1 전극(118)은 상기 제 1 기관(110)에 정의되어 있는 다수의 화소영역(P) 각각에 독립적으로 위치하며 판형상을 갖는다. 즉, 하나의 화소영역(P)에 위치하는 상기 제 1 전극(118)은 다른 화소영역(P)에 위치하는 제 1 전극(118)과 이격되어 있어 전기적으로 절연상태를 갖는다. 상기 제 2 전극(150) 역시 다수의 화소영역(P) 각각에 독립적으로 위치하며 적어도 하나의 개구(152)를 갖는다. 즉, 상기 제 2 전극(150)은 상기 제 1 전극(118)과 보호층(140)을 개재하여 중첩하면서 상기 제 1 전극(118)에 대응하여 상기 개구(152)를 갖도록 구성된다.

[0041] 한편, 상기 제 3 전극(160)은 상기 제 2 기관(120)의 내측 전면을 덮는다. 즉, 상기 제 3 전극(160)은 상기 다수의 화소영역(P) 전체에 일체로 형성된다.

[0042] 상기 제 1 내지 제 3 전극(118, 150, 160) 각각은 인듐-틴-옥사이드(indium-tin-oxide, ITO), 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어진다.

[0043] 한편, 도시하지 않았으나, 상기 제 1 기관(110) 상에는 상기 제 2 전극(150)을 덮으며 액정분자의 초기 배열을 결정하기 위한 제 1 배향막이 위치하고, 상기 제 2 기관(120)에는 상기 제 3 전극(160)을 덮으며 액정분자의 초기 배열을 결정하기 위한 제 2 배향막이 위치한다. 상기 제 1 배향막은 상기 제 1 편광축 및 상기 제 2 편광축 중 어느 하나에 평행하게 배향되고 상기 제 1 배향막은 상기 제 1 편광축 및 상기 제 2 편광축 중 다른 하나에 평행하게 배향된다.

[0044] 도 5는 본 발명의 실시예에 따른 액정표시장치용 어레이 기관의 일부를 보여주는 개략적인 평면도이다.

[0045] 도 5에 도시된 바와 같이, 본 발명의 실시예에 따른 액정표시장치용 어레이 기관은 제 1 기관(110) 상에 위치하며 서로 교차하여 화소영역(P)을 정의하는 게이트 배선(112)과 데이터 배선(130)과, 상기 화소영역(P)에 위치하는 제 1 전극(118) 및 제 2 전극(150)과, 상기 제 1 전극(118)에 연결되며 상기 제 1 전극(118)에 인가되는 신호를 제어하기 위한 제 1 박막트랜지스터(Tr1) 및 상기 제 2 전극(150)에 인가되는 신호를 제어하기 위한 제 2 박막트랜지스터(Tr2)를 포함한다.

[0046] 상기 게이트 배선(112)은 상기 화소영역(P)의 상하로 제 1 방향을 따라 서로 이격되어 있는 제 1 및 제 2 게이트 배선(112a, 112b)을 포함하고, 상기 데이터 배선(130)은 상기 화소영역(P)의 좌우로 제 2 방향을 따라 서로 이격되어 있는 제 1 및 제 2 데이터 배선(130a, 130b)을 포함한다. 여기서, 제 1 방향은 상기 제 1 편광판(도 4의 182)의 제 1 편광축과 평행하고, 제 2 방향은 상기 제 2 편광판(도 4의 184)의 제 2 편광축과 평행하다.

[0047] 상기 제 1 박막트랜지스터(Tr1)는 상기 제 1 게이트 배선(112a)에 연결된 제 1 게이트 전극(114a)과, 상기 제 1 게이트 전극(114a) 상부에 위치하며 상기 제 1 게이트 전극(114a)과 중첩하는 제 1 반도체층(미도시)과, 상기 제 1 반도체층 상에 위치하며 상기 제 1 데이터 배선(130a)에 연결된 제 1 소스 전극(132a)과, 상기 제 1 반도체층 상에 위치하며 상기 제 1 소스 전극(132a)과 이격된 제 1 드레인 전극(134a)을 포함한다. 즉, 상기 제 1 박막트랜지스터(Tr1)는 상기 제 1 게이트 배선(112a) 및 상기 제 1 데이터 배선(130a)에 연결된다.

[0048] 또한, 상기 제 2 박막트랜지스터(Tr2)는 상기 제 2 게이트 배선(112b)에 연결된 제 2 게이트 전극(114b)과, 상기 제 2 게이트 전극(114b) 상부에 위치하며 상기 제 2 게이트 전극(114b)과 중첩하는 제 2 반도체층(미도시)과, 상기 제 2 반도체층 상에 위치하며 상기 제 2 데이터 배선(130b)에 연결된 제 2 소스 전극(132b)과, 상기 제 2 반도체층 상에 위치하며 상기 제 1 소스 전극(132b)과 이격된 제 2 드레인 전극(134b)을 포함한다. 즉, 상기 제 2 박막트랜지스터(Tr2)는 상기 제 2 게이트 배선(112b) 및 상기 제 2 데이터 배선(130b)에 연결된다.

[0049] 상기 게이트 절연막(도 4의 116)은 상기 제 1 반도체층(미도시) 및 상기 제 2 반도체층(미도시) 하부에 위치하며 상기 제 1 게이트 전극(112a) 및 상기 제 2 게이트 전극(112b)을 덮는다. 상기 제 1 전극(118)은 상기 게이트 절연막(도 4의 116) 상에 위치하며 상기 제 1 박막트랜지스터(Tr1)의 제 1 드레인 전극(134a)과 직접 접촉한다. 전술한 바와 같이, 상기 제 1 전극(118)은 화소영역(P) 내에서 판 형상을 갖는다.

[0050] 상기 보호층(도 4의 140)은 상기 제 2 전극(150) 하부에 위치하며 상기 제 1 및 제 2 박막트랜지스터(Tr1, Tr2)를 덮고 상기 제 2 박막트랜지스터(Tr2)의 제 2 드레인 전극(134b)을 노출시키는 드레인 콘택홀(142)을 갖는다. 상기 제 2 전극(150)은 상기 보호층(도 4의 140) 상에 위치하며 상기 드레인 콘택홀(142)을 통해 상기 제 2

박막트랜지스터(Tr2)의 제 2 드레인 전극(134b)과 접촉한다.

- [0051] 도 6a 내지 도 6c는 본 발명의 실시예에 따른 액정표시장치의 구동 상태를 보여주는 단도면이다.
- [0052] 도 6a는 화이트 구현 상태를 보여준다. 도 6a에 도시된 바와 같이, 전압이 인가되지 않은 제 1 구동시간, 즉 오프 상태에서는 제 1 내지 제 3 전극(118, 150, 160) 사이에 전계가 형성되지 않으며 액정층(170)의 액정분자(172)는 초기 배열 상태를 갖는다. 즉, 전술한 바와 같이, 제 1 기관(110)에 근접한 액정분자(172)는 제 1 편광판(182)의 제 1 편광축 및 제 2 편광판(184)의 제 2 편광축 중 어느 하나에 평행하게 배열되고, 제 2 기관(120)에 근접한 액정분자(172)는 제 1 편광판(182)의 제 1 편광축 및 제 2 편광판(184)의 제 2 편광축 중 다른 하나에 평행하게 배열된다. 즉, 액정분자(172)는 90° 꼬여있는 상태로 배열되어 있다.
- [0053] 따라서, 제 1 기관(110) 하부에 위치하는 백라이트 유닛(미도시)에서 공급되는 빛은 제 1 편광판(182), 제 1 기관(110), 액정층(170), 제 2 기관(120) 및 제 2 편광판(184)을 통과하여 화이트 상태를 구현하게 된다. 이때, 상기 제 1 내지 제 3 전극(118, 150, 160)은 모두 투명 도전성 물질로 이루어지기 때문에, 투과율은 최대가 된다.
- [0054] 즉, 종래 노멀리 블랙 모드의 횡전계형 액정표시장치에서는 액정의 구동 시에 전극 부근이 개구영역으로 작동할 수 없기 때문에 개구율과 투과율이 저하되는 문제가 있었다. 그러나, 본 발명의 액정표시장치에서는 전압이 인가되지 않은 오프 상태에서 화이트 상태를 가지기 때문에 화소영역 전체가 개구영역으로 이용되어 개구율 및 투과율이 향상된다. 즉, 제 1 구동 시간에는 제 1 및 제 2 전극(118, 150)이 플로팅(floating)된 상태로, 제 1 및 제 3 전극(118, 150, 160) 사이에 전계가 형성되지 않으며, 액정분자(172)는 초기 배열 상태가 유지된다.
- [0055] 도 6b는 그레이 구현 상태를 보여준다. 도 5b에 도시된 바와 같이, 제 2 구동시간에서는 제 1 및 제 2 전극(118, 150) 제 1 전압차가 발생하여 프린지 필드인 제 1 전계(FE)가 형성되고, 이에 의해 액정분자(172)가 구동되어 90° 꼬여있던 상태가 풀리면서 액정분자(172)가 전계의 방향을 따라 배열되어 투과율이 줄어들게 된다. 따라서, 그레이 구현이 가능하다. 즉, 도 6a에 도시된 제 1 구동 시간의 제 1 휘도에 비해 작은 제 2 휘도를 갖는 영상이 구현된다. 이때, 상기 제 3 전극(160)의 전압은 상기 제 1 및 제 2 전극(118, 150) 각각에 인가되는 전압의 평균값일 수 있다.
- [0056] 즉, 도 5를 참조하면, 상기 제 1 게이트 배선(112a)을 통해 게이트 신호가 제 1 게이트 전극(114a)에 인가되어 제 1 박막트랜지스터(Tr1)가 온되면 제 1 데이터 배선(130a)을 통해 제 1 데이터 신호가 상기 제 1 전극(118)에 인가된다. 또한, 상기 제 2 게이트 배선(112b)을 통해 게이트 신호가 제 2 게이트 전극(114b)에 인가되어 제 2 박막트랜지스터(Tr2)가 온되면 제 2 데이터 배선(130b)을 통해 제 2 데이터 신호가 상기 제 2 전극(150)에 인가됨으로써, 상기 제 1 및 제 2 전극(118, 150) 사이에 제 1 전압차가 발생하게 된다.
- [0057] 도 6c는 블랙 구현 상태를 보여준다. 도 5c에 도시된 바와 같이, 제 3 구동 시간에서는 제 1 및 제 2 전극(118, 150) 및 제 3 전극(160) 사이에 상기 제 1 전압차보다 큰 제 2 전압차가 발생하여 수직 전계인 제 2 전계(VE)가 형성되고, 이에 의해 액정분자(172)가 구동된다. 즉, 액정분자(172)의 장축은 상기 제 1 기관(110)에 수직인 상기 제 2 전계(VE)를 따라 배열되며, 백라이트 유닛(미도시)에서 제공되는 빛은 상기 제 2 편광판(184)에 의해 차단되어 블랙상태가 된다. 이때, 화소영역(P) 전체에 균일한 전계가 형성되어 액정분자(172)가 수직하게 배열되기 때문에, 뛰어난 블랙 상태를 표시할 수 있다. 즉, 도 6c에 도시된 제 3 구동시간에서는 도 6b에 도시된 제 2 구동시간의 제 2 휘도보다 작은 제 3 휘도를 갖는 영상이 구현되며, 제 3 휘도는 실질적으로 0이 된다. 따라서, 명암비가 향상된 고품질의 화상을 구현할 수 있다.
- [0058] 이때, 도 5를 참조하면, 상기 제 1 게이트 배선(112a)을 통해 게이트 신호가 제 1 게이트 전극(114a)에 인가되어 제 1 박막트랜지스터(Tr1)가 온되면 제 1 데이터 배선(130a)을 통해 제 3 데이터 신호가 상기 제 1 전극(118)에 인가된다. 또한, 상기 제 2 게이트 배선(112b)을 통해 게이트 신호가 제 2 게이트 전극(114b)에 인가되어 제 2 박막트랜지스터(Tr2)가 온되면 제 2 데이터 배선(130b)을 통해 상기 제 3 데이터 신호가 상기 제 2 전극(150)에 인가됨으로써, 상기 제 1 및 제 2 전극(118, 150)은 등전위(equipotential) 상태를 이루게 된다. 즉, 제 1 및 제 2 전극(118, 150)에는 동일한 전압이 인가된다.
- [0059] 또한, 제 3 전극(160)에는 상기 제 3 데이터 신호와 다른 신호가 인가되어 상기 제 1 및 제 2 전극(118, 150)과 상기 제 3 전극 사이에는 상기 제 1 전압차보다 큰 제 2 전압차가 발생하게 됨으로써, 제 2 전계(VE)를 형성한다. 전술한 바와 같이, 상기 제 3 전극(160)은 제 2 기관(120) 전체에 형성되어 있으며, 항상 동일한 전압이 인가되어 있는 상태이다.
- [0060] 한편, 제 2 전극(150)에는 전압이 인가되지 않은 상태에서, 제 1 및 제 3 전극(118, 160) 사이에서만 전계가 형

성될 수도 있다.

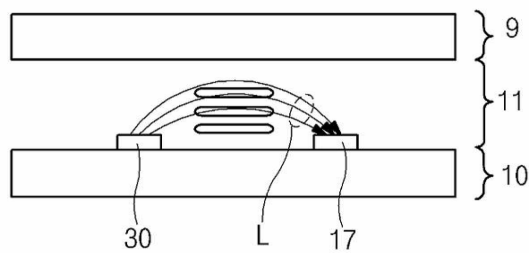
- [0061] 즉, 도 5b에서 보여지는 구동 상태에서는 제 2 기관(120)에 근접한 액정은 제 1 전계(FE)가 약하여 제 2 기관(120)에 평행한 상태를 갖지 못하게 된다. 따라서, 고전압에 의해 구동되더라도 빛이 누설되어 충분한 블랙 상태를 얻을 수 없다. 그러나, 도 5c에 도시된 바와 같이, 본 발명에서는 고전압 구동 상태에서 제 1 및 제 2 기관(110, 120)에 수직한 제 2 전계(VE)에 의해 구동됨으로써 충분한 블랙 상태를 얻을 수 있게 된다.
- [0062] 도 7a 및 도 7b는 본 발명의 실시예에 따른 액정표시장치의 구동전압과 투과율에 대한 시뮬레이션 결과를 보여주는 그래프이다.
- [0063] 도 7a는 도 6b를 참조하여 설명한 제 2 구동시간의 시뮬레이션 결과이며, 도 7b는 도 6c를 참조하여 설명한 제 3 구동시간의 시뮬레이션 결과이다.
- [0064] 도 7a는 제 1 배향막이 게이트 배선에 평행하게 배향되고 제 2 배향막이 이에 수직하게 배향된 케이스 A와, 제 1 배향막이 게이트 배선에 수직하게 배향되고 제 2 배향막이 게이트 배선에 평행하게 배향된 케이스 B를 보여준다. 도 7a에서와 같이, 제 1 및 제 2 전극(118, 150) 사이에 형성되는 프린지 필드에 의해 액정분자가 구동되며, 구동전압의 증가에 의해 투과율이 감소하게 된다.
- [0065] 도 7b에서는 케이스 A와 케이스 B의 그래프가 중첩되었다. 도 7a에서와 같이 수직 전계에 의해 액정분자가 구동되며, 구동전압의 증가에 의해 투과율이 실질적으로 0이된다.
- [0066] 따라서, 본 발명에서와 같이, 전계가 형성되지 않는 제 1 구동시간에는 화이트 영상이 제공되고, 제 2 구동시간에는 제 1 기관(110)에 형성된 제 1 및 제 2 전극(118, 150) 사이에 형성되는 프린지 필드에 의해 그레이 영상이 제공되며, 제 3 구동시간에는 제 1 및 제 2 기관(110, 120)에 수직한 수직전계에 의해 블랙 영상이 제공된다.
- [0067] 따라서, 충분한 휘도 및 명암비를 얻을 수 있게 된다. 또한, 화이트 영상을 제공하는 제 1 구동시간에 제 1 내지 제 3 전극(118, 150, 160)의 제한 없이 화소영역(P) 전체를 개구 영역으로 이용할 수 있는 장점을 갖는다.
- [0068] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

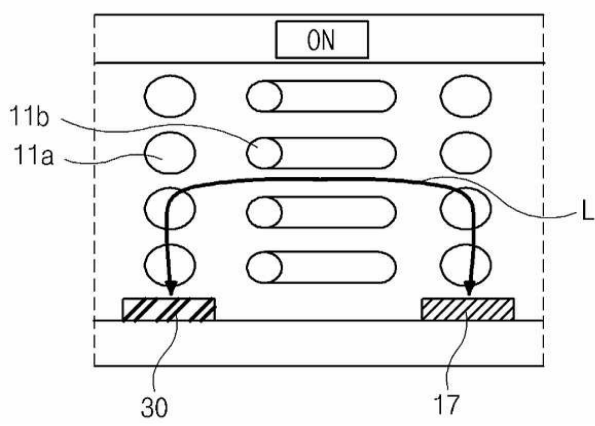
- [0069] 118: 제 1 전극
150: 제 2 전극
160: 제 3 전극
170: 액정층
182: 제 1 배향막
184: 제 2 배향막

도면

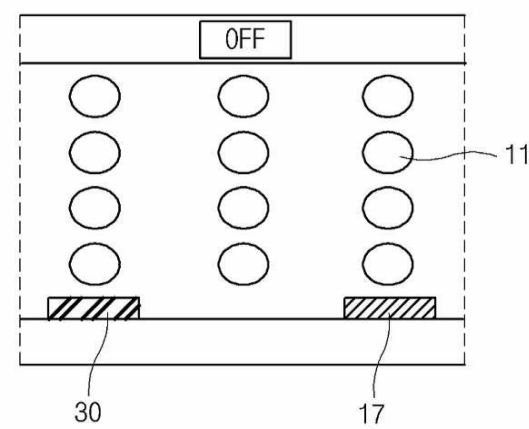
도면1



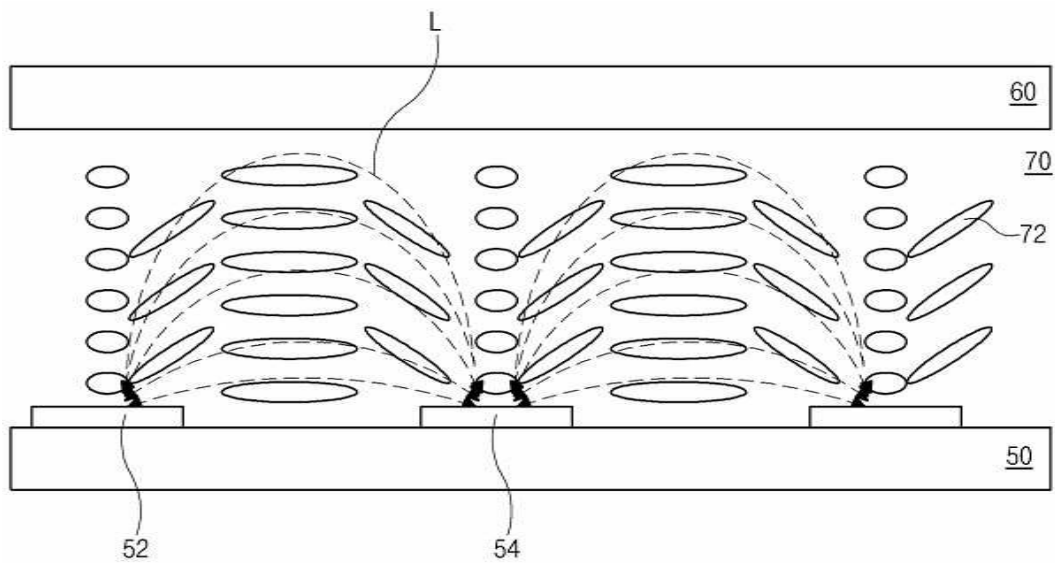
도면2a



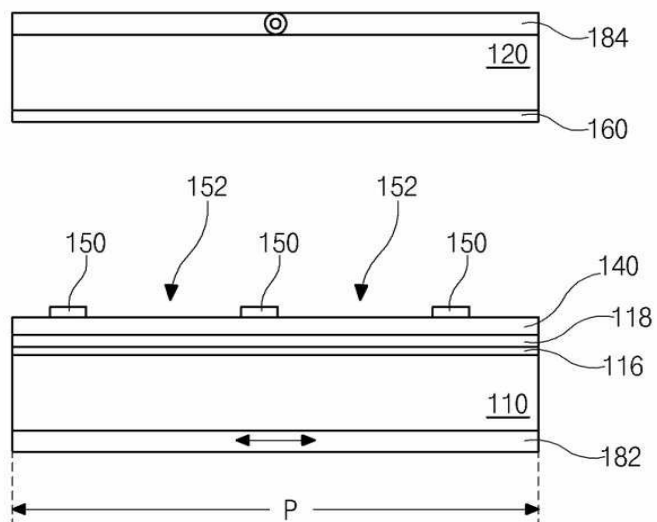
도면2b



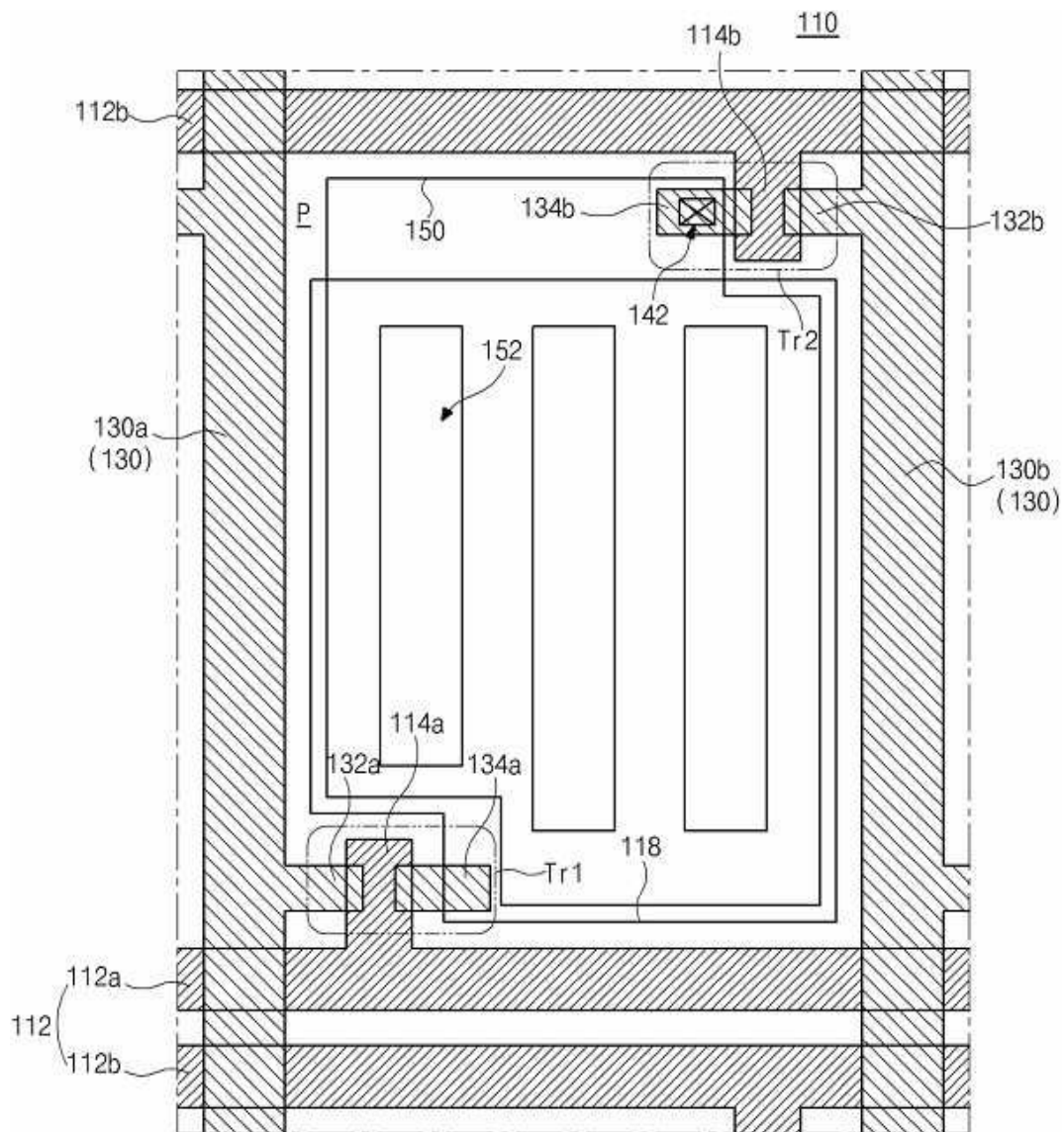
도면3



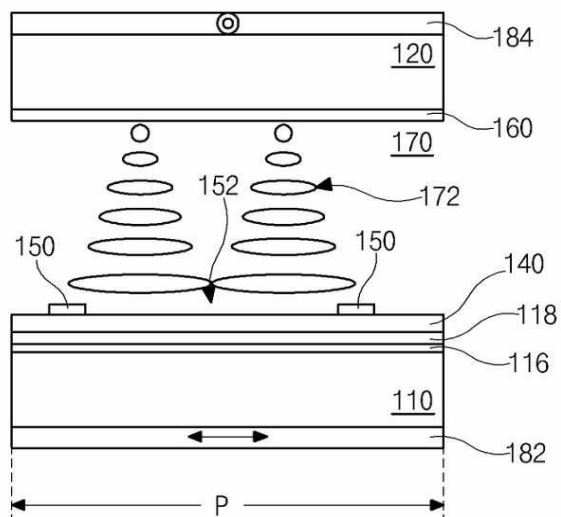
도면4



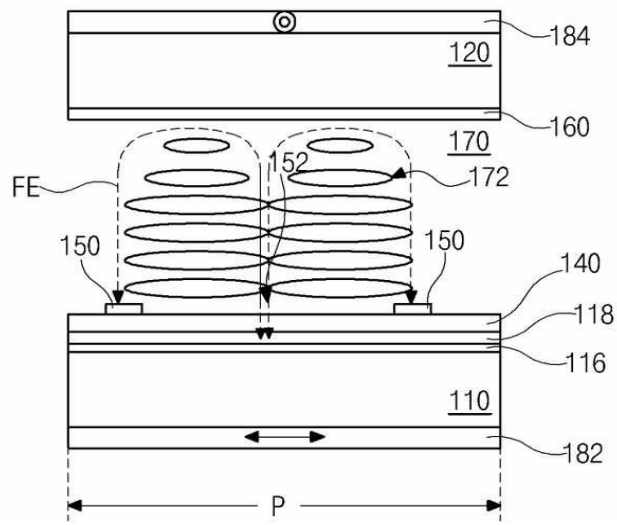
도면5



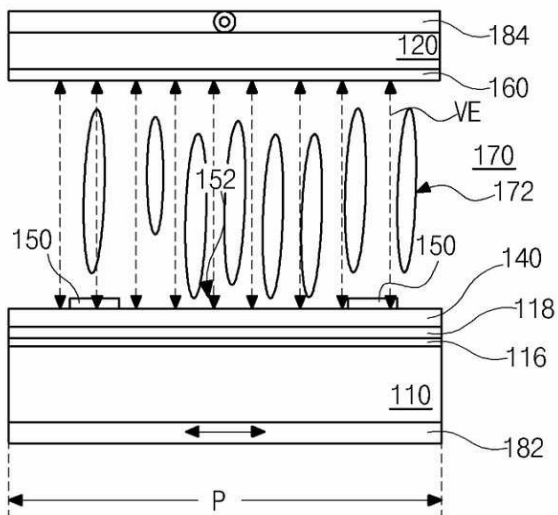
도면6a



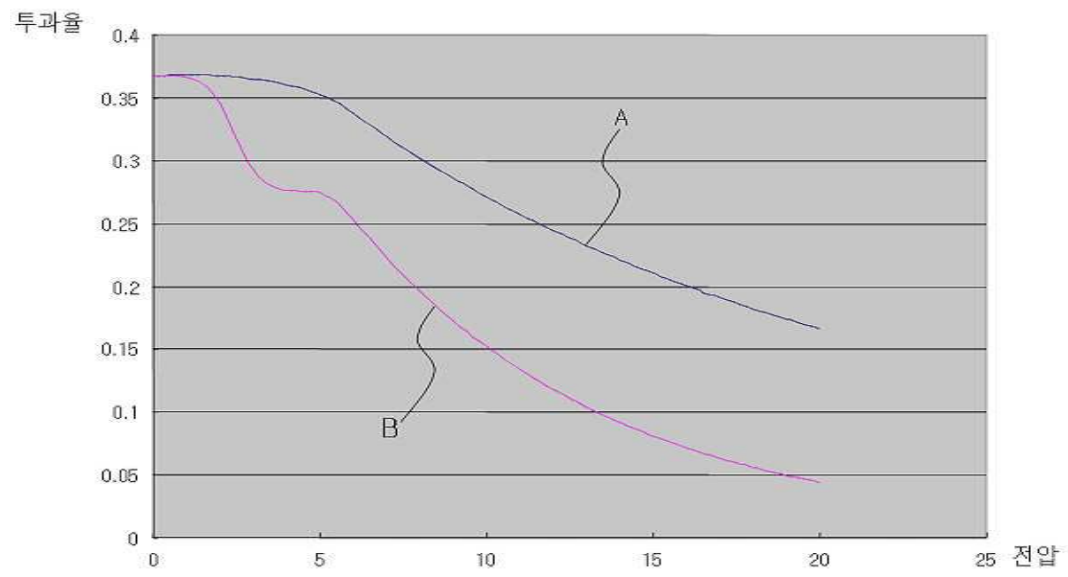
도면6b



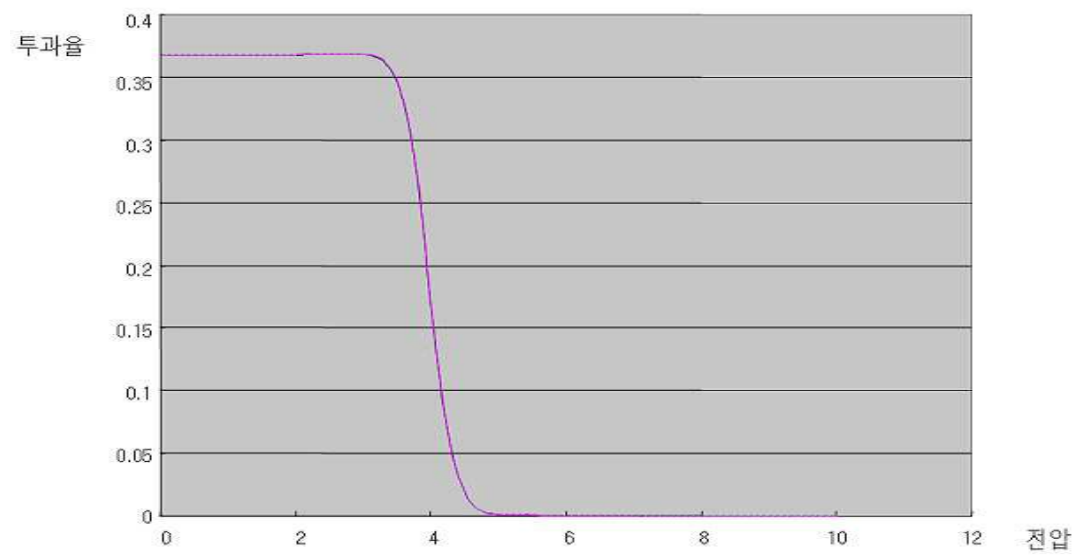
도면6c



도면7a



도면7b



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR101879714B1	公开(公告)日	2018-07-18
申请号	KR1020100108899	申请日	2010-11-03
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI SU SEOK 최수석 WOO JONG HOON 우종훈		
发明人	최수석 우종훈		
IPC分类号	G02F1/1343 G02F1/1335 G02F1/1337 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/1343 G02F1/1368 G02F1/134363 G02F1/133528 G02F1/136286 G02F2001/133742 G02F2001/133738 G02F2001/134372 G02F1/13624 G02F1/1337		
其他公开文献	KR1020120047171A		
外部链接	Espacenet		

摘要(译)

本发明提供一种液晶显示器，包括：第一基板，在所述第一基板上限定多个像素区域；第一电极位于第一基板的内侧并位于多个像素区域的每一个中，第一电极具有板形状；覆盖第一电极的保护层；在保护层上的多个像素区域中的每一个上的第二电极，第二电极具有至少一个到第一电极的开口；面向第一基板的第二基板；第三电极，位于第二基板内并覆盖整个多个像素区域；并且液晶层设置在第二电极和第三电极之间。

