(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2017년03월24일
(11) 등록번호 10-1719397
(24) 등록일자 2017년03월17일

(51) 국제특허분류(Int. Cl.)
G02F 1/1362 (2006.01) *G02F 1/1368* (2006.01)
G06F 3/044 (2006.01)
(21) 출원번호 10-2014-0105684
(22) 출원일자 2014년08월14일
심사청구일자 2015년04월06일
(65) 공개번호 10-2016-0021320
(43) 공개일자 2016년02월25일
(56) 선행기술조사문헌
JP2013242432 A*
KR1020020091683 A*
KR1020120119369 A*
JP2013205625 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이종범
경기도 파주시 쇠재로 30 708동 806호 (금촌동,서원마을아파트)
이세웅
경기도 부천시 범안로 81 112동 1303호 (범박동, 부천범박힐스테이트1단지아파트)
(뒷면에 계속)
(74) 대리인
특허법인로알

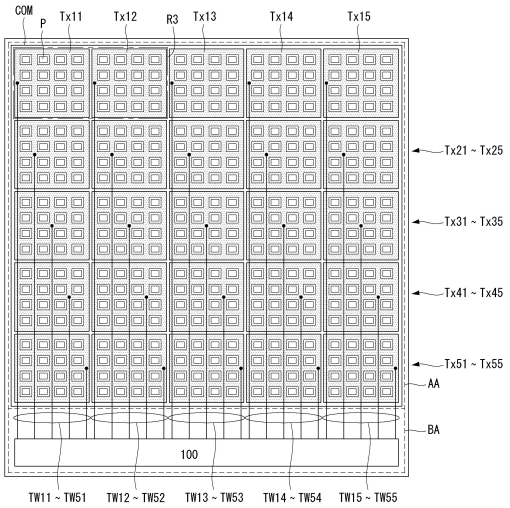
전체 청구항 수 : 총 6 항 심사관 : 김효욱

(54) 발명의 명칭 **터치센서 내장형 액정 표시장치**

(57) 요 약

본 발명은 터치 감도를 향상시킬 수 있는 터치센서 내장형 액정 표시장치에 관한 것으로, 서로 교차하도록 배치되는 복수의 데이터 라인들과 복수의 게이트 라인들; 상기 복수의 데이터 라인들과 상기 복수의 게이트 라인들의 교차부마다 형성된 복수의 박막 트랜지스터들; 상기 복수의 데이터 라인들 사이에서, 상기 게이트 라인들의 각각이 가로지르도록 배치되며, 상기 박막 트랜지스터들에 각각 접속된 복수의 화소전극들; 상기 데이터 라인들 및 게이트 라인들과 중첩되고, 상기 복수의 화소전극들과는 접촉 및 중첩되지 않도록 형성되는 복수의 터치전극들; 상기 복수의 터치전극들에 각각 접속되어 1방향으로 서로 나란하게 배열되는 복수의 터치 라우팅 배선들; 및 상기 복수의 데이터 라인들 및 게이트 라인들, 상기 복수의 화소전극들, 상기 복수의 터치전극들과 중첩되도록 형성되는 공통전극을 포함하는 것을 특징으로 한다.

대 표 도 - 도5



(72) 발명자

최한나

경기도 파주시 월롱면 엘씨디로 201 A동 1213호 (덕은리,정다운마을)

박찬수

서울특별시 중랑구 면목로55길 66 3층 (면목동)

명 세 서

청구범위

청구항 1

서로 교차하도록 배치되는 복수의 데이터 라인들과 복수의 게이트 라인들;

상기 복수의 데이터 라인들과 상기 복수의 게이트 라인들의 교차부마다 형성된 복수의 박막 트랜지스터들;

상기 복수의 데이터 라인들 사이에서, 상기 게이트 라인들의 각각이 가로지르도록 배치되며, 상기 박막 트랜지스터들에 각각 접속된 복수의 화소전극들;

상기 데이터 라인들 및 게이트 라인들과 중첩되고, 상기 복수의 화소전극들과는 접촉 및 중첩되지 않도록 형성되는 복수의 터치전극들;

상기 복수의 터치전극들에 각각 접속되어 동일 방향으로만 서로 나란하게 배열되는 복수의 터치 라우팅 배선들; 및

상기 복수의 데이터 라인들 및 게이트 라인들, 상기 복수의 화소전극들, 상기 복수의 터치전극들과 중첩되도록 형성되는 공통전극을 포함하며,

상기 복수의 터치전극들 및 상기 공통전극은 동일 기판 상에서 서로 다른 층에 배치되는 것을 특징으로 하는 터치센서 내장형 액정 표시장치.

청구항 2

제 1 항에 있어서,

상기 복수의 터치전극들 각각은 복수의 윈도우를 갖는 프레임형으로 형성되며, 상기 복수의 윈도우 각각에는 상기 복수의 화소전극들 중 적어도 하나가 배치되는 것을 특징으로 하는 터치센서 내장형 액정 표시장치.

청구항 3

제 2 항에 있어서,

상기 게이트 라인의 각각은 상기 복수의 화소전극을 반분하는 영역을 가로지르며, 상기 박막 트랜지스터의 게이트 전극을 포함하는 것을 특징으로 하는터치센서 내장형 액정 표시장치.

청구항 4

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 복수의 게이트 라인들은 기판 상에 형성되고,

상기 복수의 박막 트랜지스터들은 상기 게이트 라인들을 커버하는 게이트 절연막 상에 형성되며,

상기 공통전극은 상기 박막 트랜지스터들을 커버하는 절연막 상에 형성되고,

상기 복수의 터치 라우팅 배선들은 상기 공통전극을 커버하는 제 1 패시베이션막 상에 서로 나란하게 형성되며,

상기 복수의 터치전극들은 상기 복수의 터치 라우팅 배선들을 커버하는 제 2 패시베이션막 상에 형성되고,

상기 복수의 화소전극들은 상기 복수의 터치전극들과 일정 거리를 두고 상기 제 2 패시베이션막 상에 형성되며,

상기 복수의 화소전극들은 상기 절연막, 상기 제 1 및 제 2 패시베이션막들을 관통하는 제 1 콘택홀을 통해 상기 복수의 박막 트랜지스터들의 드레인 전극들에 각각 접속되고,

상기 복수의 터치전극들은 상기 제 2 패시베이션막을 관통하는 제 2 콘택홀들을 통해 상기 복수의 터치 라우팅 배선들에 각각 접속되는 것을 특징으로 하는 터치센서 내장형 액정 표시장치.

청구항 5

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

1수평기간 동안, 상기 공통전극에는 공통전압이 공급되고, 상기 복수의 터치전극들에는 상기 복수의 터치 라우팅 배선들을 통해 터치 구동전압이 공급되는 것을 특징으로 하는 터치센서 내장형 액정 표시장치.

청구항 6

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 복수의 터치전극들은 각각에 터치 구동전압이 인가되고, 센싱되는 자기 정전용량식인 것을 특징으로 하는 터치센서 내장형 액정 표시장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 터치센서 내장형 액정 표시장치에 관한 것으로, 보다 상세하게는 터치 감도를 향상시킬 수 있는 터치센서 내장형 액정 표시장치에 관한 것이다.

배 경 기 술

[0002] 최근, 멀티미디어의 발달과 함께 이를 적절하게 표시할 수 있는 표시장치의 필요성에 부합하여, 대형화가 가능하고, 가격이 저렴하면서, 높은 표시품질(동영상 표현력, 해상도, 밝기, 명암비, 및 색 재현력 등)을 갖는 평면형 표시장치(이하, 간다히 "표시장치"라 함)의 개발이 진행되고 있다. 이들 평면형 표시장치에는 키보드, 마우스, 트랙볼, 조이스틱, 디지타이저(digitizer) 등의 다양한 입력장치(Input Device)들이 사용자와 표시장치 사이의 인터페이스를 구성하기 위해 사용되고 있다.

[0003] 그러나, 상술한 바와 같은 입력장치를 사용하는 것은 사용법을 익혀야 하고 공간을 차지하는 등의 불편을 야기하여 제품의 완성도를 높이기 어려운 면이 있었다. 따라서, 편리하면서도 간단하고 오작동을 감소시킬 수 있는 표시장치용 입력장치에 대한 요구가 날로 증가되고 있다. 이와 같은 요구에 따라 사용자가 표시장치를 보면서 손이나 펜 등으로 화면을 직접 터치하거나 근접시켜 정보를 입력하면 이를 인식할 수 있는 터치센서(touch sensor)가 제안되었다.

[0004] 터치센서는 간단하고, 오작동이 적으며, 별도의 입력기기를 사용하지 않고도 입력이 가능할 뿐 아니라 사용자가 화면에 표시되는 내용을 통해 신속하고 용이하게 조작할 수 있다는 편리성 때문에 다양한 표시장치에 적용되고 있다.

[0005] 상술한 표시장치에 사용되는 터치센서는 그 구조에 따라 상판 부착형(add-on type), 상판 내장형(on-cell type) 및 내장형(integrated type 또는 in-cell type)으로 나눌 수 있다. 상판 부착형은 표시장치와 터치센서 모듈을 개별적으로 제조한 후에, 표시장치의 상판에 터치센서 모듈을 부착하는 방식이다. 상판 내장형은 표시장치의 상부 유리 기판 표면에 터치센서 소자들을 직접 형성하는 방식이다. 내장형은 표시장치 내부에 터치센서 소자들을 내장하여 표시장치의 박형화를 달성하고 내구성을 높일 수 있는 방식이다.

[0006] 이들 중 내장형 터치센서는 표시장치의 공통전극을 터치전극으로 공용할 수 있어 두께를 얇게 할 수 있고, 표시장치의 내부에 터치 소자가 형성되어 내구성을 높일 수 있기 때문에 비교적 널리 이용되고 있다.

[0007] 내장형 터치센서는 내구성과 박형화가 가능하다는 점에서 상판 부착형 터치센서와 상판 내장형 터치센서의 단점을 해결할 수 있기 때문에 관심이 집중되고 있다. 이러한 내장형 터치센서는 터치된 부분을 감지하는 방식에 따

라 광 방식과 정전용량 방식으로 구분되며, 정전용량 방식은 다시 자기 정전용량 방식(self capacitance type)과 상호 정전용량 방식(mutual capacitance type)으로 세분화된다.

[0008] 자기 정전용량 방식 터치센서는 터치 감지 패널의 터치 영역에 복수의 독립 패턴을 형성하고 각각의 독립 패턴의 정전용량의 변화를 측정하여 터치 여부를 판단하는 방식이다. 상호 정전용량 방식 터치센서는 터치 감지 패널의 터치전극 형성영역에 X축 전극라인들(예를 들면, 구동 전극라인들)과 Y축 전극라인들(예를 들면, 센싱 전극라인들)을 서로 교차시켜 매트릭스를 형성하고, X축 전극라인들에 구동펄스를 인가한 다음, Y축 전극라인들을 통해 X축 전극라인들과 Y축 전극라인들의 교차점으로 정의되는 센싱 노드들에 나타나는 전압의 변화를 감지하여 터치 여부를 판단하는 방식이다.

[0009] 상호 정전용량 방식 터치센서는 터치 인식시 발생하는 상호 정전용량의 크기는 매우 작은 반면, 표시장치를 구성하는 게이트 라인과 데이터 라인 사이의 기생용량(parasitic capacitance)은 매우 크기 때문에 기생용량에 의해 터치위치를 정확하게 인식하기 곤란한 문제점이 있다.

[0010] 또한, 상호 정전용량 방식 터치센서는 멀티 터치 인식을 위해 공통전극 상에 터치 구동을 위한 다수의 터치 구동라인과 터치 센싱을 위한 다수의 터치 센싱라인을 형성시켜야 하기 때문에 매우 복잡한 배선구조를 필요로 하게 되는 문제점이 있다.

[0011] 자기 정전용량 방식 터치센서는 상호 정전용량 방식 터치센서에 비해 간단한 배선구조로 터치 정밀도를 높일 수 있으므로 필요에 따라 널리 사용되고 있다.

[0012] 이하, 도 1 내지 도 3을 참조하여 종래의 자기 정전용량 방식 터치센서 내장형 액정 표시장치에 대해 설명하기로 한다. 도 1은 종래의 터치센서 내장형 액정 표시장치의 평면도이고, 도 2는 도 1에 도시된 종래의 터치센서 내장형 액정 표시장치의 일부 영역 R1을 도시한 평면도이며, 도 3은 도 2에 도시된 영역 R2를 도시한 단면도이다.

[0013] 도 1을 참조하면, 터치센서 내장형 액정 표시장치는 터치전극들이 형성되며, 데이터가 표시되는 액티브 영역(AA), 액티브 영역(AA) 외측에 배치되며 각종 배선들, 소스 및 터치 구동 IC(10)가 형성되는 베젤영역(BA)을 포함한다.

[0014] 액티브 영역(AA)은 서로 교차하는 제 1 방향(예를 들면, x축 방향) 및 제 1 방향과 교차하는 제 2 방향(예를 들면, y축 방향)으로 분할된 복수의 터치전극들(Tx11~Tx15, Tx21~Tx25, ..., Tx81~Tx85)과, 복수의 터치전극들(Tx11~Tx15, Tx21~Tx25, ..., Tx81~Tx85) 각각에 연결되어 제 2 방향으로 서로 나란하게 배열되는 복수의 터치 라우팅 배선들(TW11~TW15, TW21~TW25, ..., TW81~TW85)을 포함한다.

[0015] 액티브 영역(AA) 내의 복수의 터치전극들(Tx11~Tx15, Tx21~Tx25, ..., Tx81~Tx85)은 표시장치의 공통전극을 분할하여 형성된 것으로, 데이터를 표시하는 디스플레이 모드의 구동시에는 공통전극으로서 동작하고, 터치 위치를 인식하는 터치 구동시에는 터치전극으로서 동작한다.

[0016] 베젤영역(BA)은 액티브 영역(AA)의 외측에 배치되며, 터치 구동 IC(T-IC), 및 각종 배선들을 포함한다. 소스 및 터치 구동 IC(10)는 디스플레이 구동시에는 표시장치의 게이트 라인들(도시생략)을 구동시키고 데이터 라인들에 표시 데이터를 공급하며, 터치전극들(공통전극)에 공통전압을 공급한다. 소스 및 터치 구동 IC(10)는 또한 터치 구동시에는 터치전극들에 터치 구동전압을 공급하고, 터치 전후의 터치전극의 정전용량의 변화를 스캐닝하여 터치가 수행된 터치전극의 위치를 결정한다. 각종 배선들은 터치전극들(Tx11~Tx15, Tx21~Tx25, ..., Tx81~Tx85)에 접속되는 터치 라우팅 배선들(TW11~TW15, TW21~TW25, ..., TW81~TW85), 소스 및 터치 구동 IC(10)에 접속되는 게이트 배선들(도시생략), 및 데이터 배선들(도시생략) 등을 포함한다.

[0017] 도 2 및 도 3을 참조하면, 종래의 터치센서 내장형 액정 표시장치는 기판(SUB) 상에 형성되는 박막 트랜지스터(TFT)와, 박막 트랜지스터의 드레인 전극(DE)에 접속되는 화소전극(Px, P11~P44))과 화소전극과 중첩되도록 형성되어 수평전계를 형성하는 터치전극(Tx11)을 포함한다.

[0018] 박막 트랜지스터(TFT)는 기판(SUB) 상에 형성되는 게이트 라인(GL)으로부터 연장되는 게이트 전극(GE)과, 게이트 라인(GL) 및 게이트 전극(GE)을 커버하는 게이트 절연막(GI) 상에서 게이트 전극(GE)과 일부분이 중첩되도록 형성되는 반도체 액티브층(A)과, 반도체 액티브층(A) 상에 형성되며, 일정 간격을 두고 이격된 소스전극(SE) 및 드레인 전극(DE)을 포함한다.

[0019] 화소전극(Px)은 박막 트랜지스터(TFT)를 커버하도록 순차적으로 형성되는 제 1 절연층(INS1) 및 제 2 절연층(INS2) 상에 형성되고, 제 1 및 제 2 절연층(INS1, INS2)를 관통하는 제 1 콘택홀(CH1)을 통해 박막 트랜지스터

(TFT)의 드레인 전극(DE)에 접속된다.

[0020] 화소전극(Px)은 제 1 패시베이션막(PAS1)으로 커버된다. 제 1 패시베이션막(PAS1) 상에는 데이터 라인(DL)과 중첩되도록 터치 라우팅 배선(TW11)이 형성된다. 제 1 패시베이션막(PAS1) 상에 형성된 터치 라우팅 배선(TW11)은 제 2 패시베이션막(PAS2)으로 커버된다.

[0021] 제 2 패시베이션막(PAS2) 상에는 터치전극들(Tx11)이 형성되며, 제 2 패시베이션막(PAS2)을 관통하는 제 2 콘택홀(CH2)을 통해 터치 라우팅 배선(TW11)에 접속된다. 터치전극(Tx11)은 게이트 절연막(INS) 상에 형성되는 화소전극(Px)과 수평전계를 형성하도록 복수의 슬릿(SL)을 구비한다.

[0022] 상술한 구조의 터치센서 내장형 액정 표시장치에서 손가락 또는 스타일러스 펜과 같은 도전성 금속이 표시장치의 액티브 영역(AA)에 터치될 경우, 접촉위치에 근접한 터치전극에 대한 접촉 전후의 정전용량의 변화를 인식하여 터치 위치를 감지할 수 있다. 즉, 액티브 영역(AA)에 형성된 터치전극들(Tx11~Tx15, Tx21~Tx25, ..., Tx81~Tx85)에 구동 펄스를 인가한 다음, 터치전극들(Tx11~Tx15, Tx21~Tx25, ..., Tx81~Tx85)을 센싱하여 터치전극들 각각의 터치 전후의 자기 정전용량의 변화를 감지하면 터치 위치를 감지할 수 있다.

[0023] 그런데, 상술한 종래의 터치센서 내장형 액정 표시장치에서는 터치전극들이 시간적으로 분리되어 공통전극과 터치전극으로 기능하므로, 디스플레이 구동기간과 터치 구동기간에 각각 다른 신호가 인가되므로(예를 들면, 디스플레이 구동구간에는 공통전압이 인가되고, 터치 구동기간에는 터치 구동펄스가 인가됨), 터치 구동펄스로 인해 공통전압에 리플현상(ripple phenomenon)이 발생하여 오동작이 발생하는 문제점이 있었다.

[0024] 게다가 터치전극은 터치전극 주변의 데이터 라인, 게이트 라인, 및 화소전극 등에 의해 발생하는 여러가지 캐패시턴스 성분으로 인해 터치센싱시 영향을 받게 된다. 특히, 블랙, 화이트 간의 디스플레이 패턴 변경시에는 터치가 센싱된 원료 데이터의 기본 값이 변동하면서 터치가 없었음에도 터치로 인식되는 DTX(Display to Touch Crosstalk) 현상이 발생되는 문제점이 있었다.

발명의 내용

해결하려는 과제

[0025] 본 발명은 상술한 문제점을 해소시키기 위한 것으로, 공통전압의 리플현상이나 DTX 현상이 발생하지 않도록 하여 터치감도를 향상시킬 수 있는 터치센서 내장형 액정 표시장치를 제공하기 위한 것이다.

과제의 해결 수단

[0026] 상기 목적달성을 위한 본 발명의 터치센서 내장형 액정 표시장치는, 서로 교차하도록 배치되는 복수의 데이터 라인들과 복수의 게이트 라인들; 상기 복수의 데이터 라인들과 상기 복수의 게이트 라인들의 교차부마다 형성된 복수의 박막 트랜지스터들; 상기 복수의 데이터 라인들 사이에서, 상기 게이트 라인들의 각각이 가로지르도록 배치되며, 상기 박막 트랜지스터들에 각각 접속된 복수의 화소전극들; 상기 데이터 라인들 및 게이트 라인들과 중첩되고, 상기 복수의 화소전극들과는 접촉 및 중첩되지 않도록 형성되는 복수의 터치전극들; 상기 복수의 터치전극들에 각각 접속되어 1방향으로 서로 나란하게 배열되는 복수의 터치 라우팅 배선들; 및 상기 복수의 데이터 라인들 및 게이트 라인들, 상기 복수의 화소전극들, 상기 복수의 터치전극들과 중첩되도록 형성되는 공통전극을 포함하는 것을 특징으로 한다.

[0027] 상기 구성에서, 복수의 터치전극들 각각은 복수의 윈도우를 갖는 프레임형으로 형성되며, 상기 복수의 윈도우 각각에는 상기 복수의 화소전극들 중 적어도 하나가 배치될 수 있다.

[0028] 또한, 각각의 게이트 라인은 상기 복수의 화소전극을 반분하는 영역을 가로지르며, 상기 박막 트랜지스터의 게이트 전극을 포함하도록 형성된다.

[0029] 또한, 상기 구성에서, 상기 복수의 게이트 라인들은 기판 상에 형성되고, 상기 복수의 박막 트랜지스터들은 상기 게이트 라인들을 커버하는 게이트 절연막 상에 형성되며, 상기 공통전극은 상기 박막 트랜지스터들을 커버하는 절연막 상에 형성되고, 상기 복수의 터치 라우팅 배선들은 상기 공통전극을 커버하는 제 1 패시베이션막 상에 서로 나란하게 형성되며, 상기 복수의 터치전극들은 상기 복수의 터치 라우팅 배선들을 커버하는 제 2 패시

베이션막 상에 형성되고, 상기 복수의 화소전극들은 상기 복수의 터치전극들과 일정 거리를 두고 상기 제 2 패시베이션막 상에 형성되며, 상기 복수의 화소전극들은 상기 절연막, 상기 제 1 및 제 2 패시베이션막들을 관통하는 제 1 콘택홀을 통해 상기 복수의 박막 트랜지스터들의 드레인 전극들에 각각 접속되고, 상기 복수의 터치전극들은 상기 제 2 패시베이션막을 관통하는 제 2 콘택홀들을 통해 상기 복수의 터치 라우팅 배선들에 각각 접속될 수 있다.

[0030] 또한, 상기 구성에서, 1수평기간 동안, 상기 공통전극에는 공통전압이 공급되고, 상기 복수의 터치전극들에는 상기 복수의 터치 라우팅 배선들을 통해 터치 구동전압이 공급된다.

발명의 효과

[0031] 본 발명에 따르는 터치센서 내장형 액정 표시장치에 의하면, 1 수평기간 동안 계속 공통전압이 공통전극에 인가되기 때문에 터치 구동전압에 의해 공통전압에 리플현상이 발생하는 것을 방지할 수 있는 효과를 얻을 수 있다.

[0032] 또한, 공통전극에 의해 게이트 라인들과 화소전극들 사이에 기생 캐패시턴스가 형성되는 것을 차단시킬 수 있으므로, DTX 현상을 제거할 수 있는 효과를 얻을 수 있다.

[0033] 또한, 터치전극들과 데이터 라인들 사이에 공통전극이 배치되어 터치전극들과 데이터 라인들 사이에 기생 캐패시턴스가 형성되는 것을 차단할 수 있으므로 터치감도를 향상시킬 수 있는 효과를 얻을 수 있다.

도면의 간단한 설명

[0034] 도 1은 종래의 터치센서 내장형 액정 표시장치의 평면도,

도 2는 도 1에 도시된 종래의 터치센서 내장형 액정 표시장치의 일부 영역 R1을 도시한 평면도,

도 3은 도 2에 도시된 영역 R2를 도시한 단면도,

도 4는 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치를 개략적으로 도시한 일부 분해 사시도,

도 5는 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치의 평면도,

도 6은 도 5에 도시된 일부 영역 R3을 도시한 평면도,

도 7은 도 6에 도시된 영역 R4를 도시한 평면도,

도 8은 도 6의 I-I'라인을 따라 취한 단면도,

도 9는 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치의 구동을 설명하기 위한 타이밍도.

발명을 실시하기 위한 구체적인 내용

[0035] 이하, 첨부도면을 참조하여 본 발명의 터치센서 내장형 액정 표시장치의 바람직한 실시예에 대하여 상세히 설명하기로 한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 나타낸다. 다음의 설명에서는 터치센서 내장형 액정 표시장치의 일례로서 자기 정전용량 방식 터치센서 내장형 액정 표시장치(이하, "터치센서 내장형 액정 표시장치"라 함)를 들어 구체적으로 설명하기로 한다.

[0036] 우선, 도 4 내지 도 6을 참조하여 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치에 대해 설명하기로 한다. 도 4는 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치를 개략적으로 보여주는 일부 분해 사시도이고, 도 5는 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치의 평면도이며, 도 6은 도 5에 도시된 일부 영역 R3을 도시한 평면도이다.

[0037] 도 4를 참조하면, 본 발명의 실시예에 따른 터치센서 내장형 액정 표시장치는 액정층(LC)을 사이에 두고 형성되는 박막 트랜지스터 어레이(TFTA)와 컬러필터 어레이(CFA)를 구비하는 액정 표시패널(LCP)을 포함한다.

[0038] 박막 트랜지스터 어레이(TFTA)는 제 1 기판(SUB1) 상에 제 1 방향(예를 들면, x방향)으로 나란하게 형성된 복수의 게이트 라인들(GL1, GL2, GL3), 상기 복수의 게이트 라인들(GL1, GL2, GL3)과 서로 교차하도록 제 2 방향(예를 들면, y방향)으로 나란하게 형성된 데이터 라인들(DL1, DL2, DL3), 상기 게이트 라인들(GL1, GL2, GL3)과 데

이터 라인들(DL1, DL2, DL3)이 교차하는 영역에 형성되는 박막 트랜지스터들(TFT), 액정셀들에 데이터전압을 충전시키기 위한 복수의 화소전극들(P), 화소전극들(P) 각각을 에워싸며 데이터 라인들(DL1, DL2, DL3) 및 게이트 라인들(GL1, GL2, DL3)과 중첩되도록 형성되는 터치전극들(도시생략, 도 5 및 도 6 참조), 및 상기 복수의 화소전극들(P), 터치전극들, 데이터 라인들(DL1, DL2, DL3) 및 게이트 라인들(GL1, GL2, DL3)과 중첩되도록 형성된 공통전극(도시생략, 도 5 및 도 6 참조)을 포함한다.

[0039] 컬러필터 어레이(CFA)는 제 2 기판(SUB2) 상에 형성되는 블랙 매트릭스(BM) 및 컬러필터(CF)를 포함한다. 액정 표시패널(LCP)의 제 1 기판(SUB1)과 제 2 기판(SUB2)의 외면에는 각각 편광판(도시생략)이 부착되고, 액정과 접하는 제 1 및 제 2 기판들(SUB1, SUB2)의 내면에는 액정의 프리틸트각을 설정하기 위한 배향막(도시생략)이 각각 형성된다. 액정 표시패널(LCP)의 컬러필터 어레이(CFA)와 박막 트랜지스터 어레이(TFTA) 사이에는 액정셀의 셀갭(cell gap)을 유지하기 위한 컬럼 스페이서(column spacer)가 형성될 수 있다.

[0040] 한편, 공통전극은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 제 2 기판(SUB2)에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서는 화소전극(Px)과 함께 제 1 기판(SUB1) 상에 형성된다. 이하의 본 발명의 실시예에서는 수평전계 구동방식을 예로 들어 설명하기로 한다.

[0041] 도 5 및 도 6을 참조하면, 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치는 액티브 영역(AA)과 베젤영역(BA)을 포함한다. 액티브 영역(AA)은 데이터 라인들(DL1~DL10), 게이트 라인들(GL1~GL4), 공통전극(COM), 화소전극들(P, P11~P49), 터치전극들(Tx11~Tx55), 터치 라우팅 배선들(TW11~TW55) 등이 형성되며, 데이터가 표시되는 영역이다. 베젤영역(BA)은 액티브 영역(AA) 외측에 배치되며 소스 및 터치 구동 IC(100)와 각종 배선들이 형성되는 영역이다.

[0042] 데이터 라인들(DL1~DL10)과 게이트 라인들(GL1~GL4)은 서로 교차하도록 각각 제 1 방향(예를 들면, x축 방향) 및 제 2 방향(예를 들면, y축 방향)으로 배열된다.

[0043] 화소전극들(P11~P49)은 데이터 라인들(DL1~DL10) 사이마다 게이트 라인들(GL1~GL4)들 각각이 그 중간부를 가로지르도록 배치된다. 이러한 배열에 따라 서로 인접한 게이트 라인들(예를 들면, GL1과 GL2)과 서로 인접한 데이터 라인들(예를 들면, DL1, DL2) 사이에는 2개의 화소전극들(P11, P21) 각각의 대략 1/2의 영역이 위치하게 된다.

[0044] 각 터치전극(예를 들면, Tx11)은 데이터 라인(DL1~DL5)과 중첩되며, 복수의화소전극들(P11~P14, P21~P24, P31~P34, P41~P44)을 비접촉 방식으로 에워싸도록 복수의 창을 갖는 격자형 패턴 형상을 갖는다.

[0045] 공통전극(COM)은 화소전극들(P)에 데이터 라인들을 통해 데이터를 공급하기 위한 박막 트랜지스터(TFT) 형성 영역을 제외한 영역에 형성된다. 즉, 공통전극(COM)은 데이터 라인들(DL1~DL10), 게이트 라인들(GL1~GL4), 공통전극(COM), 화소전극들(P), 및 터치전극들(Tx11~Tx55)과 중첩되도록 형성된다.

[0046] 터치 라우팅 배선들(TW11~TW15, TW21~TW25, ..., TW51~TW55)은 복수의 터치전극들(Tx11~Tx15, Tx21~Tx25, ..., Tx51~Tx55)에 각각 연결되어 제 2 방향으로 서로 나란하게 배열된다. 라우팅 배선들(TW11~TW15, TW21~TW25, ..., TW51~TW55)은 개구율이 저하되지 않도록 데이터 라인들과 중첩되도록 형성되는 것이 바람직하다. 하나의 터치 라우팅 배선에 연결되는 하나의 터치전극에 의해 하나의 터치블록(TB1, 또는 TB22)이 형성된다. 인접한 터치블록들(TB1, TB2) 사이에는 화소전극들(P15, P25, P35, P45)이 배치될 수 있다.

[0047] 다음으로 도 7 및 도 8을 참조하여, 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치의 터치 라우팅 배선들과 터치전극들의 접속구조 및 박막 트랜지스터와 화소전극의 접속구조에 대해 보다 상세히 설명하기로 한다. 도 7은 도 6에 도시된 영역 R4를 도시한 평면도이고, 도 8은 도 6의 I-I'라인을 따라 취한 단면도이다. 이하의 설명에서는 설명의 편의를 위해 하나의 화소영역을 중심으로 설명하기로 한다.

[0048] 도 7 및 도 8을 참조하면, 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치는 박막 트랜지스터 어레이(TFTA)의 기판(SUB1) 상에 서로 교차되도록 형성되는 게이트 라인(GL2) 및 데이터 라인들(DL1~DL6)과, 상기 게이트 라인(GL2)과 데이터 라인들(DL1, DL2)의 교차 영역에 형성되는 박막 트랜지스터(TFT)와, 인접한 데이터 라인들(DL1, DL2) 사이에서 게이트 라인(GL2)이 그 중앙부를 가로지르도록 배치되는 화소전극(P21)과, 상기 화소전극(P21)을 에워싸며 화소전극(P21)을 노출시키는 윈도우를 구비하는 터치전극(Tx11)과, 이들과 중첩되는 공통전극(COM)이 배치된다.

[0049] 상기 구성에서, 제 1 기판(SUB1) 상에는 도 6에 도시된 복수의 게이트 라인들(GL1~GL4)이 서로 나란하게 형성되

며, 그 상부에는 복수의 게이트 라인들(GL1~GL4)을 커버하도록 게이트 절연막(GI)이 형성된다. 게이트 절연막(GI) 상에는 데이터 라인(DL2)과, 박막 트랜지스터(TFT)를 구성하는 활성층(A), 소스 전극(SE) 및 드레인 전극(DE)이 차례로 형성된다. 활성층(A)은 게이트 전극(GE)과 대응하는 위치에서 게이트 절연막(GI) 상에 형성되고, 소스 전극(SE) 및 드레인 전극(DE)은 활성층(A)의 일부를 노출시키도록 활성층(A) 상에서 분리되어 형성된다. 소스 전극(S)은 데이터 라인들(DL2)으로부터 연장된다.

[0050] 상기 실시예에서, 비록 박막 트랜지스터는 게이트 전극이 소스/드레인 전극의 하층에 형성되는 게이트 버텀 구조(gate bottom structure)의 박막 트랜지스터를 예로 들어 설명하였으나, 본 발명이 이에 한정되는 것은 아니며, 게이트 전극이 소스/드레인 영역의 상부에 형성되는 게이트 탑 구조(gate top structure)의 박막 트랜지스터도 포함하는 것으로 이해하여야 한다. 게이트 탑 구조(gate top structrue)의 박막 트랜지스터에 대한 구성은 이미 알려져 있으므로 그에 대한 자세한 설명은 생략한다.

[0051] 박막 트랜지스터(TFT)와 데이터 라인(DL2)이 형성된 게이트 절연막(GI) 상에는 이들을 커버하는 제 1 절연막(INS1)과, 평탄화를 위한 제 2 절연막(INS)이 차례로 형성된다.

[0052] 제 2 절연막(INS2) 상에는 공통전극(COM)이 형성된다. 공통전극(COM)은 박막 트랜지스터(TFT)가 형성되는 영역을 제외한 영역에 형성된다. 공통전극(COM)이 형성된 제 2 절연막(INS2) 상에는 공통전극(COM)을 커버하도록 제 1 패시베이션막(PAS1)이 형성된다.

[0053] 제 1 패시베이션막(PAS1) 상에는 데이터 라인(DL2)과 중첩되도록 터치 라우팅 배선(TW11)이 형성된다. 터치 라우팅 배선(TW11)이 형성된 제 1 패시베이션막(PAS1) 상에는 터치 라우팅 배선(TW11)을 커버하도록 제 2 패시베이션막(PAS2)이 형성된다.

[0054] 제 2 패시베이션막(PAS2) 상에는 화소전극(P21)과 터치전극(Tx11)이 서로 접촉되지 않도록 형성된다.

[0055] 화소전극(P21)은 도 6을 참조하여 이미 설명한 바와 같이 인접한 데이터 라인들(예를 들면, DL1, DL2) 사이에서 게이트 라인(GL2)이 그 중앙부를 가로지르도록 형성된다. 화소전극(P21)은 제 1 및 제 2 패시베이션막들(PAS1, PAS2)과 제 1 및 제 2 절연막들(INS1, INS2)를 관통하는 제 1 콘택홀(CH2)을 통해 노출되는 박막 트랜지스터(TFT)의 드레인 전극(DE)에 접속된다.

[0056] 터치전극(Tx11)은 이미 설명한 바와 같이 하나의 화소전극(P21)이 하나의 윈도우를 통해 노출되도록 격자형 패턴으로 형성된다. 터치전극(Tx11)의 윈도우는 복수의 화소전극들을 노출시키도록 형성될 수도 있다.

[0057] 다음으로 도 9를 참조하여 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치의 디스플레이 구동과 터치 구동에 대해 설명하기로 한다. 도 9는 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치에 있어서, 디스플레이 구동기간과 터치 구동기간의 동작을 설명하기 위한 도면이다.

[0058] 도 9를 참조하면, 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치는 디스플레이 구동기간과 터치 구동기간이 구분되지 않고 각각 독립적으로 구동된다. 즉, 1수평기간(1H) 동안 공통전극(COM)에 공통전압(Vtsp)이 계속 공급되고, 터치전극들(Tx)에는 터치 구동 및 터치 센싱을 위한 터치 구동전압(Vtsp)이 계속 공급된다. 이를 위해 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치에서는 디스플레이 구동을 위한 공통전극(COM)과 터치 구동을 위한 터치전극들(Tx)이 별도로 형성된다.

[0059] 따라서, 터치센서 내장형 액정 표시장치를 디스플레이 구동기간과 터치 구동기간으로 시분할하여 구동시킬 필요가 없고, 1 수평기간 동안 계속 공통전압이 공통전극에 인가되기 때문에 터치 구동전압에 의해 공통전압에 리플 현상이 발생하는 것을 방지할 수 있는 효과를 얻을 수 있다.

[0060] 게다가, 소스 및 터치 구동 IC(100)가 디스플레이 구동구간과 터치 구동기간으로 분할하여 시분할 처리를 할 필요가 없기 때문에 시분할 처리를 위해 필요한 소자를 생략할 수 있게 된다. 따라서, 소스 및 터치 구동 IC(100)를 간단하게 구성할 수 있는 효과를 얻을 수 있다.

[0061] 또한, 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치에 의하면, 터치전극들(Tx)이 데이터 라인들(DL)과 중첩되도록 형성되며, 터치전극들(Tx)과 데이터 라인들(DL) 사이에 공통전극(COM)이 배치되므로 터치전극들(Tx)과 데이터 라인들(DL) 사이에 기생 캐패시턴스가 형성되는 것을 차단할 수 있다. 따라서, 터치센서 내장형 액정 표시장치의 터치감도를 향상시킬 수 있는 효과를 얻을 수 있다.

[0062] 또한, 본 발명의 실시예에 따르는 터치센서 내장형 액정 표시장치에 의하면, 게이트 라인들(GL)이 화소전극(P)들의 중앙부를 가로지르도록 배치되고, 게이트 라인들(GL)과 화소전극들(P) 사이에 공통전극(COM)이 배치된다.

이러한 배치관계에 따라 게이트 라인들(GL), 화소전극들(P) 및 공통전극(COM)이 중첩되는 부분에서는 화소전극들(P)과 공통전극(COM) 사이에 수평전계가 형성되므로, 이들 상부의 액정이 정상적으로 구동된다. 또, 공통전극(COM)에 의해 게이트 라인들(GL)과 화소전극들(P) 사이에 기생 캐패시턴스가 형성되는 것을 차단시킬 수 있다. 따라서, 블랙, 화이트간 디스플레이 패턴 변경이 발생하여도 기생 캐패시턴스의 영향을 차단할 수 있기 때문에 DTX 현상을 제거할 수 있는 효과를 얻을 수 있다.

[0063] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 예를들어, 본 발명의 실시예들에 설명된 터치전극들의 수는 설명을 위한 예시에 지나지 않으며 본 발명의 권리범위에 영향을 주기 위한 것은 아니라는 점을 이해하여야 한다. 따라서, 본 발명의 기술적 범위는 발명의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

[0064] 100: 소스 및 터치 구동 IC COM: 공통전극

DL, DL1~DL10: 데이터 라인들 GL, GL1~GL4: 게이트 라인

P, P11~P49: 화소전극들

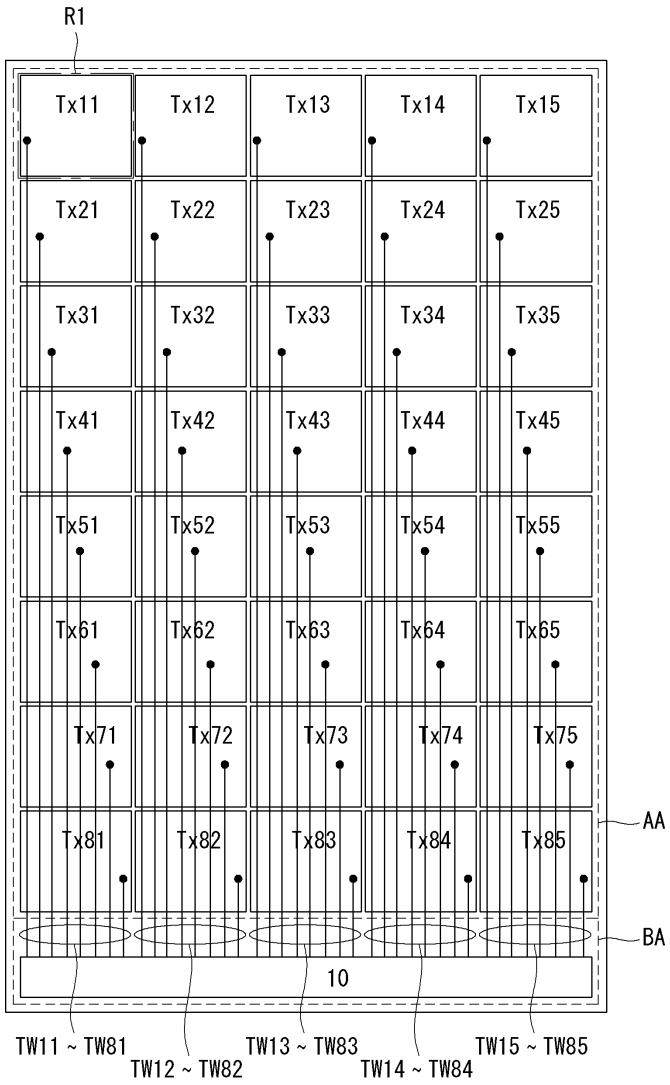
Tx, Tx11~Tx15, Tx21~Tx25, ..., Tx51~Tx55: 터치전극들

TW11~TW15, TW21~TW25, ..., TW51~TW55: 터치 라우팅 배선들

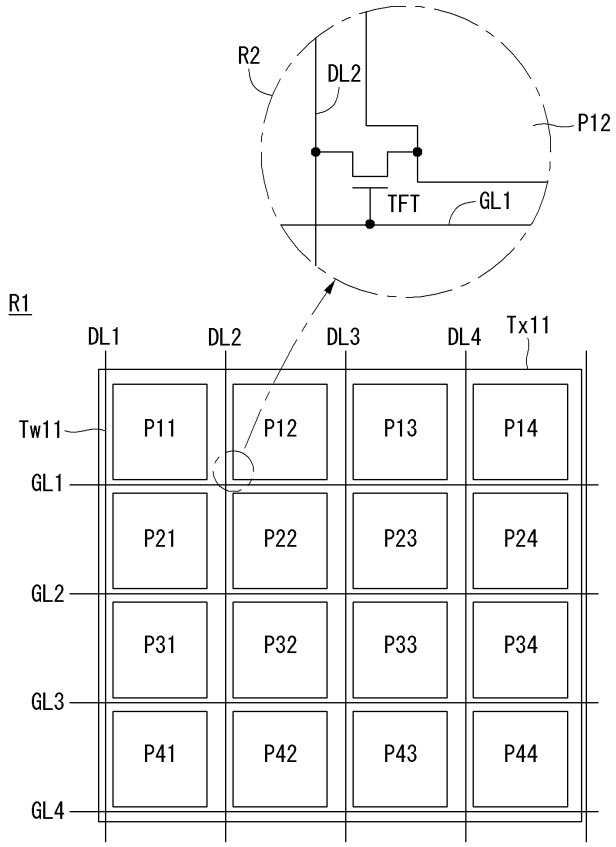
TB1, TB2: 터치블록

도면

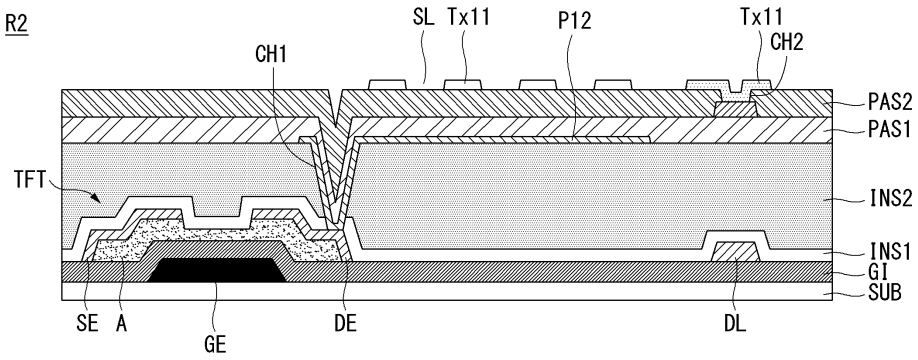
도면1


R1
Tx11
Tx12
Tx13
Tx14
Tx15
Tx21
Tx22
Tx23
Tx24
Tx25
Tx31
Tx32
Tx33
Tx34
Tx35
Tx41
Tx42
Tx43
Tx44
Tx45
Tx51
Tx52
Tx53
Tx54
Tx55
Tx61
Tx62
Tx63
Tx64
Tx65
Tx71
Tx72
Tx73
Tx74
Tx75
Tx81
Tx82
Tx83
Tx84
Tx85
AA
BA
10
TW11 ~ TW81
TW12 ~ TW82
TW13 ~ TW83
TW14 ~ TW84
TW15 ~ TW85

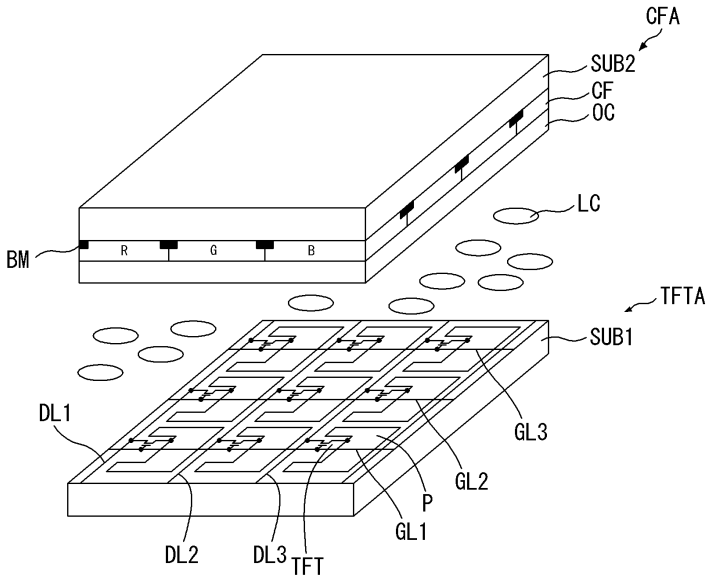
도면2


R2
DL2
P12
TFT
GL1
R1
DL1
DL2
DL3
DL4
Tx11
Tw11
P11
P12
P13
P14
GL1
P21
P22
P23
P24
GL2
P31
P32
P33
P34
GL3
P41
P42
P43
P44
GL4

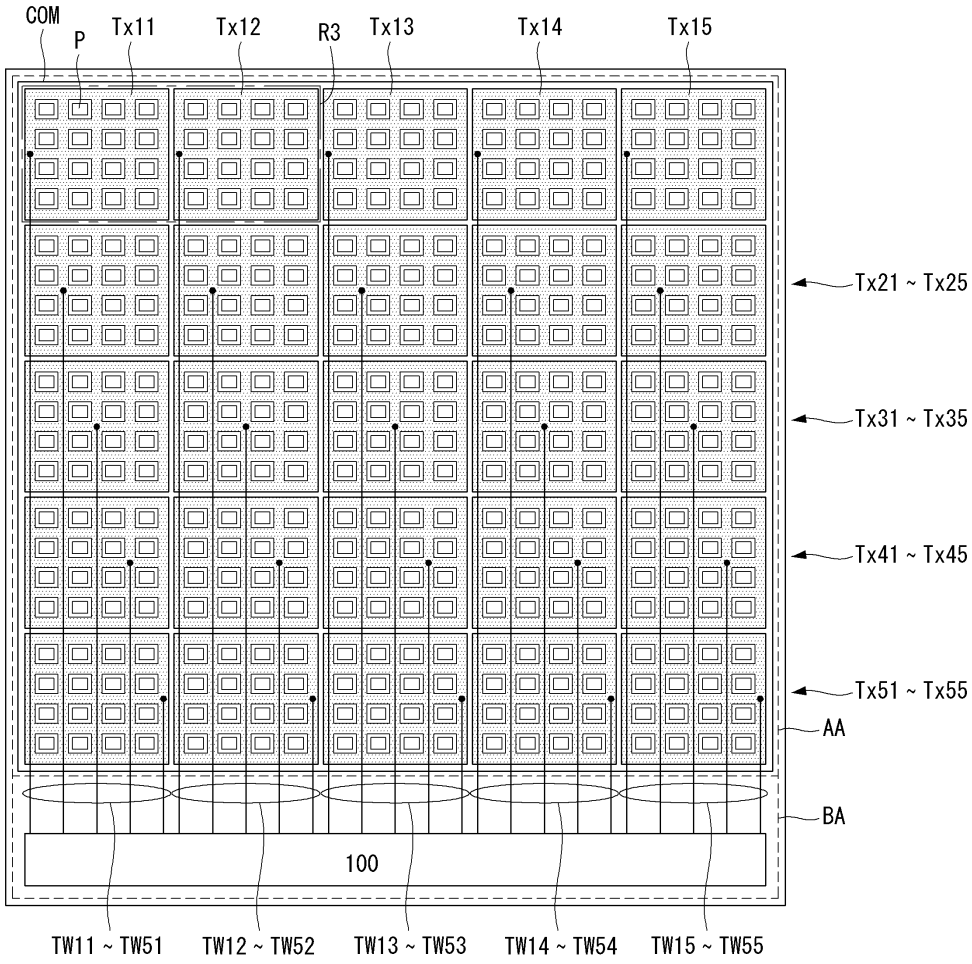
도면3


R2
SL
Tx11
P12
Tx11
CH2
CH1
PAS2
PAS1
TFT
INS2
INS1
GI
SUB
SE
A
GE
DE
DL

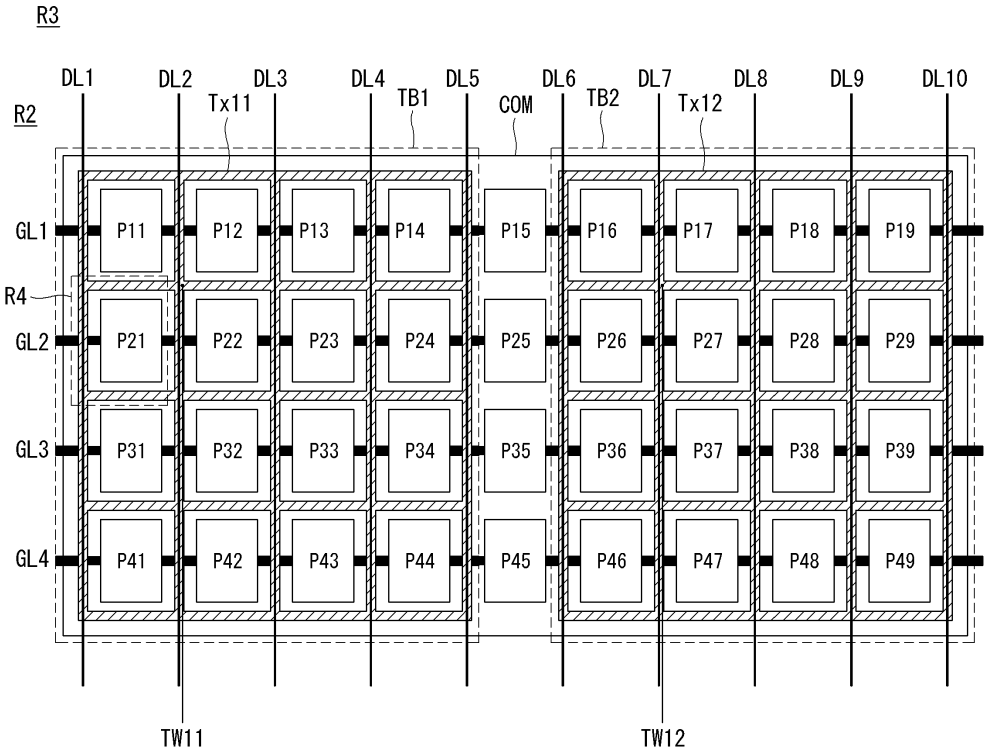
도면4


CFA
SUB2
CF
OC
LC
BM
R
G
B
TFTA
SUB1
DL1
GL3
GL2
P
GL1
DL2
DL3
TFT

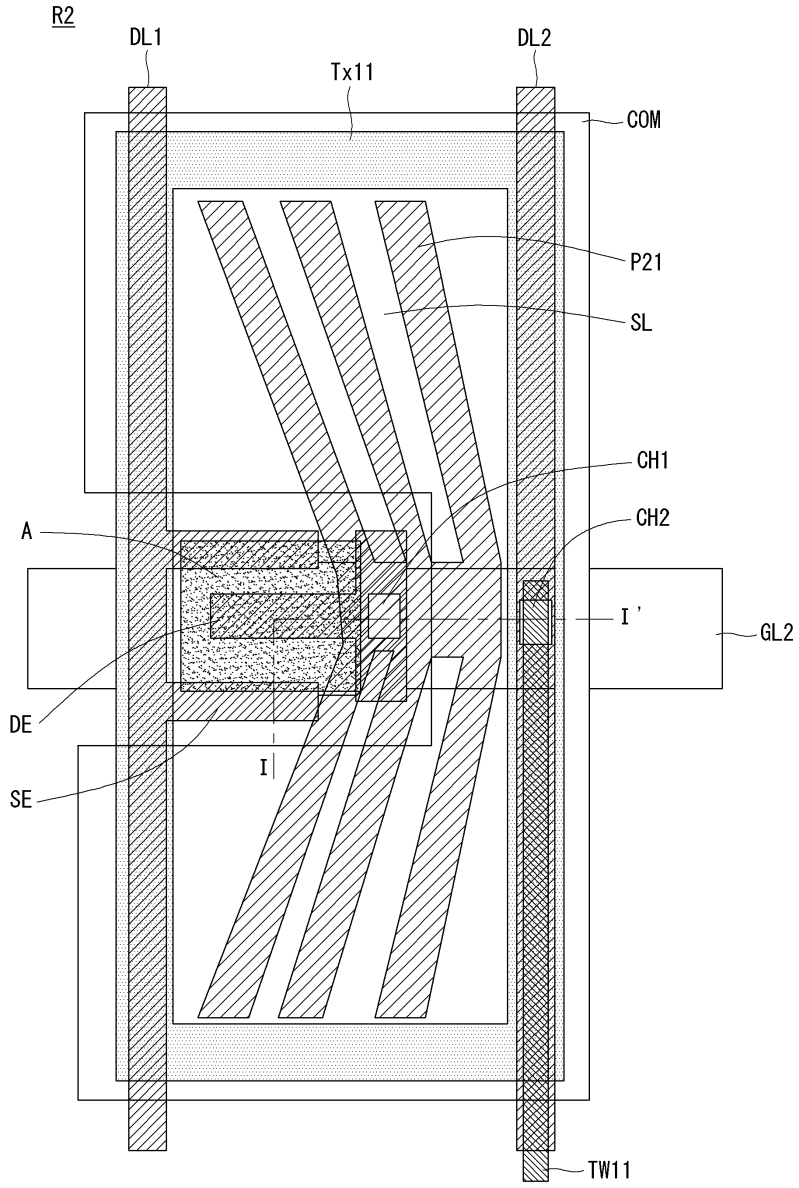
도면5


COM
P
Tx11
Tx12
R3
Tx13
Tx14
Tx15
Tx21 ~ Tx25
Tx31 ~ Tx35
Tx41 ~ Tx45
Tx51 ~ Tx55
AA
BA
100
TW11 ~ TW51
TW12 ~ TW52
TW13 ~ TW53
TW14 ~ TW54
TW15 ~ TW55

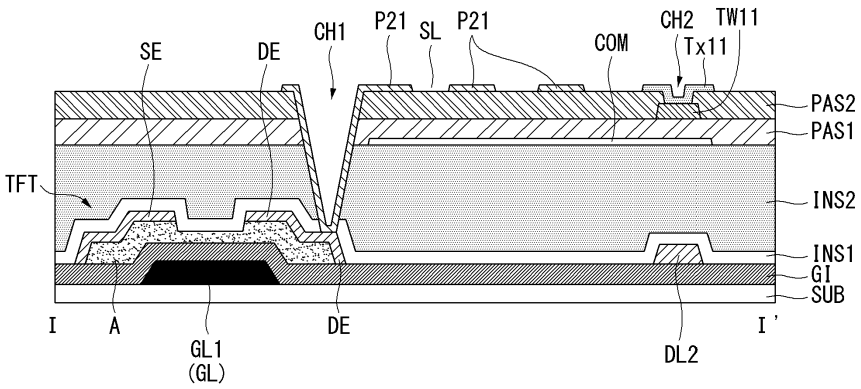
도면6


R3
R2
R4
DL1
DL2
DL3
DL4
DL5
DL6
DL7
DL8
DL9
DL10
Tx11
TB1
COM
TB2
Tx12
GL1
GL2
GL3
GL4
P11
P12
P13
P14
P15
P16
P17
P18
P19
P21
P22
P23
P24
P25
P26
P27
P28
P29
P31
P32
P33
P34
P35
P36
P37
P38
P39
P41
P42
P43
P44
P45
P46
P47
P48
P49
TW11
TW12

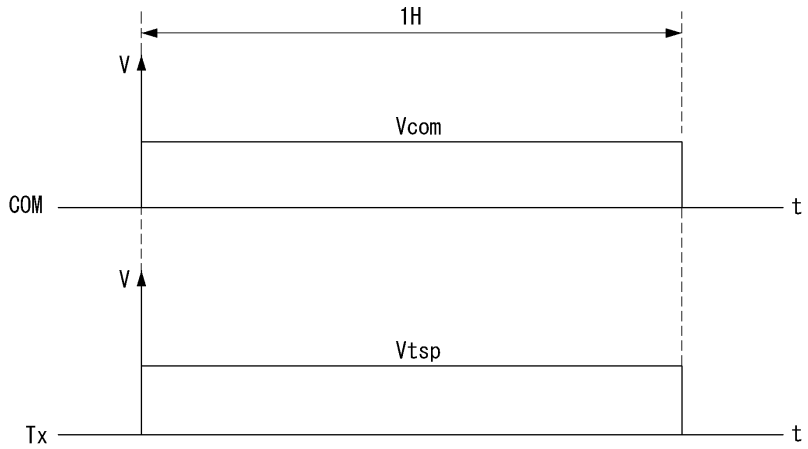
도면7


R2
DL1
DL2
Tx11
COM
P21
SL
CH1
CH2
A
I'
GL2
DE
I
SE
TW11

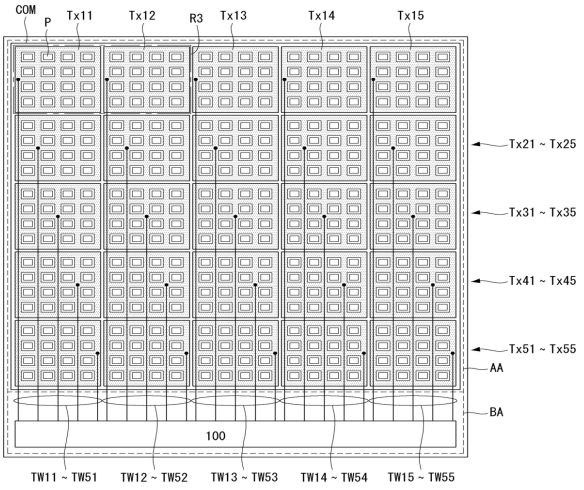
도면8


SE
DE
CH1
P21
SL
P21
COM
CH2
TW11
Tx11
PAS2
PAS1
TFT
INS2
INS1
GI
SUB
I
A
GL1
(GL)
DE
DL2
I'

도면9



专利名称(译)	液晶显示屏，内置触摸传感器		
公开(公告)号	KR101719397B1	公开(公告)日	2017-03-24
申请号	KR1020140105684	申请日	2014-08-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JONG BEOM 이종범 LEE SE EUNG 이세응 CHOI HAN NA 최한나 PARK CHAN SOO 박찬수		
发明人	이종범 이세응 최한나 박찬수		
IPC分类号	G02F1/1362 G02F1/1368 G06F3/044		
CPC分类号	G02F1/1362 G02F1/1368 G06F3/044 G02F1/136 G06F3/0418 G06F3/0412 G06F3/045 G06F2203/04103		
其他公开文献	KR1020160021320A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种能够提高触摸灵敏度的触摸传感器内置液晶显示装置，包括：多条数据线和多条栅极线，彼此交叉排列;多个薄膜晶体管形成在多条数据线和多条栅极线的交叉点处;多个像素电极分别设置在多条数据线之间，以便与每条栅极线交叉并连接到薄膜晶体管;多个触摸电极，与数据线和栅极线重叠，并且形成为不与多个像素电极接触和重叠，多个触摸电极连接到多个触摸电极，触摸路由线;并且形成公共电极以与多条数据线和栅极线，多个像素电极和多个触摸电极重叠。