



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년06월17일
(11) 등록번호 10-1631620
(24) 등록일자 2016년06월13일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01)

(21) 출원번호 10-2009-0097402

(22) 출원일자 2009년10월13일

심사청구일자 2014년10월13일

(65) 공개번호 10-2011-0040222

(43) 공개일자 2011년04월20일

(56) 선행기술조사문헌

KR1020090083077 A

KR1020050002140 A

KR1020020063498 A

KR1020050003898 A

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

노소영

서울특별시 관악구 서림5길 13 (신림동)

박승렬

경기도 고양시 일산서구 대산로 183, 602동 1604

호 (주엽동, 문촌마을)

(74) 대리인

박장원

전체 청구항 수 : 총 15 항

심사관 : 윤성주

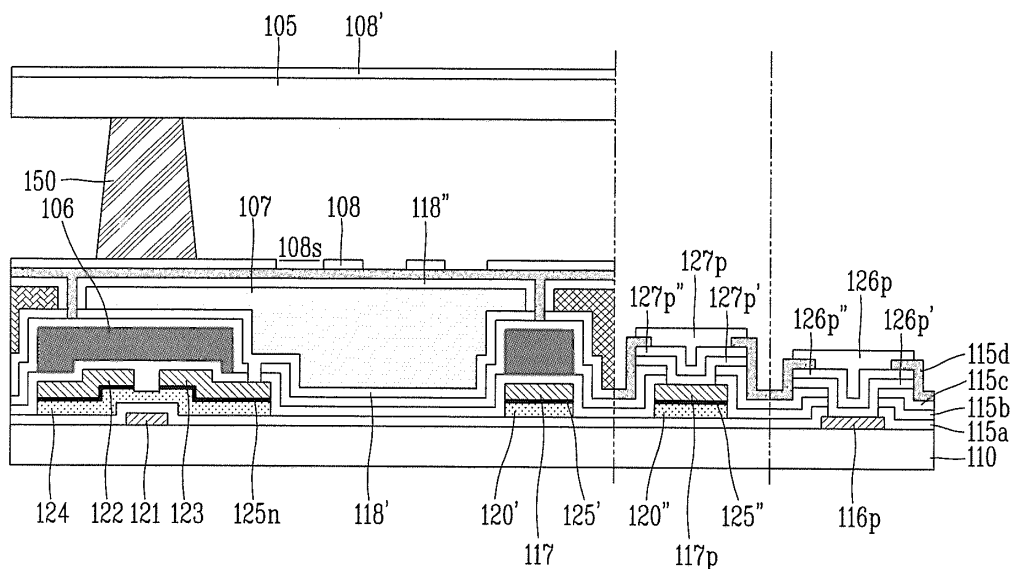
(54) 발명의 명칭 프린지 필드형 액정표시장치 및 그 제조방법

(57) 요약

본 발명의 프린지 필드형(Fringe Field Switching; FFS) 액정표시장치 및 그 제조방법은 컬러필터 온 박막 트랜지스터(Color filter On TFT; COT) 구조를 적용하여 데이터라인 상부에 블랙매트릭스를 형성하도록 함으로써 데이터라인과 공통전극 사이의 기생 커패시턴스를 감소시키는 것을 특징으로 한다.

또한, 어레이 기판에 컬러필터를 형성하기 전후에 각각 제 1, 제 2 화소전극을 형성하여 서로 연결되도록 함으로써 공정 안정성을 확보하는 것을 특징으로 한다.

대표도 - 도8



명세서

청구범위

청구항 1

제 1 기관의 화소부에 제 1 도전막으로 이루어진 게이트전극과 게이트라인을 형성하는 단계;

상기 게이트전극과 상기 게이트라인이 형성된 상기 제 1 기관 위에 제 1 절연막을 형성하는 단계;

상기 제 1 절연막 위에 액티브패턴과 제 2 도전막으로 이루어진 소오스/드레인전극을 형성하며, 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인을 형성하는 단계;

상기 액티브패턴과 상기 소오스/드레인전극 및 상기 데이터라인이 형성된 상기 제 1 기관에 제 2 절연막을 형성하는 단계;

상기 제 2 절연막 위에 수지막으로 이루어진 블랙매트릭스를 형성하는 단계;

상기 블랙매트릭스가 형성된 상기 제 1 기관 위에 제 3 절연막을 형성하는 단계;

상기 제 2 절연막과 상기 제 3 절연막을 선택적으로 제거하여 상기 드레인전극의 일부를 노출시키는 제 1 콘택홀을 형성하는 단계;

상기 제 3 절연막 위에 상기 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 제 3 도전막을 형성하는 단계;

상기 제 3 도전막이 형성된 상기 제 1 기관의 각각의 화소영역에 감광 특성의 컬러 레지스트로 이루어진 컬러필터를 형성하는 단계;

상기 컬러필터가 형성된 상기 제 1 기관의 전면에 제 4 도전막을 형성한 후, 상기 제 3 도전막과 상기 제 4 도전막을 선택적으로 패터닝하여 상기 제 1 기관의 화소부에 각각 상기 제 3 도전막과 상기 제 4 도전막으로 이루어진 제 1 화소전극과 제 2 화소전극을 형성하는 단계;

상기 제 2 화소전극이 형성된 상기 제 1 기관 위에 제 4 절연막을 형성하는 단계;

상기 제 4 절연막이 형성된 상기 제 1 기관의 화소부 전체에 제 5 도전막으로 이루어지며, 상기 화소영역에 다수개의 슬릿을 가진 공통전극을 형성하는 단계; 및

상기 제 1 기관과 제 2 기관을 합착하는 단계를 포함하는 프린지 필드형 액정표시장치의 제조방법.

청구항 2

제 1 항에 있어서, 상기 게이트전극과 상기 게이트라인을 형성할 때, 제 1 기관의 패드부에 상기 제 1 도전막을 이용하여 게이트패드라인을 형성하는 단계를 추가로 포함하는 프린지 필드형 액정표시장치의 제조방법.

청구항 3

제 2 항에 있어서, 상기 소오스/드레인전극 및 상기 데이터라인을 형성할 때, 상기 제 1 기관의 패드부에 상기 제 2 도전막을 이용하여 데이터패드라인을 형성하는 단계를 추가로 포함하는 프린지 필드형 액정표시장치의 제조방법.

청구항 4

제 1 항에 있어서, 상기 블랙매트릭스는 상기 게이트라인과 상기 데이터라인 상부 및 상기 드레인전극의 일부를 제외한 박막 트랜지스터 영역에 형성하는 프린지 필드형 액정표시장치의 제조방법.

청구항 5

제 3 항에 있어서, 상기 제 1 콘택홀을 형성할 때, 상기 제 2 절연막과 상기 제 3 절연막을 선택적으로 제거하여 상기 데이터패드라인의 일부를 노출시키는 제 1 홀을 형성하며, 상기 제 1 절연막과 상기 제 2 절연막 및 상기 제 3 절연막을 선택적으로 제거하여 상기 게이트패드라인의 일부를 노출시키는 제 2 홀을 형성하는 단계를 추가로 포함하는 프린지 필드형 액정표시장치의 제조방법.

청구항 6

제 5 항에 있어서, 상기 제 3 도전막은 상기 제 1 홀을 통해 상기 데이터패드라인과 전기적으로 접속하는 동시에 상기 제 2 홀을 통해 상기 게이트패드라인과 전기적으로 접속하는 프린지 필드형 액정표시장치의 제조방법.

청구항 7

제 1 항에 있어서, 상기 컬러필터를 형성하는 단계는, 상기 제 3 도전막이 형성된 상기 제 1 기판 전면에서 감광 특성의 컬러 레지스트를 도포하고 마스크를 이용하여 광을 조사한 후, 현상액을 작용시켜 각각의 화소영역에 적색과, 녹색 및 청색의 컬러필터를 형성하는 프린지 필드형 액정표시장치의 제조방법.

청구항 8

제 5 항에 있어서, 상기 제 1 화소전극과 상기 제 2 화소전극을 형성할 때, 상기 제 3 도전막과 상기 제 4 도전막을 선택적으로 패터닝하여 상기 제 1 기판의 패드부에 각각 상기 제 3 도전막과 상기 제 4 도전막으로 이루어진 제 1 데이터패드 연결전극과 제 2 데이터패드 연결전극을 형성하며, 각각 상기 제 3 도전막과 상기 제 4 도전막으로 이루어진 제 1 게이트패드 연결전극과 제 2 게이트패드 연결전극을 형성하는 단계를 추가로 포함하는 프린지 필드형 액정표시장치의 제조방법.

청구항 9

제 1 항에 있어서, 상기 제 2 화소전극과 상기 제 1 화소전극은 상기 컬러필터의 상, 하부에 각각 형성되어 상기 컬러필터를 둘러싸며, 그 하부의 상기 게이트라인과 상기 데이터라인의 일부와 중첩되도록 상기 화소영역 내에 사각형태로 형성되는 프린지 필드형 액정표시장치의 제조방법.

청구항 10

제 8 항에 있어서, 상기 제 1 데이터패드 연결전극과 상기 제 2 데이터패드 연결전극은 상기 제 1 홀을 통해 상기 데이터패드라인과 전기적으로 접속하며, 상기 제 1 게이트패드 연결전극과 상기 제 2 게이트패드 연결전극은 상기 제 2 홀을 통해 상기 게이트패드라인과 전기적으로 접속하는 프린지 필드형 액정표시장치의 제조방법.

청구항 11

제 8 항에 있어서, 상기 제 4 절연막을 선택적으로 제거하여 상기 제 1 기판의 패드부에 각각 상기 제 2 데이터패드 연결전극 및 상기 제 2 게이트패드 연결전극의 일부를 노출시키는 제 2 콘택홀과 제 3 콘택홀을 형성하는 단계를 추가로 포함하는 프린지 필드형 액정표시장치의 제조방법.

청구항 12

제 11 항에 있어서, 상기 공통전극을 형성할 때, 상기 제 5 도전막을 선택적으로 패터닝하여 상기 제 1 기판의 패드부에 각각 상기 제 2 콘택홀 및 상기 제 3 콘택홀을 통해 상기 제 2 데이터패드 연결전극 및 상기 제 2 게이트패드 연결전극에 전기적으로 접속하는 데이터패드전극 및 게이트패드전극을 형성하는 단계를 추가로 포함하는 프린지 필드형 액정표시장치의 제조방법.

청구항 13

제 1 기판 위에 구비되며, 제 1 도전막으로 이루어진 게이트전극과 게이트라인;

상기 게이트전극과 상기 게이트라인이 구비된 상기 제 1 기판 위에 구비된 제 1 절연막;

상기 제 1 절연막 위에 구비되며, 실리콘 박막으로 이루어진 액티브패턴과, 제 2 도전막으로 이루어진 소오스/드레인전극 및 상기 게이트라인과 교차하여 화소영역을 정의하는 데이터라인;

상기 액티브패턴과 상기 소오스/드레인전극 및 상기 데이터라인이 구비된 상기 제 1 기판 위에 구비된 제 2 절연막;

상기 제 2 절연막 위에 수지막으로 이루어진 블랙매트릭스;

상기 블랙매트릭스 위에 구비된 제 3 절연막;

상기 제 3 절연막 위에 구비되며, 상기 제 2 절연막과 상기 제 3 절연막에 형성된 제 1 콘택홀을 통해 상기 드

레인전극과 전기적으로 접속하는 제 1 화소전극;

상기 제 1 화소전극이 구비된 제 1 기관의 각각의 화소영역에 구비되며, 감광 특성의 컬러 레지스트로 이루어진 컬러필터;

상기 컬러필터 위에 구비되며, 제 4 도전막으로 이루어지며 상기 제 1 화소전극과 연결되는 제 2 화소전극;

상기 제 2 화소전극이 구비된 상기 제 1 기관 위에 구비된 제 4 절연막;

상기 제 4 절연막이 구비된 상기 제 1 기관의 화소부 전체에 구비되며, 제 5 도전막으로 이루어지며 상기 화소 영역에 다수개의 슬릿을 가진 공통전극; 및

상기 제 1 기관과 대향하여 합착하는 제 2 기관을 포함하는 프린지 필드형 액정표시장치.

청구항 14

제 13 항에 있어서, 상기 블랙매트릭스는 상기 게이트라인과 상기 데이터라인 상부 및 상기 드레인전극의 일부를 제외한 박막 트랜지스터 영역에 구비되는 프린지 필드형 액정표시장치.

청구항 15

제 13 항에 있어서, 상기 제 2 화소전극과 상기 제 1 화소전극은 상기 컬러필터의 상, 하부에 각각 구비되어 상기 컬러필터를 둘러싸며, 그 하부의 상기 게이트라인과 상기 데이터라인의 일부와 중첩되도록 상기 화소영역 내에 사각형태를 가지는 프린지 필드형 액정표시장치.

발명의 설명

발명의 상세한 설명

기술 분야

[0001] 본 발명은 프린지 필드형 액정표시장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 컬러필터 온 박막 트랜지스터 구조를 적용한 프린지 필드형 액정표시장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시장치인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박막형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다. 특히, 이러한 평판표시장치 중 액정표시장치(Liquid Crystal Display; LCD)는 액정의 광학적 이방성을 이용하여 이미지를 표현하는 장치로서, 해상도와 컬러표시 및 화질 등에서 우수하여 노트북이나 데스크탑 모니터 등에 활발하게 적용되고 있다.

[0003] 상기 액정표시장치는 크게 컬러필터(color filter) 기관과 어레이(array) 기관 및 상기 컬러필터 기관과 어레이 기관 사이에 형성된 액정층(liquid crystal layer)으로 구성된다.

[0004] 이하, 도 1을 참조하여 일반적인 액정표시장치의 구조에 대해서 상세히 설명한다.

[0005] 도 1은 일반적인 액정표시장치를 개략적으로 나타내는 분해사시도이다.

[0006] 도면에 도시된 바와 같이, 상기 액정표시장치는 크게 컬러필터 기관(5)과 어레이 기관(10) 및 상기 컬러필터 기관(5)과 어레이 기관(10) 사이에 형성된 액정층(liquid crystal layer)(30)으로 구성된다.

[0007] 상기 컬러필터 기관(5)은 적(Red; R), 녹(Green; G) 및 청(Blue; B)의 색상을 구현하는 다수의 서브-컬러필터로 구성된 컬러필터(7)와 상기 서브-컬러필터 사이를 구분하고 액정층(30)을 투과하는 광을 차단하는 블랙매트릭스(black matrix)(6), 그리고 상기 액정층(30)에 전압을 인가하는 투명한 공통전극(8)으로 이루어져 있다.

[0008] 또한, 상기 어레이 기관(10)은 중첩으로 배열되어 복수개의 화소영역(P)을 정의하는 복수개의 게이트라인(16)과 데이터라인(17), 상기 게이트라인(16)과 데이터라인(17)의 교차영역에 형성된 스위칭소자인 박막 트랜지스터(T) 및 상기 화소영역(P) 위에 형성된 화소전극(18)으로 이루어져 있다.

[0009] 이와 같이 구성된 상기 컬러필터 기관(5)과 어레이 기관(10)은 화상표시 영역의 외곽에 형성된 실런트

(sealant)(미도시)에 의해 대향하도록 합착되어 액정표시패널을 구성하며, 상기 컬러필터 기관(5)과 어레이 기관(10)의 합착은 상기 컬러필터 기관(5) 또는 어레이 기관(10)에 형성된 합착키(미도시)를 통해 이루어진다.

- [0010] 이때, 상기 액정표시장치에 일반적으로 사용되는 구동방식으로 네마틱상의 액정분자를 기관에 대해 수직 방향으로 구동시키는 트위스티드 네마틱(Twisted Nematic; TN)방식이 있으나, 상기 트위스티드 네마틱방식의 액정표시장치는 시야각이 90도 정도로 좁다는 단점을 가지고 있다. 이것은 액정분자의 굴절률 이방성(refractive anisotropy)에 기인하는 것으로 기관과 수평하게 배향된 액정분자가 액정표시패널에 전압이 인가될 때 기관과 거의 수직방향으로 배향되기 때문이다.
- [0011] 이에 액정분자를 기관에 대해 수평한 방향으로 구동시켜 시야각을 170도 이상으로 향상시킨 횡전계(In Plane Switching; IPS)방식 액정표시장치가 있으며, 이를 자세히 설명하면 다음과 같다.
- [0012] 도 2는 횡전계방식 액정표시장치의 어레이 기관 일부를 나타내는 평면도로서, 화소전극 및 공통전극 사이에 형성되는 프린지 필드가 슬릿을 관통하여 화소영역 및 공통전극 상에 위치하는 액정 분자를 구동시킴으로써 화상을 구현하는 일반적인 프린지 필드형(Fringe Field Switching; FFS) 액정표시장치의 어레이 기관 일부를 나타내고 있다.
- [0013] 도면에 도시된 바와 같이, 일반적인 프린지 필드형 액정표시장치의 어레이 기관(10)에는 상기 어레이 기관(10) 위에 중첩으로 배열되어 화소영역을 정의하는 게이트라인(16)과 데이터라인(17)이 형성되어 있으며, 상기 게이트라인(16)과 데이터라인(17)의 교차영역에는 스위칭소자인 박막 트랜지스터가 형성되어 있다.
- [0014] 상기 박막 트랜지스터는 상기 게이트라인(16)에 연결된 게이트전극(21), 상기 데이터라인(17)에 연결된 소오스전극(22) 및 화소전극(18)에 연결된 드레인전극(23)으로 구성된다. 또한, 상기 박막 트랜지스터는 상기 게이트전극(21)과 소오스/드레인전극(22, 23) 사이의 절연을 위한 제 1 절연막(미도시) 및 상기 게이트전극(21)에 공급되는 게이트전압에 의해 상기 소오스전극(22)과 드레인전극(23) 사이에 전도채널(conductive channel)을 형성하는 액티브패턴(미도시)을 포함한다.
- [0015] 상기 화소영역 내에는 프린지 필드를 형성하기 위한 화소전극(18)과 공통전극(8)이 형성되어 있으며, 이때 상기 공통전극(8)은 상기 화소전극(18)과 함께 프린지 필드를 발생시키기 위해 상기 공통전극(8) 내에 다수개의 슬릿(8s)을 포함하고 있다.
- [0016] 이때, 사각 형태의 상기 화소전극(18)은 상기 드레인전극(23)과 전기적으로 접속하며, 상기 공통전극(8)은 화소부 전체에 걸쳐 단일패턴으로 형성되는 동시에 각각의 화소영역 내에서 다수개의 슬릿(8s)을 가지도록 형성되어 있는 것을 특징으로 한다.
- [0017] 도 3a 내지 도 3e는 상기 도 2에 도시된 어레이 기관의 II-II'선에 따른 제조공정을 순차적으로 나타내는 단면도이며, 도 4는 상기 도 3에 도시된 어레이 기관과 컬러필터 기관이 합착하여 구성된 일반적인 프린지 필드형 액정표시장치를 개략적으로 나타내는 단면도이다.
- [0018] 도 3a에 도시된 바와 같이, 어레이 기관(10)의 전면에 제 1 도전막을 증착한 후, 포토리소그래피공정(제 1 마스크공정)을 통해 상기 제 1 도전막을 선택적으로 패터닝함으로써 상기 어레이 기관(10)의 화소부에 게이트전극(21)을 형성한다.
- [0019] 다음으로, 도 3b에 도시된 바와 같이, 상기 게이트전극(21)이 형성된 어레이 기관(10) 전면에 제 1 절연막(15a), 비정질 실리콘 박막, n+ 비정질 실리콘 박막 및 제 2 도전막을 형성한다.
- [0020] 이후, 포토리소그래피공정(제 2 마스크공정)을 통해 상기 비정질 실리콘 박막과 n+ 비정질 실리콘 박막 및 제 2 도전막을 선택적으로 제거함으로써 상기 게이트전극(21) 상부에 상기 비정질 실리콘 박막으로 이루어진 액티브패턴(24)을 형성하며, 상기 액티브패턴(24) 상부에 상기 제 2 도전막으로 이루어진 소오스전극(22)과 드레인전극(23)을 형성한다.
- [0021] 이때, 상기 제 2 마스크공정을 통해 상기 어레이 기관(10)의 데이터라인 영역에 상기 제 2 도전막으로 이루어진 데이터라인(17)을 형성하게 된다.
- [0022] 이때, 상기 액티브패턴(24) 상부에는 상기 n+ 비정질 실리콘 박막으로 이루어지며 상기 액티브패턴(24)의 소오스/드레인영역과 상기 소오스/드레인전극(22, 23) 사이를 옴릭-콘택(ohmic contact)시키는 옴릭-콘택층(25n)이 형성되게 된다.
- [0023] 또한, 상기 데이터라인(17) 하부에는 상기 비정질 실리콘 박막과 n+ 비정질 실리콘 박막으로 이루어지며 상기

데이터라인(17)과 동일한 형태로 패터닝된 비정질 실리콘 박막패턴(20')과 n+ 비정질 실리콘 박막패턴(25')이 각각 형성되게 된다.

- [0024] 다음으로, 도 3c에 도시된 바와 같이, 상기 액티브패턴(24)과 소오스/드레인전극(22, 23) 및 데이터라인(17)이 형성된 어레이 기관(10) 전면에서 제 3 도전막을 증착한 후, 포토리소그래피공정(제 3 마스크공정)을 이용하여 상기 제 3 도전막을 선택적으로 패터닝함으로써 상기 어레이 기관(10)의 화소부에 상기 드레인전극(23)과 전기적으로 접속하는 화소전극(18)을 형성한다.
- [0025] 다음으로, 도 3d에 도시된 바와 같이, 상기 화소전극(18)이 형성된 어레이 기관(10) 전면에서 제 2 절연막(15b)을 형성한 후, 포토리소그래피공정(제 4 마스크공정)을 통해 선택적으로 제거함으로써 상기 어레이 기관(10)의 패드부(미도시)에 소정의 콘택홀(미도시)을 형성한다.
- [0026] 그리고, 도 3e에 도시된 바와 같이, 상기 제 2 절연막(15b) 전면에서 투명한 도전물질로 이루어진 제 4 도전막을 형성한 후, 포토리소그래피공정(제 5 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 화소영역 내에 다수개의 슬릿(8s)을 가진 공통전극(8)을 형성한다.
- [0027] 이때, 상기 공통전극(8)은 화소부 전체에 걸쳐 단일패턴으로 이루어지며, 상기 화소전극(18)이 형성된 화소영역 내에는 상기 공통전극(8)에 다수개의 슬릿(8s)이 형성되게 된다.
- [0028] 이와 같이 형성된 어레이 기관(10)은 도 4에 도시된 바와 같이, 컬럼 스페이서(50)에 의해 일정한 셀갭이 유지된 상태에서 화상표시 영역의 외곽에 형성된 실런트(미도시)에 의해 컬러필터 기관(5)과 대향하여 합착되게 되는데, 이때 상기 컬러필터 기관(5)에는 상기 박막 트랜지스터와 게이트라인(미도시) 및 데이터라인(17)으로 빛이 새는 것을 방지하는 블랙매트릭스(6)와 적, 녹 및 청색의 컬러를 구현하기 위한 컬러필터(7)가 형성되어 있다.
- [0029] 참고로, 미설명 도면부호 8' 및 9는 각각 배면 ITO(Indium Tin Oxide) 및 오버코트층을 나타낸다.
- [0030] 이때, 상기 일반적인 프린지 필드형 액정표시장치는 데이터라인 위에 공통전극이 존재함에 따라 상기 데이터라인과 공통전극 사이에 기생 커패시턴스(parasitic capacitance)가 발생하게 된다. 상기 기생 커패시턴스는 데이터라인의 신호 지연(delay)을 초래하며, 이를 방지하기 위해 상기 제 2 절연막의 두께를 약 6000Å 정도로 두껍게 해야하는 문제점이 있다.
- [0031] 또한, 패널을 제작하기 위한 모기판의 사이즈가 대형화됨에 따라 생산성과 수익성은 향상되지만 패널 제작에 있어서 합착 마진(margin), 즉 블랙매트릭스의 폭의 증가로 인해 개구율이 감소하게 되고, 이에 따라 휘도저하 및 해상도의 제한을 가져와 경쟁력을 저하시키는 요인이 되고 있다.

발명의 내용

해결 하고자하는 과제

- [0032] 본 발명은 상기한 문제를 해결하기 위한 것으로, 컬러필터 온 박막 트랜지스터 구조를 적용함으로써 합착 마진을 감소시켜 개구율을 향상시키도록 한 프린지 필드형 액정표시장치 및 그 제조방법을 제공하는데 목적이 있다.
- [0033] 본 발명의 다른 목적은 데이터라인과 공통전극 사이의 기생 커패시턴스를 감소시키도록 한 프린지 필드형 액정표시장치 및 그 제조방법을 제공하는데 있다.
- [0034] 본 발명의 또 다른 목적은 상기 컬러필터 온 박막 트랜지스터 구조를 적용함에 있어 화소전극과 드레인전극 사이의 콘택을 위한 컬러 홀 공정을 제거하도록 한 프린지 필드형 액정표시장치 및 그 제조방법을 제공하는데 있다.
- [0035] 본 발명의 또 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

과제 해결수단

- [0036] 상기한 목적을 달성하기 위하여, 본 발명의 프린지 필드형 액정표시장치는 TFT가 구비된 제 2 절연막 위에 수지막으로 이루어진 블랙매트릭스, 상기 블랙매트릭스 위에 구비된 제 3 절연막, 상기 제 3 절연막 위에 구비되며, 상기 제 2 절연막과 상기 제 3 절연막에 형성된 제 1 콘택홀을 통해 상기 드레인전극과 전기적으로 접속하는 제 1 화소전극, 상기 제 1 화소전극이 구비된 제 1 기관의 각각의 화소영역에 구비되며, 감광 특성의 컬러 레지스트로 이루어진 컬러필터 및 상기 컬러필터 위에 구비되며, 제 4 도전막으로 이루어지며 상기 제 1 화소전극과

연결되는 제 2 화소전극을 포함하여 구성되는 것을 특징으로 한다.

또한, 본 발명의 프린지 필드형 액정표시장치는 상기 제 2 화소전극이 구비된 상기 제 1 기판 위에 구비된 제 4 절연막 및 상기 제 4 절연막이 구비된 상기 제 1 기판의 화소부 전체에 구비되며, 제 5 도전막으로 이루어지며 상기 화소영역에 다수개의 슬릿을 가진 공통전극을 포함할 수 있다.

[0037] 본 발명의 프린지 필드형 액정표시장치의 제조방법은 TFT가 형성된 제 2 절연막 위에 수지막으로 이루어진 블랙 매트릭스를 형성하는 단계, 상기 블랙매트릭스가 형성된 상기 제 1 기판 위에 제 3 절연막을 형성하는 단계, 상기 제 3 절연막 위에 제 1 콘택홀을 통해 드레인전극과 전기적으로 접속하는 제 3 도전막을 형성하는 단계, 상기 제 3 도전막이 형성된 상기 제 1 기판의 각각의 화소영역에 감광 특성의 컬러 레지스트로 이루어진 컬러필터를 형성하는 단계 및 상기 컬러필터가 형성된 상기 제 1 기판의 전면에 제 4 도전막을 형성한 후, 상기 제 3 도전막과 상기 제 4 도전막을 선택적으로 패터닝하여 상기 제 1 기판의 화소부에 각각 상기 제 3 도전막과 상기 제 4 도전막으로 이루어진 제 1 화소전극과 제 2 화소전극을 형성하는 단계를 포함하여 구성되는 것을 특징으로 한다.

또한, 본 발명의 프린지 필드형 액정표시장치의 제조방법은 상기 제 2 화소전극이 형성된 상기 제 1 기판 위에 제 4 절연막을 형성하는 단계 및 상기 제 4 절연막이 형성된 상기 제 1 기판의 화소부 전체에 제 5 도전막으로 이루어지며, 상기 화소영역에 다수개의 슬릿을 가진 공통전극을 형성하는 단계를 포함할 수 있다.

효 과

[0038] 상술한 바와 같이, 본 발명에 따른 프린지 필드형 액정표시장치 및 그 제조방법은 합착 마진을 감소시켜 개구율을 향상시킴으로써 휘도 및 화질이 향상되는 효과를 제공한다.

[0039] 또한, 본 발명에 따른 프린지 필드형 액정표시장치 및 그 제조방법은 컬러필터 온 박막 트랜지스터 구조를 적용하여 데이터라인 상부에 블랙매트릭스를 형성하도록 함으로써 데이터라인과 공통전극 사이의 기생 커패시턴스를 감소시킬 수 있게 된다. 그 결과 데이터라인의 신호 지연을 방지하는 효과를 얻을 수 있다.

[0040] 또한, 본 발명에 따른 프린지 필드형 액정표시장치 및 그 제조방법은 어레이 기판에 컬러필터를 형성하기 전후에 각각 제 1, 제 2 화소전극을 형성하여 서로 연결되도록 함으로써 개구율 감소와 콘택특성 저하를 초래하는 컬러 홀 형성공정을 제거할 수 있게 된다. 그 결과 공정 안정성이 확보되는 효과를 제공한다.

[0041] 또한, 본 발명에 따른 프린지 필드형 액정표시장치 및 그 제조방법은 컬러필터가 상기 제1, 제2화소전극에 의해 둘러싸이고 그 위에 절연막이 형성됨에 따라 컬러필터와 액정분자의 접촉이 차단되어 컬러필터의 폼(fume)에 의한 얼룩 등의 불량을 방지할 수 있게 된다.

발명의 실시를 위한 구체적인 내용

[0042] 이하, 첨부한 도면을 참조하여 본 발명에 따른 프린지 필드형 액정표시장치 및 그 제조방법의 바람직한 실시예를 상세히 설명한다.

[0043] 도 5는 본 발명의 실시예에 따른 프린지 필드형 액정표시장치의 어레이 기판 일부를 개략적으로 나타내는 평면도로써, 화소전극 및 공통전극 사이에 형성되는 프린지 필드가 슬릿을 관통하여 화소영역 및 화소전극 상에 위치하는 액정 분자를 구동시킴으로써 화상을 구현하는 프린지 필드형 액정표시장치의 어레이 기판 일부를 나타내고 있다.

[0044] 참고로, 도면에는 설명의 편의를 위해 적색(R)의 서브-컬러필터로 구성되는 하나의 화소를 예를 들어 나타내고 있으며, 또한 실제의 액정표시장치에서는 M개의 게이트라인과 N개의 데이터라인이 교차하여 NxM개의 화소가 존재하지만 설명을 간단하게 하기 위해 도면에는 하나의 화소를 나타내고 있다.

[0045] 도면에 도시된 바와 같이, 본 발명의 실시예에 따른 어레이 기판(110)에는 상기 어레이 기판(110) 위에 종횡으로 배열되어 화소영역을 정의하는 게이트라인(116)과 데이터라인(117)이 형성되어 있다. 또한, 상기 게이트라인(116)과 데이터라인(117)의 교차영역에는 스위칭소자인 박막 트랜지스터가 형성되어 있으며, 상기 화소영역 내에는 프린지 필드를 발생시켜 액정(미도시)을 구동시키는 다수개의 슬릿(108s)을 가진 공통전극(108)과 사각형태의 화소전극(118', 118")이 형성되어 있다.

[0046] 상기 박막 트랜지스터는 상기 게이트라인(116)에 연결된 게이트전극(121), 상기 데이터라인(117)에 연결된 소오스전극(122) 및 제 1 콘택홀(140a)을 통해 상기 화소전극(118', 118")에 전기적으로 접속된 드레인전극(123)으

로 구성되어 있다. 또한, 상기 박막 트랜지스터는 상기 게이트전극(121)과 소오스/드레인전극(122, 123) 사이의 절연을 위한 제 1 절연막(미도시) 및 상기 게이트전극(121)에 공급되는 게이트 전압에 의해 상기 소오스전극(122)과 드레인전극(123) 간에 전도채널을 형성하는 액티브패턴(미도시)을 포함한다.

[0047] 여기서, 상기 본 발명의 실시예에 따른 프린지 필드형 액정표시장치는 액정층 내에 포물선 형태의 횡전계인 프린지 필드(Fringe Field)를 유발시켜 액정분자를 구동시키는 프린지 필드형 액정표시장치를 예를 들어 나타내고 있다.

[0048] 전술한 바와 같이 상기 화소영역 내에는 프린지 필드를 형성하기 위한 공통전극(108)과 화소전극(118', 118'')이 형성되어 있는데, 이때 상기 화소전극(118', 118'')은 컬러필터가 형성된 상기 화소영역 내에 사각형태로 형성되어 있으며, 상기 공통전극(108)은 화소부 전체에 걸쳐 단일패턴으로 형성되는 동시에 각각의 화소영역 내에서 다수개의 슬릿(108s)을 가지도록 형성되어 있는 것을 특징으로 한다. 여기서, 상기 화소전극(118', 118'')은 상기 컬러필터의 상, 하부에 각각 형성된 제 2 화소전극(118'')과 제 1 화소전극(118')으로 구분될 수 있으며, 이때 상기 컬러필터는 상기 제 1 화소전극(118')과 제 2 화소전극(118'')에 의해 둘러싸이고 그 위에 제 4 절연막(미도시)이 형성됨에 따라 컬러필터와 액정분자의 접촉이 차단되어 컬러필터의 폼(fume)에 의한 얼룩 등의 불량을 방지할 수 있게 된다.

[0049] 이때, 전술한 바와 같이 상기 도 5는 적색(R)의 서브-컬러필터로 구성되는 하나의 화소를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니다.

[0050] 이와 같이 상기 공통전극(108)을 화소부 전체에 걸쳐 단일패턴으로 형성하게 되면 각각의 화소영역에 공통전극(108)을 형성하는 경우에 비해 상기 공통전극(108)들 사이를 전기적으로 접속시키기 위한 공통라인을 형성할 필요가 없게 된다. 그 결과 어레이 기관(110)을 제작하는데 필요한 마스크수를 줄일 수 있게 된다.

[0051] 또한, 상기와 같이 불투명한 공통라인이 제거되는 동시에 공통전극(108)이 데이터라인(117) 상부에도 형성되는 한편, 상기 데이터라인(117)과 공통전극(108) 사이에 블랙매트릭스(106)가 개재됨에 따라 개구율이 향상되게 된다. 즉, 상기 본 발명의 실시예에 따른 프린지 필드형 액정표시장치는 어레이 기관(110)에 컬러필터와 블랙매트릭스(106)를 함께 형성시킨 컬러필터 온 박막 트랜지스터 구조를 적용함으로써 합착 마진을 감소시키는 동시에 프린지 필드를 적용하기 위해 데이터라인(117) 상부에도 공통전극(108)을 형성함에 따라 개구율을 향상시킬 수 있게 된다. 또한, 상기 데이터라인(117) 상부에 블랙매트릭스(106)를 형성하도록 함으로써 프린지 필드형 액정표시장치에 있어서 데이터라인(117)과 공통전극(108) 사이의 기생 커패시턴스를 감소시킬 수 있게 된다. 그 결과 데이터라인(117)의 신호 지연을 방지하는 효과를 얻을 수 있다.

[0052] 또한, 전술한 바와 같이 상기 본 발명의 실시예에 따른 프린지 필드형 액정표시장치는 어레이 기관(110)에 컬러필터를 형성하기 전후에 각각 제 1, 제 2 화소전극(118', 118'')을 형성하여 서로 연결되도록 함으로써 개구율 감소와 콘택특성 저하를 초래하는 컬러 홀(color hole) 형성공정을 제거할 수 있게 된다. 그 결과 공정 안정성이 확보되는 효과를 제공한다.

[0053] 한편, 이와 같이 구성된 상기 어레이 기관(110)의 가장자리 영역에는 상기 게이트라인(116)과 데이터라인(117)에 각각 전기적으로 접속하는 게이트패드전극(126p)과 데이터패드전극(127p)이 형성되어 있으며, 외부의 구동회로부(driving circuit portion)(미도시)로부터 인가 받은 주사신호와 데이터신호를 각각 상기 게이트라인(116)과 데이터라인(117)에 전달하게 된다.

[0054] 즉, 상기 게이트라인(116)과 데이터라인(117)은 구동회로부 쪽으로 연장되어 각각 해당하는 게이트패드라인(116p)과 데이터패드라인(117p)에 연결되며, 상기 게이트패드라인(116p)과 데이터패드라인(117p)은 상기 게이트패드라인(116p)과 데이터패드라인(117p)에 각각 전기적으로 접속된 게이트패드전극(126p)과 데이터패드전극(127p)을 통해 구동회로부로부터 각각 주사신호와 데이터신호를 인가 받게 된다.

[0055] 참고로, 도면부호 140b 및 140c는 상기 제 4 절연막에 형성된 제 2 콘택홀 및 제 3 콘택홀을 나타내며, 이때 상기 데이터패드전극(127p)은 상기 제 2 콘택홀(140b)을 통해 상기 데이터패드라인(117p)과 전기적으로 접속하게 된다. 또한, 상기 게이트패드전극(126p)은 상기 제 3 콘택홀(140c)을 통해 상기 게이트패드라인(116p)과 전기적으로 접속하게 된다.

[0056] 이하, 상기와 같이 구성되는 프린지 필드형 액정표시장치의 제조방법을 도면을 참조하여 상세히 설명한다.

[0057] 도 6a 내지 도 6h는 상기 도 5에 도시된 어레이 기관의 Va-Va'선과 Vb-Vb'선 및 Vc-Vc'선에 따른 제조공정을 순차적으로 나타내는 단면도로서, 좌측에는 화소부의 어레이 기관을 제조하는 공정을 나타내며 우측에는 차례대로

데이터 패드부와 게이트 패드부의 어레이 기판을 제조하는 공정을 예를 들어 나타내고 있다.

- [0058] 또한, 도 7a 내지 도 7h는 상기 도 5에 도시된 어레이 기판의 제조공정을 순차적으로 나타내는 평면도이다.
- [0059] 도 6a 및 도 7a에 도시된 바와 같이, 유리나 같은 투명한 절연물질로 이루어진 어레이 기판(110)의 화소부에 게이트전극(121)과 게이트라인(116)을 형성하며, 상기 어레이 기판(110)의 게이트패드부에 게이트패드라인(116p)을 형성한다.
- [0060] 이때, 상기 게이트전극(121)과 게이트라인(116) 및 게이트패드라인(116p)은 제 1 도전막을 상기 어레이 기판(110) 전면에 증착한 후 포토리소그래피공정(제 1 마스크공정)을 통해 선택적으로 패터닝하여 형성하게 된다.
- [0061] 여기서, 상기 제 1 도전막으로 알루미늄(aluminium; Al), 알루미늄 합금(Al alloy), 텅스텐(tungsten; W), 구리(copper; Cu), 크롬(chromium; Cr), 몰리브덴(molybdenum; Mo) 및 몰리브덴 합금 등과 같은 저저항 불투명 도전물질을 사용할 수 있다. 또한, 상기 제 1 도전막은 상기 저저항 도전물질이 두 가지 이상 적층된 다층구조로 형성할 수 있다.
- [0062] 다음으로, 도 6b 및 도 7b에 도시된 바와 같이, 상기 게이트전극(121)과 게이트라인(116) 및 게이트패드라인(116p)이 형성된 어레이 기판(110) 전면에 제 1 절연막(115a), 비정질 실리콘 박막, n+ 비정질 실리콘 박막 및 제 2 도전막을 형성한다.
- [0063] 이때, 상기 제 2 도전막은 소오스전극과 드레인전극 및 데이터라인을 구성하기 위해 알루미늄, 알루미늄 합금, 텅스텐, 구리, 크롬, 몰리브덴 및 몰리브덴 합금 등과 같은 저저항 불투명 도전물질로 이루어질 수 있다. 또한, 상기 제 2 도전막은 상기 저저항 도전물질이 두 가지 이상 적층된 다층구조로 형성할 수 있다.
- [0064] 이후, 포토리소그래피공정(제 2 마스크공정)을 통해 상기 비정질 실리콘 박막과 n+ 비정질 실리콘 박막 및 제 2 도전막을 선택적으로 제거함으로써 상기 어레이 기판(110)의 화소부에 상기 비정질 실리콘 박막으로 이루어진 액티브패턴(124)을 형성하며, 상기 액티브패턴(124) 상부에 상기 제 2 도전막으로 이루어진 소오스전극(122)과 드레인전극(123)을 형성한다.
- [0065] 이때, 상기 제 2 마스크공정을 통해 상기 어레이 기판(110)의 데이터라인 영역에 상기 제 2 도전막으로 이루어진 데이터라인(117)을 형성하는 동시에 상기 어레이 기판(110)의 데이터패드부에 상기 제 2 도전막으로 이루어진 데이터패드라인(117p)을 형성하게 된다.
- [0066] 이때, 상기 액티브패턴(124) 상부에는 상기 n+ 비정질 실리콘 박막으로 이루어지며 상기 액티브패턴(124)의 소오스/드레인영역과 상기 소오스/드레인전극(122, 123) 사이를 오믹-콘택(ohmic contact)시키는 오믹-콘택층(125n)이 형성되게 된다.
- [0067] 또한, 상기 데이터라인(117) 하부에는 상기 비정질 실리콘 박막과 n+ 비정질 실리콘 박막으로 이루어지며 상기 데이터라인(117)과 실질적으로 동일한 형태로 패터닝된 제 1 비정질 실리콘 박막패턴(120')과 제 1 n+ 비정질 실리콘 박막패턴(125')이 각각 형성되게 된다. 또한, 상기 데이터패드라인(117p) 하부에는 상기 비정질 실리콘 박막과 n+ 비정질 실리콘 박막으로 이루어지며 상기 데이터패드라인(117p)과 실질적으로 동일한 형태로 패터닝된 제 2 비정질 실리콘 박막패턴(120'')과 제 2 n+ 비정질 실리콘 박막패턴(125'')이 각각 형성되게 된다.
- [0068] 여기서, 본 발명의 실시예에 따른 상기 액티브패턴(124)과 소오스/드레인전극(122, 123) 및 데이터라인(117)은 하프-톤 마스크를 이용함으로써 한번의 마스크공정(제 2 마스크공정)을 통해 동시에 형성할 수 있게 된다. 다만, 본 발명이 이에 한정되는 것은 아니며 상기 액티브패턴(124)과 소오스/드레인전극(122, 123) 및 데이터라인(117)은 2번의 마스크공정을 통해 형성할 수도 있다.
- [0069] 다음으로, 도 6c 및 도 7c에 도시된 바와 같이, 상기 액티브패턴(124)과 소오스/드레인전극(122, 123) 및 데이터라인(117)이 형성된 어레이 기판(110) 전면에 제 2 절연막(115b)을 형성한다.
- [0070] 그리고, 상기 제 2 절연막(115b)을 포함하는 어레이 기판(110) 전면에 빛을 차단할 수 있는 소정의 수지막을 증착하거나 또는 도포한 후 포토리소그래피공정(제 3 마스크공정)을 통해 상기 수지막을 선택적으로 제거함으로써 상기 게이트라인(116)과 데이터라인(117) 상부 및 상기 드레인전극(123)의 일부를 제외한 박막 트랜지스터 영역에 소정의 블랙매트릭스(106)를 형성한다.
- [0071] 다음으로, 도 6d 및 도 7d에 도시된 바와 같이, 상기 블랙매트릭스(106)가 형성된 어레이 기판(110) 전면에 제 3 절연막(115c)을 형성한 후, 포토리소그래피공정(제 4 마스크공정)을 통해 선택적으로 제거함으로써 상기 어레이 기판(110)의 화소부에 상기 드레인전극(123)의 일부를 노출시키는 제 1 콘택홀(140a)을 형성한다.

- [0072] 이때, 상기 제 4 마스크공정을 통해 상기 제 2 절연막(115b)과 제 3 절연막(115c)을 선택적으로 제거함으로써 상기 어레이 기판(110)의 데이터패드부에 상기 데이터패드라인(117p)의 일부를 노출시키는 제 1 홀(H1)을 형성하는 한편, 상기 제 1 절연막(115a)과 제 2 절연막(115b) 및 제 3 절연막(115c)을 선택적으로 제거함으로써 상기 어레이 기판(110)의 게이트패드부에 상기 게이트패드라인(116p)의 일부를 노출시키는 제 2 홀(H2)을 형성하게 된다.
- [0073] 그리고, 도 6e 및 도 7e에 도시된 바와 같이, 상기 제 3 절연막(115c)이 형성된 어레이 기판(110) 전면에 제 3 도전막(130)을 형성한다.
- [0074] 이때, 상기 화소부의 제 3 도전막(130)은 상기 제 1 콘택홀을 통해 그 하부의 드레인전극(123)과 전기적으로 접속하게 되며, 상기 패드부의 제 3 도전막(130)은 상기 제 1 홀 및 제 2 홀을 통해 그 하부의 데이터패드라인(117p) 및 게이트패드라인(116p)에 각각 전기적으로 접속하게 된다.
- [0075] 이때, 상기 제 3 도전막(130)은 제 1 화소전극을 형성하기 위해 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)와 같은 투과율이 뛰어난 투명한 도전물질을 포함한다.
- [0076] 다음으로, 상기 제 3 도전막(130)이 형성된 어레이 기판(110) 전면에 감광 특성의 컬러 레지스트를 도포하고 마스크(제 5 내지 제 7 마스크공정)를 이용하여 광을 조사한 후, 현상액을 작용시켜 원하는 패턴을 형성함으로써 각 화소영역에 적색(R), 녹색(G) 및 청색(B)의 컬러필터(107)를 형성한다.
- [0077] 이와 같이 상기 본 발명의 실시예에 따른 프린지 필드형 액정표시장치는 어레이 기판(110)에 블랙매트릭스(106)와 컬러필터(107)를 함께 형성시킨 컬러필터 온 박막 트랜지스터 구조를 적용함으로써 상기 어레이 기판(110)과 컬러필터 기판(미도시)의 합착시 합착 마진을 고려할 필요가 없어 상기 블랙매트릭스(106)의 폭을 최소화할 수 있게되어 실질적으로 개구율이 향상되게 된다.
- [0078] 다음으로, 도 6f 및 도 7f에 도시된 바와 같이, 상기 컬러필터(107)가 형성된 어레이 기판(110) 전면에 제 4 도전막을 형성한 후, 포토리소그래피공정(제 8 마스크공정)을 이용하여 상기 제 3 도전막과 제 4 도전막을 선택적으로 패터닝함으로써 상기 어레이 기판(110)의 화소부에 각각 상기 제 3 도전막과 제 4 도전막으로 이루어진 제 1 화소전극(118')과 제 2 화소전극(118'')을 형성한다.
- [0079] 이때, 상기 제 8 마스크공정을 통해 상기 제 3 도전막과 제 4 도전막을 선택적으로 패터닝함으로써 상기 어레이 기판(110)의 데이터패드부에 각각 상기 제 3 도전막과 제 4 도전막으로 이루어진 제 1 데이터패드 연결전극(127p')과 제 2 데이터패드 연결전극(127p'')이 형성되는 한편, 상기 어레이 기판(110)의 게이트패드부에 각각 상기 제 3 도전막과 제 4 도전막으로 이루어진 제 1 게이트패드 연결전극(126p')과 제 2 게이트패드 연결전극(126p'')이 형성되게 된다.
- [0080] 여기서, 상기 제 4 도전막은 상기 제 2 화소전극을 형성하기 위해 인듐-틴-옥사이드 또는 인듐-징크-옥사이드와 같은 투과율이 뛰어난 투명한 도전물질을 포함한다.
- [0081] 이때, 상기 제 2 화소전극(118'')과 제 1 화소전극(118')은 상기 컬러필터(107)의 상, 하부에 각각 형성되어 상기 컬러필터(107)를 둘러싸게 되며, 그 하부의 상기 게이트라인(116)과 데이터라인(117)의 일부와 중첩되도록 상기 화소영역 내에 사각형태로 형성되게 된다.
- [0082] 그리고, 상기 제 1 데이터패드 연결전극(127p')과 제 2 데이터패드 연결전극(127p'')은 상기 제 1 홀을 통해 그 하부의 데이터패드라인(117p)과 전기적으로 접속하며, 상기 제 1 게이트패드 연결전극(126p')과 제 2 게이트패드 연결전극(126p'')은 상기 제 2 홀을 통해 그 하부의 게이트패드라인(116p)과 전기적으로 접속하게 된다.
- [0083] 다음으로, 도 6g 및 도 7g에 도시된 바와 같이, 상기 제 1, 제 2 화소전극(118', 118''), 제 1, 제 2 데이터패드 연결전극(127p', 127p'') 및 제 1, 제 2 게이트패드 연결전극(126p', 126p'')이 형성된 어레이 기판(110) 전면에 제 4 절연막(115d)을 형성한 후, 포토리소그래피공정(제 9 마스크공정)을 통해 선택적으로 제거함으로써 상기 어레이 기판(110)의 데이터패드부 및 게이트패드부에 각각 상기 제 2 데이터패드 연결전극(127p'') 및 제 2 게이트패드 연결전극(126p'')의 일부를 노출시키는 제 2 콘택홀(140b)과 제 3 콘택홀(140c)을 형성한다.
- [0084] 그리고, 도 6h 및 도 7h에 도시된 바와 같이, 상기 제 2 콘택홀과 제 3 콘택홀이 형성된 상기 4 절연막(115d) 전면에 투명한 도전물질로 이루어진 제 5 도전막을 형성한 후, 포토리소그래피공정(제 10 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 화소영역 내에 다수개의 슬릿(108s)을 가진 공통전극(108)을 형성한다.
- [0085] 이때, 상기 제 10 마스크공정을 이용하여 상기 제 5 도전막을 선택적으로 패터닝함으로써 상기 데이터패드부 및

게이트패드부에 각각 상기 제 2 콘택홀 및 제 3 콘택홀을 통해 상기 제 2 데이터패드 연결전극(127p) 및 제 2 게이트패드 연결전극(126p), 즉 실질적으로 그 하부의 데이터패드라인(117p) 및 게이트패드라인(116p)에 전기적으로 접속하는 데이터패드전극(127p) 및 게이트패드전극(126p)을 형성하게 된다.

- [0086] 이때, 상기 제 5 도전막은 상기 공통전극(108)과 데이터패드전극(127p) 및 게이트패드전극(126p)을 형성하기 위해 인듐-틴-옥사이드 또는 인듐-징크-옥사이드와 같은 투과율이 뛰어난 투명한 도전물질을 포함한다.
- [0087] 또한, 상기 본 발명의 실시예에 따른 공통전극(108)은 화소부 전체에 걸쳐 단일패턴으로 이루어지며, 상기 화소전극(118', 118")이 형성된 화소영역 내에는 상기 공통전극(108)에 다수개의 슬릿(108s)이 형성되게 된다.
- [0088] 이때, 상기 공통전극(108)은 화소부 전체에 걸쳐 단일패턴으로 이루어짐에 따라 상기 다수개의 슬릿(108s)이 형성되지 않은 영역인 게이트라인(116)과 데이터라인(117) 및 박막 트랜지스터 상부에도 형성되어 있는 것을 특징으로 한다. 참고로, 상기 화소부는 모든 화소영역이 모여 화상을 표시하는 어레이 기관(110)의 화상표시 영역을 의미한다.
- [0089] 도 8은 상기 도 6h에 도시된 어레이 기관과 컬러필터 기관이 합착하여 구성된 본 발명의 실시예에 따른 프린지 필드형 액정표시장치를 개략적으로 나타내는 단면도이다.
- [0090] 도면에 도시된 바와 같이, 본 발명의 실시예에 따른 어레이 기관(110)은 컬럼 스페이서(150)에 의해 일정한 셀 갭이 유지된 상태에서 화상표시 영역의 외곽에 형성된 실런트(미도시)에 의해 컬러필터 기관(105)과 대향하여 합착되게 된다.
- [0091] 참고로, 미설명 도면부호 108'은 배면 ITO를 나타낸다.
- [0092] 여기서, 상기 본 발명의 실시예의 프린지 필드형 액정표시장치는 액티브패턴으로 비정질 실리콘 박막을 이용한 비정질 실리콘 박막 트랜지스터를 예를 들어 설명하고 있으나, 본 발명이 이에 한정되는 것은 아니며 본 발명은 상기 액티브패턴으로 다결정 실리콘 박막을 이용한 다결정 실리콘 박막 트랜지스터에도 적용된다.
- [0093] 또한, 본 발명은 액정표시장치뿐만 아니라 박막 트랜지스터를 이용하여 제작하는 다른 표시장치, 예를 들면 구동 트랜지스터에 유기전계발광소자(Organic Light Emitting Diodes; OLED)가 연결된 유기전계발광 디스플레이장치에도 이용될 수 있다.
- [0094] 상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

도면의 간단한 설명

- [0095] 도 1은 일반적인 액정표시장치를 개략적으로 나타내는 분해사시도.
- [0096] 도 2는 일반적인 프린지 필드형 액정표시장치의 어레이 기관 일부를 나타내는 평면도.
- [0097] 도 3a 내지 도 3e는 상기 도 2에 도시된 어레이 기관의 II-II'선에 따른 제조공정을 순차적으로 나타내는 단면도.
- [0098] 도 4는 상기 도 3e에 도시된 어레이 기관과 컬러필터 기관이 합착하여 구성된 일반적인 프린지 필드형 액정표시장치를 개략적으로 나타내는 단면도.
- [0099] 도 5는 본 발명의 실시예에 따른 프린지 필드형 액정표시장치의 어레이 기관 일부를 개략적으로 나타내는 평면도.
- [0100] 도 6a 내지 도 6h는 상기 도 5에 도시된 어레이 기관의 Va-Va'선과 Vb-Vb선 및 Vc-Vc선에 따른 제조공정을 순차적으로 나타내는 단면도.
- [0101] 도 7a 내지 도 7h는 상기 도 5에 도시된 어레이 기관의 제조공정을 순차적으로 나타내는 평면도.
- [0102] 도 8은 상기 도 6h에 도시된 어레이 기관과 컬러필터 기관이 합착하여 구성된 본 발명의 실시예에 따른 프린지 필드형 액정표시장치를 개략적으로 나타내는 단면도.
- [0103] ** 도면의 주요부분에 대한 부호의 설명 **
- [0104] 105 : 컬러필터 기관 106: 블랙매트릭스

- [0105]

107 : 컬러필터

108 : 공통전극
- [0106]

108s : 슬릿

110 : 어레이 기판
- [0107]

116 : 게이트라인

117 : 데이터라인
- [0108]

118', 118" : 화소전극

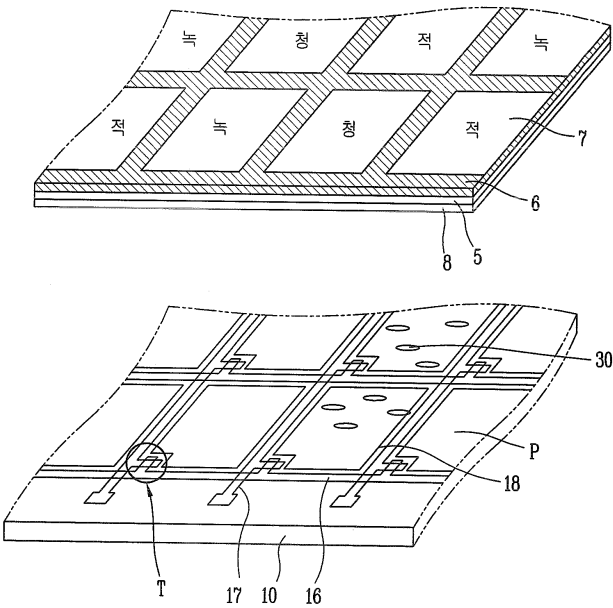
121 : 게이트전극
- [0109]

122 : 소오스전극

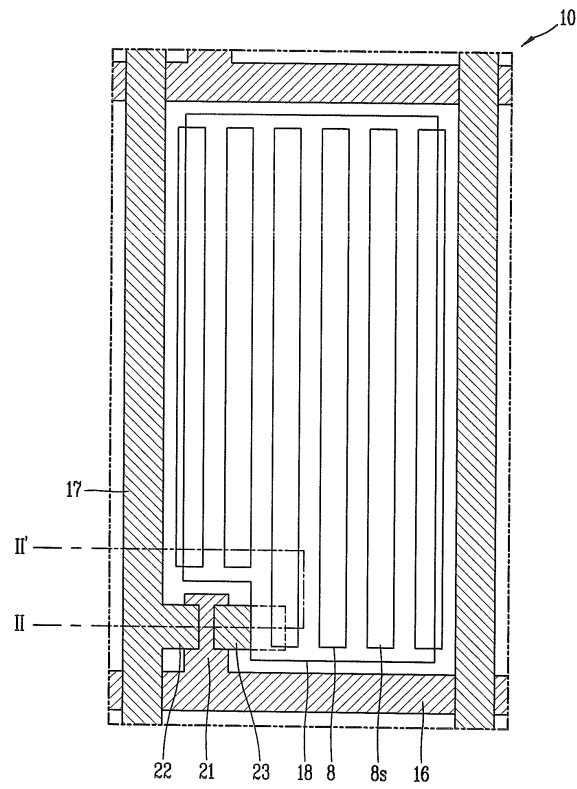
123 : 드레인전극

도면

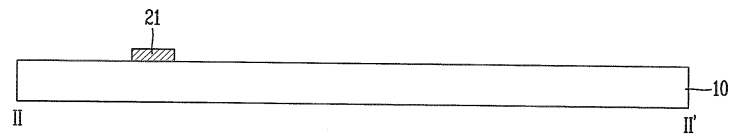
도면1



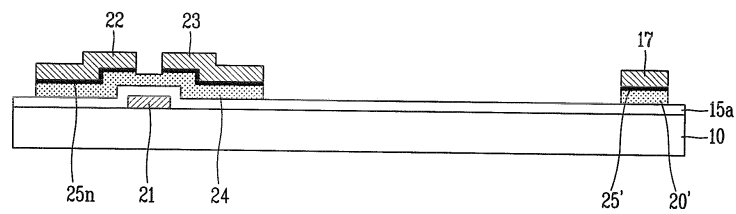
도면2



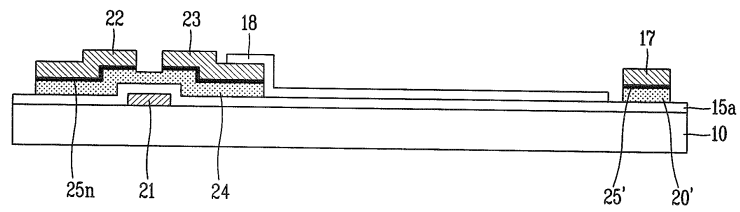
도면3a



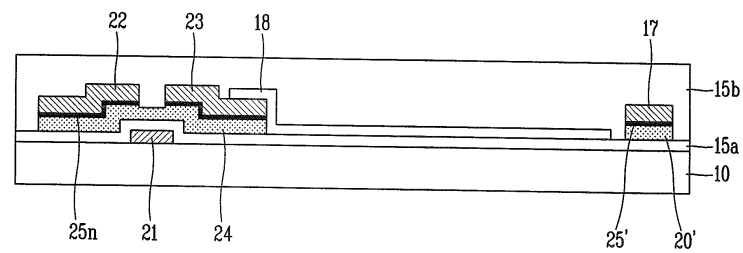
도면3b



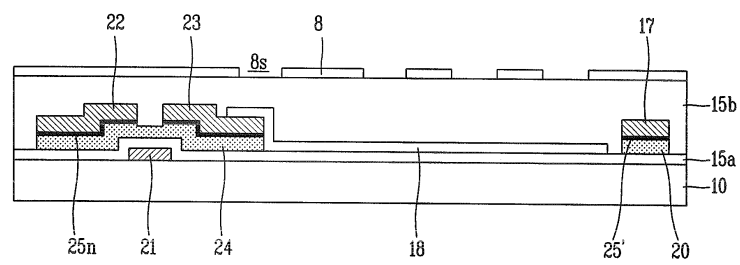
도면3c



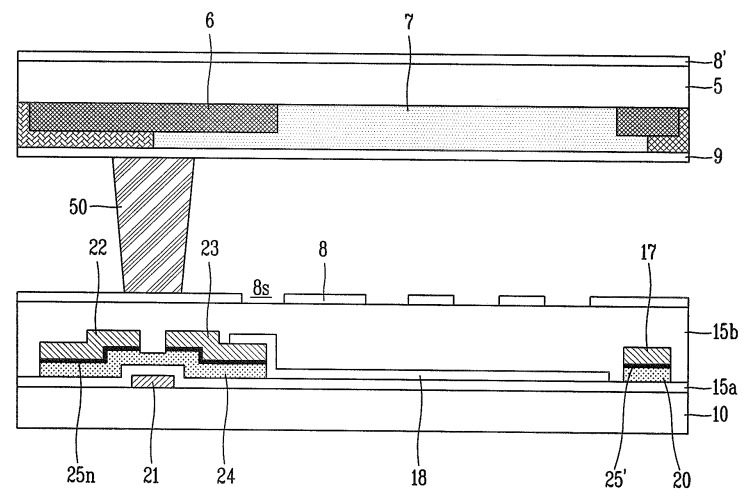
도면3d



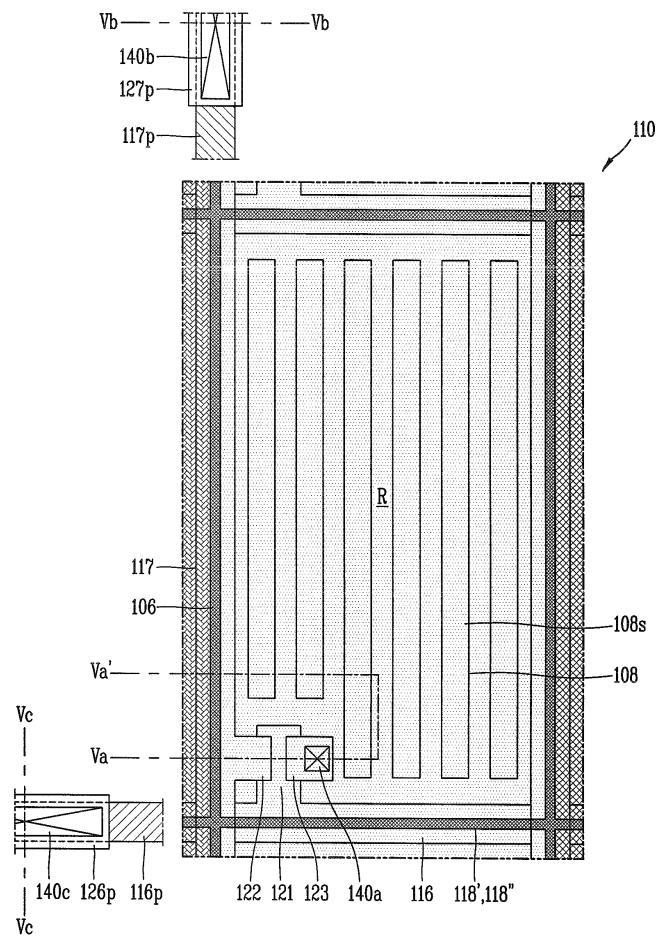
도면3e



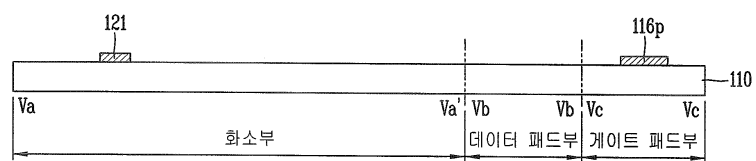
도면4



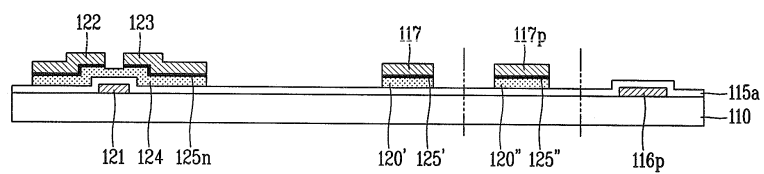
도면5



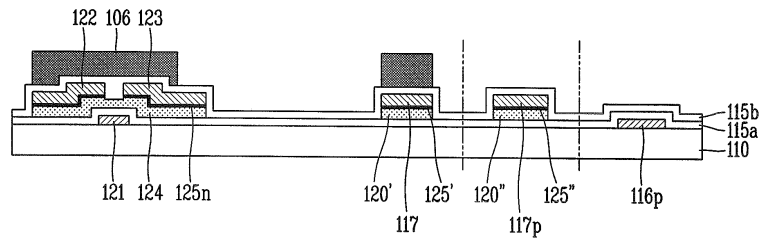
도면6a



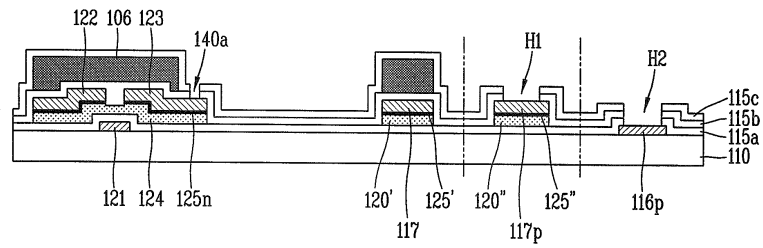
도면6b



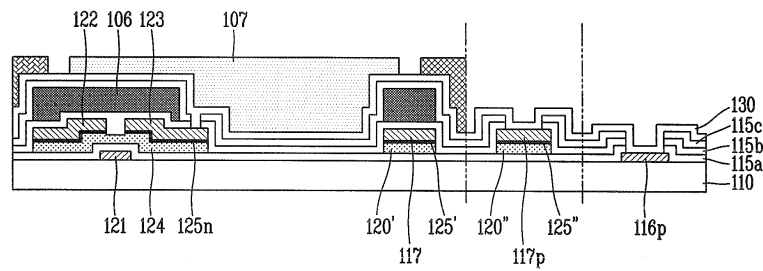
도면6c



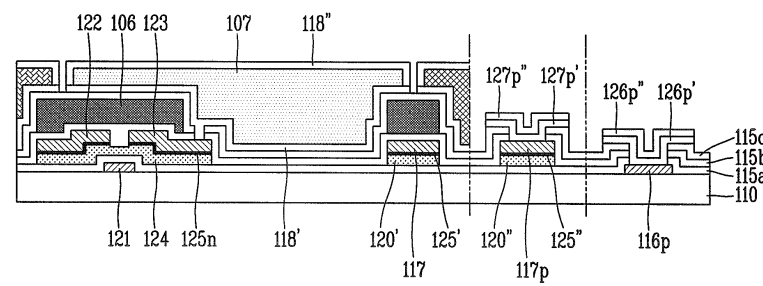
도면6d



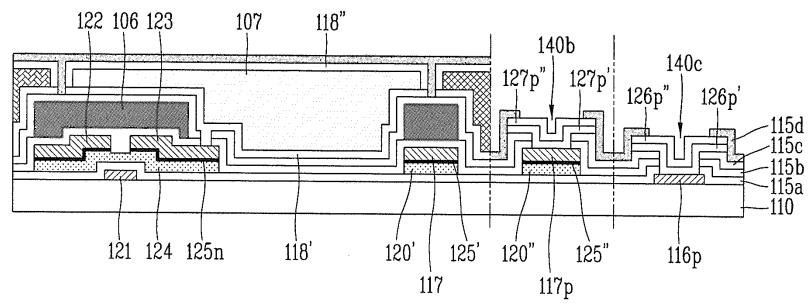
도면6e



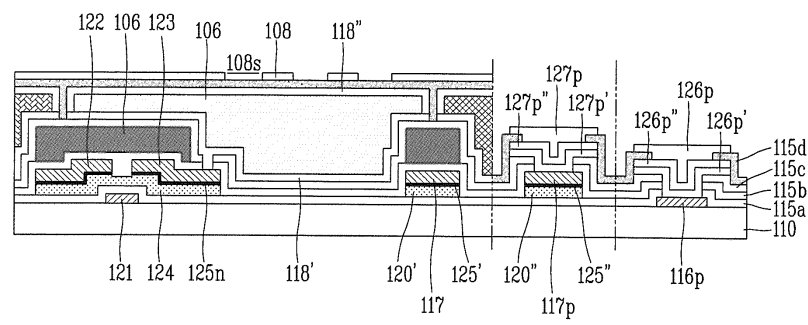
도면6f



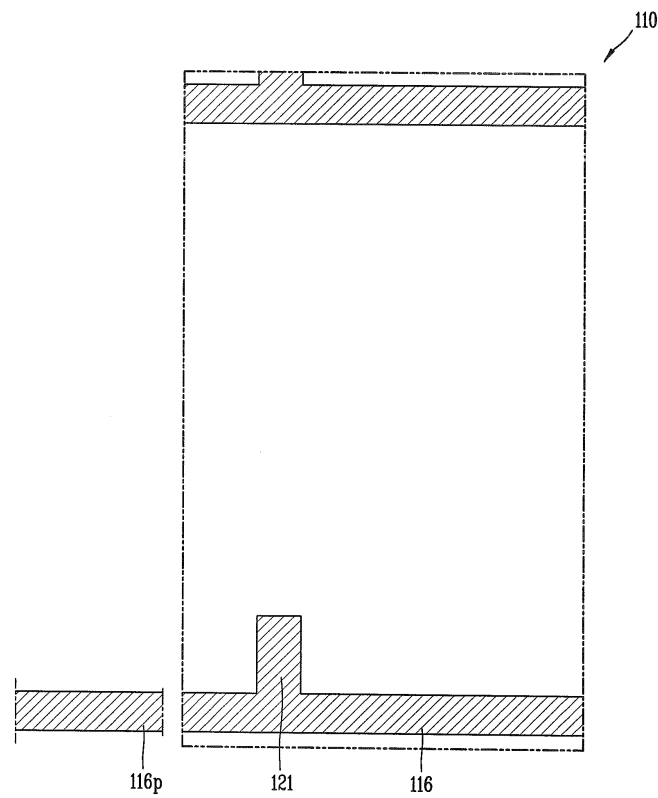
도면6g



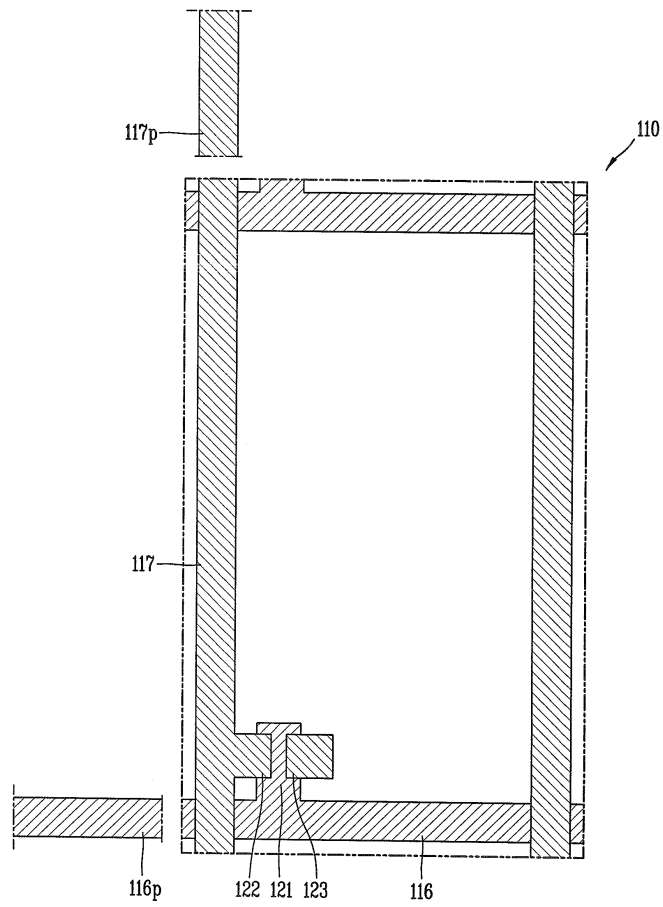
도면6h



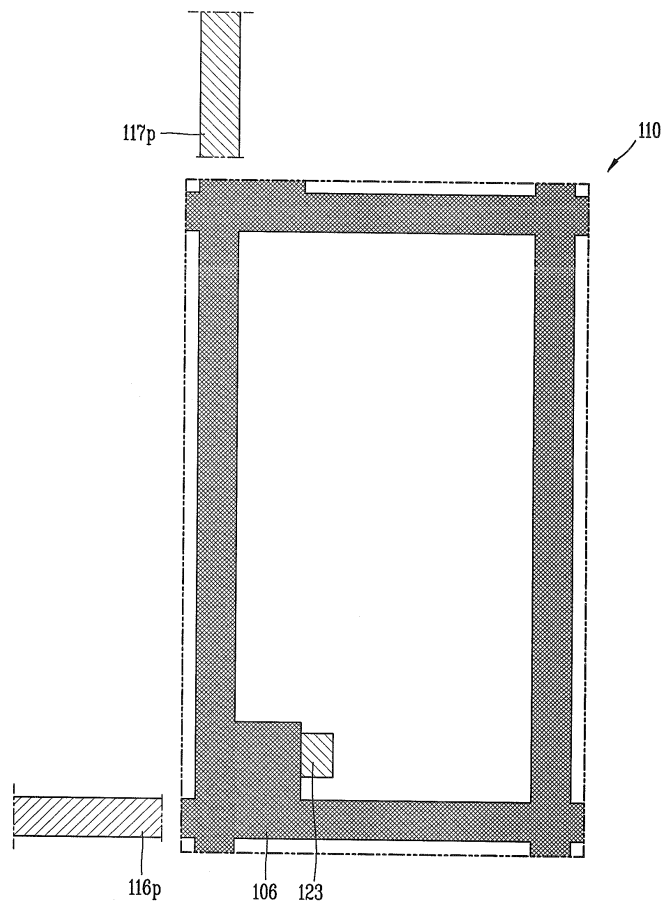
도면7a



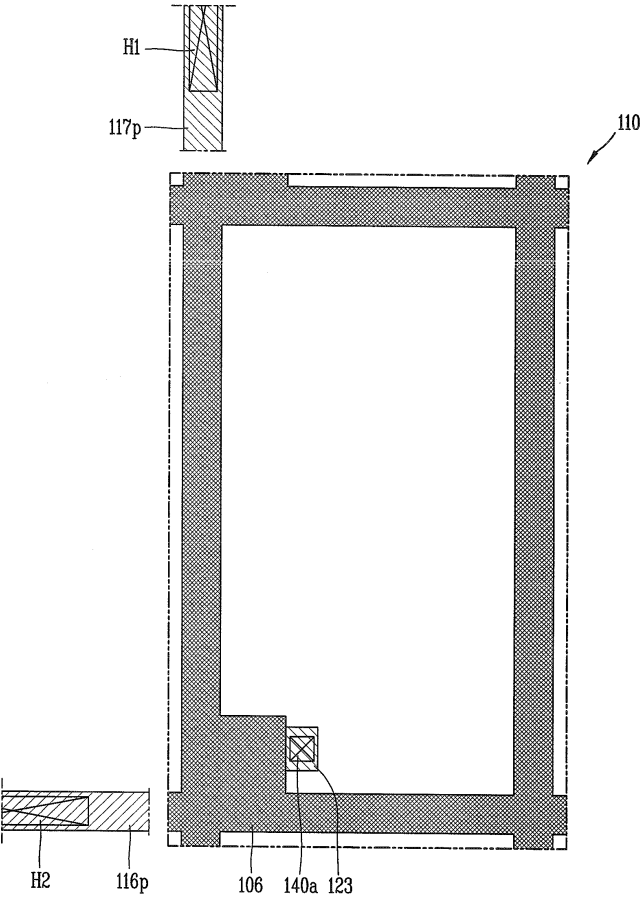
도면7b



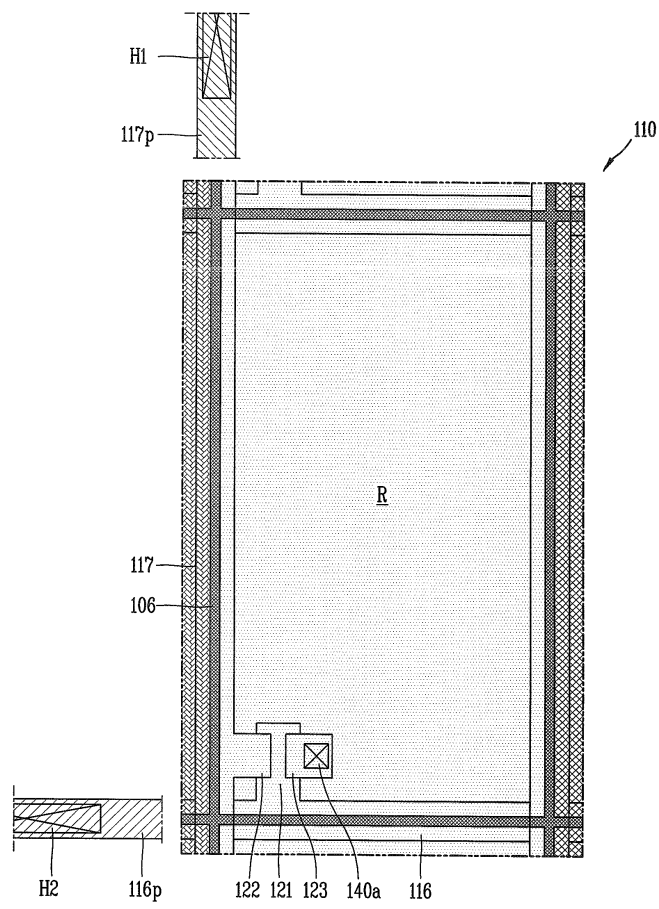
도면7c



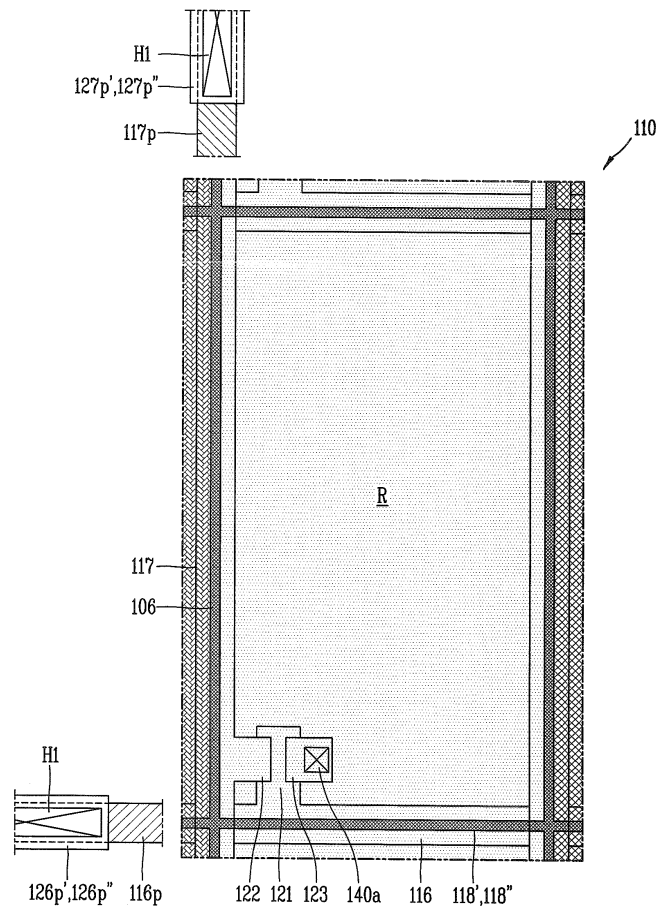
도면7d



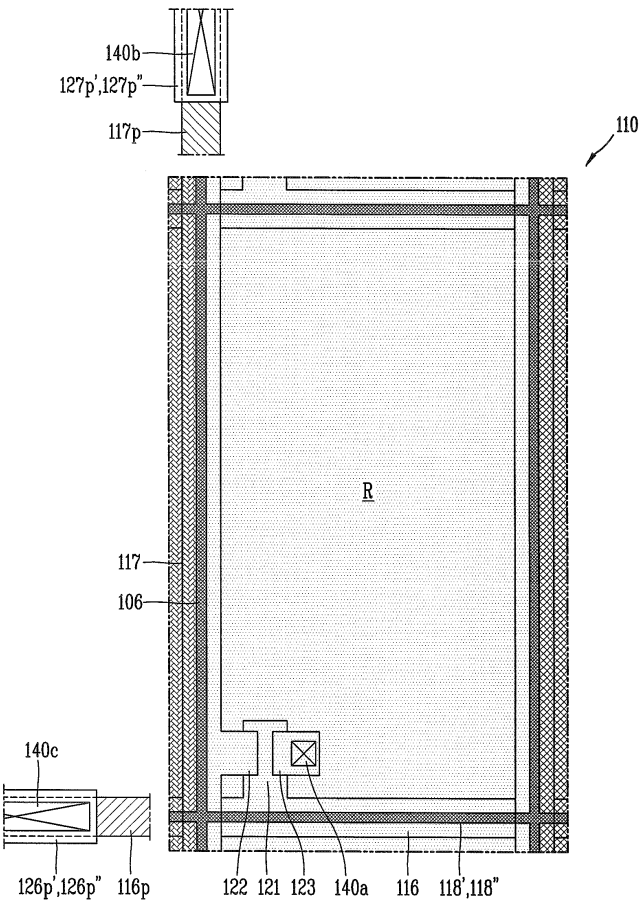
도면7e



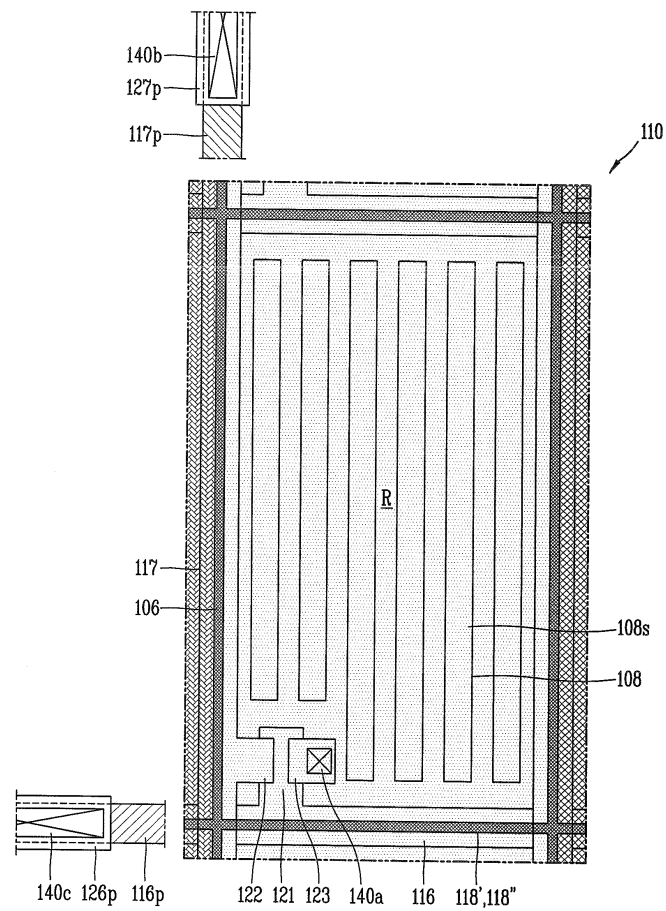
도면7f



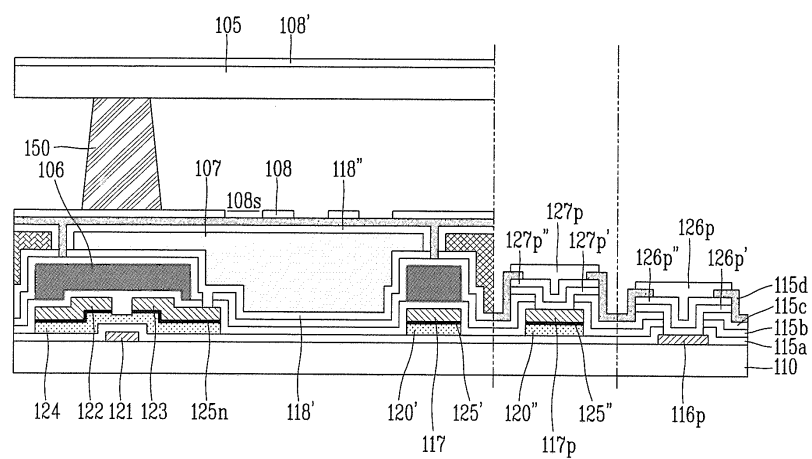
도면7g



도면7h



도면8



专利名称(译)	标题：边缘场型液晶显示装置及其制造方法		
公开(公告)号	KR101631620B1	公开(公告)日	2016-06-17
申请号	KR1020090097402	申请日	2009-10-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	NOH SO YOUNG 노소영 PARK SEUNG RYULL 박승렬		
发明人	노소영 박승렬		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/1343 G02F1/134363 G02F1/13439 G02F1/1335 G02F2001/134372		
代理人(译)	박장원		
其他公开文献	KR1020110040222A		
外部链接	Espacenet		

摘要(译)

用途：提供一种边缘场切换液晶显示装置及其制造方法，通过在薄膜晶体管上应用滤色器来减小键合余量，从而提高开口率。

