



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년02월11일

(11) 등록번호 10-1490478

(24) 등록일자 2015년01월30일

(51) 국제특허분류(Int. Cl.)

G02F 1/1335 (2006.01)

(21) 출원번호 10-2008-0067148

(22) 출원일자 2008년07월10일

심사청구일자 2013년06월24일

(65) 공개번호 10-2010-0006781

(43) 공개일자 2010년01월21일

(56) 선행기술조사문헌

KR1020080061128 A*

JP2007114729 A*

US05959706 A*

KR1020020022974 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

최상건

경기도 수원시 영통구 봉영로1744번길 16, 황골마을2단지아파트 황골248동 1903호 (영통동, 쌍용아파트)

(74) 대리인

팬코리아특허법인

전체 청구항 수 : 총 23 항

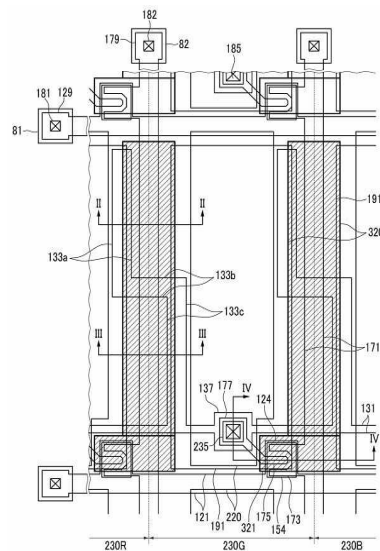
심사관 : 양성지

(54) 발명의 명칭 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치

(57) 요약

본 발명의 한 실시예에 따른 액정 표시 장치는 제1 및 제2 화소 전극의 사이를 덮는 착색된 보조 차광 부재를 포함할 수 있다. 또한 본 발명의 한 실시예에 따른 액정 표시 장치는 데이터선 아래에 위치하며 데이터선을 사이에 두고 데이터선과 나란하게 형성되어 있는 제1 및 제3 차폐 전극, 그리고 상기 제1 차폐 전극의 하단부와 상기 제3 차폐 전극의 상단부를 30-150 도의 각으로 연결하는 제2 차폐 전극을 포함할 수 있다. 본 발명은 화소 전극 간의 이격부를 통한 빛샘을 방지하고, 차폐 전극 간의 단락을 방지한다.

대표도 - 도1



특허청구의 범위

청구항 1

제1 기관,

상기 제1 기관에 형성되어 있는 차광 부재, 상기 차광 부재 위에 형성되어 있는 복수의 색 필터, 상기 색 필터 위에 각각 형성되어 있는 복수의 화소 전극, 상기 화소 전극 위에 형성되어 있고, 이웃하는 두 개의 상기 화소 전극 사이의 영역에 위치하는 보조 차광 부재를 포함하는 제1 표시판,

상기 제1 기관과 마주하는 제2 기관 및 상기 제2 기관에 형성되어 있는 공통 전극을 포함하는 제2 표시판,

상기 제1 표시판과 제2 표시판 사이에 형성되어 있는 액정층

을 포함하고,

상기 차광 부재와 상기 보조 차광 부재는 서로 중첩하는 액정 표시 장치.

청구항 2

제1항에서,

상기 보조 차광 부재의 폭은 6 ~ 13 μm 인 액정 표시 장치.

청구항 3

제2항에서,

상기 화소 전극 위에 상기 보조 차광 부재와 동일 재질로 형성되어 있는 기둥형 간격재(columnar spacer)를 더 포함하는 액정 표시 장치.

청구항 4

제2항에서,

상기 보조 차광 부재의 두께는 2 μm 보다 작은 액정 표시 장치.

청구항 5

제4항에서,

상기 제1 표시판은,

상기 제1 기관에 형성되어 있는 게이트선 및 유지 전극선,

상기 게이트선 및 상기 유지 전극선과 절연되어 교차하며 상기 차광 부재와 중첩하는 데이터선,

상기 게이트선과 연결되어 있는 게이트 전극, 상기 데이터선과 연결되어 있는 소스 전극, 상기 화소 전극과 연결되어 있는 드레인 전극을 포함하는 박막 트랜지스터,

상기 유지 전극선에 연결되어 있고 상기 드레인전극과중첩하는 위치에 형성되어 있는 유지 전극,

상기 유지 전극선에 연결되어 있고 상기 데이터선과 나란하게 형성되어 있는 제1 차폐 전극,

상기 데이터선을 기준으로 하여 상기 제1 차폐 전극의 맞은 편에 위치하고 상기 데이터선과 나란하게 형성되어 있는 제3 차폐 전극, 그리고

상기 제1 차폐 전극의 하단부와 상기 제3 차폐 전극의 상단부를 연결하는 제2 차폐 전극

을 더 포함하는 액정 표시 장치.

청구항 6

제5항에서,

상기 제2 차폐 전극은 상기 제1 차폐 전극 및 제3 차폐 전극과 30-150 도의 각을 이루며 연결되어 있는 액정 표

시 장치.

청구항 7

제5항에서,

상기 제1 차폐 전극과 제3 차폐 전극의 길이 비율은 1:2 ~ 2:1인 액정 표시 장치.

청구항 8

제1항에서,

상기 제1 표시판은,

상기 제1 기관에 형성되어 있는 게이트선 및 유지 전극선,

상기 게이트선 및 상기 유지 전극선과 절연되어 교차하며 상기 차광 부재와 중첩하는 데이터선,

상기 게이트선과 연결되어 있는 게이트 전극, 상기 데이터선과 연결되어 있는 소스 전극, 상기 화소 전극과 연결되어 있는 드레인 전극을 포함하는 박막 트랜지스터,

상기 유지 전극선에 연결되어 있고 상기 드레인 전극과 중첩하는 위치에 형성되어 있는 유지 전극,

상기 유지 전극선에 연결되어 있고 상기 데이터선과 나란하게 형성되어 있는 제1 차폐 전극,

상기 데이터선을 기준으로 하여 상기 제1 차폐 전극의 맞은 편에 위치하고 상기 데이터선과 나란하게 형성되어 있는 제3 차폐 전극, 그리고

상기 제1 차폐 전극의 하단부와 상기 제3 차폐 전극의 상단부를 연결하는 제2 차폐 전극

을 더 포함하는 액정 표시 장치.

청구항 9

제8항에서,

상기 제2 차폐 전극은 상기 제1 차폐 전극 및 제3 차폐 전극과 30-150 도의 각을 이루며 연결되어 있는 액정 표시 장치.

청구항 10

제8항에서,

상기 제1 차폐 전극과 제3 차폐 전극의 길이 비율은 1:2 ~ 2:1인 액정 표시 장치.

청구항 11

제8항에서,

상기 제1 내지 제3 차폐 전극의 폭은 각각 3 ~ 4 μm 인 액정 표시 장치.

청구항 12

제11항에서,

상기 제2 차폐 전극의 폭은 상기 제1 및 제3 차폐 전극의 폭보다 작은 액정 표시 장치.

청구항 13

절연 기관,

상기 절연 기관에 형성되어 있으며 게이트 전극을 포함하는 게이트선,

상기 절연 기관에 형성되어 있으며 차폐 전극을 포함하는 유지 전극선,

상기 게이트선 및 상기 유지 전극선 위에 형성되어 있는 게이트 절연막,

상기 게이트 절연막 위에 형성되어 있는 반도체층,
 상기 게이트 절연막 위에 형성되어 있으며 상기 반도체층 위에 형성되어 있는 소스 전극을 포함하는 데이터선,
 상기 반도체층 위에서 상기 소스 전극과 마주하는 드레인 전극,
 상기 데이터선 및 상기 드레인 전극 위에 형성되어 있고, 상기 데이터선을 덮고 있는 차광 부재,
 상기 드레인 전극과 연결되어 있는 화소 전극, 그리고
 상기 화소 전극 위에 형성되어 있고, 상기 데이터선과 중첩하는 보조 차광 부재
 를 포함하고, 상기 차폐 전극은
 상기 유지 전극선에 연결되어 있고 상기 데이터선과 나란하게 형성되어 있는 제1 차폐 전극,
 상기 데이터선을 기준으로 하여 상기 제1 차폐 전극의 맞은 편에 위치하고 상기 데이터선과 나란하게 형성되어
 있는 제3 차폐 전극, 그리고
 상기 제1 차폐 전극의 하단부와 상기 제3 차폐 전극의 상단부를 연결하는 제2 차폐 전극
 을 포함하고,
 상기 차광 부재와 상기 보조 차광 부재는 서로 중첩하는 박막 트랜지스터 표시판.

청구항 14

제13항에서,
 상기 유지 전극선은 상기 드레인 전극과 중첩하는 유지 전극을 더 포함하는 박막 트랜지스터 표시판.

청구항 15

제14항에서,
 상기 제1 및 제3 차폐 전극의 길이 비율은 1:2 ~ 2:1인 박막 트랜지스터 표시판.

청구항 16

삭제

청구항 17

제13항에서,
 상기 보조 차광 부재의 폭은 6 ~ 13 μm 인 박막 트랜지스터 표시판.

청구항 18

제17항에서,
 상기 반도체층과 중첩하는 상기 화소 전극 위에 상기 보조 차광 부재와 동일 재질로 형성되어 있는 기둥형 간격재(columnar spacer)를 더 포함하는 박막 트랜지스터 표시판.

청구항 19

제17항에서,
 상기 보조 차광 부재의 두께는 2 μm 보다 작은 박막 트랜지스터 표시판.

청구항 20

제13항에서,
 상기 제1 내지 제3 차폐 전극의 폭은 각각 3 ~ 4 μm 인 박막 트랜지스터 표시판.

청구항 21

제20항에서,
상기 제2 차폐 전극의 폭은 상기 제1 및 제3 차폐 전극의 폭보다 작은 박막 트랜지스터 표시판.

청구항 22

제13항에서,
상기 제2 차폐 전극은 상기 제1 차폐 전극 및 제3 차폐 전극과 30-150 도의 각을 이루며 연결되어 있는 박막 트랜지스터 표시판.

청구항 23

삭제

청구항 24

제13항에서,
상기 반도체층과 중첩하는 상기 화소 전극 위에 상기 보조 차광 부재와 동일 재질로 형성되어 있는 기둥형 간격재(columnar spacer)를 더 포함하는 박막 트랜지스터 표시판.

청구항 25

제13항에서,
상기 차광 부재 위에 형성되어 있는 색필터를 더 포함하는 박막 트랜지스터 표시판.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 박막 트랜지스터 표시판 및 이를 포함하는 표시 장치에 관한 것이다. 보다 구체적으로, 본 발명은 색 필터 및 차광 부재를 포함한 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치에 관한 것이다.

배경 기술

[0002] 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극(field generating electrode)이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고, 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치의 개구율 향상, RGB 감마 왜곡 현상 개선, 빛샘 방지 등을 통하여 표시 품질을 향상시키기 위하여, 다양한 구조를 가진 액정 표시 장치가 개발되고 있다.

발명의 내용

해결하고자하는 과제

[0004] 본 발명의 목적은 액정 표시 장치에서 화소 전극 간의 이격부를 통해 빛샘이 발생하는 것을 방지하는 것이다.

[0005] 본 발명의 다른 목적은 액정 표시 장치에서 차폐 전극 간의 단락(short)을 방지하는 것이다.

[0006] 본 발명의 또 다른 목적은 액정 표시 장치의 개구율을 증가시키면서 소비전력을 감소시키는 것이다.

[0007] 본 발명의 또 다른 목적은 액정 표시 장치의 RGB 감마 왜곡 현상을 개선한 것이다.

[0008] 본 발명의 상기 및 기타의 목적들은 하기 설명되는 본 발명에 의하여 모두 달성될 수 있다.

과제 해결수단

- [0009] 본 발명의 한 실시예에 따른 표시 장치는, 제1 기관, 상기 제1 기관 위에 형성되어 있는 차광 부재, 상기 차광 부재 위에 형성되어 있는 복수의 색 필터, 상기 색 필터 위에 각각 형성되어 있는 복수의 화소 전극, 상기 화소 전극 위에 형성되어 있고, 이웃하는 두 개의 상기 화소 전극 사이의 영역에 위치하는 보조 차광 부재를 포함하는 제1 표시판, 상기 제1 기관과 마주하는 제2 기관 및 상기 제2 기관 위에 형성되어 있는 공통 전극을 포함하는 제2 표시판, 상기 제1 표시판과 제2 표시판 사이에 형성되어 있는 액정층을 포함한다.
- [0010] 상기 보조 차광 부재의 폭은 6 ~ 13 μm 일 수 있다.
- [0011] 상기 보조 차광 부재는 기둥형 간격재(columnar spacer)를 더 포함할 수 있다.
- [0012] 상기 기둥형 간격재 부분을 제외한 부분에서 상기 보조 차광 부재의 두께는 2 μm 보다 작을 수 있다.
- [0013] 상기 제1 표시판은, 상기 제1 기관 위에 형성되어 있는 게이트선, 상기 제1 기관 위에 형성되어 있는 유지 전극선, 상기 게이트선 및 상기 유지 전극선과 절연되어 교차하며 상기 차광 부재와 중첩하는 데이터선, 상기 게이트선과 연결되어 있는 게이트 전극, 상기 데이터선과 연결되어 있는 소스 전극, 상기 화소 전극과 연결되어 있는 드레인 전극을 포함하는 박막 트랜지스터, 상기 유지 전극선에 연결되어 있고 상기 드레인 전극과 중첩하는 위치에 형성되어 있는 유지 전극, 상기 유지 전극선에 연결되어 있고 상기 데이터선과 나란하게 형성되어 있는 제1 차폐 전극, 상기 데이터선을 기준으로 하여 상기 제1 차폐 전극의 맞은 편에 위치하고 상기 데이터선과 나란하게 형성되어 있는 제3 차폐 전극, 그리고 상기 제1 차폐 전극의 하단부와 상기 제3 차폐 전극의 상단부를 연결하는 제2 차폐 전극을 더 포함할 수 있다.
- [0014] 상기 제2 차폐 전극은 상기 제1 차폐 전극 및 제3 차폐 전극과 30-150 도의 각을 이루며 연결되어 있을 수 있다.
- [0015] 상기 제1 차폐 전극과 제3 차폐 전극의 길이 비율은 1:2 ~ 2:1일 수 있다.
- [0016] 상기 제1 내지 제3 차폐 전극의 폭은 각각 3 ~ 4 μm 일 수 있다.
- [0017] 상기 제2 차폐 전극의 폭은 상기 제1 및 제3 차폐 전극의 폭보다 작을 수 있다.
- [0018] 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판은 절연 기관, 상기 절연 기관 위에 형성되어 있으며 게이트 전극을 포함하는 게이트선, 상기 절연 기관 위에 형성되어 있으며 차폐 전극을 포함하는 유지 전극선, 상기 게이트선 및 상기 유지 전극선 위에 형성되어 있는 게이트 절연막, 상기 게이트 절연막 위에 형성되어 있는 반도체층, 상기 게이트 절연막 위에 형성되어 있으며 상기 반도체층 위에 형성되어 있는 소스 전극을 포함하는 데이터선, 상기 반도체층 위에서 상기 소스 전극과 마주하는 드레인 전극, 상기 데이터선 및 드레인 전극 위에 형성되어 있고, 상기 데이터선을 덮고 있는 차광 부재, 상기 차광 부재 위에 형성되어 있는 색필터, 상기 색필터 위에 형성되어 있고, 상기 드레인 전극과 연결되어 있는 화소 전극을 포함하고, 상기 차폐 전극은 상기 유지 전극선에 연결되어 있고 상기 데이터선과 나란하게 형성되어 있는 제1 차폐 전극, 상기 데이터선을 기준으로 하여 상기 제1 차폐 전극의 맞은 편에 위치하고 상기 데이터선과 나란하게 형성되어 있는 제3 차폐 전극, 그리고 상기 제1 차폐 전극의 하단부와 상기 제3 차폐 전극의 상단부를 연결하는 제2 차폐 전극을 포함한다.
- [0019] 상기 유지 전극선은 상기 드레인 전극과 중첩하는 유지 전극을 더 포함할 수 있다.
- [0020] 상기 화소 전극 위에 형성되어 있고, 상기 데이터선과 중첩하는 보조 차광 부재를 더 포함할 수 있다.
- [0021] 상기 보조 차광 부재는 기둥형 간격재(columnar spacer)를 더 포함할 수 있다.

효 과

- [0022] 본 발명의 제1 및 제3 차폐 전극은 서로 마주보는 부분이 존재하지 않기 때문에, 차폐 전극 간의 단락 현상이 방지된다.
- [0023] 본 발명의 차폐 전극의 구조는 개구율을 향상시키고, RGB 감마 왜곡 현상을 개선한다.
- [0024] 본 발명의 제1 및 제3 차폐 전극의 길이가 유사한 경우, 화소 좌우측의 커플링(coupling)을 동등하게 유지할 수 있고, RGB 감마 왜곡 현상과 물결 현상(waterfall)을 감소시킨다.
- [0025] 본 발명의 차광 부재의 폭이 약 13 μm 이하인 경우, 개구율이 증가하고 RGB 감마 왜곡 현상이 개선되며, 소비전력이 감소한다.
- [0026] 본 발명의 차광 부재가 3 μm 이상 좌측 또는 우측으로 평행 이동하여 오정렬되어 있는 경우에도, 착색된 보조 차

광 부재가 이격부를 가리고 있기 때문에 이격부에서 빛샘이 발생할 수 없다.

발명의 실시를 위한 구체적인 내용

- [0027] 첨부한 도면을 참고로 하여 본 발명의 실시예에 대해 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 도면부호가 사용되었다. 또한 널리 알려져 있는 공지기술의 경우 그 구체적인 설명은 생략한다.
- [0028] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 한편, 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 "아래에" 있다고 할 때, 이는 다른 부분 "바로 아래에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 한편, 어떤 부분이 다른 부분 "바로 아래에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0029] 그러면, 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 도 1 내지 도 6을 참고하여 상세하게 설명한다.
- [0030] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 2는 도 1의 액정 표시 장치를 II-II 선을 따라 자른 단면도이고, 도 3은 도 1의 액정 표시 장치를 III-III 선을 따라 자른 단면도이고, 도 4는 도 1의 액정 표시 장치를 IV-IV 선을 따라 자른 단면도이다.
- [0031] 도 1 내지 도 4를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 서로 마주하는 제1 표시판(100)과 제2 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함하고 있다.
- [0032] 액정층(3)은 양(+) 또는 음(-)의 유전율 이방성을 가질 수 있으며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판(100, 200)의 표면에 대하여 거의 수평 또는 수직을 이루도록 배향될 수 있다.
- [0033] 표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(도시하지 않음)이 형성되어 있을 수 있으며 이들은 수평 배향막일 수 있다. 표시판(100, 200)의 바깥쪽 면에는 편광판(도시하지 않음)이 구비될 수 있다.
- [0034] 먼저, 제1 표시판(100)에 대하여 설명한다.
- [0035] 제1 표시판(100)은 기판(110) 안쪽 면 위에 형성되어 있는 박막 트랜지스터를 더 포함할 수 있다.
- [0036] 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 게이트선(gate line)(121) 및 유지 전극선(storage electrode line)(131)이 형성되어 있다.
- [0037] 게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 위로 돌출한 복수의 게이트 전극(gate electrode)(124)을 포함한다.
- [0038] 유지 전극선(131)은 소정의 전압을 인가 받으며 게이트선(121)과 거의 나란하게 뻗어 있다. 유지 전극선(131)은 아래쪽의 게이트선(121)에 인접해 있다. 유지 전극선(131)은 거의 정사각형인 유지 전극(primary storage electrode)(137) 및 제1 내지 제3 차폐 전극(secondary storage electrode)(133a, 133b, 133c)을 포함한다. 유지 전극선(131)의 모양 및 배치는 여러 가지로 변형될 수 있다.
- [0039] 제1 차폐 전극(133a) 및 제3 차폐 전극(133c)은 데이터선(171) 아래에 위치하며, 각각 데이터선(171)과 평행하게 배치되어 있다. 제1 차폐 전극(133a)의 하단부와 제3 차폐 전극(133c)의 상단부는 제2 차폐 전극(133b)으로 연결되어 있다. 제2 차폐 전극(133b)과 제1 및 제3 차폐 전극(133a, 133c)의 연결 각도는 30-150 도일 수 있다. 30 도 이하에서는 절곡부의 패턴 형성에 이상이 발생할 수 있고, 150 도 이상에서는 차폐 전극(133a, 133b, 133c)의 정전 용량이 감소할 수 있다.
- [0040] 직각이거나 둔각일 수 있다. 이러한 차폐 전극(133a, 133b, 133c)의 구조는 개구율을 향상시키고, RGB 감마 왜곡 현상이 개선시킬 뿐 아니라, 차폐 전극 간의 단락 현상을 방지할 수 있다.
- [0041] 본 발명의 실시예와는 달리, 제1 및 제3 차폐 전극(133a, 133c)이 데이터선에 평행하게 서로 마주보게 각각 좌우로 배치된 액정 표시 장치의 경우, 개구율 감소를 줄이기 위해 차폐 전극 간격을 최소화해야 하며 이로 인해 패턴 불량이나 이물에 의해 차폐 전극 간에 단락이 발생할 수 있다는 문제점이 있다. 실제, 차폐 전극 간의 간격은 ACI(after cleaning inspection) 기준으로 약 4 μm 이고, ADI(after development inspection) 기준으로 약

2.5 μm 로서 매우 좁다. 그러나 본 발명의 실시예에 따르면, 제1 및 제3 차폐 전극(133a, 133c)이 서로 마주보는 부분이 존재하지 않기 때문에, 차폐 전극 간의 단락 현상이 방지되는 것이다.

[0042] 제1 내지 제3 차폐 전극(133a, 133b, 133c)은 그 폭이 각각 3~4 μm 일 수 있다. 이때, 제1 내지 제3 차폐 전극(133a, 133b, 133c)의 폭이 동일할 필요는 없다. 개구율을 감소시키지 않는 범위 내에서 제1 및 제3 차폐 전극(133a, 133c)의 폭은 4 μm 까지 넓어질 수 있고, 제2 차폐 전극(133b)의 폭은 3 μm 까지 좁아질 수 있다.

[0043] 제1 및 제3 차폐 전극(133a, 133c)의 길이의 비율은 1:2~2:1일 수 있다. 도 1은 제1 및 제3 차폐 전극(133a, 133c)의 길이의 비가 1:1인 경우를 나타낸 것이다. 제1 및 제3 차폐 전극(133a, 133c)의 길이가 동일하기 때문에, 화소 좌우측의 커플링(coupling)을 동등하게 유지할 수 있고, RGB 감마 왜곡 현상과 물결 현상(waterfall)을 감소시킨다. 제1 및 제3 차폐 전극(133a, 133c)의 길이의 비는 1:1인 경우가 가장 바람직하지만, 1:2~2:1일 경우에도 감마 왜곡 현상과 물결 현상을 감소시킬 수 있다.

[0044] 게이트선(121) 및 유지 전극선(131)위에는 질화규소(SiN_x) 또는 산화규소(SiO_x) 따위로 만들어진 게이트 절연막(140)이 형성되어 있다.

[0045] 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 섬형 반도체(semiconductor island)(154)가 형성되어 있다. 섬형 반도체(154)는 게이트 전극(124) 위에 위치한다.

[0046] 섬형 반도체(154) 위에는 섬형 저항성 접촉 부재(ohmic contact)(163, 165)가 형성되어 있다. 저항성 접촉 부재(163, 165)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.

[0047] 저항성 접촉 부재(163, 165) 및 게이트 절연막(140) 위에는 데이터선(171)과 드레인 전극(drain electrode)(175)이 형성되어 있다.

[0048] 데이터선(171)은 데이터 전압을 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 데이터선(171)은 제1 및 제3 차폐 전극(133a, 133c)과 평행하게 배치되며, 게이트 전극(124)과 인접해 있다. 데이터선(171)은 게이트 전극(124) 위에서 데이터선(171)과 연결된 소스 전극(source electrode)(173)을 포함한다. 본 실시예에서는 소스 전극(173)이 옆으로 누운 U자형으로 형성되었으나 이는 다양하게 변형될 수 있다.

[0049] 드레인 전극(175)은 소스 전극(173)과 이격되어 있으며, 가는 부분(narrow portion)과 넓은 부분(wide portion)(177)을 포함한다. 가는 부분은 소스 전극(173)으로 일부 둘러싸인 끝 부분을 포함하며, 넓은 부분(177)은 대략 정사각형이고 유지 전극(137)과 중첩한다. 드레인 전극(175)의 넓은 부분(177)은 유지 전극(137)과 거의 동일한 면적을 차지하지만 유지 전극(137)을 벗어나지 않는다.

[0050] 게이트 전극(124), 소스 전극(173) 및 드레인 전극(175)은 반도체(154)와 함께 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 반도체(154)에 형성되어 있다.

[0051] 저항성 접촉 부재(163, 165)는 그 아래의 반도체(154)와 그 위의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 이들 사이의 접촉 저항을 낮추어 준다. 반도체(154)에는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)으로 가리지 않고 노출된 부분이 있다.

[0052] 데이터선(171), 드레인 전극(175) 및 노출된 반도체(154) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 질화규소나 산화규소 따위의 무기 절연물로 만들어진 하부막(lower film)(180p)과 상부막(upper film)(180q)을 포함한다. 하부막(180p)과 상부막(180q) 중 어느 하나는 생략될 수 있다. 하부막(180p)은 유기 절연막을 더 포함할 수 있다.

[0053] 보호막(180)에는 드레인 전극(175)의 넓은 부분(177)을 드러내는 접촉 구멍(185)이 형성되어 있다.

[0054] 하부막(180p) 위에는 차광 부재(black matrix)(220)가 형성되어 있다. 차광 부재(220)의 폭이 약 13 μm 이하인 경우, 개구율이 증가하고 RGB 감마 왜곡 현상이 개선되며, 소비전력이 감소한다.

[0055] 하부막(180p) 또는 차광 부재(220) 위에는 적색, 녹색 및 청색 색 필터(230R, 230G, 230B)가 형성되어 있다. 색 필터(230R, 230G, 230B)는 인접한 데이터선(171) 사이의 영역을 차지한다. 색 필터(230R, 230G, 230B)의 좌우 경계는 데이터선(171) 위에 위치하며 데이터선(171)을 따라 세로로 길게 뻗을 수 있으며 이 경우 색 필터(230R, 230G, 230B)는 띠 모양이 될 수 있다.

- [0056] 색 필터(230R, 230G, 230B)에는 드레인 전극(175)의 넓은 부분(177) 위에 위치하는 개구부(235)가 형성되어 있다. 개구부(235)는 드레인 전극(175)의 넓은 부분(177)과 거의 동일한 면적을 차지하지만 넓은 부분(177)을 벗어나지 않는다. 접촉 구멍(185)은 개구부(235)의 경계선 안쪽에 위치한다.
- [0057] 색 필터(230R, 230G, 230B)는 안료를 포함하는 감광성 유기물로 만들어질 수 있다.
- [0058] 보호막(180)의 상부막(180q) 위에는 화소 전극(pixel electrode)(191)과 접촉 보조 부재(contact assistant)(81, 82)가 이 형성되어 있다. 화소 전극(191) 및 접촉 보조 부재(81, 82)는 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.
- [0059] 접촉 보조 부재(81, 82)는 접촉 구멍(181, 182)를 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 각각 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.
- [0060] 화소 전극(191)은 접촉 구멍(185)을 통하여 박막 트랜지스터의 드레인 전극(175)과 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 화소 전극(191)은 제2 표시판(200)의 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(191, 270) 사이의 액정층(3)의 액정 분자의 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 휘도가 달라진다.
- [0061] 화소 전극(191)과 공통 전극(270)은 액정 축전기(liquid crystal capacitor)를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.
- [0062] 화소 전극(191) 및 이에 연결된 드레인 전극(175)은 유지 전극(137) 및 차폐 전극(133a, 133b, 133c)을 포함하는 유지 전극선(131)과 중첩하여 유지 축전기(storage capacitor)를 이룬다.
- [0063] 화소 전극(191) 사이에는 착색된 보조 차광 부재(320)가 형성되어 있다. 보조 차광 부재(320)은 화소 전극(191) 간의 이격부 전체를 덮으며, 상부막(180q)이나 색 필터(230R, 230G)와 접한다. 따라서, 차광 부재(220)가 3 μm 이상 좌측 또는 우측으로 평행 이동하여 오정렬되어 있는 경우에도, 착색된 보조 차광 부재(320)가 이격부를 가리고 있기 때문에 이격부에서 빛샘이 발생하지 않는다.
- [0064] 보조 차광 부재(320)의 두께는 약 2 μm 이내로 함으로써, 보조 차광 부재(320)의 높이 증가에 기인한 액정 분자 배열 이상으로 발생할 수 있는 빛샘을 방지한다. 화소 전극(191) 간의 이격부는 대략 6 μm 이고 그 이격부 전체를 덮어야 하기 때문에, 보조 차광 부재(320)의 폭은 약 6 μm 이상인 것이 바람직하다. 그러나 보조 차광 부재(320)의 폭이 약 13 μm 이상이 되면 개구율이 감소하기 때문에, 보조 차광 부재(320)의 폭은 약 13 μm 미만인 것이 바람직하다.
- [0065] 착색된 보조 차광 부재(320)는 유기물 따위로 만들어진다. 보조 차광 부재(320)는 그 일부로써 기둥형 간격재(columnar spacer)(321)를 더 포함할 수 있다. 기둥형 간격재(321)는 액정층(3)의 간격을 유지한다. 기둥형 간격재(321)의 두께는 보조 차광 부재(320)의 두께보다 두껍다. 서로 다른 두께의 기둥형 간격재(321)와 보조 차광 부재(320)를 만들기 위하여 하프 톤 마스크(half ton mask)를 사용할 수 있으며, 음각 또는 양각 방식을 모두 사용할 수 있다.
- [0066] 다음, 제2 표시판(200)에 대하여 설명한다.
- [0067] 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 덮개막(overcoat)(도시하지 않음)이 형성되어 있다. 덮개막은 유기 또는 무기 절연물로 만들어질 수 있으며, 생략할 수 있다.
- [0068] 덮개막 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 ITO, IZO 등의 투명한 도전체 따위로 만들어지며, 공통 전압(common voltage)을 인가 받는다.
- [0069] 공통 전극(270) 위에는 배향막이 형성될 수 있으며, 이 경우 배향막이 제1 표시판(100)과 접한다.
- [0070] 도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다. 도 5의 액정 표시 장치의 제1 차폐 전극(133a)이 데이터선(171)의 오른쪽에 위치하고 있고, 제3 차폐 전극(133c)이 데이터선(171)의 왼쪽에 위치하고 있다는 것을 제외하고는 도 5의 액정 표시 장치는 상술한 도 1의 액정 표시 장치와 유사하다.
- [0071] 도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다. 도 6의 액정 표시 장치는 제1 및 제3 차폐 전극(133a, 133c)의 길이의 비가 2:1이라는 것을 제외하고는 상술한 도 1의 액정 표시 장치와 유사하다.
- [0072] 본 발명의 단순한 변형 내지 변경은 이 분야의 통상의 지식을 가진 자에 의하여 용이하게 실시될 수 있으며, 이

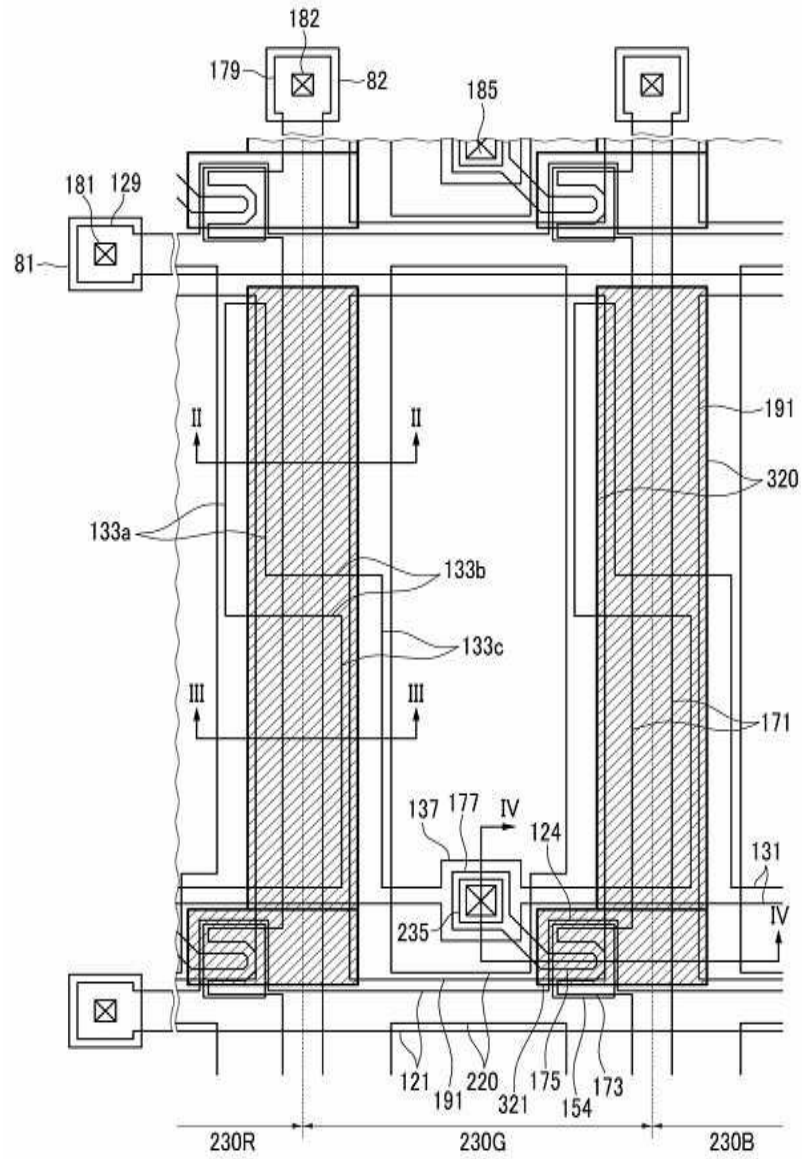
러한 변형이나 변경은 모두 본 발명의 영역에 포함되는 것으로 볼 수 있다.

도면의 간단한 설명

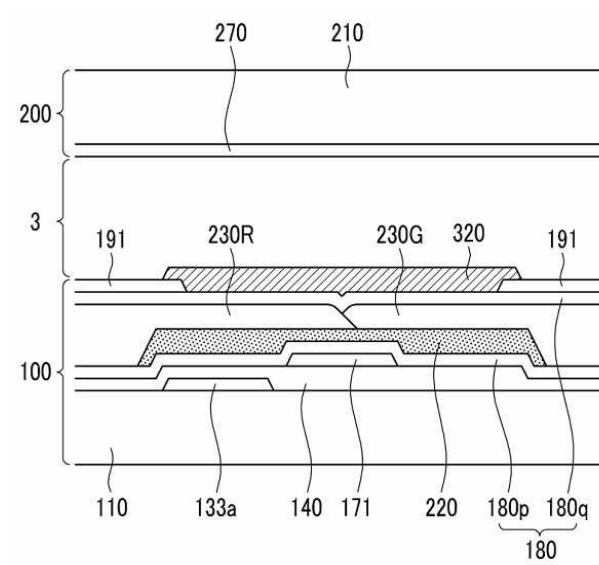
[0073]	도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.	
[0074]	도 2는 도 1의 액정 표시 장치를 II-II 선을 따라 자른 단면도이다.	
[0075]	도 3은 도 1의 액정 표시 장치를 III-III 선을 따라 자른 단면도이다.	
[0076]	도 4는 도 1의 액정 표시 장치를 IV-IV 선을 따라 자른 단면도이다.	
[0077]	도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.	
[0078]	도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.	
[0079]	* 도면의 주요 부호에 대한 간단한 설명 *	
[0080]	3: 액정층	81, 82: 접촉 보조 부재
[0081]	100: 제1 표시판	110: 기관
[0082]	121, 129: 게이트선	124: 게이트 전극
[0083]	131: 유지 전극선	133a, 133b, 133c: 차폐 전극
[0084]	137: 유지 전극	140: 게이트 절연막
[0085]	154: 반도체	163, 165: 저항성 접촉 부재
[0086]	171, 179: 데이터선	173: 소스 전극
[0087]	175, 177: 드레인 전극	180, 180p, 180q: 보호막
[0088]	181, 182, 185: 접촉 구멍	191: 화소 전극
[0089]	200: 제2 표시판	210: 기관
[0090]	220: 차광 부재	230R, 230G, 230B: 색 필터
[0091]	232R, 232G, 232R: 돌출부	235: 개구부
[0092]	270: 공통 전극	320: 보조 차광 부재
[0093]	321: 기둥형 간격재	

도면

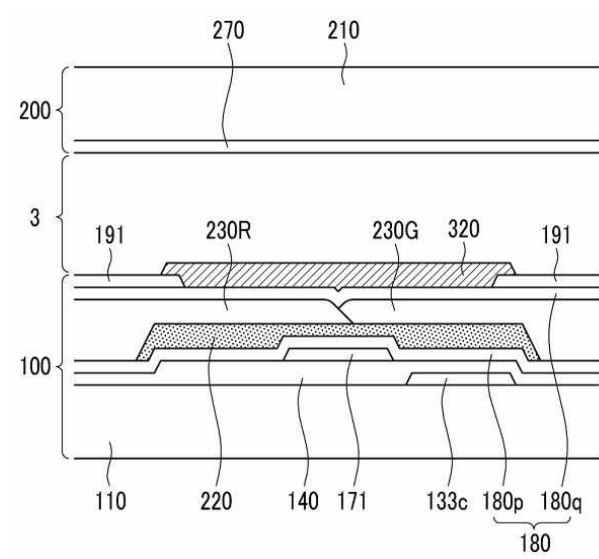
도면1



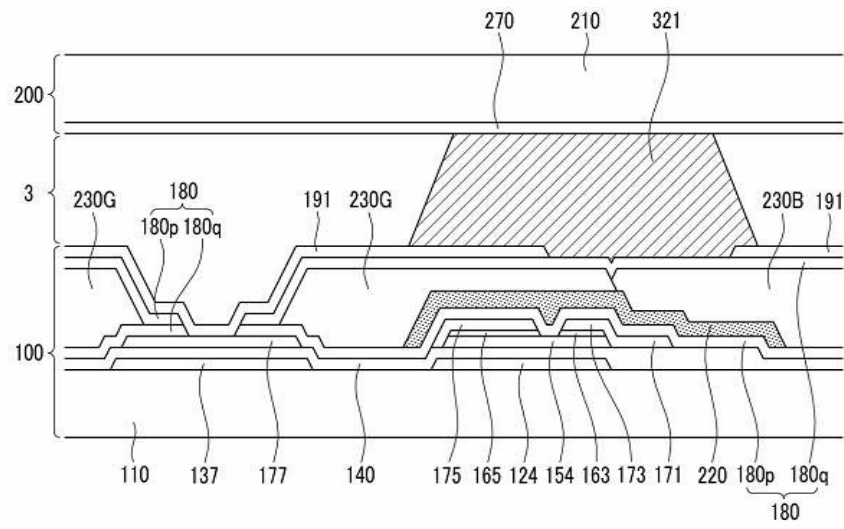
도면2



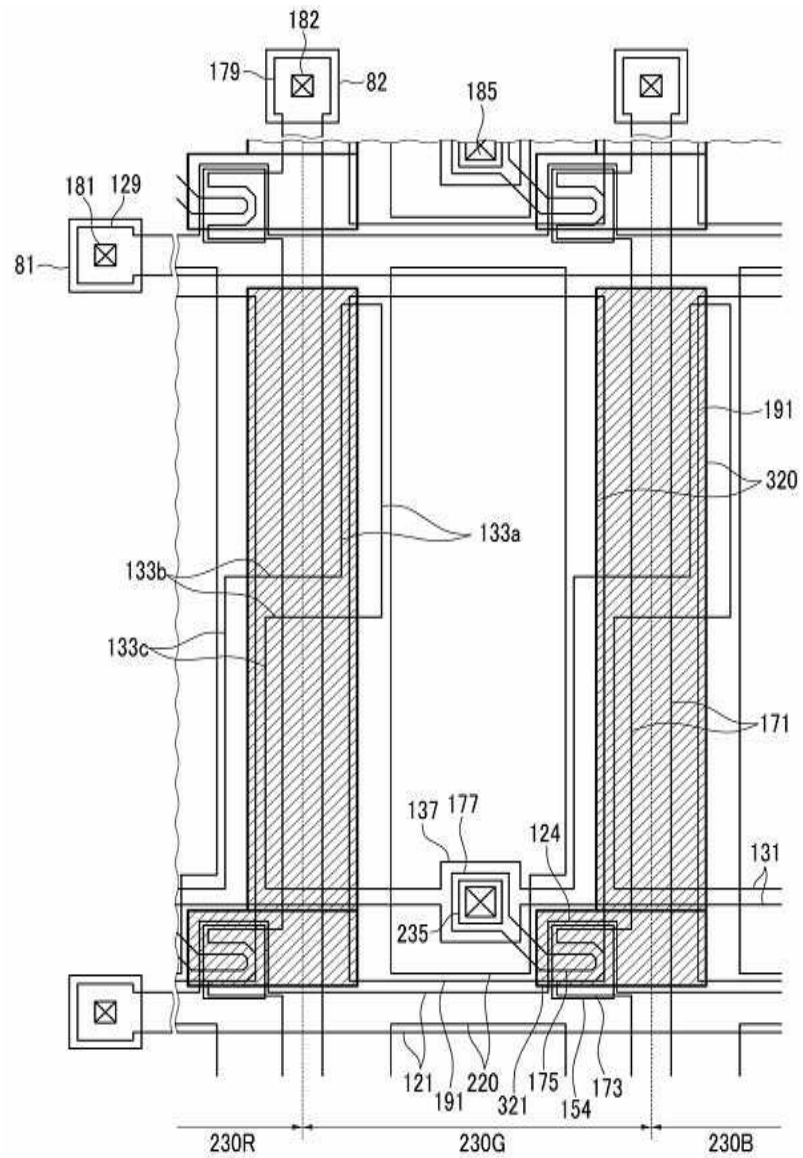
도면3



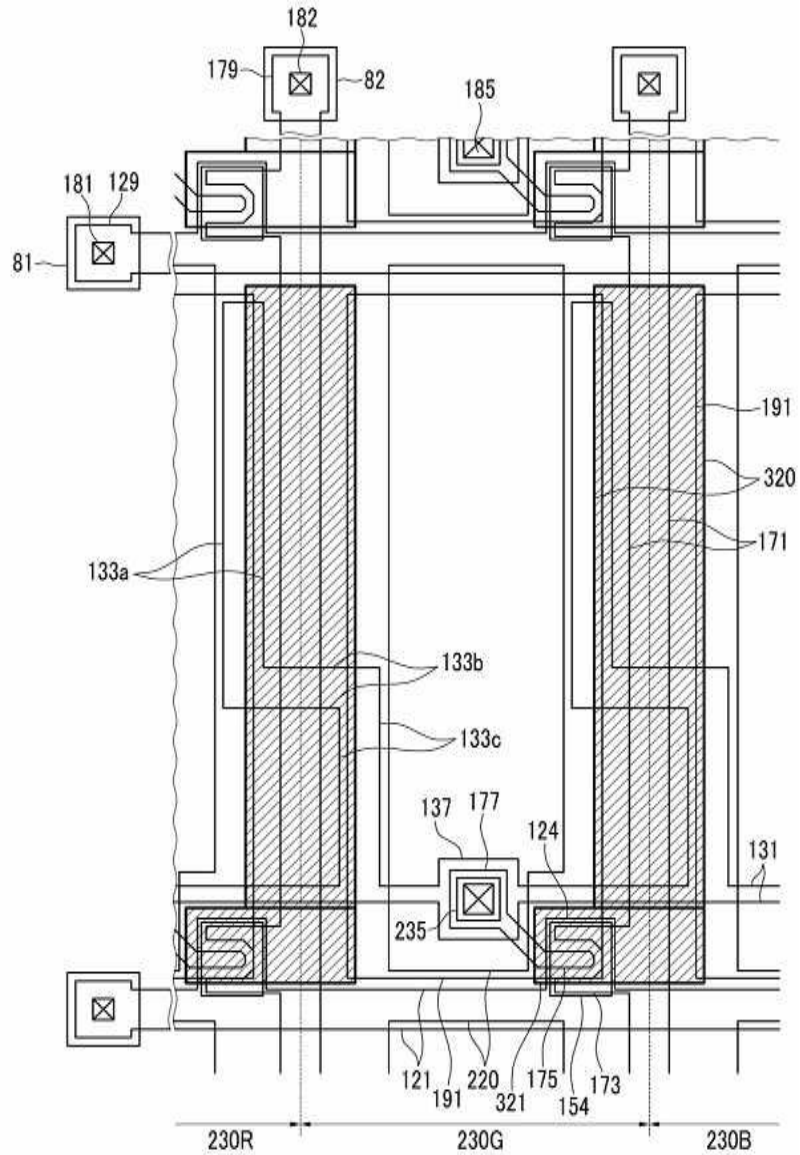
도면4



도면5



도면6



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 제24항 끝줄

【변경전】

박막 트랜스터 표시판

【변경후】

박막 트랜지스터 표시판

专利名称(译)	标题：薄膜晶体管显示面板和包括其的液晶显示装置		
公开(公告)号	KR101490478B1	公开(公告)日	2015-02-11
申请号	KR1020080067148	申请日	2008-07-10
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHOI SANG GUN		
发明人	CHOI, SANG GUN		
IPC分类号	G02F1/1335		
CPC分类号	G02F1/13394 G02F2001/136236 G02F1/136209 G02F2001/136222 G02F2201/40 G02F2001/13629		
其他公开文献	KR1020100006781A		
外部链接	Espacenet		

摘要(译)

根据本发明示例性实施例的液晶显示器包括覆盖第一和第二像素电极之间的空间的彩色辅助光阻挡构件。第一和第三屏蔽电极放置在数据线下面。第一和第三屏蔽电极平行于数据线设置并且彼此跨越数据线。第二屏蔽电极以约30度至约150度的角度连接第一屏蔽电极的底端和第三屏蔽电极的顶端。利用这种结构，防止了像素电极之间的间隙处的漏光和屏蔽电极之间可能的短路。

