



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2013년07월22일  
(11) 등록번호 10-1288397  
(24) 등록일자 2013년07월16일

(51) 국제특허분류(Int. Cl.)  
G02F 1/1343 (2006.01) G02F 1/1335 (2006.01)  
(21) 출원번호 10-2009-0068262  
(22) 출원일자 2009년07월27일  
심사청구일자 2009년07월27일  
(65) 공개번호 10-2010-0136880  
(43) 공개일자 2010년12월29일  
(30) 우선권주장  
098120566 2009년06월19일 대만(TW)  
(56) 선행기술조사문헌  
KR1020080048961 A\*  
KR1019990070867 A\*  
JP09511086 A\*  
US20070242054 A1\*  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
티피케이 터치 솔루션스 인코포레이션  
대만 타이페이시타 114 네이후 디스트릭트 민 환  
이스트 로드 섹션 6 넘버 13-18 6층  
(72) 발명자  
류 첸-유  
대만 타이완 320 타오위안 카운티 종리 시티 롱시  
호 로드 레인 239 넘버 25 10층  
(74) 대리인  
유미특허법인

전체 청구항 수 : 총 30 항

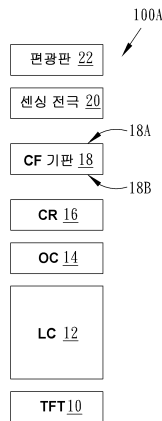
심사관 : 윤성주

(54) 발명의 명칭 터치 기능을 가진 IPS형 액정 디스플레이

(57) 요약

본 발명은 터치 기능을 가진 IPS(In-Plane Switching)형 액정 디스플레이로서, 주로 액정층, 전극쌍이 형성된 액티브 매트릭스(active matrix) 트랜지스터 기관, 컬러 필터(CF) 기관 및 센싱 전극층(sensing electrode layer)을 포함한다. 센싱 전극층은 컬러 필터 기관 상부 또는 하부에 형성되거나, 두 부분으로 나뉘어 컬러 필터 기관의 상부 및 하부에 각각 형성될 수 있다.

대표도 - 도2



**특허청구의 범위****청구항 1**

액정층,

상기 액정층 하부에 위치하는 액티브 매트릭스 트랜지스터 기관,

상기 액티브 매트릭스 트랜지스터 기관 위에 형성되고, 화소 전극(pixel electrode) 및 공통 전극(common electrode)을 포함하며, 상기 화소 전극과 상기 공통 전극 사이에, 액정층 내 액정의 회전을 제어하는 측방향 수평 전기장이 형성되는 전극쌍(electrode pair),

상기 액정층 상부에 위치하는 컬러 필터(CF) 기관,

상기 컬러 필터 기관 위에 형성되고 접촉 위치를 감지하는 센싱 전극층, 및

상기 센싱 전극층과 상기 액정층 사이에 위치하고, 상기 액정층으로부터 상기 센싱 전극층으로 미치는 전기장 영향을 줄이는 차폐(shielding)층

을 포함하는 터치 기능을 가진 IPS형 액정 디스플레이(In-Plan Switching LCD).

**청구항 2**

제1항에 있어서,

상기 센싱 전극층은,

복수의 제1 센싱 전극을 포함하고, 제1 측방향으로 서로 인접한 상기 제1 센싱 전극 사이에 제1 연결 도선이 연결된 제1 측방향 전극층, 및

복수의 제2 센싱 전극을 포함하고, 제2 측방향으로 서로 인접한 상기 제2 센싱 전극 사이에 제2 연결 도선이 연결된 제2 측방향 전극층

을 포함하고,

서로 대응하는 상기 제1 연결 도선과 상기 제2 연결 도선 간은 전기적으로 서로 절연되어 있는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 3**

제2항에 있어서,

상기 제1 측방향 전극층과 상기 제2 측방향 전극층은 서로 다른 층에 위치하고, 상기 제1 측방향 전극층과 상기 제2 측방향 전극층 사이에 절연층을 포함하는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 4**

제2항에 있어서,

상기 제1 센싱 전극과 상기 제2 센싱 전극은 동일한 층에 위치하고, 상기 제1 연결 도선과 상기 제2 연결 도선 간의 중첩부에 상기 제1 연결 도선과 상기 제2 연결 도선을 전기적으로 서로 절연시키는 절연 블록이 형성되어 있는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 5**

제2항에 있어서,

상기 제1 센싱 전극과 상기 제2 센싱 전극은 동일한 층에 위치하고, 절연층을 사용하여 상기 제1 연결 도선과 상기 제2 연결 도선의 중첩부가 접촉으로 인해 도통되는 것을 방지하며, 상기 절연층은 상기 제1 센싱 전극 위치에서 관통 구멍(via hole)을 가지고, 상기 제1 연결 도선은 상기 관통 구멍을 통해 상기 제1 센싱 전극과 연결되는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 6**

제1항에 있어서,

상기 센싱 전극층은, 서로 이격되어 나란히 형성된 복수의 센싱 전극을 포함하고, 상기 센싱 전극 각각의 양단에는 도선이 연결되어 있는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 7**

제1항에 있어서,

상기 센싱 전극층은,

제1 축방향으로 서로 이격되어 나란히 형성된 복수의 장형 제1 센싱 전극, 및

제2 축방향으로 서로 이격되어 나란히 형성된 복수의 장형 제2 센싱 전극을 포함하고,

상기 장형 제1 센싱 전극과 상기 장형 제2 센싱 전극은 전기적으로 서로 절연되어 있는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 8**

제1항에 있어서,

상기 차폐층이 광 차단층(BM)인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 9**

액정층,

상기 액정층 하부에 위치하는 액티브 매트릭스 트랜지스터 기관,

상기 액티브 매트릭스 트랜지스터 기관 위에 형성되고, 화소 전극(pixel electrode) 및 공통 전극(common electrode)을 포함하며, 상기 화소 전극과 상기 공통 전극 사이에, 상기 액정층 내의 액정의 회전을 제어하는 축방향 수평 전기장이 형성되는 전극쌍(electrode pair),

상기 액정층 상부에 위치하는 컬러 필터(CF) 기관,

상기 컬러 필터 기관과 액정층 사이에 형성되고 접촉 위치를 감지하는 센싱 전극층, 및

상기 센싱 전극층과 상기 액정층 사이에 위치하고, 상기 액정층으로부터 상기 센싱 전극층으로 미치는 전기장 영향을 줄이는 차폐(shielding)층

을 포함하는 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 10**

제9항에 있어서,

상기 센싱 전극층은,

복수의 제1 센싱 전극을 포함하고, 제1 축방향으로 서로 인접한 제1 센싱 전극 사이에 제1 연결 도선이 연결된 제1 축방향 전극층, 및

복수의 제2 센싱 전극을 포함하고, 제2 축방향으로 서로 인접한 제2 센싱 전극 사이에 제2 연결 도선이 연결된 제2 축방향 전극층을 포함하고,

서로 대응하는 상기 제1 연결 도선과 상기 제2 연결 도선 간은 전기적으로 서로 절연되어 있는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 11**

제10항에 있어서,

상기 제1 연결 도선은 광 차단층(BM)인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 12**

제10항에 있어서,

상기 제1 촉방향 전극층은 광 차단층(BM)인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 13**

제9항에 있어서,

상기 센싱 전극층은 광 차단층(BM)인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 14**

제10항에 있어서,

상기 제1 촉방향 전극층과 상기 제2 촉방향 전극층은 서로 다른 층에 위치하고, 상기 제1 촉방향 전극층과 상기 제2 촉방향 전극층 사이에 절연층을 포함하는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 15**

제14항에 있어서,

상기 절연층은 컬러 레지스트(CR)층인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 16**

제10항에 있어서,

상기 제1 센싱 전극과 상기 제2 센싱 전극은 동일한 층에 위치하고, 상기 제1 연결 도선과 상기 제2 연결 도선 간의 중첩부에 이 두 도선을 전기적으로 서로 절연시키는 절연 블록이 형성되어 있는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 17**

제16항에 있어서,

상기 절연 블록은 컬러 레지스트(CR)층인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 18**

제10항에 있어서,

상기 제1 센싱 전극과 상기 제2 센싱 전극은 동일한 층에 위치하고, 절연층을 사용하여 상기 제1 연결 도선과 상기 제2 연결 도선의 중첩부가 접촉으로 인해 도통되는 것을 방지하며, 상기 절연층은 상기 제1 센싱 전극 위치에서 관통 구멍(via hole)을 구비하고, 상기 관통 구멍을 통해 상기 제1 연결 도선과 상기 제1 센싱 전극이 연결되는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 19**

제18항에 있어서,

상기 절연층은 컬러 레지스트(CR)층인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 20**

제9항에 있어서,

상기 센싱 전극층은 서로 이격되어 나란히 배열된 복수의 센싱 전극을 포함하고, 상기 센싱 전극 각각의 양단에는 도선이 연결되어 있는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 21**

제20항에 있어서,

상기 센싱 전극은 광 차단층(BM)과 투명 도전층을 복합한 것인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 22**

제9항에 있어서,  
 상기 센싱 전극층은,  
 제1 축방향으로 서로 이격되어 나란히 형성된 복수의 장형 제1 센싱 전극, 및  
 제2 축방향으로 서로 이격되어 나란히 형성된 복수의 장형 제2 센싱 전극을 포함하고,  
 상기 장형 제1 센싱 전극과 상기 장형 제2 센싱 전극은 전기적으로 서로 절연되어 있는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 23**

제9항에 있어서,  
 상기 차폐층은 광 차단층(BM)인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 24**

액정층,  
 상기 액정층 하부에 위치하는 액티브 매트릭스 트랜지스터 기판,  
 상기 액티브 매트릭스 트랜지스터 기판 위에 형성되고, 화소 전극(pixel electrode)과 공통 전극(common electrode)을 포함하며, 상기 화소 전극과 공통 전극 사이에, 상기 액정층 내의 액정의 회전을 제어하는 축방향 수평 전기장이 형성되는 전극쌍,  
 상기 액정층 상부에 위치하는 컬러 필터(CF) 기판,  
 상기 컬러 필터(CF) 기판과 상기 액정층 사이에 형성된 제1 센싱 전극층, 및  
 상기 컬러 필터 기판 상부에 형성된 제2 센싱 전극층  
 을 포함하는 터치 기능을 가진 IPS형 액정 디스플레이로서,  
 상기 제1 센싱 전극층 및 상기 제2 센싱 전극층은 접촉 위치를 감지하는,  
 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 25**

제24항에 있어서,  
 상기 제1 센싱 전극층은, 복수의 제1 센싱 전극을 포함하고 제1 축방향으로 서로 인접하는 상기 제1 센싱 전극 간에 제1 연결 도선이 연결된, 제1 축방향 전극층을 포함하고,  
 상기 제2 센싱 전극층은, 복수의 제2 센싱 전극을 포함하고 제2 축방향으로 서로 인접한 제2 센싱 전극 사이에 제2 연결 도선이 연결된, 제2 축방향 전극층을 포함하는, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 26**

제24항에 있어서,  
 상기 제1 센싱 전극층은 제1 축방향으로 서로 이격되어 나란히 형성된 복수의 장형 제1 센싱 전극을 포함하고,  
 상기 제2 센싱 전극층은 제2 축방향으로 서로 이격되어 나란히 형성된 복수의 장형 제2 센싱 전극을 포함하는,  
 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 27**

제25항에 있어서,  
 상기 제1 연결 도선은 광 차단층(BM)인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 28**

제24항에 있어서,  
 상기 제1 센싱 전극층은 광 차단층(BM)인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 29**

제24항에 있어서,  
 상기 제1 센싱 전극층과 상기 액정층 사이에 위치하고, 상기 액정층으로부터 상기 제1 및 제2 센싱 전극층으로 미치는 전기장 영향을 줄이는 차폐(shielding)층을 더 포함하는 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 30**

제29항에 있어서,  
 상기 차폐층은 광 차단층(BM)인, 터치 기능을 가진 IPS형 액정 디스플레이.

**청구항 31**

삭제

**청구항 32**

삭제

**명세서**

**발명의 상세한 설명**

**기술 분야**

[0001] 본 발명은 터치 패널에 관한 것으로, 특히 터치 기능을 가진 IPS(In-Plane Switching )형 액정 디스플레이에 관한 것이다.

**배경 기술**

[0002] 터치 패널(touch panel) 또는 터치 스크린(touch screen)는 점차 전자장치, 특히 PDA, 핸드폰과 같은 휴대용 또는 핸드헬드용(handheld) 전자장치에 널리 이용되고 있다. 터치 패널은 터치기술(예를 들면, 저항식, 전기용량식, 광학식 기술)과 디스플레이 패널을 결합한 응용기술이다. 최근에 들어, 액정 디스플레이(LCD) 패널의 발전이 성숙함에 따라 터치기술을 액정 디스플레이 패널(즉, 액정 터치 패널)에 이용하는 것이 하나의 추세로 되고 있다.

[0003] 도 1은 미국특허 제6, 259, 490호(발명의 명칭: 액정 디스플레이 장치(Liquid Crystal Display Device))에 개시된 것 또는 미국특허공개 제20070242054 A1호(발명의 명칭: Light transmission touch panel and manufacturing method thereof)에 개시된 것과 같은, 종래의 액정 터치 패널 구성(9)을 나타낸 것이다. 도면에 표시된 바와 같이, 이 구성(9)은 아래로부터 위로, 박막 트랜지스터 기판(1), 액정층(LC)(2), 공통 전극층(common electrode layer)(3), 컬러 레지스트층(color resist layer, CR)(4), 컬러 필터(CF) 기판(5), 센싱 전극층(6) 및 편광판(7)을 차례로 포함한다. 이러한 종래의 액정 터치 패널 구성(9)은 공통 전극층(3)과 센싱 전극층(6)이 모두 액정층(2)의 상부에 위치하므로, 백그라운드 용량값(background capacitance)이 매우 높아, 센싱 전극층(6)에 간섭을 일으켜 액정 터치 패널의 터치 효과 및 정밀도에 영향을 미칠 수 있다. 또한, 종래의 액정 터치 패널 구성(9)에 있어서, 액정층(12) 내부의 전기장도 센싱 전극층(6)의 터치 효과 및 정밀도에 영향을 미칠 수 있다.

[0004] 종래의 액정 터치 패널의 효과 및 정밀도를 향상시킬 수 없는 문제점을 감안하여, 터치 효과 및 정밀도를 향상시킬 수 있는 새로운 액정 터치 패널을 개발하는 것은 시급한 문제로 대두 되었다.

**발명의 내용**

**해결 하고자하는 과제**

[0005] 상기 문제를 감안하여, 본 발명은 터치 효과와 정밀도가 크게 향상된 터치 기능을 가진 IPS형 액정 디스플레이를 제공한다. 본 발명은 또한 각종 센싱 전극층의 설계 구성을 개시한다. 또한, 본 발명은 액정 디스플레이의 일부 층을 센싱 전극층 대신에 사용하거나 공통으로 사용할 수 있는 액정 디스플레이를 개시한다. 또한, 본 발명은 차폐(shielding)층을 통해 센싱 전극층에 대한 액정층의 전기장의 영향을 감소시킬 수 있는 액정 디스플레이를 개시한다.

**과제 해결수단**

[0006] 본 발명에 따른 터치 기능을 가진 IPS형 액정 디스플레이는 주로, 액정층, 전극쌍(electrode pair)(즉 화소 전극 및 공통 전극)이 형성된 액티브 매트릭스 트랜지스터 기관, 컬러 필터(CF) 기관, 및 센싱 전극층을 포함한다. 본 발명의 제1 실시예에 따르면, 센싱 전극층이 컬러 필터 기관 상부에 형성된다. 본 발명의 제2 실시예에 따르면, 센싱 전극층이 컬러 필터 기관 하부에 형성된다. 본 발명의 제3 실시예에 따르면, 센싱 전극층이 2개 부분으로 나뉘어 컬러 필터 기관의 상부 및 하부에 각각 형성된다.

[0007] 본 발명의 특징 중 하나에 따르면, 센싱 전극층은 다중 전극층을 포함하거나 또는 단일 전극층을 포함할 수 있다. 본 발명의 다른 특징에 따르면, 일부 실시예에서, 센싱 전극층 내부의 연결 도선이 광 차단층(BM)과 공통으로 사용될 수 있으며, 절연층이 컬러 레지스트(CR)층과 공통으로 사용될 수 있다. 본 발명의 또 하나의 특징에 따르면, 센싱 전극층이 액정층 전기장의 영향을 받지 않도록 차폐층을 사용할 수 있다. 여기서 차폐층은 광 차단층(BM)과 공통으로 사용할 수 있다.

**발명의 실시를 위한 구체적인 내용**

[0008] 도 2는 본 발명의 제1 실시예에 따른 터치 기능을 가진 IPS형(in-plane switching, IPS) 액정 디스플레이(100A)를 나타낸 도면이다. 이하 "터치 디스플레이"로 약칭한다. 본 설명에서 지칭되는 방위 "상" 및 "하"는 상대적인 위치 관계를 나타내는 것이며, 명세서 첨부도면에 있어서 터치 디스플레이의 상부는 관찰자와 가까운 측이고 하부는 관찰자로부터 멀리 떨어진 측이다. 본 발명의 실시예에 따른 터치 기능은 전기용량식 터치 원리를 이용한 것으로, 손가락 또는 터치 펜으로 터치 패널에 접촉할 때 발생하는 전기 용량의 변화에 의해 접촉 위치를 감지하는 것이다.

[0009] 본 발명의 실시예에 따른 터치 디스플레이의 구성 및 표시 모드는 IPS형으로, 다른 모드의 디스플레이와의 상이한 점이라면, 본 발명 실시예에 따른 모드는 IPS형 액정 디스플레이의 공통 전극(common electrode)층과 화소 전극(pixel electrode)이 모두 액정(LC)층 하부에 형성되고, 다른 모드의 액정 디스플레이에서 공통 전극층과 화소 전극은 액정층의 상하에 각각 형성된다는 것이다. IPS형 액정 디스플레이의 이와 같은 특별한 구성으로 인해, 백그라운드 전기용량 값을 낮출 수 있으며, 이에 따라 터치 기능에 대한 간섭을 감소시키거나 방지할 수 있으며, 터치 효과와 정밀도를 향상시킬 수 있다.

[0010] 도 2에 도시된 바와 같이, 제1 실시예에서 터치 디스플레이(100A)는 아래로부터 위로, 액티브 매트릭스 트랜지스터(예를 들면, 박막 트랜지스터(TFT)) 기관(10), 액정(LC)층(12), 보호(over coating, OC)층(14), 컬러 레지스트(color resist, CR)층(16), 컬러 필터(CF) 기관(18), 센싱 전극(sensing electrode)층(20) 및 편광판(22)을 차례로 포함한다. 상기 각층 사이에는 다양한 응용 또는 기능 요구에 따라 별도의 층을 삽입할 수 있다. 구체적으로, 박막 트랜지스터(TFT) 기관(10) 위에 전극쌍(electrode pair)이 형성되는데, 이 전극쌍은 화소 전극(pixel electrode)과 공통 전극(common electrode)을 포함하고, 양자는 측방향 수평 전기장을 형성하여 액정층(12) 내 액정의 회전을 제어한다. 전술한 바와 같이, 이러한 구성은 IPS형 표시 모드를 형성한다. 보호(OC)층(14)은 주로 컬러 레지스트층(16)의 이온이 액정층(12)에 유입되어 악영향을 미치는 것을 방지한다. 보호층(14)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin) 또는 기타 재료를 이용하여 형성할 수 있다. 컬러 레지스트(CR)층(16)은 폴리비닐알콜(Poly-vinyl alcohol, PVA), 아크릴 안료(또는 기타 안료 또는 염색제)를 이용하여 적, 녹, 청(RGB) 착색 패턴을 형성할 수 있다. 컬러 필터(CF) 기관(18)은 투명 기관으로, 유리, 고분자 플라스틱재료(예를 들면, 폴리카보네이트(Polycarbonate, PC), 폴리비닐클로라이드(Polyvinylchloride, PVC))또는 기타 재료로 형성될 수 있다. 편광판(22)은 폴리비닐알콜(PVA) 또는 기타 재료로 형성될 수 있다. 센싱 전극층(20)의 구성 및 재료에 대한 상세한 설명은 후술한다.

[0011] 제1 실시예(도 2)의 특징 중 하나는, 구성에 있어서, 센싱 전극층(20)이 컬러 필터 기관(18)과 편광판(22) 사이, 즉 컬러 필터 기관(18)의 상부에 위치한다는 것이다. 구체적으로, 센싱 전극층(20)은 컬러 필터 기관

(18)의 제1 (상)면(18A)의 상부에 위치하고, 컬러 레지스트층(16)은 컬러 필터 기판(18)의 제2 (하)면(18B)의 하부에 위치한다.

[0012] 도 3은 본 발명의 제2 실시예에 따른 터치 기능을 가진 IPS형 액정 디스플레이(100B)를 나타낸 도면이다. 본 실시예에서 터치 디스플레이(100B)는 아래로부터 위로, 액티브 매트릭스 트랜지스터(예를 들면 박막 트랜지스터(TFT)) 기판(10), 액정층(12), 보호층(14), 센싱 전극층(20), 컬러 필터(CF) 기판(18) 및 편광판(22)을 차례로 포함한다. 컬러 레지스트층(16)은 보호층(14)과 센싱 전극층(20) 사이에 위치하는데, 도면 중 화살표로 각각 표시한 바와 같이 센싱 전극층(20)과 컬러 필터(CF) 기판(18) 사이에 위치하거나, 센싱 전극층(20)의 내부에 위치할 수도 있다. 상기 각층 사이에는 다양한 응용 또는 기능 요구에 따라 별도의 층을 삽입할 수 있다.

[0013] 제2 실시예(도 3)의 특징 중 하나는, 구성에 있어서, 센싱 전극층(20)이 컬러 필터 기판(18)과 보호층(14) 사이, 즉 컬러 필터 기판(18)의 하부에 형성된다는 것이다. 구체적으로, 센싱 전극층(20)은 컬러 필터 기판(18)의 제2 (하)면(18B)의 하부에 위치하며, 편광판(22)은 컬러 필터 기판(18)의 제1 (상)면(18A)의 상부에 형성된다.

[0014] 도 4는 본 발명의 제3 실시예에 따른 터치 기능을 가진 IPS형 액정 디스플레이(100C)를 나타낸 도면이다. 본 실시예에서 터치 디스플레이(100C)는 아래로부터 위로, 액티브 매트릭스 트랜지스터(예를 들면, 박막 트랜지스터(TFT)) 기판(10), 액정층(12), 보호층(14), 제1 센싱 전극층(20A), 컬러 필터(CF) 기판(18), 제2 센싱 전극층(20B) 및 편광판(22)을 차례로 포함한다. 도면 중 화살표로 각각 나타낸 바와 같이, 컬러 레지스트층(16)은 보호층(14)과 제1 센싱 전극층(20A) 사이에 개재되거나, 제1 센싱 전극층(20A)과 컬러 필터(CF) 기판(18) 사이에 개재될 수도 있다. 상기 각층 사이에는 다양한 응용 또는 기능 요구에 따라 별도의 층을 삽입할 수 있다.

[0015] 제3 실시예(도 4)의 특징 중 하나는, 구성에 있어서, 센싱 전극층이 제1 센싱 전극층(20A)과 제2 센싱 전극층(20B)이 두 부분으로 나뉘며, 이들은 보호(OC)층(14)과 컬러 필터기판(18) 사이, 및 컬러 필터기판(18)과 편광판(22) 사이에 개재된다는 것이다. 구체적으로, 제2 센싱 전극층(20B)은 컬러 필터 기판(18)의 제1 (상)면(18A)의 상부에 형성되고, 제1 센싱 전극층(20A)은 컬러 필터 기판(18)의 제2 (하)면(18B)의 하부에 형성된다.

[0016] 상기 제1 실시예, 제2 실시예 및 제3 실시예의 특징을 비교하여 간략하게 설명하면, 제1 실시예(도 2)의 센싱 전극층(20)은 컬러 필터 기판(18)의 상부에 형성되고, 제2 실시예(도 3)의 센싱 전극층(20)은 컬러 필터 기판(18)의 하부에 형성되며, 제3 실시예(도 4)의 제1 및 제2 센싱 전극층(20A, 20B)은 컬러 필터 기판(18)의 하부 및 상부에 각각 형성된다.

[0017] 상기 실시예(도 2, 도 3, 도 4)의 센싱 전극층(20, 20A, 20B)에 있어서, 이들은 주로 다중 또는 단일층의 전극층을 가지며, 각 전극층은 다수의 센싱 전극을 가진다. 전극층은 일반적으로 투명 도전 물질, 예를 들어 산화 인듐 주석(Indium Tin Oxide, ITO), 산화 알루미늄 아연(Aluminum Zinc Oxide, AZO) 또는 산화 인듐 아연(Indium Zinc Oxide, IZO) 등 물질로 이루어질 수 있으나, 이에 한정되지는 않는다. 도 5a에 따른 평면도는 다중 전극층 일례의 전극 패턴을 나타낸 것으로, 상기 전극층은 주로 제1 축방향(예를 들면, X축 방향)의 제1 센싱 전극(201A) 및 제2 축방향(예를 들면, Y축 방향)의 제2 센싱 전극(202A)을 포함한다. 여기서 제1 축방향에서 서로 인접하는 제1 센싱 전극(201A)들 간에는 제1 연결 도선(브릿지 도선이라고도 함)(201B)이 형성되며, 제2 축방향에서 서로 인접하는 제2 센싱 전극(202A)들 간에는 제2 연결 도선(202B)이 형성된다. 본 실시예에서, 센싱 전극(201A, 202A)은 마름모꼴의 패턴을 가지지만 이에 한정되지 않으며, 다른 형태의 패턴을 취할 수도 있다. 일반적으로, 제1 축방향 센싱 전극(201A)과 제2 축방향 센싱 전극(202A), 이 두 전극층이 동일 평면에 위치하는지 여부와는 무관하게, 서로 중첩된 연결 도선(201B, 202B) 사이에 절연체를 형성하여 전기적 도통을 방지하여야 한다. 제2 축방향 센싱 전극(202A, 202B)과 제1 축방향 센싱 전극(201A, 201B)에 의해 터치점에서의 X좌표와 Y좌표를 각각 측정할 수 있다. 도 5a에서 나타낸 다중 전극층 패턴 구성은 제1 실시예(도 2)의 터치 디스플레이(100A) 또는 제2 실시예(도 3)의 터치 디스플레이(100B)에서의 센싱 전극층(20)에 적용할 수 있다. 또한, 제1 축방향 센싱 전극(201A, 201B), 제2 축방향 센싱 전극(202A, 202B)은 제3 실시예(도 4)의 터치 디스플레이(100C)에서의 제1 및 제2 센싱 전극층(20A, 20B)에 각각 적용할 수 있다. 본 명세서에서 제1 축방향, X축 방향, 제1 등의 용어를 호환하여 사용할 수 있으며, 제2 축방향, Y축 방향, 제2 등의 용어도 호환하여 사용할 수 있다. 상기 연결 도선(201B) 또는 제1 축방향 센싱 전극(201A) 대신에 광 차단층(BM)을 사용할 수 있다.

[0018] 도 5b에 따른 평면도는 단일 전극층의 전극 패턴을 나타낸 것이며, 상기 전극층은 주로 서로 이격되어 나란히

형성된 다수의 장형(長形)의 센싱 전극(203A)을 포함하며, 각 센싱 전극(203A)의 양단에는 도선(203B)(양단의 연결 도선은 전기적으로 일체로 연결된 하나의 전체 도선으로 형성될 수도 있다)이 연결되어 있다. 어느 하나의 센싱 전극(203A)이 터치되면, 그 센싱 전극(203A)의 양단에 대한 특정 터치점에서의 임피던스 값은 서로 다르며 이로써 X좌표를 구할 수 있다. 또한 터치점이 위치하는 곳의 센싱 전극(203A)에 의해 Y좌표를 구할 수 있다. 도 5b에서 예시한 단일 전극층의 패턴 구성은 제1 실시예(도 2)의 터치 디스플레이(100A) 또는 제2 실시예(도 3)의 터치 디스플레이(100B)에서의 센싱 전극층(20)에 적용할 수 있다.

[0019] 도 5c에 따른 평면도는 다른 하나의 다중 전극층의 전극 패턴을 나타낸 것으로, 상기 전극층은 주로 제1 축방향(예를 들면, X축 방향)에서 서로 이격되어 나란히 형성된 장형 제1 센싱 전극(206)과 제2 축방향(예를 들면, Y축 방향)에서 서로 이격되어 나란히 형성된 장형 제2 센싱 전극(207)을 포함한다. 장형 제1 센싱 전극(206) 및 장형 제2 센싱 전극(207)에 의해 터치점의 Y좌표 및 X좌표를 각각 측정할 수 있다. 이 두 전극층(206, 207) 사이에는 서로 간의 전기적 도통을 방지하기 위한 절연체가 형성되어야 한다. 도 5c에 따른 다중 전극층 패턴 구성은 제1 실시예(도 2)의 터치 디스플레이(100A) 또는 제2 실시예(도 3)의 터치 디스플레이(100B)에서의 센싱 전극층(20)에 적용될 수 있다. 또한, 장형 제1 센싱 전극(206), 장형 제2 센싱 전극(207)은 제3 실시예(도 4)의 터치 디스플레이(100C)에서의 제1 및 제2 센싱 전극층(20A, 20B)에 각각 적용될 수 있다.

[0020] 상기 전극층(20, 20A, 20B)의 패턴 구성에 관하여, 아래 다양한 구성 설계 방법을 예시하고자 한다. 도 6a 및 도 6b는 다중 전극층 구성을 나타낸 것으로 2개의 축방향에서의 센싱 전극은 각각 서로 다른 층에 위치한다. 도 6a는 도 5a의 일부를 나타낸 확대도이고, 도 6b는 도 6a에서의 6B-6B'선을 따라 나타낸 단면도이다. 도면에서, Y축 방향 전극층(202A, 202B)은 상부층에 위치하고, X축 방향 전극층(201A, 201B)은 하부층에 위치한다. 상부층과 하부층 사이에는 절연층(204)이 개재되어 2개의 축방향 연결 도선(201B, 202B)을 전기적으로 서로 절연시킨다. 제2 실시예(도 3)에서 이 절연층(204)은 (절연성) 컬러 레지스트(CR)층(16)으로 대신하여 공통으로 사용할 수 있다. 도 6b에 예시된 전극은 아래로부터 위로, X축 방향 전극층(201A, 201B), 절연층(204), Y축 방향 전극층(202A)을 차례로 포함하지만, 이와 상반되는 순서로 된 구성을 형성할 수도 있다(즉, 아래로부터 위로 각각 Y축 방향 전극층, 절연층, X축 방향 전극층). 이와 관련하여 도면 및 설명은 중복하지 않겠다.

[0021] 도 7a 및 도 7b는 다른 하나의 다중 전극층 구성을 나타낸 것으로, 2개의 축방향에서의 센싱 전극은 동일한 층에 위치한다. 도 7a는 도 5a의 일부 구성에 대한 확대도이고, 도 7b는 도 7a에서의 7B-7B'선을 따라 나타낸 단면도이다. 도면에서 X축 방향 전극층(201A)과 Y축 방향 전극층(202B)은 동일한 층에 위치한다. 절연층(204)은 절연 블록(isolation island)의 형태로 Y축 방향 전극층(202B)을 덮음으로써, 2개의 축방향 연결 도선(201B, 202B)을 전기적으로 서로 절연시킨다. 절연층(204) 상부를, 도전 물질(예를 들면 금속, 산화 인듐 주석(ITO))로 덮고, 이 도전 물질을 X축 방향에서의 연결(또는 브릿지 연결)도선(201B)으로 한다. 제2 실시예(도 3)에서 상기 절연층(204)은 (절연성) 컬러 레지스트(CR)층(16)으로 대신하여 공통으로 사용할 수 있다. 상기 연결 도선(201B)은 (도전성) 광 차단층(black matrix, BM)으로 대신할 수 있다. 도 7b에 예시된 전극은 아래로부터 위로, 각각 X/Y축 방향 전극층(201A, 202B), 절연층(204), 연결 도선(201B)으로 되어 있지만, 이와 상반되는 순서로 구성될 수도 있다(즉, 아래로부터 위로, 각각 연결 도선(201B), 절연층(204), X/Y축 방향 전극층(201A, 202B) 순서). 이에 관하여 도면 및 설명을 중복하지 않겠다.

[0022] 도 7c는 도 7a의 변화된 구성을 나타낸다. 도 7a와 다른 점이라면, 이 도면에서 X축 방향 연결 도선(201B)이 연속된 직선 모양으로 형성되며, 동일 열의 X축 방향 전극층(201A)과 연통하는 것이다. X축 방향 연결 도선(201B)과 Y축 방향 연결 도선(202B)은 동일 또는 상이한 재료로 형성할 수 있다. 도 7d는 도 7c에서의 7D-7D'선을 따라 나타낸 단면도이다.

[0023] 도 8a 및 도 8b는 다른 하나의 다중 전극층 구성을 나타낸 것으로, 이 구성에서도 2개의 축방향에서의 센싱 전극이 동일한 층에 위치한다. 도 8a는 도 5a의 일부를 확대한 도면이고, 도 8b는 도 8a에서의 8B-8B'선을 따라 나타낸 단면도이다. 도면에서, X축 방향 전극층(201A)과 Y축 방향 전극층(202B)은 동일한 층에 위치한다. 절연층(204)은 X/Y축 방향 전극층(201A, 202B)의 전체 표면을 덮음으로써 X축 방향 연결 도선(201B)과 Y축 방향 연결 도선(202B)의 중첩부가 접촉으로 인해 도통되는 것을 방지한다. 절연층(204)은 X축 방향 센싱 전극(201A) 위치에서 관통 구멍(via hole)(205)을 가지고, 이 관통 구멍(205)을 통해 X축 방향 연결 도선(201B)(예를 들면, 금속, 산화 인듐 주석(ITO))과 X축 방향 센싱 전극(201A)이 연결된다. 제2 실시예(도 3)에서 상기 절연층(204)은 (절연성) 컬러 레지스트(CR)층(16)으로 대신하여 공통으로 사용할 수 있다. 상기 연결 도선(201B)은 (도전성) 광 차단층(BM)으로 대신할 수 있다. 도 8b에 예시된 전극은 아래로부터 위로, 각각 X축/Y축 방향 전극층(201A, 202B), 절연층(204), 및 연결 도선(201B) 순으로 이루어지나, 이와 상반되는 순서(즉, 아래로부터 위로, 각각 연결 도선(201B), 절연층(204), 및 X축/Y축 방향 전극층(201A, 202B)의 순서)로 형성될 수도 있다. 이와

관련하여 도면 및 설명을 중복하지 않겠다.

- [0024] 도 8c는 도 8a의 변화된 구성을 나타낸 도면이다. 도 8a와 다른 점이라면, 이 구성에서 X축 방향 연결 도선(201B)이 연속된 직선으로 이루어지고, 동일 열의 X축 방향 전극층(201A)에 연통된다는 것이다. X축 방향 연결 도선(201B)과 Y축 방향 연결 도선(202B)은 동일 또는 상이한 재료로 형성될 수 있다. 도 8d는 도 8c에서의 8D-8D'선을 따라 나타낸 단면도이다.
- [0025] 도 9a 및 도 9b는 단일 전극층 구성을 나타낸 도면이다. 여기서, 도 9a는 도 5b의 일부 구성을 확대하여 나타낸 도면이고, 도 9b는 도 9a에서의 9B-9B'선을 따라 나타낸 단면도이다. 도면에서 센싱 전극(203A)의 양단에 도선(203B)(양단의 연결 도선은 전기적으로 일체로 연결된 하나의 전체 도선으로 형성될 수도 있다)이 각각 연결된다. 일반적으로, 도선(203B)은 센싱 전극(203A)보다 저항이 조금 낮은 재료로 형성된다. 예를 들면, 도선(203B)을 금속으로 형성하고, 센싱 전극(203A)은 산화 인듐 주석(ITO)으로 형성한다. 제2 실시예(도 3)에서 상기 센싱 전극(203A)은 광 차단층(BM)과 투명 도전층이 복합된 구성을 가지도록 형성할 수 있다.
- [0026] 본 발명의 다른 특징에 따르면, 도 10에서 나타낸 터치 디스플레이 구성과 같이, 센싱 전극층(20, 20A, 20B)과 액정(LC)층(12) 사이에 개재되어 액정층(12) 내의 전기장이 센싱 전극층(20, 20A, 20B)에 영향을 미치는 것을 방지하도록, 적어도 하나의 차폐(shielding)층(24)을 별도로 형성할 수 있다. 차폐층(24)과 센싱 전극층(20, 20A, 20B) 간의 전기적 연결을 방지하기 위하여, 양자 간에 절연층(26), 예를 들면 유리, 컬러 레지스트(CR)층 또는 기타 절연 재료를 형성할 수 있다. 광 차단층이 망형(mesh) 구성을 가지고, 이 망형 구성이 적절한 밀도에 이를 때 전기장을 차단하는 기능을 할 수 있으므로, 상기 차폐층(24)은 광 차단층(BM)으로 대신하여 공통으로 사용할 수 있다.
- [0027] 이상, 본 발명의 바람직한 실시예를 설명하였으나, 이로써 본 발명의 보호범위를 한정하지 않는다. 본 발명의 취지를 벗어나지 않는 각종 균등 교체 또는 보완은 후술할 특허청구범위 내에 포함되어야 할 것이다.

**도면의 간단한 설명**

- [0028] 도 1은 종래의 액정 터치 패널을 나타낸 도면이다.
- [0029] 도 2는 본 발명의 제1 실시예에 따른 터치 기능을 가진 IPS형 액정 디스플레이를 나타낸 도면이다.
- [0030] 도 3은 본 발명의 제2 실시예에 따른 터치 기능을 가진 IPS형 액정 디스플레이를 나타낸 도면이다.
- [0031] 도 4는 본 발명의 제3 실시예에 따른 터치 기능을 가진 IPS형 액정 디스플레이를 나타낸 도면이다.
- [0032] 도 5a는 다중 전극층의 전극 패턴을 나타낸 평면도이다.
- [0033] 도 5b는 단일 전극층의 전극 패턴을 나타낸 평면도이다.
- [0034] 도 5c는 다른 하나의 다중 전극층의 전극 패턴을 나타낸 평면도이다.
- [0035] 도 6a 및 도 6b는 다중 전극층 구성의 일례를 나타낸 것으로, 두 축방향에서의 센싱 전극이 서로 다른 층에 각각 형성되어 있는 것을 나타낸 도면이다.
- [0036] 도 7a 및 도 7b는 다중 전극층 구성의 다른 예를 나타낸 것으로, 두 축방향에서의 센싱 전극이 동일한 층에 형성되어 있는 것을 나타낸 도면이다.
- [0037] 도 7c는 도 7a의 변화된 구성을 나타낸 도면이다.
- [0038] 도 7d는 도 7c에서의 7D-7D'선을 따라 나타낸 단면도이다.
- [0039] 도 8a 및 도 8b는 다중 전극층 구성의 또 다른 예를 나타낸 것으로, 두 축방향에서의 센싱 전극도 동일한 층에 형성되어 있는 것을 나타낸 도면이다.
- [0040] 도 8c는 도 8a의 변화된 구성을 나타낸 도면이다.
- [0041] 도 8d는 도 8c에서의 8D-8D'선을 따라 나타낸 단면도이다.
- [0042] 도 9a 및 도 9b는 단일 전극층 구성의 일례를 나타낸 도면이다.
- [0043] 도 10은 차폐(shielding)층을 이용한 터치 디스플레이의 구성을 나타낸 도면이다.
- [0044] [도면의 주요부분에 대한 부호의 설명]

[0045]	1	박막 트랜지스터(TFT) 기판
[0046]	2	액정(LC)층
[0047]	3	공통 전극층
[0048]	4	컬러 레지스트(CR)층
[0049]	5	컬러 필터(CF) 기판
[0050]	6	센싱 전극층
[0051]	7	편광판
[0052]	9	액정 터치 패널
[0053]	10	박막 트랜지스터(TFT) 기판
[0054]	12	액정(LC)층
[0055]	14	보호(OC)층
[0056]	16	컬러 레지스트(CR)층
[0057]	18	컬러 필터(CF) 기판
[0058]	18A	컬러 필터 기판의 제1 (상)면
[0059]	18B	컬러 필터 기판의 제2 (하)면
[0060]	20	센싱 전극층
[0061]	22	편광판
[0062]	24	차폐(shielding)층
[0063]	26	절연층
[0064]	100A	(제1 실시예) 터치 디스플레이
[0065]	100B	(제2 실시예) 터치 디스플레이
[0066]	100C	(제3 실시예) 터치 디스플레이
[0067]	201A	제1 센싱 전극
[0068]	201B	제1 연결 도선
[0069]	202A	제2 센싱 전극
[0070]	202B	제2 연결 도선
[0071]	203A	장형 센싱 전극
[0072]	203B	도선
[0073]	204	절연층
[0074]	205	관통 구멍
[0075]	206	장형 제1 센싱 전극
[0076]	207	장형 제2 센싱 전극

도면

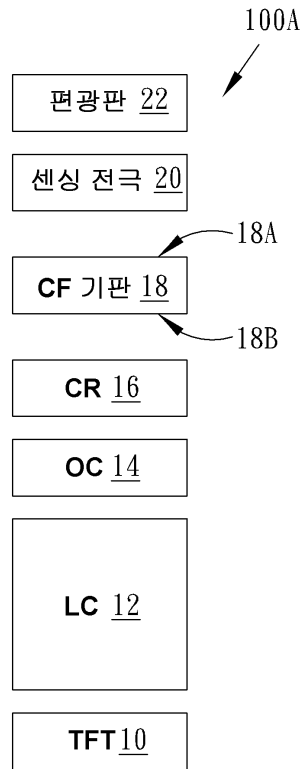
도면1

9

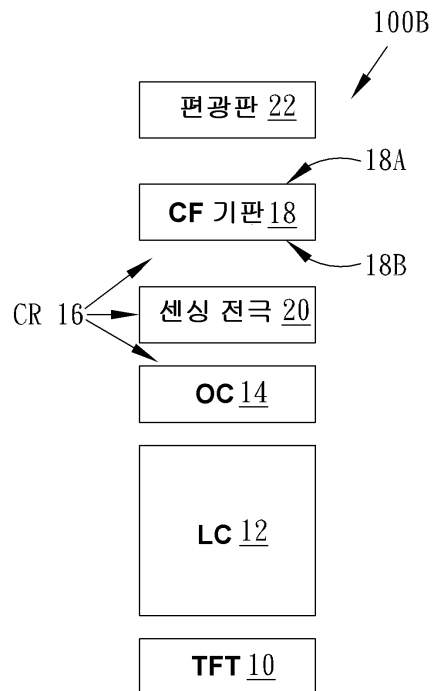


편광판 7
센싱 전극 6
CF 기판 5
CR 4
공통 전극 3
LC 2
TFT 기판 1

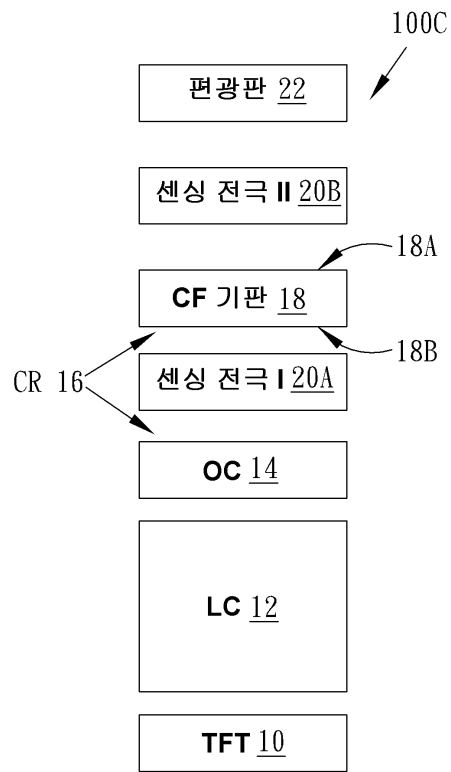
도면2



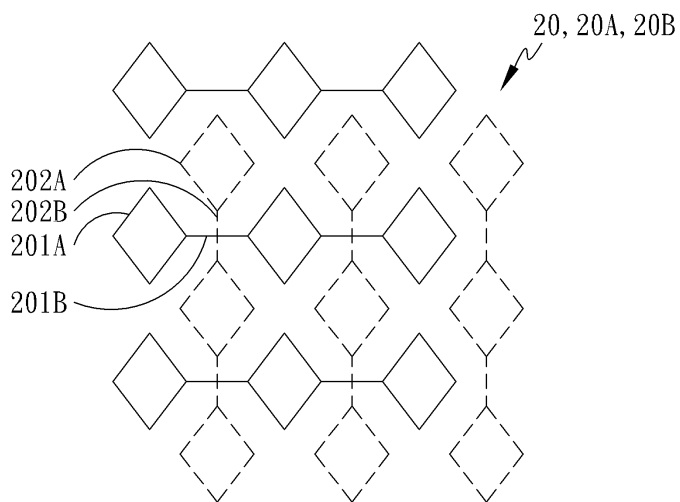
도면3



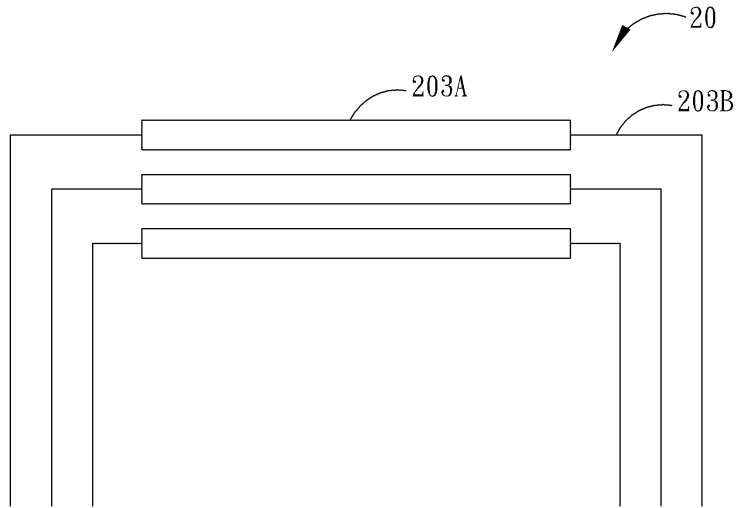
도면4



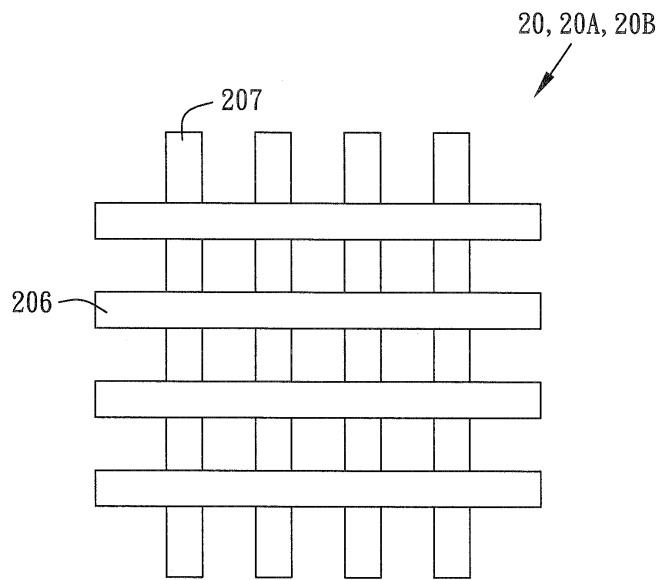
도면5a



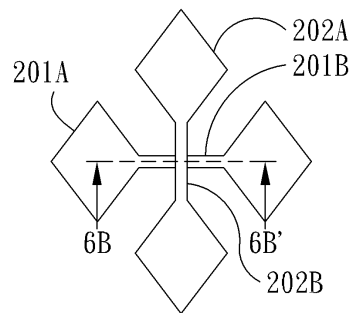
도면5b



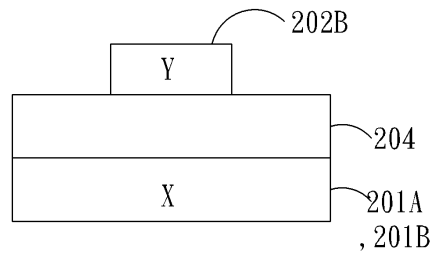
도면5c



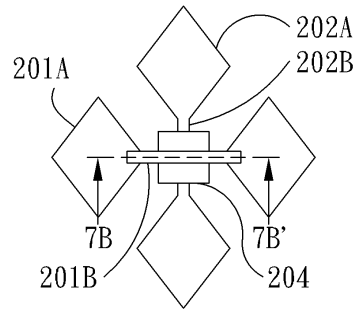
도면6a



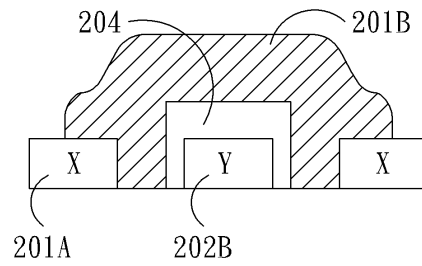
도면6b



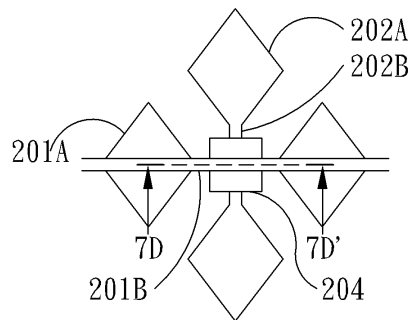
도면7a



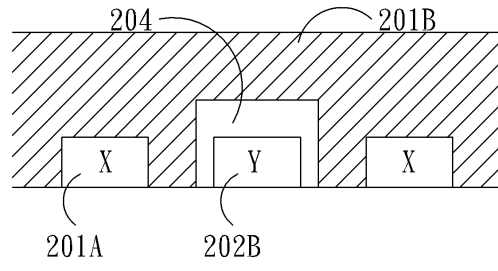
도면7b



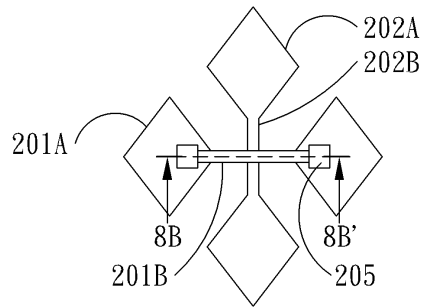
도면7c



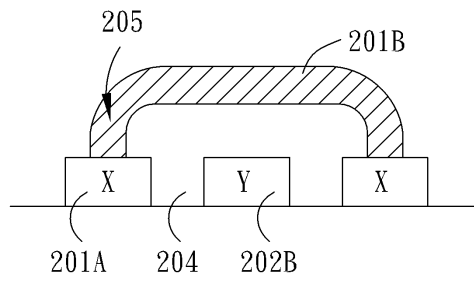
도면7d



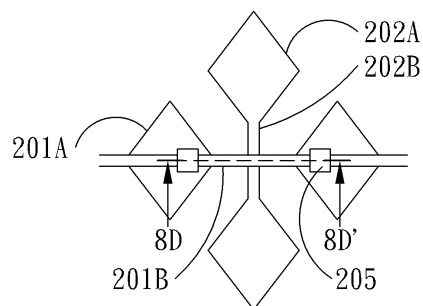
도면8a



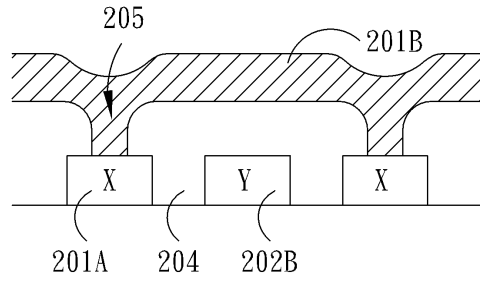
도면8b



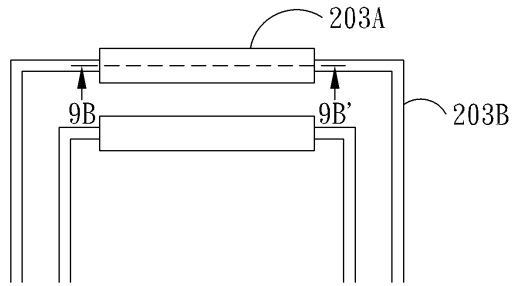
도면8c



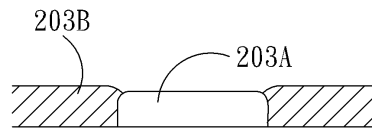
도면8d



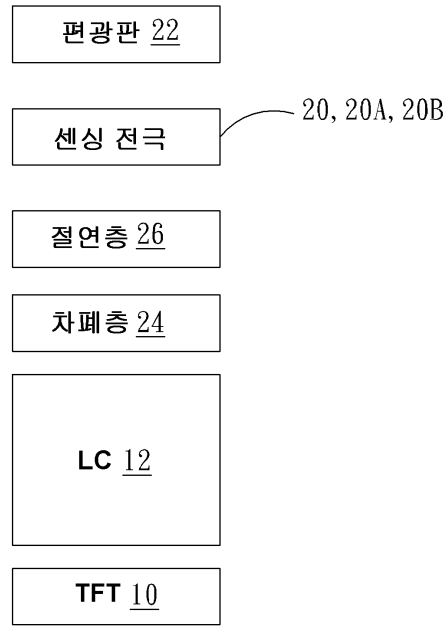
도면9a



도면9b



도면10



专利名称(译)	具有触控功能的IPS型液晶显示器		
公开(公告)号	<a href="#">KR101288397B1</a>	公开(公告)日	2013-07-22
申请号	KR1020090068262	申请日	2009-07-27
[标]申请(专利权)人(译)	宸鸿光电科技股份有限公司		
申请(专利权)人(译)	蒂皮A K触摸解决方案公司		
当前申请(专利权)人(译)	蒂皮A K触摸解决方案公司		
[标]发明人	LIU CHEN YU		
发明人	LIU, CHEN YU		
IPC分类号	G02F1/1343 G02F1/1335 G02F		
CPC分类号	G06F2203/04111 G06F3/044 G02F1/13338 G06F3/041 G02F1/134363 G06F3/045		
代理人(译)	您是我的专利和法律公司		
优先权	098120566 2009-06-19 TW		
其他公开文献	KR1020100136880A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

触敏面内切换 (IPS) 液晶显示器 (LCD) 包括液晶层, 具有电极对的有源矩阵晶体管层, 滤色器基板和感测电极层。感测电极层可以设置在滤色器基板的上方或下方, 感测电极层可以包括分别设置在滤色器层上方和下方的两个部分。

