



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2013년03월26일  
(11) 등록번호 10-1247331  
(24) 등록일자 2013년03월19일

(51) 국제특허분류(Int. Cl.)  
G02F 1/1368 (2006.01) G02F 1/1335 (2006.01)  
H01L 29/786 (2006.01)  
(21) 출원번호 10-2012-0136258(분할)  
(22) 출원일자 2012년11월28일  
심사청구일자 2012년11월28일  
(65) 공개번호 10-2012-0136338  
(43) 공개일자 2012년12월18일  
(62) 원출원 특허 10-2005-0038058  
원출원일자 2005년05월06일  
심사청구일자 2010년05월06일  
(56) 선행기술조사문헌  
KR1020050003263 A  
KR1020040011161 A  
KR1020050003898 A  
US05943107 A

(73) 특허권자  
삼성디스플레이 주식회사  
경기도 용인시 기흥구 삼성2로 95 (농서동)  
(72) 발명자  
김장수  
경기도 용인시 기흥구 서천동 현대아파트 현대홈타운 104동 2003호  
(74) 대리인  
특허법인가산

전체 청구항 수 : 총 15 항

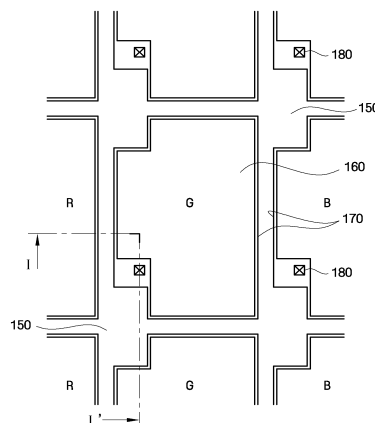
심사관 : 고상호

(54) 발명의 명칭 박막 트랜지스터 기관 및 이를 포함하는 액정표시장치

(57) 요약

박막 트랜지스터 기관, 이를 포함하는 액정표시장치가 제공된다. 본 발명의 박막 트랜지스터 기관은 절연 기관 상에 소정의 방향으로 형성되는 게이트 라인, 상기 게이트 라인과 교차하는 데이터 라인, 상기 게이트 라인 및 상기 데이터 라인에 연결되는 박막 트랜지스터, 상기 절연 기관 상에 형성되어 상기 게이트 라인, 상기 데이터 라인 및 상기 박막 트랜지스터를 덮는 패시베이션막, 상기 패시베이션막 상에 형성되고, 상기 게이트 라인, 상기 데이터 라인 및 상기 박막 트랜지스터와 적어도 일부가 오버랩 되는 블랙 매트릭스, 상기 패시베이션막 상에 형성되고, 상기 블랙 매트릭스에 의해 구획되어지는 영역에 형성되는 컬러 필터, 상기 박막 트랜지스터와 오버랩 되는 영역에 상기 패시베이션막 및 상기 블랙 매트릭스를 관통하도록 형성된 콘택홀, 상기 컬러 필터 및 상기 블랙 매트릭스 상에 형성되며 상기 콘택홀을 통해 상기 박막 트랜지스터와 전기적으로 연결되는 화소 전극을 포함한다.

대표도 - 도1a



## 특허청구의 범위

### 청구항 1

절연 기판 상에 소정의 방향으로 형성되는 게이트 라인;  
 상기 게이트 라인과 교차하는 데이터 라인;  
 상기 게이트 라인 및 상기 데이터 라인에 연결되는 박막 트랜지스터;  
 상기 절연 기판 상에 형성되어 상기 게이트 라인, 상기 데이터 라인 및 상기 박막 트랜지스터를 덮는 패시베이션막;  
 상기 패시베이션막 상에 형성되고, 상기 게이트 라인, 상기 데이터 라인 및 상기 박막 트랜지스터와 적어도 일부가 오버랩 되는 블랙 매트릭스;  
 상기 패시베이션막 상에 형성되고, 상기 블랙 매트릭스에 의해 구획되어지는 영역에 형성되는 컬러 필터;  
 상기 박막 트랜지스터와 오버랩 되는 영역에 상기 패시베이션막 및 상기 블랙 매트릭스를 관통하도록 형성된 콘택홀;  
 상기 컬러 필터 및 상기 블랙 매트릭스 상에 형성되며 상기 콘택홀을 통해 상기 박막 트랜지스터와 전기적으로 연결되는 화소 전극;  
 을 포함하는 박막 트랜지스터 기판.

### 청구항 2

제 1 항에 있어서,  
 상기 컬러 필터는 잉크젯(ink-jet) 방식에 의해 형성되는 박막 트랜지스터 기판.

### 청구항 3

제 2 항에 있어서,  
 상기 블랙 매트릭스는 상기 컬러 필터에 대해 비흡습성을 갖는 유기물질로 구성되는 박막 트랜지스터 기판.

### 청구항 4

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,  
 상기 박막 트랜지스터는,  
 상기 게이트 라인에 연결되는 게이트 전극;  
 상기 데이터 라인에 연결되는 소스 전극;  
 상기 화소 전극과 연결되는 드레인 전극;을 구비하며,  
 상기 화소 전극과 상기 드레인 전극은 상기 콘택홀을 통해 전기적으로 연결되는 박막 트랜지스터 기판.

### 청구항 5

제 4 항에 있어서,  
 상기 콘택홀이 형성되고 상기 박막 트랜지스터와의 오버랩 영역에 형성되는 블랙 매트릭스는, 상기 게이트 라인 또는 상기 데이터 라인과의 오버랩 영역에 형성되는 블랙 매트릭스에 비해 상대적으로 낮은 높이를 갖도록 형성되는 박막 트랜지스터 기판.

### 청구항 6

제 4 항에 있어서,

상기 컨택홀이 형성되고 상기 박막 트랜지스터와의 오버랩 영역에 형성되는 블랙 매트릭스는, 상기 컨택홀이 형성되는 영역과 그 이외의 영역 사이에 서로 단차를 갖도록 형성되는 박막 트랜지스터 기판.

#### 청구항 7

제 4 항에 있어서,

상기 컨택홀이 형성되고 상기 박막 트랜지스터와의 오버랩 영역에 형성되는 블랙 매트릭스는, 상기 컨택홀이 수용될 수 있도록 중공(中空)의 형태를 갖는 박막 트랜지스터 기판.

#### 청구항 8

공통 전극이 형성된 상부 기판; 및

상기 상부 기판과 대향하도록 형성된 하부기판; 을 포함하고,

상기 하부기판은,

절연 기판 상에 소정의 방향으로 형성되는 게이트 라인;

상기 게이트 라인과 교차하는 데이터 라인;

상기 게이트 라인 및 상기 데이터 라인에 연결되는 박막 트랜지스터;

상기 절연 기판 상에 형성되어 상기 게이트 라인, 상기 데이터 라인 및 상기 박막 트랜지스터를 덮는 패시베이션막;

상기 패시베이션막 상에 형성되고, 상기 게이트 라인, 상기 데이터 라인 및 상기 박막 트랜지스터와 적어도 일부가 오버랩 되는 블랙 매트릭스;

상기 패시베이션막 상에 형성되고, 상기 블랙 매트릭스에 의해 구획되어지는 영역에 형성되는 컬러 필터;

상기 박막 트랜지스터와 오버랩 되는 영역에 상기 패시베이션막 및 상기 블랙 매트릭스를 관통하도록 형성된 컨택홀;

상기 컬러 필터 및 상기 블랙 매트릭스 상에 형성되며 상기 컨택홀을 통해 상기 박막 트랜지스터와 전기적으로 연결되는 화소 전극; 을 포함하는 액정표시장치.

#### 청구항 9

제 8 항에 있어서,

상기 블랙 매트릭스는 상기 박막 트랜지스터, 상기 게이트 라인 및 상기 데이터 라인과 적어도 일부가 오버랩 되도록 형성되는 액정표시장치.

#### 청구항 10

제 8 항에 있어서,

상기 컬러 필터는 잉크젯 방식에 의해 형성되는 액정표시장치.

#### 청구항 11

제 10 항에 있어서,

상기 블랙 매트릭스는 상기 컬러 필터에 대해 비흡습성을 갖는 유기물질로 구성되는 액정표시장치.

#### 청구항 12

제 11 항에 있어서,

상기 박막 트랜지스터는,

상기 게이트 라인과 연결되는 게이트 전극;

상기 데이터 라인과 연결되는 소스 전극; 및

상기 화소 전극과 연결되는 드레인 전극; 을 구비하며,

상기 화소 전극과 상기 드레인 전극은 상기 컨택홀을 통해 전기적으로 연결되는 액정표시장치.

### 청구항 13

제 12 항에 있어서,

상기 컨택홀이 형성되고 상기 박막 트랜지스터와의 오버랩 영역에 형성되는 블랙 매트릭스는, 상기 게이트 라인 또는 상기 데이터 라인의 오버랩 영역에 형성되는 블랙 매트릭스에 비해 상대적으로 낮은 높이를 갖도록 형성되는 액정표시장치.

### 청구항 14

제 12 항에 있어서,

상기 컨택홀 이 형성되고 상기 박막 트랜지스터와의 오버랩 영역에 형성되는 블랙 매트릭스는, 상기 컨택홀이 형성되는 영역과 그 이외의 영역 사이에 서로 단차를 갖도록 형성되는 액정표시장치.

### 청구항 15

제 12 항에 있어서,

상기 컨택홀 이 형성되고 상기 박막 트랜지스터와의 오버랩 영역에 형성되는 블랙 매트릭스는, 상기 컨택홀이 수용될 수 있도록 중공의 형태를 갖는 액정표시장치.

## 명세서

### 기술 분야

[0001] 본 발명은 박막 트랜지스터 기관 및 이를 포함하는 액정표시장치에 관한 것이다.

### 배경 기술

[0002] 근래 들어 액정표시장치가 디스플레이 수단으로 각광받고 있다.

[0003] 액정표시장치는 패널의 내부에 주입된 액정의 전기적, 광학적 성질을 이용하여 디스플레이 기능을 수행하는데, 소형, 경량 및 저소비 전력 등의 장점에 의해 컴퓨터 모니터나 이동 통신 단말기 등의 다양한 분야에 폭넓게 응용되고 있는 추세이다.

[0004] 이러한 액정표시장치는 구동방식의 차이에 따라, 스위칭 소자 및 TN(Twisted Nematic) 액정을 이용한 액티브 매트릭스(Active matrix) 표시방식과 STN(Super-Twisted Nematic) 액정을 이용한 패시브 매트릭스(passive matrix) 표시방식으로 크게 구분할 수 있다.

[0005] 상기 두 표시방식의 가장 큰 차이점은, 액티브 매트릭스 표시방식이 박막 트랜지스터(TFT)를 스위치로 이용하여 LCD를 구동하는 방식인데 반해, 패시브 매트릭스 표시방식은 트랜지스터를 사용하지 않기 때문에 이와 관련한 복잡한 회로를 필요로 하지 않는다는 것이다. 그러나 화질과 관련된 기술상 우위에 있는 액티브 매트릭스 표시방식의 액정표시장치가 널리 사용되고 있다.

[0006] 이러한 액티브 매트릭스 표시방식의 액정표시장치는 그 사용 영역의 확대와 이에 따른 사용자 수의 폭발적 증가에 비례하여, 생산 공정 단계의 감축, 제조 비용의 절감, 수율 증가 및 품질 향상 등을 위한 새로운 기술들이 지속적으로 개발되고 있다. 비교적 근래에 개발되었으나 점차 그 적용 범위가 확장되어 가고 있는 대표적인 기술로 PVA(Patterned Vertical Alignment) 및 COA(Color-filter On Array) 등을 들 수 있을 것이다.

[0007] 이 가운데 COA는, 종래 상부 기관에 형성되던 컬러 필터를 하부 기관에 형성함으로써 공정 단계를 감축하고 액정표시패널의 개구율을 증가시킨다는 장점이 있으나, 하부 기관에 컬러 필터를 형성하는 공정이 높은 정밀도를 요구함에 따라 고가(高價)의 정밀 노광 장비가 필요하게 된다는 단점이 있다.

[0008] 또한, 컬러 필터를 구성하는 R(Red), G(Green), B(Blue) 물질의 집합 영역에서는, 이들 물질 사이의 중첩이 있

을 경우 돌출 등의 단차가 발생되며 증첩을 방지하고자 마진(maggin)을 줄일 경우 벨리(valley)가 발생됨으로써 액정표시장치를 통해 디스플레이 되는 영상 정보의 품질을 저하시키게 된다는 등의 문제점이 있었다.

## 발명의 내용

### 해결하려는 과제

[0009] 본 발명이 이루고자 하는 기술적 과제는 제조 공정을 단순화하고 제조 비용을 절감할 수 있도록 개선된 박막 트랜지스터 기관, 이를 포함하는 액정표시장치와 그 제조 방법을 제공하는 것이다.

[0010] 본 발명의 기술적 과제는 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

### 과제의 해결 수단

[0011] 상술한 과제를 해결하기 위한 본 발명의 일 실시예에 따른 박막 트랜지스터 기관은, 절연 기관 상에 소정의 방향으로 형성되는 게이트 라인; 상기 게이트 라인과 교차하는 데이터 라인; 상기 게이트 라인 및 상기 데이터 라인에 연결되는 박막 트랜지스터; 상기 절연 기관 상에 형성되어 상기 게이트 라인, 상기 데이터 라인 및 상기 박막 트랜지스터를 덮는 패시베이션막; 상기 패시베이션막 상에 형성되고, 상기 게이트 라인, 상기 데이터 라인 및 상기 박막 트랜지스터와 적어도 일부가 오버랩 되는 블랙 매트릭스; 상기 패시베이션막 상에 형성되고, 상기 블랙 매트릭스에 의해 구획되어지는 영역에 형성되는 컬러 필터; 상기 박막 트랜지스터와 오버랩 되는 영역에 상기 패시베이션막 및 상기 블랙 매트릭스를 관통하도록 형성된 콘택홀; 상기 컬러 필터 및 상기 블랙 매트릭스 상에 형성되며 상기 콘택홀을 통해 상기 박막 트랜지스터와 전기적으로 연결되는 화소 전극을 포함할 수 있다.

[0012] 상술한 과제를 해결하기 위한 본 발명의 일 실시예에 따른 액정표시장치는, 공통 전극이 형성된 상부 기관 및 상기 상부 기관과 대향하도록 형성된 하부기관을 포함하고, 상기 하부기관은, 절연 기관 상에 소정의 방향으로 형성되는 게이트 라인; 상기 게이트 라인과 교차하는 데이터 라인; 상기 게이트 라인 및 상기 데이터 라인에 연결되는 박막 트랜지스터; 상기 절연 기관 상에 형성되어 상기 게이트 라인, 상기 데이터 라인 및 상기 박막 트랜지스터를 덮는 패시베이션막; 상기 패시베이션막 상에 형성되고, 상기 게이트 라인, 상기 데이터 라인 및 상기 박막 트랜지스터와 적어도 일부가 오버랩 되는 블랙 매트릭스; 상기 패시베이션막 상에 형성되고, 상기 블랙 매트릭스에 의해 구획되어지는 영역에 형성되는 컬러 필터; 상기 박막 트랜지스터와 오버랩 되는 영역에 상기 패시베이션막 및 상기 블랙 매트릭스를 관통하도록 형성된 콘택홀; 상기 컬러 필터 및 상기 블랙 매트릭스 상에 형성되며 상기 콘택홀을 통해 상기 박막 트랜지스터와 전기적으로 연결되는 화소 전극을 포함할 수 있다.

[0013] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

### 발명의 효과

[0014] 상기한 바와 같은 본 발명의 박막 트랜지스터 기관 및 액정표시장치는 제조 공정이 보다 단순화되고 제조 비용이 절감되는 등의 장점이 있다.

### 도면의 간단한 설명

[0015] 도 1a 및 도 1 b는 본 발명의 일 실시예에 따른 박막 트랜지스터 기관을 나타낸 레이 아웃도와 그 부분 단면도이다.

도 2a 내지 도 4d는 본 발명의 일 실시예에 따른 박막 트랜지스터 기관의 제조 공정을 설명하기 위한 레이 아웃도와 그 부분 단면도들이다.

도 5a 내지 도 5c는 본 발명의 일 실시예에 따른 박막 트랜지스터 기관에 구비되는 블랙 매트릭스 형성 공정의 다양한 변형예를 설명하기 위한 단면도들이다.

도 6은 본 발명의 일 실시예에 따른 박막 트랜지스터 기관을 포함하는 액정표시장치를 나타낸 분해 사시도이다.

### 발명을 실시하기 위한 구체적인 내용

[0016] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로

다른 다양한 형태로 구현될 수 있을 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것으로, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

- [0017] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명한다.
- [0018] 도 1a 및 도 1b는 본 발명의 일 실시예에 따른 박막 트랜지스터 기판을 나타낸 레이아웃도와 그 부분 단면도이다.
- [0019] 도 1a 및 도 1b에 도시된 바와 같이, 본 발명의 일 실시예에 따른 액정표시장치용 박막 트랜지스터 기판은 절연 기판(100), 게이트층(110), 층간 절연막(115), 액티브층(120a, 120b), 오믹 접촉층(130a, 130b), 데이터층(140a, 140b, 140c), 패시베이션막(145), 블랙 매트릭스(150), 컬러 필터(160), 화소 전극(170) 및 콘택홀(180) 등을 포함하여 구성된다.
- [0020] 즉, 본 발명의 일 실시예에 따른 박막 트랜지스터 기판은, 통상적인 구조의 박막 트랜지스터 기판에 있어 패시베이션막(145)을 화학적 기계 연마(CMP) 등에 의해 평탄화 시킨 후 그 상부에 블랙 매트릭스(150)를 형성하고 이를 격벽으로 이용하여 잉크젯 방식 등에 의해 컬러 필터(160)를 형성함으로써 구성된다.
- [0021] 이에 따라, 패시베이션막(145)의 상부에 정밀한 패터닝을 통해 블랙 매트릭스(150)를 형성하면, 이후 잉크젯 방식 등에 의해 형성되는 컬러 필터(160)는 자동적으로 정밀한 오버레이(overlay)를 갖게 된다. 따라서, 컬러 필터(160)를 구성하는 R, G, B 각각의 물질을 고가의 노광 장비에 의해 정밀하게 패터닝 하는 공정이 불필요하게 됨으로써, 공정의 단순화 및 공정 비용의 절감이 가능하게 되었다.
- [0022] 여기서, 블랙 매트릭스(150)는 컬러 필터(160)를 구성하는 염료 또는 안료 성분에 대해 웨팅(wetting) 되지 않도록, 컬러 필터(160)에 대해 비흡습성을 갖는 유기물질로 구성되는 것이 좋다.
- [0023] 컬러 필터(160)의 상부 등에 형성되는 화소 전극(170)은 일부의 블랙 매트릭스(150)를 관통하도록 형성된 콘택홀(180)을 통해 드레인 전극(140a)과 전기적으로 접촉된다.
- [0024] 이때, 패시베이션막(145)의 하부에 위치하는 게이트층(110), 액티브층(120a, 120b), 오믹 접촉층(130a, 130b) 및 데이터층(140a, 140b, 140c) 등의 형성이 4-mask, 5-mask 등의 어떠한 방식에 의해 수행되더라도 무방함은 당연하다.
- [0025] 이하, 도 2a 내지 도 4d를 참조하여 본 발명의 일 실시예에 따른 박막 트랜지스터 기판의 제조 과정을 상세히 설명하기로 한다.
- [0026] 도 2a 내지 도 4d는 본 발명의 일 실시예에 따른 박막 트랜지스터 기판의 제조 공정을 설명하기 위한 레이아웃도와 그 부분 단면도들이다.
- [0027] 먼저, 도 2a 및 도 2b를 살펴보면, 절연 기판(100) 상에 게이트층(110)이 형성된다. 게이트층(110)은 게이트 라인이나 박막 트랜지스터(A)의 게이트 전극을 구성한다.
- [0028] 그리고, 게이트층(110)을 덮도록 층간 절연막(115)이 형성된 후 층간 절연막(115) 상에 액티브층(120a, 120b), 오믹 접촉층(130a, 130b) 및 데이터층(140a, 140b, 140c)이 순차적으로 적층 형성된다.
- [0029] 이때, 본 발명의 실시예를 설명하기 위한 도면에서는 액티브층(120a, 120b), 오믹 접촉층(130a, 130b) 및 데이터층(140a, 140b, 140c)이 통상의 4-mask 공정 의해 형성된 것과 같은 일괄적인 패터닝 형태로 나타났으나, 이는 설명의 편의를 위한 일 예일 뿐이며, 이들이 3-mask 또는 5-mask 공정에 의해 형성된 것과 같은 다양한 어떠한 형태로 형성되더라도 상관없음에 대해서는 앞서 언급한 바와 같다.
- [0030] 데이터층(140a, 140b, 140c)의 일부는 박막 트랜지스터(A)의 드레인 전극(140a)과 소스 전극(140b)을 구성하며, 나머지 일부는 데이터 라인(140c) 등을 구성한다.
- [0031] 이후, 드러난 상면을 완전히 덮도록  $\text{SiN}_x$  물질 등에 의해 패시베이션막(145)을 형성한 다음 CMP 등의 방법에 의해 패시베이션막(145)의 상면을 평탄화 시킨다.
- [0032] 액티브층(120a, 120b) 및 오믹 접촉층(130a, 130b) 등의 구성과 기능에 대한 상세한 설명은 생략하기로 한다.
- [0033] 다음, 도 3a 및 도 3b를 참조하면, 평탄화 된 패시베이션막(145)의 상부에 블랙 매트릭스(150)를 형성한다. 블

랙 매트릭스(150)는 빛의 누설 방지 등을 고려하여 데이터 라인(140c), 게이트 라인 및 박막 트랜지스터 등과 정교한 오버레이를 갖도록 정밀 패터닝 공정을 통해 형성되는 것이 좋다.

[0034] 이어서, 블랙 매트릭스(150)를 격벽으로 이용하여 블랙 매트릭스(150)에 의해 구획되는 내부 공간에 R, G, B의 컬러 필터(160)를 형성한다. 이때 컬러 필터(160)는 정밀하게 패터닝된 블랙 매트릭스(150)가 격벽의 기능을 수행하게 되므로, 정밀한 패터닝 공정이 아닌 잉크젯 방식 등의 간편한 공정에 의해 형성될 수 있다.

[0035] 따라서, 블랙 매트릭스(150)는 컬러 필터(160)에 대해 비흡습성을 갖는 유기 물질 등으로 구성되는 것이 좋다.

[0036] 계속해서, 도 4a 내지 도 4c를 참조하면, 블랙 매트릭스(150)와 컬러 필터(160)가 형성된 상부에 포토 레지스트(PR) 또는 유기막층(190)을 형성한다. 포토 레지스트 또는 유기막층(190)에는 하부에 위치한 박막 트랜지스터의 드레인 전극(140a)까지 컨택홀(180)을 형성하기 위한 패턴이 형성되어 있다.

[0037] 이에 따라, 포토 레지스트 또는 유기막층(190)을 마스크로 하여 건식 식각 공정을 통해 드레인 전극(140a)이 노출되도록 컨택홀(180)을 형성한다.

[0038] 이때, 블랙 매트릭스(150)와 컬러 필터의 상부에 형성되는 물질(190)은 도 4d와 같이 제거 공정을 통해 제거될 수 있는데, 이와 같은 제거 공정은 상기 물질(190)이 유기막층인 경우 보다 포토 레지스트인 경우에 추가되는 것이 바람직하다.

[0039] 컨택홀(180)의 형성이 완료되면, 컨택홀(180)을 통해 드레인 전극(140a)과 접촉되며 컬러 필터(160)의 상부를 덮는 화소 전극을 형성함으로써 박막 트랜지스터 기관의 제조가 완료된다.

[0040] 화소 전극이 형성된 박막 트랜지스터 기관의 레이 아웃도와 단면도는 앞서 설명된 도 1a 및 도 1b에 도시되어 있다.

[0041] 도 5a 내지 도 5c는 본 발명의 일 실시예에 따른 박막 트랜지스터 기관에 구비되는 블랙 매트릭스 형성 공정의 다양한 변형예를 설명하기 위한 단면도들이다.

[0042] 즉, 앞서 설명된 도 2a 내지 도 4d의 공정을 통해 박막 트랜지스터 기관을 형성하는 경우, 컨택홀의 형성을 위한 건식 식각 공정에 있어 식각 대상인 블랙 매트릭스(150)가 상대적으로 두껍게 형성됨으로써, 식각 공정 중 블랙 매트릭스(150)의 상부에 위치하는 포토 레지스트 또는 유기막층(190)의 손실에 의한 컬러 필터(160) 노출 등의 문제점이 발생할 수 있다.

[0043] 이에 따라, 이러한 예상되는 문제점을 해결하고자, 도 5a에는 박막 트랜지스터의 상부에 형성되는 블랙 매트릭스(150)가 데이터 라인(140c) 등의 상부에 형성되는 블랙 매트릭스(150)에 비해 상대적으로 낮은 높이를 가지는 형태를 제안하였다. 이러한 구조는, 블랙 매트릭스(150)의 형성 공정에 있어 박막 트랜지스터 상부에 위치되는 블랙 매트릭스(150)는 슬릿(slit) 구조의 마스크에 의해 형성되도록 하는 방법 등에 의해 구현 가능할 것이다.

[0044] 다음 도 5b에는, 박막 트랜지스터의 상부에 위치되는 블랙 매트릭스(150)에 있어서도 컨택홀의 형성과 대응되는 영역에 위치하는 부분만이 슬릿 마스크 등에 의해 형성된 구조를 나타내었다.

[0045] 마지막으로 도 5c에는, 박막 트랜지스터의 상부에 위치되는 블랙 매트릭스(150)의 컨택홀의 형성과 대응되는 영역이 중공(中空, 155)의 형태를 갖는 구조를 나타내었다. 이와 같이 중공 형태의 블랙 매트릭스(150) 구조가 적용되는 경우 박막 트랜지스터(150) 및 컬러 필터(160)의 상부에 형성되는 물질로는 포토 레지스트 보다 유기막층인 것이 바람직할 것이다.

[0046] 도 6은 본 발명의 일 실시예에 따른 박막 트랜지스터 기관을 포함하는 액정표시장치를 나타낸 분해 사시도이다.

[0047] 도 6을 참조하면, 본 발명의 일 실시예에 의한 액정표시장치는 전체적으로 보아 액정표시패널(600), 백라이트 유닛(650) 및 탑 샤시(660) 등을 포함하여 구성된다.

[0048] 액정표시패널(600)은 하부 기관(610), 상부 기관(620), 액정(미도시), 게이트 테이프 캐리어 패키지(TCP : Tape Carrier Package, 630), 게이트 인쇄회로기판(PCB : printed circuit board, 635), 데이터 TCP(640) 및 데이터 PCB(645) 등으로 구성된다.

[0049] 하부 기관(610)은 게이트 라인, 데이터 라인, 박막 트랜지스터, 블랙 매트릭스, 컬러 필터 및 화소 전극 등을 포함하고, 상부 기관(620)은 하부 기관(610)의 상부에 이와 대향하도록 위치되며 공통 전극 등을 포함하지만 이를 도시하지는 않았다. 여기서 하부 기관(610)은, 앞서 설명한 바와 같이, 통상적인 구조의 박막 트랜지스터 기관에 있어 패시베이션막을 CMP 등에 의해 평탄화 시킨 후 그 상부에 블랙 매트릭스를 형성하고 이를 격벽으로

이용하여 잉크젯 방식에 의해 컬러 필터를 형성함으로써 구성되는 COA 구조를 갖는다.

- [0050] 즉, 블랙 매트릭스를 정밀 패터닝에 의해 형성함으로써, 블랙 매트릭스에 의해 구획되는 영역에 잉크젯 방식 등의 간편한 방식에 의해 컬러 필터를 형성할 수 있도록 하였다. 따라서, 블랙 매트릭스는 컬러 필터에 대해 비흡습성을 갖는 유기 물질 등으로 구성되는 것이 좋다.

[0051] 또한, 블랙 매트릭스를 관통하는 컨택홀을 형성하기 위한 공정의 수행중 컬러 필터가 노출되는 문제점 등에 대비하여, 상기 블랙 매트릭스 가운데 컨택홀이 구비될 일부의 블랙 매트릭스가 상대적으로 낮은 두께, 단차 또는 중공 등의 형태를 갖도록 형성될 수 있음은 앞서 설명한 바 있다.

[0052] 이어서, 게이트 TCP(630)는 하부 기판(210)에 형성된 각 게이트 라인에 접속되고, 데이터 TCP(640)는 하부 기판(210)에 형성된 각 데이터 라인에 접속된다.

[0053] 한편, 게이트 PCB(635) 및 데이터 PCB(645)에는, 게이트 TCP(630)에 게이트 구동신호, 데이터 TCP(640)에 데이터 구동 신호가 입력 가능하도록, 게이트 구동신호 및 데이터 구동신호를 모두 처리할 수 있는 여러 회로부품이 실장된다.

[0054] 백 라이트 유닛(650)은 광학 시트(651), 확산판(652), 몰드 프레임(653), 램프(654) 및 반사판(655) 등으로 구성된다.

[0055] 즉, 램프(654)는 광을 조사(助射)하며, 반사판(655)은 램프(654)의 하부에 설치되어 램프(654)의 하부로 방출되는 빛을 반사판(655)의 상부 확산판(652) 방향으로 반사한다.

[0056] 램프(654)로부터 조사된 광과 반사판(655)에 의해 반사된 광은 확산판(652)에 의해 동일한 휘도를 갖도록 확산된 후 프리즘 등의 광학 시트(651)에 의해 집광된다.

[0057] 몰드 프레임(653)과 바텀 샤시(670)의 결합에 의해 구획되는 내부 공간에, 앞서 설명한 백 라이트 유닛(650)의 구성 요소들이 수납되며, 바텀 샤시(670)는 다시 탑 샤시(660)와 결합되어 액정표시장치의 전체 틀을 형성한다.

[0058] 도 6의 실시예를 통해 설명된 액정표시장치에 있어서는 백 라이트 유닛(650)이 직하형인 것으로 도시되었으나 이는 하나의 예시일 뿐이며, 본 발명의 액정표시장치에 적용되는 백 라이트 유닛(650)으로 직하형, 예지형 또는 켄지형 등의 다양한 방식이 사용될 수 있음은 당연하다.

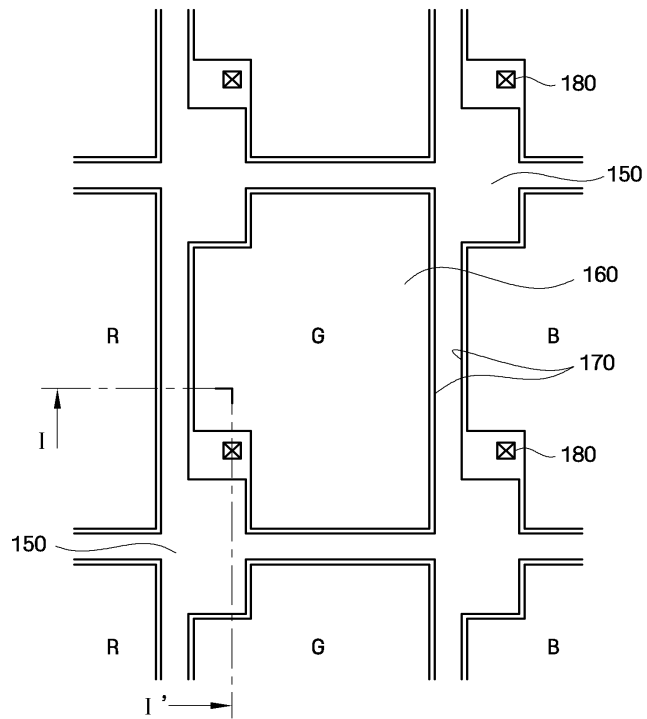
[0059] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해되어야만 한다.

## 부호의 설명

- |        |                     |                      |
|--------|---------------------|----------------------|
| [0060] | 100 : 절연 기관         | 110 : 게이트층           |
|        | 115 : 층간 절연막        | 120a, 120b : 액티브층    |
|        | 130a, 130b : 오믹 접촉층 | 140a : 드레인 전극        |
|        | 140b : 소스 전극        | 140c : 데이터 라인        |
|        | 145 : 패시베이션막        | 150 : 블랙 매트릭스        |
|        | 160 : 컬러 필터         | 170 : 화소 전극          |
|        | 180 : 콘택홀           | 190 : 포토 레지스트 또는 유기막 |

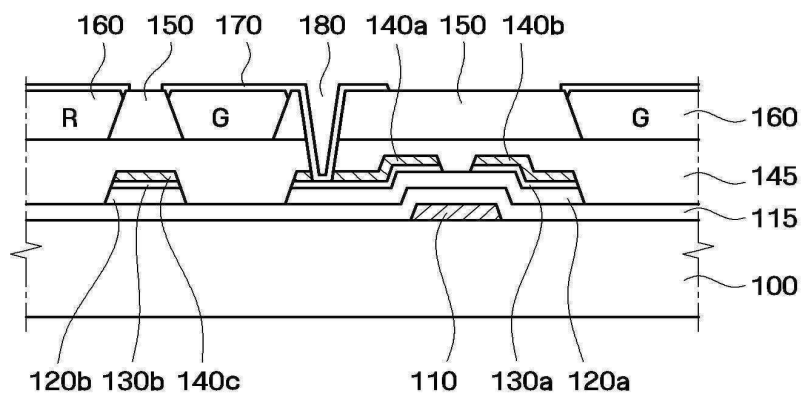
도면

도면1a

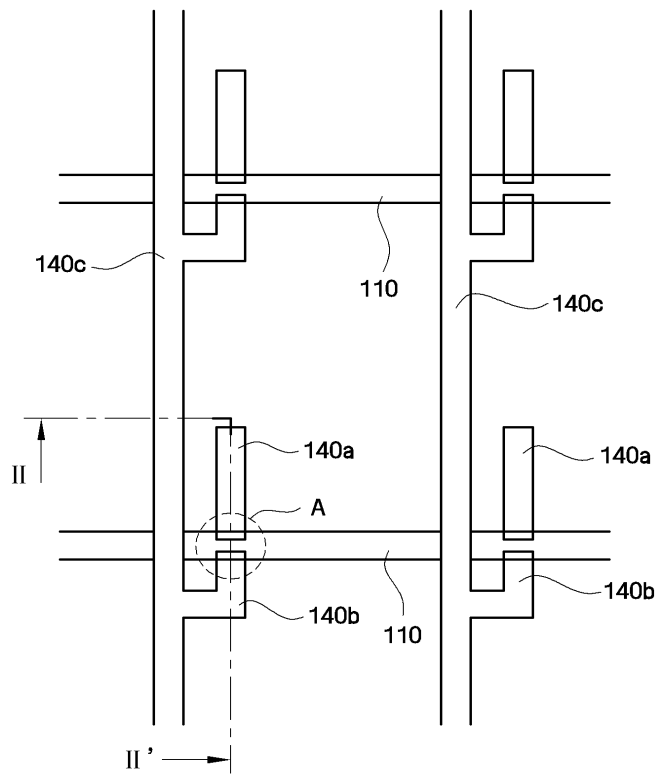


도면1b

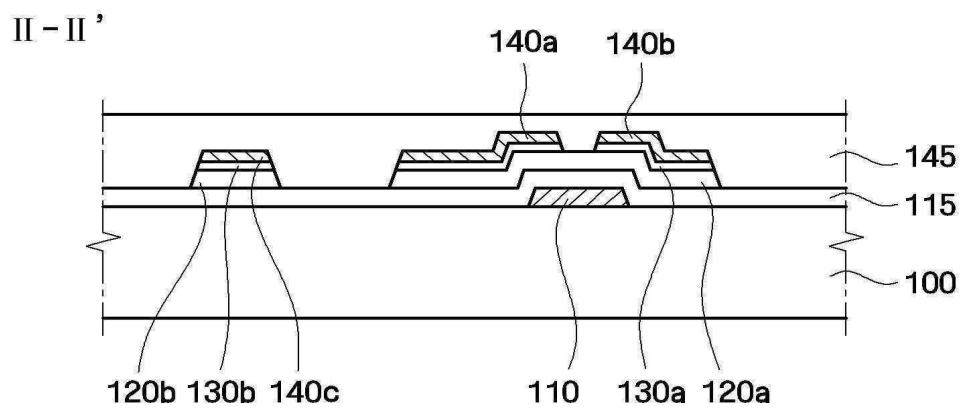
I - I'



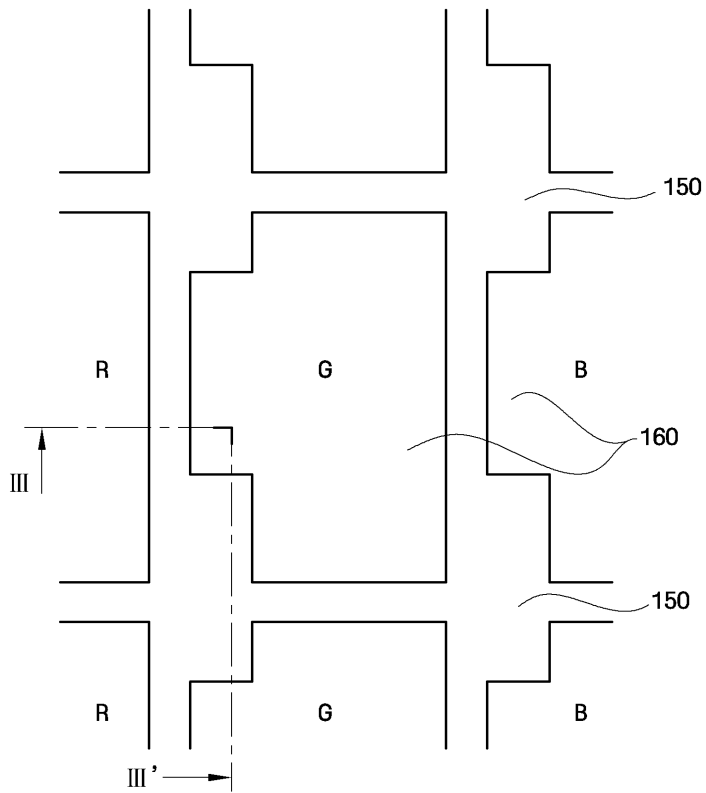
도면2a



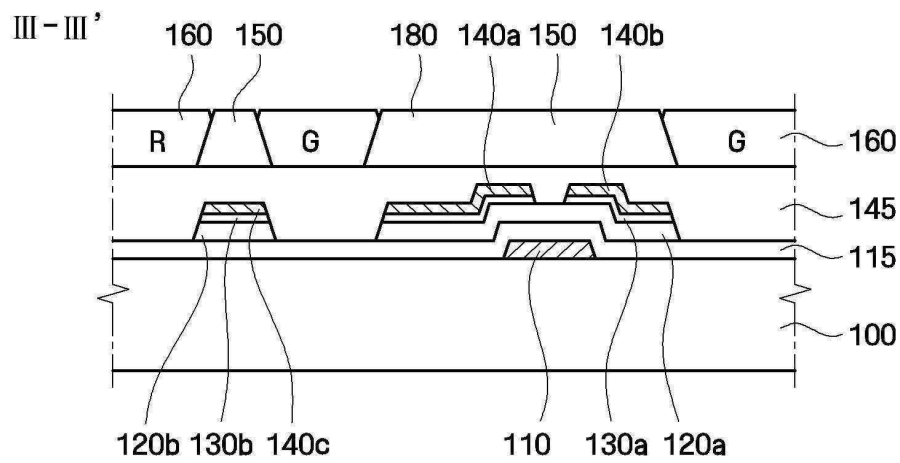
도면2b



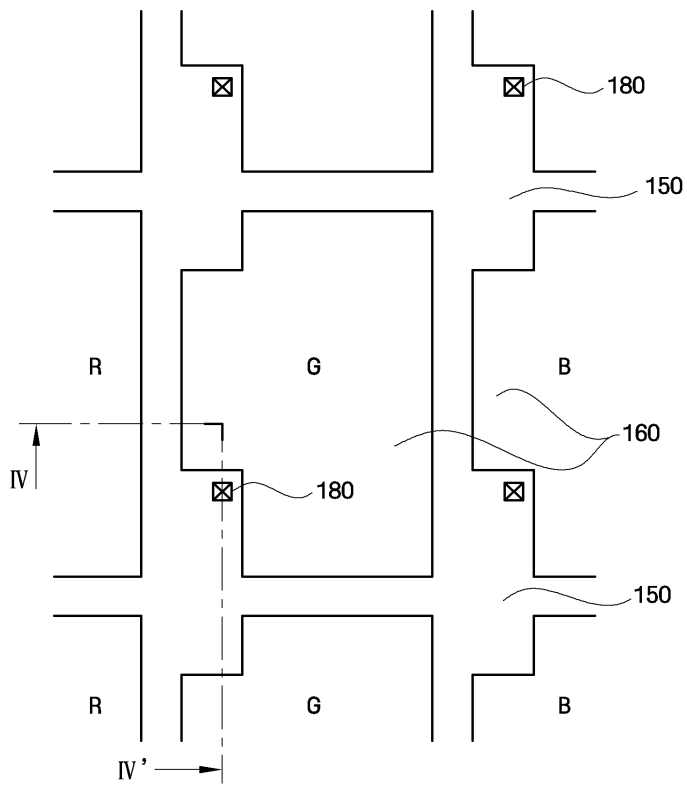
도면3a



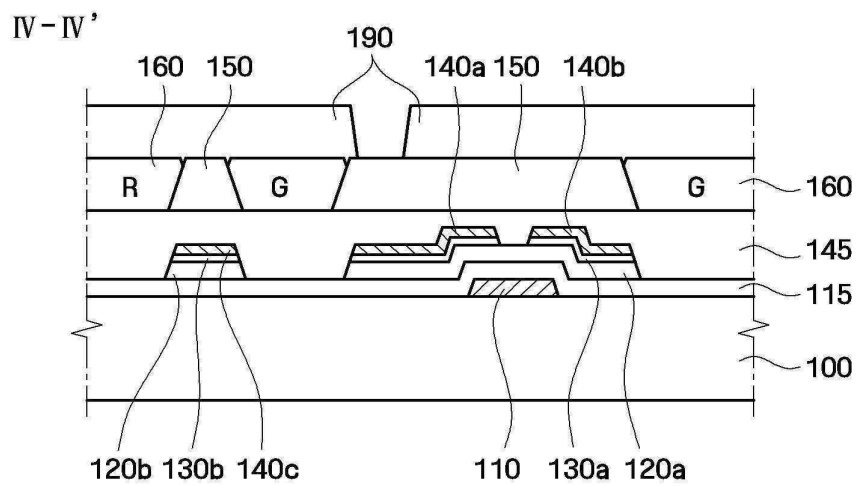
도면3b



도면4a

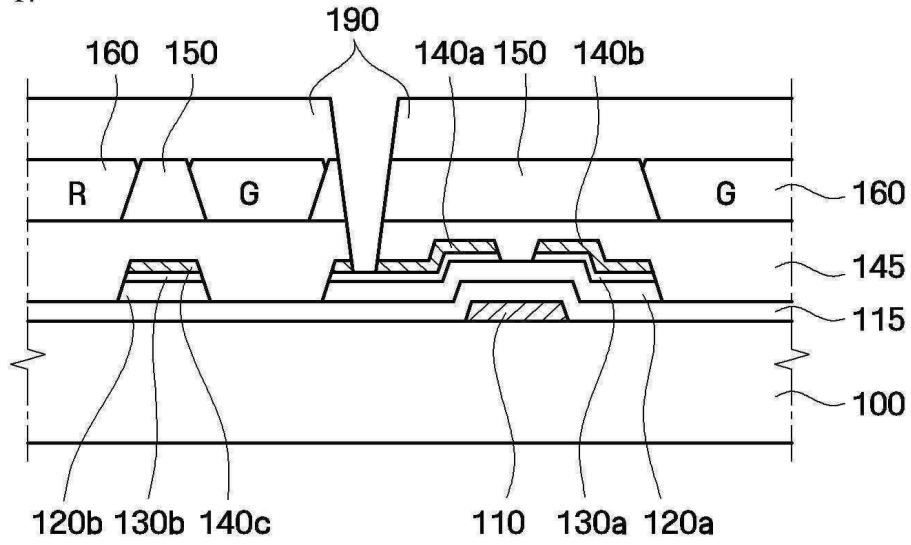


도면4b



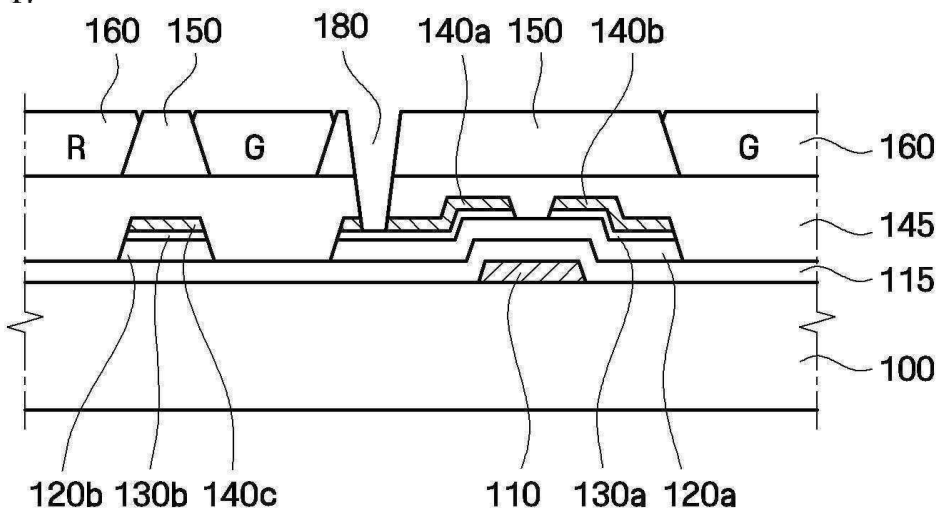
도면4c

IV-IV'

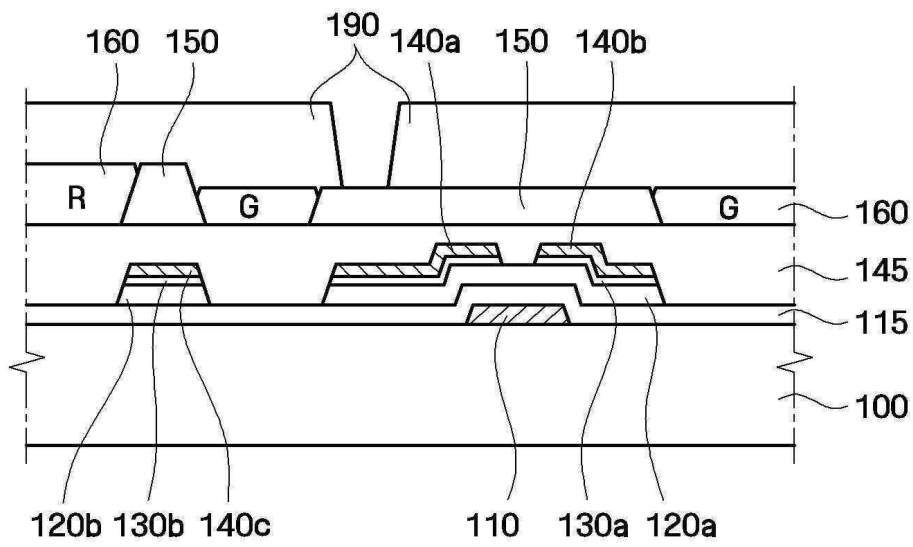


도면4d

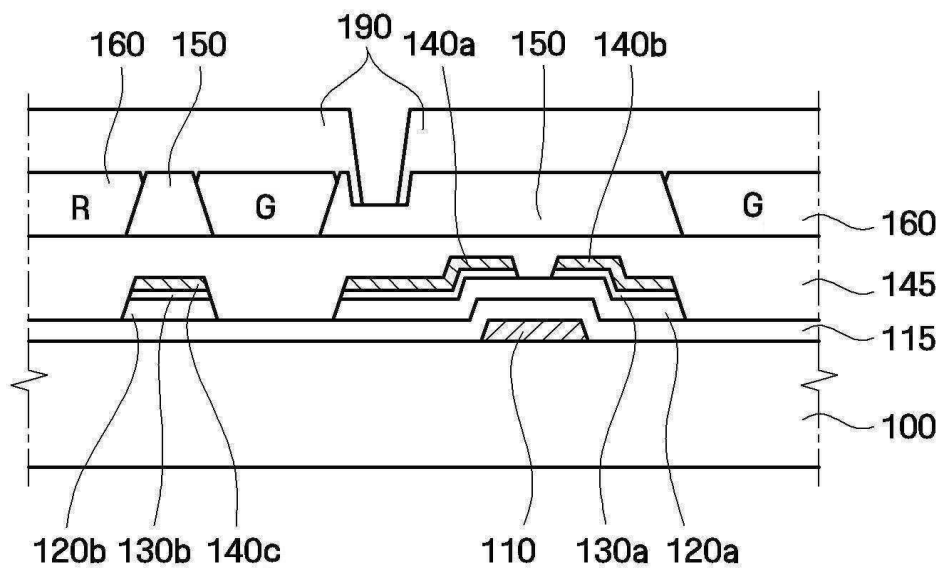
IV-IV'



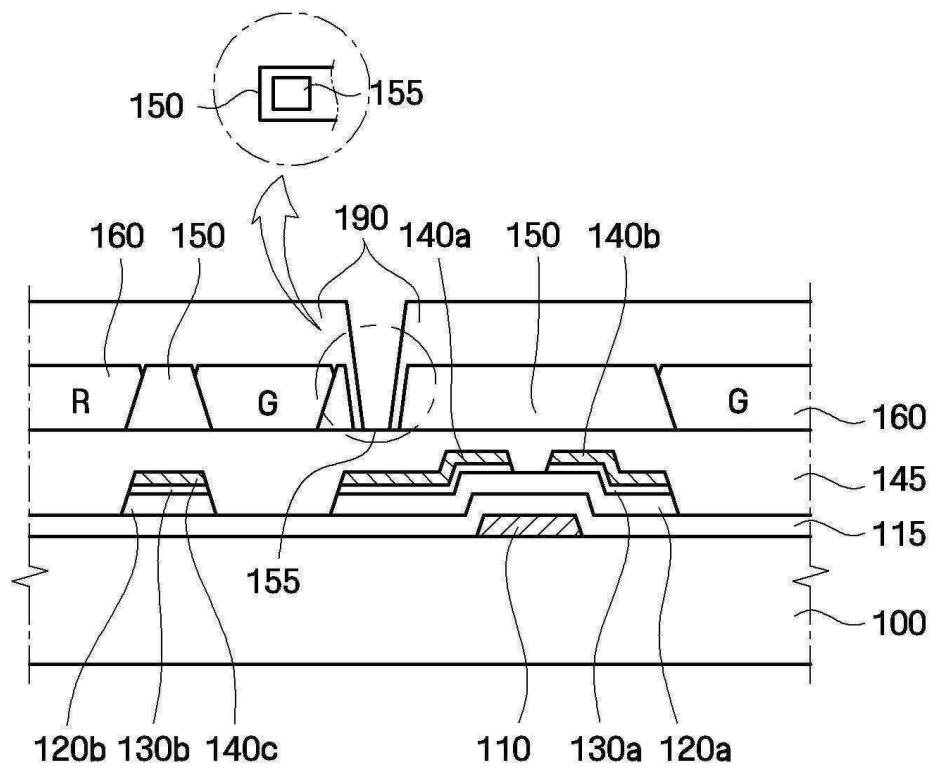
도면5a



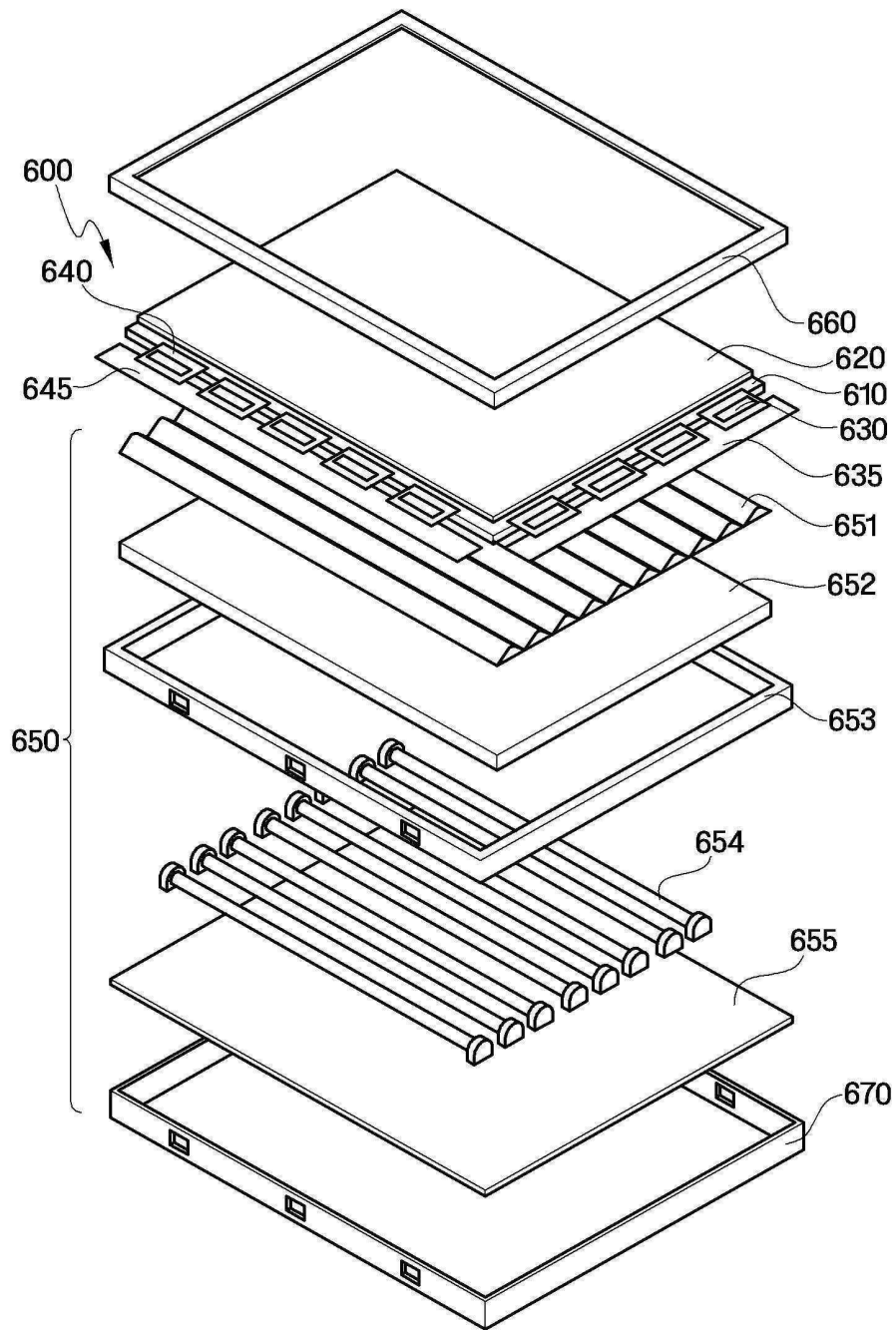
도면5b



도면5c



도면6



|                |                                        |         |            |
|----------------|----------------------------------------|---------|------------|
| 专利名称(译)        | 薄膜晶体管基板和包括其的液晶显示装置                     |         |            |
| 公开(公告)号        | <a href="#">KR101247331B1</a>          | 公开(公告)日 | 2013-03-26 |
| 申请号            | KR1020120136258                        | 申请日     | 2012-11-28 |
| [标]申请(专利权)人(译) | 三星显示有限公司                               |         |            |
| 申请(专利权)人(译)    | 三星显示器有限公司                              |         |            |
| 当前申请(专利权)人(译)  | 三星显示器有限公司                              |         |            |
| [标]发明人         | KIM JANG SOO<br>김장수                    |         |            |
| 发明人            | 김장수                                    |         |            |
| IPC分类号         | G02F1/1335 G02F1/1368 H01L29/786       |         |            |
| CPC分类号         | G02F1/133512 G02F1/133514 G02F1/136286 |         |            |
| 其他公开文献         | KR1020120136338A                       |         |            |
| 外部链接           | <a href="#">Espacenet</a>              |         |            |

#### 摘要(译)

提供一种薄膜晶体管基板和包括该薄膜晶体管基板的液晶显示器。在数据线，其中，所述栅极线和薄膜晶体管，该绝缘基板连接到所述数据线交叉的栅线形成的本发明的薄膜晶体管基板，形成在栅极线在预定的方向上的绝缘性基板上在其上钝化覆盖所述栅极线，数据线和薄膜晶体管层，形成在该钝化膜，其中所述栅极线，所述数据线和在黑色矩阵形成，在钝化膜，其是至少部分重叠与薄膜晶体管在由黑矩阵划分的区域中形成的滤色器，在与钝化膜和黑矩阵重叠的区域中形成的接触孔，滤色器和黑矩阵，接触孔通过包括电连接到所述薄膜晶体管的像素电极。专利号10-1247331

