



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0132036
(43) 공개일자 2019년11월27일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/1335 (2019.01)
G02F 1/1337 (2006.01)
(52) CPC특허분류
G02F 1/134363 (2013.01)
G02F 1/133528 (2013.01)
(21) 출원번호 10-2018-0057216
(22) 출원일자 2018년05월18일
심사청구일자 2018년05월18일

(71) 출원인
전북대학교산학협력단
전라북도 전주시 덕진구 백제대로 567 (덕진동1가)
(72) 발명자
이승희
전라북도 전주시 덕진구 송천3길 50, 102동 604호(송천동1가, 제일아파트)
임영진
전라북도 전주시 덕진구 가리내로 550, 111동 803호(송천동1가, 한양아파트)
이승재
전라북도 전주시 완산구 삼천천변3길 20, 106동 302호(삼천동1가, 호반리젠시빌아파트)
(74) 대리인
특허법인세원

전체 청구항 수 : 총 4 항

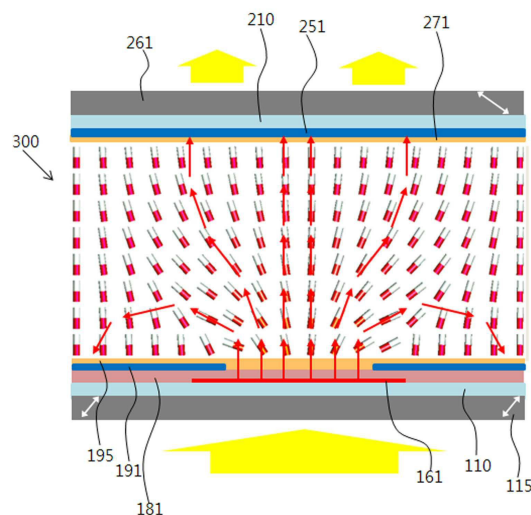
(54) 발명의 명칭 초고화질 수직배향 액정표시장치

(57) 요약

능동구동형 액정표시장치에 있어서, 액정은 양성 액정이고, 초기 액정 배향이 수직 배향 상태가 되도록 이루어지고, 화소 영역에서 하부 기관에는 평판형 화소전극 위로 절연층을 사이에 두고 통과 구멍을 형성하는 제1 공통 전극이, 상부 기관에는 제1 공통 전극과 같은 극성으로 운영되는 제2 공통 전극이 구비되어 화소전극과 제1 공통 전극 및 제2 공통전극 사이에 전위차가 발생할 때 통과 구멍의 프린지 주변의 액정 배열이 수직에서 경사 상태로 전환되어 빛을 통과하게 하도록 이루어지는 것을 특징으로 하는 액정표시장치가 개시된다.

본 발명에 따르면 액정표시장치의 응답 속도를 높여 초고해상도 액정 관벨에서도 주사율 120Hz 고속 구동을 할 수 있으므로 초고화질 고속 응답을 가능하게 하여 게임이나 가상현실 화면에 적합한 HMD를 구현할 수 있다.

대표도 - 도5



(52) CPC특허분류

G02F 1/1337 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 2016R1D1A1B01007189

부처명 미래창조과학부

연구관리전문기관 한국연구재단

연구사업명 기본연구지원사업

연구과제명 저주파 구동 가능한 유연 및 웨어러블 전광 액정소자 기초연구

기 여 율 1/2

주관기관 전북대학교

연구기간 2016.06.01 ~ 2022.05.31

이 발명을 지원한 국가연구개발사업

과제고유번호 2016R1A6A3A11930056

부처명 교육부

연구관리전문기관 한국연구재단

연구사업명 학문후속세대양성사업 (리서치펠로우)

연구과제명 나노 막대형 카본나노튜브를 이용한 고성능 박막형 편광자 연구개발

기 여 율 1/2

주관기관 전북대학교

연구기간 2016.11.01 ~ 2019.10.31

명세서

청구범위

청구항 1

제1 편광판이 설치된 하부 기관, 제2 편광판이 설치된 상부 기관, 상기 상부 기관과 상기 하부 기관 사이에 위치하는 액정, 상기 하부 기관에 설치되는 박막 트랜지스터 및 상기 박막 트랜지스터를 구동하기 위해 상기 박막 트랜지스터의 게이트전극에 연결되는 게이트 라인, 상기 박막 트랜지스터의 소오스전극에 연결되는 데이터 라인, 상기 박막 트랜지스터의 드레인전극에 연결되는 화소전극을 구비하는 액정표시장치에 있어서,

상기 액정은 양성 액정이고,

초기 액정 배향이 수직 배향 상태가 되도록 이루어지고,

화소 영역에서 상기 하부 기관에는 평판형 화소전극 위로 절연층을 사이에 두고 통과 구멍을 형성하는 제1 공통 전극이, 상기 상부 기관에는 상기 제1 공통 전극과 같은 극성으로 운영되는 제2 공통 전극이 구비되어 상기 화소전극과 상기 제1 공통전극 및 상기 제2 공통전극 사이에 전위차가 발생할 때 상기 통과 구멍의 프린지 주변의 액정 배열이 수직에서 경사 상태로 전환되어 빛을 통과하게 하도록 이루어지는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 액정표시장치는 가로 방향(폭방향) 화소 피치가 $8\mu\text{m}$ 이하의 HMD용 액정표시장치이고, 상기 제1 공통전극에 있는 상기 통과 구멍은 상기 화소 영역의 상기 가로 방향 중앙에 슬릿 폭이 화소 전극 폭 이하의 크기인 하나의 선형 슬릿 혹은 직사각형 슬릿 형태를 가지는 것임을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 제1 공통 전극과 상기 제2 공통 전극은 같은 전압으로 구동되는 것을 특징으로 하는 액정표시장치,

청구항 4

제 1 항에 있어서,

상기 상부 기관에는 측방에서 볼 때의 빛샘의 문제를 해소하기 위한 보상필름이 더 구비되고,

상기 제1 편광판과 상기 제2 편광판은 선형 편광판으로 서로 수직한 편광 방향을 가지도록 설치되는 것을 특징으로 하는 액정표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 능동구동형 액정표시장치에 관한 것으로, 보다 상세하게는 액정이 초기 수직배향 상태를 가지며 단위 면적당 화소수를 초집적으로 하는 경우에 적합한 초고화질 수직배향 액정표시장치에 관한 것이다.

배경 기술

[0002] 기존의 액정의 배향과 전압에 따른 스위칭 구동에 따라 액정 스위칭 방식은 TN(twisted nematic) 방식, IPS(plane switching) 방식, VA(vertical alignment) 방식, FFS(fringe field switching) 방식 등으로 크게 구분될 수 있다.

[0003] 구동 방법에 따라 LCD의 화소 구조도 다르다 TN 방식, VA 방식의 LCD의 화소에서는 한 쌍의 기관 중 한쪽에 화소 전극이 형성되고 다른 쪽에 공통 전극이 형성되고, 화소 전극과 공통 전극 사이에 2개의 기관 면에 수직인

전계를 형성하여 액정분자의 배향을 제어함으로써, 화소의 투과율을 제어한다.

[0004] FFS 방식은 하부 기판 내에서 절연막을 사이에 두고 화소 전극과 공통 전극이 대향하여 형성된다. FFS 방식에서 대개 공통 전극은 아래쪽에 평면으로 설치되고 화소 전극은 복수 패턴이 슬릿을 두고 서로 평행하게 형성되며, 화소 전극과 공통 전극 사이에 형성되는 전계(프린지 필드)에 의하여 액정 분자의 배열이 기판에 거의 평행하게 제어되기 때문에, FFS 모드의 LCD는 시야각이 넓고, 투명전극을 사용하여 IPS에 비해 투과율이 높다는 특징이 있다.

[0005] 그런데, 액정표시장치에서 현재 가장 큰 한계가 될 수 있는 것이 화상이 매우 빠르게 변할 수 있는 동영상이나 게임용 디스플레이와 관련된 것이다. 액정표시장치는 다양한 용도로 개발되고 있으며, 가상현실을 구현하기 위한 헤드 마운티드 디스플레이(Head Mounted display: 이하 'HMD'라 함)와 같은 경우도 유기EL 등과 함께 표시장치로 개발되고 있다. HMD의 표시소자로 쓰이는 액정 패널은 실제로 현실처럼 느끼려면 최소 4K, 일반적으로 8K 정도의 해상도가 필요로 하다. 또한 HMD와 같은 3inch 이하의 디스플레이에서 1000ppi 이상의 고해상도를 구현하기 위해서는 단위 픽셀 피치가 8마이크로미터 이하여야 한다.

[0006] CRT나 OLED 등의 여타 표시장치와 비교할 때 액정표시장치는 아래 수학적 1 및 2에서 알 수 있는 바와 같이, 액정의 고유한 점성과 탄성 등의 특성에 의해 응답속도가 느린 단점이 있다.

[0007] LCD의 응답 속도란 일반 백색광에서 입력 편광판과 액정 셀(Cell), 그리고 출력 편광판을 통과한 후 빛의 투과율을 100%라 할 때 화면이 어두워 질 때와 밝아질 때 투과율이 10%와 90% 사이로 변화하는 시간의 합을 말하는 것으로 10%에서 90%까지 변했을 때 걸린 시간을 상승 시간(Rising Time), 90%에서 10%까지 변했을 때 걸린 시간을 하강 시간(Falling Time)이라 말하며 이를 화이트 투 블랙(White to Black) 응답 속도 혹은 응답 시간이라 한다.

[0008] (수학적1)

$$\tau_r \propto \frac{\gamma d^2}{\Delta \epsilon |V_a^2 - V_F^2|}$$

[0009]

[0010] 여기서, τ_r 는 액정에 전압이 인가될 때의 상승 시간(rising time)을, V_a 는 인가전압을, V_F 는 액정분자가 전압에 의해 반응을 시작하는 프리드릭 천이전압(Freederick Transition Voltage)을, d 는 액정셀의 셀갭(cell gap)을, γ (gamma)는 액정분자의 회전점도(rotational viscosity)를 각각 의미한다.

[0011] (수학적2)

$$\tau_f \propto \frac{\gamma d^2}{K}$$

[0012]

[0013] 여기서, τ_f 는 액정에 인가된 전압이 오프된 후 액정이 탄성 복원력에 의해 원위치로 복원되는 하강 시간(falling time)을, K 는 액정 고유의 탄성계수를 각각 의미한다.

[0014] 즉, 액정표시장치에서 응답 속도 τ_f 는 액정 자체의 특성인 회전점도 및 탄성계수에 크게 영향받으며, HMD에 디스플레이로 채택되기 위해 이런 응답 속도의 문제를 해결하는 것이 절실히 요청된다.

[0015] 컬러 필터를 불요(不要)로 하는 필드 시퀀셜 풀컬러 표시 방식은, 「적→녹→청」으로 순차 점등하는 백라이트를 사용하는 것에 특징이 있다 통상의 CRT나 액정 디스플레이에서는, 프레임 시간이 16.7ms이지만, 필드 시퀀셜 풀컬러 표시 방식에서는, 프레임 시간이 5.6ms로, 고속 응답성이 요구된다.

[0016] 고속 응답성을 나타내는 지표로서, 위에서 살펴본 τ_f 와 τ_r 의 합을 들 수 있다. τ_f 는 액정의 하강 응답 시간이고, τ_r 은 액정의 상승 응답 시간이다. 필드 시퀀셜 풀컬러 표시 방식에 있어서의 고속 응답성을 만족시키기 위해서는, τ_f 와 τ_r 가 각각 1.5ms 미만인 것이 요망되고 있다.

[0017] 통상의 컬러 필터 LCD에서도 고속 게임의 고정밀도 화면을 잔상효과를 최대한 줄이면서 주사율(frame rate) 120Hz 정도로 구현하기 위해 액정의 응답 시간 혹은 응답 속도는 4ms 이하가 되어야 한다고 알려져 있으며, 현재 흔히 사용되는 액정표시장치로는 이런 초고화질 고해상도 화면에서 이런 120hz 정도의 구동을 이루기가 어려

움이 있었다.

[0018] 액정표시장치의 액정은 탄성 계수를 가지는 것에서 알 수 있듯이 탄성체와 같은 거동을 하는 데, 통상적으로 탄성계수가 클수록 응답속도가 크게 되므로 액정 구동에서 액정의 스위칭 변형이 큰 탄성계수를 가지는 변형이 되도록 하는 것이 중요하게 된다.

[0019] 그런데, 액정의 탄성 변형은 하나의 종류로 이루어지는 것이 아니고, 스프레이형, 트위스트형과 밴드형 탄성변형으로 구분될 수 있는데, 이 가운데 밴드형 탄성변형이 가장 큰 수치를 가져 액정 구동에 밴드형 탄성 변형을 시키고 복원시키는 형태를 이용하면 액정 응답시간을 줄이고 구동 프레임수를 늘릴 수 있다.

선행기술문헌

특허문헌

[0020] (특허문헌 0001) 대한민국 특허등록 제10-0494706호

(특허문헌 0002) 대한민국 특허등록 제10-0466390호

(특허문헌 0003) 대한민국 특허등록 제10-0966230호

(특허문헌 0004) 대한민국 특허등록 제10-0476044호

발명의 내용

해결하려는 과제

[0021] 본 발명은 상술한 능동구동형 액정표시장치의 고속 응답의 문제점을 개선 혹은 해결하기 위한 것으로서, 초고해상도 액정 패널에서 응답 시간을 줄여 120Hz 고속 구동을 가능하게 하는 액정표시장치를 제공하는 것을 목적으로 한다.

[0022] 본 발명은 바람직하게는 초고화질 고속 응답 특성을 가지는 HMD에 적용을 위해, 3인치(inch)급 디스플레이에서 1000~2000ppi 또는 그 이상의 해상도와 주사율 120Hz 이상을 가능하게 하는 빠른 응답 시간을 가지는 프린지 필드 스위칭 방식, 수직배향형 액정표시장치를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0023] 상기 목적을 달성하기 위한 본 발명의 액정표시장치는,

[0024] 제1 편광판이 설치된 하부 기관, 제2 편광판이 설치된 상부 기관, 이들 상부 기관과 하부 기관 사이에 위치하는 액정, 하부 기관에 설치되는 박막트랜지스터 및 이를 구동하기 위해 박막트랜지스터의 게이트전극에 연결되는 게이트 라인, 소오스전극에 연결되는 데이터 라인, 드레인전극에 연결되는 화소전극을 구비하는 액정표시장치에 있어서,

[0025] 액정은 유전율 이방성이 양인 양성 액정을 채용하고, 초기 액정 배향은 수직 배향 상태를 이루고, 각 화소 영역에서 하부 기관에 평판형 화소전극 위로 절연층을 사이에 두고 통과 구멍(슬릿 패턴)을 형성하는 제1 공통 전극이, 상부 기관에는 공통 전극과 같은 극성으로 운영되는 제2 공통 전극이 구비되어 화소전극과 공통전극들 사이에 전압이 인가되면 슬릿 패턴의 프린지(경계선) 주변의 액정 배열이 수직에서 경사 상태로 전환되어 빛을 통과하게 하도록 이루어지는 것을 특징으로 한다.

[0026] 본 발명은 화소 피치 8마이크로미터 이하의 HMD에 사용되는 액정표시장치일 수 있고, 이런 경우, 제1 공통전극은 화소마다 중앙에 하나의 선형 슬릿을 가지거나 직사각형 슬릿을 가지거나, 원형 혹은 타원형 슬릿을 가질 수 있다.

[0027] 혹은, 본 발명에서 시야각 확보를 위해 하나의 화소를 2분면 4분면 구획하여 각 구획에서 전계 방향이 서로 다르게 슬릿 패턴을 형성하여 운영하거나, 슬릿은 꺾은선 패턴으로 이루어질 수 있다.

[0028] 본 발명에서 제1 공통 전극과 제2 공통 전극은 같은 전압으로 연동되어 구동되는 것일 수 있다.

[0029] 본 발명에서 상부 기관에는 측방에서 볼 때의 빛샘의 문제를 해소하기 위한 보상필름이 더 구비될 수 있으며,

제1 편광판과 제2 편광판은 선형 편광판으로 서로 수직한 편광 방향을 가지도록 설치될 수 있다.

발명의 효과

- [0030] 본 발명에 따르면 액정표시장치의 응답 속도를 높여 초고해상도 액정 패널에서도 주사율 120Hz 고속 구동을 할 수 있다.
- [0031] 본 발명에 따르면 초고화질 고속 응답을 가능하게 하여 게임이나 가상현실 화면에 적합한 HMD를 구현할 수 있고, 바람직하게는 1000~2000ppi 이상 고해상도와 주사율 120Hz 이상을 가능하게 하는 빠른 응답 시간을 가지는 HMD를 구현할 수 있도록 한다.
- [0032] 본 발명에 따르면 화소 전극의 폭을 조절하여 필요한 축적용량(Cst)의 양을 조절할 수 있고, 고해상도 구현시에 TFT의 크기에 별다른 영향을 받지 않으면서 액정표시장치를 구현할 수 있게 된다.

도면의 간단한 설명

- [0033] 도1은 본 발명의 일 실시예인 아몰퍼스 실리콘 박막트랜지스터(a-Si TFT) 액정표시장치의 화소부 측면면을 나타내는 단면도이다.
- 도2는 본 발명의 액정표시장치의 화소부를 위에서 본 평면도로, 제1 공통전극의 슬릿 패턴을 나타낸다.
- 도3은 본 발명의 다른 실시예인 액정표시장치의 화소부를 위에서 본 평면도로, 도2의 실시예와 다른 슬릿 패턴을 나타낸다.
- 도4 및 도5는 제1 공통 전극의 1자형 슬릿 주변에서의 액정 배열을 나타내기 위해 슬릿 방향과 수직한 단면을 나타내는 단면도로서, 도4는 화소 전극에 전압이 인가되지 않은 초기 상태, 도5는 화소 전극에 전압이 인가된 점등 상태를 나타낸다.
- 도6은 도5와 같은 점등 상태에서 화소의 폭방향으로 좌측단에서 우측단으로 위치를 바꾸어 가면서 그리고 인간 전압을 6볼트, 8볼트, 10볼트로 바꾸어 가면서 제1 공통 전극의 슬릿 패턴의 프린지 주변 영역에서 광투과율이 변화하는 양상을 나타내는 그래프이다.
- 도7은 도6의 실시예의 액정표시장치와 비교예들에 대해 화소 전극에 일정 전압을 인가 및 차단하면서 시간에 따른 투과율 변화를 나타내는 비교 그래프이다.
- 도8은 도7의 그래프에 따른 상승 시간과 하강 시간의 차이를 나타내는 막대그래프이다.
- 도9는 다른 실시예의 화면 일부에 대한 화소 배열 및 화소 내의 면적에서의 투과광 분포를 나타내는 개념적 평면도이다.

발명을 실시하기 위한 구체적인 내용

- [0034] 이하 도면을 참조하면서 구체적 실시예를 통해 본 발명을 보다 상세히 설명하기로 한다.
- [0035] 도1은 본 발명의 실시예인 a-Si TFT를 적용한 액정표시장치의 화소부의 적층구조를 나타내는 단면도이고, 도2는 도1과 같은 실시예의 위에서 본 평면도로, 이 평면도 내의 절단선(I-I')을 따라 절단한 단면을 펼치면 도1과 같은 형태를 얻을 수 있다.
- [0036] 여기서 하부 기판(111) 위에 박막 적층 및 패터닝을 통해 게이트 전극(121) 및 게이트라인이 형성되고, 그 위로 게이트 절연막(131)이 형성되고, 다시 반도체막(132)이 형성되고, 데이터라인(141), 소오스 전극(142), 드레인 전극(143)이 도전층 적층 공정과 패터닝 공정을 통해 형성되어, 각 화소 구동용 박막 트랜지스터를 형성하게 된다. 이때 반도체막(132) 위로 저항성 접촉층(133, 134)을 적층하여 소오스 전극(142) 및 드레인 전극(143)이 접치는 부분에는 이들 사이의 도전 접속을 위한 저항성 접촉층이 설치되도록 할 수 있다.
- [0037] 물론, 박막 트랜지스터의 구체적 구성은 기존에 알려진 여타 방식으로 다양한 형태로 이루어질 수도 있다. 가령, 이상에서 a-Si TFT는 물론 LTPS TFT, Oxide TFT 등 다른 구조의 박막트랜지스터로 대체 적용이 가능하다.
- [0038] 박막 트랜지스터 위로 드레인 영역에 비아 홀을 가진 층간절연막(151)이 형성되고, 그 위에 화소 전극(161)이 형성된다. 이때 층간절연막(151)과 화소 전극(161)도 박막 적층 및 패터닝을 통해 이루어지고, 화소 전극(161)은 각 화소 영역에서 평탄한 평판 형태로 형성되며 비아 홀을 관통하는 비아(171)를 통해 드레인 전극(143)과

도전 가능하게 연결된다.

- [0039] 화소 전극(161) 위로 절연막(181)이 형성된 상태에서 화소 중앙에 길게 1자 형태의 슬릿(192)을 가지는 제1 공통전극(191) 패턴이 형성된다. 절연막(181)에 의해 화소 전극(161)과 제1 공통전극(191)은 절연되고, 화소 전극에서 시작된 전계 플럭스는 슬릿(192)을 통과하여 위로 나온 후 구부러져 제1 공통전극(191)의 상면으로 들어가게 된다.
- [0040] 한편, 상부 기관(211)의 하면에는 컬러 필터(231) 및 블랙 매트릭스(221) 층, 오버코트막(241), 제2 공통 전극(251)이 차례로 형성되어 도면상 제2 공통 전극(251)이 가장 아래쪽에 형성되어 있다.
- [0041] 도시되지 않지만 액정과 닿는 하부 기관 표면과 상부 기관 표면에는 배향을 위한 처리가 이루어질 수 있다. 수직하게 액정을 배향시키는 방법은 기존에 알려진 여러 가지 방법을 사용할 수 있다. 여기서는 액정의 초기 수직 배향을 위한 배향층 형성, 수직 배향을 위한 물질 처리 등이 이루어질 수 있고, 이런 물질 처리에서 배향을 위한 러빙은 별도로 이루어지지 않을 수 있다. 배향층으로는 통상 폴리이미드 재질의 막이 사용될 수 있다. 여기서는 배향과 관련하여 사전틸트 각(pretilt angel)은 90도가 된다.
- [0042] 이상과 같은 액정표시장치 기관 구조의 대부분은 기존에 알려진 통상적인 것과 같은 재질 및 방법으로 이루어질 수 있다. 단, 가장 하부의 평판형 화소 전극(161)과 그 위에 형성되는 슬릿(192) 패턴을 가지는 제1 공통 전극(191)과 상부 기관 하부의 평판형 제2 공통 전극(251)의 조합과 제1 공통 전극과 제2 공통 전극에 같은 극성의 전압 혹은 같은 극성 같은 크기의 전압을 인가하는 운영과 액정(300)의 배열의 조합은 본 발명의 특징적인 구성을 이룬다.
- [0043] 도1에는 비록 도시되지 않지만, 하부 기관 외측면의 제1 편광 필름과 상부 기관 외측면의 제2 편광 필름, 시야각 보상을 위한 보상필름 등도 통상의 액정 표시 장치와 같이 형성될 수 있다. 통상 제1 편광 필름과 제2 편광 필름은 편광 방향이 서로 90도 각도를 이루도록 설치되며, 보상필름 혹은 위상차판은 정면보다 측방에서 액정표시장치를 볼 때 보는 방향과 액정 수직 배열 사이의 각도 차이로 인한 빛샘 혹은 시야각 특성을 보완하기 위해 설치될 수 있다.
- [0044] 도2를 참조하여 본 실시예의 형성 공정을 좀 더 살펴보면, 하부 기관(111)의 내측면에 상대적으로 가장 먼저 화소 좌우 폭방향 게이트 라인(122)이 형성되고, 게이트 라인에서 수직으로 갈라진 가지가 일체형 게이트전극(121)을 이룬다. 게이트 라인과 게이트전극(121)은 도체층 적층 및 패터닝을 통해 일체로 형성된다.
- [0045] 게이트 절연막(131)과 박막 트랜지스터용 반도체막(132), 저항성 접촉층(133, 134)은 도2에 별도로 표시되지 않으며, 여기서 게이트 절연막(131)은 전체 기관에 적층 형성되고, 반도체막(132), 저항성 접촉층(133, 134)은 적층 후 채널 영역을 포함하는 트랜지스터 영역에만 패터닝되어 형성된다.
- [0046] 게이트 절연막(131) 위로 도전층 적층 및 패터닝을 통해 화소 길이 방향으로 길게 뻗는 데이터 라인(141)과, 데이터 라인에서 일체적으로 폭방향으로 분기된 소오스 전극(142), 게이트 전극(121)을 기준으로 소오스 전극(142)과 반대편에 위치하는 드레인 전극(143)이 형성된다. 이런 패터닝 작업시 저항성 접촉층도 식각되어 소오스 전극, 드레인 전극과 반도체막이 겹치는 부분에만 잔류하도록 한다. 이로써 박막 트랜지스터 구조가 이루어진다.
- [0047] 박막 트랜지스터 구조 위로 보호막 혹은 층간절연막(151)이 적층되고 패터닝되어 드레인 전극(143)이 일부 드러나는 비아홀을 이루도록 한다. 그 위로 IT0와 같은 투명도전막을 적층, 패터닝하여 드레인 전극(143)과는 비아(171: via)을 통해 접촉되는 직사각형 패턴의 화소 전극(161)을 형성한다.
- [0048] 화소 전극(161) 위로 절연막과 제1 공통 전극용 도전층을 적층하고 이 도전층을 패터닝하여 화소 중앙 부분에 길이 방향 1자형 슬릿(192) 패턴을 가지는 제1 공통전극(191)을 형성한다.
- [0049] 여기서는 제1 공통전극(191)이 가지는 슬릿(192) 패턴이 화소 중앙 부분에 1자형으로 이루어지지만 슬릿 프린지의 각 부분에서 이루어지는 전계 방향이 기능상 요구되는 특정 방향이 되도록 다른 형태로 형성할 수도 있다. 가령, 본 발명에서 시야각 확보를 위해 하나의 화소를 2분면 4분면 구획하여 각 구획에서 전계 방향이 서로 다르게 슬릿 패턴을 형성하여 운영하거나, 슬릿은 꺾은선 패턴으로 이루어질 수 있다.
- [0050] 도3은 도2와 다른 실시예로서, 화소 내의 제1 공통 전극(191)의 슬릿(192) 폭이 증가한, 혹은 슬릿(192)이 정사각형에 가까운 형태를 가진 실시예를 나타낸다.
- [0051] 이런 실시예에서는 정사각형의 상측변 프린지에서 액정은 도3의 평면도 상의 위쪽으로 경사지는 배열을 하게 되

고, 하측면 프린지에서 아래쪽으로 경사지는 배열을하게 되고, 좌측면 프린지에서는 좌측으로 경사지는 배열을 하게 되고, 우측면 프린지에서는 우측으로 경사지는 배열을 하게 된다. 이렇듯 각 변의 프린지에서의 액정의 배열 방향 혹은 경사 방향이 달라져 액정표시장치의 정중앙에서 보는 사람은 물론 네 측면의 프린지에서 외부로 방출되는 빛을 모두 감지할 수 있으며, 화면의 좌측, 우측, 위쪽 아래쪽에 치우쳐서 경사지게 액정표시장치 화면을 바라보는 사람들도 4 측면의 프린지 가운데 한, 두 측면의 프린지에서 방출되는 빛은 편광 효과에 의해 잘 안보일 수 있지만 다른 측면의 프린지에서 방출되는 빛은 명확히 보일 수 있다. 즉, 어느 방향에서 보아도 해당 화소가 점등된 것은 인식할 수 있으며, 다른 문제가 없다면, 보이는 각도에 따라 중앙과 떨어진 측방에서 볼 때 화소 점등이 인식되지 않는 것을 방지하기 위한 광시야각용 위상차판 채용을 생략할 수 있게 된다.

[0052] 도4 및 도5는 본 발명의 다른 실시예에서 제1 공통 전극의 1자형 슬릿 주변에서의 액정 배열을 나타내는 것으로, 초기 상태 및 점등 상태 각각에서 슬릿 방향과 수직한 단면을 나타내는 단면도들이며, 도6은 도5와 같은 상태에서 제1 공통 전극(191)의 슬릿 패턴의 프린지 주변 영역에서 개별 화소의 좌측단에서 우측단으로 가면서 거리(x) 변화에 따른 광투과율(transmittance) 변화를 나타내는 그래프를 나타낸다.

[0053] 여기서는 디스플레이를 형성하면서 좌우 방향 화소 주기(pixel pitch)를 8마이크로미터(μm), 화소전극 폭은 5 μm , 슬릿 폭(g)을 대략 2 μm 로 형성하고, 화소 전극(161)에 전압을 인가하거나 차단하면서 시뮬레이션 결과(performance)를 확인하였다. 여기서 화소 전극의 폭은 도1, 도2의 실시예에서 화소 전극이 거의 화소 전체의 폭에 걸쳐 형성되는 것과 비교하여 폭이 조금 축소되어 있다. 단, 화소전극 폭은 슬릿 폭(g)의 크기와 같거나 그 이상이 되도록 한다.

[0054] 화소전극의 폭이 달라짐에 따라 화소전극과 공통전극 사이의 축적용량(C_{st})이 변화하게 되므로 이러한 화소전극의 폭에 대한 조절은 필요한 축적용량의 양에 따라 이루어질 수 있다.

[0055] 상부 기관(210)과 하부 기관(110) 사이의 공간(cell gap: d)은 여기서 4 μm 로 하며 액정물질이 주입되어 액정으로 채워진다. 여기서 액정은 전계가 인가될 때 전계 방향과 평행하게 배열되는 속성을 가지는, 유전율 이방성이 양인 액정이 사용된다.

[0056] 보다 상세하게 본 실시예에서 액정(300)은 20℃ 기준으로 이상굴절율(n_e) 1.6041, 정상굴절율(n_o) 1.4893, 평행 방향 유전율($\epsilon_{//}$) 12.3, 수직방향 유전율($\epsilon_{\perp}$) 4.1, 스플레이 탄성계수(K_{11}) 16.9pN, 트위스트 탄성계수(K_{22}) 8.42pN, 밴드 탄성계수(K_{33}) 19.2pN, 회전점도 γ (rotational viscosity) 80mPa·s의 것을 사용하였다.

[0057] 단, 여기서는 도1에 도시된 것과 같은 컬러필터 및 블랙매트릭스층, 오버코트막, 데이터 라인 및 게이트 라인, 박막트랜지스터 구조 등은 별도로 나타내지 않고 상부 기관(210)이나 하부 기관(110)에 포함된 것으로 본다.

[0058] 도4의 그래프는 도1 및 도2의 구성에 따른 본 실시예의 액정표시장치에서 액정(300)이 화소 전극(161)에 전압이 걸리지 않아 화소 전극(161)과 제1 및 제2 공통 전극(191, 251) 사이에 전위차가 인가되지 않은 초기에 전체적으로 상하 방향 배열 혹은 수직 배열을 이루고 있는 상태를 나타내고 있다.

[0059] 도5의 그래프는 화소 전극(161)에 전압이 걸려 화소 전극(161)과 제1 및 제2 공통 전극(191, 251) 사이에 전위차가 인가되어 제1 공통 전극(191)의 슬릿(폭이 g로 표시됨)로 패턴의 프린지 주변 영역에서 액정이 수직 배열에서 벗어나 수직선과 일부 경사를 이루고 있는 상태를 나타내고 있다.

[0060] 액정(300)이 수직 배열 상태에서 벗어나 일부 경사를 이루면 이런 배열 변화에 따라 이 화소의 슬릿 패턴 프린지 주변 영역에서는 액정표시장치의 백라이트 광이 제1 편광판(115)을 통과한 제1형으로 편광된 빛이 경사진 배열의 액정층을 통과하면서 편광 상태의 변화를 일으키고 따라서 광의 적어도 일부가 제2 편광판(261)을 통과하여 외부로 방출될 수 있고, 이 화소는 점등(ON) 상태가 된다.

[0061] 도6의 그래프는 도5와 같이 화소 폭 8 μm , 화소 전극 폭 5 μm , 슬릿 패턴 폭 2 μm , 슬릿 패턴을 화소 폭 방향 중앙에 위치시킨 조건에서 화소 전극에 인가되는 전압을 6볼트, 8볼트, 10볼트로 바꾸면서 실험한 결과로서 광투과율 변화를 나타내고 있다.

[0062] 이 그래프에 따르면, 화소 전극에 대한 인가전압을 높이면 광투과율이 높아지지만 광투과율 곡선의 전체적인 형태는 비슷한 모양을 보이고, 슬릿 패턴과 수직한 단면에서 슬릿 중심으로부터 거리가 멀어지면서 광투과율 변화는 대칭적인 양상을 나타내며, 슬릿 프린지에서 최대의 광투과율을 가지는 것을 알 수 있다. 이런 광투과율은 슬릿 프린지에서 최대의 수평 전계를 가지고, 액정 배열이 수평방향으로 최대로 변형되어 수직과 최대 경사각도를 이루기 때문에 얻어지는 것이다.

[0063] 이러한 본 발명 실시예에서 액정 배열의 변화는 초기 수직 배열 상태를 이용한 것이며, 액정의 3가지 탄성 변형 가운데 밴드형 변형에 해당하는 것이다. 액정 특성에서 밴드형 탄성 변형의 탄성 계수가 트위스트형 변형이나 스프레이형 변형에 비해 밴드형 변형의 탄성 계수가 크기 때문에 트위스트형 변형을 주로 이용하는 대부분의 액정의 배열 변화보다 변화 및 복원의 속도가 빨라지게 된다.

[0064] 도7은 도6의 실시예의 액정표시장치와 비교례로서 기존의 FFS 방식 액정표시장치 두 케이스에 대해 화소 전극에 일정 전압을 인가하고 일정 시간 후 전압을 차단하면서 시간에 따른 투과율 변화를 나타내는 비교 그래프로써 이를 통해 점등 신호에 해당하는 전압을 인가하여 얻은 응답 속도의 차이를 확인할 수 있으며, 도8은 도7의 그래프에 따른 상승 시간과 하강 시간의 차이를 막대그래프로 나타낸 것이다.

[0065] 이들 그래프에서 본 발명 실시예의 액정표시장치와 비교례인 기존 FFS 방식 액정표시장치는 화소 구조를 달리하므로 당연히 같은 조건으로 실험될 수는 없으며, 같은 조건은 아니지만 이들 그래프를 통해 본 발명의 화소 구조에서 액정 거동을 통해 응답속도를 기존에 비해 매우 빠르게 구동할 수 있음을 확인할 수 있다.

[0066] 이들 그래프에서 본 실시예는 UFS-VA로 표시되며, 비교례는 FFS로 표시되고, 비교례들은 슬릿 폭(g)과 화소 전극 너비(w)의 크기에 따라 구분하였다. 비교례들에서는 상부 기판에 제2 공통 전극 혹은 카운터 전극이 없는 FFS 방식의 전극 구조를 가지며, 액정 배향은 수평 배향을 가지고, 화소전극 혹은 공통전극에 형성된 슬릿 폭은 1, 대개는 서로 평행한 복수 개가 설치되는 화소 전극(화소 전극이 위에 있고 화소 전극에 슬릿이 형성된 경우 포함)의 너비(폭)는 w라고 표현하였다. 이런 비교례에서는 공통전극과 화소전극을 서로 바꾸어 배치하여도 (공통 전극이 위에 있고 공통 전극에 슬릿이 형성된 경우) 실질적으로 같은 결과를 얻을 수 있다.

[0067] 도8의 그래프를 표로 정리하면 화소 전극에 전압을 인가하여 얻는 응답속도는 아래와 같이 됨을 볼 수 있었다.

표 1

액정표시장치 종류	τ_r (rising time)	τ_f (falling time)
본 발명 (l=2 μ m)	8.5ms	1.6ms
비교례1 (w=2 μ m, l=3 μ m)	13.8ms	21.7ms
비교례2 (w=3 μ m, l=4.5 μ m)	13.2ms	21.2ms

[0069] 이런 응답속도 차이는 기존의 응답속도보다 몇 배 빠른 것이며, 통상, 상승 시간은 과전압 구동을 통해 상당 부분 줄이는 것이 가능한 것을 고려하면 표시장치에서 지속적으로 변화하는 화상을 표현할 때 응답속도에서 가장 중요한 영향을 주는 부분이라고 할 수 있는 τ_f 를 10배 이상 빠르게 한 것으로, 당연히 이런 응답속도를 가지는 액정표시장치는 프레임 속도 120hz 이상의 빠른 동영상 구현, 가상현실, 게임 화면 표시에 사용될 수 있다.

[0070] 도9는 또 다른 실시예의 화면 일부에 대한 화소 배열 및 화소 내의 면적에서의 투과광 분포를 나타내는 개념적 평면도이다.

[0071] 여기서는 3인치 화면크기의 디스플레이를 형성하면서 좌측 도면에서 보이듯이 화소 주기(pixel pitch)를 5 μ m, 슬릿 폭(g)을 2 μ m로 하여 수평 해상도 1700ppi를 구현하고 시물레이션 결과(performance)를 확인하였다. 화소 전극의 폭은 화소 주기와 거의 같게 하여 화소전극과 인접 화소 전극 사이의 갭은 매우 작은 것으로 하였다.

[0072] 평면에서 슬릿 프린지에서만 집중하여 빛이 방출되면서 해당 화소(여기서는 우측 도면의 4, 5, 6번째 화소를 점등시키고 있다. 전체적 밝기, 개구율은 크기 않지만 헤드 마운트 디스플레이의 경우, 밝기 혹은 휘도는 눈 앞에 바로 디스플레이가 존재하므로 그리 중요하지 않고, 고해상도와 빠른 화면 전환 속도를 구현하여 가상 현실이나 게임 디스플레이용으로 적합하게 사용될 수 있다.

[0073] 이상에서는 한정된 실시예를 통해 본 발명을 설명하고 있으나, 이는 본 발명의 이해를 돕기 위해 예시적으로 설명된 것일 뿐 본원 발명은 이들 특성의 실시예에 한정되지 아니한다.

[0074] 따라서, 당해 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 발명을 토대로 다양한 변경이나 응용예를 실시할 수 있을 것이며 이러한 변형례나 응용예는 첨부된 특허청구범위에 속함은 당연한 것이다.

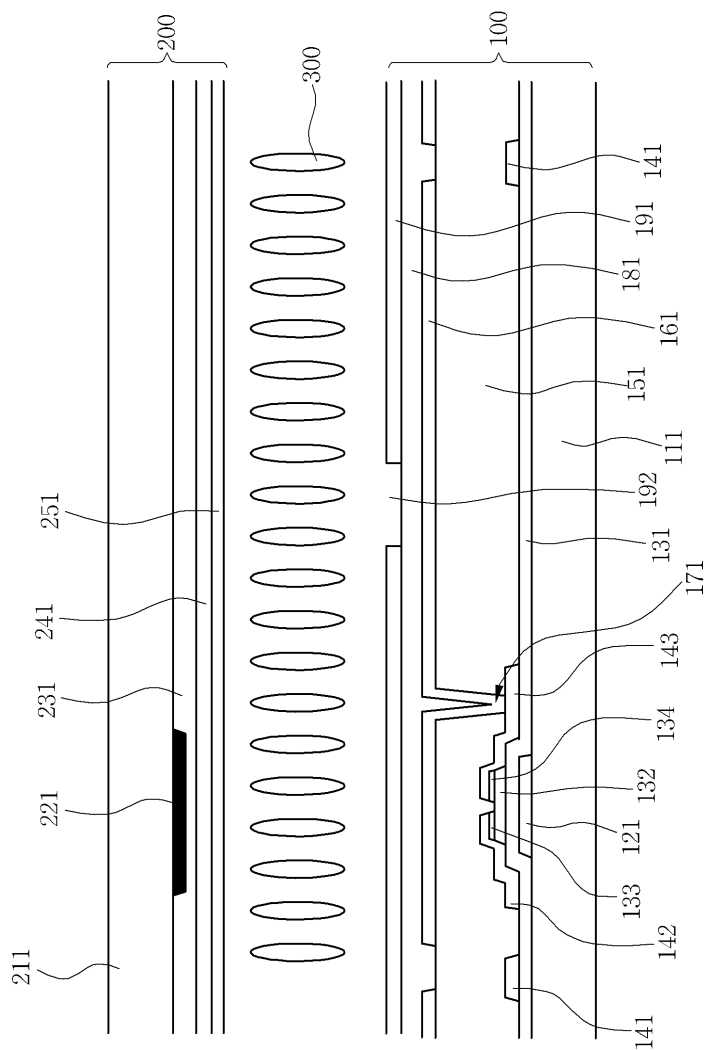
부호의 설명

[0075] 111: 하부 기판 115: 제1 편광판

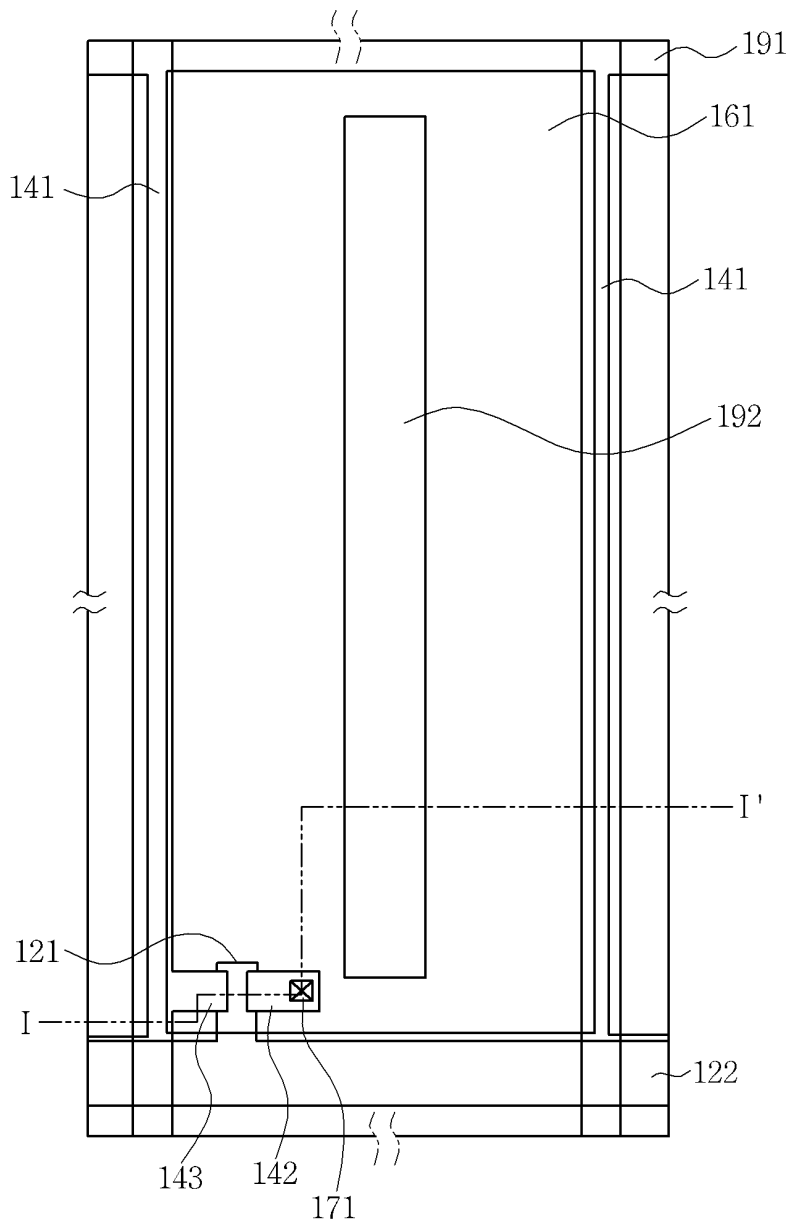
121: 게이트전극	122: 게이트라인
131: 게이트 절연막	132: 반도체막
133, 134: 저항성 접촉층	141: 데이터라인
142: 소오스 전극	143: 드레인 전극
151: 층간절연막	161: 화소 전극
171: 비아(via)	181: 절연막
191: 제1 공통전극	192: 슬릿(slit)
195, 271: 배향막(배향층)	
211: 상부 기판	221: 블랙 매트릭스
231: 컬러필터	241: 오버코트막
251: 제2 공통전극	261: 제2 편광판

도면

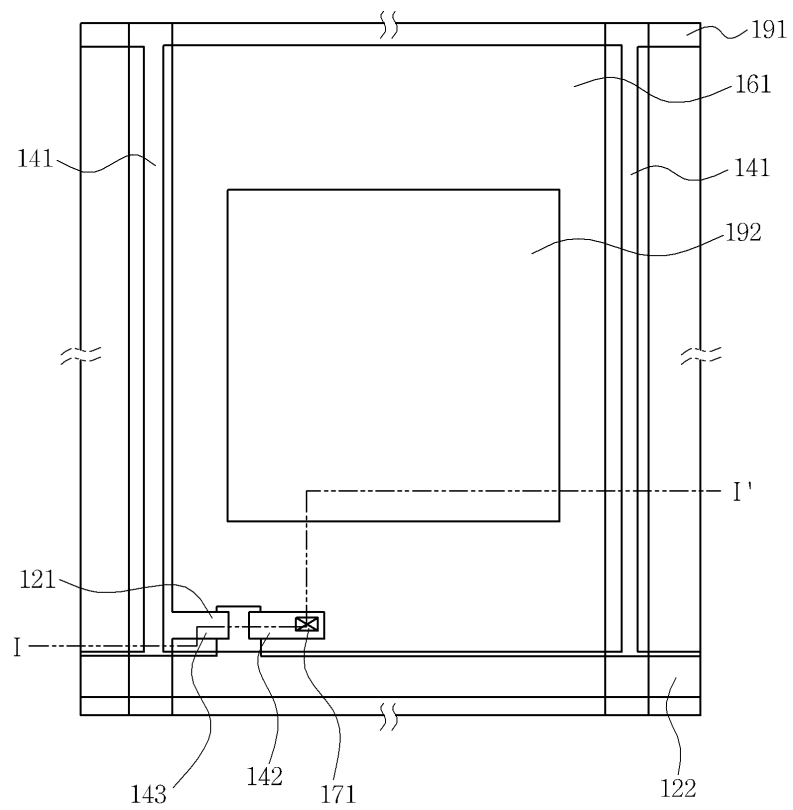
도면1



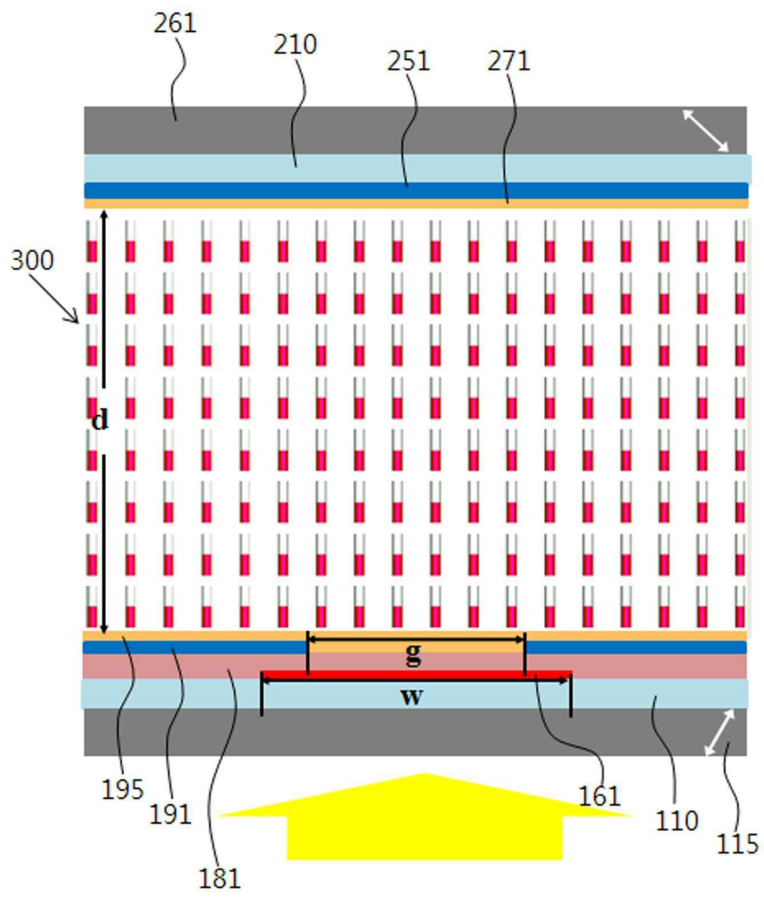
도면2



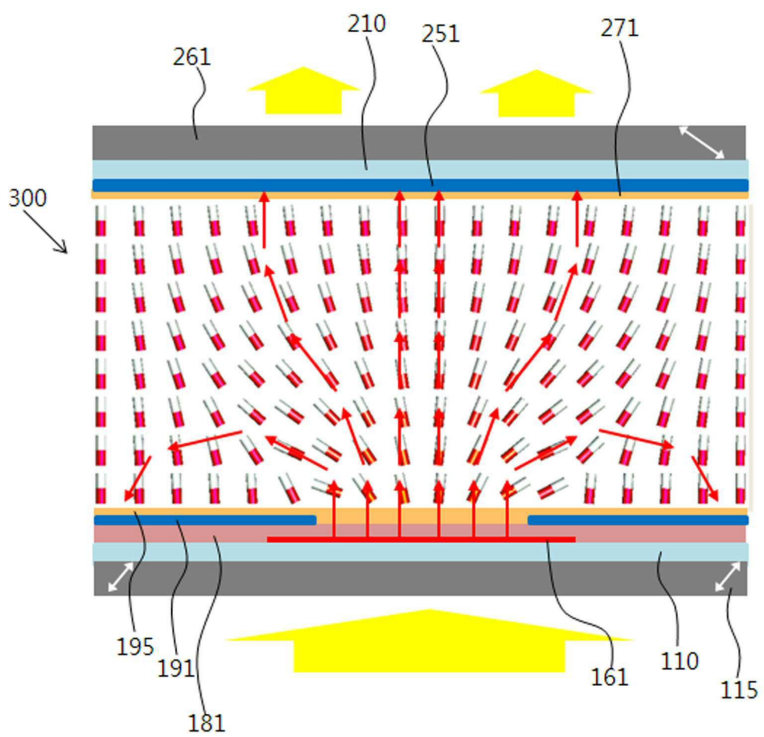
도면3



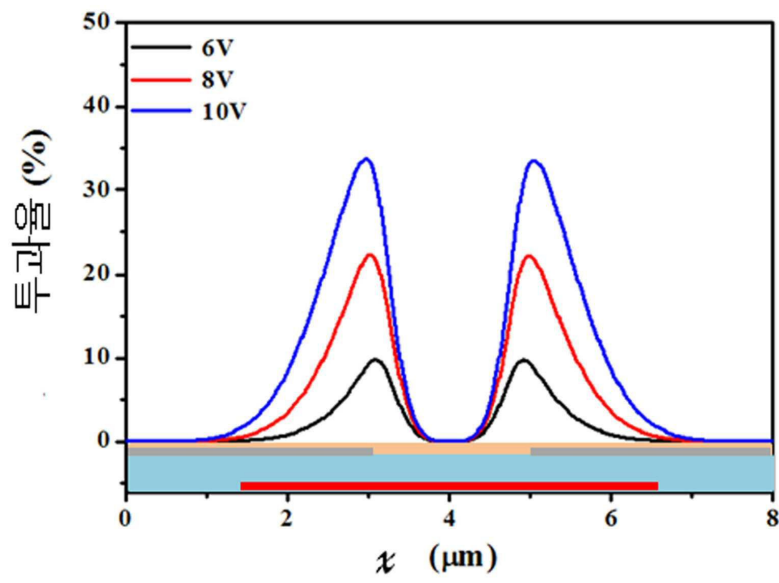
도면4



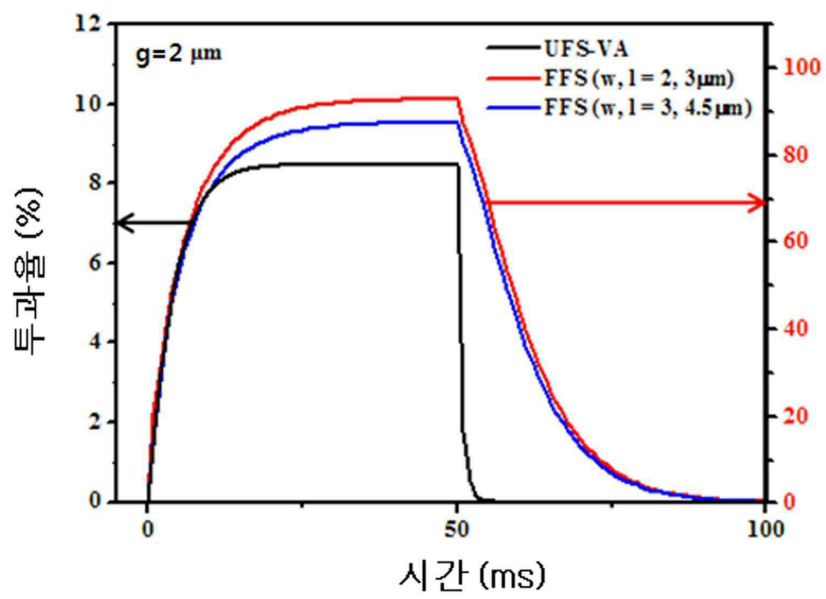
도면5



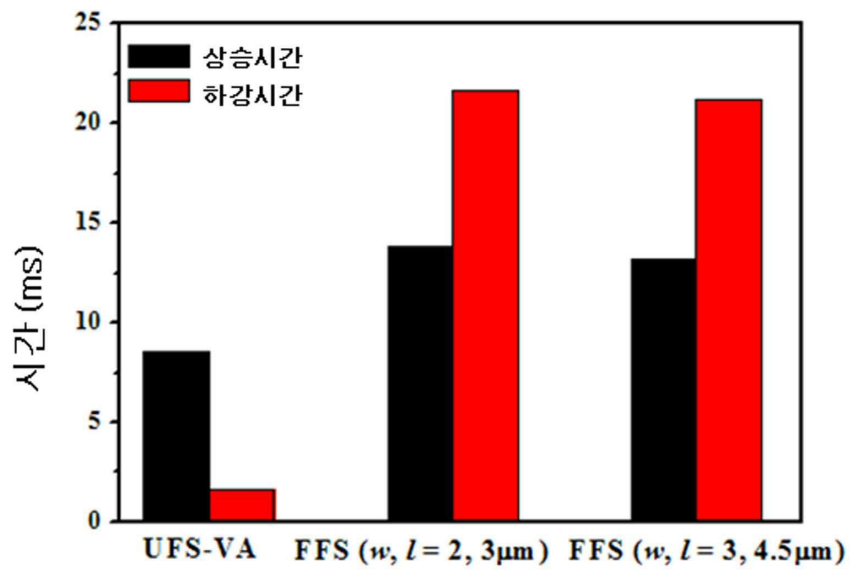
도면6



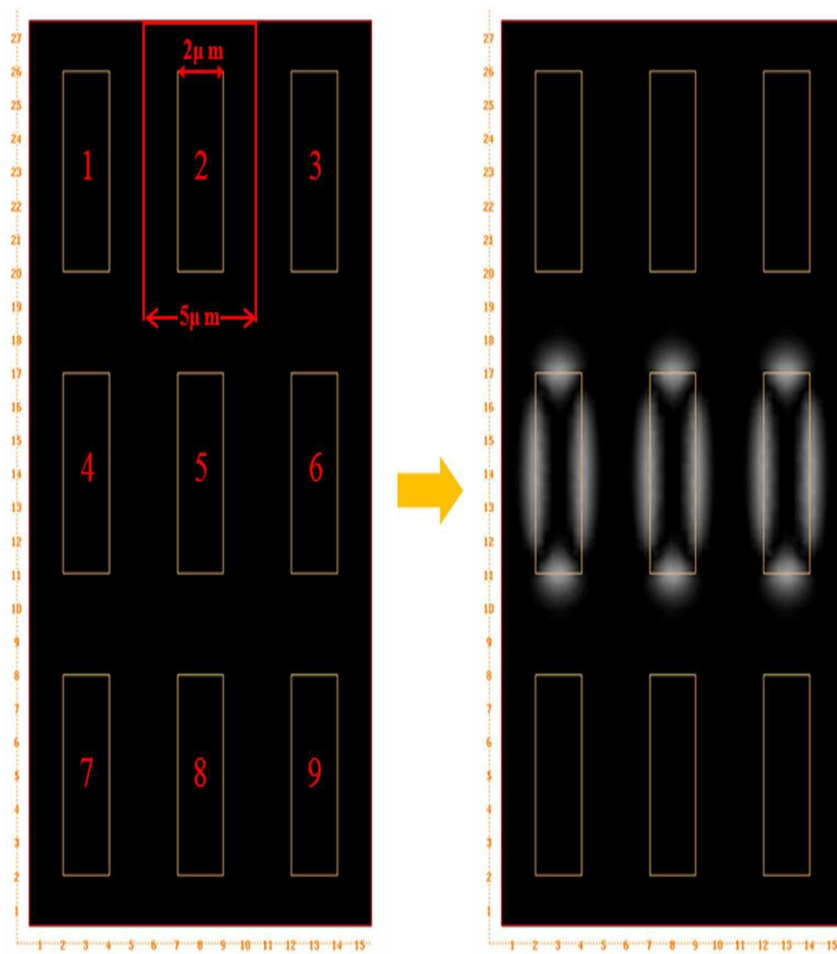
도면7



도면8



도면9



专利名称(译)	超高清垂直排列型液晶显示器		
公开(公告)号	KR1020190132036A	公开(公告)日	2019-11-27
申请号	KR1020180057216	申请日	2018-05-18
申请(专利权)人(译)	全北大学产学合作基金会		
[标]发明人	이승희 임영진 이승재		
发明人	이승희 임영진 이승재		
IPC分类号	G02F1/1343 G02F1/1335 G02F1/1337		
CPC分类号	G02F1/134363 G02F1/133528 G02F1/1337		
其他公开文献	KR102062651B1		
外部链接	Espacenet		

摘要(译)

公开了一种有源矩阵液晶显示 (LCD) 装置，其中液晶是正液晶并且以垂直取向的状态形成初始液晶取向。该LCD装置包括像素区域，该像素区域包括：第一公共电极，该第一公共电极设置有通孔并且被堆叠在平板型像素电极上，并且在下基板中其间插入有绝缘层。第二公共电极，其以与上基板上的第一公共电极相同的极性操作，其中，当像素电极，第一公共电极和第二公共电极之间出现电势差时，液晶的边缘周围的液晶取向。通孔从垂直状态转换为倾斜状态以使光通过。根据本发明，即使在超高分辨率的液晶面板上，也可以提高LCD装置的响应速度以能够以120Hz的扫描速度进行高速驱动，从而可以实现超高清的快速响应。，从而实现适合于游戏或虚拟现实屏幕的HMD。

