



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0088404
(43) 공개일자 2016년07월25일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/1362 (2006.01)
(52) CPC특허분류
G09G 3/3648 (2013.01)
G02F 1/13624 (2013.01)
(21) 출원번호 10-2016-7016375
(22) 출원일자(국제) 2014년01월17일
심사청구일자 2016년06월20일
(85) 번역문제출일자 2016년06월20일
(86) 국제출원번호 PCT/CN2014/070758
(87) 국제공개번호 WO 2015/096235
국제공개일자 2015년07월02일
(30) 우선권주장
201310729283.9 2013년12월25일 중국(CN)

(71) 출원인
센젠 차이나 스타 옵토일렉트로닉스 테크놀로지
컴퍼니 리미티드
중국 광둥, 센젠, 구양밍 디스트릭트, 탕밍 로드,
넘버 9-2
(72) 발명자
똥, 청차이
중국 광둥 518132 센젠 광밍 뉴 디스트릭트 탕밍
로드 넘버 9-2
쉬, 제-하오
중국 광둥 518132 센젠 광밍 뉴 디스트릭트 탕밍
로드 넘버 9-2
(74) 대리인
특허법인 무한

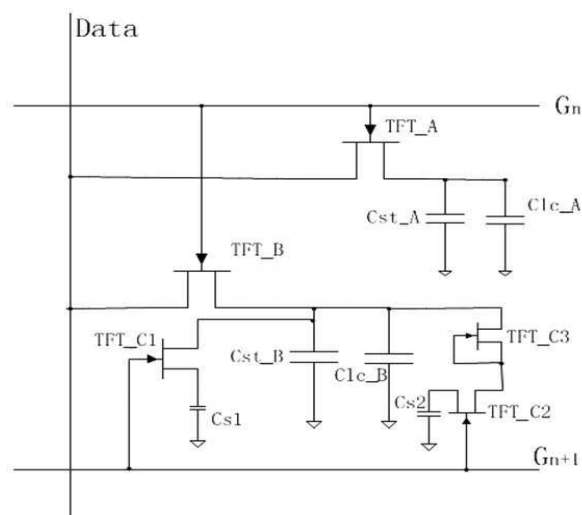
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 어레이 기판, 액정 디스플레이 패널 및 구동방법

(57) 요약

본 발명은 어레이 기판, 액정 디스플레이 패널 및 구동방법에 관한 것이다. 여기에서 어레이 기판의 각 화소유닛은 보상회로유닛을 포함하고, 조사 방향을 따라 본 화소유닛 다음 행의 화소유닛에 대응되는 조사선에 조사 신호가 있는 경우, 본 화소유닛의 보상회로유닛은 본 화소유닛의 서브 영역 전극에 작용하여, 양극성 반전 구동 기간에 서브 영역 전극과 공통 전극 간의 전압차와 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값, 및 음극성 반전 구동 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값이 서로 동일하다. 상술한 상식을 통해, 본 발명의 액정 디스플레이 패널은 낮은 색채 전이 효과를 제고한다.

대표도 - 도4



(52) CPC특허분류

G09G 2300/0823 (2013.01)

G09G 2300/0852 (2013.01)

G09G 2320/0257 (2013.01)

명세서

청구범위

청구항 1

공통전극;

다수개의 조사선과 다수개의 데이터선;

상기 다수개의 조사선과 다수개의 데이터선이 교차 형성된 어레이에 배치되고, 각 화소유닛이 하나의 상기 조사선과 하나의 상기 데이터선에 대응되고, 메인 영역 전극, 서브 영역 전극 및 전하 커패시터를 포함하는, 다수개의 화소유닛;

제어단이 본 화소유닛이 대응되는 조사선에 연결되고, 제1단이 본 화소유닛이 대응되는 데이터선에 연결되며, 제2단이 각각 상기 메인영역 전극과 서브 영역 전극에 연결되는, 제1 스위치와 제2스위치;

제어단이 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선에 연결되고, 제1단은 상기 서브 영역 전극에 연결되고, 제2단은 상기 전하 커패시터를 통해 상기 공통전극에 연결되며, 상기 전하 커패시터는 음극성 반전 구동 기간의 커패시턴스 값이 양극성 반전 구동 기간의 커패시턴스 값보다 작은, 제3 스위치;

상기 서브 영역 전극과 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선 사이에 연결되고, 음극성 반전 구동 기간에 상기 전하 커패시터의 커패시턴스 값을 보상하는 보상 커패시터가 배치되어, 화소유닛이 양극성 반전 구동 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값, 및 음극성 반전 구동 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값이 서로 동일한, 보상회로 유닛;을 포함하는, 어레이 기판.

청구항 2

제1항에 있어서,

상기 보상회로유닛은 제4스위치와 제5스위치 및 상기 보상 커패시터를 포함하되, 상기 제4스위치의 제어단은 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선에 연결되고, 제1단은 상기 보상 커패시터를 통해 상기 공통전극에 연결되며, 제2단은 상기 제5스위치를 통해 상기 서브 영역 전극에 연결되고, 상기 제5스위치는 양극성 반전 구동 기간에 단락되고 음극성 반전 구동 기간에 도통되는, 어레이 기판.

청구항 3

제2항에 있어서,

상기 제5스위치는 스위칭 다이오드이고, 그 양극은 상기 제4스위치의 제2단에 연결되고, 음극은 상기 서브 영역 전극에 연결되는, 어레이 기판.

청구항 4

제2항에 있어서,

상기 제5스위치는 스위칭 트랜지스터이고, 그 게이트극과 드레인극은 숏 서킷(short circuit)된 후 상기 제4스위치의 제2단에 연결되고, 소스극은 상기 서브 영역 전극에 연결되는, 어레이 기판.

청구항 5

제1항에 있어서,

상기 각 스위치는 모두 박막 트랜지스터인, 어레이 기판.

청구항 6

제2항에 있어서,

상기 각 스위치는 모두 박막 트랜지스터인, 어레이 기판.

청구항 7

어레이 기판, 색채 여광 기판 및 상기 어레이 기판과 상기 색채 여광 기판 사이에 위치하는 액정층을 포함하는 액정 디스플레이 기판으로서, 상기 어레이 기판은,

공통전극;

다수개의 조사선과 다수개의 데이터선;

상기 다수개의 조사선과 다수개의 데이터선이 교차 형성된 어레이에 배치되고, 각 화소유닛이 하나의 상기 조사선과 하나의 상기 데이터선에 대응되고, 메인 영역 전극, 서브 영역 전극 및 전하 커패시터를 포함하는, 다수개의 화소유닛;

제어단이 본 화소유닛이 대응되는 조사선에 연결되고, 제1단이 본 화소유닛이 대응되는 데이터선에 연결되며, 제2단이 각각 상기 메인영역 전극과 서브 영역 전극에 연결되는, 제1 스위치와 제2스위치;

제어단이 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선에 연결되고, 제1단은 상기 서브 영역 전극에 연결되고, 제2단은 상기 전하 커패시터를 통해 상기 공통전극에 연결되며, 상기 전하 커패시터는 음극성 반전 구동 기간의 커패시턴스 값이 양극성 반전 구동 기간의 커패시턴스 값보다 작은, 제3 스위치;

상기 서브 영역 전극과 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선 사이에 연결되고, 음극성 반전 구동 기간에 상기 전하 커패시터의 커패시턴스 값을 보상하는 보상 커패시터가 배치되어, 화소유닛이 양극성 반전 구동 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값, 및 음극성 반전 구동 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값이 서로 동일한, 보상회로 유닛;을 포함하는, 액정 디스플레이 기판.

청구항 8

제7항에 있어서,

상기 보상회로유닛은 제4스위치와 제5스위치 및 상기 보상 커패시터를 포함하되, 상기 제4스위치의 제어단은 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선에 연결되고, 제1단은 상기 보상 커패시터를 통해 상기 공통전극에 연결되며, 제2단은 상기 제5스위치를 통해 상기 서브 영역 전극에 연결되고, 상기 제5스위치는 양극성 반전 구동 기간에 단락되고 음극성 반전 구동 기간에 도통되는, 액정 디스플레이 기판.

청구항 9

제8항에 있어서,

상기 제5스위치는 스위칭 다이오드이고, 그 양극은 상기 제4스위치의 제2단에 연결되고, 음극은 상기 서브 영역 전극에 연결되는, 액정 디스플레이 기판.

청구항 10

제8항에 있어서,

상기 제5스위치는 스위칭 트랜지스터이고, 그 게이트극과 드레인극은 숏 서킷(short circuit)된 후 상기 제4스위치의 제2단에 연결되고, 소스극은 상기 서브 영역 전극에 연결되는, 액정 디스플레이 기판.

청구항 11

조사 구동 회로가 그와 연결된 조사선을 통해 한 줄씩 조사 신호를 출력하는 단계;

데이터 구동 회로가 그와 연결된 데이터 선을 통해 데이터 신호를 출력하는 단계;

조사선에 조사 신호가 있는 경우, 상기 조사선에 대응되는 화소유닛의 메인 영역 전극의 스위치 및 서브 영역 전극의 스위치를 열고, 데이터선의 데이터 신호가 대응되는 화소유닛의 메인 영역 전극 및 서브 영역 전극에 전달되게 하며, 메인 영역 전극 및 서브 영역 전극이 동일한 전압을 갖게 하는 단계;

만약 데이터 신호의 전압이 공통 전극의 전압보다 큰 경우, 상기 조사선의 이전 행 조사선에 대응되는 화소유닛의 공유 스위치를 열고, 이전 행 조사선에 대응되는 화소유닛의 서브 영역 전극의 전압이 전하 커패시터를 통해 변하게 하여 메인 영역 전극의 전압과 다르게 하고; 만약 데이터 신호의 전압이 공통 전극의 전압보다 작은 경우, 상기 조사선의 이전 행 조사선에 대응되는 화소유닛의 공유 스위치와 보상 스위치를 열고, 이전 행 조사선에 대응되는 화소유닛의 서브 영역 전극의 전압이 전하 커패시터와 보상 커패시터를 통해 변하게 하여 메인 영역 전극의 전압과 다르게 하며; 데이터 신호의 전압이 공통 전극의 전압보다 큰 기간에 서브 영역 전극과 공통 전극 간의 전압차와 메인 영역 전극과 공통 전극 간의 전압차의 비값, 및 데이터 신호의 전압이 공통 전극의 전압보다 큰 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값이 서로 동일한 단계;를 포함하는, 액정 디스플레이 패널의 구동 방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정 디스플레이 기술에 관한 것으로서, 특히 어레이 기관, 액정 디스플레이 패널 및 구동방법에 관한 것이다.

배경 기술

[0002] 최근, 박막 트랜지스터 액정 디스플레이 패널(TFT LCD)가 그 우수한 성능으로 시장의 주류 제품이 되었다. 박막 트랜지스터 액정 디스플레이 패널은 주로 어레이 기관, 여광관 기관 및 액정층으로 이루어진다. 여기에서 어레이 기관에 어레이 형식으로 다수개의 박막 트랜지스터와 박막 트랜지스터와 대응되게 배치되는 화소유닛(pixel)이 배열된다. 박막 트랜지스터는 픽셀유닛의 작동을 시작하게 하기 위한 스위치 소자이고, 주사선을 통해 주사 구동 회로로부터 주사 신호를 받고, 데이터 선을 통해 데이터 구동회로로부터 데이터 신호를 받으며, 주사 신호의 작용을 받는 상황에서, 데이터신호를 픽셀유닛에 기입하여, 픽셀유닛의 액정분자가 데이터 신호 전압의 작용을 받은 상황에서 상응하는 편향이 발생하고, 일정한 빛을 투과한다. VA (Vertical Alignment, 수직정렬) 형의 박막 트랜지스터 액정 디스플레이 패널에 대해 언급하자면, 색채 전이(color shift) 문제가 보편적으로 존재한다. 이는 다른 각도에서, 액정분자의 유효굴절률도 달라지게 되고, 이로 인해 투과된 빛에 강한 변화를 일으키기 때문이다. 구체적으로는 비스듬한 각도에서 투과 능력이 떨어지고, 비스듬한 각도 방향과 똑바른 각도 방향에서 표현되는 색채가 다르며, 특히 큰 각도에서 분명한 색채 왜곡이 관찰된다. 따라서, 낮은 색채 전이를 어떻게 실현할 것인지는 액정 디스플레이 패널 기술 연구에 있어 중요한 과제 중 하나이다. 현재, 주류인 액정 디스플레이 패널 제조자는 보통 전하공유기술로 이러한 문제를 해결한다. 도 1은 전하공유기술을 적용한 액정 디스플레이 패널의 화소유닛의 등가회로도이다. 각 화소유닛의 화소전극은 메인(Main) 영역 전극과 서브(Sub)영역 전극의 두 부분으로 나뉘는데, 메인 영역 전극은 박막 트랜지스터 TFT_A로 구동되고, 서브 전극은 박막 트랜지스터 TFT_B로 구동된다. 동일한 그레이 스케일 전압이 구동되는 상황에서, 메인 영역 전극과 서브 영역 전극에 다른 전압을 가하고, 이에 따라 두 영역의 합성 그레이 스케일 곡선은 큰 각도와 똑바른 각도에서의 차이가 줄어들게 되어 각도 색채 전이 문제를 개선한다. 구체적으로, 액정 디스플레이 패널은 순차주사방식으로 구동되고, n행까지 주사된 때, 주사선 Gn 상의 주사신호는 하이레벨이고, 주사선Gn+1 상의 주사신호는 로우레벨이며, 박막 트랜지스터 TFT_A와 TFT_B는 도통되고, 트랜지스터 TFT_C1은 단락되고, 데이터선 Data 상의 데이터 신호가 작용하는 상황에서, 메인 영역 전극의 액정 커패시터 C1c_A과 저장 커패시터 Cst_A 및 서브 영역 전극의 액정 커패시터 C1c_B과 저장 커패시터 Cst_B가 충전을 시작하여 데이터 신호 전압에 도달할 때까지 충전하고, 이에 따라 메인 영역 전극과 서브 영역 전극의 전압은 모두 데이터 신호 전압에 도달한다. 제 n+1 행까지 주사한 때, 주사선 Gn의 주사 신호는 로우 레벨로 바뀌고, 주사선 Gn+1의 주사신호는 하이레벨로 바뀌며, 박막 트랜지스터 TFT_A와 TFT_B는 단락되고, 트랜지스터 TFT_C1은 도통되며, 서브 영역 전극의 전압은 전하 커패시터 Cs1을 통해 변화가 발생하고, 이에 따라 메인 영역 전극의 전압과 일정 정도 차이가 생기며, 이러한 전압차를 통해 색채 전이 효과가 실현된다. 상술한 방법에서, 전하 커패시터 Cs1의 작용은 매우 중요하며, 그 커패시턴스 값의 크기는 메인 영역 전극과 서브 영역 전극의 전압차 크기를 결정한다. ΔV_B 가 메인 영역 전극과 공통 전극 간의

전압차라고 하고, ΔV_A 가 서브 영역 전극과 공통 전극 간의 전압차라고 하면, 그 비값은 다음과 같다.

[0003] $\Delta V_B / \Delta V_A = (C_{st_B} + C_{lc_B}) / (C_{st_B} + C_{lc_B} + 2C_{s1})$.

[0004] 이 비값은 설계시에 하나의 극이 중요한 레퍼런스이고, 전하 커패시터 C_{s1} 의 커패시턴스 값에 의해 결정되며, 전하 커패시터 C_{s1} 의 구조는 보통 도 2a에서 도시하는 커패시터 구조이다. 여기에서 금속층 M1과 M2는 전하 커패시터 C_{s1} 의 양 극으로서, 그 사이에 SiN 절연층과 a-Si 비결정질실리콘 반도체층이 설치된다. 금속층 M2와 박막 트랜지스터TFT_C1은 연결되고, 금속층 M1과 공통전극이 연결된다. 이러한 커패시터의 C-V 특성곡선은 도 2b가 도시하는 바와 같이, 그 특징은 양의 반주기(양극성 반전 구동시)의 커패시턴스 값이 음의 반주기(음극성 반전 구동시)의 커패시턴스 값보다 크다는 데 있다. 색채 전이를 해결하는 이상적인 상황은, 양극성 반전 구동시(데이터 신호 전압이 공통 전극 전압보다 큼)의 비값과 음극성 반전 구동시(데이터 신호 전압이 공통 전극 전압보다 작음)의 비값이 일치되어 유지된다. 그러나, 전하 커패시터(C_{s1})가 양의 반주기의 커패시턴스 값이 음의 반주기의 커패시턴스 값보다 크므로 인해, 양극성 반전 구동시의 비값이 음극성 반전 구동시의 비값보다 작아지게, 즉 양음극성 반전 구동시의 비값이 서로 달라지게 된다. 이러한 비대칭은 큰 각도에서의 색채 전이 효과를 낮추게 되고, 잔영 등과 같은 현상을 수반할 가능성도 있다.

발명의 내용

해결하려는 과제

[0005] 상술한 문제를 해결하기 위해, 본 발명은 낮은 색채 전이 효과를 높이는 어레이 기판 및 액정 디스플레이 패널 및 구동 방법을 제공한다.

과제의 해결 수단

[0006] 본 발명에서는 어레이 기판을 제공하며, 상기 어레이 기판은,

[0007] 공통전극;

[0008] 다수개의 조사선과 다수개의 데이터선;

[0009] 상기 다수개의 조사선과 다수개의 데이터선이 교차 형성된 어레이에 배치되고, 각 화소유닛이 하나의 상기 조사선과 하나의 상기 데이터선에 대응되고, 메인 영역 전극, 서브 영역 전극 및 전하 커패시터를 포함하는, 다수개의 화소유닛;

[0010] 제어단이 본 화소유닛이 대응되는 조사선에 연결되고, 제1단이 본 화소유닛이 대응되는 데이터선에 연결되며, 제2단이 각각 상기 메인영역 전극과 서브 영역 전극에 연결되는, 제1 스위치와 제2스위치;

[0011] 제어단이 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선에 연결되고, 제1단은 상기 서브 영역 전극에 연결되고, 제2단은 상기 전하 커패시터를 통해 상기 공통전극에 연결되며, 상기 전하 커패시터는 음극성 반전 구동 기간의 커패시턴스 값이 양극성 반전 구동 기간의 커패시턴스 값보다 작은, 제3 스위치;

[0012] 상기 서브 영역 전극과 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선 사이에 연결되고, 음극성 반전 구동 기간에 상기 전하 커패시터의 커패시턴스 값을 보상하는 보상 커패시터가 배치되어, 화소유닛이 양극성 반전 구동 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값, 및 음극성 반전 구동 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값이 서로 동일한, 보상회로 유닛;을 포함한다.

[0013] 본 발명의 일 실시예에 따르면, 상기 보상회로유닛은 제4스위치와 제5스위치 및 상기 보상 커패시터를 포함하되, 상기 제4스위치의 제어단은 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선에 연결되고, 제1단은 상기 보상 커패시터를 통해 상기 공통전극에 연결되며, 제2단은 상기 제5스위치를 통해 상기 서브 영역 전극에 연결되고, 상기 제5스위치는 양극성 반전 구동 기간에 단락되고 음극성 반전 구동 기간에 도통된다.

[0014] 본 발명의 일 실시예에 따르면, 상기 제5스위치는 스위칭 다이오드이고, 그 양극은 상기 제4스위치의 제2단에 연결되고, 음극은 상기 서브 영역 전극에 연결된다.

- [0015] 본 발명이 다른 일 실시예에 따르면, 상기 제5스위치는 스위칭 트랜지스터이고, 그 게이트극과 드레인극은 숏 서킷(short circuit)된 후 상기 제4스위치의 제2단에 연결되고, 소스극은 상기 서브 영역 전극에 연결된다.
- [0016] 본 발명의 일 실시예에 따르면, 상기 각 스위치는 모두 박막 트랜지스터이다.
- [0017] 본 발명에서는 또한 어레이 기판, 색채 여광 기판 및 상기 어레이 기판과 상기 색채 여광 기판 사이에 위치하는 액정층을 포함하는 액정 디스플레이 기판을 제공하되, 상기 어레이 기판은,
- [0018] 공통전극;
- [0019] 다수개의 조사선과 다수개의 데이터선;
- [0020] 상기 다수개의 조사선과 다수개의 데이터선이 교차 형성된 어레이에 배치되고, 각 화소유닛이 하나의 상기 조사선과 하나의 상기 데이터선에 대응되고, 메인 영역 전극, 서브 영역 전극 및 전하 커패시터를 포함하는, 다수개의 화소유닛;
- [0021] 제어단이 본 화소유닛이 대응되는 조사선에 연결되고, 제1단이 본 화소유닛이 대응되는 데이터선에 연결되며, 제2단이 각각 상기 메인영역 전극과 서브 영역 전극에 연결되는, 제1 스위치와 제2스위치;
- [0022] 제어단이 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선에 연결되고, 제1단은 상기 서브 영역 전극에 연결되고, 제2단은 상기 전하 커패시터를 통해 상기 공통전극에 연결되며, 상기 전하 커패시터는 음극성 반전 구동 기간의 커패시턴스 값이 양극성 반전 구동 기간의 커패시턴스 값보다 작은, 제3 스위치;
- [0023] 상기 서브 영역 전극과 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선 사이에 연결되고, 음극성 반전 구동 기간에 상기 전하 커패시터의 커패시턴스 값을 보상하는 보상 커패시터가 배치되어, 화소유닛이 양극성 반전 구동 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값, 및 음극성 반전 구동 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값이 서로 동일한, 보상회로 유닛;을 포함한다.
- [0024] 본 발명의 일 실시예에 따르면, 상기 보상회로유닛은 제4스위치와 제5스위치 및 상기 보상 커패시터를 포함하되, 상기 제4스위치의 제어단은 조사 방향을 따라 본 화소유닛 다음 열에 위치하는 화소유닛이 대응되는 조사선에 연결되고, 제1단은 상기 보상 커패시터를 통해 상기 공통전극에 연결되며, 제2단은 상기 제5스위치를 통해 상기 서브 영역 전극에 연결되고, 상기 제5스위치는 양극성 반전 구동 기간에 단락되고 음극성 반전 구동 기간에 도통된다.
- [0025] 본 발명의 일 실시예에 따르면, 상기 제5스위치는 스위칭 다이오드이고, 그 양극은 상기 제4스위치의 제2단에 연결되고, 음극은 상기 서브 영역 전극에 연결된다.
- [0026] 본 발명이 다른 일 실시예에 따르면, 상기 제5스위치는 스위칭 트랜지스터이고, 그 게이트극과 드레인극은 숏 서킷(short circuit)된 후 상기 제4스위치의 제2단에 연결되고, 소스극은 상기 서브 영역 전극에 연결된다.
- [0027] 본 발명은 또한, 액정 디스플레이 패널의 구동 방법을 제공하는데, 상기 액정 디스플레이 패널의 구동 방법은,
- [0028] 조사 구동 회로가 그와 연결된 조사선을 통해 한 줄씩 조사 신호를 출력하는 단계;
- [0029] 데이터 구동 회로가 그와 연결된 데이터 선을 통해 데이터 신호를 출력하는 단계;
- [0030] 조사선에 조사 신호가 있는 경우, 상기 조사선에 대응되는 화소유닛의 메인 영역 전극의 스위치 및 서브 영역 전극의 스위치를 열고, 데이터선의 데이터 신호가 대응되는 화소유닛의 메인 영역 전극 및 서브 영역 전극에 전달되게 하며, 메인 영역 전극 및 서브 영역 전극이 동일한 전압을 갖게 하는 단계;
- [0031] 만약 데이터 신호의 전압이 공통 전극의 전압보다 큰 경우, 상기 조사선의 이전 행 조사선에 대응되는 화소유닛의 공유 스위치를 열고, 이전 행 조사선에 대응되는 화소유닛의 서브 영역 전극의 전압이 전하 커패시터를 통해 변하게 하여 메인 영역 전극의 전압과 다르게 하고; 만약 데이터 신호의 전압이 공통 전극의 전압보다 작은 경우, 상기 조사선의 이전 행 조사선에 대응되는 화소유닛의 공유 스위치와 보상 스위치를 열고, 이전 행 조사선에 대응되는 화소유닛의 서브 영역 전극의 전압이 전하 커패시터와 보상 커패시터를 통해 변하게 하여 메인 영역 전극의 전압과 다르게 하며; 데이터 신호의 전압이 공통 전극의 전압보다 큰 기간에 서브 영역 전극과 공통 전극 간의 전압차와 메인 영역 전극과 공통 전극 간의 전압차의 비값, 및 데이터 신호의 전압이 공통 전극의 전

압보다 큰 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값이 서로 동일한 단계;를 포함한다.

발명의 효과

[0032] 종래기술과 비교하여, 본 발명은 어레이 기관의 각 화소유닛에 미리 보상 커패시터를 포함하는 보상회로유닛을 통해, 데이터 신호의 전압이 공통 전극의 전압보다 작은 음의 반주기 기간에, 화소유닛의 서브 영역 전극에 작용하여, 효과적으로 전하 커패시터 C_{s1} 을 보상하여 음의 반주기 기간이 양의 반주기 기간보다 상대적으로 작은 커패시턴스 값이 됨으로써, 양극성 반전 구동 기간에 서브 영역 전극과 공통 전극 간의 전압차와 메인 영역 전극과 공통전극 간의 전압차의 비값, 및 음극성 반전 구동 기간에 서브 영역 전극과 공통 전극 간의 전압차와 메인 영역 전극과 공통전극 간의 전압차의 비값이 서로 동일하게 하여, 낮은 색채 전이 효과를 높인다.

도면의 간단한 설명

[0033] 도면은 본 발명에 대해 보다 잘 이해하기 위해 제공되며, 명세서의 일부를 구성한다. 본 발명의 실시예는 공통적으로 본 발명을 이해하는데 이용되며, 본 발명의 권리범위를 제한하지 않는다.

도 1은 종래기술에서 사용한 전하 공유 기술의 화소유닛의 등가회로도이다.

도 2a는 종래기술에서의 전하 커패시터의 구조도이다.

도 2b는 도 2a가 도시하는 전하 커패시터의 동작 특성 곡선 그래프이다.

도 3은 본 발명의 일 실시예에 따른 어레이 패널의 구조도이다.

도 4는 본 발명의 일 실시예에 따른 화소유닛의 등가회로도이다.

도 5a는 도 4에서 도시하는 화소유닛이 양의 반주기 기간에서의 등가회로도이다.

도 5b는 도 4에서 도시하는 화소유닛이 음의 반주기 기간에서의 등가회로도이다.

발명을 실시하기 위한 구체적인 내용

[0034] 본 발명은 전하 공유 기술을 적용하는 액정 디스플레이 패널에서의 화소유닛이 미리 보상회로유닛을 두어, 화소유닛의 서브 영역 전극에 작용하여, 화소유닛이 양극성 반전 구동 기간에 서브 영역 전극과 공통 전극 간의 전압차와 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값, 및 음극성 반전 구동 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값이 서로 동일하게 한다.

[0035] 본 발명의 목적, 기술방안 및 장점을 보다 분명히 하기 위해, 이하에서는 구체적인 실시예 및 도면과 결합하여 본 발명에 대해 보다 상세하게 설명한다.

[0036] 도 3은 본 발명의 일 실시예에 따른 어레이 기관의 국부 개략도이다. 상기 어레이 기관은 영상 디스플레이 영역(100), 조사 구동 회로(200) 및 데이터 구동 회로(300)를 포함한다. 영상 디스플레이 영역(100)은 다수 줄의 조사선과 다수 줄의 데이터선이 교차 배치되어 이루어진 화소 어레이, 및 어레이 원소로서의 다수개의 화소유닛(110)을 포함한다. 각 화소 유닛(110)의 구조는 동일하며, 메인(Main) 영역 전극과 서브(Sub) 영역 전극으로 나뉜 화소 전극, 및 전하 공유에 이용되는 전하 커패시터 C_s 를 포함한다. 이하에서 화소유닛(P_n)을 예로 들어, 화소유닛의 회로 연결에 대해 구체적으로 설명한다.

[0037] 도 4에서 도시하는 바와 같이, 화소유닛(P_n)의 메인 영역 전극은 제1스위치(TFT_A)가 배치되고, 제1스위치(TFT_A)의 제1단은 데이터선(Data)에 연결되고, 제2단은 메인 영역 전극에 연결되며, 제어단은 조사선(G_n)에 연결된다. 제어단이 조사선(G_n)을 통해 조사 구동 회로(200)가 출력한 조사 신호를 받은 때, 제1스위치(TFT_A)의 제1단과 제2단이 도통되고, 데이터선(Data)을 통해 받은 데이터 구동 회로(200)가 출력한 데이터 신호는 메인 영역 전극에 전달된다. 한편, 메인 영역 전극과 공통전극 간에 결합 형성된 메인 영역의 액정 커패시터(C_{lc_A})와 저장 커패시터(C_{st_A})는 데이터 신호의 작용 하에 충전을 시작하여, 메인 영역 전극이 일정한 메인 영역 전압을 갖추고 이를 유지하게 한다.

[0038] 화소유닛(P_n)의 서브 영역 전극에 제2스위치(TFT_B)가 배치되는데, 제2스위치(TFT_B)의 제1단은 데이터선(Data)에 연결되고, 제2단은 서브 영역 전극에 연결되며, 제어단은 조사선(G_n)에 연결된다. 제어단이 조사선(G_n)을 통해 조사 구동 회로(200)가 출력한 조사 신호를 받은 때, 제2스위치(TFT_B)의 제1단과 제2단이 도통되

고, 데이터선(Data)을 통해 받은 데이터 구동 회로(200)가 출력한 데이터 신호는 서브 영역 전극에 전달된다. 한편, 서브 영역 전극과 공통전극 간에 결합 형성된 서브 영역의 액정 커패시터(C1c_A)와 저장 커패시터(Cst_A)는 데이터 신호의 작용 하에 충전을 시작하여, 서브 영역 전극이 일정한 서브 영역 전압을 갖추고 이를 유지하게 한다.

- [0039] 또한, 화소유닛(Pn)의 서브 영역 전극에는 제3스위치(TFT_C1)과 전하 커패시터(Cs1)도 배치된다. 제3스위치(TFT_C1)의 제어단은 조사선(Gn+1)에 연결되고, 제1단은 서브 영역 전극에 연결되며, 제2단은 전하 커패시터(Cs1)의 한 전극에 연결되고, 전하 커패시터(Cs1)의 다른 전극은 공통 전극에 연결된다.
- [0040] 전술한 바와 같이, 낮은 색채 전이 효과를 내기 위해, 본 발명에서는 서브 영역 전극에 보상 회로 유닛을 더 설치한다. 이 보상 회로 유닛은 제4스위치(TFT_C2)와 제5스위치(TFT_C3) 및 보상 커패시터(Cs2)를 포함한다.
- [0041] 여기에서, 제4스위치(TFT_C2)의 제어단은 조사선(Gn+1)에 연결되고, 제1단은 보상 커패시터(Cs2)를 통해 공통전극에 연결되며, 제2단은 제5스위치(TFT_C3)를 통해 서브 영역 전극에 연결된다. 제5스위치(TFT_C3)의 기능은, 양극성 반전 구동시에 서브 영역 전극과 제4 스위치(TFT_C2)의 연결을 끊고, 음극성 반전 구동시에 서브 영역 전극과 제4 스위치(TFT_C2)의 연결을 연결한다.
- [0042] 상술한 각 스위치 TFT_A, TFT_B, TFT_C1, TFT_C2 및 TFT_C3는 박막 트랜지스터로 만들어지며, 각 스위치의 제어단은 박막 트랜지스터의 게이트극, 제1단은 박막 트랜지스터의 소스극, 제2단은 박막 트랜지스터의 드레인극이다. 여기에서 제5스위치(TFT_C3)의 게이트극과 드레인극은 숏 서킷(short circuit) 연결된다. 그 외 실시 방식에서, 각 스위치는 삼극관, 달링턴 관 등일 수 있으며, 이에 한정되지 않는다.
- [0043] 이하에서는 양의 반주기 기간 및 음의 반주기 기간에 화소 전극 각 영역 회로의 구동 성향 및 화소 전극 각 영역의 전압 변화에 대해 소개한다.
- [0044] 도 5에서 도시하는 바와 같이, 양극성 반전 구동(즉, 양의 반주기) 기간에, 데이터 신호의 전압 레벨은 공통 전극의 전압 레벨보다 높고, 액정 디스플레이 패널은 조사 방향을 따라 순차적으로 조사선에 대해 조사 신호를 입력한다. 조사선(Gn)까지 조사한 때, 조사선(Gn) 상의 조사 신호는 하이 레벨이고, 조사선(Gn+1) 상의 조사 신호는 로우 레벨이며, 제1스위치(TFT_A)와 제2스위치(TFT_B)는 도통되고, 제3스위치(TFT_C1)는 단락되며, 데이터선(Data)상의 데이터 신호가 제1스위치(TFT_A)와 제2스위치(TFT_B)를 경유하여 각각 대응하는 화소유닛의 메인 영역 전극과 서브 영역 전극에 전달된다. 메인 영역 전극과 공통전극이 결합되어 이루어진 액정 커패시터(C1c_A)와 저장 커패시터(Cst_A) 및 서브 영역 전극과 공통전극이 결합되어 이루어진 액정 커패시터(C1c_B)와 저장 커패시터(Cst_B)는 각각 데이터 신호의 작용이 있는 상황에서 충전되고, 메인 영역 전극과 서브 영역 전극이 동일한 데이터 전압(이 데이터 전압은 공통 전극 전압보다 높다)을 가지고 이를 유지하게 한다. 다음으로, 조사선 Gn의 다음 행, 즉 조사선 Gn+1까지 조사한 때, 조사선 Gn 상의 조사 신호는 로우 레벨이고, 조사선 Gn+1 상의 조사 신호는 하이 레벨이며, 제1스위치(TFT_A)와 제2스위치(TFT_B)는 단락되고, 제3스위치(TFT_C1)와 제4스위치(TFT_C2)는 도통되고, 동시에 양극성 반전 구동 기간에 서브 영역 전극의 데이터 전압이 공통 전극의 전압보다 높으며, 이로 인해 제5스위치(TFT_C3)이 단락된다. 이 때, 서브 영역 전극은 단지 제3스위치(TFT_C1)와 전하 커패시터(Cs1)을 통해 공통 전극의 전류 경로를 형성한다. 서브 영역 전극의 전압은 전하 커패시터(Cs1)의 전하와 공유되어 변화가 일어나고, 이로 인해 메인 영역 전극의 전압과 다시 동일해지지 않으며, 이에 따라 큰 각도 색채 전이를 낮추는 기술적 효과를 달성한다.
- [0045] 도 5b에서 도시하는 바와 같이, 음극성 반전 구동(즉, 음의 반주기) 기간에, 데이터 신호의 전압 레벨은 공통 전극의 전압 레벨보다 낮고, 액정 디스플레이 패널은 조사 방향을 따라 순차적으로 조사선에 대해 조사 신호를 입력한다. 조사선(Gn)까지 조사한 때, 조사선(Gn) 상의 조사 신호는 하이 레벨이고, 조사선(Gn+1) 상의 조사 신호는 로우 레벨이며, 제1스위치(TFT_A)와 제2스위치(TFT_B)는 도통되고, 제3스위치(TFT_C1)는 단락되며, 데이터선(Data)상의 데이터 신호가 제1스위치(TFT_A)와 제2스위치(TFT_B)를 경유하여 각각 대응하는 화소유닛의 메인 영역 전극과 서브 영역 전극에 전달된다. 메인 영역 전극과 공통전극이 결합되어 이루어진 액정 커패시터(C1c_A)와 저장 커패시터(Cst_A) 및 서브 영역 전극과 공통전극이 결합되어 이루어진 액정 커패시터(C1c_B)와 저장 커패시터(Cst_B)는 각각 데이터 신호의 작용이 있는 상황에서 충전되고, 메인 영역 전극과 서브 영역 전극이 동일한 데이터 전압(이 데이터 전압은 공통 전극 전압보다 낮다)을 가지고 이를 유지하게 한다. 다음으로, 조사선 Gn의 다음 행, 즉 조사선 Gn+1까지 조사한 때, 조사선 Gn 상의 조사 신호는 로우 레벨이고, 조사선 Gn+1 상의 조사 신호는 하이 레벨이며, 제1스위치(TFT_A)와 제2스위치(TFT_B)는 단락되고, 제3스위치(TFT_C1)와 제4스위치(TFT_C2)는 도통되고, 동시에 음극성 반전 구동 기간에 서브 영역 전극의 데이터 전압이 공통 전극의 전압보다 낮으며, 이로 인해 제5스위치(TFT_C3)이 도통된다. 이 때, 서브 영역 전극은 단지 제3스위치(TFT_C1)와

전하 커패시터(Cs1)을 통해 공통 전극의 전류 경로를 형성하고, 제4스위치(TFT_C2), 제5스위치(TFT_C3) 및 보충 커패시터(Cs2)를 통해 공통 전극의 다른 전류 경로를 형성한다. 서브 영역 전극의 전압은 전하 커패시터(Cs1) 및 보상 커패시터(Cs2)의 전하와 공유되어 변화가 일어나고, 이로 인해 메인 영역 전극의 전압과 다시 동일해지지 않으며, 이에 따라 큰 각도 색채 전이를 낮추는 기술적 효과를 달성한다.

[0046] 이와 같이, 양극성 반전 구동 기간이든 음극성 반전 구동 기간이든 상관 없이, 화소유닛의 메인 영역 전극과 서브 영역 전극 간에는 모두 일정한 전압 차이가 만들어져, 큰 각도의 색채 전이를 낮추는 기술적 효과를 달성할 수 있다. 또한, 전술한 내용으로부터 알 수 있듯이, 전하 커패시터(Cs1)는 음극성 반전 구동 기간의 커패시턴스 값은 양극성 반전 구동 기간의 커패시턴스 값보다 작으며, 이로 인해, 음극성 반전 구동 기간에 보상 커패시터(Cs2)는 전하 커패시터(Cs1)가 음극성 반전 구동 기간의 상대적으로 작은 커패시턴스 값을 보상하여, 전하 커패시터가 양극성 반전 구동 기간의 커패시턴스 값이 비대칭되는 문제를 극복하고 큰 각도에서 수반되는 좋지 않은 영향을 감소시키며, 색채 전이 현상을 효과적으로 낮춘다.

[0047] 한편, 본 발명은 액정 디스플레이 패널도 제공하는데, 상기 액정 디스플레이 패널은, 상술한 어레이 기판, 색채 여광 기판 및 상기 어레이 기판과 상기 색채 여광 기판 사이에 위치하는 액정층을 포함한다.

[0048] 본 발명은 또한 액정 디스플레이 패널의 구동 방법을 제공하는데, 상기 액정 디스플레이 패널의 구동 방법은,

[0049] 조사 구동 회로가 그와 연결된 조사선을 통해 한 줄씩 조사 신호를 출력하는 단계;

[0050] 데이터 구동 회로가 그와 연결된 데이터 선을 통해 데이터 신호를 출력하는 단계;

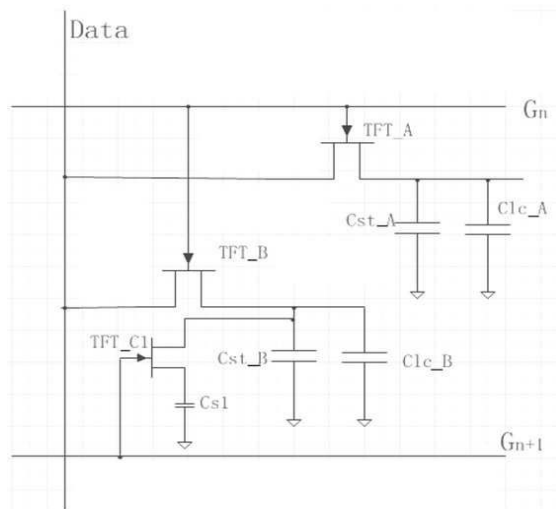
[0051] 조사선에 조사 신호가 있는 경우, 상기 조사선에 대응되는 화소유닛의 메인 영역 전극의 스위치(본 발명의 실시예에서는 화소유닛의 제1스위치) 및 서브 영역 전극의 스위치(본 발명의 실시예에서는 화소유닛의 제2스위치)를 열고, 데이터선의 데이터 신호가 대응되는 화소유닛의 메인 영역 전극 및 서브 영역 전극에 전달되게 하며, 메인 영역 전극 및 서브 영역 전극이 동일한 전압을 갖게 하는 단계;

[0052] 만약 데이터 신호의 전압이 공통 전극의 전압(즉, 양의 반주기)보다 큰 경우, 상기 조사선의 이전 행 조사선에 대응되는 화소유닛의 공유 스위치(본 발명의 실시예에서는 화소유닛의 제3스위치)를 열고, 이전 행 조사선에 대응되는 화소유닛의 서브 영역 전극의 전압이 전하 커패시터를 통해 변하게 하여 메인 영역 전극의 전압과 다르게 하고; 만약 데이터 신호의 전압이 공통 전극의 전압보다 작은 경우(즉, 음의 반주기), 상기 조사선의 이전 행 조사선에 대응되는 화소유닛의 공유 스위치(본 발명의 실시예에서는 화소유닛의 제3스위치)와 보상 스위치(본 발명의 실시예에서는 화소유닛의 제4스위치와 제5스위치)를 열고, 이전 행 조사선에 대응되는 화소유닛의 서브 영역 전극의 전압이 전하 커패시터와 보상 커패시터를 통해 변하게 하여 메인 영역 전극의 전압과 다르게 하며; 데이터 신호의 전압이 공통 전극의 전압보다 큰 기간에 서브 영역 전극과 공통 전극 간의 전압차와 메인 영역 전극과 공통 전극 간의 전압차의 비값, 및 데이터 신호의 전압이 공통 전극의 전압보다 큰 기간에 상기 서브 영역 전극과 상기 공통 전극 간의 전압차와 상기 메인 영역 전극과 상기 공통 전극 간의 전압차의 비값이 서로 동일한 단계;를 포함함으로써, 낮은 색채 전이 효과를 달성한다.

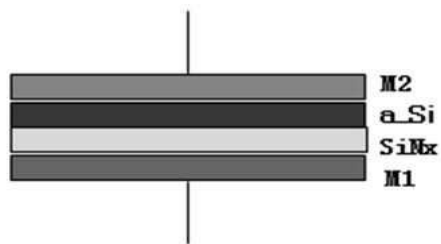
[0053] 최선의 실시예를 통해 본 발명에 대해 설명하였으나, 본 발명의 범위에 벗어나지 않는 한, 이에 대해 각종 개선을 하거나 균등한 부품으로 대체할 수 있을 것이다. 특히, 구조적인 충돌이 없는 한, 각 실시예에서 언급한 각 기술특징은 모두 임의의 방식으로 조합될 수 있다. 본 발명은 본문에서 공개한 특징의 실시예에 한정되는 것이 아니고, 청구항의 범위 내에 속하는 모든 기술특징을 포함하는 것으로 보아야 한다.

도면

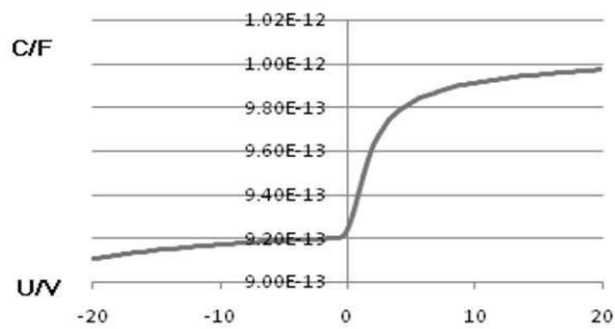
도면1



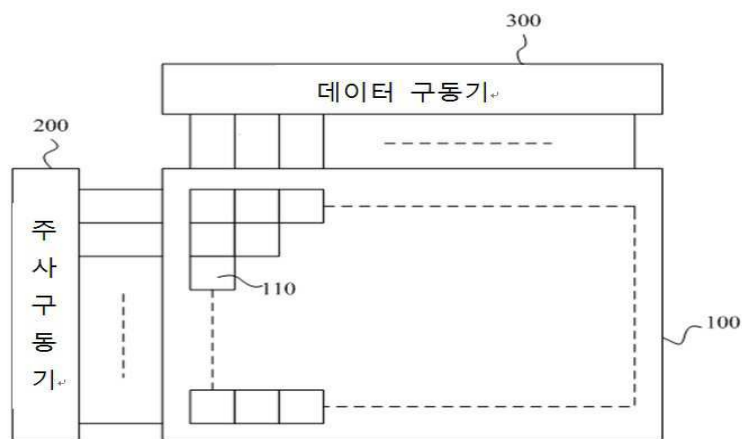
도면2a



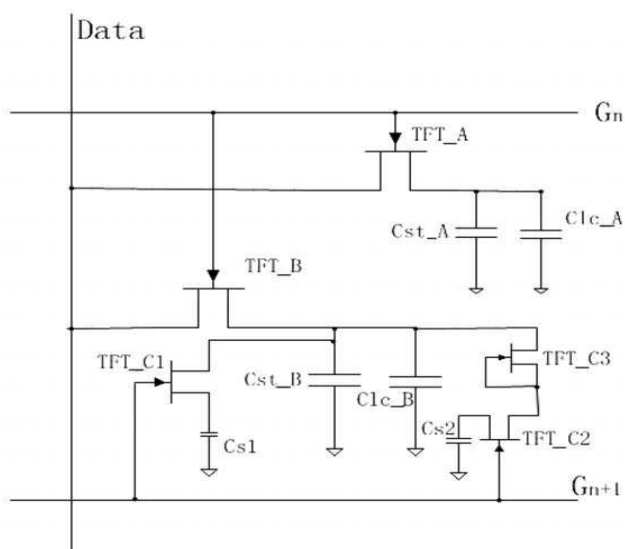
도면2b



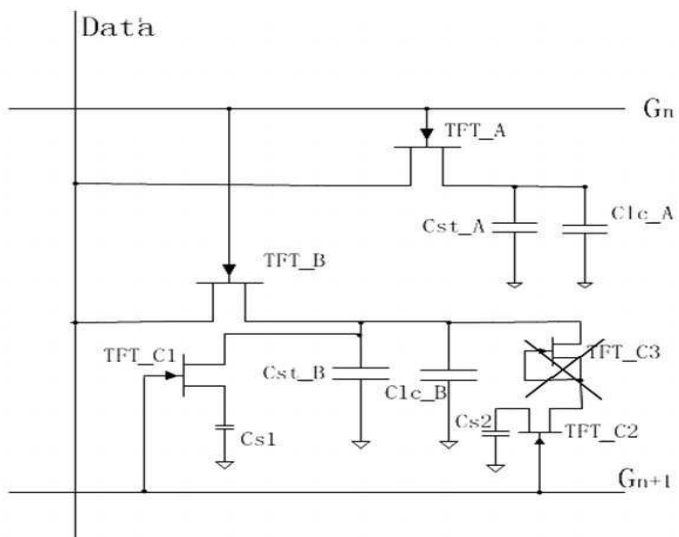
도면3



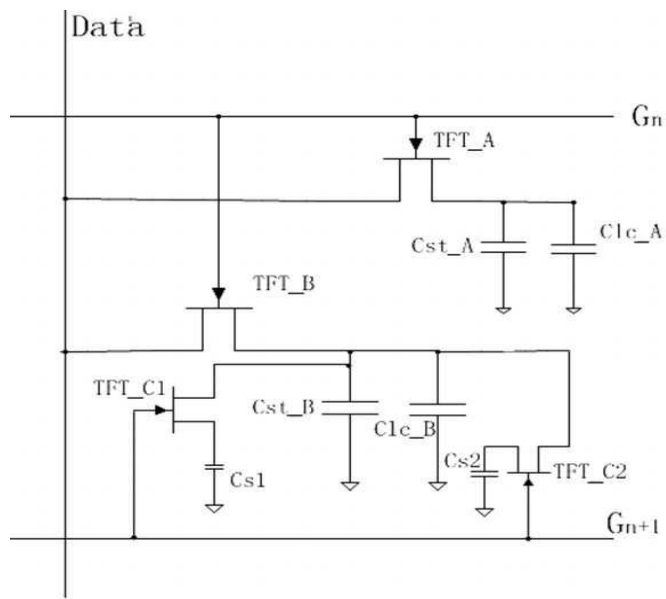
도면4



도면5a



도면5b



专利名称(译)	阵列基板，液晶显示板和驱动方法		
公开(公告)号	KR1020160088404A	公开(公告)日	2016-07-25
申请号	KR1020167016375	申请日	2014-01-17
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	中国深圳恒星光电科技有限公司		
当前申请(专利权)人(译)	中国深圳恒星光电科技有限公司		
[标]发明人	DONG CHENGCAI 동청차이 HSU JE HAO 쉬제하오		
发明人	동,청차이 쉬,제 하오		
IPC分类号	G09G3/36 G02F1/1362		
CPC分类号	G09G3/3648 G02F1/13624 G09G2300/0823 G09G2300/0852 G09G2320/0257 G02F2001/134345 G09G3/3655 G09G2300/0447 G09G2320/0242 G02F1/133 G02F1/13306 G09G3/36 G09G3/3659		
优先权	201310729283.9 2013-12-25 CN		
其他公开文献	KR101919673B1		
外部链接	Espacenet		

摘要(译)

本发明涉及阵列面板，液晶显示面板和驱动方法。这里，阵列面板的每个像素单元包括补偿电路单元，并且它作用于像素单元的子区域电极，该像素单元和具有检查信号的像素单元的补偿电路单元看门对应根据扫描方向对像素单元的像素单元进行查找，并且子区电极与公共电极之间的电压差与主区电极和公共电极之间的电压差的速率值彼此相同在双极反转驱动周期中，子区电极与公共电极和公共电极之间的电压差与公共电极和负反转驱动周期之间的电压差的速率值。通过上述常识提高了本发明的液晶显示面板的色彩瞬态效应。

