



되며 형성된 다수의 게이트 보조 배선과; 상기 데이터 배선이 형성된 동일한 층에 상기 데이터 배선과 나란하게 형성된 공통배선과; 상기 각 게이트 배선과 데이터 배선과 연결되며 상기 각 화소영역에 형성된 박막트랜지스터와; 상기 박막트랜지스터 위로 상기 기판 전면에서 형성된 제 1 보호층과; 상기 제 1 보호층 위로 상기 표시영역에 형성된 평탄화층과; 상기 평탄화층 위로 상기 표시영역에 형성된 공통전극과; 상기 공통전극 위로 상기 기판 전면에서 형성된 제 2 보호층과; 상기 제 2 보호층 위로 각 화소영역에 상기 박막트랜지스터의 일 전극과 연결되어 형성되고 바(bar) 형태의 다수의 제 1 개구를 갖는 화소전극을 포함하며, 상기 게이트 보조 배선에는 이와 연결되는 게이트 배선과 인접하여 상기 게이트 배선과 나란하게 분기하는 돌출부가 구비되며, 상기 돌출부와 상기 게이트 배선과 동시에 접촉하는 제 1 연결패턴이 구비되며, 상기 공통배선과 공통전극은 이와 동시에 접촉하는 제 2 연결패턴에 전기적으로 연결되는 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판 및 이의 제조 방법을 제공한다.

(72) 발명자

이병현

경기 파주시 후곡로 50, 403동 1201호 (금촌동, 후곡마을아파트)

한예슬

경기 파주시 월릉면 엘씨디로 201, LG디스플레이
정다운마을 A동 303호

이주연

경기 파주시 월릉면 엘씨디로 201, 정다운마을 B동 216호

특허청구의 범위

청구항 1

다수의 화소영역을 갖는 표시영역과 이의 상하좌우로 제 1, 2, 3, 4 비표시영역의 정의된 기관 상의 상기 표시 영역에 게이트 절연막을 개재하여 서로 교차하며 형성된 다수의 게이트 배선 및 데이터 배선과;

상기 데이터 배선이 형성된 동일한 층에 상기 데이터 배선과 나란하게 다수의 상기 게이트 배선 중 어느 하나와 연결되며 형성된 다수의 게이트 보조 배선과;

상기 데이터 배선이 형성된 동일한 층에 상기 데이터 배선과 나란하게 형성된 공통배선과;

상기 각 게이트 배선과 데이터 배선과 연결되며 상기 각 화소영역에 형성된 박막트랜지스터와;

상기 박막트랜지스터 위로 상기 기관 전면에 형성된 제 1 보호층과;

상기 제 1 보호층 위로 상기 표시영역에 형성된 평탄화층과;

상기 평탄화층 위로 상기 표시영역에 형성된 공통전극과;

상기 공통전극 위로 상기 기관 전면에 형성된 제 2 보호층과;

상기 제 2 보호층 위로 각 화소영역에 상기 박막트랜지스터의 일 전극과 연결되어 형성되고 바(bar) 형태의 다수의 제 1 개구를 갖는 화소전극

을 포함하며, 상기 게이트 보조 배선에는 이와 연결되는 게이트 배선과 인접하여 상기 게이트 배선과 나란하게 분기하는 돌출부가 구비되며, 상기 돌출부와 상기 게이트 배선과 동시에 접촉하는 제 1 연결패턴이 구비되며, 상기 공통배선과 공통전극은 이와 동시에 접촉하는 제 2 연결패턴에 전기적으로 연결되는 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관.

청구항 2

제 1 항에 있어서,

상기 평탄화층에는 상기 돌출부와 이와 인접하는 게이트 배선에 대응하여 게이트 홀이 구비되며, 상기 게이트 홀 내측에는 상기 제 2 및 제 1 보호층이 제거되어 상기 돌출부를 노출시키며, 상기 제 2 및 제 1 보호층과 게이트 절연막이 제거되어 상기 게이트 배선을 노출시키며, 상기 제 1 연결패턴은 상기 게이트 홀 내부에서 노출된 상기 돌출부 및 게이트 배선과 접촉하는 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관.

청구항 3

제 2 항에 있어서,

상기 평탄화층에는 상기 공통배선에 대응하여 공통 홀이 구비되며, 상기 공통 홀 내측에는 상기 공통전극의 일 끝단이 상기 제 1 보호층 상부로 위치하며, 상기 제 2 및 제 1 보호층이 제거되어 상기 공통배선을 노출시키며, 상기 제 2 연결패턴은 상기 공통 홀 내부에서 노출된 상기 공통배선과 상기 공통전극의 일끝단과 동시에 접촉하며 형성된 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관.

청구항 4

제 3 항에 있어서,

상기 공통전극은 상기 박막트랜지스터에 대응하여 제 2 개구가 구비되며, 상기 게이트 홀에 대응하여 상기 게이트 홀보다 더 큰 면적을 갖는 제 3 개구가 구비되며, 상기 공통 홀에 대응하여 제 4 개구가 구비되며, 상기 제 4 개구의 경계에 위치하는 공통배선의 일끝단이 상기 게이트 홀의 내측에 위치하는 것이 특징인 프린지 필드 스

위칭 모드 액정표시장치용 어레이 기판.

청구항 5

제 1 항에 있어서,

상기 데이터 배선의 일 끝단에는 데이터 패드전극이 구비되며, 상기 게이트 보조배선의 일 끝단에는 상기 데이터 패드전극과 동일한 적층 구성을 갖는 게이트 패드전극이 구비되며, 상기 데이터 패드전극 및 게이트 패드전극은 상기 제 1 또는 제 2 비표시영역에 위치하는 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판.

청구항 6

제 1 항에 있어서,

서로 이웃한 2개의 화소영역을 제 1 영역이라 정의할 때, 상기 기판 상의 상기 제 1 영역의 경계에는 제 1 간격 이격하며 나란하게 서로 이웃하여 쌍으로 상기 게이트 배선이 배치되며,

상기 데이터 배선은 쌍으로 배치된 상기 게이트 배선과 교차하여 상기 다수의 제 1 영역을 정의하며 배치되며,

상기 게이트 보조 배선 및 공통배선은 상기 각 제 1 영역 내에 구비된 두 개의 화소영역 경계에 배치된 것이 특징인 네로우 베젤 타입 액정표시장치용 어레이 기판.

청구항 7

제 6 항에 있어서,

상기 각 제 1 영역 내의 두 화소영역의 경계에는 상기 게이트 보조 배선 및 상기 공통배선 중 어느 하나의 배선만이 형성된 것이 특징인 네로우 베젤 타입 액정표시장치용 어레이 기판.

청구항 8

제 1 항에 있어서,

상기 게이트 보조 배선은 모든 게이트 배선에 대응하도록 상기 게이트 배선의 정수배 만큼 형성된 것이 특징인 네로우 베젤 타입 액정표시장치용 어레이 기판.

청구항 9

제 1 항에 있어서,

상기 표시영역 상측 또는 하측에 위치하는 상기 제 1 또는 제 2 비표시영역에는 상기 데이터 배선과 연결되는 데이터 용 구동 IC를 개재한 FPC가 실장되며,

상기 제 1 또는 제 2 비표시영역에는 상기 게이트 보조배선과 연결되는 게이트 용 구동 IC가 실장되거나, 또는 게이트 용 구동 IC를 개재한 FPC가 실장된 것이 특징인 네로우 베젤 타입 액정표시장치용 어레이 기판.

청구항 10

다수의 화소영역을 갖는 표시영역과 이의 상하좌우측으로 각각 제 1, 2, 3, 4 비표시영역의 정의된 기판 상의 상기 표시영역에 다수의 게이트 배선과 상기 다수의 각 게이트 배선과 연결된 게이트 전극을 형성하는 단계와;

상기 게이트 배선과 게이트 전극 위로 게이트 절연막을 상기 기판 전면에 형성하는 단계와;

상기 게이트 절연막 위로 상기 다수의 게이트 배선과 교차하는 다수의 데이터 배선과, 상기 데이터 배선과 나란하게 배치되며 상기 다수의 게이트 배선 중 어느 하나의 게이트 배선과 나란하게 분기한 돌출부를 구비한 게이트 보조배선 동시에 상기 게이트 전극에 대응하여 반도체층 및 상기 반도체층 상부에서 서로 이격하는 소스 및 드레인 전극을 형성하는 단계와;

상기 데이터 배선 위로 상기 기판 전면에 제 1 보호층을 형성하는 단계와;

상기 제 1 보호층 위로 상기 표시영역 전면에 형성되며, 상기 드레인 전극과, 상기 돌출부 및 이와 인접한 게이트 배선에 각각 대응하여 상기 제 1 보호층을 노출시키는 드레인 홀과 게이트 홀을 갖는 평탄화층을 형성하는 단계와;

상기 평탄화층 위로 상기 표시영역 전면에 형성되며 상기 박막트랜지스터에 대응하여 제 1 개구를 가지며 상기 게이트 홀에 대응하여 제 2 개구를 갖는 공통전극을 형성하는 단계와;

상기 공통전극 위로 상기 기판 전면에 형성된 제 2 보호층을 형성하고, 선택적으로 상기 제 2 보호층과 제 1 보호층 상기 게이트 절연막을 패터닝함으로써 상기 드레인 홀에 있어서는 드레인 전극을 노출시키고, 상기 게이트 홀에 있어서는 상기 돌출부와 게이트 배선을 노출시키는 단계와;

상기 제 2 보호층 위로 각 화소영역 별로 상기 드레인 홀을 통해 상기 드레인 전극과 접촉하며 바(bar) 형태의 다수의 제 3 개구를 갖는 화소전극을 형성하고, 동시에 상기 게이트 홀 및 공통 홀 내부에서 각각 상기 돌출부 및 게이트 배선과 접촉하는 제 1 연결패턴을 형성하는 단계

를 포함하는 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 제조 방법.

청구항 11

제 10 항에 있어서,

상기 데이터 배선 및 보조 게이트 배선을 형성하는 단계는,

상기 게이트 절연막 위로 상기 데이터 배선과 나란하게 공통배선을 형성하는 단계를 포함하는 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 제조 방법.

청구항 12

제 11 항에 있어서,

서로 이웃한 2개의 화소영역을 제 1 영역이라 정의할 때, 상기 기판 상의 상기 제 1 영역의 경계에는 제 1 간격 이격하며 나란하게 서로 이웃하여 쌍으로 상기 게이트 배선이 배치되며,

상기 데이터 배선은 쌍으로 배치된 상기 게이트 배선과 교차하여 상기 다수의 제 1 영역을 정의하며 배치되며,

상기 게이트 보조 배선 또는 공통배선은 상기 각 제 1 영역 내에 구비된 두 개의 화소영역 경계에 배치되도록 하는 것이 특징인 네로우 베젤 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 13

제 12 항에 있어서,

상기 각 제 1 영역 내의 두 화소영역의 경계에는 상기 게이트 보조 배선 및 상기 공통배선 중 어느 하나의 배선만이 형성되도록 하는 것이 특징인 네로우 베젤 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 14

제 11 항에 있어서,

상기 드레인 홀 및 게이트 홀을 구비한 평탄화층을 형성하는 단계는,

상기 공통배선 일부에 대응하여 상기 제 1 보호층을 노출시키는 공통 홀을 형성하는 단계를 포함하는 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 제조 방법.

청구항 15

제 14 항에 있어서,

상기 제 1 및 제 2 개구를 구비한 공통전극을 형성하는 단계는,

상기 공통 홀에 대응하여 제 3 개구를 형성하는 단계를 포함하며, 상기 제 3 구의 경계는 상기 공통 홀 내부에 위치하도록 하는 것이 특징인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 제조 방법.

청구항 16

제 15 항에 있어서,

상기 드레인 홀에 있어서는 드레인 전극을 노출시키고, 상기 게이트 홀에 있어서는 상기 돌출부와 게이트 배선을 노출시키는 단계는,

상기 제 2 보호층과 제 1 보호층을 패터닝함으로써 상기 공통 홀에 있어서는 상기 제 3 개구의 경계를 이루는 상기 공통전극의 측단과 상기 공통배선을 노출시키는 단계를 포함하는 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 제조 방법.

청구항 17

제 16 항에 있어서,

상기 화소전극과 제 1 연결패턴을 형성하는 단계는,

상기 공통 홀 내부에서 상기 공통전극의 측단 및 공통배선과 접촉하는 제 2 연결패턴을 형성하는 단계를 포함하는 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 제조 방법.

청구항 18

제 10 항 또는 제 11 항에 있어서,

상기 데이터 배선과 게이트 보조배선을 형성하는 단계는 상기 제 1 또는 제 2 비표시영역에 상기 데이터 배선의 일끝단과 연결된 데이터 패드전극을 형성하고, 상기 제 2 또는 제 1 비표시영역에 상기 게이트 보조배선의 일끝단과 연결된 게이트 패드전극을 형성하는 단계를 포함하며,

상기 드레인 홀에 있어서는 드레인 전극을 노출시키고, 상기 게이트 홀에 있어서는 상기 돌출부와 게이트 배선을 노출시키는 단계는 상기 제 2 보호층과 제 1 보호층을 패터닝함으로써 상기 데이터 패드전극 및 게이트 패드전극을 노출시키는 단계를 포함하며,

상기 화소전극과 제 1 연결패턴을 형성하는 단계는 상기 데이터 패드전극 및 게이트 패드전극과 각각 접촉하는 데이터 보조 패드전극 및 게이트 보조 패드전극을 각각 형성하는 단계를 포함하는 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 제조 방법.

명세서

기술분야

[0001] 본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것으로, 특히 표시영역 좌우측의 비표시영역 폭을 줄여 네로우 베젤을 구현하며 마스크 공정 수를 저감시킬 수 있는 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판 및 이의 제조 방법에 관한 것이다.

배경 기술

[0002] 최근에 액정표시장치는 소비전력이 낮고, 휴대성이 양호한 기술 집약적이며, 부가가치가 높은 차세대 첨단 디스플레이(display)소자로 각광받고 있다.

[0003] 이러한 액정표시장치 중에서도 각 화소(pixel)별로 전압의 온(on),오프(off)를 조절할 수 있는 스위칭 소자인 박막트랜지스터가 구비된 액티브 매트릭스형 액정표시장치가 해상도 및 동영상 구현능력이 뛰어나 가장 주목받고 있다.

[0004] 일반적으로, 액정표시장치는 박막트랜지스터 및 화소전극을 형성하는 어레이 기판 제조 공정과 컬러필터 및 공통 전극을 형성하는 컬러필터 기판 제조 공정을 통해 각각 어레이 기판 및 컬러필터 기판을 형성하고, 이들 두 기판 사이에 액정을 개재하는 셀 공정을 거쳐 완성된다.

[0005] 좀 더 자세히, 일반적인 액정표시장치의 분해사시도인 도 1을 참조하여 설명하면, 도시한 바와 같이, 액정층(30)을 사이에 두고 어레이 기판(10)과 컬러필터 기판(20)이 대면 합착된 구성을 갖는데, 이중 하부의 어레이 기판(10)은 투명한 기판(12)의 상면으로 종횡 교차 배열되어 다수의 화소영역(P)을 정의하는 복수개의 게이트 배선(14)과 데이터 배선(16)을 포함하며, 이들 두 배선(14, 16)의 교차지점에는 박막트랜지스터(T)가 구비되어 각 화소영역(P)에 마련된 화소전극(18)과 일대일 대응 접속되어 있다.

[0006] 또한, 상기 어레이 기판과 마주보는 상부의 컬러필터 기판(20)은 투명기판(22)의 배면으로 상기 게이트 배선(14)과 데이터 배선(16) 그리고 박막트랜지스터(T) 등의 비표시영역을 가리도록 각 화소영역(P)을 테두리하는 격자 형상의 블랙매트릭스(25)가 형성되어 있으며, 이들 격자 내부에서 각 화소영역(P)에 대응되게 순차적으로 반복 배열된 적, 녹, 청색 컬러필터층(26)이 형성되어 있으며, 상기 블랙매트릭스(25)와 적, 녹, 청색 컬러필터층(26)의 전면에 걸쳐 투명한 공통전극(28)이 구비되어 있다.

[0007] 한편, 도면에 나타나지 않았지만, 상기 어레이 기판 및 컬러필터 기판(10, 20)은 그 사이로 개재된 액정층(30)의 누설을 방지하기 위하여 가장자리 따라 실링제(sealant) 등으로 실링된 상태에서 각 기판(10, 20)과 액정층(30)의 경계부분에는 액정의 분자배열 방향에 신뢰성을 부여하는 상, 하부 배향막이 개재되며, 각 기판(10, 20)의 적어도 하나의 외측면에는 편광판(미도시)이 구비되어 있다.

[0008] 그리고, 이러한 구성과 더불어 상기 어레이 기판(10)의 외측면에는 광원으로 이용되는 백라이트 유닛(미도시)이 구비되고 있으며, 그리고 상기 어레이 기판(10)에 실장되며 상기 액정층(30)을 구동시키기 위한 구동부(미도시)를 구비하고 있다.

[0009] 한편, 이러한 구성을 갖는 액정표시장치는 액정층 내의 액정분자는 각각 서로 다른 기판에 구비되며 마주하는 화소전극과 공통전극 사이에 유도되는 수직 전기장에 의해 구동된다.

[0010] 그러나, 수직 전기장에 의해 액정을 구동하는 방식의 액정표시장치는 시야각 특성이 우수하지 못한 문제가 있으며, 이러한 문제를 극복하기 위해 횡전계형 액정표시장치가 제안되었다.

[0011] 이러한 횡전계형 액정표시장치에서는 화소전극과 공통전극이 동일 기판 상에 엇갈리게 형성되어, 이들 두 전극 사이에 기판에 대해 평행한 방향의 수평 전기계가 유도되므로 액정분자는 수평 전기계에 의해 구동되어, 기판에 대해 평행한 방향으로 움직이며, 이러한 구동을 하는 횡전계형 액정표시장치는 수직전계 방식의 액정표시장치 대비 향상된 시야각을 가진다.

[0012] 하지만, 이러한 횡전계형 액정표시장치는 시야각 측면에서는 우수하지만 개구율 및 투과율이 낮은 단점이 있다.

[0013] 따라서, 이러한 횡전계형 액정표시장치의 단점을 개선하기 위하여, 프린지 필드(fringe field)에 의해 액정을 구동하는 프린지 필드 스위칭 모드 액정표시장치(fringe field switching mode LCD)가 제안되었다.

[0014] 프린지 필드 스위칭 모드 액정표시장치는 어레이 기판 상에 절연층을 개재하여 공통전극과 화소전극이 형성되며, 이들 두 전극 중 상부에 위치하는 전극에 바(bar) 형태의 다수의 개구를 갖도록 구성함으로써 프린지 필드를 형성하여 액정분자를 구동시킴으로서 시야각 특성이 우수하며, 나아가 횡전계형 액정표시장치 대비 개구

을 및 투과율이 향상되는 장점을 갖는다.

- [0015] 한편, 이러한 구성을 갖는 프린지 필드 스위칭 모드 액정표시장치 있어서, 도 2(종래의 프린지 필드 스위칭 모드 액정표시장치에 있어 인쇄회로기판 및 FPC가 실장된 상태를 개략적으로 나타낸 평면도)에 도시한 바와같이, 통상적으로 구동부(미도시)는 인쇄회로기판(printed circuit board : PCB)(50)에 구현되며, 이러한 인쇄회로기판(50)은 데이터 용 구동 IC(72)를 구비한 FPC(flexible printed circuit board: 62)를 개재하여 데이터 패드부(alight1)가 구현된 어레이 기판(41)의 비표시영역(NA1)에 실장되고 있다.
- [0016] 또한, 상기 인쇄회로기판(50)이 실장된 비표시영역(NA1) 이외의 게이트 배선(미도시)의 일끝단이 위치하는 표시영역(DA)의 좌측 또는(및) 우측의 비표시영역(NA4, NA3)에는 상기 게이트 배선(미도시)의 일 끝단에 형성된 게이트 패드(미도시)와 접촉하며 게이트 구동용 IC(71) 자체 또는 게이트 구동용 IC(71)를 구비한 FPC(61)가 실장되고 있다.
- [0017] 전술한 구성을 갖는 프린지 필드 스위칭 모드 액정표시장치(10)는 TV, 모니터, 노트북 컴퓨터, 휴대폰, PDA 등 다양한 전자기기에도 활발하게 적용되고 있다.
- [0018] 한편, 최근들어 표시장치는 경량박형을 추구하는 동시에 최종 제품 예를들면 모니터 또는 TV의 슬림한 디자인 구현을 위해 표시영역 외부의 비표시영역의 폭이라 정의되는 베젤 특히, 표시영역의 좌측 및 우측에 위치하는 비표시영역의 폭을 최대한 줄인 네로우 베젤 타입의 표시장치가 요구되고 있다.
- [0019] 따라서 이러한 추세에 부응하고자 프린지 필드 스위칭 모드 액정표시장치에 있어서도 현재 표시장치에 요구되는 트렌드인 네로우 베젤이 구현되도록 하기 위해 많은 노력을 하고 있다.
- [0020] 표시영역의 좌측 및 우측의 비표시영역의 폭을 줄이기 위해서는 게이트 용 IC 자체 또는 게이트 용 IC가 구비된 FPC가 실장되는 영역을 생략하는 것이 바람직하며, 이를 위해서 최근에는 데이터 배선과 평행하게 게이트 보조 배선을 더욱 구비하여 이들 게이트 보조배선 각각을 게이트 배선과 대응하도록 연결되도록 하고, 상기 게이트 보조배선의 일끝단에 게이트 패드를 구성하여 표시영역을 기준으로 서로 마주하는 형태로 게이트 용 IC를 구비한 FPC와 데이터 용 IC를 구비한 FPC가 대칭적으로 실장되도록 하고 있다.
- [0021] 따라서, 표시영역의 상측 및 하측에 위치하는 비표시영역에 대응해서만 FPC가 실장됨으로서 표시영역 양측의 비표시영역은 그 폭을 줄여 네로우 베젤을 구현할 수 있는 것이다.
- [0022] 하지만, 이러한 구성을 갖는 프린지 필드 스위칭 모드 액정표시장치는 어레이 기판 내부에 게이트 배선과 연결되는 게이트 보조 배선이 더욱 구비되며, 이들 구성요소를 전기적으로 연결시키는 구성을 이루어야 하므로 이의 제조를 위한 마스크 공정수가 늘어나는 문제가 발생되고 있다.
- [0023] 마스크 공정은 포토레지스트의 도포, 노광 마스크를 이용한 노광, 포토레지스트의 현상, 식각 및 포토레지스트의 스트립 공정을 포함하며, 이러한 마스크 공정은 제품의 제조 비용을 상승시키게 되므로 가격 경쟁력 향상을 위한 제품의 제조비용 저감을 위해서는 최소화하는 것이 바람직하다.
- [0024] 하지만, 전술한 게이트 보조 배선을 더욱 구비한 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 제조를 위해서는 총 7회의 마스크 공정이 진행되고 있다.
- [0025] 상기 7회의 마스크 공정은, 게이트 전극과 게이트 배선을 형성하는 제 1 마스크 공정, 반도체층과 데이터 배선과 소스 및 드레인 전극을 형성하는 제 2 마스크 공정, 평탄화층 형성을 위한 제 3 마스크 공정, 제 1 보호층 및 게이트 절연막에 상기 게이트 배선을 노출시키는 제 4 마스크 공정, 공통전극을 형성하는 제 5 마스크 공정, 제 2 보호층을 형성하고 상기 제 2 보호층과 제 1 보호층에 대해 드레인 전극을 노출시키기 위한 제 6 마스크 공정, 그리고 화소전극을 형성하기 위한 제 7 마스크 공정으로 이루어진다.
- [0026] 따라서, 전술한 네로우 베젤 구현을 위해 게이트 배선과 연결되는 게이트 보조배선을 더욱 구비한 종래의 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판은 제조 비용 저감을 위해 마스크 공정수를 저감시키는 것이 요구되고 있는 실정이다.
- [0027]

발명의 내용

해결하려는 과제

[0028] 본 발명은 전술한 바와 같은 문제를 해결하기 위해 안출된 것으로, 표시영역 좌우측의 비표시영역의 폭을 줄여 네로우 베젤 구현이 가능하도록 하기 위해 게이트 배선과 연결되는 게이트 보조배선을 구비하면서도 총 6회의 마스크 공정 진행을 통해 완성될 수 있는 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판 및 이의 제조 방법을 제공하는 것을 그 목적으로 한다.

과제의 해결 수단

[0029] 전술한 바와 같은 목적을 달성하기 위한 본 발명의 일 실시예에 따른 네로우 베젤 타입 액정표시장치용 어레이 기판은, 다수의 화소영역을 갖는 표시영역과 이의 상하좌우로 제 1, 2, 3, 4 비표시영역의 정의된 기판 상의 상기 표시영역에 게이트 절연막을 개재하여 서로 교차하며 형성된 다수의 게이트 배선 및 데이터 배선과; 상기 데이터 배선이 형성된 동일한 층에 상기 데이터 배선과 나란하게 다수의 상기 게이트 배선 중 어느 하나와 연결되며 형성된 다수의 게이트 보조 배선과; 상기 데이터 배선이 형성된 동일한 층에 상기 데이터 배선과 나란하게 형성된 공통배선과; 상기 각 게이트 배선과 데이터 배선과 연결되며 상기 각 화소영역에 형성된 박막트랜지스터와; 상기 박막트랜지스터 위로 상기 기판 전면에 형성된 제 1 보호층과; 상기 제 1 보호층 위로 상기 표시영역에 형성된 평탄화층과; 상기 평탄화층 위로 상기 표시영역에 형성된 공통전극과; 상기 공통전극 위로 상기 기판 전면에 형성된 제 2 보호층과; 상기 제 2 보호층 위로 각 화소영역에 상기 박막트랜지스터의 일 전극과 연결되어 형성되고 바(bar) 형태의 다수의 제 1 개구를 갖는 화소전극을 포함하며, 상기 게이트 보조 배선에는 이와 연결되는 게이트 배선과 인접하여 상기 게이트 배선과 나란하게 분기하는 돌출부가 구비되며, 상기 돌출부와 상기 게이트 배선과 동시에 접촉하는 제 1 연결패턴이 구비되며, 상기 공통배선과 공통전극은 이와 동시에 접촉하는 제 2 연결패턴에 전기적으로 연결되는 것이 특징이다.

[0030] 이때, 상기 평탄화층에는 상기 돌출부와 이와 인접하는 게이트 배선에 대응하여 게이트 홀이 구비되며, 상기 게이트 홀 내측에는 상기 제 2 및 제 1 보호층이 제거되어 상기 돌출부를 노출시키며, 상기 제 2 및 제 1 보호층과 게이트 절연막이 제거되어 상기 게이트 배선을 노출시키며, 상기 제 1 연결패턴은 상기 게이트 홀 내부에서 노출된 상기 돌출부 및 게이트 배선과 접촉하는 것이 특징이다.

[0031] 그리고 상기 평탄화층에는 상기 공통배선에 대응하여 공통 홀이 구비되며, 상기 공통 홀 내측에는 상기 공통전극의 일 끝단이 상기 제 1 보호층 상부로 위치하며, 상기 제 2 및 제 1 보호층이 제거되어 상기 공통배선을 노출시키며, 상기 제 2 연결패턴은 상기 공통 홀 내부에서 노출된 상기 공통배선과 상기 공통전극의 일끝단과 동시에 접촉하며 형성된 것이 특징이다.

[0032] 또한, 상기 공통전극은 상기 박막트랜지스터에 대응하여 제 2 개구가 구비되며, 상기 게이트 홀에 대응하여 상기 게이트 홀보다 더 큰 면적을 갖는 제 3 개구가 구비되며, 상기 공통 홀에 대응하여 제 4 개구가 구비되며, 상기 제 4 개구의 경계에 위치하는 공통배선의 일끝단이 상기 게이트 홀의 내측에 위치하는 것이 특징이다.

[0033] 또한, 상기 데이터 배선의 일 끝단에는 데이터 패드전극이 구비되며, 상기 게이트 보조배선의 일 끝단에는 상기 데이터 패드전극과 동일한 적층 구성을 갖는 게이트 패드전극이 구비되며, 상기 데이터 패드전극 및 게이트 패드전극은 상기 제 1 또는 제 2 비표시영역에 위치하는 것이 특징이다.

[0034] 그리고 서로 이웃한 2개의 화소영역을 제 1 영역이라 정의할 때, 상기 기판 상의 상기 제 1 영역의 경계에는 제 1 간격 이격하며 나란하게 서로 이웃하여 쌍으로 상기 게이트 배선이 배치되며, 상기 데이터 배선은 쌍으로 배치된 상기 게이트 배선과 교차하여 상기 다수의 제 1 영역을 정의하며 배치되며, 상기 게이트 보조 배선 및 공통배선은 상기 각 제 1 영역 내에 구비된 두 개의 화소영역 경계에 배치된 것이 특징이다.

[0035] 이때, 상기 각 제 1 영역 내의 두 화소영역의 경계에는 상기 게이트 보조 배선 및 상기 공통배선 중 어느 하나의 배선만이 형성된 것이 특징이다.

[0036] 한편, 상기 게이트 보조 배선은 모든 게이트 배선에 대응하도록 상기 게이트 배선의 정수배 만큼 형성된 것이 특징이다.

[0037] 또한, 상기 표시영역 상측 또는 하측에 위치하는 상기 제 1 또는 제 2 비표시영역에는 상기 데이터 배선과 연결되는 데이터 용 구동 IC를 개재한 FPC가 실장되며, 상기 제 1 또는 제 2 비표시영역에는 상기 게이트 보조배선과 연결되는 게이트 용 구동 IC가 실장되거나, 또는 게이트 용 구동 IC를 개재한 FPC가 실장된 것이 특징이다.

[0038] 본 발명의 일 실시예에 따른 네로우 베젤 타입 액정표시장치용 어레이 기판의 제조 방법은, 다수의 화소영역을

갖는 표시영역과 이의 상하좌우측으로 각각 제 1, 2, 3, 4 비표시영역의 정의된 기관 상의 상기 표시영역에 다수의 게이트 배선과 상기 다수의 각 게이트 배선과 연결된 게이트 전극을 형성하는 단계와; 상기 게이트 배선과 게이트 전극 위로 게이트 절연막을 상기 기관 전면에 형성하는 단계와; 상기 게이트 절연막 위로 상기 다수의 게이트 배선과 교차하는 다수의 데이터 배선과, 상기 데이터 배선과 나란하게 배치되며 상기 다수의 게이트 배선 중 어느 하나의 게이트 배선과 나란하게 분기한 돌출부를 구비한 게이트 보조배선 동시에 상기 게이트 전극에 대응하여 반도체층 및 상기 반도체층 상부에서 서로 이격하는 소스 및 드레인 전극을 형성하는 단계와; 상기 데이터 배선 위로 상기 기관 전면에 제 1 보호층을 형성하는 단계와; 상기 제 1 보호층 위로 상기 표시영역 전면에 형성되며, 상기 드레인 전극과, 상기 돌출부 및 이와 인접한 게이트 배선에 각각 대응하여 상기 제 1 보호층을 노출시키는 드레인 홀과 게이트 홀을 갖는 평탄화층을 형성하는 단계와; 상기 평탄화층 위로 상기 표시영역 전면에 형성되며 상기 박막트랜지스터에 대응하여 제 1 개구를 가지며 상기 게이트 홀에 대응하여 제 2 개구를 갖는 공통전극을 형성하는 단계와; 상기 공통전극 위로 상기 기관 전면에 형성된 제 2 보호층을 형성하고, 선택적으로 상기 제 2 보호층과 제 1 보호층 상기 게이트 절연막을 패터닝함으로써 상기 드레인 홀에 있어서는 드레인 전극을 노출시키고, 상기 게이트 홀에 있어서는 상기 돌출부와 게이트 배선을 노출시키는 단계와; 상기 제 2 보호층 위로 각 화소영역 별로 상기 드레인 홀을 통해 상기 드레인 전극과 접촉하며 바(bar) 형태의 다수의 제 3 개구를 갖는 화소전극을 형성하고, 동시에 상기 게이트 홀 및 공통 홀 내부에서 각각 상기 돌출부 및 게이트 배선과 접촉하는 제 1 연결패턴을 형성하는 단계를 포함한다.

[0039] 이때, 상기 데이터 배선 및 보조 게이트 배선을 형성하는 단계는, 상기 게이트 절연막 위로 상기 데이터 배선과 나란하게 공통배선을 형성하는 단계를 포함한다.

[0040] 그리고 서로 이웃한 2개의 화소영역을 제 1 영역이라 정의할 때, 상기 기관 상의 상기 제 1 영역의 경계에는 제 1 간격 이격하며 나란하게 서로 이웃하여 쌍으로 상기 게이트 배선이 배치되며, 상기 데이터 배선은 쌍으로 배치된 상기 게이트 배선과 교차하여 상기 다수의 제 1 영역을 정의하며 배치되며, 상기 게이트 보조 배선 또는 공통배선은 상기 각 제 1 영역 내에 구비된 두 개의 화소영역 경계에 배치되도록 하는 것이 특징이다. 이때, 상기 각 제 1 영역 내의 두 화소영역의 경계에는 상기 게이트 보조 배선 및 상기 공통배선 중 어느 하나의 배선만이 형성되도록 하는 것이 특징이다.

[0041] 또한, 상기 드레인 홀 및 게이트 홀을 구비한 평탄화층을 형성하는 단계는, 상기 공통배선 일부에 대응하여 상기 제 1 보호층을 노출시키는 공통 홀을 형성하는 단계를 포함한다.

[0042] 그리고 상기 제 1 및 제 2 개구를 구비한 공통전극을 형성하는 단계는, 상기 공통 홀에 대응하여 제 3 개구를 형성하는 단계를 포함하며, 상기 제 3 구의 경계는 상기 공통 홀 내부에 위치하도록 하는 것이 특징이다.

[0043] 또한, 상기 드레인 홀에 있어서는 드레인 전극을 노출시키고, 상기 게이트 홀에 있어서는 상기 돌출부와 게이트 배선을 노출시키는 단계는, 상기 제 2 보호층과 제 1 보호층을 패터닝함으로써 상기 공통 홀에 있어서는 상기 제 3 개구의 경계를 이루는 상기 공통전극의 측단과 상기 공통배선을 노출시키는 단계를 포함한다.

[0044] 그리고 상기 화소전극과 제 1 연결패턴을 형성하는 단계는, 상기 공통 홀 내부에서 상기 공통전극의 측단 및 공통배선과 접촉하는 제 2 연결패턴을 형성하는 단계를 포함한다.

[0045] 한편, 상기 데이터 배선과 게이트 보조배선을 형성하는 단계는 상기 제 1 또는 제 2 비표시영역에 상기 데이터 배선의 일끝단과 연결된 데이터 패드전극을 형성하고, 상기 제 2 또는 제 1 비표시영역에 상기 게이트 보조배선의 일끝단과 연결된 게이트 패드전극을 형성하는 단계를 포함하며, 상기 드레인 홀에 있어서는 드레인 전극을 노출시키고, 상기 게이트 홀에 있어서는 상기 돌출부와 게이트 배선을 노출시키는 단계는 상기 제 2 보호층과 제 1 보호층을 패터닝함으로써 상기 데이터 패드전극 및 게이트 패드전극을 노출시키는 단계를 포함하며, 상기 화소전극과 제 1 연결패턴을 형성하는 단계는 상기 데이터 패드전극 및 게이트 패드전극과 각각 접촉하는 데이터 보조 패드전극 및 게이트 보조 패드전극을 각각 형성하는 단계를 포함한다.

발명의 효과

[0046] 본 발명의 실시예에 따른 액정표시장치용 어레이 기관은 게이트 용 구동 IC 또는 게이트 용 구동 IC를 구비한 FPC를 표시영역의 좌측 및 우측에 위치하는 비표시영역에 실장시키는 것이 아니라 표시영역 상측 또는 하측에 위치하는 제 1 또는 제 2 비표시영역에 실장시키는 것이 가능한 구성을 이루도록 하여 표시영역 좌우측에 위치하는 비표시영역의 폭을 최소화함으로써 네로우 베젤을 구현하는 효과가 있다.

[0047] 나아가, 본 발명의 실시예에 따른 제조 방법에 완성되는 어레이 기판의 경우 총 6회의 마스크 공정만을 진행하게 됨으로서 종래의 7마스크 공정을 진행하여 완성되는 제조 방법대비 1회의 마스크 공정을 생략할 수 있으며 이에 의해 제조 비용을 저감시키는 효과가 있다.

[0048] 본 발명의 실시예에 따른 액정표시장치용 어레이 기판은 표시영역에 있어 일반적인 어레이 기판 대비 추가적으로 게이트 보조 배선이 형성되지만 데이터 배선이 줄어들어서 생략되는 부분에 상기 데이터 배선을 대신하여 형성됨으로서 개구율 저하를 억제할 수 있는 장점이 있다.

도면의 간단한 설명

[0049] 도 1은 일반적인 액정표시장치의 분해사시도.
 도 2는 종래의 일반적인 프린지 필드 스위칭 모드 액정표시장치에 있어 인쇄회로기판 및 FPC가 실장된 상태를 개략적으로 나타낸 평면도.
 도 3은 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판을 구비한 액정표시장치에 있어 인쇄회로기판 및 구동 IC를 구비한 FPC가 실장된 상태를 개략적으로 나타낸 평면도.
 도 4는 본 발명의 실시예에 따른 액정표시장치용 어레이 기판의 표시영역 일부를 개략적으로 도시한 평면도.
 도 5는 도 4의 A영역에 대한 확대도.
 도 6은 도 5를 절단선 VI-VI을 따라 절단한 부분에 대한 단면도.
 도 7은 도 5를 절단선 VII-VII을 따라 절단한 부분에 대한 단면도.
 도 8은 절단선 VIII-VIII을 따라 절단한 부분에 대한 단면도.
 도 9는 도 5를 절단선 IX-IX를 따라 절단한 부분에 대한 단면도.
 도 10은 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치에 있어 제 1 비표시영역에 구비되는 데이터 패드부(또는 제 2 비표시영역에 구비되는 게이트 패드부)에 대한 단면도.
 도 11a 내지 도 11h는 도 5를 절단선 VI-VI을 따라 절단한 부분에 대한 제조 단계별 공정 단면도.
 도 12a 내지 도 12h는 도 5를 절단선 VII-VII을 따라 절단한 부분에 대한 제조 단계별 공정 단면도.
 도 13a 내지 도 13h는 도 5를 절단선 VIII-VIII을 따라 절단한 부분에 대한 제조 단계별 공정 단면도.
 도 14a 내지 도 14h는 도 5를 절단선 IX-IX를 따라 절단한 부분에 대한 제조 단계별 공정 단면도.
 도 15a 내지 도 15h는 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치에 있어 제 1 비표시영역에 구비되는 데이터 패드부(또는 제 2 비표시영역에 구비되는 게이트 패드부)에 대한 제조 단계별 공정 단면도.

발명을 실시하기 위한 구체적인 내용

[0050] 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.

[0051] 도 3은 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판을 구비한 액정표시장치에 있어 인쇄회로기판 및 구동 IC를 구비한 FPC가 실장된 상태를 개략적으로 나타낸 평면도이다.

[0052] 도시한 바와 같이, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(110)을 구비한 액정표시장치(101)에 있어서 상기 어레이 기판(110)에는 표시영역(DA)과 이외 외측으로 제 1 내지 제 4 비표시영역(NA1, NA2, NA3, NA4)이 정의되고 있으며, 상기 표시영역(DA)의 외측의 비표시영역(NA1, NA2, NA3, NA4) 중 표시영역(DA) 상측에 위치하는 제 1 비표시영역(NA1)에 데이터 용 구동 IC(172)가 구비된 FPC(162)를 개재하여 인쇄회로기판(190)과 연결되고 있으며, 상기 표시영역(DA) 하측에 위치하는 제 2 비표시영역(NA2)에는 게이트 용 구동 IC(173)가 구비된 FPC(163)가 실장되고 있다.

[0053] 따라서, 본 발명의 실시예에 따른 어레이 기판(110)을 구비한 액정표시장치(101)는 표시영역(DA) 외측의 제 1 내지 제 4 비표시영역(NA1, NA2, NA3, NA4) 중 상기 표시영역(DA) 상측에 위치하는 제 1 비표시영역(NA1)과 하측에 위치하는 제 2 비표시영역(NA2)을 제외한 표시영역(DA)의 좌측 및 우측에 위치하는 제 4 및 제 3 비표시영

역(NA4, NA3)은 게이트 용 구동 IC(173) 또는 이를 구비한 FPC(163)가 실장되지 않으므로 이들 구성요소를 표시 영역(도 1의 DA) 좌측 또는 우측의 비표시영역(도 2의 NA4, NA3)에 구비한 종래의 프린지 필드 스위칭 모드 액정표시장치(도 2의 40) 대비 그 폭이 저감됨으로서 네로우 베젤을 이루는 것이 특징이다.

[0054] 이때, 도면에 나타내지 않았지만, 상기 인쇄회로기판(190) 또는 데이터 용 구동 IC(172)와 상기 게이트 용 구동 IC(173)는 상기 표시영역(DA)에 좌측 또는 우측에 위치하는 제 4 및 제 3 비표시영역(NA4, NA3)에 구비되는 다수의 보조배선(미도시) 중 일부의 보조배선(미도시)에 의해 연결된다.

[0055] 이 경우, 상기 다수의 상기 보조배선(미도시)은 게이트 및 데이터 구동 IC(172, 173)의 전기적 연결을 위한 다수의 로그 배선(미도시)과 공통전극(미도시)에 공통전압 인가를 위한 보조 공통배선(미도시) 등이 될 수 있다.

[0056] 이렇게 제 3 또는(및) 제 4 비표시영역(NA3, NA4)에 구비되는 보조배선(미도시)은 게이트 용 FPC(163) 실장을 위해 게이트 패드부(미도시)를 형성하는 것 대비 훨씬 작은 폭을 필요로 하므로 상기 다수의 보조배선(미도시)이 상기 제 3 또는(및) 제 4 비표시영역(NA3, NA4)에 구비된다 하더라도 네로우 베젤을 구현하는 데는 문제되지 않는다.

[0057] 한편, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(110)의 경우, 제 2 비표시영역(NA2)에 대응하여 게이트 용 구동 IC(173)를 구비한 FPC(163)가 실장된 것을 나타내었지만, 그 변형예로서 상기 제 2 비표시영역(NA2)에는 상기 게이트 용 구동 IC(173)가 FPC(163)의 매개없이 상기 어레이 기판(101)상에 직접 실장 될 수도 있다.

[0058] 이러한 구성을 갖는 실시예의 변형예에 따른 어레이 기판(110)에 있어서도, 상기 인쇄회로기판(190) 또는 데이터 용 구동 IC(172)와 상기 게이트 용 구동 IC(173)는 상기 표시영역(DA)에 좌측 또는 우측에 위치하는 제 4 및 제 3 비표시영역(NA4, NA3)에 구비되는 보조배선(미도시)에 의해 연결된다.

[0059] 이러한 구성을 갖는 본 발명의 실시예 또는 이의 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(110)의 경우, 표시영역(DA)의 상측 및 하측에 각각 위치하는 제 1 및 제 2 비표시영역(NA1, NA2)에는 각각 데이터 용 구동 IC(172)를 구비한 FPC(162)와 전기적 연결을 위한 데이터 패드(미도시) 및 게이트 용 구동 IC(173)를 구비한 FPC(163) 또는 게이트 용 구동 IC(173) 자체와 전기적 연결을 위한 게이트 패드(미도시)가 구비됨으로서 일반적인 액정표시장치용 어레이 기판의 비표시영역의 폭과 유사한 수준이 되지만, 표시영역(DA)의 좌우측에 위치하는 제 4 및 제 3 비표시영역(NA4, NA3)에 대해서는 게이트 용 FPC(163) 또는 게이트 용 구동 IC(173)의 실장을 위한 게이트 패드부(미도시)를 필요로 하지 않으므로 그 폭을 최소화함으로써 네로우 베젤을 구현하는 장점을 갖는다.

[0060] 이러한 표시영역(DA) 좌우측의 비표시영역(NA4, NA3)의 폭이 줄어든 네로우 베젤 구성이 가능한 것은 본 발명의 실시예 및 이의 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(110)의 내부 구성에 기인하고 있으며, 이하 본 발명의 실시예(및 변형예)에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(110)의 구성 및 그 제조 방법에 대해 상세히 설명한다.

[0061] 이때, 본 발명의 실시예와 변형예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(110)에는 표시영역(DA) 외측의 비표시영역(NA1, NA2, NA3, NA4) 중 상기 표시영역(DA) 상측 또는 하측의 제 1 및 제 2 비표시영역(NA1, NA2)에 게이트 배선(미도시)과 전기적으로 연결되며 게이트 용 구동 IC(173)를 개재한 FPC(163)가 실장되고 있는가 아니면 게이트 용 구동 IC(173) 자체가 어레이 기판(110) 상에 직접 실장되고 있는가에 대해서만 차이가 있으며, 표시영역(DA)과 제 1 및 제 2 비표시영역(NA1, NA2)에 구비되는 구성요소 및 이의 형성 형태에 있어서는 동일하므로 이하 구성요소의 구조에 대해서는 본 발명의 실시예에 따른 액정표시장치용 어레이 기판(도 3의 110)의 구성 및 제조 방법에 대해서만 설명한다.

[0062] 도 4는 본 발명의 실시예에 따른 액정표시장치용 어레이 기판의 표시영역 일부를 개략적으로 도시한 평면도이며, 도 5는 도 4의 A영역에 대한 확대도이다. 또한 도 6은 도 5를 절단선 VI-VI을 따라 절단한 부분에 대한 단면도이며, 도 7은 도 5를 절단선 VII-VII을 따라 절단한 부분에 대한 단면도이며, 도 8은 절단선 VIII-VIII을 따라 절단한 부분에 대한 단면도이며, 도 9는 도 5를 절단선 IX-IX를 따라 절단한 부분에 대한 단면도이며, 도 10은 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치에 있어 제 1 비표시영역에 구비되는 데이터 패드부(또는 제 2 비표시영역에 구비되는 게이트 패드부)에 대한 단면도이다. 이때, 설명의 편의를 위해 각 화소영역(P1, P2) 내에 박막트랜지스터(Tr)가 형성되는 부분을 스위칭 영역(TrA)이라 정의하였다.

- [0063] 도시한 바와같이, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(110)은 투명한 절연재질의 기관(110) 상의 표시영역(DA)에 저저항 금속물질 예를 들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴 및 몰리브덴 합금(MoTi) 중 어느 하나 또는 둘 이상의 물질로서 이루어지며 제 1 간격(패터닝 시 쇼트가 방지될 정도의 이격간격으로 $2\mu\text{m}$ 내지 $5\mu\text{m}$ 정도의 간격) 이격되어 평행하게 일 방향으로 나란하게 제 1 및 제 2 게이트 배선(113a, 113b)으로 구성된 한 쌍의 게이트 배선(113)이 상기 제 1 이격간격보다 큰 제 2 간격(화소영역(P1, P2)의 장축 크기) 이격하며 나란하게 다수 형성되어 있다.
- [0064] 도면에 있어서는 상기 제 1 및 제 2 게이트 배선(113a, 113b)은 화소영역(P1, P2)의 경계에서 절곡된 구성을 이루는 것을 일례로 보이고 있지만, 절곡되는 부분없이 곧게 형성될 수 도 있다.
- [0065] 한편, 상기 제 1 및 제 2 게이트 배선(113a, 113b)이 다수의 절곡부를 갖도록 형성된 것은 박막트랜지스터(Tr)와 드레인 홀(dch) 및 게이트 홀(gch)의 효율적 배치를 이루도록 하여 개구율 및 투과율을 향상시키기 위함이다.
- [0066] 또한, 각 스위칭 영역(TrA)에는 상기 제 1 게이트 배선(113a) 또는 상기 제 2 게이트 배선(미도시)에서 연장되거나 또는 타영역 대비 그 폭의 크기를 달리하는 형태로 게이트 전극(114)이 형성되어 있다.
- [0067] 다음, 상기 다수의 한 쌍의 게이트 배선(113a, 미도시)과 게이트 전극(114) 위로 상기 기관(110) 전면에서 무기절연 물질 예를 들면 산화실리콘(SiO_2) 또는 질화실리콘(SiN_x)으로서 이루어진 게이트 절연막(120)이 형성되어 있다.
- [0068] 그리고 상기 게이트 절연막(120) 위로 쌍으로 이루어진 상기 다수의 게이트 배선(113)과 교차하며 저저항 금속물질 일례로 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리브덴합금(MoTi) 중 어느 하나 또는 둘 이상의 물질로 이루어져 단일층 또는 다중층 구조를 갖는 다수의 데이터 배선(130)이 형성되어 있다.
- [0069] 이때, 서로 교차하는 상기 한 쌍의 게이트 배선(113)과 상기 데이터 배선(130)에 의해 둘러싸인 영역은 동일한 화소라인(PL) 내에서 서로 이웃한 2개의 화소영역(P1, P2)으로 이루어진 영역(이하, 상기 게이트 배선(113)과 데이터 배선(130)에 의해 포획되는 영역을 제 1 영역(P)이라 칭함)이 되고 있다.
- [0070] 또한, 상기 게이트 절연막(120) 위로 상기 각 스위칭 영역(TrA)에는 순수 비정질 실리콘으로 이루어진 액티브층(123a)과 이의 상부로 불순물 비정질 실리콘으로 이루어지며 서로 이격하는 오믹콘택층(123b)으로 구성된 반도체층(123)이 형성되고 있으며, 상기 반도체층(123) 위로 서로 이격하는 형태로 각각 상기 오믹콘택층(123b)과 접촉하며 소스 및 드레인 전극(133, 136)이 형성되어 있다.
- [0071] 이때, 상기 스위칭 영역(TrA)에 순차 적층된 상기 게이트 전극(114)과 게이트 절연막(120)과 반도체층(123)과 소스 및 드레인 전극(133, 136)은 스위칭 소자인 박막트랜지스터(Tr)를 이루며, 상기 각 화소영역(P1, P2) 내의 스위칭 영역(TrA)에 구비된 상기 소스 전극(133)은 상기 데이터 배선(미도시)에서 분기한 형태로 형성되고 있다.
- [0072] 한편, 본 발명에 따른 액정표시장치용 어레이 기관(110)에 있어 일 특징적인 구성으로서, 상기 한 쌍의 게이트 배선(113a, 113b)과 데이터 배선(130)에 의해 포획된 서로 이웃한 2개의 화소영역(P1, P2)으로 이루어진 상기 제 1 영역(P)의 중앙부를 관통하며 더욱 정확히는 상기 각 1 영역(P)을 이루는 상기 2개의 화소영역(P1, P2)의 경계에 상기 게이트 절연막(120) 위로 상기 데이터 배선(130)과 나란하게 게이트 보조 배선(138) 및 공통배선(139)이 형성되고 있는 것이 특징이다.
- [0073] 이때, 상기 각 제 1 영역(P)에는 상기 게이트 보조 배선(138) 또는 공통배선(139) 중 어느 하나의 배선만이 형성되는 것이 특징이다.
- [0074] 한편, 상기 데이터 배선(130)의 일 끝단에는 데이터 패드전극(137)이 구비되며, 상기 게이트 보조배선(138)의 일 끝단에는 상기 데이터 패드전극(137)과 동일한 구성을 갖는 게이트 패드전극(미도시)이 구비되고 있으며, 이들 게이트 패드전극(미도시) 및 데이터 패드전극(137)은 각각 표시영역(DA)의 상측 또는(및) 하측에 위치하는 제 1 및(또는) 제 2 비표시영역(NA1, 미도시)에 배치되고 있는 것이 특징이다.
- [0075] 또한, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(110)의 또 다른 특징적인 구성으로서 상기 제 1 영역(P)을 관통하며 형성되는 두 가지의 배선(138, 139) 중 상기 게이트 보조 배선(138)은 화소영역(P1, P2)의 경계에 상기 게이트 배선(113)이 연장하는 방향으로 분기한 돌출부(180)가 구비되고 있

는 것이 특징이다.

- [0076] 그리고, 상기 게이트 보조배선(138)의 돌출부(180)와 이와 인접하는 게이트 배선(113a, 혹은 113b)은 제 1 연결 패턴(175)에 의해 전기적으로 연결된 상태를 이루는 것이 특징이다.
- [0077] 상기 각 게이트 보조배선(138)은 표시영역(DA)에 구비된 모든 게이트 배선(113) 중 어느 하나의 게이트 배선(113)과 전기적으로 연결되는 구성을 이루며, 이때, 상기 게이트 보조 배선(138)은 최소 상기 표시영역(DA)에 구비된 모든 게이트 배선(113)의 수와 동일하거나 그 이상의 바람직하게는 정수배를 가지며 형성되는 것이 특징이다.
- [0078] 한편, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(110)의 표시영역(DA)에는 수 내지 십 수개의 게이트 보조 배선(138)을 하나의 그룹으로 하여 그룹 사이에는 상기 제 1 영역(P)을 관통하는 형태로 공통배선(139)이 형성되고 있다.
- [0079] 도면에서는 6개의 게이트 보조 배선(138)을 하나의 그룹으로 하여 6개의 게이트 보조 배선(138) 마다 하나의 공통배선(139)이 형성됨을 일례로 보이고 있다.
- [0080] 따라서, 표시영역(DA)의 좌측으로부터 우측으로 순차적으로 데이터 배선(130)에 대해서는 제 1 내지 제 n 데이터 배선(D1, D2, D3.....)이라 칭하며 D1 내지 Dn의 번호를 부여하고, 게이트 보조 배선(138)에 대해서도 제 1 내지 제 n 게이트 보조 배선(GA1, GA2, GA3.....)이라 칭하며 GA1 내지 GAn의 번호를 부여하였을 경우, 상기 데이터 배선(130)과 게이트 보조 배선(138) 및 공통배선(139 또는 Vcom)은 일례로,
- [0081] '제 1 데이터 배선(D1)/제 1 게이트 보조배선(GA1)/제 2 데이터 배선(D2)/제 2 게이트 보조배선(GA2)/제 3 데이터 배선(D3)/제 3 게이트 보조배선(GA3)/제 4 데이터 배선(D4)/제 4 게이트 보조배선(GA4)/제 5 데이터 배선(D5)/제 5 게이트 보조배선(GA5)/제 6 데이터 배선(D6)/제 6 게이트 보조배선(GA6)/제 7 데이터 배선(D7)/공통배선(139 또는 Vcom)/제 8 데이터 배선(D8)/제 7 게이트 보조배선(GA7)/...'
- [0082] 의 식으로 배치된다.
- [0083] 이때, 상기 공통배선(139 또는 Vcom)의 개수는 상기 게이트 보조 배선(138)이 몇 개를 하나의 그룹으로 하느냐에 따라 적절히 조절될 수 있다.
- [0084] 나아가 상기 공통배선(139 또는 Vcom)은 반드시 동일한 개수의 게이트 보조 배선(138)에 대응하여 동일한 수로 형성될 필요는 없으며, 상기 게이트 보조 배선(138)이 게이트 배선(113)의 개수에 맞추어 정수배로 개수가 정해지면 우선적으로 상기 게이트 보조 배선(138)을 형성할 데이터 배선(130) 사이의 영역을 결정한 후 이들 영역에 대해 게이트 보조 배선(138)을 형성하고, 나머지 데이터 배선(130) 사이의 제 1 영역에 대응하여 상기 공통배선(139 또는 Vcom)이 배치될 수도 있다.
- [0085] 한편, 이러한 구성적 특징에 의해 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(110)의 경우, 서로 교차하는 상기 한 쌍의 제 1 및 제 2 게이트 배선(113a, 113b)과 상기 데이터 배선(130)에 의해 둘러싸인 영역은 서로 이웃한 2개의 화소영역(P1, P2)을 구비한 제 1 영역(P)을 이루며, 상기 각 제 1 영역(P) 내의 서로 이웃한 2개의 화소영역(P1, P2)의 중앙부 경계에는 게이트 보조 배선(138) 또는 공통배선(139)이 배치됨으로써 상기 한 쌍의 제 1 및 제 2 게이트 배선(113a, 113b)과 데이터 배선(130) 및 공통배선(139 또는 Vcom) 또는 게이트 보조 배선(138)에 둘러싸인 형태로 각 화소영역(P1, P2)이 정의되는 것이 특징이다.
- [0086] 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(110)은 전술한 구성 즉 표시영역(DA)의 가로축 방향으로 형성되는 게이트 배선(113)에 대응하여 이와 각각 연결되며 데이터 배선(130)과 나란하게 형성되는 게이트 보조 배선(138)이 구비되는 구성을 이룸으로서 상기 게이트 배선(113)으로 인가되는 게이트 신호전압이 상기 게이트 보조 배선(138)을 통해 인가될 수 있는 것이 특징이다.
- [0087] 따라서, 이러한 구성적 특징에 의해 상기 게이트 보조 배선(138)은 데이터 배선(130)과 나란하게 형성되며 이러한 게이트 보조 배선(138)의 일 끝단은 표시영역(DA)의 하측의 제 2 비표시영역(도 3의 NA2)에 위치하게 됨으로서 이러한 제 2 비표시영역(도 3의 NA2)에 상기 게이트 보조 배선(138)의 일 끝단에 구비되는 게이트 패드전극(미도시)이 구비되는 게이트 패드부(미도시)가 구비될 수 있으며, 이에 의해 이러한 제 2 비표시영역(도 3의 NA2)에 구비된 게이트 패드부(미도시)에 게이트 용 구동 IC(도 3의 173)를 개재한 FPC(도 3의 163)를 실장하거나, 또는 게이트 용 구동 IC(도 3의 173)를 실장 할 수 있다.
- [0088] 그러므로 상기 게이트 용 FPC(도 3의 163) 또는 게이트 용 구동 IC(도 3의 173)는 게이트 배선(113)이 연장하여

그 일 끝단이 위치하는 표시영역(DA) 좌우측의 제 4 및 제 3 비표시영역(NA4, NA3)에는 실장 될 필요가 없으므로 이에 의해 표시영역(DA) 좌측 및 우측에 위치하는 제 4 및 제 3 비표시영역(NA4, NA3)에 게이트 용 구동 IC (도 2의 71)를 구비한 게이트 용 FPC(도 2의 61)가 실장되는 일반적인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(도 2의 40) 대비 그 폭을 줄일 수 있으므로 네로우 베젤을 구현할 수 있는 것이다.

[0089] 한편, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(110)은 게이트 배선과 데이터 배선 의해 둘러싸인 영역이 화소영역이라 정의되는 종래의 어레이 기관(도 1의 10) 대비 게이트 배선(113)의 수는 2배 더 많고 대신 데이터 배선(130)의 수는 1/2로 줄어들게 된다.

[0090] 따라서, 본 발명의 실시예에 따른 어레이 기관(110)은 종래의 어레이 기관(도 1의 10) 대비 데이터 배선(130)의 개수를 줄임에 의해 데이터 배선(130)과 연결되는 데이터용 구동 IC(미도시)의 개수를 줄일 수 있으며, 이러한 구성에 의해 데이터 배선(130)이 형성되어야 할 영역에 게이트 보조 배선(138) 또는 공통배선(139)이 형성됨으로서 종래의 일반적인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(도 2의 40)과 동일한 수준의 개구율을 유지하는 효과를 갖는다.

[0091] 일반적으로 액정표시장치의 경우, 이웃한 3개의 화소영역을 하나의 단위영역으로 하여 하나의 색을 표현하게 되며, 각 단위영역에 위치하는 3개의 화소영역이 각각 적, 녹, 청색을 표시하고 이러한 3색의 조합에 의해 풀 컬러를 구현할 수 있다.

[0092] 그러므로, 일반적인 액정표시장치용 어레이 기관의 경우, 통상적으로 게이트 배선의 개수보다 데이터 배선의 개수가 3배 더 많고, 나아가 표시장치 특성상 사용자가 정면에서 바라보았을 때 가로방향으로의 화소영역이 세로방향의 화소영역보다 통상 1.25배(표시영역의 가로대 세로비율에 의해 통상 가로 대 세로 비율이 5:4 내지 16:9가 되며 이중 5:4를 기준으로 한 것임) 이상 더 많다.

[0093] 따라서, 일반적인 액정표시장치의 경우, 게이트 배선의 수보다는 데이터 배선의 수가 최소 3.75배 정도 더 많다.

[0094] 한편, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 액정표시장치용 어레이 기관(110)은 일반적인 어레이 기관(도 1의 10)의 게이트 배선 및 데이터 배선을 각각 1이라 할 때, 게이트 배선은 2배가 되며 대신 데이터 배선은 1/2배 수준이 된다.

[0095] 이를 반영하면, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(110)은 일반적인 어레이 기관(도 1의 10)의 게이트 배선의 수를 1이라 가정할 때, 게이트 배선(113)은 그 비율이 2가 되고, 데이터 배선(130)은 1.875가 되므로 게이트 배(113)선의 1.875배에 해당하는 여전히 데이터 배선(130)이 형성되어야 할 부분이 여유분으로 남게 된다.

[0096] 그러므로, 이러한 데이터 배선(130)이 형성되고 남은 여유 부분에 대응하여 게이트 배선(113)의 수 만큼의 게이트 보조 배선(138)을 부여하고, 상기 여유 부분 중 상기 게이트 보조 배선(138)의 수 만큼을 제외한 나머지 여유 부분에 공통배선(139)을 배치할 수 있는 것이다.

[0097] 일례로서 최근 표시장치의 최고 해상도인 풀HD 구현을 위해서는 1080 * 1920의 단위영역(서로 이웃한 3개의 화소영역이 하나의 단위영역이 됨)이 필요로 되며, 이 경우, 일반적인 액정표시장치용 어레이 기관의 경우 총 1080개의 게이트 배선과, 5760(1920*3)개의 데이터 배선이 형성된다.

[0098] 하지만, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(110)에 있어, 일반적인 액정표시장치용 어레이 기관과 동일한 해상도를 구현하는 경우 게이트 배선(113)은 2160(1080*2)개, 데이터 배선(130)은 2880(1920*3/2)개가 된다.

[0099] 그러므로, 데이터 배선(130)은 종래의 어레이 기관(도 1의 10) 대비 2880개가 줄어들게 되며, 이러한 데이터 배선(130)의 수가 줄어든 만큼 상기 데이터 배선(130)이 형성되어야 할 부분이 비게 되며, 2880개의 여유 분 중 게이트 배선(113)의 개수 만큼인 2160개의 여유 부분에 대해서는 게이트 보조 배선(138)을 형성하고, 그 나머지 720개의 여유 분에 대해서는 공통배선(139)을 형성할 수 있다.

[0100] 따라서, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(110)은 일반적인 액정표시장치용 어레이 기관(도 1의 10) 대비 게이트 배선이 2배로 증가한다 하더라도, 게이트 배선(113)이 증가된 개수보다 데이터 배선(113)이 줄어든 개수가 더 크므로 모든 게이트 배선(113)에 일대일 대응하도록 구성되는 게이트 보조 배선(138)이 형성될 충분한 공간이 확보될 수 있다.

- [0101] 한편, 상기 박막트랜지스터(Tr)와 데이터 배선(130)과 게이트 보조배선(138)과 공통배선(139)과 데이터 패드전극(137) 및 게이트 패드전극(미도시) 위로 상기 기판(110) 전면에는 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiN_x)으로 이루어진 제 1 보호층(140)이 구비되고 있으며, 상기 제 1 보호층(140) 위로 상기 표시영역(DA)에 대응하여 포토아크릴로 이루어지며 평탄한 표면을 갖는 평탄화층(145)이 구비되고 있다.
- [0102] 이때, 상기 평탄화층(145)에는 상기 공통배선(139)의 일부에 대응하여 상기 제 1 보호층(140)을 노출시키는 공통 홀(cch)이 구비되고 있으며, 상기 게이트 보조배선(138)의 돌출부(180)와 이와 인접하는 게이트 배선(113)에 대응해서는 상기 제 1 보호층(140)을 노출시키는 게이트 홀(gch)이 구비되고 있다.
- [0103] 그리고 상기 공통 홀(cch) 내부에 있어서 상기 제 1 보호층(140)에는 상기 공통배선(139)을 노출시키는 제 1 보조 콘택홀(ch1)이 구비되고 있으며, 상기 게이트 홀(gch) 내부에 있어서 상기 제 1 보호층(140)과 게이트 절연막에는 상기 돌출부(180) 일부 및 상기 게이트 배선(113) 일부를 노출시키는 제 2 보조 콘택홀(ch2)이 구비되고 있다.
- [0104] 그리고, 상기 공통 홀(cch)과 게이트 홀(gch)이 구비된 상기 평탄화층(145) 상부에는 표시영역(DA)에 전면대응하여 투명 도전성 물질로 이루어진 공통전극(150)이 형성되어 있다.
- [0105] 이때, 상기 공통전극(150)에는 상기 박막트랜지스터(Tr)에 대응되는 부분은 제거됨으로서 상기 평탄화층(145)을 노출시키는 제 1 개구(op1)가 구비되며, 나아가 상기 게이트 홀(gch)에 대응해서도 상기 게이트 홀(gch)보다 더 큰 면적이 제거되어 제 2 개구(op2)가 형성되고 있으며, 상기 게이트 홀(gch)에 대응하여 상기 게이트 홀(gch) 내부에서 상기 게이트 보조배선(138) 및 제 1 보호층(140)을 노출시키는 제 3 개구(op3)가 형성되고 있는 것이 특징이다.
- [0106] 다음, 상기 제 1, 2, 3 개구(op1, op2, op3)를 구비한 공통전극(150) 위로 상기 기판(110) 전면에서 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiN_x)로 이루어진 제 2 보호층(155)이 형성되고 있다.
- [0107] 이때, 상기 제 2 보호층(155)과 이의 하부에 위치한 평탄화층(145) 및 제 1 보호층(140)에는 상기 박막트랜지스터(Tr)의 드레인 전극(136)을 노출시키는 드레인 홀(dch)이 구비되고 있다.
- [0108] 또한, 상기 공통 홀(cch) 내부에 있어서 상기 제 2 보호층(155)에는 상기 공통전극(150)의 일 끝단과 상기 공통배선(139)을 노출시키는 제 3 보조 콘택홀(ch3)이 구비되고 있으며, 상기 게이트 홀(gch) 내부에 있어서 상기 제 2 보호층(155)에는 상기 제 2 보조 콘택홀(ch2)과 중첩하여 상기 돌출부(180)와 이와 인접하는 게이트 배선(113)을 노출시키는 제 4 보조 콘택홀(ch4)이 구비되고 있다.
- [0109] 다음, 상기 제 2 보호층(155) 위로 투명 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 이루어지며 각 화소영역(P1, P2) 별로 분리되며 상기 드레인 홀(dch)을 통해 상기 박막트랜지스터(Tr)의 드레인 전극(136)과 접촉하는 화소전극(170)이 구비되고 있다.
- [0110] 이때, 상기 각 화소전극(170)에는 바(bar) 형태를 갖는 다수의 제 4 개구(op4)가 일정간격 이격하며 형성되고 있다.
- [0111] 그리고, 상기 게이트 홀(gch) 내부에는 그 양 끝단이 각각 상기 제 2 보호층(155) 상부에 위치하며 상기 화소전극(170)을 이루는 동일한 물질로 이루어지며 상기 게이트 보조배선(138)의 돌출부(180)와 상기 게이트 배선(113)과 동시에 접촉하는 제 1 연결패턴(175)이 형성되고 있는 것이 특징이다.
- [0112] 따라서 상기 제 1 연결패턴(175)에 의해 상기 게이트 보조배선(138)과 게이트 배선(113)은 전기적으로 연결된 구성을 이룬다.
- [0113] 또한, 상기 공통 콘택홀 내부에는 그 양끝단이 각각 상기 제 2 보호층(155) 상부에 위치하며 상기 제 2 보호층(155) 외측으로 노출된 공통전극(150)의 일끝단과 상기 제 1 및 제 3 보조 콘택홀(ch1, ch3)에 의해 노출된 상기 공통배선(139)과 동시에 접촉하며 제 2 연결패턴(177)이 형성되고 있는 것이 특징이며, 이러한 제 2 연결패턴(177)에 의해 상기 공통전극(150)과 공통배선(139)은 전기적으로 연결된 구성을 이루게 된다.
- [0114] 한편, 이러한 구성에 의해 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(110)은 표시영역(DA)을 둘러싸는 4개의 비표시영역(도 3의 NA1, NA2, NA3, NA4) 중 좌우측에 위치하는 제 4 및 제 3 비표시영역(도 3의 NA4, NA3)에 대해서 그 폭이 최소화된 네로우 베젤을 구현할 수 있으며, 나아가 표시영역(DA)에 있어 일반적인 어레이 기판(도 1의 10) 대비 추가적으로 게이트 보조 배선(138)이 형성되지만 데이터 배선(130)의 개수가 줄어들음으로서 상기 데이터 배선(130)이 생략되는 부분에 상기 데이터 배선(130)을 대신하여

상기 게이트 보조 배선(138)이 형성됨으로서 개구율 저하를 억제할 수 있는 것이 특징이다.

- [0115] 나아가 상기 게이트 보조배선(138)에 게이트 배선(113)과 나란하게 배치되는 돌출부(180)가 구비됨으로서 게이트 배선(113)과 게이트 보조배선(138) 간의 전기적 연결을 위해 구비되는 게이트 홀(gch)의 면적을 줄임으로서 개구율이 저하되는 것을 억제할 수 있는 것이 또 다른 특징이 된다.
- [0116] 이후에는 전술한 평면 및 단면 구성을 갖는 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판의 제조 방법에 대해 설명한다.
- [0117] 도 11a 내지 도 11h는 도 5를 절단선 VI-VI을 따라 절단한 부분에 대한 제조 단계별 공정 단면도이며, 도 12a 내지 도 12h는 도 5를 절단선 VII-VII을 따라 절단한 부분에 대한 제조 단계별 공정 단면도이며, 도 13a 내지 도 13h는 도 5를 절단선 VIII-VIII을 따라 절단한 부분에 대한 제조 단계별 공정 단면도이며, 도 14a 내지 도 14h는 도 5를 절단선 IX-IX를 따라 절단한 부분에 대한 제조 단계별 공정 단면도이며, 도 15a 내지 도 15h는 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치에 있어 제 1 비표시영역에 구비되는 데이터 패드부(또는 제 2 비표시영역에 구비되는 게이트 패드부)에 대한 제조 단계별 공정 단면도다. 이때, 설명의 편의를 위해 각 화소영역(P1, P2) 내에 박막트랜지스터(Tr)가 형성되는 부분을 스위칭 영역(TrA)이라 정의한다.
- [0118] 우선, 도 11a, 12a, 13a, 14a 및 15a에 도시한 바와같이, 투명한 절연기판 상에 저저항 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리브덴 합금(MoTi) 중 하나 또는 둘 이상의 물질을 전면 증착하여 제 1 금속층(미도시)을 형성한다.
- [0119] 이후, 상기 제 1 금속층(미도시)을 포토레지스트의 도포, 포토 마스크를 이용한 노광, 노광된 포토레지스트의 현상, 상기 제 1 금속층(미도시)의 식각 및 포토레지스트의 스트립(strip) 등의 일련의 단위 공정을 포함하는 마스크 공정을 진행하여 패터닝함으로써 단일층 또는 다중층 구조를 가지며 제 1 간격(패터닝 시 쇼트가 방지될 정도의 이격간격으로 2 μ m 내지 5 μ m 정도의 간격) 이격되어 평행하게 일 방향으로 나란하게 제 1 및 2 게이트 배선(113a, 113b)으로 구성된 한 쌍의 게이트 배선(113)이 상기 제 1 이격간격보다 큰 제 2 간격(화소영역(P1, P2)의 장축 크기) 이격하며 나란하게 배치되는 형태를 갖도록 형성한다.
- [0120] 그리고 동시에 상기 각 스위칭 영역(TrA)에 상기 게이트 배선(113)과 연결된 게이트 전극(108)을 형성한다. 이때, 상기 각 스위칭 영역(TrA)에 구비되는 게이트 전극은 상기 게이트 배선(113)에서 분기한 형태를 이루거나, 또는 상기 게이트 배선(113) 자체로서 타 영역 대비 더 큰 폭을 갖는 형태를 갖는 형태로 이루어진다.
- [0121] 이때, 본 발명의 특징적인 구성으로서 상기 각 게이트 배선(113)의 일 끝단에는 게이트 패드전극(미도시)을 형성하지 않는 것이 특징이다. 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(110)은 데이터 배선(130)과 나란하게 형성하는 게이트 보조배선(138)의 일 끝단에 게이트 패드전극(미도시)을 형성하기 때문이다.
- [0122] 이러한 구성적 특징에 의해 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(110)은 상기 게이트 배선(113)의 일끝단이 위치하는 표시영역(DA)의 좌측 또는 우측의 비표시영역(도 3의 NA4, NA3)에는 별도의 패드부가 형성되지 않는다. 따라서 표시영역(DA)의 좌측 및 우측의 비표시영역(도 3의 NA4, NA3)의 폭을 줄여 네로우 베젤을 구현하게 되는 것이다.
- [0123] 다음, 도 11b, 12b, 13b, 14b 및 15b에 도시한 바와같이, 상기 게이트 배선(113)과 게이트 전극(108) 위로 무기절연물질 예를들면 산화실리콘(SiO₂) 또는 질화실리콘(SiNx)을 증착하여 상기 기판(110) 전면에서 게이트 절연막(120)을 형성한다.
- [0124] 연속하여 상기 게이트 절연막(120) 상부로 순수 비정질 실리콘층(121)과 불순물 비정질 실리콘층(122)을 형성하고, 상기 불순물 비정질 실리콘층(122) 위로 저저항 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리브덴 합금(MoTi) 중 하나 또는 둘 이상의 물질을 전면 증착하여 제 2 금속층(128)을 형성한다.
- [0125] 이후, 상기 제 2 금속층(128) 위로 포토레지스트층(미도시)을 형성하고 이를 하프톤 노광 또는 회절노광을 실시하고 현상함으로써 제 1 두께를 갖는 제 1 포토레지스트 패턴(191a)과 상기 제 1 두께보다 얇은 제 2 두께를 갖는 제 2 포토레지스트 패턴(191b)을 형성한다.
- [0126] 이때, 상기 제 1 포토레지스트 패턴(191a)은 추후 소스 및 드레인 전극(도 11h의 133, 136)과 데이터 배선(도

13h의 130) 및 이와 연결된 데이터 패드전극(도 15h의 137)과 게이트 보조배선(도 13h의 138) 및 이와 연결된 게이트 패드전극(미도시)과 공통배선(도 14h의 139)이 형성될 부분에 대응하여 형성하고, 상기 제 2 포토레지스트 패턴(191b)은 상기 소스 및 드레인 전극(도 11h의 133, 136) 사이의 이격영역에 대응하여 형성한다.

[0127] 다음, 도 11c, 12c, 13c, 14c 및 15c에 도시한 바와같이, 상기 제 1 및 제 2 포토레지스트 패턴(191a, 191b) 외부로 노출된 상기 제 2 금속층(도 11b의 128)과 그 하부의 불순물 및 순수 비정질 실리콘층(도 11b의 118, 117)을 식각하여 제거함으로써 상기 게이트 절연막(120) 상에 상기 쌍으로 이루어진 게이트 배선(113)과 교차하는 제 2 방향으로 연장하여 서로 좌우로 위치하는 2개의 화소영역(P1, P2)을 하나의 그룹으로 한 제 1 영역(P)을 정의하는 다수의 데이터 배선(130)을 형성하고, 상기 데이터 배선(130)의 일 끝단에 데이터 패드전극(137)을 형성한다.

[0128] 동시에 상기 데이터 배선과 나란하며 상기 각 제 1 영역을 관통하여 상기 좌우로 서로 이웃하는 화소영역(P1, P2)을 정의하는 게이트 보조배선(138) 및 공통배선(139)을 형성하고, 나아가 상기 게이트 보조배선(138)의 일 끝단에 게이트 패드전극(미도시)을 형성한다.

[0129] 이때, 상기 게이트 보조배선(138)은 이와 연결되는 게이트 배선(113)이 형성된 부분에 인접하여 상기 게이트 배선(113)과 나란하게 배치되는 돌출부(180)가 구비되도록 하며, 상기 공통배선(139)에 있어서도 추후 형성되는 공통전극(150)과 접촉하게 되는 부분 바람직하게는 개구율 측면을 감안할 때 상기 한 쌍의 게이트 배선(113)과 중첩하는 부분에 대해서는 타 영역대비 더 큰 폭을 갖도록 형성한다.

[0130] 이렇게 게이트 보조배선(138)에 돌출부(180)를 형성하는 것은 추후 형성되는 평탄화층(145)에 게이트 홀(gch)의 면적을 줄이기 위함이며, 상기 공통배선(139)에 있어서 타 영역대비 큰 폭을 갖도록 형성하는 것은 추후 이에 대응하여 상기 평탄화층(145)에 공통 홀(cch)을 형성하기 위한 마진을 확보하기 위함이다.

[0131] 평탄화층(145)은 통상 $1\mu\text{m}$ 내지 $2\mu\text{m}$ 정도로 무기절연물질로 이루어진 절연층 일례로 게이트 절연막이나 추후 형성될 제 1 및 제 2 보호층(140, 155)의 두께보다 상대적으로 두꺼운 두께를 갖도록 형성되기 때문에 이에 대해 콘택홀을 형성하기 위해서는 최소로 요구되는 면적이 있으며, 이러한 평탄화층(145)에 구비해야 될 콘택홀의 형성을 위한 최소 면적은 통상적인 배선의 폭보다는 크므로 이를 충족시키기 위해 상기 공통배선(139)에 있어서 공통 홀(cch)이 형성될 부분에 대응해서는 타 영역 대비 큰 폭을 갖도록 형성하는 것이다.

[0132] 한편, 상기 데이터 패드전극(137)은 표시영역(DA)의 상측에 위치하는 제 1 비표시영역(NA1)에 형성하고 상기 게이트 패드전극(미도시)은 상기 표시영역(DA)의 하측에 위치하는 제 2 비표시영역(NA2)에 형성하거나, 또는 그 형성 위치를 바꾸어 즉 상기 데이터 패드전극(137)은 상기 표시영역(DA)의 하측에 위치하는 제 2 비표시영역(NA2)에 형성하고 상기 게이트 패드전극(미도시)은 상기 표시영역(DA)의 상측에 위치하는 제 1 비표시영역(NA1)에 형성할 수도 있다.

[0133] 일반적인 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관의 경우 게이트 패드전극은 게이트 배선의 일 끝단에 형성되며, 데이터 패드전극은 상기 게이트 배선과는 다른 층에 형성되는 데이터 배선의 일 끝단에 형성됨으로서 그 적층 형태가 달라지지만, 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기관(110)은 전술한 바와같은 제조 방법적 구성에 의해 게이트 패드전극(미도시)과 데이터 패드전극(137)은 동일한 적층 형태를 갖는 것이 특징이다.

[0134] 상기 게이트 절연막(120) 상에 상기 데이터 배선(130) 및 데이터 패드전극(137)과, 게이트 보조배선(138) 및 게이트 패드전극(미도시)과, 공통배선(139)을 형성함과 동시에 상기 스위칭 영역(TrA)에 있어서 상기 데이터 배선(130)과 연결된 소스 드레인 패턴(132)과 그 하부로 순차적으로 적층된 불순물 비정질 실리콘 패턴(125)과 순수 비정질 실리콘의 액티브층(123a)을 형성한다.

[0135] 이때, 상기 데이터 배선(130)과 게이트 보조배선(138)과 공통배선(139)과 게이트 및 데이터 패드전극(137)의 하부에는 본 발명의 실시예에 따른 제조 공정 특성 상 이들 구성요소와 동일한 평면 형태를 가지며 중첩하며 상기 게이트 절연막(120)을 기준으로 그 상부에 순수 비정질 실리콘의 제 1 패턴(124a)과 상기 불순물 비정질 실리콘의 제 2 패턴(124b)으로 이루어진 더미패턴(124)이 형성된다.

[0136] 다음, 도 11d, 12d, 13d, 14d 및 15d에 도시한 바와같이, 애싱(ashing)을 진행하여 상기 제 2 두께를 갖는 상기 제 2 포토레지스트 패턴(도 11c의 191b)을 제거한다.

[0137] 이후, 상기 제 2 포토레지스트 패턴(도 11c의 191b)이 제거됨으로써 새롭게 노출되는 상기 소스 드레인 패턴(도 11c의 132)의 중앙부를 식각하여 제거함으로써 각 스위칭 영역(TrA)에 있어 서로 이격하는 소스 및 드레인 전극

(133, 136)을 형성한다.

- [0138] 다음, 연속하여 상기 소스 및 드레인 전극(133, 136) 사이로 노출된 상기 불순물 비정질 실리콘 패턴(도 11c의 125)을 건식식각을 진행하여 제거함으로써 상기 소스 및 드레인 전극(133, 136) 하부로 서로 이격하며 상기 액티브층(123a)을 노출시키는 오믹콘택층(123b)을 형성한다. 이때, 상기 액티브층(123a)과 오믹콘택층(123b)은 반도체층(123)을 이룬다.
- [0139] 이러한 공정에 의해 상기 각 스위칭 영역(TrA)에 순차 적층된 게이트 전극(114), 게이트 절연막(120), 반도체층(123), 서로 이격하는 소스 및 드레인 전극(133, 136)은 스위칭 소자인 박막트랜지스터(Tr)를 이룬다.
- [0140] 한편, 도면에 나타내지 않았지만, 상기 게이트 배선(113)을 형성하는 단계 또는 상기 데이터 배선(130)을 형성하는 단계에서 상기 제 3 또는(및) 제 4 비표시영역에는 상기 게이트 배선(113) 또는 데이터 배선(130)과 동일한 물질 및 동일한 층에 다수의 보조배선(미도시)을 형성할 수 있다.
- [0141] 다음, 도 11e, 12e, 13e, 14e 및 15e에 도시한 바와같이, 스트립(strip)을 진행하여 상기 소스 및 드레인 전극(133, 136)과 데이터 배선(130) 및 데이터 패드전극(137) 상부에 남아있는 제 1 포토레지스트 패턴(도 11d, 12d, 13d, 14d, 15d의 191a)을 제거한다.
- [0142] 이후, 상기 소스 및 드레인 전극(133, 136)과 데이터 배선(130) 및 데이터 패드전극(137)과, 게이트 보조배선(138) 및 게이트 패드전극(미도시)과, 공통배선(139) 위로 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)을 증착하여 상기 기판(110) 전면에서 제 1 보호층(140)을 형성한다.
- [0143] 그리고 연속하여 상기 제 1 보호층(140) 위로 상기 기판(110) 전면에서 유기절연물질인 포토아크릴을 도포하고 이에 대해 마스크 공정을 진행하여 패터닝함으로써 표시영역(DA)에 대응하여 평탄화층(145)을 형성한다.
- [0144] 이때, 상기 표시영역(DA)에 형성된 평탄화층(145)에는 상기 마스크 공정 진행에 의해 상기 게이트 보조배선(138)의 돌출부(180)와 이와 연결되어야 할 게이트 배선(113) 일부에 대응하는 부분에는 상기 제 1 보호층(140)을 노출시키는 게이트 홀(gch)이 구비되도록 하며, 상기 박막트랜지스터(Tr)의 드레인 전극(136)과 상기 공통배선(139) 중 타 영역 대비 더 큰 폭을 갖는 부분에 대응해서 각각 상기 제 1 보호층(140)을 노출시키는 드레인 홀(dch) 및 공통 홀(cch)이 구비되도록 한다.
- [0145] 한편, 상기 평탄화층(145)은 표시영역(DA)에 대응해서 형성되므로 비표시영역에 구비되는 상기 게이트 패드전극(미도시)과 데이터 패드전극(137)에 대해서는 자연적으로 제 1 보호층(140)이 노출된 상태를 이루게 된다.
- [0146] 다음, 도 11f, 12f, 13f, 14f 및 15f에 도시한 바와같이, 상기 평탄화층(145) 위로 투명 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 상기 기판(110) 전면에서 형성하고, 이에 대해 마스크 공정을 진행하여 패터닝함으로써 상기 평탄화층(145) 위로 상기 표시영역(DA) 전면에서 공통전극(150)을 형성한다.
- [0147] 이때, 상기 공통전극(150)에 있어서 상기 각 스위칭 영역(TrA)에 형성된 박막트랜지스터(Tr)에 대응해서는 상기 평탄화층(145) 및 제 1 보호층(140)을 노출시키는 제 1 개구(op1)가 구비되도록 하고, 상기 평탄화층(145)에 구비된 게이트 홀(gch)에 대응해서 이 보다 더 큰 면적을 상기 평탄화층(145) 및 상기 제 1 보호층(140)을 노출시키는 제 2 개구(op2)가 구비되도록 하며, 나아가 상기 공통 홀(cch)에 대응해서는 상기 공통 홀(cch)보다 작은 면적으로 가져 그 측단이 상기 공통 홀(cch) 내부에 위치하는 제 3 개구(op3)가 구비되도록 한다.
- [0148] 따라서, 이러한 공정 진행에 의해 상기 공통 홀(cch) 내부에서 상기 공통전극(150)의 제 3 개구(op3)의 경계를 이루는 상기 공통전극(150)의 측단은 상기 공통배선(139)과 중첩하여 위치하는 것이 특징이다.
- [0149] 다음, 도 11g, 12g, 13g, 14g 및 15g에 도시한 바와같이, 상기 제 1, 2, 3 개구(op1, op2, op3)가 구비된 상기 공통전극(150) 위로 상기 기판(110) 전면에서 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)을 증착함으로써 제 2 보호층(155)을 형성한다.
- [0150] 이후, 상기 제 2 보호층(155)에 대해 마스크 공정을 진행하여 패터닝함과 동시에 이의 하부에 위치하는 제 1 보호층(140) 및 선택적으로 게이트 절연막을 식각으로서 상기 드레인 홀(dch)에 있어서는 상기 제 2 보호층(155) 및 제 1 보호층(140)이 제거되어 상기 드레인 전극(136)을 노출시키는 상태를 이루도록 한다.
- [0151] 나아가 상기 게이트 홀(gch)에 대해서는 상기 제 2 및 제 1 보호층(155, 140)과 게이트 절연막(120)이 식각되어 이의 내부에 위치하는 상기 게이트 배선(113)을 노출시키는 제 2 보조 콘택홀(ch2)과, 상기 제 2 및 제 1 보호층(155, 140)이 식각되어 상기 게이트 보조배선(138)의 돌출부(180)를 노출시키는 제 4 보조 콘택홀(ch4)이 형

성되도록 한다.

- [0152] 또한, 상기 공통 홀(cch)에 대해서는 상기 제 2 보호층(155)이 제거되어 상기 제 3 개구(op3)의 경계를 이루는 상기 공통전극(150)의 측단이 노출되는 제 3 보조 콘택홀(ch3)과, 상기 제 2 보호층(155) 및 제 1 보호층(140)이 제거되어 상기 공통배선(139)이 노출되는 제 1 보조 콘택홀(ch1)이 형성되도록 한다.
- [0153] 그리고, 더불어 제 1 및 제 2 비표시영역(NA1, NA2)에 있어서 상기 평탄화층(145) 외측으로 노출된 상기 제 2 및 제 1 보호층(155, 140)을 제거함으로써 상기 각 데이터 패드전극(137) 및 게이트 패드전극(미도시)을 노출시키는 데이터 패드 콘택홀(dpch) 및 게이트 패드 콘택홀(미도시)을 형성되도록 한다.
- [0154] 다음, 도 11h, 12h, 13h, 14h 및 15h에 도시한 바와같이, 상기 제 2 보호층(155) 위로 투명 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 상기 기판(110) 전면에 증착하고, 이에 대해 마스크 공정을 진행하여 패터닝함으로써 상기 표시영역(DA)에 있어서 각 화소영역(P1, P2) 별로 상기 드레인 홀(dch)을 통해 상기 드레인 전극(136)과 접촉하는 화소전극(170)을 형성한다.
- [0155] 이때, 상기 각 화소전극(170)에 있어서는 바(bar) 형태의 다수의 제 4 개구(op4)가 일정간격 이격하는 형성되도록 한다.
- [0156] 그리고 상기 데이터 및 게이트 패드전극(137, 미도시)이 구비된 제 1 및 제 2 비표시영역(NA1, NA2)에 있어서는 상기 화소전극(170)을 이루는 동일한 물질로 상기 각 데이터 패드 콘택홀(dpch)을 통해 상기 데이터 패드전극(137)과 접촉하는 데이터 보조 패드전극(181)과 각 게이트 패드 콘택홀(미도시)을 통해 상기 게이트 패드전극(미도시)과 접촉하는 게이트 보조 패드전극(미도시)을 형성한다.
- [0157] 동시에 상기 각 게이트 홀(gch)에 대응하여 상기 게이트 홀(gch) 내부에 상기 화소전극(170)을 이루는 동일한 물질로 이루어지며 상기 제 2 및 제 4 보조 콘택홀(ch2, ch4)을 통해 노출된 상기 게이트 보조배선(138)의 돌출부(180)와 이와 인접하는 게이트 배선(113)과 동시에 접촉하는 제 1 연결패턴(175)을 형성하고, 나아가 상기 각 공통 홀(cch)에 대응하여 상기 공통 홀(cch) 내부에서 상기 제 1 및 제 3 보조 콘택홀(ch1, ch3)을 통해 각각 노출된 공통배선(139) 및 공통전극(150)의 측단과 동시에 접촉하는 제 2 연결패턴(177)을 형성함으로써 본 발명의 실시예에 따른 프린지 필드 스위칭 모드 액정표시장치용 어레이 기판(110)을 완성한다.
- [0158] 이러한 제조 방법에 완성되는 어레이 기판(110)의 경우 총 6회의 마스크 공정만을 진행하게 됨으로서 종래의 7 마스크 공정을 진행하여 완성되는 제조 방법대비 1회의 마스크 공정을 생략할 수 있으며 이에 의해 제조 비용을 저감시키는 효과가 있다.
- [0159] 본 발명은 상기 실시예로 한정되지 않고, 본 발명의 취지를 벗어나지 않는 한도 내에서 다양하게 변경하여 실시할 수 있다.

부호의 설명

- [0160] 110 : (어레이)기판
- 113a, 113b : 제 1 및 제 2 게이트 배선
- 120 : 게이트 절연막
- 124 : 더미패턴
- 124a, 124b : 제 1 및 제 2(더미)패턴
- 139 : 공통배선
- 140 : 제 1 보호층
- 145 : 평탄화층
- 150 : 공통전극
- 155 : 제 2 보호층

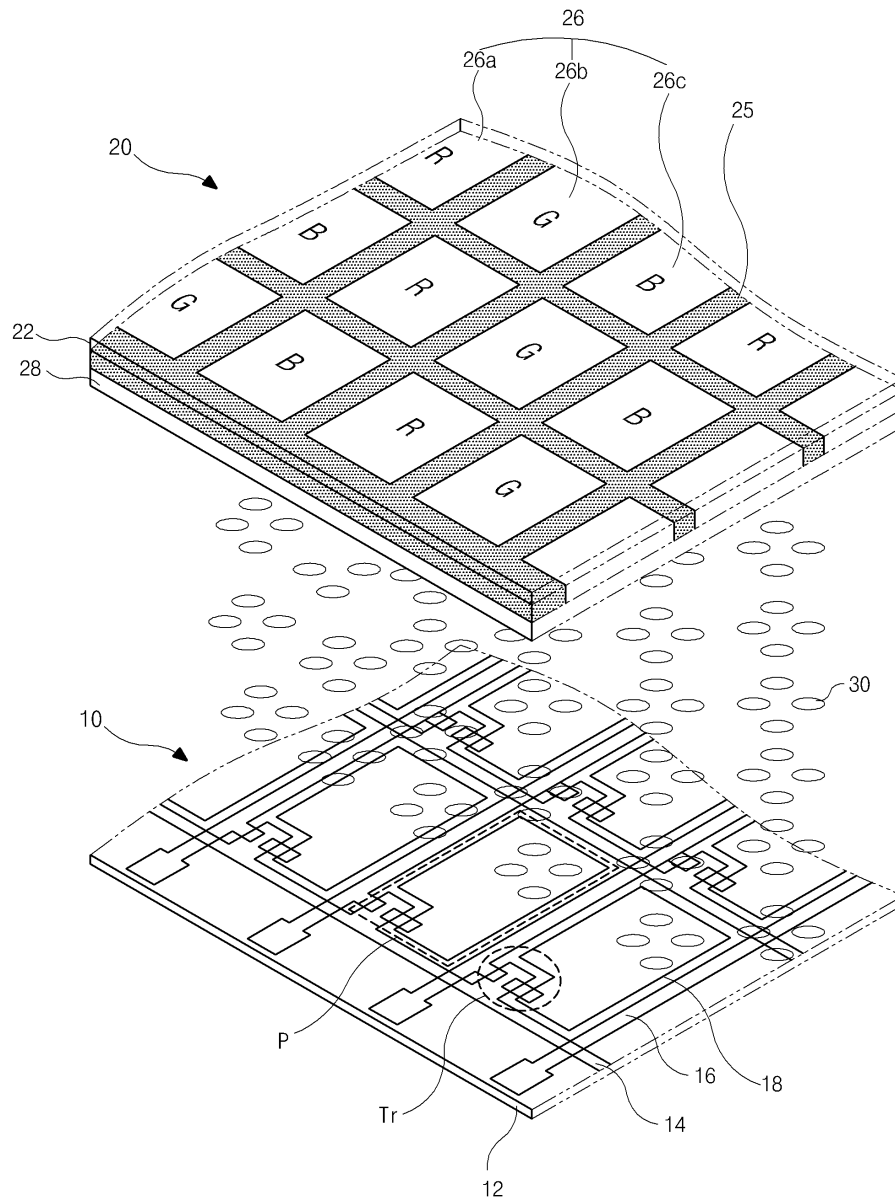
ch1, ch3 : 제 1 및 제 3 보조 콘택홀

cch : 공통 홀

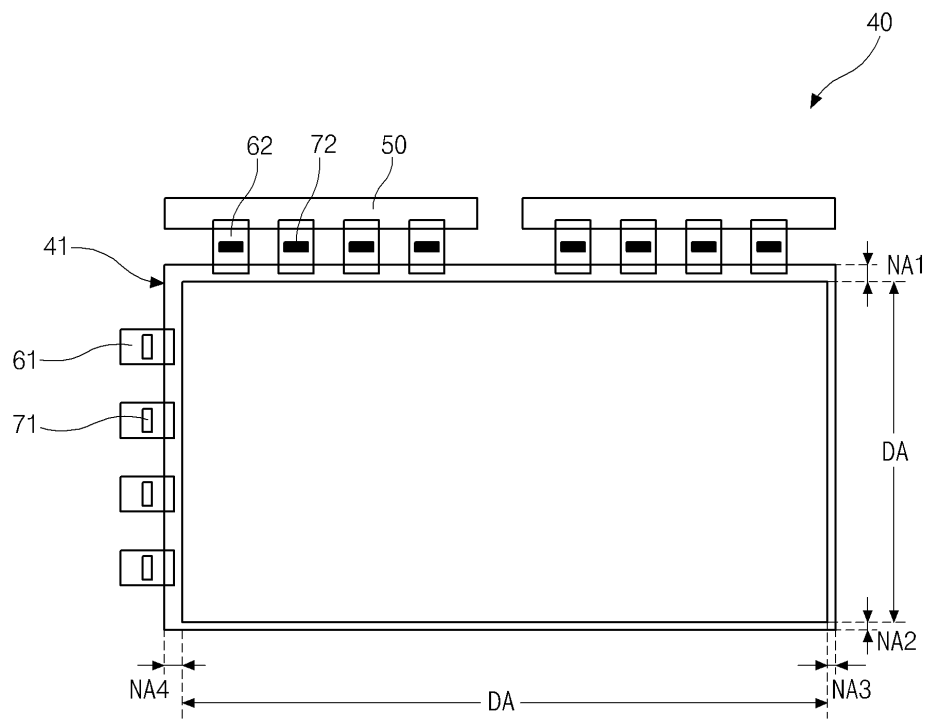
DA : 표시영역

도면

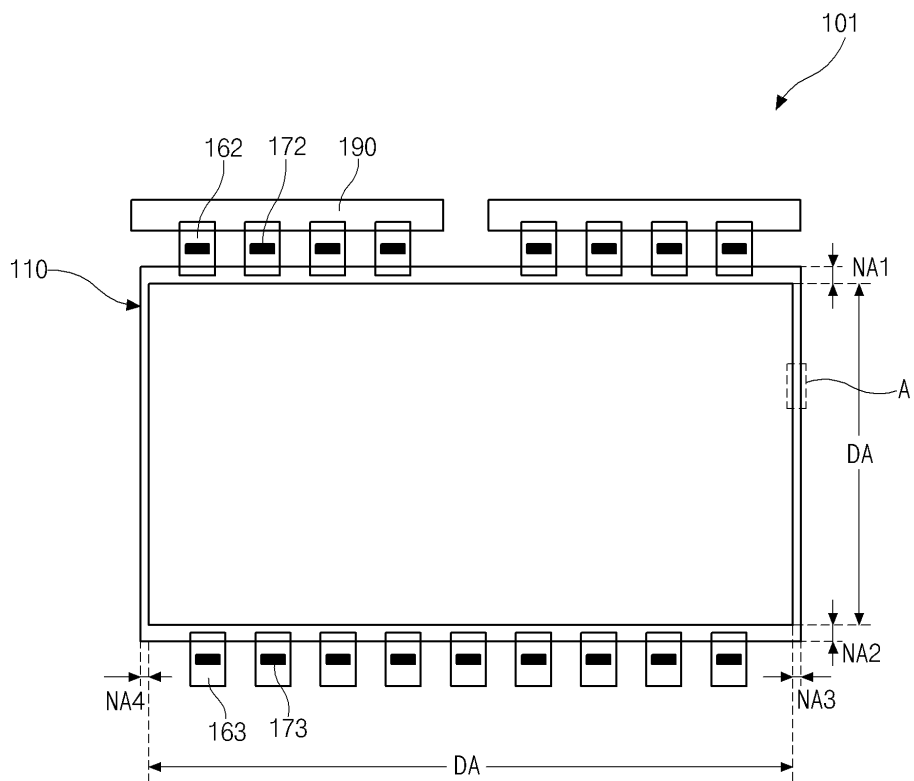
도면1



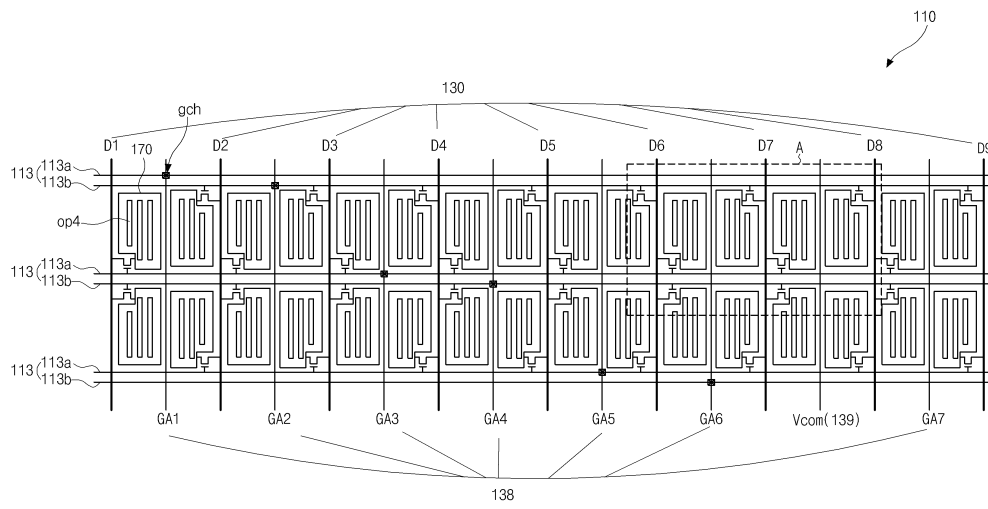
도면2



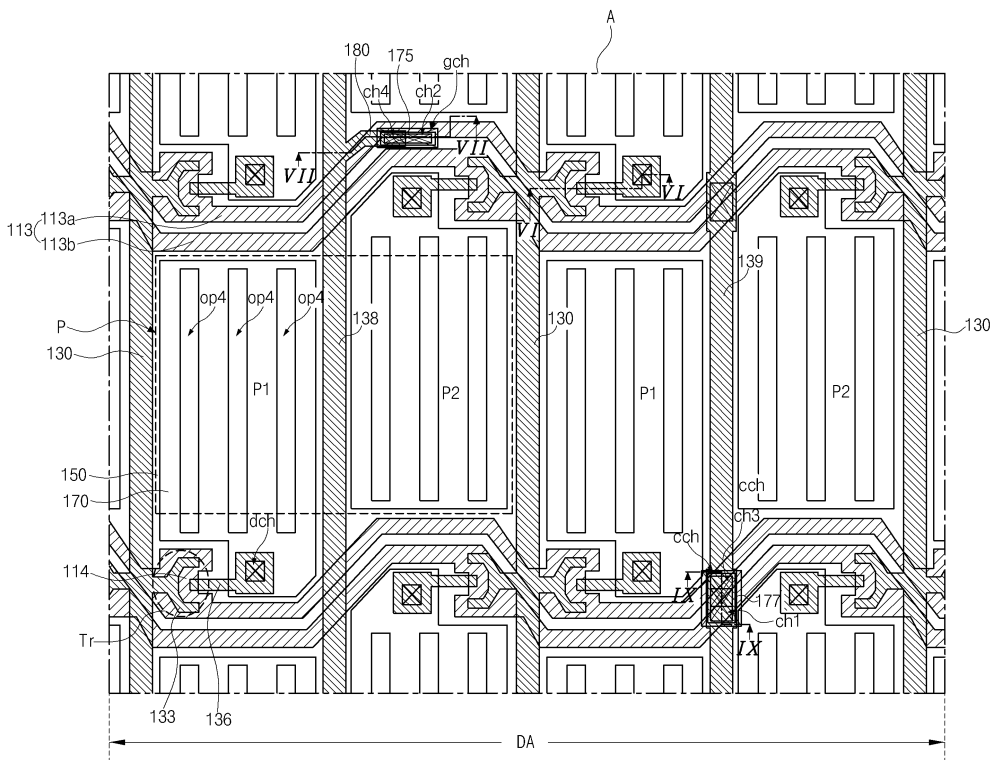
도면3



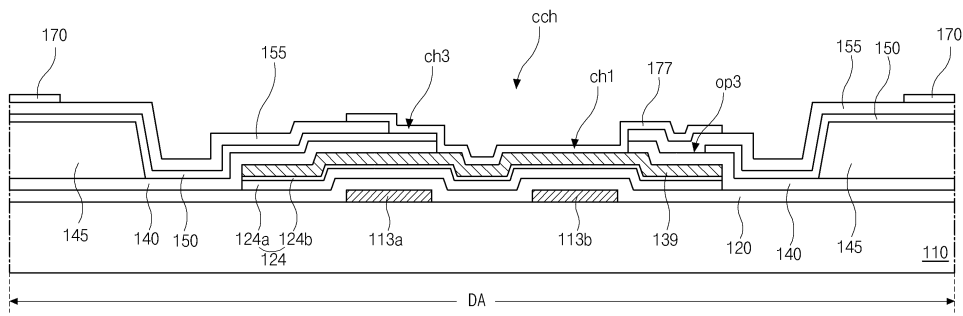
도면4



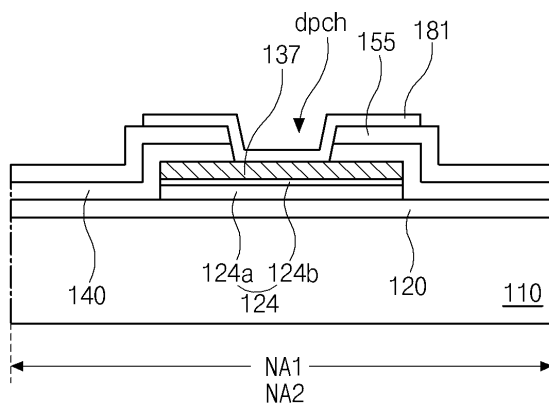
도면5



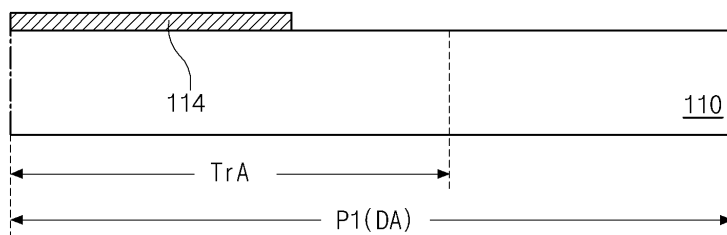
도면9



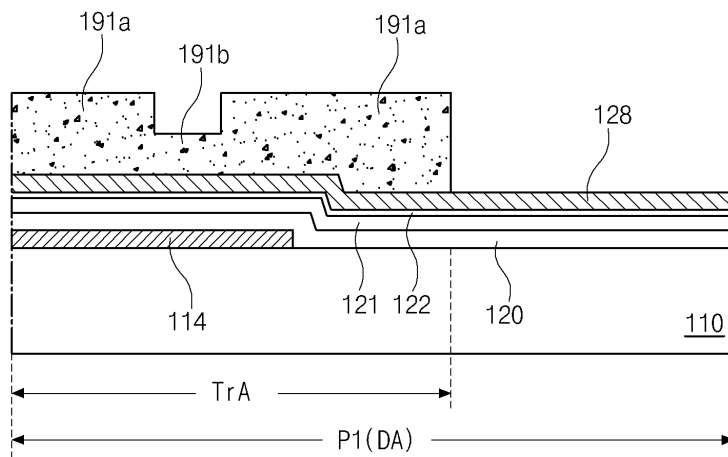
도면10



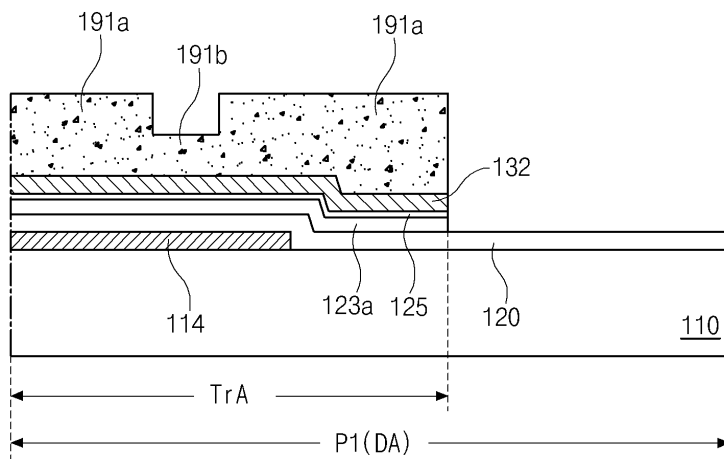
도면11a



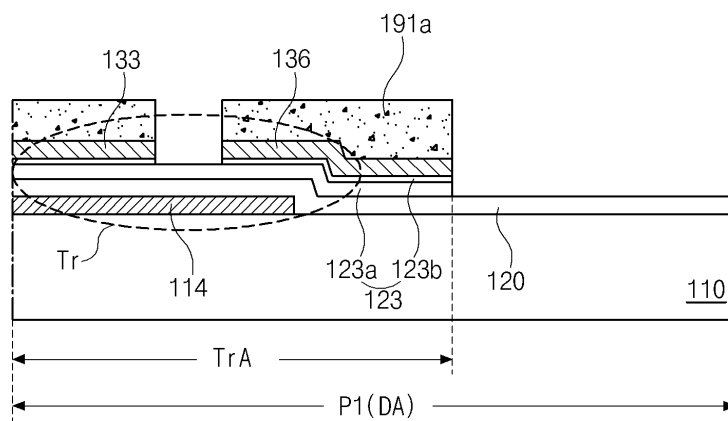
도면11b



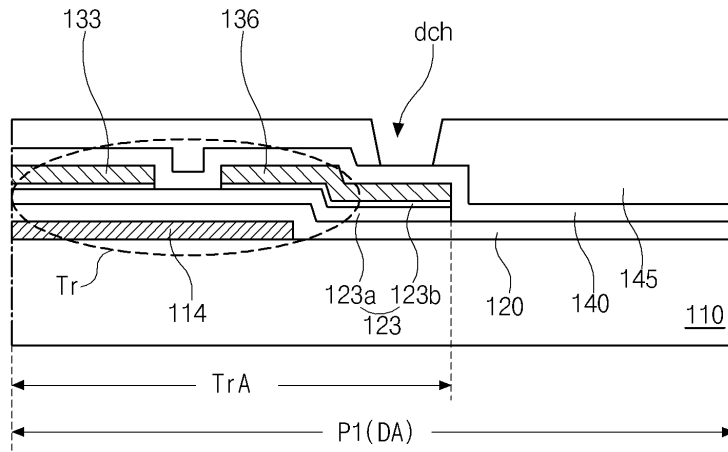
도면11c



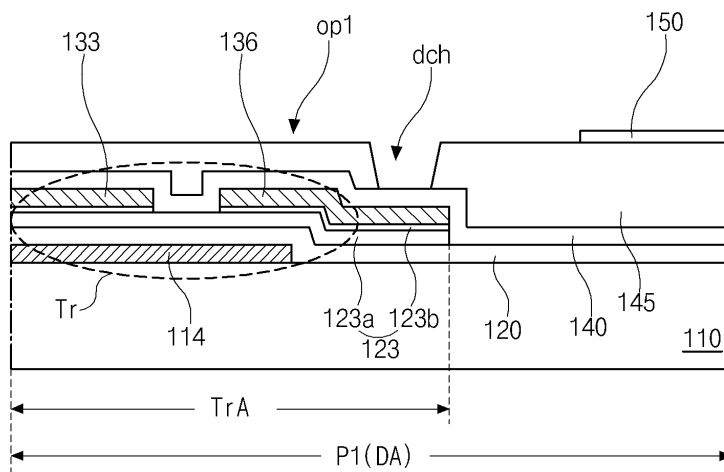
도면11d



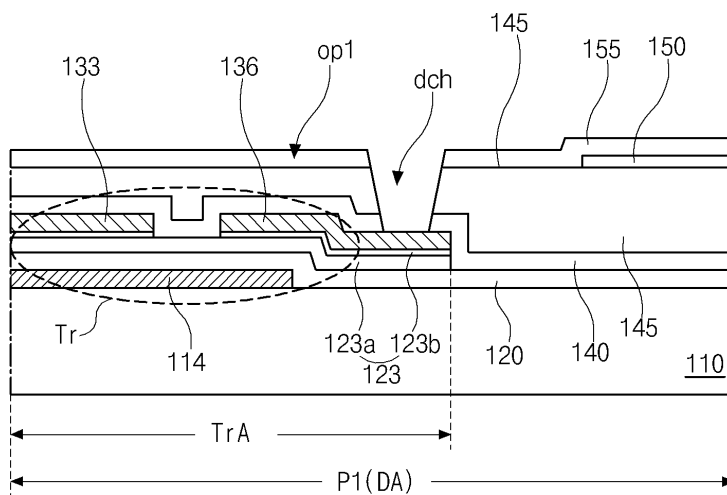
도면11e



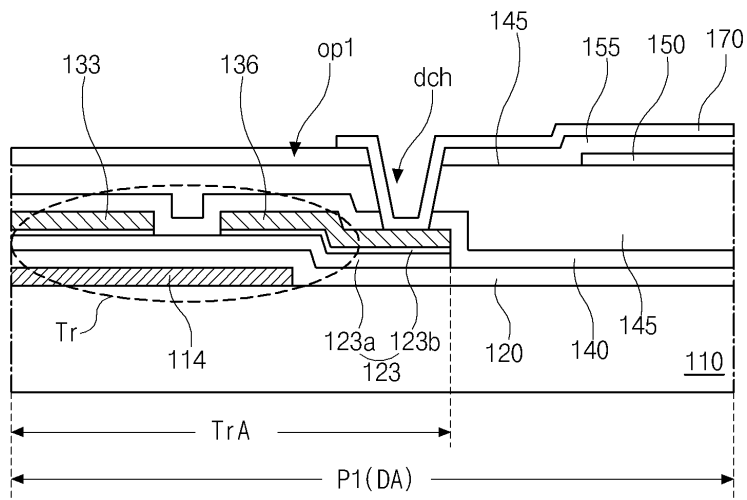
도면11f



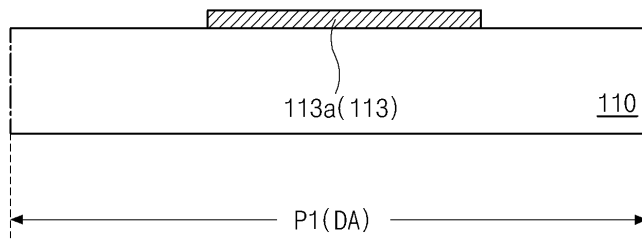
도면11g



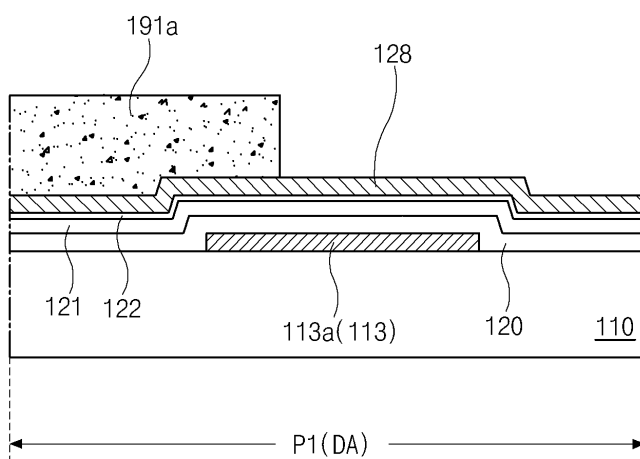
도면11h



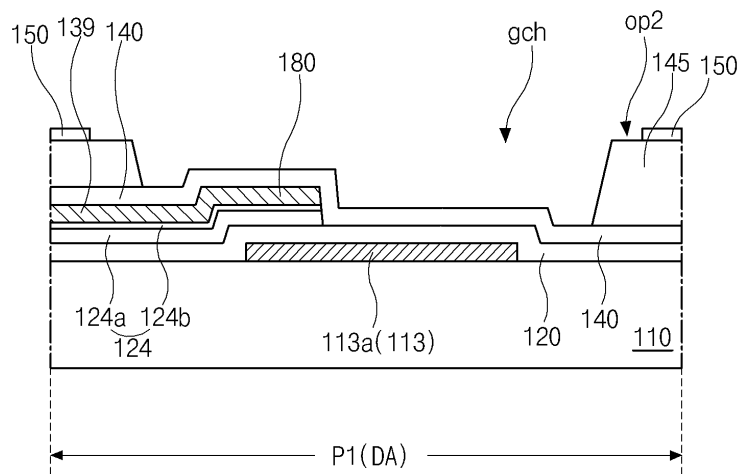
도면12a



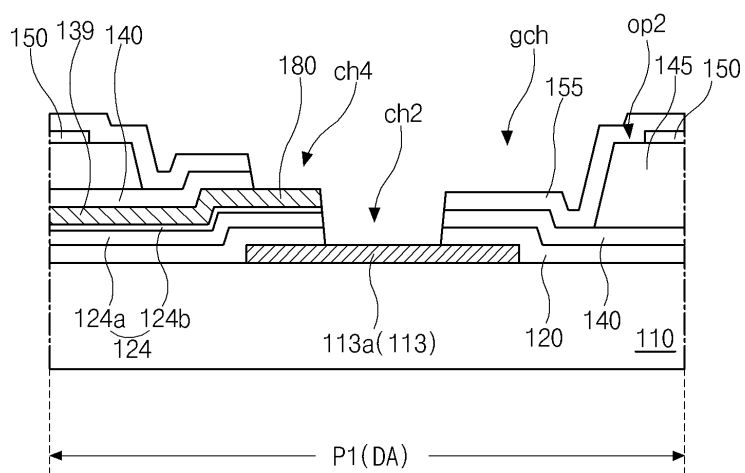
도면12b



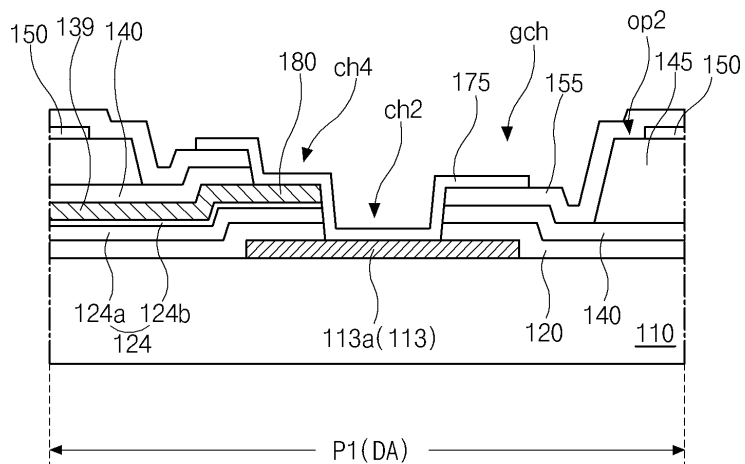
도면12f



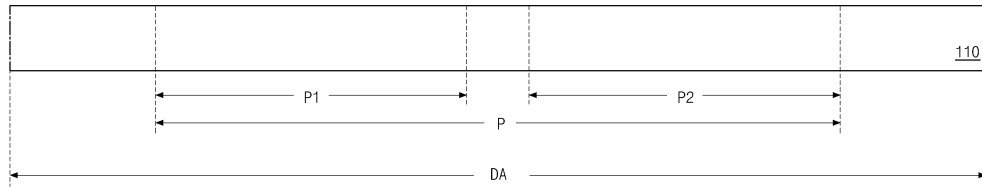
도면12g



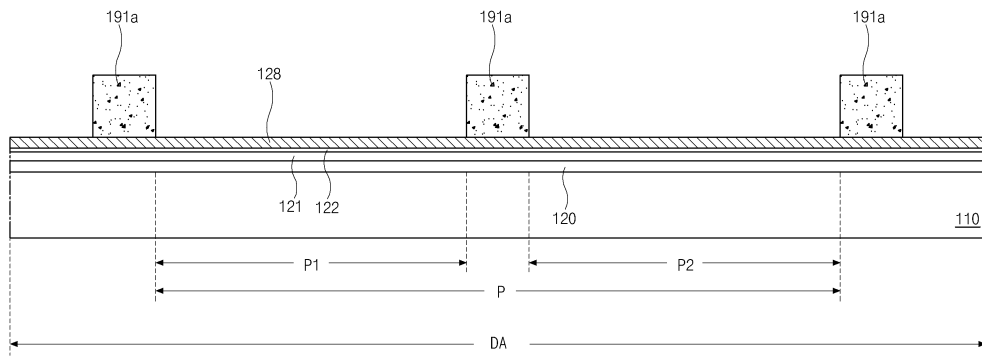
도면12h



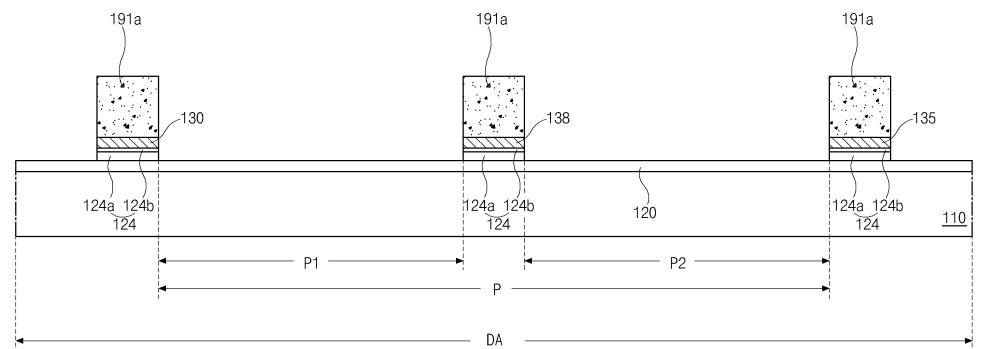
도면13a



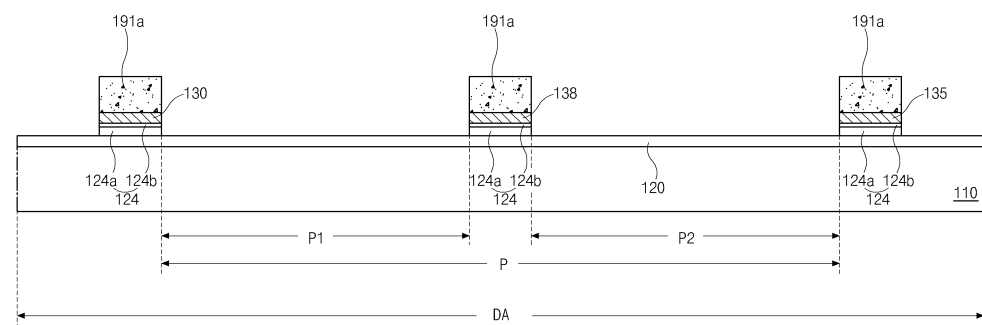
도면13b



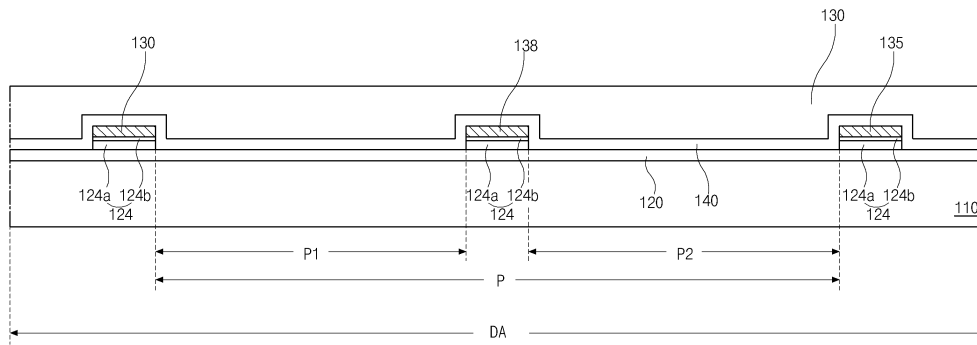
도면13c



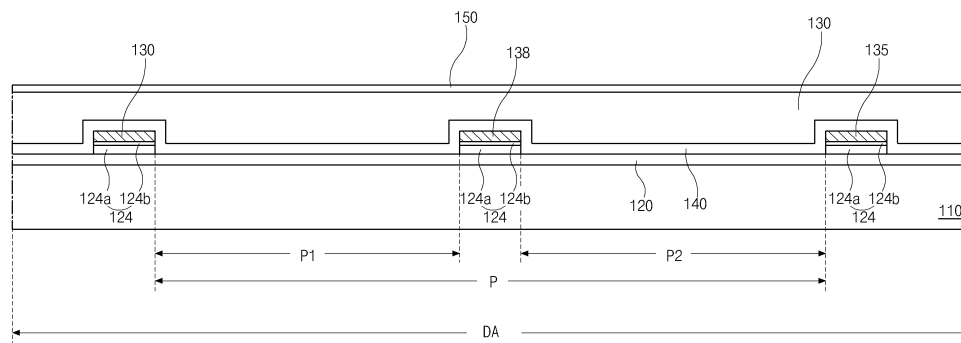
도면13d



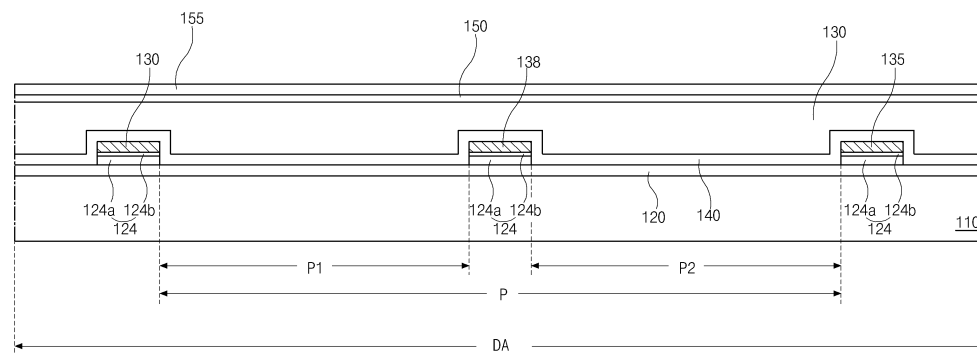
도면13e



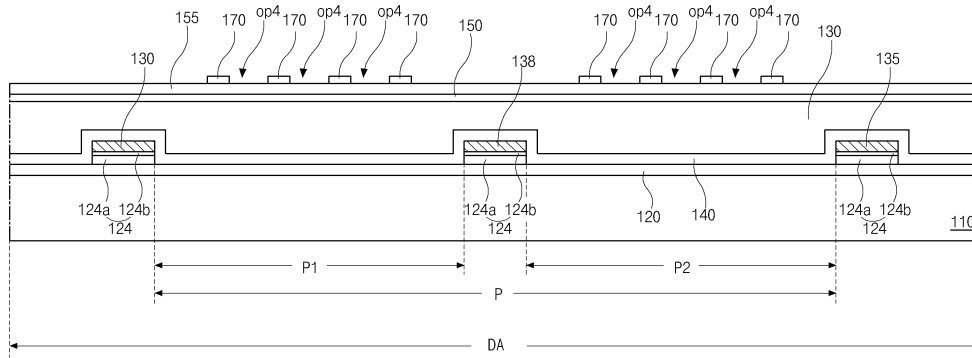
도면13f



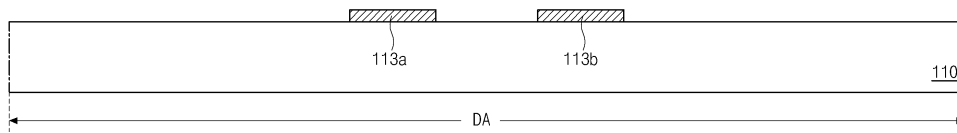
도면13g



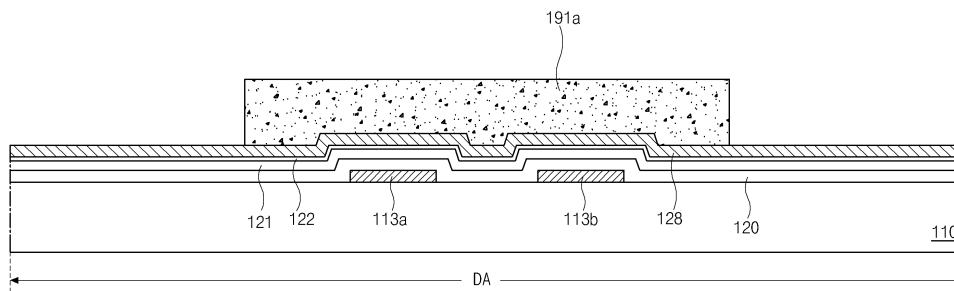
도면13h



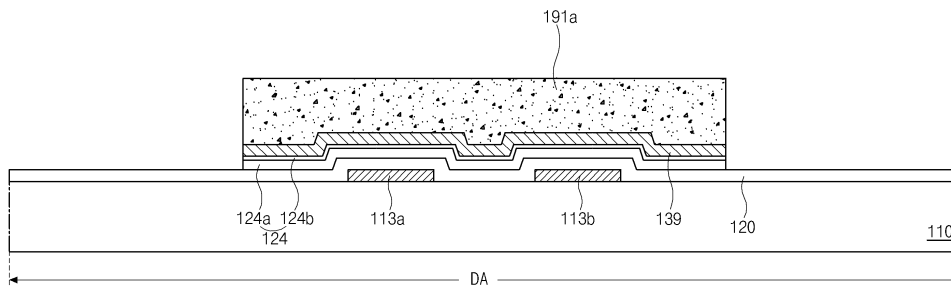
도면14a



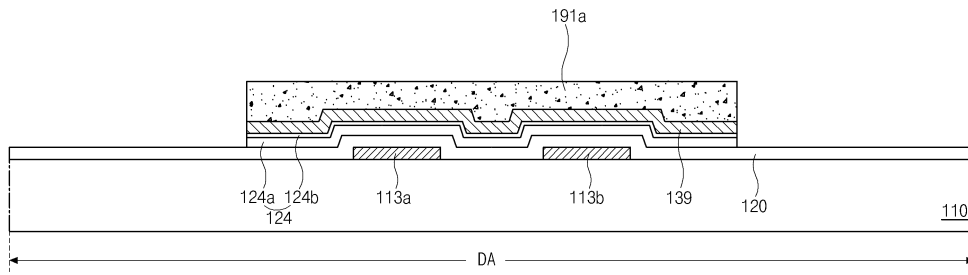
도면14b



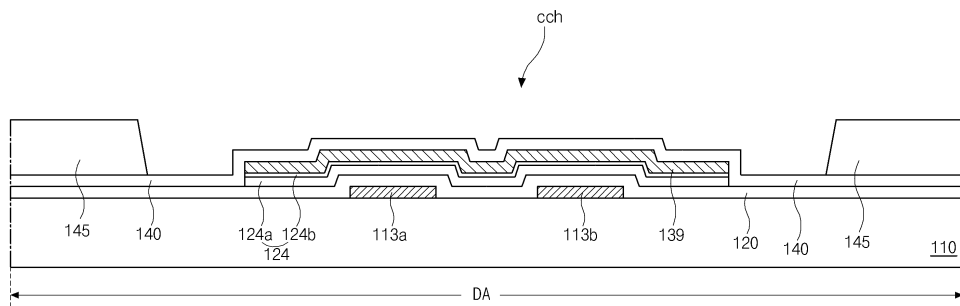
도면14c



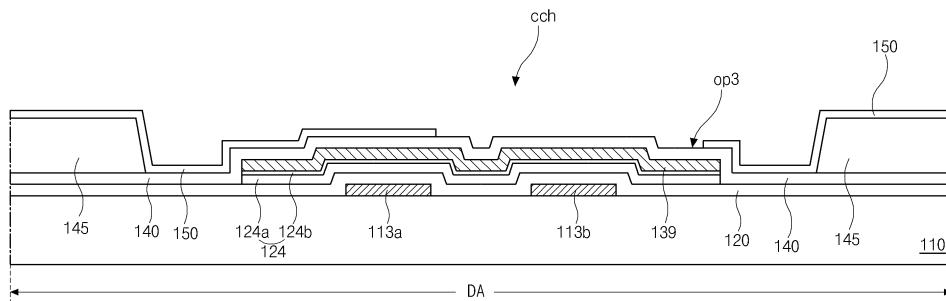
도면14d



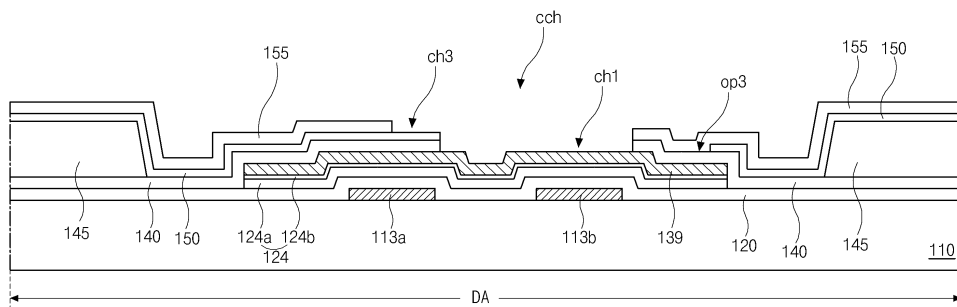
도면14e



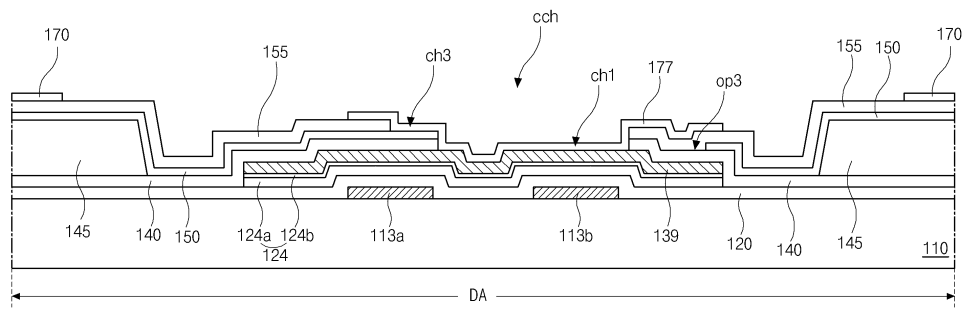
도면14f



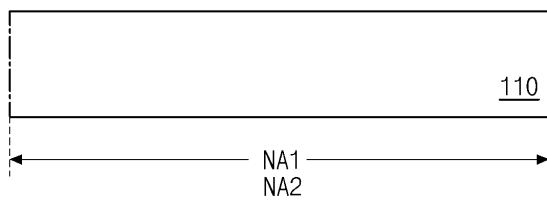
도면14g



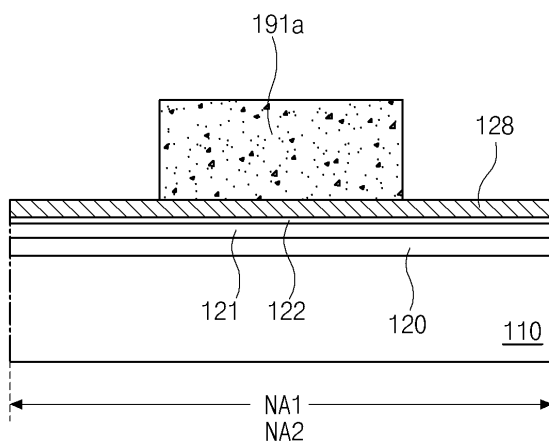
도면14h



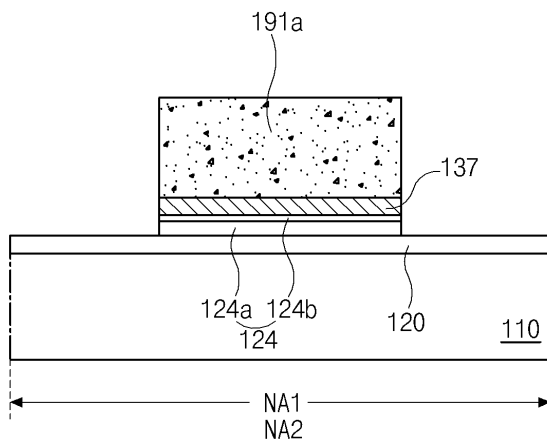
도면15a



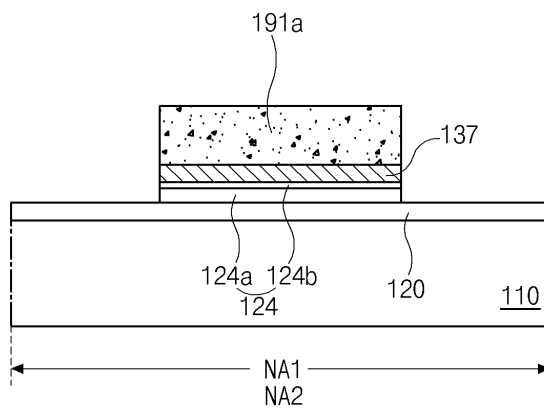
도면15b



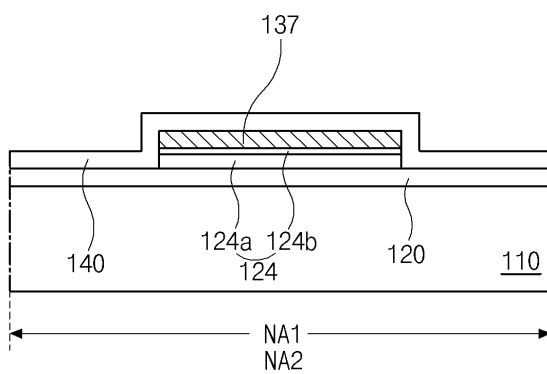
도면15c



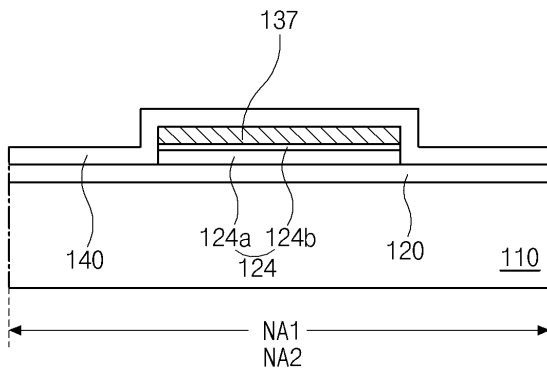
도면15d



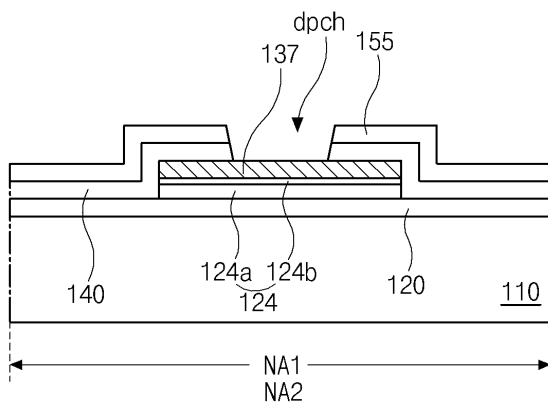
도면15e



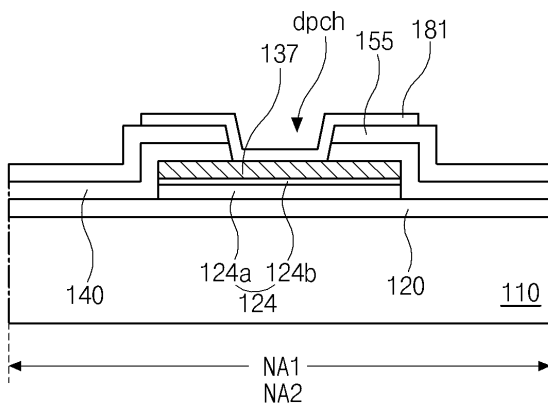
도면15f



도면15g



도면15h



专利名称(译)	用于边缘场开关模式液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR1020140129506A	公开(公告)日	2014-11-07
申请号	KR1020130047869	申请日	2013-04-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SHIN DONG SU 신동수 LEE MIN JIC 이민직 LEE BYUNG HYUN 이병현 HAN YE SEUL 한예슬 LEE JU YUN 이주연		
发明人	신동수 이민직 이병현 한예슬 이주연		
IPC分类号	G02F1/1343 G02F1/1362		
CPC分类号	G02F1/134309 G02F1/134363 G02F1/136286 G02F2001/134372		
其他公开文献	KR101983215B1		
外部链接	Espacenet		

摘要(译)

本发明中，多个像素区域的显示区域和其垂直和水平同权利要求1，2，3和4彼此相交经由栅极的所定义的非显示区域的基板和形成在多条栅极连线上在上述显示区域的绝缘膜和一条数据线；在同一层中的布线中的数据被形成，被连接到所述数据线和平行于所述多条栅极连线和多个形成在所述次级栅极布线中的一个；与形成数据布线的同一层中的数据布线并联形成的公共布线；薄膜晶体管，连接到每个栅极布线和数据布线，并形成在每个像素区域中；在薄膜晶体管上方的衬底的整个表面上形成第一保护层；在第一保护层上方的显示区域上形成平坦化层；公共电极形成在显示区域中的平坦化层上；在公共电极上方的衬底的整个表面上形成第二保护层；并且，像素电极具有多个形成条形的第一开口，并且在第二钝化层上的每个像素区域中连接到薄膜晶体管的一个电极，并且第一连接图案同时接触突起和栅极布线，其中公共布线和公共电极连接到第二连接图案。本发明还提供了一种用于边缘场开关模式液晶显示器的阵列基板及其制造方法。

