



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0142786
(43) 공개일자 2013년12월30일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G06F 3/041 (2006.01)
(21) 출원번호 10-2012-0066308
(22) 출원일자 2012년06월20일
심사청구일자 2012년06월20일

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김대환
경기 고양시 일산서구 대화동 장성마을1단지아파트 동부아파트 103동 303호
박용찬
서울 서초구 서초1동 1648-2(25/5) 서초현대아파트 102-1311
황상수
서울 관악구 신림10동 삼성산아파트 304-2104
(74) 대리인
특허법인로알

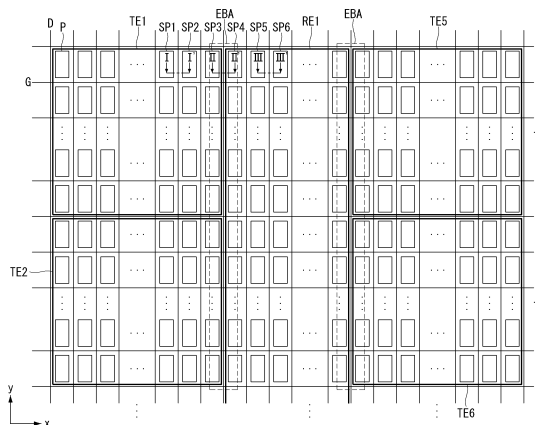
전체 청구항 수 : 총 26 항

(54) 발명의 명칭 액정표시패널과 이를 이용한 액정표시장치

(57) 요약

본 발명은 블랙 빛샘을 방지할 수 있는 터치 센서를 포함하는 액정표시패널과 이를 이용한 액정표시장치를 제공한다. 본 발명의 실시 예에 따른 액정표시패널은 데이터 전압들이 공급되는 데이터 라인들, 게이트 펄스들이 공급되는 게이트 라인들, 상기 데이터 라인들과 상기 게이트 라인들의 교차 구조에 의해 형성된 영역에 배치된 다수의 서브 픽셀들, 터치 구동 신호들이 공급되고 Tx 전극들에 접속된 Tx 라인들, 및 Rx 전극들에 접속된 Rx 라인들을 포함하는 화소 어레이를 포함하고, 상기 Tx 전극들 각각과 상기 Rx 전극들 각각의 사이에는 상기 데이터 전압들과 상기 터치 구동 신호들과 다른 레벨의 전압이 공급되는 전계 차단 라인을 포함하는 전계 차단 영역이 형성된 것을 특징으로 한다.

대표도 - 도1



특허청구의 범위

청구항 1

데이터 전압들이 공급되는 데이터 라인들, 게이트 펄스들이 공급되는 게이트 라인들, 상기 데이터 라인들과 상기 게이트 라인들의 교차 구조에 의해 형성된 영역에 배치된 다수의 서브 픽셀들, 터치 구동 신호들이 공급되고 Tx 전극들에 접속된 Tx 라인들, 및 Rx 전극들에 접속된 Rx 라인들을 포함하는 화소 어레이를 포함하고,

상기 Tx 전극들 각각과 상기 Rx 전극들 각각의 사이에는 상기 데이터 전압들과 상기 터치 구동 신호들과 다른 레벨의 전압이 공급되는 전계 차단 라인을 포함하는 전계 차단 영역이 형성된 것을 특징으로 하는 액정표시패널.

청구항 2

제 1 항에 있어서,

상기 전계 차단 라인은 상기 게이트 라인들, 상기 데이터 라인들, 상기 서브 픽셀들, 상기 Tx 라인들, 및 상기 Rx 라인들과 절연된 것을 특징으로 하는 액정표시패널.

청구항 3

제 1 항에 있어서,

상기 전계 차단 라인에는 공통전압이 공급되는 것을 특징으로 하는 액정표시패널.

청구항 4

제 1 항에 있어서,

상기 전계 차단 라인은,

상기 데이터 라인과 나란하게 형성되고, 상기 데이터 라인과 다른 평면상에 형성되며, 상기 데이터 라인과 동일하거나 상기 데이터 라인보다 큰 폭으로 상기 데이터 라인과 중첩되게 형성되는 것을 특징으로 하는 액정표시패널.

청구항 5

제 1 항에 있어서,

상기 전계 차단 라인 영역은,

하부 기판상에 형성되는 게이트 절연막, 상기 게이트 절연막 상에 형성되는 상기 데이터 라인, 상기 데이터 라인 상에 형성되는 제1 보호막, 상기 제1 보호막 상에 형성되는 상기 전계 차단 라인, 상기 전계 차단 라인 상에 형성되는 제2 보호막, 및 상기 제2 보호막 상에 형성된 상기 Tx 전극과 상기 Rx 전극을 포함하는 것을 특징으로 하는 액정표시패널.

청구항 6

제 5 항에 있어서,

상기 전계 차단 라인은,

상기 서브 픽셀들 각각의 화소 전극과 동일한 평면상에 형성된 것을 특징으로 하는 액정표시패널.

청구항 7

제 5 항에 있어서,

상기 전계 차단 라인은,

상기 Tx 라인들과 상기 Rx 라인들과 동일한 평면상에 형성된 것을 특징으로 하는 액정표시패널.

청구항 8

제 1 항에 있어서,
 상기 전계 차단 라인은,
 상기 게이트 라인과 상기 데이터 라인과 다른 금속 물질로 패터닝된 것을 특징으로 하는 액정표시패널.

청구항 9

제 1 항에 있어서,
 상기 Tx 라인들과 상기 Rx 라인들은 상기 데이터 라인들과 나란하게 형성되고,
 상기 Tx 전극들 중 어느 하나는 또 다른 Tx 전극과 상기 데이터 라인 방향으로 이웃하고, Rx 전극들 중 어느 하나와 상기 게이트 라인 방향으로 이웃하는 것을 특징으로 하는 액정표시패널.

청구항 10

제 9 항에 있어서,
 제1 서브 프레임 기간 동안 상기 Tx 전극들과 상기 Rx 전극들에는 공통전압이 공급되고,
 제2 서브 프레임 기간 동안 상기 Tx 전극들에는 상기 터치 구동 신호들이 공급되며 상기 Tx 전극들 각각과 상기 Rx 전극들 각각의 사이에 형성된 터치 센서에 의해 터치를 센싱하는 것을 특징으로 하는 액정표시패널.

청구항 11

제 1 항에 있어서,
 상기 Tx 전극들 각각과 상기 Rx 전극들 각각의 사이에는 공통전압이 공급되는 보조전극이 형성되는 것을 특징으로 하는 액정표시패널.

청구항 12

제 11 항에 있어서,
 상기 전계 차단 영역은,
 상기 Tx 전극과 상기 보조전극의 사이와, 상기 Rx 전극과 상기 보조전극의 사이에 형성되는 것을 특징으로 하는 액정표시패널.

청구항 13

제 11 항에 있어서,
 상기 Tx 전극, 상기 Rx 전극, 및 상기 보조전극 각각은 복수 개의 서브 픽셀들과 중첩되게 형성된 것을 특징으로 하는 액정표시패널.

청구항 14

데이터 전압들이 공급되는 데이터 라인들, 게이트 펄스들이 공급되는 게이트 라인들, 상기 데이터 라인들과 상기 게이트 라인들의 교차 구조에 의해 형성된 영역에 배치된 다수의 서브 픽셀들, 터치 구동 신호들이 공급되고 Tx 전극들에 접속된 Tx 라인들, 및 Rx 전극들에 접속된 Rx 라인들을 포함하는 화소 어레이를 포함하는 액정표시패널;
 상기 데이터 라인들에 상기 데이터 전압들을 공급하는 데이터 구동회로; 및
 상기 게이트 라인들에 상기 게이트 펄스들을 순차적으로 공급하는 게이트 구동회로를 포함하고,
 상기 Tx 전극들 각각과 상기 Rx 전극들 각각의 사이에는 상기 데이터 전압들과 상기 터치 구동 신호들과 다른 레벨의 전압이 공급되는 전계 차단 라인을 포함하는 전계 차단 영역이 형성된 것을 특징으로 하는 액정표시장치.

청구항 15

제 14 항에 있어서,

상기 전계 차단 라인에 상기 게이트 라인들, 상기 데이터 라인들, 상기 서브 픽셀들, 상기 Tx 라인들, 및 상기 Rx 라인들과 절연된 것을 특징으로 하는 액정표시장치.

청구항 16

제 14 항에 있어서,

상기 전계 차단 라인에는 공통전압이 공급되는 것을 특징으로 하는 액정표시장치.

청구항 17

제 14 항에 있어서,

상기 전계 차단 라인은,

상기 데이터 라인과 나란하게 형성되고, 상기 데이터 라인과 다른 평면상에 형성되며, 상기 데이터 라인과 동일하거나 상기 데이터 라인보다 큰 폭으로 상기 데이터 라인과 중첩되게 형성되는 것을 특징으로 하는 액정표시장치.

청구항 18

제 14 항에 있어서,

상기 전계 차단 라인 영역은,

하부 기판상에 형성되는 게이트 절연막, 상기 게이트 절연막 상에 형성되는 상기 데이터 라인, 상기 데이터 라인 상에 형성되는 제1 보호막, 상기 제1 보호막 상에 형성되는 상기 전계 차단 라인, 상기 전계 차단 라인 상에 형성되는 제2 보호막, 및 상기 제2 보호막 상에 형성된 상기 Tx 전극과 상기 Rx 전극을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 19

제 18 항에 있어서,

상기 전계 차단 라인은,

상기 서브 픽셀들 각각의 화소 전극과 동일한 평면상에 형성된 것을 특징으로 하는 액정표시장치.

청구항 20

제 18 항에 있어서,

상기 전계 차단 라인은,

상기 Tx 라인들과 상기 Rx 라인들과 동일한 평면상에 형성된 것을 특징으로 하는 액정표시장치.

청구항 21

제 14 항에 있어서,

상기 전계 차단 라인은,

상기 게이트 라인과 상기 데이터 라인과 다른 금속 물질로 패터닝된 것을 특징으로 하는 액정표시장치.

청구항 22

제 14 항에 있어서,

상기 Tx 라인들과 상기 Rx 라인들은 상기 데이터 라인들과 나란하게 형성되고,

상기 Tx 전극들 중 어느 하나는 또 다른 Tx 전극과 상기 데이터 라인 방향으로 이웃하고, Rx 전극들 중 어느 하

나와 상기 게이트 라인 방향으로 이웃하는 것을 특징으로 하는 액정표시장치.

청구항 23

제 22 항에 있어서,

제1 서브 프레임 기간 동안 상기 Tx 전극들과 상기 Rx 전극들에는 공통전압을 공급하고, 제2 서브 프레임 기간 동안 상기 Tx 전극들에는 상기 터치 구동 신호를 공급하며 상기 Tx 전극들 각각과 Rx 전극들 각각의 사이에 형성된 터치 센서에 의해 터치를 센싱하는 터치 구동회로를 더 포함하는 액정표시장치.

청구항 24

제 14 항에 있어서,

상기 Tx 전극들 각각과 상기 Rx 전극들 각각의 사이에는 공통전압이 공급되는 보조전극이 형성되는 것을 특징으로 하는 액정표시장치.

청구항 25

제 24 항에 있어서,

상기 전계 차단 영역은,

상기 Tx 전극과 상기 보조전극의 사이와, 상기 Rx 전극과 상기 보조전극의 사이에 형성되는 것을 특징으로 하는 액정표시장치.

청구항 26

제 24 항에 있어서,

상기 Tx 전극, 상기 Rx 전극, 및 상기 보조전극 각각은 복수 개의 서브 픽셀들과 중첩되게 형성된 것을 특징으로 하는 액정표시장치.

명세서

기술분야

[0001] 본 발명은 터치 센서를 포함하는 액정표시패널과 이를 이용한 액정표시장치에 관한 것이다.

배경기술

[0002] 유저 인터페이스(User Interface, UI)는 사람(사용자)과 각종 전기, 전자 기기 등의 통신을 가능하게 하여 사용자가 기기를 쉽게 자신이 원하는 대로 제어할 수 있게 한다. 이러한 유저 인터페이스의 대표적인 예로는 키패드, 키보드, 마우스, 온스크린 디스플레이(On Screen Display, OSD), 적외선 통신 혹은 고주파(RF) 통신 기능을 갖는 원격 제어기(Remote controller) 등이 있다. 최근, 유저 인터페이스 기술은 사용자 감성과 조작 편의성을 높이는 방향으로 발전을 거듭하여 터치 UI, 음성 인식 UI 등으로 진화되고 있다. 터치 UI는 휴대용 정보기기에 기본적으로 설치되고 있는 추세에 있으며, 터치 UI를 구현하기 위하여는 사용자의 터치를 인식할 수 있는 터치패널이 필요하다.

[0003] 정전 용량 방식의 터치 패널은 기존의 저항막 방식에 비하여 내구성과 선명도가 높고, 멀티 터치 인식과 근접 터치 인식이 가능하여 다양한 어플리케이션에 적용될 수 있는 장점이 있다. 정전 용량 방식의 터치 패널은 Tx 전극(transmitter electrode)들에 터치 구동 신호를 인가한 후, Tx 전극들과 Rx 전극(receiver electrode)들의 사이에 형성된 상호 용량(mutual capacitance)을 이용하여 Rx 전극의 전압 변화에 의해 발생하는 차지 전하량을 센싱함으로써 터치를 인식한다.

[0004] 정전 용량 방식의 터치 패널은 표시패널 상에 정전 용량 센서들을 형성하는 온셀 타입(on-cell type), 또는 표시패널 내에 정전 용량 센서들을 내장하는 인셀 타입(in-cell type)으로 형성될 수 있다. 인셀 타입의 경우, Tx 전극과 Rx 전극이 분리되어 있으므로, Tx 전극과 중첩된 서브 픽셀을 구동하기 위한 액정 전계는 그와 인접하는 Rx 전극과 중첩된 서브 픽셀을 구동하기 위해 데이터 라인을 통해 공급되는 데이터 전압의 영향을 받는 문

제가 있다. 예를 들어, Tx 전극과 중첩된 서브 픽셀을 구동하기 위한 액정 전계는 블랙 계조 전압이 인가됨에도 그와 인접하는 Rx 전극과 중첩된 서브 픽셀을 구동하기 위해 데이터 라인을 통해 공급되는 데이터 전압의 영향을 받아 블랙 계조를 표현하지 못하는 "블랙 빛샘"이 발생하게 되는 문제가 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 블랙 빛샘을 방지할 수 있는 터치 센서를 포함하는 액정표시패널과 이를 이용한 액정표시장치를 제공한다.

과제의 해결 수단

[0006] 본 발명의 실시 예에 따른 액정표시패널은 데이터 전압들이 공급되는 데이터 라인들, 게이트 펄스들이 공급되는 게이트 라인들, 상기 데이터 라인들과 상기 게이트 라인들의 교차 구조에 의해 형성된 영역에 배치된 다수의 서브 픽셀들, 터치 구동 신호들이 공급되고 Tx 전극들에 접속된 Tx 라인들, 및 Rx 전극들에 접속된 Rx 라인들을 포함하는 화소 어레이를 포함하고, 상기 Tx 전극들 각각과 상기 Rx 전극들 각각의 사이에는 상기 데이터 전압들과 상기 터치 구동 신호들과 다른 레벨의 전압이 공급되는 전계 차단 라인을 포함하는 전계 차단 영역이 형성된 것을 특징으로 한다.

[0007] 본 발명의 실시 예에 따른 액정표시장치는 데이터 전압들이 공급되는 데이터 라인들, 게이트 펄스들이 공급되는 게이트 라인들, 상기 데이터 라인들과 상기 게이트 라인들의 교차 구조에 의해 형성된 영역에 배치된 다수의 서브 픽셀들, 터치 구동 신호들이 공급되고 Tx 전극들에 접속된 Tx 라인들, 및 Rx 전극들에 접속된 Rx 라인들을 포함하는 화소 어레이를 포함하는 액정표시패널; 상기 데이터 라인들에 상기 데이터 전압들을 공급하는 데이터 구동회로; 및 상기 게이트 라인들에 상기 게이트 펄스들을 순차적으로 공급하는 게이트 구동회로를 포함하고, 상기 Tx 전극들 각각과 상기 Rx 전극들 각각의 사이에는 상기 데이터 전압들과 상기 터치 구동 신호들과 다른 레벨의 전압이 공급되는 전계 차단 라인을 포함하는 전계 차단 영역이 형성된 것을 특징으로 한다.

발명의 효과

[0008] 본 발명은 Tx 전극들 각각과 Rx 전극들 각각의 사이에 소정의 전압이 공급되는 전계 차단 라인을 형성한다. 그 결과, 본 발명은 Tx 전극과 중첩된 서브 픽셀을 구동하기 위한 액정 전계와 Rx 전극과 중첩된 서브 픽셀을 구동하기 위한 액정 전계가 데이터 라인을 통해 공급되는 데이터 전압에 의해 영향을 받는 것을 차단할 수 있다. 이로 인해, 본 발명은 Tx 전극들 각각과 Rx 전극들 각각의 경계 영역에 형성되는 서브 픽셀들에 블랙 빛샘이 발생하는 것을 방지할 수 있다.

도면의 간단한 설명

[0009] 도 1은 본 발명의 제1 실시 예에 따른 액정표시패널의 구조를 상세히 보여주는 도면.
 도 2는 본 발명의 제1 실시 예에 따른 Tx 전극들, Rx 전극들, Tx 라인들, Rx 라인들, 및 전계 차단 라인을 개략적으로 보여주는 블록도.
 도 3은 도 1의 I-I'를 보여주는 단면도.
 도 4는 도 1의 II-II'를 보여주는 단면도.
 도 5는 본 발명의 제1 실시 예에 따른 액정표시패널의 구동방법을 보여주는 흐름도.
 도 6은 본 발명의 제1 실시 예에 따른 Tx 라인들, Rx 라인들, 게이트 라인들, 데이터 라인들, 및 전계 차단 라인에 공급되는 전압들을 보여주는 파형도.

도 7은 본 발명의 제2 실시 예에 따른 액정표시패널의 구조를 상세히 보여주는 도면.

도 8은 본 발명의 제2 실시 예에 따른 Tx 전극들, Rx 전극들, Tx 라인들, Rx 라인들, 및 전계 차단 라인을 개략적으로 보여주는 블록도.

도 9는 본 발명의 실시 예에 따른 액정표시장치를 개략적으로 보여주는 블록도.

발명을 실시하기 위한 구체적인 내용

[0010] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.

[0011] 도 1은 본 발명의 제1 실시 예에 따른 액정표시패널의 구조를 상세히 보여주는 도면이다. 도 2는 본 발명의 제1 실시 예에 따른 Tx 전극들, Rx 전극들, Tx 라인들, Rx 라인들, 및 전계 차단 라인을 개략적으로 보여주는 블록도이다. 도 1은 도 2의 제1 Tx 전극(TE1), 제2 Tx 전극(TE2), 제1 Rx 전극(RE1), 제5 Tx 전극(TE5), 및 제6 Tx 전극(TE6)을 확대하여 보여주는 도면이다.

[0012] 도 1 및 도 2를 참조하면, 본 발명의 제1 실시 예에 따른 액정표시패널은 데이터 라인(D)들, 게이트 라인(G)들, Tx 전극들에 접속된 Tx 라인들(T1~T4), Rx 전극들에 접속된 Rx 라인들(R1~R3), 및 전계 차단 라인(electric field blocking line, EBL)들 등이 형성된 화소 어레이를 포함한다. 액정표시패널의 하부 기판에는 데이터 라인(D)들이 y축 방향으로 형성되고, 게이트 라인(G)들이 x축 방향으로 형성된다. 데이터 라인(D)들과 게이트 라인(G)들의 교차 구조에 의해 형성된 영역에는 다수의 서브 픽셀(P)들이 매트릭스 형태로 배치된다. 서브 픽셀(P)들 각각의 화소 전극은 박막 트랜지스터(thin film transistor)에 접속된다. 박막 트랜지스터는 게이트 라인(G)의 게이트 필스에 응답하여 데이터 라인(D)의 데이터 전압을 화소 전극에 공급한다. 서브 픽셀(P)들 각각은 화소 전극과 Tx 전극 간의 전압 차 또는 화소 전극과 Rx 전극 간의 전압 차에 의해 액정층의 액정을 구동시켜 빛의 투과량을 조정함으로써 화상을 표시한다. 액정표시패널의 상부 기판에는 블랙 매트릭스와 컬러필터들이 형성된다. 액정표시패널은 하부 기판과 상부 기판 사이에는 액정층이 형성된다.

[0013] Tx 전극들(TE1~TE12) 각각은 다수 개의 서브 픽셀들과 중첩되게 형성될 수 있다. 예를 들어, Tx 전극들(TE1~TE12) 각각은 $p \times q$ (p, q 는 자연수) 개의 서브 픽셀들과 중첩되게 형성될 수 있다. Rx 전극들(RE1~RE3) 각각은 또 다른 다수 개의 서브 픽셀들과 중첩되게 형성될 수 있다. 예를 들어, Rx 전극들(RE1~RE3) 각각은 $r \times s$ (r, s 는 자연수) 개의 서브 픽셀들과 중첩되게 형성될 수 있다. Tx 전극들(TE1~TE12) 중 어느 하나는 또 다른 Tx 전극과 데이터 라인 방향(y축 방향)으로 서로 이웃한다. 예를 들어, 제1 Tx 전극(TE1)은 제2 Tx 전극(TE2)과 데이터 라인 방향(y축 방향)으로 서로 이웃한다. Tx 전극들(TE1~TE12) 중 어느 하나는 Rx 전극과 게이트 라인 방향(x축 방향)으로 서로 이웃한다. 예를 들어, 제1 Tx 전극(TE1)과 제1 Rx 전극(RE1)은 게이트 라인 방향(x축 방향)으로 서로 이웃한다.

[0014] 터치 송신회로(131)는 Tx 라인들(T1~T4)을 통해 Tx 전극들(TE1~TE12)과 접속된다. 구체적으로, 제k(k 는 자연수) Tx 라인(Tk)은 제k 라인(Lk)에 배치된 Tx 전극들에만 접속된다. 예를 들어, 제1 Tx 라인(T1)은 제1 라인(L1)에 배치된 제1 Tx 전극(TE1), 제5 Tx 전극(TE5), 및 제9 Tx 전극(TE9)에 접속되고, 제2 Tx 라인(T2)은 제2 라인(L2)에 배치된 제2 Tx 전극(TE2), 제6 Tx 전극(TE6), 및 제10 Tx 전극(TE10)에 접속된다. 터치 수신회로(132)는 Rx 라인들(R1~R3)을 통해 Rx 전극들(RE1~RE3)과 접속된다. 구체적으로, 제j(j 는 자연수) Rx 라인(Rj)는 제j Rx 전극(REj)에만 접속된다. 예를 들어, 제1 Rx 라인(R1)은 제1 Rx 전극(RE1)에만 접속되고, 제2 Rx 라인(R2)은 제2 Rx 전극(RE2)에만 접속된다. 한편, Tx 라인들(T1~T4)과 Rx 라인들(R1~R3)은 서로 나란하게 형성되고, 데이터 라인들과도 서로 나란하게 형성된다.

[0015] Tx 전극들(TE1~TE12) 각각과 Rx 전극들(RE1~RE3) 각각의 사이에는 터치를 센싱하기 위한 터치 센서(Cm)가 형성된다. 터치 센서(Cm)는 등가 회로적으로 상호 용량(mutual capacitance)으로 형성될 수 있다.

[0016] Tx 전극들(TE1~TE12) 각각과 Rx 전극들(RE1~RE3) 각각의 사이에는 소정의 전압이 공급되는 전계 차단 라인(EBL)을 포함하는 전계 차단 영역(EBA)이 형성된다. 전계 차단 라인(EBL)은 전계 차단 전압 공급회로(133)로부터 소정의 전압을 공급받는다. 소정의 전압은 데이터 라인들을 통해 공급되는 데이터 전압들과 Tx 라인들을 통해

공급되는 터치 구동 신호들과 다른 레벨의 전압이다. 예를 들어, 소정의 전압은 공통전압일 수 있다. 특히, 전계 차단 라인(EBL)에 공급되는 공통전압은 직류 또는 교류로 공급될 수 있다. 전계 차단 라인(EBL)에 공급되는 공통전압은 도트 인버전 방식과 컬럼 인버전 방식 등의 구동 방식에서 직류로 인가될 수 있고, 라인 인버전 방식 등의 구동 방식에서 교류로 인가될 수 있다.

- [0017] 또한, 전계 차단 라인(EBL)은 게이트 라인(G)들, 데이터 라인(D)들, 서브 픽셀(P)들, Tx 라인들(T1~T4), 및 Rx 라인들(R1~R3)과 절연된다. 즉, 전계 차단 라인(EBL)은 게이트 라인(G)들, 데이터 라인(D)들, 서브 픽셀(P)들, Tx 라인들(T1~T4), 및 Rx 라인들(R1~R3)과 접촉되지 않음에 주의하여야 한다.
- [0018] 이상에서 살펴본 바와 같이, 본 발명은 Tx 전극들(TE1~TE12) 각각과 Rx 전극들(RE1~RE3) 각각의 사이에 소정의 전압이 공급되는 전계 차단 라인(EBL)을 형성한다. 그 결과, 본 발명은 도 1과 같이 전계 차단 영역(EBA)에 위치한 제3 서브 픽셀(SP3)을 구동하기 위한 액정 전계와 제4 서브 픽셀(SP4)을 구동하기 위한 액정 전계가 데이터 라인을 통해 공급되는 데이터 전압에 의해 영향을 받는 것을 차단할 수 있다. 이로 인해, 본 발명은 Tx 전극들 각각과 Rx 전극들 각각의 경계 영역에 형성되는 서브 픽셀들에 블랙 빛샘이 발생하는 것을 방지할 수 있다.
- [0019] 이하에서, 전계 차단 영역(EBA)에 있지 않은 제1 서브 픽셀(SP1)과 제2 서브 픽셀(SP2)의 단면을 도 2를 결부하여 설명하고, 전계 차단 영역(EBA)에 위치한 제3 서브 픽셀(SP3)과 제4 서브 픽셀(SP4)의 단면을 도 3을 결부하여 설명한다.
- [0020] 도 3은 도 1의 I-I'를 보여주는 단면도이다. 도 3을 참조하면, 도 1의 제1 Tx 전극(TE1)과 중첩되는 제1 및 제2 서브 픽셀들(SP1, SP2)의 단면 일부가 나타나 있다. 도 2에서는 설명의 편의를 위해 하부 기관(200)만을 도시하였음에 주의하여야 한다.
- [0021] 하부 기관(200) 상에는 게이트 전극 및 게이트 라인 등을 포함하는 게이트 금속패턴이 형성된다. 하부 기관(200)과 게이트 금속 패턴 상에는 게이트 절연막(201)이 형성된다. 게이트 절연막(201) 상에는 소스/드레인 전극 및 데이터 라인(202) 등을 포함하는 소스/드레인 금속 패턴이 형성된다. 게이트 절연막(201)과 소스/드레인 금속 패턴 상에는 제1 보호막(203)이 형성된다. 제1 보호막(203)은 포토 아크릴층을 포함할 수 있다. 제1 보호막(203) 상에는 제1 서브 픽셀(SP1)의 제1 화소 전극의 가지 전극(204)들과 제2 서브 픽셀(SP2)의 제2 화소 전극의 가지 전극(205)들이 형성된다. 제1 보호막(203), 제1 화소 전극(204), 제2 화소 전극(205) 상에는 제2 보호막(206)이 형성된다. 제2 보호막(206) 상에는 제1 Tx 전극의 가지 전극(207)들이 형성된다.
- [0022] 한편, 도 3은 액정표시패널이 수평전계 구동방식인 IPS(In-Plane Switching) 모드로 구현되는 것에 기초하여 도시되었음에 주의하여야 한다. IPS 모드에서 Tx 전극들 각각과 Rx 전극들 각각은 여러 개의 가지 전극(branch electrode)들로 분할된 슬릿(slit) 형태로 형성될 수 있다. 또한, IPS 모드에서 화소 전극들 각각도 여러 개의 가지 전극들로 분할된 슬릿 형태로 형성될 수 있다. 즉, IPS 모드에서 Tx 전극들 각각과 Rx 전극들 각각은 소정의 간격만큼 서로 떨어져서 나란하게 형성되는 가지 전극들을 포함하고, 화소 전극들 각각도 소정의 간격만큼 떨어져서 나란하게 형성되는 가지 전극들을 포함할 수 있다. IPS 모드에서 Tx 전극들 각각의 가지 전극들과 Rx 전극들 각각의 가지 전극들은 화소 전극들 각각의 가지 전극들과 수평 전계를 형성한다. 예를 들어, 도 3과 같이 제1 Tx 전극의 가지 전극(207)들은 제1 화소 전극의 가지 전극(205)들과 제2 화소 전극의 가지 전극(206)들과 수평 전계를 형성한다.
- [0023] 한편, 제1 Rx 전극(RE1)과 중첩된 제5 및 제6 서브 픽셀들(SP5, SP6)의 단면은 제1 Tx 전극(TE1)과 중첩된 제1 및 제2 서브 픽셀들(SP1, SP2)의 단면과 동일하게 형성될 수 있다. 그러므로, 도 1의 III-III'의 단면도는 도 1의 I-I'의 단면도와 동일하므로, 그에 대한 설명은 생략하기로 한다.
- [0024] 도 4는 도 1의 II-II'를 보여주는 단면도이다. 도 4를 참조하면, 전계 차단 영역에 위치한 서브 픽셀들(SP3, SP4)의 단면이 나타나 있다. 특히, 도 4에는 도 1의 제1 Tx 전극(TE1)과 중첩되는 제3 서브 픽셀(SP3)과 제1 Rx 전극(RE1)과 중첩되는 제4 서브 픽셀(SP4)의 단면이 나타나 있다. 도 4에서는 설명의 편의를 위해 하부 기관(200)만을 도시하였음에 주의하여야 한다.
- [0025] 하부 기관(200) 상에는 게이트 전극 및 게이트 라인 등을 포함하는 게이트 금속패턴이 형성된다. 하부 기관(200)과 게이트 금속 패턴 상에는 게이트 절연막(201)이 형성된다. 게이트 절연막(201) 상에는 소스/드레인 전

극 및 데이터 라인(202) 등을 포함하는 소스/드레인 금속 패턴이 형성된다. 게이트 절연막(201)과 소스/드레인 금속 패턴 상에는 제1 보호막(203)이 형성된다. 제1 보호막(203)은 포토 아크릴층을 포함할 수 있다. 제1 보호막(203) 상에는 제3 서브 픽셀(SP3)의 제3 화소 전극의 가지 전극(208)들, 제4 서브 픽셀(SP4)의 제4 화소 전극의 가지 전극(209)들, 및 전계 차단 라인(210)이 형성된다. 또한, 제1 보호막(203) 상에는 Tx 라인들(미도시)와 Rx 라인들(미도시)이 형성될 수 있다. 즉, 전계 차단 라인(210)은 화소 전극들과 동일한 평면상에 형성된다. 또한, 전계 차단 라인(210)은 Tx 라인들(미도시) 및 Rx 라인들(미도시)과 동일한 평면상에 형성된다. 전계 차단 라인(210)은 데이터 라인(202)과 다른 평면상에 형성되고, 데이터 라인(202)과 중첩되게 형성된다. 또한, 전계 차단 라인(210)의 폭(W1)은 데이터 라인(202)의 폭(W2)과 동일하거나, 도 4와 같이 데이터 라인(202)의 폭(W2)보다 크게 형성될 수 있다. 전계 차단 라인(210)은 게이트 금속 패턴과 소스/드레인 금속 패턴과 다른 금속 물질로 패터닝될 수 있다.

[0026] 제1 보호막(205), 제3 화소 전극의 가지 전극(208)들, 제4 화소 전극의 가지 전극(209)들, 및 전계 차단 라인(210) 상에는 제2 보호막(206)이 형성된다. 제2 보호막(206) 상에는 제1 Tx 전극(TE1)의 가지 전극(207)들과 제1 Rx 전극(RE1)의 가지 전극(211)들이 형성된다. 제1 Tx 전극(TE1)과 제1 Tx 라인(T1)은 서로 다른 평면상에 형성되므로, 제1 Tx 전극(TE1)은 제2 보호막(206)을 관통하는 콘택홀을 통해 제1 Tx 라인(T1)과 접속될 수 있다. 또한, 제1 Rx 전극(RE1)과 제1 Rx 라인(R1)은 서로 다른 평면상에 형성되므로, 제1 Rx 전극(RE1)은 제2 보호막(206)을 관통하는 콘택홀을 통해 제1 Rx 라인(R1)과 접속될 수 있다. 한편, 도 4는 액정표시패널이 수평 전계 구동방식인 IPS(In-Plane Switching) 모드로 구현되는 것에 기초하여 도시되었음에 주의하여야 한다.

[0027] 이상에서 살펴본 바와 같이, 본 발명은 Tx 전극과 Rx 전극의 사이에 소정의 전압이 공급되는 전계 차단 라인(EBL)을 형성한다. 전계 차단 라인(EBL)이 형성되지 않는다면, 데이터 라인(202)의 데이터 전압에 의해 제3 화소 전극의 가지 전극(208)과 제1 Tx 전극(TE1)의 가지 전극(207) 간의 전계와 제4 화소 전극의 가지 전극(209)과 제1 Rx 전극(RE1)의 가지 전극(211) 간의 전계가 영향을 받게 된다. 하지만, 본 발명은 데이터 라인(202)의 데이터 전압이 상기 전계에 영향을 미치지 않도록 차단하는 전계 차단 라인(EBL)을 형성하므로, 제3 서브 픽셀(SP3)을 구동하기 위한 액정 전계와 제4 서브 픽셀(SP4)을 구동하기 위한 액정 전계가 데이터 라인을 통해 공급되는 데이터 전압에 의해 영향을 받는 것을 차단할 수 있다. 이로 인해, 본 발명은 Tx 전극들 각각과 Rx 전극들 각각의 경계 영역에 형성되는 서브 픽셀들에 블랙 빔샘이 발생하는 것을 방지할 수 있다.

[0028] 한편, 전계 차단 영역(EBA)에 위치한 다른 서브 픽셀들의 단면은 서브 픽셀들(SP3, SP4)의 단면과 동일하게 형성될 수 있다.

[0029] 도 5는 본 발명의 제1 실시 예에 따른 액정표시패널의 구동방법을 보여주는 흐름도이다. 도 6은 본 발명의 제1 실시 예에 따른 Tx 라인들, Rx 라인들, 게이트 라인들, 데이터 라인들, 및 전계 차단 라인에 공급되는 전압들을 보여주는 파형도이다. 이하에서, 도 2, 도 5, 및 도 6을 결부하여 액정표시패널의 동작 방법을 상세히 살펴본다.

[0030] 도 2, 도 5, 및 도 6을 참조하면, 1 프레임 기간(1 frame)은 데이터 어드레싱 기간에 해당하는 제1 서브 프레임 기간(SF1)과 터치 센싱기간에 해당하는 제2 서브 프레임 기간(SF2)으로 분할될 수 있다. 구체적으로, 제1 서브 프레임 기간(SF1)은 서브 픽셀(P)들 각각에 데이터 전압이 공급함으로써 서브 픽셀들(P) 각각이 화상을 표시하는 기간이다. 제2 서브 프레임 기간(SF2)은 Tx 전극들(TE1~TE12)에 터치 구동 신호들을 공급하고, Tx 전극과 Rx 전극 사이에 형성된 터치 센서(Cm)에 의해 발생하는 Rx 전극들 각각의 전압 변화에 의한 차지 변화량을 센싱함으로써 터치를 인식하는 기간이다. 터치 센서(Cm)는 등가 회로적으로 상호 용량으로 형성될 수 있다.

[0031] 첫 번째로, 도 5의 S101 내지 S103 단계에서 액정표시패널의 동작을 상세히 살펴본다. 터치 송신회로(131)는 제1 서브 프레임 기간(SF1) 동안 Tx 라인들(T1~T4)을 통해 공통전압(Vcom)을 공급한다. 터치 수신회로(132)는 제1 서브 프레임 기간(SF1) 동안 Rx 라인들(R1~R3)을 통해 공통전압(Vcom)을 공급한다. 따라서, Tx 전극들(TE1~TE12)과 Rx 전극들(RE1~RE3)은 제1 서브 프레임 기간(SF1) 동안 공통전극으로서 역할을 한다. 전계 차단 전압 공급회로(133)는 제1 서브 프레임 기간(SF1) 동안 전계 차단 라인(EBL)에 공통전압(Vcom)을 공급한다.

[0032] 게이트 구동회로는 제1 서브 프레임 기간(SF1) 동안 게이트 라인들(G1~G3)에 스캔 펄스들을 순차적으로 공급한다. 스캔 펄스는 게이트 하이 전압(VGH)으로 발생할 수 있다. 데이터 구동회로는 제1 서브 프레임 기간(SF1) 동안 데이터 라인들(D1~D3)에 데이터 전압들을 공급한다. 데이터 구동회로는 도 6에서 소정의 수평 기간마다 정극성의 데이터 전압들과 및 부극성의 데이터 전압들을 교대로 공급하는 것을 중심으로 설명하였으나, 이에 한

정되지 않음에 주의하여야 한다. 1 수평 기간은 1 수평 라인의 서브 픽셀들에 데이터 전압들을 공급하는 1 라인 스캐닝 기간을 의미한다. 데이터 구동회로는 서브 픽셀들과 데이터 라인의 배치 형태에 따라 도 6과 다른 방법으로 데이터 전압들을 공급할 수 있음에 유의하여야 한다. 결국, 서브 픽셀(P)들 각각의 화소 전극은 데이터 전압을 충전하고, 서브 픽셀(P)들 각각은 화소 전극들 각각과 Tx 전극들 각각 사이의 전압 차 또는 화소 전극들 각각과 Rx 전극들 각각 사이의 전압 차에 의해 액정층의 액정을 구동시켜 빛의 투과량을 조정함으로써 화상을 표시한다. (S101, S102, S103)

[0033] 두 번째로, 도 5의 S104 내지 S106 단계에서 액정표시패널의 동작을 상세히 살펴본다. 게이트 구동회로는 제2 서브 프레임 기간(SF2) 동안 게이트 라인들(G1, G2, G3)에 게이트 로우 전압(VGL)을 공급한다. 게이트 로우 전압(VGL)은 게이트 하이 전압(VGH)보다 낮은 레벨의 전압이다. 데이터 구동회로는 제2 서브 프레임 기간(SF2) 동안 데이터 라인들(D1-D3)에 그라운드 전압(GND)을 공급한다. 그라운드 전압(GND)은 공통전압(Vcom)보다 낮은 레벨의 전압이다. 데이터 구동회로는 제2 서브 프레임 기간(SF2) 동안 데이터 라인들(D1-D3)에 공통전압(Vcom)을 공급할 수도 있다. 이로 인해, 서브 픽셀(P)들 각각의 화소 전극은 제1 서브 프레임 기간(SF1) 동안 충전된 데이터 전압을 그대로 유지한다. 전계 차단 전압 공급회로(133)는 제1 서브 프레임 기간(SF1) 동안 전계 차단 라인(EBL)에 공통전압을 공급한다.

[0034] 터치 송신회로(131)는 제2 서브 프레임 기간(SF2) 동안 Tx 라인들(T1-T4)을 통해 터치 구동 신호(Vdrv)들을 순차적으로 공급한다. 예를 들어, 터치 송신회로(131)는 제1 Tx 라인(T1)에 터치 구동 신호(Vdrv)를 공급한 후 제2 Tx 라인(T2)에 터치 구동 신호(Vdrv)를 공급한다. 또한, 터치 송신회로(131)는 제2 Tx 라인(T2)에 터치 구동 신호(Vdrv)를 공급한 후 제3 Tx 라인(T3)에 터치 구동 신호(Vdrv)를 공급한다. 이로 인해, 동일한 라인 상에 배치된 Tx 전극들에는 터치 구동 신호(Vdrv)가 동시에 공급된다. 예를 들어, 제1 기간(D1) 동안에 제1 라인(L1)의 제1 Tx 전극(TE1), 제5 터치 전극(TE5), 및 제9 터치 전극(TE9)에 터치 구동 신호(Vdrv)가 동시에 공급되고, 제2 기간(D2) 동안에는 제2 라인(L2)의 제2 Tx 전극(TE2), 제6 Tx 전극(TE6), 및 제10 Tx 전극(TE10)에 터치 구동 신호(Vdrv)가 동시에 공급된다.

[0035] 터치 수신회로(132)는 제2 서브 프레임 기간(SF2) 동안 Rx 라인들(R1-R3)을 기준 전압(Vref)의 레벨로 유지한다. 기준 전압(Vref)은 공통전압(Vcom)과 동일하거나 공통전압(Vcom)보다 낮은 레벨의 전압으로 설정될 수 있다. Rx 전극들(RE1-RE3) 각각은 Tx 전극과 Rx 전극 사이에 형성된 상호 용량에 의한 터치 구동 신호(Vdrv)들의 영향을 받기 때문에, Rx 전극들(RE1-RE3) 각각에는 전압 변화가 발생한다. 터치 수신회로(132)는 Rx 전극들(RE1-RE3) 각각의 전압 변화에 의해 발생하는 차지 변화량을 센싱한다. 터치 수신회로(132)는 센싱된 차지 변화량을 디지털 데이터인 터치 로우 데이터(touch raw data)로 변환하여 제어부(140)로 출력한다. (S104, S105, S106)

[0036] 도 7은 본 발명의 제2 실시 예에 따른 액정표시패널의 구조를 상세히 보여주는 도면이다. 도 8은 본 발명의 제2 실시 예에 따른 Tx 전극들, Rx 전극들, Tx 라인들, Rx 라인들, 및 전계 차단 라인을 개략적으로 보여주는 블록도이다. 도 7 및 도 8을 참조하면, 본 발명의 제2 실시 예에 따른 액정표시패널은 Tx 전극들(TE1-TE12) 각각과 Rx 전극들(RE1-RE3) 각각의 사이에는 보조전극이 형성된 것을 제외하고는 도 1을 결부하여 설명한 본 발명의 제1 실시 예에 따른 액정표시패널과 실질적으로 동일하다. 따라서, 본 발명의 제1 실시 예에 따른 액정표시패널과 실질적으로 동일한 구성에 대한 설명은 생략하기로 한다.

[0037] 본 발명의 제2 실시 예에 따른 액정표시패널은 Tx 전극들(TE1-TE12) 각각과 Rx 전극들(RE1-RE3) 각각의 사이에는 보조전극이 형성된다. 보조전극들(DE1-DE4)에는 공통전압이 공급된다. 본 발명의 제2 실시 예에서는 Tx 전극들(TE1-TE12) 각각과 보조전극들(DE1-DE4) 각각의 사이에 전계 차단 라인(EBL)을 포함하는 전계 차단 영역(SBA)이 형성되고, Rx 전극들(RE1-RE3) 각각과 보조전극들(DE1-DE4) 각각의 사이에 전계 차단 라인(EBL)을 포함하는 전계 차단 영역(SBA)이 형성된다.

[0038] Tx 전극들(TE1-TE12) 각각은 다수 개의 서브 픽셀들과 중첩되게 형성될 수 있다. Rx 전극들(RE1-RE3) 각각은 또 다른 다수 개의 서브 픽셀들과 중첩되게 형성될 수 있다. 보조전극들(DE1-DE4) 각각은 또 다른 다수 개의 서브 픽셀들과 중첩되게 형성될 수 있다. 예를 들어, 보조전극들(DE1-DE4) 각각은 $t \times s$ (t 는 자연수) 개의 서브 픽셀들과 중첩되게 형성될 수 있다. 보조전극들(DE1-DE4) 각각은 도 7과 같이 $3 \times s$ 개의 서브 픽셀들의 크기로 형성될 수 있다. 또한, 보조전극들(DE1-DE4)은 Tx 전극들(TE1-TE12), Rx 전극들(RE1-RE3)과 동일한 평면상에 형성된다.

- [0039] 보조전극들(DE1~DE4) 각각은 다수의 Tx 전극들, 또는 하나의 Rx 전극과 게이트 라인 방향(x축 방향)으로 서로 이웃한다. 예를 들어, 제1 보조전극(DE1)은 제1 내지 제4 Tx 전극들(TE1~TE4)과 게이트 라인 방향(x축 방향)으로 서로 이웃한다. 또한, 제1 보조전극(DE1)은 제1 Rx 전극(Rx1)과 게이트 라인 방향(x축 방향)으로 서로 이웃한다.
- [0040] 제1 보조전극(DE1)과 중첩된 제7 및 제8 서브 픽셀들(SP7, SP8)의 단면(IV-IV')은 도 2에 도시된 제1 Tx 전극(TE1)과 중첩되는 제1 및 제2 서브 픽셀들(SP1, SP2)의 단면(I-I')과 동일하게 형성될 수 있다. 또한, 제1 Tx 전극(TE1)과 중첩된 제9 서브 픽셀(SP9)와 제1 보조전극(DE1)과 중첩된 제10 서브 픽셀들(SP10)의 단면(V-V')은 도 3에 도시된 전계 차단 영역(SBA)의 제3 서브 픽셀(SP3)과 제4 서브 픽셀(SP4)의 단면(II-II')과 동일하게 형성될 수 있다. 또한, 제1 보조전극(DE1)과 중첩된 서브 픽셀과 제1 Rx 전극(RE1)과 중첩된 서브 픽셀의 단면도 도 3에 도시된 전계 차단 영역(SBA)의 제3 서브 픽셀(SP3)과 제4 서브 픽셀(SP4)의 단면(II-II')과 동일하게 형성될 수 있다.
- [0041] 이상에서 살펴본 바와 같이, 본 발명의 제2 실시 예는 Tx 전극들(TE1~TE12) 각각과 Rx 전극들(RE1~RE3) 각각의 사이에는 보조전극을 형성함으로써, 터치 센서들 각각과 Tx 전극들(TE1~TE12) 각각 또는 Rx 전극들(RE1~RE3) 각각의 사이에서 필드가 잘 형성될 수 있도록 할 수 있다. 터치 센서들 각각은 Tx 전극들(TE1~TE12) 각각 또는 Rx 전극들(RE1~RE3) 각각과 충분히 이격되어야 필드가 잘 형성될 수 있기 때문이다.
- [0042] 도 8은 본 발명의 실시 예에 따른 액정표시장치를 개략적으로 보여주는 블록도이다. 도 8을 참조하면, 본 발명의 실시 예에 따른 액정표시장치는 액정표시패널(10), 게이트 구동회로(110), 데이터 구동회로(120), 터치 구동회로(130), 및 제어부(140) 등을 포함한다.
- [0043] 액정표시패널은 데이터 라인(D)들, 게이트 라인(G)들, Tx 라인들, Rx 라인들, 및 전계 차단 라인들 등이 형성된 화소 어레이를 포함한다. 데이터 라인(D)들과 게이트 라인(G)들의 교차 구조에 의해 형성된 영역에는 다수의 서브 픽셀(P)들이 매트릭스 형태로 배치된다. 서브 픽셀(P)들 각각의 화소 전극은 박막 트랜지스터(thin film transistor)에 접속된다. 박막 트랜지스터는 게이트 라인(G)의 게이트 펄스에 응답하여 데이터 라인(D)의 데이터 전압을 화소 전극에 공급한다. 서브 픽셀(P)들 각각은 화소 전극과 Tx 전극 간의 전압 차 또는 화소 전극과 Rx 전극 간의 전압 차에 의해 액정층의 액정을 구동시켜 빛의 투과량을 조정함으로써 화상을 표시한다. 액정표시패널의 상부 기판에는 블랙 매트릭스와 컬러필터들이 형성된다. 액정표시패널은 하부 기판과 상부 기판 사이에는 액정층이 형성된다. 액정표시패널(10)의 구체적인 구조에 대하여는 도 1, 도 2, 도 3, 도 4, 도 7, 및 도 8을 결부하여 이미 앞에서 상세히 설명하였다.
- [0044] Tx 전극들, Rx 전극들, 및 보조전극들은 제1 서브 프레임 기간 동안 공통전극으로서 역할을 한다. 본 발명의 실시 예에서는 Tx 전극들, Rx 전극들, 및 보조전극들은 수평 전계 방식과 같이 화소 전극들과 함께 하부 기판상에 형성되는 것을 중심으로 설명하였다. 이 경우, 액정표시패널(10)은 IPS(In-Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식으로 구현될 수 있다. 액정표시패널의 상부 기판과 하부 기판 각각에는 편광판이 부착되고 액정의 프리틸트각(pre-tilt angle)을 설정하기 위한 배향막이 형성된다.
- [0045] 본 발명의 액정표시장치는 투과형 액정표시장치, 반투과형 액정표시장치, 반사형 액정표시장치 등 어떠한 형태로도 구현될 수 있다. 투과형 액정표시장치와 반투과형 액정표시장치에서는 백라이트 유닛이 필요하다. 백라이트 유닛은 직하형(direct type) 백라이트 유닛 또는, 에지형(edge type) 백라이트 유닛으로 구현될 수 있다.
- [0046] 게이트 구동회로(110)는 제어부(140)로부터 게이트 타이밍 제어신호(GCS)를 입력받는다. 게이트 구동회로(110)는 제1 서브 프레임 기간(SF1) 동안 게이트 타이밍 제어신호(GCS)에 응답하여 게이트 라인(G)들에 게이트 펄스(또는 스캔 펄스)들을 순차적으로 공급한다. 게이트 구동회로(110)는 제2 서브 프레임 기간(SF2) 동안 게이트 라인(G)들에 게이트 로우 전압(VGL)을 공급한다. 게이트 구동회로(110)의 동작에 대한 자세한 설명은 도 5 및 도 6을 결부하여 상세히 설명하였다.
- [0047] 데이터 구동회로(120)는 다수의 소스 드라이브 IC들을 포함한다. 소스 드라이브 IC들 각각은 제어부(140)로부터 디지털 비디오 데이터(RGB)와 소스 타이밍 제어신호(DCS)를 입력받는다. 소스 드라이브 IC들 각각은 제1 서브 프레임 기간(SF1) 동안 소스 타이밍 제어신호(DCS)에 응답하여 디지털 비디오 데이터(RGB)를 정극성 및 부극성 데이터 전압들로 변환하여 데이터 라인(D)들에 공급한다. 소스 드라이브 IC들 각각은 제2 서브 프레임 기간(SF2) 동안 데이터 라인(D)들에 그라운드 전압(GND) 또는 공통전압을 공급한다. 데이터 구동회로(120)의 동작

에 대한 자세한 설명은 도 5 및 도 6을 결부하여 상세히 설명하였다.

[0048] 터치 구동회로(130)는 도 2 및 도 8과 같이 터치 송신회로(131), 터치 수신회로(132), 및 전계 차단 전압 공급회로(133)를 포함한다. 터치 구동회로(130)는 제어부(140)의 터치 제어신호(TCS)에 따라 터치 송신회로(131), 터치 수신회로(132)의 동작 타이밍을 제어한다. 터치 송신회로(131)는 제1 서브 프레임 기간(SF1) 동안 Tx 라인들에 공통전압을 공급하고, 제2 서브 프레임 기간(SF2) 동안 Tx 라인들에 터치 구동 펄스들을 순차적으로 공급한다. 터치 수신회로(132)는 제1 서브 프레임 기간(SF1) 동안 Rx 라인들에 공통전압을 공급하고, 제2 서브 프레임 기간(SF2) 동안 Rx 라인들에 기준 전압을 공급한다. 전계 차단 전압 공급회로(133)는 공통전압 라인들에 공통전압을 직류로 공급한다. 터치 송신회로(131), 터치 수신회로(132), 및 전계 차단 전압 공급회로(133)은 도 2, 도 5, 및 도 6을 결부하여 이미 앞에서 상세히 설명하였다.

[0049] 제어부(140)는 게이트 구동회로(110), 데이터 구동회로(120), 및 터치 구동회로(130)의 동작 타이밍을 제어한다. 특히, 제어부(140)는 1 프레임 기간(1 frame)을 데이터 어드레싱 기간에 해당하는 제1 서브 프레임 기간(SF1)과 제2 서브 프레임 기간(SF2)으로 분할하여 게이트 구동회로(110), 데이터 구동회로(120), 및 터치 구동회로(130)의 동작 타이밍을 제어한다. 이를 위해, 제어부(140)는 입력 주파수를 2배 이상으로 체배할 수 있다. 예를 들어, 제어부(140)는 입력 주파수가 60Hz인 경우, 입력 주파수의 2배인 120Hz로 게이트 구동회로(110), 데이터 구동회로(120), 및 터치 구동회로(130)의 동작 타이밍을 제어할 수 있다.

[0050] 제어부(140)는 외부의 시스템 보드로부터 수직동기신호, 수평동기신호, 데이터 인에이블 신호, 및 도트 클럭과 같은 타이밍 신호들과 디지털 비디오 데이터(RGB)를 입력받는다. 제어부(140)는 디지털 비디오 데이터(RGB)와 타이밍 신호들에 기초하여 데이터 구동회로(120)의 동작 타이밍을 제어하기 위한 소스 타이밍 제어신호(DCS)와 게이트 구동회로(110)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GCS)를 발생한다. 제어부(140)는 디지털 비디오 데이터(RGB)와 소스 타이밍 제어신호(DCS)를 데이터 구동회로(120)에 공급한다. 제어부(140)는 게이트 타이밍 제어신호(GCS)를 게이트 구동회로(110)에 공급한다.

[0051] 또한, 제어부(140)는 터치 구동회로(130)의 터치 송신회로(131), 터치 수신회로(132), 및 전계 차단 전압 공급회로(133)의 동작 타이밍을 제어하기 위한 터치 타이밍 제어신호(TCS)를 발생한다. 제어부(140)는 터치 타이밍 제어신호(TCS)를 터치 구동회로(130)에 공급한다. 제어부(140)는 터치 수신회로(132)로부터 터치 로우 데이터를 입력받고, 터치 알고리즘을 이용하여 터치 좌표 정보를 포함한 터치 데이터를 산출한다.

[0052] 이상에서 살펴본 바와 같이, 본 발명은 Tx 전극들 각각과 Rx 전극들 각각의 사이에 소정의 전압이 공급되는 전계 차단 라인을 형성한다. 그 결과, 본 발명은 Tx 전극과 중첩된 서브 픽셀을 구동하기 위한 액정 전계와 Rx 전극과 중첩된 서브 픽셀을 구동하기 위한 액정 전계가 데이터 라인을 통해 공급되는 데이터 전압에 의해 영향을 받는 것을 차단할 수 있다. 이로 인해, 본 발명은 Tx 전극들 각각과 Rx 전극들 각각의 경계 영역에 형성되는 서브 픽셀들에 블랙 빛샘이 발생하는 것을 방지할 수 있다.

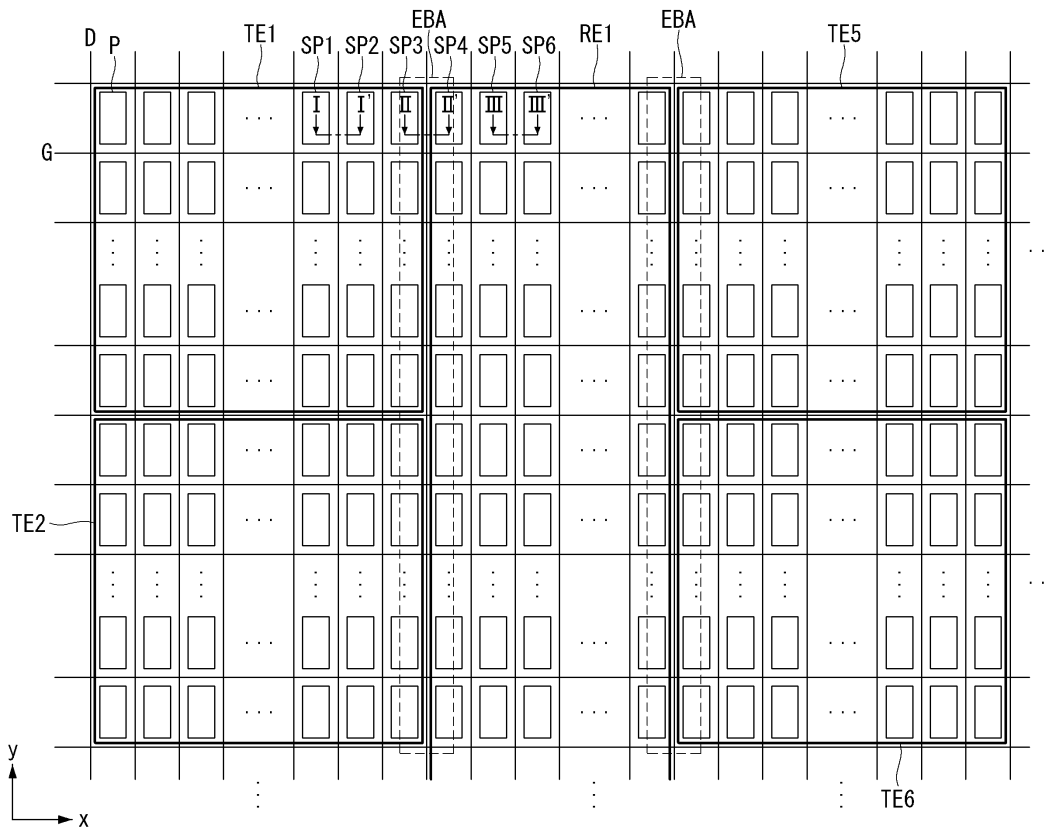
[0053] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

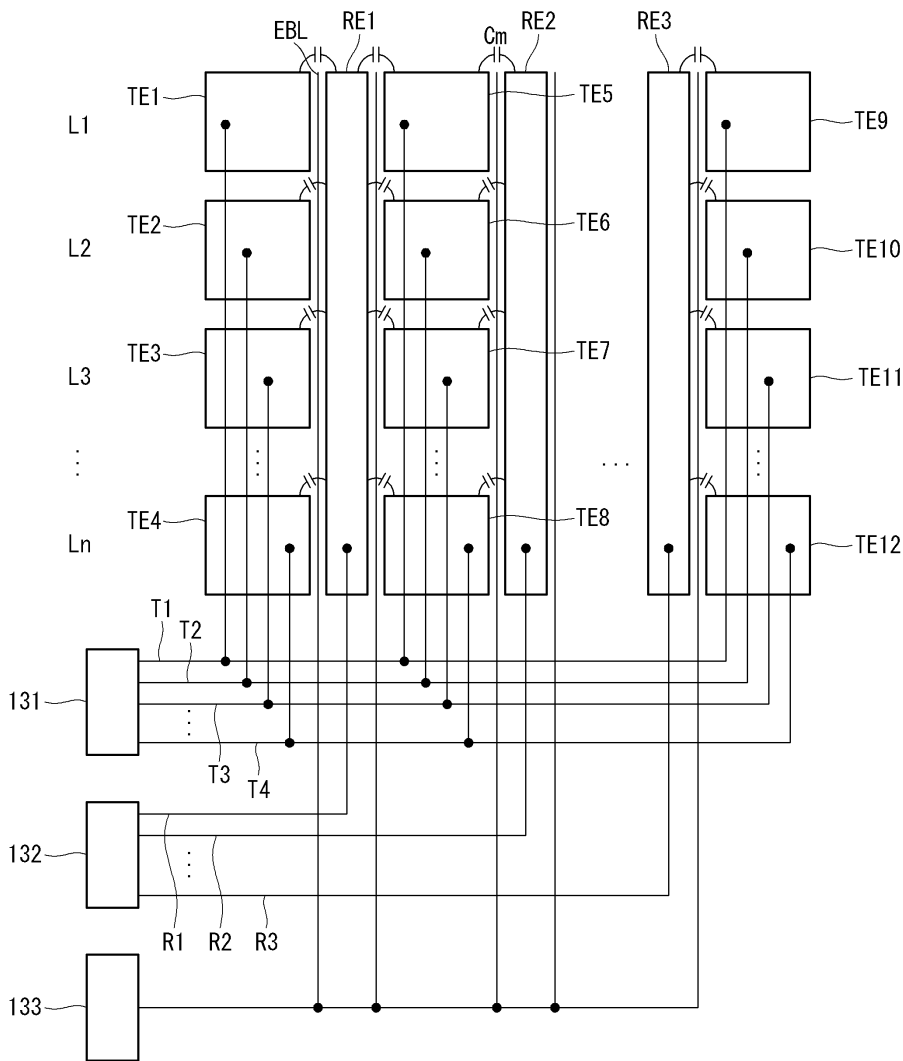
- | | | |
|--------|--------------------|---------------|
| [0054] | 10: 액정표시패널 | 110: 게이트 구동회로 |
| | 120: 데이터 구동회로 | 130: 터치 구동회로 |
| | 131: 터치 송신회로 | 132: 터치 수신회로 |
| | 133: 전계 차단 전압 공급회로 | 140: 제어부 |

도면

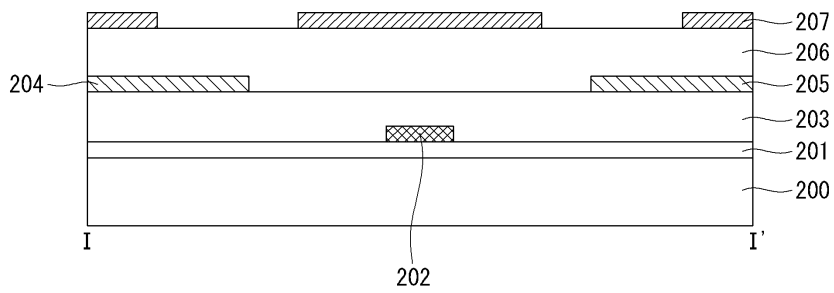
도면1



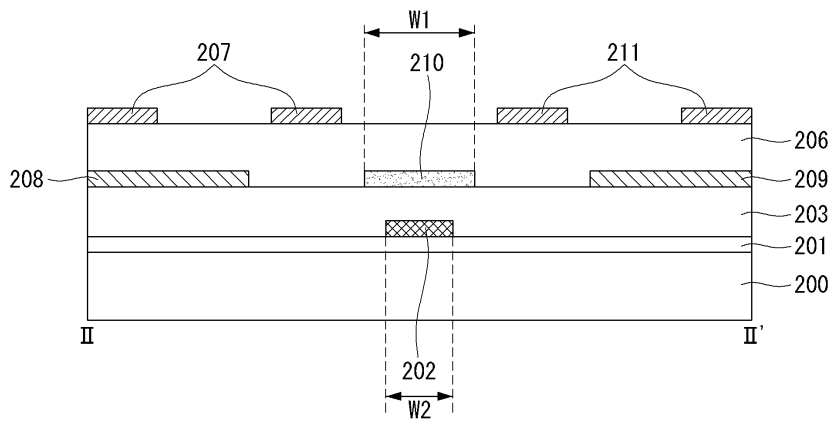
도면2



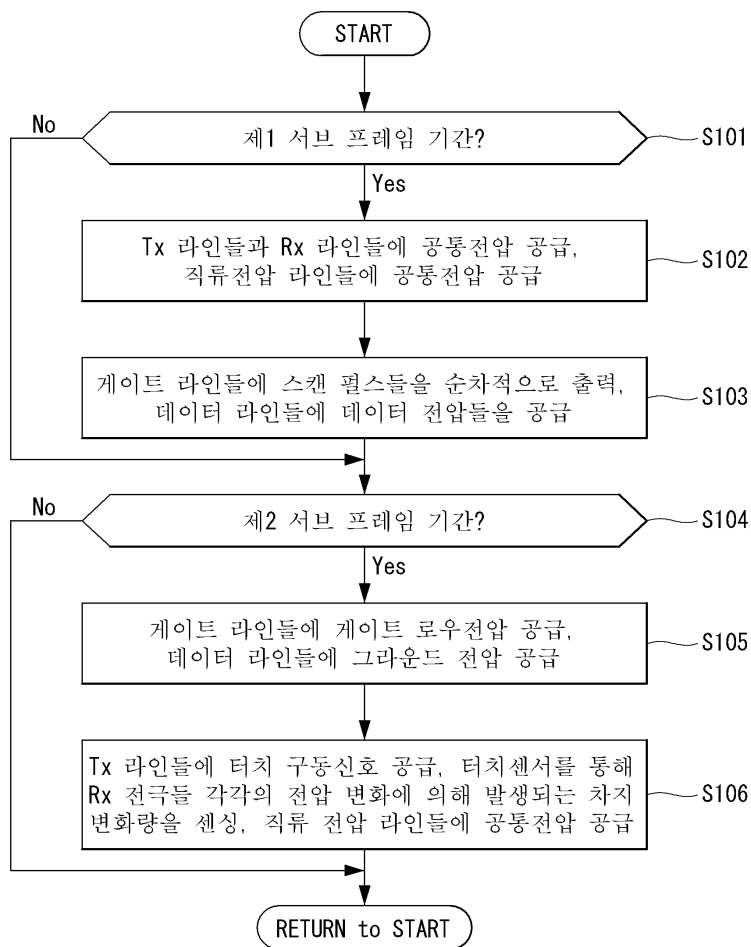
도면3



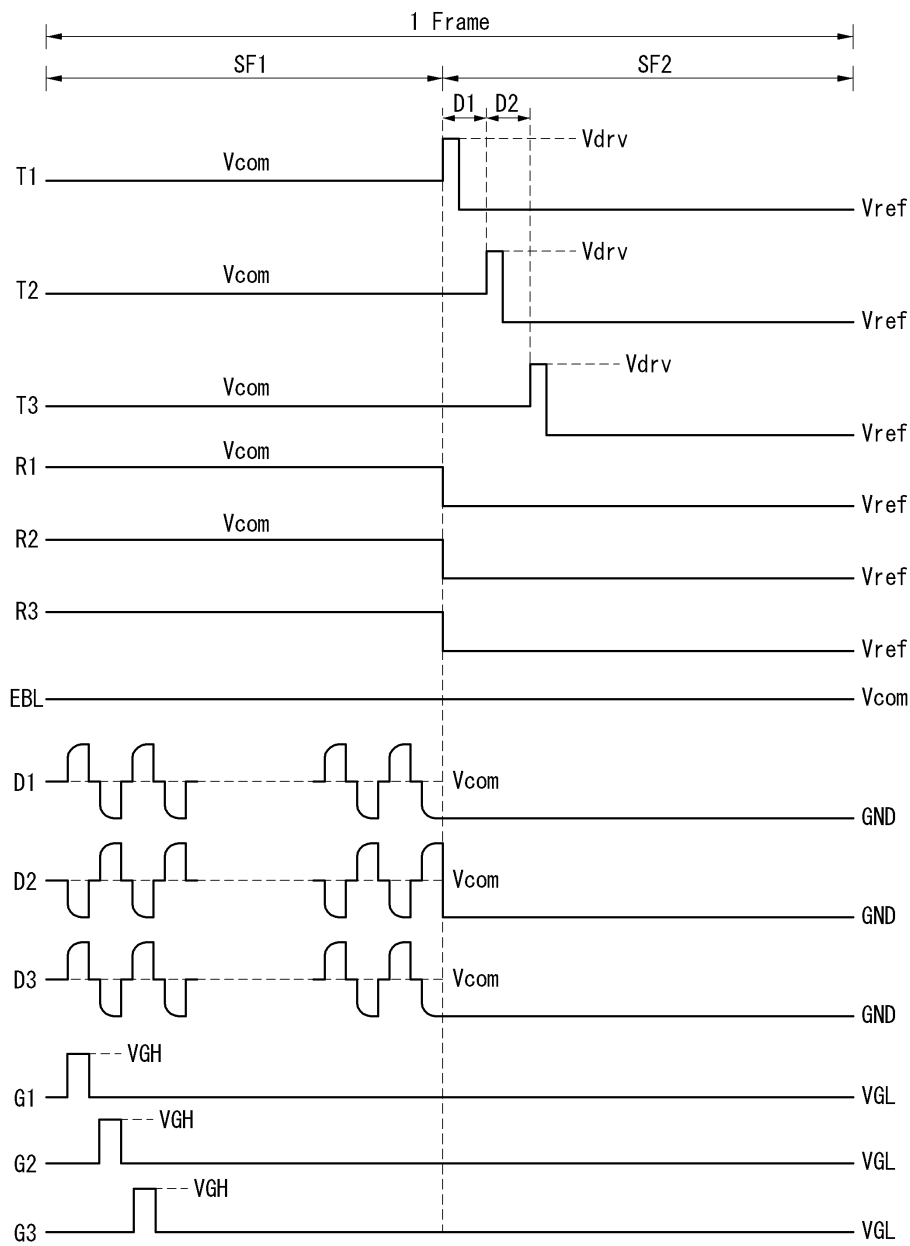
도면4



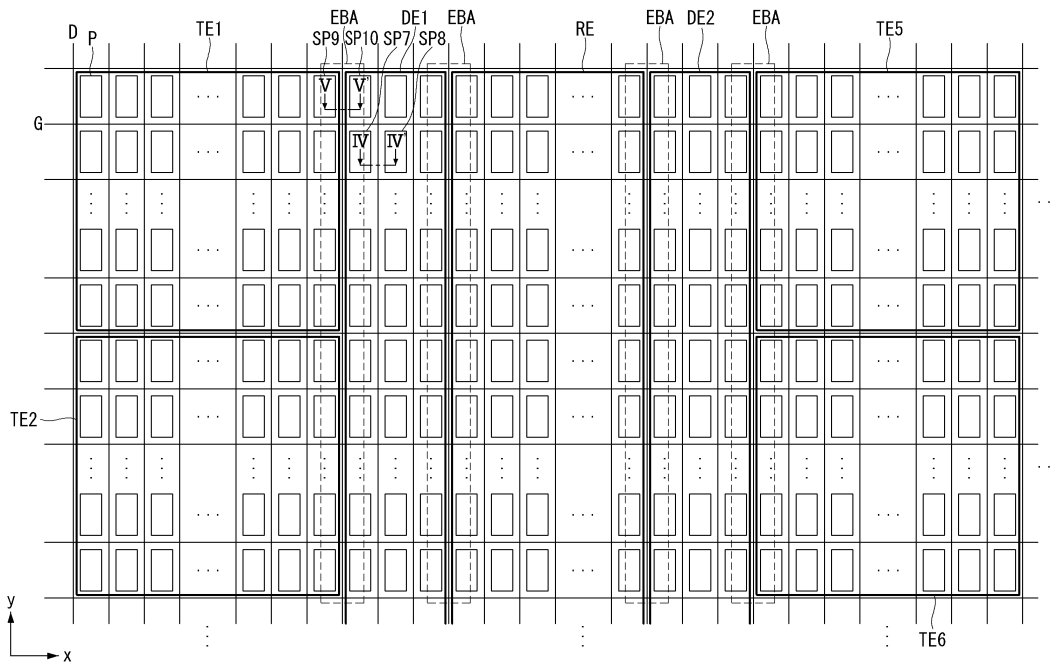
도면5



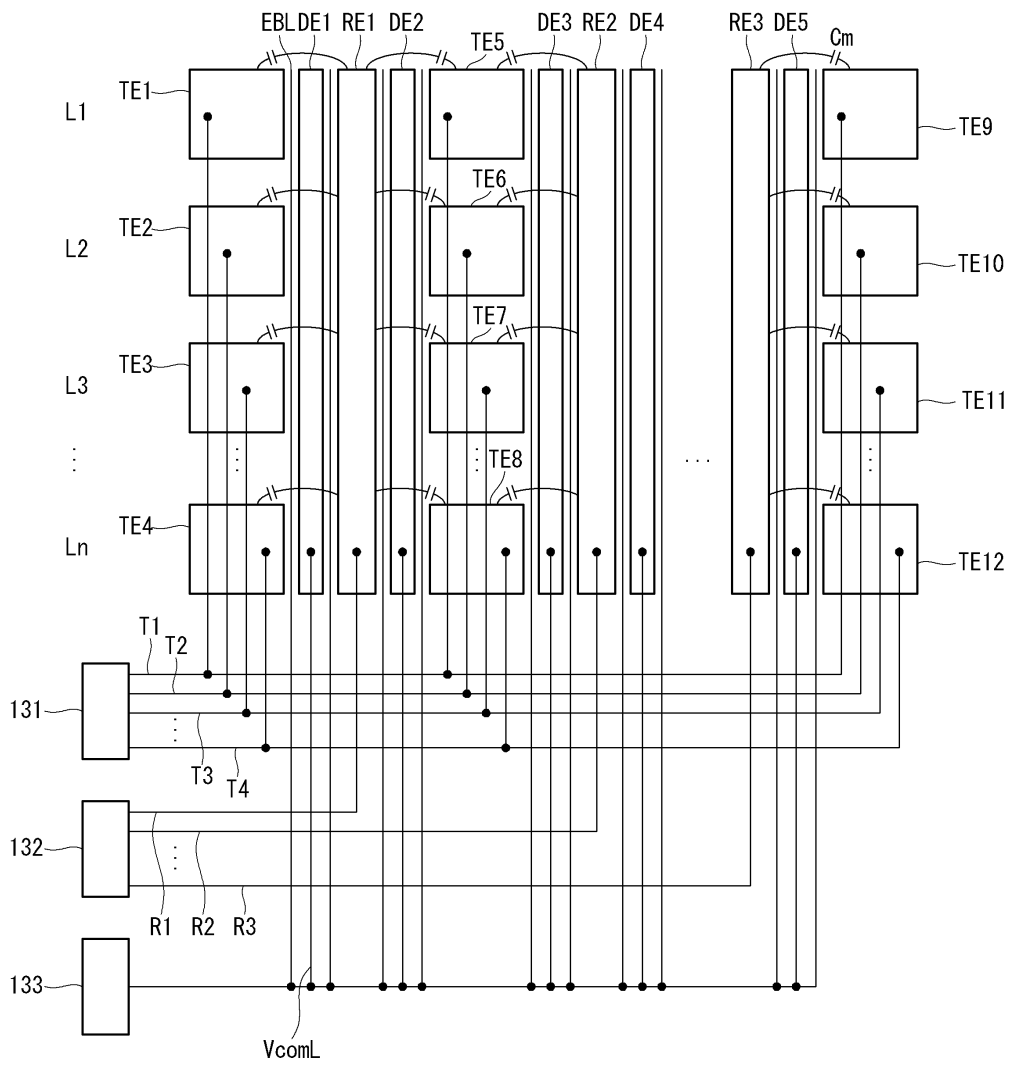
도면6



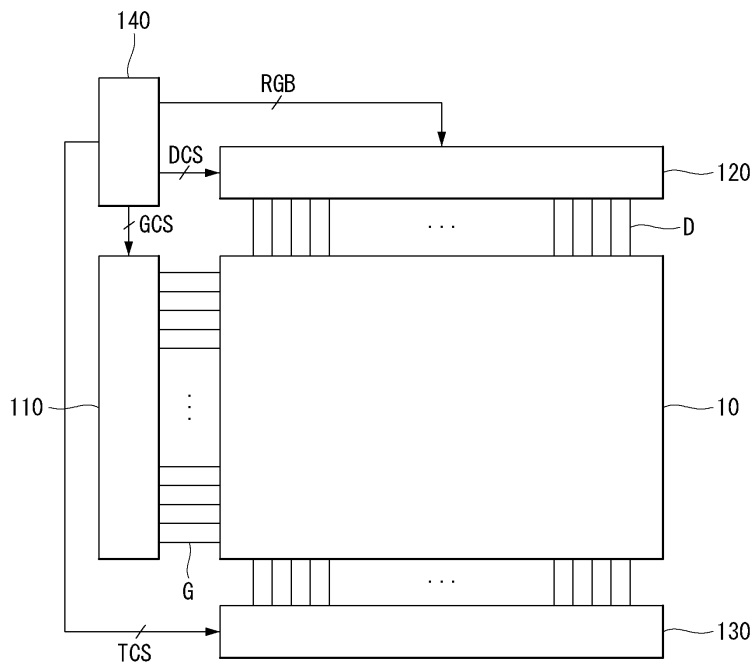
도면7



도면8



도면9



专利名称(译)	标题：液晶显示面板和使用其的液晶显示装置		
公开(公告)号	KR1020130142786A	公开(公告)日	2013-12-30
申请号	KR1020120066308	申请日	2012-06-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM TAE HWAN 김태환 PARK YONG CHAN 박용찬 HWANG SANG SOO 황상수		
发明人	김태환 박용찬 황상수		
IPC分类号	G09G3/36 G06F3/041		
CPC分类号	G06F3/044 G06F3/0412 G06F3/0416 G09G3/36		
其他公开文献	KR101490703B1		
外部链接	Espacenet		

摘要(译)

本发明提供了使用该液晶显示器的液晶显示器，该液晶显示器包括能够防止黑光源的触摸传感器。根据本发明实施例的LCD面板包括其中提供数据电压的数据线，提供栅极脉冲的栅极线，以及包括布置在形成区域中的多个子像素的像素阵列，以及具有数据的tx线具有栅极线的交叉结构的线。并且每个间隔的Tx电极和Rx电极可以设置有包括电场截止线的电场截止区域，在该电场截止区域中提供与数据电压和触摸驱动信号不同的电平的电压。Tx线连接到Tx电极，提供触摸驱动信号，Rx线连接到Rx电极。

