

특허청구의 범위

청구항 1

다수의 화소영역을 갖는 표시영역과 이의 외측으로 패드부를 구비한 비표시영역이 정의되며 상기 표시영역 내에 다수의 화소영역을 하나의 그룹으로 하는 터치블럭이 다수개 정의된 기판 상의 각 화소영역의 경계에 제 1 절연막을 개재하여 서로 교차하며 형성된 게이트 및 데이터 배선과;

각 화소영역 내에 상기 게이트 및 데이터 배선과 연결되며 형성된 박막트랜지스터와;

유기절연물질로 이루어지며, 상기 박막트랜지스터 위로 상기 박막트랜지스터의 드레인 전극을 노출시키는 제 1 드레인 콘택홀 형성된 제 1 보호층과;

상기 제 1 보호층 위로 상기 각 터치블럭 별로 이격하며 형성된 공통전극과;

상기 공통전극 위로 상기 게이트 배선과 중첩하도록 형성된 x센싱배선 및 상기 데이터 배선과 중첩하도록 형성된 y센싱배선과;

상기 공통전극과 x센싱배선 및 y센싱배선 위로 상기 기판 전면에서 형성되며, 상기 드레인 전극을 노출시키는 제 2 드레인 콘택홀을 가지며 형성된 제 2 보호층과;

상기 제 2 보호층 위로 상기 제 2 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며 각 화소영역 별로 형성되며, 다수의 바(bar) 형태의 개구를 갖는 화소전극

을 포함하며, 상기 비표시영역과 패드부에 있어 상기 게이트 배선이 형성된 동일한 층에 보조 데이터 링크 패턴이 구비되며, 상기 제 1 절연막에는 상기 보조 데이터 링크 패턴의 양끝단을 각각 노출시키는 제 1 및 제 2 링크 콘택홀이 구비되며, 상기 데이터 배선이 형성된 층에 상기 데이터 배선과 연결되며 상기 제 1 링크 콘택홀을 통해 상기 보조 데이터 링크 패턴과 접촉하는 제 1 데이터 링크 배선과, 이와 이격하여 상기 제 2 링크 콘택홀을 통해 상기 보조 데이터 링크 패턴과 접촉하는 제 2 데이터 링크 배선이 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 2

제 1 항에 있어서,

상기 각 터치블럭은 상기 게이트 배선의 연장방향으로 이웃한 터치블럭과 상기 x센싱배선에 의해 연결되며,

상기 각 터치블럭은 이격하는 제 1 및 제 3 영역과, 상기 제 1 및 제 3 영역 사이에 상기 데이터 배선의 연장방향으로 이웃한 터치블럭과 상기 y센싱배선에 의해 연결된 제 2 영역으로 구성되며,

상기 공통전극은 상기 각 터치블럭 내에서 상기 제 1, 2, 3 영역별로 분리 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 3

제 2 항에 있어서,

상기 터치블럭 내에서 상기 제 1 및 제 3 영역에 형성된 상기 x센싱배선은 상기 제 1 영역과 제 2 영역의 경계, 상기 제 2 영역과 제 3 영역의 경계에서는 끊긴 형태로 이격하며 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 4

제 3 항에 있어서,

상기 게이트 전극은 상기 제 1 절연막의 하부에 상기 데이터 배선은 상기 제 1 절연막의 상부에 형성되며,

상기 제 1 절연막 상에 상기 게이트 배선과 나란하게 상기 게이트 배선이 형성된 층에 이와 동일한 물질로 상기 각 터치블럭별로 형성된 센싱보조배선을 포함하며,

상기 각 터치블럭 내에서 상기 x센싱배선과 상기 센싱보조배선이 연결되며 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 5

제 4 항에 있어서,

상기 제 1 보호층에는 상기 각 터치블럭 별로 상기 x센싱배선의 끝단에 대응하는 상기 제 1 절연막을 노출시키는 제 1 콘택홀이 구비되며,

상기 제 2 보호층에는 상기 제 1 콘택홀 내부에서 상기 x센싱배선의 끝단을 노출시키는 제 2 콘택홀이 구비되며,

상기 제 1 절연막에는 상기 제 1 콘택홀이 연장된 형태로 상기 센싱보조배선의 끝단을 노출시키는 제 3 콘택홀이 구비되며,

서로 연결된 상기 제 2 및 제 3 콘택홀을 통해 노출된 상기 x센싱배선의 끝단과 상기 센싱보조배선의 끝단은 상기 화소전극을 이루는 동일한 물질로 이루어진 연결패턴과 동시에 접촉하며 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 6

제 5 항에 있어서,

상기 공통전극은 상기 박막트랜지스터가 형성된 부분에 대응하여 제 1 개구가 형성되며, 상기 제 1 콘택홀에 대응하여 이보다 더 큰 면적을 갖는 제 2 개구가 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 7

제 6 항에 있어서,

상기 터치블럭 중 상기 게이트 배선의 연장방향으로 동일한 라인상에 형성되는 터치블럭은 상기 x센싱 배선에 의해 모두 전기적으로 연결되며,

상기 터치블럭 중 상기 데이터 배선의 연장방향으로 동일한 라인 상에 형성되는 터치블럭은 상기 y센싱 배선에 의해 모두 전기적으로 연결되도록 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 8

제 1 항에 있어서,

상기 비표시영역에는 상기 게이트 배선이 형성된 동일한 층에 상기 게이트 배선과 연결된 게이트 링크배선이 형성되며, 상기 패드부에는 상기 게이트 링크배선과 연결된 게이트 패드전극이 형성되며,

상기 패드부에는 상기 데이터 배선이 형성된 동일한 층에 상기 제 2 데이터 링크 배선과 연결된 데이터 패드전극이 형성되며,

상기 제 1 보호층은 상기 패드부를 노출시키며 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 9

제 8 항에 있어서,

상기 제 2 보호층에는 상기 데이터 패드전극을 노출시키는 데이터 패드 콘택홀이 구비되며,

상기 제 2 보호층과 상기 제 1 절연막에는 상기 게이트 패드전극을 노출시키는 게이트 패드 콘택홀이 구비되며,

상기 제 2 보호층 상부에는 상기 화소전극을 이루는 동일한 물질로 상기 데이터 패드 콘택홀을 통해 상기 데이터 패드전극과 접촉하는 보조 데이터 패드전극과, 상기 게이트 패드 콘택홀을 통해 상기 게이트 패드전극과 접촉하는 보조 게이트 패드전극이 형성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 10

제 1 항에 있어서,

상기 박막트랜지스터는 제 2 절연막 상에 순차 적층된 형태로 순수 폴리실리콘의 제 1 반도체영역과 이의 양측에 불순물이 도핑된 폴리실리콘의 제 2 반도체층으로 구성된 반도체층과, 게이트 절연막과, 상기 제 1 반도체영역에 대응하여 게이트 전극과, 상기 제 2 반도체영역을 노출시키는 반도체층 콘택홀을 구비한 상기 제 1 절연막과, 서로 이격하며 상기 제 2 반도체영역과 각각 접촉하는 소스 전극 및 상기 드레인 전극으로 구성된 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 11

제 1 항, 제 5 항 및 제 8 항 중 어느 하나의 항에 있어서,

상기 공통전극과 상기 화소전극은 투명 도전성 물질로 이루어진 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판.

청구항 12

다수의 화소영역을 갖는 표시영역과 이의 외측으로 비표시영역이 정의되며 상기 표시영역 내에 다수의 화소영역을 하나의 그룹으로 하는 터치블럭이 다수개 정의된 기판 상의 각 화소영역의 경계에 제 1 절연막을 개재하여 서로 교차하는 게이트 배선 및 데이터 배선과 이들 두 배선과 연결된 박막트랜지스터를 형성하는 단계와;

상기 박막트랜지스터 위로 유기절연물질로 이루어지며 상기 박막트랜지스터 위로 상기 박막트랜지스터의 드레인 전극을 노출시키는 제 1 드레인 콘택홀이 구비되며 상기 패드부를 노출시키는 제 1 보호층을 형성하는 단계와;

상기 제 1 보호층 위로 상기 각 터치블럭 별로 이격하는 공통전극을 형성하는 단계와;

상기 공통전극 위로 상기 게이트 배선과 중첩하는 x센싱배선 및 상기 데이터 배선과 중첩하는 y센싱배선을 형성하는 단계와;

상기 공통전극과 x센싱배선 및 y센싱배선 위로 전면에 상기 제 1 드레인 콘택홀과 연결되어 상기 드레인 전극을 노출시키는 제 2 드레인 콘택홀이 구비된 제 2 보호층을 형성하는 단계와;

기 제 2 보호층 위로 상기 제 2 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며 각 화소영역 별로 다수의 바(bar) 형태의 개구를 갖는 화소전극을 형성하는 단계를 포함하며,

상기 게이트 배선을 형성하는 단계는 상기 비표시영역과 패드부에 보조 데이터 링크 패턴을 형성하는 단계를 포함하고, 상기 제 1 절연막을 형성하는 단계는 상기 보조 데이터 링크 패턴의 양끝단을 각각 노출시키는 제 1 및 제 2 링크 콘택홀을 형성하는 단계를 포함하며, 상기 데이터 배선을 형성하는 단계는 상기 데이터 배선과 연결되며 상기 제 1 링크 콘택홀을 통해 상기 보조 데이터 링크 패턴과 접촉하는 제 1 데이터 링크 배선과, 이와 이격하여 상기 제 2 링크 콘택홀을 통해 상기 보조 데이터 링크 패턴과 접촉하는 제 2 데이터 링크 배선을 형성하

는 단계를 포함하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 13

제 12 항에 있어서,

상기 각 터치블럭은 상기 게이트 배선의 연장방향으로 이웃한 터치블럭과 상기 x센싱배선에 의해 연결되며,

상기 각 터치블럭은 이격하는 제 1 및 제 3 영역과, 상기 제 1 및 제 3 영역 사이에 상기 데이터 배선의 연장방향으로 이웃한 터치블럭과 상기 y센싱배선에 의해 연결된 제 2 영역으로 구성되며,

상기 공통전극은 상기 각 터치블럭 내에서 상기 제 1, 2, 3 영역별로 분리 형성하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 14

제 13 항에 있어서,

상기 터치블럭 내에서 상기 제 1 및 제 3 영역에 형성된 상기 x센싱배선은 상기 제 1 영역과 제 2 영역의 경계, 상기 제 2 영역과 제 3 영역의 경계에서는 끊긴 형태로 이격하도록 형성하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 15

제 14 항에 있어서,

상기 게이트 전극은 상기 제 1 절연막의 하부에 상기 데이터 배선은 상기 제 1 절연막의 상부에 형성하며,

상기 게이트 배선을 형성하는 단계는 상기 제 1 절연막 상에 상기 게이트 배선과 나란하게 상기 각 터치블럭별로 센싱보조배선을 형성하는 단계를 포함하며,

상기 각 터치블럭 내에서 상기 x센싱배선과 상기 센싱보조배선이 연결되도록 형성하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 16

제 15 항에 있어서,

상기 제 1 보호층을 형성하는 단계는, 상기 각 터치블럭 별로 상기 x센싱배선의 끝단에 대응하는 상기 제 1 절연막을 노출시키는 제 1 콘택홀이 구비되도록 하며,

상기 제 2 보호층을 형성하는 단계는, 상기 제 1 콘택홀 내부에서 상기 x센싱배선의 끝단을 노출시키는 제 2 콘택홀이 구비되도록 하며,

상기 제 1 절연막을 형성하는 단계는, 상기 제 1 콘택홀이 연장된 형태로 상기 센싱보조배선의 끝단을 노출시키는 제 3 콘택홀이 구비되도록 하며,

상기 화소전극을 형성하는 단계는, 서로 연결된 상기 제 2 및 제 3 콘택홀을 통해 노출된 상기 x센싱배선의 끝단과 상기 센싱보조배선의 끝단과 동시에 접촉하는 연결패턴을 형성하는 단계를 포함하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 17

제 16 항에 있어서,

상기 공통전극은 상기 박막트랜지스터가 형성된 부분에 대응하여 제 1 개구를 가지며, 상기 제 1 콘택홀에 대응하여 이보다 더 큰 면적을 갖는 제 2 개구가 구비되도록 형성하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 18

제 17 항에 있어서,

상기 터치블럭 중 상기 게이트 배선의 연장방향으로 동일한 라인상에 형성되는 터치블럭은 상기 x센싱배선에 의해 모두 전기적으로 연결되며,

상기 터치블럭 중 상기 데이터 배선의 연장방향으로 동일한 라인 상에 형성되는 터치블럭은 상기 y센싱배선에 의해 모두 전기적으로 연결되도록 형성하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 19

제 12 항에 있어서,

상기 게이트 배선을 형성하는 단계는, 상기 비표시영역에 상기 게이트 배선과 연결된 게이트 링크배선을 형성하고 동시에 상기 패드부에 상기 게이트 링크배선과 연결된 게이트 패드전극을 형성하는 단계를 포함하며,

상기 데이터 배선을 형성하는 단계는, 상기 패드부에 상기 제 2 데이터 링크배선과 연결된 데이터 패드전극을 형성하는 단계를 포함하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 20

제 19 항에 있어서,

상기 제 2 보호층을 형성하는 단계는, 상기 데이터 패드전극을 노출시키는 데이터 패드 콘택홀과, 상기 제 2 보호층 더불어 이의 하부에 위치하는 상기 제 1 절연막을 동시에 패터닝함으로써 상기 게이트 패드전극을 노출시키는 게이트 패드 콘택홀을 형성하는 단계를 포함하며,

상기 화소전극을 형성하는 단계는, 상기 제 2 보호층 상부에 상기 데이터 패드 콘택홀을 통해 상기 데이터 패드전극과 접촉하는 보조 데이터 패드전극과, 상기 게이트 패드 콘택홀을 통해 상기 게이트 패드전극과 접촉하는 보조 게이트 패드전극을 형성하는 단계를 포함하는 것이 특징인 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

청구항 21

제 12 항에 있어서,

상기 박막트랜지스터를 형성하는 단계는,

제 1 절연막 상에 순수 비정질 실리콘층을 형성하는 단계와;

상기 순수 비정질 실리콘층을 폴리실리콘층으로 결정화하는 단계와;

상기 폴리실리콘층을 패터닝하여 폴리실리콘의 반도체층을 형성하는 단계와;

상기 폴리실리콘의 반도체층 위로 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 위로 상기 폴리실리콘의 반도체층의 중앙부에 상기 게이트 배선과 연결된 게이트 전극을 형성하는 단계와;

상기 게이트 전극을 도핑 마스크로 하여 불순물 도핑을 실시하여 상기 게이트 전극 외측으로 노출된 부분의 상

기 반도체층을 불순물 폴리실리콘층으로 변경하는 단계와;

상기 게이트 전극 위로 상기 게이트 전극 양측으로 상기 불순물 폴리실리콘의 반도체층을 각각 노출시키는 반도체층 콘택홀을 갖는 상기 제 1 절연막을 형성하는 단계와;

상기 제 1 절연막 위로 상기 반도체층 콘택홀을 통해 상기 불순물 폴리실리콘의 반도체층과 각각 접촉하는 소스 전극 및 상기 드레인 전극을 형성하는 단계

를 포함하는 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법.

명세서

기술분야

[0001] 본 발명은 액정표시장치에 관한 것이며, 특히 화소전극 패터닝 시 남게되는 잔막에 의한 배선간 쇼트를 방지할 수 있는 터치센서 인셀 타입 액정표시장치용 어레이 기판 및 이의 제조방법에 관한 것이다.

배경기술

[0002] 최근에 액정표시장치는 소비전력이 낮고, 휴대성이 양호한 기술 집약적이며, 부가가치가 높은 차세대 첨단 디스플레이(display)소자로 각광받고 있다.

[0003] 이러한 액정표시장치 중에서도 각 화소(pixel)별로 전압의 온(on),오프(off)를 조절할 수 있는 스위칭 소자인 박막트랜지스터가 구비된 액티브 매트릭스형 액정표시장치가 해상도 및 동영상 구현능력이 뛰어나 가장 주목받고 있다.

[0004] 일반적으로, 액정표시장치는 박막트랜지스터 및 화소전극을 형성하는 어레이 기판 제조 공정과 컬러필터 및 공통 전극을 형성하는 컬러필터 기판 제조 공정을 통해 각각 어레이 기판 및 컬러필터 기판을 형성하고, 이들 두 기판 사이에 액정을 개재하는 셀 공정을 거쳐 완성된다.

[0005] 좀 더 자세히, 일반적인 액정표시장치의 분해사시도인 도 1을 참조하여 설명하면, 액정층(30)을 사이에 두고 어레이 기판(10)과 컬러필터 기판(20)이 대면 합착된 구성을 갖는데, 이중 하부의 어레이 기판(10)은 투명한 기판(12)의 상면으로 중형 교차 배열되어 다수의 화소영역(P)을 정의하는 복수개의 게이트 배선(14)과 데이터 배선(16)을 포함하며, 이들 두 배선(14, 16)의 교차지점에는 박막트랜지스터(Tr)가 구비되어 각 화소영역(P)에 마련된 화소전극(18)과 일대일 대응 접속되어 있다.

[0006] 또한, 상기 어레이 기판(10)과 마주보는 상부의 컬러필터 기판(20)은 투명기판(22)의 배면으로 상기 게이트 배선(14)과 데이터 배선(16) 그리고 박막트랜지스터(Tr) 등의 비표시영역을 가리도록 각 화소영역(P)을 둘러싸는 격자 형상의 블랙매트릭스(25)가 형성되어 있으며, 이들 격자 내부에서 각 화소영역(P)에 대응되게 순차적으로 반복 배열된 적(R), 녹(G), 청(B)색의 컬러필터 패턴(26a, 26b, 26c)을 포함하는 컬러필터층(26)이 형성되어 있으며, 상기 블랙매트릭스(25)와 컬러필터층(26)의 전면에 걸쳐 투명한 공통전극(28)이 구비되어 있다.

[0007] 그리고, 도면상에 도시되지는 않았지만, 이들 두 기판(10, 20)은 그 사이로 개재된 액정층(30)의 누설을 방지하기 위하여 가장자리 따라 실링제(sealant) 등으로 봉합된 상태에서 각 기판(10, 20)과 액정층(30)의 경계부분에는 액정의 분자배열 방향에 신뢰성을 부여하는 상, 하부 배향막이 개재되며, 각 기판(10, 20)의 적어도 하나의 외측면에는 편광판(미도시)이 구비되어 있다.

[0008] 또한, 어레이 기판(10)의 외측면으로는 백라이트(back-light)가 구비되어 빛을 공급하는 바, 게이트 배선(14)으로 박막트랜지스터(Tr)의 온(on)/오프(off) 신호가 순차적으로 스캔 인가되어 선택된 화소영역(P)의 화소전극(18)에 데이터배선(16)의 화상신호가 전달되면 공통전극(28)과 화소전극(18) 사이의 수직전계에 의해 그 사이의 액정분자가 구동되고, 이에 따른 빛의 투과율 변화로 여러 가지 화상을 표시할 수 있다.

[0009] 하지만 전술한 구성을 갖는 액정표시장치는 시야각 특성이 우수하지 못하므로 근래 들어서는 동일한 어레이 기판에 공통전극과 화소전극이 배치되어 수평전계에 의해 액정분자를 구동하는 횡전계형 또는 프린지 전계에 의해 구동되는 프린지 필드 스위칭 모드 액정표시장치가 제안되었다.

[0010] 그리고, 이러한 횡전계형 및 프린지 필드 스위칭 모드 액정표시장치는 TV, 프로젝터, 휴대폰, PDA 등 다양한 응용제품에 이용되고 있으며, 이러한 응용제품들은 최근에 화면을 터치하여 동작할 수 있도록 터치 기능이 기본적인

으로 장착되고 있는 실정이다. 이렇게 터치 기능이 구비된 액정표시장치를 통상 터치센서 인셀 타입 액정표시장치라 칭하고 있다.

[0011] 터치센서 인셀 타입 액정표시장치용 어레이 기판에는 터치 센싱 기능 수행을 위해 전술 바와 같은 액정표시장치의 일반적인 구성 요소 일레로 게이트 및 데이터 배선 이외에 추가적으로 사용자의 터치 시 이를 감지하는 다수의 터치 블록과 이와 연결된 센싱 배선의 구성이 더욱 필요로 되고 있다.

[0012] 따라서, 이러한 구성을 갖는 터치센서 인셀 타입 액정표시장치용 어레이 기판은 통상 우수한 이동도 특성을 갖는 폴리실리콘을 반도체층으로 하는 박막트랜지스터가 구비되는 경우 통상 11회의 마스크 공정을 진행하고 있다.

[0013] 이러한 터치 인셀 타입 액정표시장치용 어레이 기판에는 상기 절연층으로서 게이트 절연막, 층간절연막, 보조 절연층 및 제 1, 2 보호층이 구비되고 있는 실정이다.

[0014] 이때, 이러한 절연층 중 상기 보조 절연층은 금속물질로 이루어진 구성요소 예를들면 데이터 배선과 소스 및 드레인 전극과 유기절연물질로 이루어진 제 1 보호층과의 접착력 향상을 위해 무기절연물질을 증착함으로써 형성되고 있는데, 이러한 보조 절연층은 생략함으로써 총 2개만을 형성하는 구성을 갖도록 하기 위해 노력하고 있다.

[0015] 하지만, 이렇게 무기절연물질로 이루어진 보조 절연층을 삭제하는 경우 유기절연물질로 이루어지는 제 1 보호층이 형성되지 않아 노출되는 패드부에 있어서 화소전극을 패터닝하는 단계에서 단차가 높은 제 1 보호층의 끝단에 대응하여 남게되는 잔사에 기인하여 특히 데이터 링크 배선간 쇼트가 다발하는 문제가 발생하고 있다.

발명의 내용

해결하려는 과제

[0016] 상기 문제점을 해결하기 위해서, 본 발명에서는 제 1 보호층의 경계에서 발생하는 도성성 물질의 잔사에 의한 쇼트를 원천적으로 방지할 수 있는 터치센서 인셀 타입 액정표시장치용 어레이 기판을 제공하는 것을 그 목적으로 한다.

과제의 해결 수단

[0017] 상기 목적을 달성하기 위한 본 발명에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판은, 다수의 화소영역을 갖는 표시영역과 이의 외측으로 패드부를 구비한 비표시영역이 정의되며 상기 표시영역 내에 다수의 화소영역을 하나의 그룹으로 하는 터치블럭이 다수개 정의된 기판 상의 각 화소영역의 경계에 제 1 절연막을 개재하여 서로 교차하며 형성된 게이트 및 데이터 배선과; 각 화소영역 내에 상기 게이트 및 데이터 배선과 연결되며 형성된 박막트랜지스터와; 유기절연물질로 이루어지며, 상기 박막트랜지스터 위로 상기 박막트랜지스터의 드레인 전극을 노출시키는 제 1 드레인 콘택홀 형성된 제 1 보호층과; 상기 제 1 보호층 위로 상기 각 터치블럭 별로 이격하며 형성된 공통전극과; 상기 공통전극 위로 상기 게이트 배선과 중첩하도록 형성된 x센싱배선 및 상기 데이터 배선과 중첩하도록 형성된 y센싱배선과; 상기 공통전극과 x센싱배선 및 y센싱배선 위로 상기 기판 전면에서 형성되며, 상기 드레인 전극을 노출시키는 제 2 드레인 콘택홀을 가지며 형성된 제 2 보호층과; 상기 제 2 보호층 위로 상기 제 2 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며 각 화소영역 별로 형성되며, 다수의 바(bar) 형태의 개구를 갖는 화소전극을 포함하며, 상기 비표시영역과 패드부에 있어 상기 게이트 배선이 형성된 동일한 층에 보조 데이터 링크 패턴이 구비되며, 상기 제 1 절연막에는 상기 보조 데이터 링크 패턴의 양끝단을 각각 노출시키는 제 1 및 제 2 링크 콘택홀이 구비되며, 상기 데이터 배선이 형성된 층에 상기 데이터 배선과 연결되며 상기 제 1 링크 콘택홀을 통해 상기 보조 데이터 링크 패턴과 접촉하는 제 1 데이터 링크 배선과, 이와 이격하여 상기 제 2 링크 콘택홀을 통해 상기 보조 데이터 링크 패턴과 접촉하는 제 2 데이터 링크 배선이 형성된 것이 특징이다.

[0018] 상기 각 터치블럭은 상기 게이트 배선의 연장방향으로 이웃한 터치블럭과 상기 x센싱배선에 의해 연결되며, 상기 각 터치블럭은 이격하는 제 1 및 제 3 영역과, 상기 제 1 및 제 3 영역 사이에 상기 데이터 배선의 연장방향으로 이웃한 터치블럭과 상기 y센싱배선에 의해 연결된 제 2 영역으로 구성되며, 상기 공통전극은 상기 각 터치

블럭 내에서 상기 제 1, 2, 3 영역별로 분리 형성된 것이 특징이다.

- [0019] 상기 터치블럭 내에서 상기 제 1 및 제 3 영역에 형성된 상기 x센싱배선은 상기 제 1 영역과 제 2 영역의 경계, 상기 제 2 영역과 제 3 영역의 경계에서는 끊긴 형태로 이격하며 형성된 것이 특징이다.
- [0020] 상기 게이트 전극은 상기 제 1 절연막의 하부에 상기 데이터 배선은 상기 제 1 절연막의 상부에 형성되며, 상기 제 1 절연막 상에 상기 게이트 배선과 나란하게 상기 게이트 배선이 형성된 층에 이와 동일한 물질로 상기 각 터치블럭별로 형성된 센싱보조배선을 포함하며, 상기 각 터치블럭 내에서 상기 x센싱배선과 상기 센싱보조배선이 연결되며 형성된 것이 특징이다.
- [0021] 상기 제 1 보호층에는 상기 각 터치블럭 별로 상기 x센싱배선의 끝단에 대응하는 상기 제 1 절연막을 노출시키는 제 1 콘택홀이 구비되며, 상기 제 2 보호층에는 상기 제 1 콘택홀 내부에서 상기 x센싱배선의 끝단을 노출시키는 제 2 콘택홀이 구비되며, 상기 제 1 절연막에는 상기 제 1 콘택홀이 연장된 형태로 상기 센싱보조배선의 끝단을 노출시키는 제 3 콘택홀이 구비되며, 서로 연결된 상기 제 2 및 제 3 콘택홀을 통해 노출된 상기 x센싱배선의 끝단과 상기 센싱보조배선의 끝단은 상기 화소전극을 이루는 동일한 물질로 이루어진 연결패턴과 동시에 접촉하며 형성된 것이 특징이다.
- [0022] 상기 공통전극은 상기 박막트랜지스터가 형성된 부분에 대응하여 제 1 개구가 형성되며, 상기 제 1 콘택홀에 대응하여 이보다 더 큰 면적을 갖는 제 2 개구가 형성된 것이 특징이다.
- [0023] 상기 터치블럭 중 상기 게이트 배선의 연장방향으로 동일한 라인상에 형성되는 터치블럭은 상기 x센싱배선에 의해 모두 전기적으로 연결되며, 상기 터치블럭 중 상기 데이터 배선의 연장방향으로 동일한 라인 상에 형성되는 터치블럭은 상기 y센싱배선에 의해 모두 전기적으로 연결되도록 형성된 것이 특징이다.
- [0024] 상기 비표시영역에는 상기 게이트 배선이 형성된 동일한 층에 상기 게이트 배선과 연결된 게이트 링크배선이 형성되며, 상기 패드부에는 상기 게이트 링크배선과 연결된 게이트 패드전극이 형성되며, 상기 패드부에는 상기 데이터 배선이 형성된 동일한 층에 상기 제 2 데이터 링크 배선과 연결된 데이터 패드전극이 형성되며, 상기 제 1 보호층은 상기 패드부를 노출시키며 형성된 것이 특징이다.
- [0025] 상기 제 2 보호층에는 상기 데이터 패드전극을 노출시키는 데이터 패드 콘택홀이 구비되며, 상기 제 2 보호층과 상기 제 1 절연막에는 상기 게이트 패드전극을 노출시키는 게이트 패드 콘택홀이 구비되며, 상기 제 2 보호층 상부에는 상기 화소전극을 이루는 동일한 물질로 상기 데이터 패드 콘택홀을 통해 상기 데이터 패드전극과 접촉하는 보조 데이터 패드전극과, 상기 게이트 패드 콘택홀을 통해 상기 게이트 패드전극과 접촉하는 보조 게이트 패드전극이 형성된 것이 특징이다.
- [0026] 상기 박막트랜지스터는 제 2 절연막 상에 순차 적층된 형태로 순수 폴리실리콘의 제 1 반도체영역과 이의 양측에 불순물이 도핑된 폴리실리콘의 제 2 반도체층으로 구성된 반도체층과, 게이트 절연막과, 상기 제 1 반도체영역에 대응하여 게이트 전극과, 상기 제 2 반도체영역을 노출시키는 반도체층 콘택홀을 구비한 상기 제 1 절연막과, 서로 이격하며 상기 제 2 반도체영역과 각각 접촉하는 소스 전극 및 상기 드레인 전극으로 구성된 것이 특징이다.
- [0027] 상기 공통전극과 상기 화소전극은 투명 도전성 물질로 이루어진 것이 특징이다.
- [0028] 본 발명에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법은, 다수의 화소영역을 갖는 표시영역과 이의 외측으로 비표시영역이 정의되며 상기 표시영역 내에 다수의 화소영역을 하나의 그룹으로 하는 터치블럭이 다수개 정의된 기판 상의 각 화소영역의 경계에 제 1 절연막을 개재하여 서로 교차하는 게이트 배선 및 데이터 배선과 이들 두 배선과 연결된 박막트랜지스터를 형성하는 단계와; 상기 박막트랜지스터 위로 유기절연물질로 이루어지며 상기 박막트랜지스터 위로 상기 박막트랜지스터의 드레인 전극을 노출시키는 제 1 드레인 콘택홀이 구비되며 상기 패드부를 노출시키는 제 1 보호층을 형성하는 단계와; 상기 제 1 보호층 위로 상기 각 터치블럭 별로 이격하는 공통전극을 형성하는 단계와; 상기 공통전극 위로 상기 게이트 배선과 중첩하는 x센싱배선 및 상기 데이터 배선과 중첩하는 y센싱배선을 형성하는 단계와; 상기 공통전극과 x센싱배선 및 y센싱배선 위로 전면에서 상기 제 1 드레인 콘택홀과 연결되어 상기 드레인 전극을 노출시키는 제 2 드레인 콘택홀이 구비된 제 2 보호층을 형성하는 단계와; 상기 제 2 보호층 위로 상기 제 2 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며 각 화소영역 별로 다수의 바(bar) 형태의 개구를 갖는 화소전극을 형성하는 단계를 포함하며, 상기 게이트 배선을 형성하는 단계는 상기 비표시영역과 패드부에 보조 데이터 링크 패턴을 형성하는 단계를 포함하고, 상기 제 1 절연막을 형성하는 단계는 상기 보조 데이터 링크 패턴의 양끝단을 각각 노출시키는 제 1 및 제 2 링크 콘택홀을 형성하는 단계를 포함하며, 상기 데이터 배선을 형성하는 단계는 상기 데이터 배선과 연결되며 상

기 제 1 링크 콘택홀을 통해 상기 보조 데이터 링크 패턴과 접촉하는 제 1 데이터 링크 배선과, 이와 이격하여 상기 제 2 링크 콘택홀을 통해 상기 보조 데이터 링크 패턴과 접촉하는 제 2 데이터 링크 배선을 형성하는 단계를 포함하는 것이 특징이다.

- [0029] 상기 각 터치블럭은 상기 게이트 배선의 연장방향으로 이웃한 터치블럭과 상기 x센싱배선에 의해 연결되며, 상기 각 터치블럭은 이격하는 제 1 및 제 3 영역과, 상기 제 1 및 제 3 영역 사이에 상기 데이터 배선의 연장방향으로 이웃한 터치블럭과 상기 y센싱배선에 의해 연결된 제 2 영역으로 구성되며, 상기 공통전극은 상기 각 터치블럭 내에서 상기 제 1, 2, 3 영역별로 분리 형성하는 것이 특징이다.
- [0030] 상기 터치블럭 내에서 상기 제 1 및 제 3 영역에 형성된 상기 x센싱배선은 상기 제 1 영역과 제 2 영역의 경계, 상기 제 2 영역과 제 3 영역의 경계에서는 끊긴 형태로 이격하도록 형성하는 것이 특징이다.
- [0031] 상기 게이트 전극은 상기 제 1 절연막의 하부에 상기 데이터 배선은 상기 제 1 절연막의 상부에 형성하며, 상기 게이트 배선을 형성하는 단계는 상기 제 1 절연막 상에 상기 게이트 배선과 나란하게 상기 각 터치블럭별로 센싱보조배선을 형성하는 단계를 포함하며, 상기 각 터치블럭 내에서 상기 x센싱배선과 상기 센싱보조배선이 연결되도록 형성하는 것이 특징이다.
- [0032] 상기 제 1 보호층을 형성하는 단계는, 상기 각 터치블럭 별로 상기 x센싱배선의 끝단에 대응하는 상기 제 1 절연막을 노출시키는 제 1 콘택홀이 구비되도록 하며, 상기 제 2 보호층을 형성하는 단계는, 상기 제 1 콘택홀 내부에서 상기 x센싱배선의 끝단을 노출시키는 제 2 콘택홀이 구비되도록 하며, 상기 제 1 절연막을 형성하는 단계는, 상기 제 1 콘택홀이 연장된 형태로 상기 센싱보조배선의 끝단을 노출시키는 제 3 콘택홀이 구비되도록 하며, 상기 화소전극을 형성하는 단계는, 서로 연결된 상기 제 2 및 제 3 콘택홀을 통해 노출된 상기 x센싱배선의 끝단과 상기 센싱보조배선의 끝단과 동시에 접촉하는 연결패턴을 형성하는 단계를 포함하는 것이 특징이다.
- [0033] 상기 공통전극은 상기 박막트랜지스터가 형성된 부분에 대응하여 제 1 개구를 가지며, 상기 제 1 콘택홀에 대응하여 이보다 더 큰 면적을 갖는 제 2 개구가 구비되도록 형성하는 것이 특징이다.
- [0034] 상기 터치블럭 중 상기 게이트 배선의 연장방향으로 동일한 라인상에 형성되는 터치블럭은 상기 x센싱배선에 의해 모두 전기적으로 연결되며, 상기 터치블럭 중 상기 데이터 배선의 연장방향으로 동일한 라인 상에 형성되는 터치블럭은 상기 y센싱배선에 의해 모두 전기적으로 연결되도록 형성하는 것이 특징이다.
- [0035] 상기 게이트 배선을 형성하는 단계는, 상기 비표시영역에 상기 게이트 배선과 연결된 게이트 링크배선을 형성하고 동시에 상기 패드부에 상기 게이트 링크배선과 연결된 게이트 패드전극을 형성하는 단계를 포함하며, 상기 데이터 배선을 형성하는 단계는, 상기 패드부에 상기 제 2 데이터 링크배선과 연결된 데이터 패드전극을 형성하는 단계를 포함하는 것이 특징이다.
- [0036] 상기 제 2 보호층을 형성하는 단계는, 상기 데이터 패드전극을 노출시키는 데이터 패드 콘택홀과, 상기 제 2 보호층 더불어 이의 하부에 위치하는 상기 제 1 절연막을 동시에 패터닝함으로써 상기 게이트 패드전극을 노출시키는 게이트 패드 콘택홀을 형성하는 단계를 포함하며, 상기 화소전극을 형성하는 단계는, 상기 제 2 보호층 상부에 상기 데이터 패드 콘택홀을 통해 상기 데이터 패드전극과 접촉하는 보조 데이터 패드전극과, 상기 게이트 패드 콘택홀을 통해 상기 게이트 패드전극과 접촉하는 보조 게이트 패드전극을 형성하는 단계를 포함하는 것이 특징이다.
- [0037] 상기 박막트랜지스터를 형성하는 단계는, 제 1 절연막 상에 순수 비정질 실리콘층을 형성하는 단계와; 상기 순수 비정질 실리콘층을 폴리실리콘층으로 결정화하는 단계와; 상기 폴리실리콘층을 패터닝하여 폴리실리콘의 반도체층을 형성하는 단계와; 상기 폴리실리콘의 반도체층 위로 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 위로 상기 폴리실리콘의 반도체층의 중앙부에 상기 게이트 배선과 연결된 게이트 전극을 형성하는 단계와; 상기 게이트 전극을 도핑 마스크로 하여 불순물 도핑을 실시하여 상기 게이트 전극 외측으로 노출된 부분의 상기 반도체층을 불순물 폴리실리콘층으로 변경하는 단계와; 상기 게이트 전극 위로 상기 게이트 전극 양측으로 상기 불순물 폴리실리콘의 반도체층을 각각 노출시키는 반도체층 콘택홀을 갖는 상기 제 1 절연막을 형성하는 단계와; 상기 제 1 절연막 위로 상기 반도체층 콘택홀을 통해 상기 불순물 폴리실리콘의 반도체층과 각각 접촉하는 소스 전극 및 상기 드레인 전극을 형성하는 단계를 포함한다.

발명의 효과

[0038] 본 발명에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판은 유기절연물질로 이루어지는 제 1 보호층이 형성되지 않는 패드부에 있어 게이트 배선을 형성하는 단계에서 데이터 링크 배선에 대응하여 보조 데이터 링크 배선을 형성하고, 상기 데이터 링크 배선을 제 1 보호층의 끝단을 경계로 하여 상기 보조 링크배선과 콘택홀을 통해 접촉하도록 함으로써 화소전극을 형성하는 단계에서 단차가 큰 제 1 보호층 경계에 잔사가 남게되더라도 데이터 링크배선간 쇼트를 방지할 수 있는 효과가 있다.

[0039] 잔사에 의한 배선간 쇼트 불량을 억제함으로써 불량률 저감에 의한 수율 향상의 효과가 있다.

[0040] 나아가 종래대비 2개의 보호층만을 구비함으로써 1개의 보호층을 생략할 수 있으므로 재료비 저감 및 공정 생략에 의한 단위 시간당 생산성을 향상시키는 효과가 있다.

도면의 간단한 설명

[0041] 도 1은 일반적인 액정표시장치의 분해사시도.

도 2는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판에 있어 표시영역의 박막트랜지스터를 포함하는 하나의 화소영역에 대한 평면도.

도 3은 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판에 있어 비표시영역의 패드부 및 이의 주변에 대한 평면도.

도 4는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판의 하나의 터치블럭에 대한 개략적인 평면도.

도 5는 본 발명의 실시예에 따른 터치 인셀 타입 액정표시장치용 어레이 기판에 있어 스위칭 소자인 박막트랜지스터가 형성된 부분을 포함하여 하나의 화소영역에 대한 단면도.

도 6은 도 3을 절단선 VI-VI을 따라 절단한 부분에 대한 단면도.

도 7은 도 3을 절단선 VII-VII를 따라 절단한 부분에 대한 단면도.

도 8은 본 발명의 실시예에 따른 터치 인셀 타입 액정표시장치용 어레이 기판에 있어 각 터치블럭 내에 서로 마주하는 x센싱배선과 센싱보조배선의 끝단이 위치한 부분에 대한 단면도.

도 9a 내지 9j는 본 발명의 실시예에 따른 터치 인셀 타입 액정표시장치용 어레이 기판에 있어 스위칭 소자인 박막트랜지스터가 형성된 부분을 포함하여 하나의 화소영역에 대한 제조 단계별 공정 단면도.

도 10a 내지 10j는 도 3을 절단선 VI-VI을 따라 절단한 부분에 대한 제조 단계별 공정 단면도.

도 11a 내지 도 11j는 도 3을 절단선 VII-VII를 따라 절단한 부분에 대한 제조 단계별 공정 단면도.

도 12a 내지 도 12j는 본 발명의 실시예에 따른 터치 인셀 타입 액정표시장치용 어레이 기판에 있어 각 터치블럭 내에 서로 마주하는 x센싱배선과 센싱보조배선의 끝단이 위치한 부분에 대한 제조 단계별 공정 단면도.

발명을 실시하기 위한 구체적인 내용

[0042] 이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 설명한다.

[0043] 도 2는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판에 있어 표시영역의 박막트랜지스터를 포함하는 하나의 화소영역에 대한 평면도로서, 게이트 및 데이터 배선과 중첩하는 센싱배선은 생략하였으며, 도 3은 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판에 있어 비표시영역의 패드부 및 이의 주변에 대한 평면도이며, 도 4는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판의 하나의 터치블럭에 대한 개략적인 평면도이다.

[0044] 도시한 바와 같이, 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판(101)의 표시영역에는 일방향으로 연장하는 다수의 게이트 배선(119)과, 상기 다수의 게이트 배선(119)과 교차하여 다수의 화소영역(P)을 정의하는 다수의 데이터 배선(130)이 형성되어 있다.

[0045] 또한, 상기 다수의 게이트 배선(119)과 데이터 배선(130)에 의해 둘러싸인 영역으로 정의되는 다수의 각 화소영역(P)에는 이를 정의하는 상기 게이트 및 데이터 배선(119, 130)과 연결된 박막트랜지스터(Tr)가 형성되어

있다.

- [0046] 또한, 일부의 상기 게이트 배선(119)과 데이터 배선(130)과 중첩하는 형태로 센싱배선(xs1, ys1)이 형성되고 있다. 이때, 상기 일부의 게이트 배선(119)과는 x센싱배선(xs1)이 중첩하며 형성되고 있으며, 상기 일부 데이터 배선(130)과는 y센싱배선(ys1)이 중첩하며 형성되고 있다.
- [0047] 또한, 상기 각 화소영역(P)에는 상기 박막트랜지스터(Tr)의 드레인 전극(136)과 접촉하며 다수의 바(bar) 형태의 개구(oa3)를 갖는 화소전극(160)이 형성되고 있으며, 상기 화소전극(160)을 구비한 다수의 화소영역(P)을 하나의 터치센서 단위로 하여 터치블럭(TB)이 구성되고 있다.
- [0048] 다수의 화소영역(P)을 하나의 단위로 하여 구성되는 각 터치블럭(TB)은 그 내부가 크게 3개의 영역(A1, A2, A3)으로 나뉘고 있는 것이 특징이다. 이때 각 터치블럭(TB) 내에 구비된 3개의 영역(A1, A2, A3)은 게이트 배선(119)이 연장하는 방향으로 순차적으로 제 1, 2, 3 영역(A1, A2, A3)으로 나뉘어지고 있다.
- [0049] 이때, 제 2 영역(A2)은 이의 상하로 이웃하는 터치블럭(TB)과 y센싱배선(ys1)을 통해 연결되고 있으며, 상기 제 2 영역(A2)을 기준으로 그 좌측 및 우측에 위치하는 상기 제 1 영역(A1)과 제 3 영역(A3)은 각각 이의 좌우로 위치하는 터치블럭(TB)과 x센싱배선(xs1)을 통해 연결되고 있는 것이 특징이다.
- [0050] 즉, 각 터치블럭(TB) 내의 제 1 영역(A1)은 이의 좌측에 위치하는 터치블럭(TB)의 제 3 영역(A3)과 x센싱배선(xs1)을 통해 연결되고 있으며, 제 3 영역(A3)은 이의 우측에 위치하는 터치블럭(TB)의 제 1 영역(A1)과 x센싱배선(xs1)을 통해 연결되고 있다.
- [0051] 한편, 각 터치블럭(TB) 내에서 상기 제 2 영역(A2) 내에 구비된 x센싱배선(xs1)은 바(bar) 형태로 패터닝됨으로써 각각 이의 좌측 및 우측에 위치하는 제 1 및 제 3 영역(A1, A2)에 구비된 x센싱배선(xs1)과는 단선된 구성을 갖는 것이 특징이다.
- [0052] 즉, 상기 x센싱배선(xs1)은 각 터치블럭(TB) 내의 제 1 영역(A1)과 제 2 영역(A2)의 경계, 제 3 영역(A3)과 제 2 영역(A2)의 경계에서 단선된 형태를 이루고 있는 것이 특징이다.
- [0053] 이때, x센싱배선(xs1) 자체로는 각 터치블럭(TB) 내에서 각 영역(A1, A2, A3)간의 경계에서 단선된 형태를 이루고 있지만, x센싱배선(xs1)은 전기적으로는 각 터치블럭(TB) 내에서 제 1 및 제 2 영역(A1, A2)간, 제 2 및 제 3 영역(A2, A3)간 연결되고 있는 것이 특징이다.
- [0054] 즉, 상기 제 1 영역(A1) 및 제 3 영역(A3) 내에 단선된 형태로 형성된 상기 x센싱배선(xs1)의 끝단은 각각 상기 게이트 절연막(미도시) 상에 상기 게이트 배선(119)과 이격하여 각 터치블럭(TB) 내의 제 2 영역(A2)에 형성되며 그 각각의 끝단이 각 터치블럭(TB) 내에서 제 1 및 제 3 영역(A1, A2)에 위치하는 센싱보조배선(122)의 끝단과 각각 상기 제 1 보호층(미도시)과, 제 2 보호층(미도시) 및 층간절연막(미도시)을 관통하며 서로 연결되며 형성된 제 2 및 제 1 센싱 콘택홀(158, 148)을 통해 접촉하고 있는 것이 특징이다.
- [0055] 이때, 도면에 나타내지 않았지만, 각 게이트 및 데이터 배선(119, 130)의 연장방향으로 각각 동일한 라인에 배열되는 터치블럭(TB)의 끝단에는 각각 상기 x센싱배선(xs1)과 연결된 x방향 센싱회로(미도시)와, 상기 y센싱배선(ys1)과 연결된 y방향 센싱회로(미도시)가 실장되고 있다.
- [0056] 따라서, 이러한 구성에 의해 표시영역 내의 어느 한 부분에 위치하는 터치블럭(TB)에 대해 터치가 발생하면 제 3 보호층(미도시)을 사이에 두고 서로 중첩 형성된 화소전극(165)과 공통전극(미도시)에 의해 발생한 커패시턴스의 변화를 이와 연결된 상기 x센싱배선(xs1)과 y센싱배선(ys1)을 통해 각각 상기 x방향 센싱회로(미도시)와, y방향 센싱회로(미도시)로 전달하게 됨으로써 표시영역 내에서의 터치가 발생된 부분을 인식하게 된다.
- [0057] 한편, 이러한 구성을 갖는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판(101)의 비표시영역(NA)을 살펴보면, 표시영역(AA)에서 비표시영역(NA)으로 연장되며 게이트 배선(119)의 끝단과 연결되며 게이트 링크 배선(미도시)이 구비되고 있으며, 데이터 배선(130)의 일끝단과 연결되며 데이터 링크 배선(131)이 형성되고 있다.
- [0058] 또한, 비표시영역(NA) 중 패드부(PA)에는 상기 게이트 링크 배선(미도시)과 연결되며 게이트 패드전극(미도시)이 형성되어 있으며, 상기 데이터 링크 배선(131)과 연결되며 데이터 패드전극(132)이 형성되어 있다.
- [0059] 이러한 패드부(PA)는 실질적으로 구동IC가 실장된 FPCB(flexible printed circuit board)(미도시)를 매개로 하여 외부구동회로기판(미도시)과 연결되는 부분이 되며, FPCB(미도시) 등의 실장시 불량 및 접착력을 고려하여 유기절연물질로 이루어진 절연층은 형성하지 않고 있다.

- [0060] 따라서, 비표시영역(NA)에 있어서 상기 패드부(PA)의 경계에는 유기절연물질로 이루어진 제 1 보호층(145)에 의해 상대적으로 매우 큰 단차를 갖는 부분이 발생하고 있으며, 이러한 패드부(PA) 경계에서 큰 단차 발생에 의해 기관(101) 전면에 증착되어 형성되는 공통전극(미도시)의 형성 후 이를 패터닝시 상기 공통전극(미도시)을 이루는 물질의 잔사가 남게되어 서로 이웃한 데이터 링크 배선(131)간의 쇼트 불량을 발생시키고 있다.
- [0061] 본 발명의 실시예에 있어서는, 이러한 문제를 해결하고자 상기 데이터 링크 배선(131)이 형성되고 있는 비표시영역(NA) 및 패드부(PA)에 있어서 상기 데이터 링크 배선(131)은 패드부(PA)까지 동일한 층에 동일한 물질로 연장 형성되도록 형성하지 않고 단차진 상기 패드부(PA) 경계를 기준으로 끊김이 발생되도록 형성하고 있는 것이 특징이다.
- [0062] 또한, 이러한 패드부(PA) 경계에서 끊김이 발생한 상기 데이터 링크 배선(131)의 전기적 연결을 위해 상기 게이트 배선(미도시) 및 게이트 링크 배선(미도시)이 형성되는 층에 상기 게이트 링크 배선(미도시)을 이루는 물질로 보조 데이터 링크 패턴(121)을 형성하고 있다.
- [0063] 또한, 상기 보조 데이터 링크 패턴(121)을 덮고 있는 층간절연막(미도시)에 구비된 상기 보조 데이터 링크 패턴(121)의 끝단을 각각 노출시키는 링크 콘택홀(126)을 통해 패드부(PA)의 경계를 기준으로 끊긴 상기 데이터 링크 배선(131)의 끝단이 각각 이와 중첩하는 보조 데이터 링크 패턴(121)과 접촉하도록 형성하고 있는 것이 특징이다.
- [0064] 이러한 구성에 의해 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기관(101)은 유기절연물질로 이루어진 제 1 보호층(145)에 의한 단차가 발생하는 패드부(PA) 경계에서 공통전극 패터닝 시 남게되는 잔사에 의한 이웃하는 데이터 링크 배선(131)간의 쇼트 불량을 원천적으로 방지하는 효과가 있다.
- [0065]
- [0066] 이후에는 이러한 구성을 갖는 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기관의 단면 구조에 대해 설명한다.
- [0067] 도 5는 본 발명의 실시예에 따른 터치 인셀 타입 액정표시장치용 어레이 기관에 있어 스위칭 소자인 박막트랜지스터가 형성된 부분을 포함하여 하나의 화소영역에 대한 단면도이며, 도 6은 도 3을 절단선 VI-VI을 따라 절단한 부분에 대한 단면도이며, 도 7은 도 3을 절단선 VII-VII를 따라 절단한 부분에 대한 단면도이며, 도 8은 본 발명의 실시예에 따른 터치 인셀 타입 액정표시장치용 어레이 기관에 있어 각 터치블럭 내에 서로 마주하는 x센싱배선과 센싱보조배선의 끝단이 위치한 부분에 대한 단면도이다. 설명의 편의를 위해 각 화소영역(P) 내에 박막트랜지스터(Tr)가 형성되는 영역을 소자영역(TrA)이라 정의하였으며, 다수의 화소영역(P)을 하나의 단위영역인 터치블럭(TB)으로 정의하였다.
- [0068] 도시한 바와같이, 투명한 기관(101) 상에 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiN_x)서 이루어진 버퍼층(105)이 형성되어 있다. 이때, 상기 버퍼층(105)은 상기 투명한 기관(101)이 유리재질인 경우 500℃ 이상의 고온 공정 진행 시 유리재질의 기관(101)으로부터 나오는 알칼리 이온에 의해 폴리실리콘의 반도체층(110)이 영향을 받아 박막트랜지스터(Tr)의 동작 특성의 저하가 발생할 수 있으므로 이를 방지하기 위해 형성하는 것으로 생략될 수도 있다.
- [0069] 상기 버퍼층(105) 상부로 각 화소영역(P) 내의 소자영역(TrA)에는 순수 폴리실리콘으로 이루어지며 그 중앙부는 채널을 이루는 제 1 반도체 영역(113a) 그리고 상기 제 1 반도체 영역(113a) 양측면으로 고농도의 불순물이 도핑된 제 2 반도체 영역(113b)으로 구성된 반도체층(113)이 형성되어 있다.
- [0070] 또한, 상기 반도체층(113)을 덮으며 전면에 무기절연물질로 이루어진 게이트 절연막(116)이 형성되어 있다.
- [0071] 상기 게이트 절연막(116) 위로는 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리타타늄(MoTi) 중 어느 하나 또는 둘 이상의 물질로서 단일층 또는 다층층 구조를 가지며 상기 각 화소영역(P)의 경계에 대응하여 연결되며 일방향으로 연장하며 게이트 배선(미도시)이 형성되어 있다. 이때, 상기 게이트 절연막(116) 상에는 상기 게이트 배선(미도시)과 이격하여 각 터치블럭(TB) 별로 센싱보조배선(미도시)이 형성되고 있다.
- [0072] 본 발명은 터치 센서 인셀 타입 액정표시장치용 어레이 기관(101)이므로 터치센서(미도시)를 구비하여야 한다. 이러한 터치센서(미도시)는 통상 사용자의 손가락의 터치에 반응하는 것이므로 화소영역(P) 단위로 형성될 필요 없이 다수의 화소영역(P)을 하나의 단위 즉 터치블럭(TB)으로 나누어 형성되는 것이다.

- [0073] 한편, 상기 게이트 절연막(116) 위로는 상기 반도체층(113)의 제 1 반도체 영역(113a)에 대응하여 상기 게이트 배선(미도시)과 동일한 물질로 동일한 구조를 갖는 게이트 전극(120)이 형성되어 있다.
- [0074] 또한, 표시영역(AA) 외측의 비표시영역(NA)에는 게이트 절연막(116) 위로 상기 게이트 배선(미도시)의 일끝단과 연결되며 게이트 링크 배선(미도시)이 구비되고 있으며, 상기 비표시영역(NA) 중 패드부(PA)에는 상기 게이트 링크 배선(미도시)의 일끝단과 연결되며 게이트 패드전극(미도시)이 형성되고 있다.
- [0075] 또한, 본 발명의 실시예에 있어 가장 특징적인 것으로, 상기 게이트 절연막(116) 상부로 상기 데이터 링크 배선(131)이 형성되어야 하는 부분에 대응하여 비표시영역(NA)과 상기 패드부(PA)까지 연장하며 제 1 보호층(145)이 경계를 이루는 부분으로 그 양 끝단이 각각 패드부(PA)와 표시영역(AA)에 인접하는 비표시영역(NA)에 위치하는 바(BAR) 형태를 갖는 보조 데이터 링크 패턴(121)이 형성되고 있다.
- [0076] 다음, 상기 게이트 전극(120)과 게이트 배선(미도시)과 게이트 링크 배선(미도시)과 게이트 패드전극(미도시) 및 보조 데이터 링크 패턴(121) 위로 전면에 무기절연물질로 이루어진 층간절연막(123)이 형성되어 있다. 이때, 상기 층간절연막(123)과 그 하부에 위치하는 상기 게이트 절연막(116)에는 상기 제 1 반도체영역(113a) 양측에 각각 위치한 상기 제 2 반도체영역(113b) 각각을 노출시키는 반도체층 콘택홀(125)이 구비되고 있으며, 상기 비표시영역(NA)과 패드부(PA)에 있어 상기 층간절연막(123)에는 상기 보조 데이터 링크 패턴(121)의 양 끝단을 각각 노출시키는 링크 콘택홀(126a, 126b)이 구비되고 있다.
- [0077] 다음, 상기 반도체층 콘택홀(125)과 링크 콘택홀(126a, 126b)을 구비한 상기 층간절연막(123) 상부에는 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리타타늄(MoTi) 중 어느 하나 또는 둘 이상의 물질로서 단일층 또는 다중층 구조로서 상기 게이트 배선(미도시)과 교차하여 화소영역(P)을 정의하는 데이터 배선(130)이 형성되고 있다. 이때, 상기 데이터 배선(130)이 다중층 구조를 이루는 경우 몰리브덴(Mo) 또는 몰리타타늄(MoTi)으로 이루어진 제 1 층과 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금 중 어느 하나로 이루어진 제 2 층과 몰리브덴(Mo) 또는 몰리타타늄(MoTi)으로 이루어진 제 3 층의 3층 구조로 이루어지는 것이 바람직하다. 도면에 있어서는 상기 데이터 배선(130)이 단일층 구조를 이루는 것을 일례로 나타내었다.
- [0078] 또한, 상기 층간절연막(123) 위로 상기 소자영역(TrA)에는 상기 반도체층 콘택홀(125)을 통해 노출된 상기 제 2 반도체영역(113b)과 각각 접촉하며 상기 데이터 배선(130)과 동일한 물질로 동일한 구조를 가지며 서로 이격하는 소스 및 드레인 전극(133, 136)이 형성되어 있다.
- [0079] 이때, 상기 소자영역(TrA)에 순차 적층된 상기 반도체층(113)과 게이트 절연막(116)과 게이트 전극(120)과 층간절연막(123)과 서로 이격하는 소스 및 드레인 전극(133, 136)은 스위칭 소자인 박막트랜지스터(Tr)를 이룬다.
- [0080] 한편, 상기 박막트랜지스터(Tr)는 상기 게이트 배선(미도시) 및 데이터 배선(130)과 전기적으로 연결되며 형성되어 있다. 즉, 상기 게이트 전극(120)은 상기 게이트 배선(미도시)과 연결되며 상기 소스 전극(133)은 상기 데이터 배선(130)과 연결되고 있다.
- [0081] 또한, 상기 비표시영역(NA)에 있어 상기 층간절연막(123) 상부에는 상기 데이터 배선(130)의 일끝단과 연결되며 상기 패드부(PA)의 경계에서 끊긴 형태를 갖는 데이터 링크배선(131a, 131b)이 상기 보조 데이터 링크 패턴(121)과 중첩하며 상기 링크 콘택홀(126a, 126b)을 통해 상기 보조 데이터 링크 패턴(121)과 접촉하며 형성되고 있다.
- [0082] 또한, 상기 패드부(PA)에는 상기 층간절연막(123) 위로 상기 패드부(PA)에 위치하는 상기 링크 콘택홀(126b)을 통해 상기 보조 데이터 링크 패턴(121)과 접촉하는 상기 데이터 링크배선(131b)의 일끝단과 연결되며 데이터 패드전극(132)이 형성되고 있다.
- [0083] 다음, 상기 데이터 배선(130)과 소스 및 드레인 전극(133, 136) 상부로 표시영역 전면과 상기 비표시영역(NA) 중 패드부(PA)를 제외한 영역에는 유기절연물질 예를들면 포토아크릴 또는 벤조사이클로부텐로 이루어져 그 표면이 평탄한 상태를 이루는 제 1 보호층(145)이 형성되어 있다. 이때, 상기 제 1 보호층(145)은 패드부(PA)에 대해서는 형성되지 않으므로 패드부(PA)에 있어서는 상기 데이터 패드전극(132)과 이와 연결된 데이터 링크배선(131b)는 상기 제 1 보호층(145) 외측으로 노출된 상태가 된다.
- [0084] 종래의 경우, 상기 데이터 배선과 소스 및 드레인 전극 상부에는 무기절연물질로 이루어진 보조 절연층이 형성된 후, 이의 상부에 전술한 바와같은 유기절연물질로 이루어진 제 1 보호층을 형성하고 있다. 이 경우 액정표시장치의 제조를 위해서는 보조 절연층 형성을 위한 무기절연물질의 사용이 지속적으로 발생됨으로써 비용 상승이

초래되고 있다.

- [0085] 하지만, 본 발명에 따른 실시예에 있어서는 이러한 보조 절연층을 구성하지 않음으로서 재료비 저감의 효과를 갖는다. 이 경우 보조 절연층이 생략됨으로써 금속재질로 이루어진 데이터 배선(130)과 소스 및 드레인 전극(133, 136)이 직접적으로 유기절연물질로 이루어진 상기 제 1 보호층(145)과 접촉하게 되지만, 최근의 유기절연 물질 특히 포토아크릴은 기술 발전이 이루어져 금속물질과도 접착력이 우수한 특성을 가지므로 무기절연물질로 이루어진 보조 절연층이 생략된다 하더라도 접합력 저하로 인한 문제는 발생하지 않는다.
- [0086] 한편, 표시영역(AA)에 있어 상기 제 1 보호층(145)에는 상기 박막트랜지스터(Tr)의 드레인 전극(136)을 노출시키는 제 1 드레인 콘택홀(147)이 구비되고 있으며, 또한 각 터치블럭(TB) 내에 구비된 상기 각 센싱보조배선(122)의 끝단에 대응하는 층간절연막(123)을 노출시키는 제 1 센싱 콘택홀(148)이 구비되고 있다.
- [0087] 다음, 상기 제 1 드레인 콘택홀(147) 및 제 1 센싱 콘택홀(148)을 갖는 제 1 보호층(145) 위로 투명 도전성 물질 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 이루어진 공통전극(150)이 표시영역(AA)에 대응하여 형성되고 있다.
- [0088] 이때, 상기 공통전극(150)은 각 화소영역(P) 내의 소자영역(TrA)에 대응해서는 제 1 개구(oa1)가 형성됨으로써 상기 박막트랜지스터(Tr)를 노출시키도록 형성되고 있으며, 동시에 제 1 센싱 콘택홀(148)이 형성된 부분에 대응해서는 이보다 더 큰 면적을 갖는 제 2 개구(oa2)가 형성되고 있다.
- [0089] 나아가 상기 공통전극(150)은 다수의 화소영역(P)을 하나의 단위로 한 터치블럭(TB) 별로 패터닝 된 형태로 형성되고 있는 것이 특징이다. 더욱이, 상기 공통전극(150)은 더욱 정확히는 터치블럭(TB) 내부에서 또 다시 제 1, 2 및 3 영역(도 4의 A1, A2, A3)별로 분리 형성되고 있는 것이 특징이다.
- [0090] 상기 터치블럭(TB) 별로 패터닝되어 형성된 상기 공통전극(150) 위로 상기 데이터 배선(130)을 이루는 동일한 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리타타늄(MoTi) 중 어느 하나 또는 둘 이상의 물질로서 단일층 또는 다중층 구조로서 상기 게이트 배선(미도시)과 중첩하며 x센싱배선(xs1)이 형성되고 있으며, 상기 데이터 배선(130)과 중첩하며 y센싱배선(도 4의 ys1)이 형성되고 있다.
- [0091] 이때, 상기 x센싱배선(xs1)과 상기 y센싱배선(ys1)은 각 터치블럭(TB) 내의 제 1, 2 및 3 영역(도 4의 A1, A2, A3)역 상에서는 쇼트가 발생된 형태로 형성되지만, 각 터치블럭(TB) 내에서는 제 1 및 제 3 영역(도 4의 A1, A3)만이 전기적으로 연결되고, 제 2 영역(도 4의 A2)은 전기적으로 분리된 형태가 되며, 제 2 영역(도 4의 A2)은 데이터 배선(130)의 연장방향으로 이웃한 터치블럭(TB) 내의 제 2 영역(도 5의 A2)간에만 전기적으로 연결된 구성을 갖게 되므로 각 영역(도 4의 A1, A2, A3) 내에서 상기 x센싱배선(xs1)과 y센싱배선(ys1)이 쇼트된 구성을 갖는다 하여도 문제되지 않는다.
- [0092] 한편, 상기 x센싱배선(xs1)은 각 터치블럭(TB) 내에서 그 끝단이 각각 상기 센싱보조배선(122)의 끝단에 대응하여 상기 층간절연막(123)을 노출시키는 제 1 센싱 콘택홀(148) 내부에 위치하고 있는 것이 특징이다.
- [0093] 다음, 상기 공통전극(150)과 x, y센싱배선(xs1, ys1) 상부로 전면에 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)으로서 제 2 보호층(155)이 형성되고 있다.
- [0094] 이때, 상기 제 2 보호층(155)에는 소자영역(TrA)에 있어서 상기 드레인 전극(136)을 노출시키는 제 2 드레인 콘택홀(157)이 구비되고 있으며, 상기 패드부(PA)에 있어서는 상기 데이터 패드전극(132)에 대응하여 상기 데이터 패드전극(132)을 노출시키는 데이터 패드 콘택홀(159)이 구비되고 있다.
- [0095] 또한, 상기 패드부(PA)에는 상기 제 2 보호층(155)과 더불어 층간절연막(123)까지 함께 패터닝됨으로써 상기 게이트 패드전극(미도시)을 노출시키는 게이트 패드 콘택홀(미도시)이 구비되고 있으며, 각 터치블럭(TB) 내부에는 상기 제 1 센싱 콘택홀(148)에 대응하여 이와 연결되는 형태로 상기 제 2 보호층(155)과 그 하부의 층간절연막(123)이 함께 패터닝됨으로써 각각 서로 인접하는 상기 보조센싱배선(122)의 일 끝단과 상기 x센싱배선(xs1)의 일 끝단을 동시에 노출시키는 제 2 센싱 콘택홀(158)이 구비되고 있다.
- [0096] 다음, 상기 제 2 보호층(155) 위로는 투명 도전성 물질 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)각 화소영역(P) 내에 상기 제 2 드레인 콘택홀(157)을 통해 상기 드레인 전극(136)과 접촉하는 화소전극(160)이 각각 형성되고 있다. 이때, 상기 화소전극(160)에는 다수의 바(bar) 형태의 제 3 개구(op3)가 구비됨으로서 구동전압 인가 시 상기 공통전극(150)과 더불어 프린지 필드를 발생시키게 된다.
- [0097] 또한, 패드부(PA)에 있어서는 상기 화소전극(160)을 이루는 동일한 물질로서 상기 제 2 보호층(155) 위로 상기

게이트 패드 콘택홀(미도시)을 통해 각각의 상기 게이트 패드전극(미도시)과 접촉하는 보조 게이트 패드전극(미도시)이 형성되고 있으며, 상기 데이터 패드 콘택홀(159)을 통해 상기 데이터 패드전극(132)과 접촉하며 보조 데이터 패드전극(165)이 형성되고 있다.

[0098] 또한, 각 터치블럭(TB) 내부에는 각각 상기 제 2 센싱 콘택홀(158)을 통해 노출된 상기 센싱보조배선(122)의 일 끝단과 x센싱배선(xs1)의 일 끝단과 동시에 접촉하는 연결패턴(163)이 아일랜드 형태로 구비됨으로써 본 발명의 실시예에 따른 터치센서 인셀 타입 액정표시장치용 어레이 기판(101)이 완성되고 있다.

[0099] 이러한 구성에 의해 실질적으로 각 터치블럭(TB) 내에서 제 1, 2, 3 영역(도 4의 A1, A2, A3)에서 x센싱배선(xs1)이 상기 y센싱배선(ys1)과 쇼트없이 전기적으로 연결된 상태를 이루게 된다.

[0100] 이때, 상기 각 화소영역(P)에 구비된 상기 화소전극(160)과 상기 공통전극(150)은 상기 제 2 보호층(155)을 개재하여 중첩하도록 형성되고 있으며, 중첩하는 상기 공통전극(150)과 제 2 보호층(155)과 화소전극(160)은 스토리지 커패시터를 이룬다.

[0101] 이후에는 전술한 구성을 갖는 터치센서 인셀 타입 액정표시장치용 어레이 기판의 제조 방법에 대해 설명한다.

[0102] 도 9a 내지 9j는 본 발명의 실시예에 따른 터치 인셀 타입 액정표시장치용 어레이 기판에 있어 스위칭 소자인 박막트랜지스터가 형성된 부분을 포함하여 하나의 화소영역에 대한 제조 단계별 공정 단면도이며, 도 10a 내지 10j는 도 3을 절단선 VI-VI을 따라 절단한 부분에 대한 제조 단계별 공정 단면도이며, 도 11a 내지 도 11j는 도 3을 절단선 VII-VII를 따라 절단한 부분에 대한 제조 단계별 공정 단면도이며, 도 12a 내지 도 12j는 본 발명의 실시예에 따른 터치 인셀 타입 액정표시장치용 어레이 기판에 있어 각 터치블럭 내에 서로 마주하는 x센싱배선과 센싱보조배선의 끝단이 위치한 부분에 대한 제조 단계별 공정 단면도이다.

[0103] 우선, 도 9a, 10a, 11a 및 12a에 도시한 바와같이, 투명한 기판(101) 상에 무기절연물질 예를 들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)을 증착하여 버퍼층(105)을 형성한다.

[0104] 상기 버퍼층(105)은 비정질 실리콘을 폴리 실리콘으로 재결정화 할 경우, 레이저 조사 또는 열처리 시에 의해 발생하는 열로 인해 기판(101) 내부에 존재하는 알칼리 이온, 예를 들면 칼륨 이온(K^+), 나트륨 이온(Na^+) 등이 발생할 수 있는데, 이러한 알칼리 이온에 의해 폴리실리콘으로 이루어진 반도체층의 막특성이 저하되는 것을 방지하기 위함이다. 이때, 상기 버퍼층(105)은 생략할 수 있다.

[0105] 다음, 상기 버퍼층(105) 위로 순수 비정질 실리콘을 증착하여 순수 비정질 실리콘층(미도시)을 형성하고, 엑시머 레이저를 이용한 ELA(Excimer Laser Annealing)법, SLS(Sequential lateral Solidification) 결정화법, 열 결정화법, 교번자장 결정화(Alternating Magnetic Field Crystallization : AMFC) 중 어느 하나의 결정화 공정을 진행함으로써 상기 비정질 실리콘층(미도시)을 폴리실리콘층(미도시)으로 결정화한다.

[0106] 이후, 마스크 공정을 실시하여 상기 폴리실리콘층(미도시)을 패터닝함으로써 상기 각 화소영역(P)내의 소자영역(TrA)에 각각 순수 폴리실리콘 상태의 반도체층(113)을 형성한다.

[0107] 다음, 도 9b, 10b, 11b 및 12b에 도시한 바와같이, 상기 순수 폴리실리콘의 반도체층(113) 위로 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)을 증착하여 게이트 절연막(116)을 형성한다.

[0108] 다음, 상기 게이트 절연막(116) 위로 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리타타늄(MoTi) 중 어느 하나 또는 둘 이상의 물질로서 단일층 또는 다중층 구조를 갖는 제 1 금속층(미도시)을 형성한다.

[0109] 이후, 상기 제 1 금속층(미도시)을 마스크 공정을 실시하여 패터닝함으로써 상기 각 반도체층(113)의 중앙부에 대응하여 게이트 전극(120)을 각각 형성하고, 동시에 상기 게이트 절연막(116) 위로 상기 화소영역(P)의 경계에 상기 소자영역(TrA)에 형성된 게이트 전극(120)과 연결되며 일 방향으로 연장하는 게이트 배선(미도시)과 각 터치블럭(TB) 별로 상기 게이트 배선(미도시)과 나란하게 이격하며 센싱보조배선(122)을 형성한다.

[0110] 이때, 도면에 나타내지 않았지만, 비표시영역(NA)에는 상기 게이트 배선(미도시)의 일 끝단과 연결된 게이트 링크배선(미도시)을 형성하고, 동시에 상기 표시영역(미도시)과 인접하는 비표시영역(NA)에서 상기 패드부(PA)로 연장하는 형태를 가지며 추후 형성되는 데이터 링크배선과 중첩하는 영역에 대응하여 보조 데이터 링크 패턴(121)을 형성한다.

- [0111] 또한, 패드부(PA)에는 상기 게이트 링크배선(미도시)의 일끝단과 연결된 게이트 패드전극(미도시)을 형성한다.
- [0112] 다음, 도 9c, 10c, 11c 및 12c에 도시한 바와같이, 상기 각 게이트 전극(120)을 블로킹 마스크로 이용하여 상기 기판(101) 전면에 불순물을 도핑함으로써 상기 반도체층(113) 중 상기 게이트 전극(120) 외측에 위치한 부분에 상기 불순물이 도핑된 제 2 반도체영역(113b)을 이루도록 하고, 블로킹됨으로써 상기 불순물의 도핑이 방지된 게이트 전극(120)에 대응하는 부분은 순수 폴리실리콘의 제 1 반도체영역(113a)을 이루도록 한다.
- [0113] 다음, 도 9d, 10d, 11d 및 12d에 도시한 바와같이, 상기 제 1 및 제 2 반도체영역(113a, 113b)으로 나뉘어진 반도체층(113) 위로 전면에 무기절연물질 예를들면 질화실리콘(SiNx) 또는 산화실리콘(SiO₂)을 증착하여 전면에 층간절연막(123)을 형성한다.
- [0114] 이후, 표시영역에 있어서는 상기 층간절연막(123)과 그 하부의 게이트 절연막(116)을 동시에 패터닝함으로써 상기 각 반도체층(113)의 제 2 반도체영역(113b)을 각각 노출시키는 반도체층 콘택홀(125)을 형성하고, 비표시영역(NA)과 패드부(PA)에 있어서는 상기 층간절연막(123)을 패터닝함으로써 상기 보조 데이터 링크 패턴(121)의 끝단을 각각 노출시키는 링크 콘택홀(126a, 126b)을 형성한다.
- [0115] 다음, 도 9e, 10e, 11e 및 12e에 도시한 바와같이, 상기 반도체 콘택홀(125)과 링크 콘택홀(126a, 126b)이 구비된 상기 층간절연막(123) 위로 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리타늄(MoTi) 중 어느 하나 또는 둘 이상의 물질로서 단일층 또는 다중층 구조의 제 2 금속층(미도시)을 형성한다.
- [0116] 이후, 상기 제 2 금속층(미도시)을 패터닝함으로써 패터닝함으로써 상기 소자영역(TrA)에 상기 반도체층 콘택홀(125)을 통해 상기 제 2 영역(113b)과 각각 접촉하며 서로 이격하는 소스 및 드레인 전극(133, 136)을 형성한다. 이때, 상기 각 화소영역(P) 내의 소자영역(TrA)에 구비된 상기 반도체층(113)과 게이트 절연막(116)과 게이트 전극(120)과 층간절연막(123)과 서로 이격하는 소스 및 드레인 전극(133, 136)은 스위칭 소자인 박막트랜지스터(Tr)를 이룬다.
- [0117] 동시에 상기 층간절연막(123) 위로 상기 화소영역(P)의 경계에 상기 소자영역(TrA)에 형성된 소스 전극(133)과 연결되며 상기 게이트 배선(미도시)과 교차하는 데이터 배선(130)을 형성한다.
- [0118] 또한, 비표시영역(NA)에는 상기 층간절연막(123) 위로 상기 데이터 배선(130)의 일끝단과 연결된 제 1 데이터 링크배선(131a)과 상기 제 1 데이터 링크 배선(131a)과 이격하여 제 2 데이터 링크배선(131b)을 형성하고, 상기 패드부(PA)에는 상기 층간절연막(123) 위로 상기 제 2 데이터 링크배선(131b)의 일끝단과 연결된 데이터 패드전극(132)을 형성한다.
- [0119] 이때, 상기 제 1 데이터 링크배선(131a)은 그 일끝단이 상기 표시영역(AA)과 인접하는 비표시영역(NA)에 위치하는 상기 제 1 링크 콘택홀(126a)을 통해 상기 보조 데이터 링크패턴(121)과 접촉하고 있다. 또한, 상기 제 1 데이터 링크배선(131a)과 상기 보조 데이터 링크 패턴(121) 상에서 이격하는 상기 제 2 데이터 링크배선(131b)은 그 타 끝단이 상기 패드부(PA)에 위치하는 상기 제 2 링크 콘택홀(126b)을 통해 상기 보조 데이터 링크패턴(121)과 접촉하고 있다.
- [0120] 따라서, 이러한 구성에 의해 상기 데이터 배선(130)과 제 1 데이터 링크배선(131a)과 보조 데이터 링크 패턴(121)과 제 2 데이터 링크배선(131b) 및 데이터 패드전극(132)은 전기적으로 연결된다.
- [0121] 다음, 도 9f, 10f, 11f 및 12f에 도시한 바와같이, 상기 박막트랜지스터(Tr)와 데이터 배선(130)과 제 1, 2 데이터 링크배선(131a, 131b) 및 데이터 패드전극(132) 위로 표시영역 전면과 비표시영역(NA) 중 패드부(PA)를 제외한 영역에 유기절연물질 예를들면 포토아크릴(photo acryl) 또는 벤조사이클로부텐(BCB)을 도포하여 그 표면이 평탄한 형태를 갖는 제 1 보호층(145)을 형성한다.
- [0122] 따라서 상기 제 1 보호층(145)은 상기 패드부(PA) 경계에서 단차를 이루게 된다.
- [0123] 이후, 상기 제 1 보호층(145)에 대해 마스크 공정을 진행하여 패터닝함으로써 상기 각 소자영역(TrA)에 있어 상기 드레인 전극(136)을 노출시키는 제 1 드레인 콘택홀(147)을 형성하고, 동시에 각 터치블럭(TB)에 있어서 상기 센싱보조배선(122)의 일끝단에 대응하는 상기 층간절연막(123)을 노출시키는 제 1 센싱 콘택홀(148)을 형성한다.
- [0124] 다음, 도 9g, 10g, 11g 및 12g에 도시한 바와같이, 상기 제 1 드레인 콘택홀(147)과 제 1 센싱 콘택홀(148)을 갖는 제 1 보호층(145) 위로 투명 도전성 물질 예를 들면, 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드

(IZO)를 전면에 증착하고, 이를 패터닝함으로써 각 터치블럭(TB) 별로 이격하는 형태의 공통전극(150)을 형성한다.

- [0125] 이때, 상기 공통전극(150)은 각 소자영역(TrA)에 대해서는 제 1 개구(oa1)를 가지며, 상기 센싱보조배선(122)의 양 끝단이 위치하는 부분 즉, 제 1 센싱 콘택홀(148)이 형성된 부분에 대응해서는 상기 제 1 센싱 콘택홀(148)보다 더 큰 면적을 갖는 제 2 개구(oa2)를 갖도록 형성하는 것이 특징이다.
- [0126] 이는 상기 제 2 드레인 콘택홀(157)을 통해 드레인 전극(136)과 접촉하는 화소전극(160)과 상기 공통전극(150)간의 쇼트를 방지하고, 동시에 추후 형성되는 제 2 센싱 콘택홀(미도시)을 통해 상기 센싱보조배선(122) 및 x센싱배선(xs1)을 전기적으로 연결시키는 연결패턴(미도시)과 상기 공통전극(150)간의 쇼트를 방지하기 위함이다.
- [0127] 다음, 도 9h, 10h, 11h 및 12h에 도시한 바와같이, 상기 공통전극(150) 위로 금속물질 예를 들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리타타늄(MoTi) 중 어느 하나 또는 둘 이상의 물질로서 단일층 또는 다중층 구조를 갖는 제 3 금속층(미도시)을 형성한다.
- [0128] 이후, 상기 제 3 금속층(미도시)을 패터닝함으로써 도 4를 통해 설명한 바와 같은 평면 형태를 가지며 각각 상기 게이트 배선(미도시) 및 데이터 배선(130)과 중첩하는 x센싱배선(xs1) 및 y센싱배선(ys1)을 형성한다.
- [0129] 이때, 상기 x센싱배선(xs1)은 각 터치블럭(TB) 별로 단선된 형태를 가지며 단선된 부분의 끝단은 필요시 절곡형성되어 상기 제 1 센싱 콘택홀(148) 내부에서 상기 센싱보조배선(122)의 끝단과 인접하여 위치하도록 형성하는 것이 특징이다.
- [0130] 본 발명의 실시예의 경우, 상기 x, y센싱배선(xs1, ys1) 형성 시 이를 패터닝하기 위한 식각액에 노출시키는 과정에서 상기 제 1 보호층(145)이 형성되지 않거나 제거된 부분을 통해 노출되는 구성요소 일례로 드레인 전극(136)과 데이터 링크배선(131) 및 데이터 패드전극(132)은 이들 구성요소와 완전 중첩하는 형태로 각각 도전성 식각 방지패턴(151) 및 제 1 보조 패드 패턴(152)이 각각 형성되고 있으므로 상기 x, y센싱배선(xs1, ys1) 패터닝을 위한 식각액에 이들 구성요소는 전혀 노출되지 않음으로 종래와 같이 별도의 무기절연물질로 이루어진 보조 절연층을 형성하지 않고도 식각액에 의한 손상을 방지할 수 있는 것이 특징이다.
- [0131] 다음, 도 9i, 10i, 11i 및 12i에 도시한 바와같이, 상기 x센싱배선(xs1)과 y센싱배선(ys1) 위로 무기절연물질 예를 들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)을 증착하여 표시영역과 비표시영역(NA) 전면에서 제 2 보호층(155)을 형성한다.
- [0132] 이후 상기 제 2 보호층(155)을 패터닝함으로써 상기 제 1 드레인 콘택홀(147)과 연결되어 상기 드레인 전극(136)을 노출시키는 제 2 드레인 콘택홀(157)을 형성하고, 상기 패드부(PA)에 있어서는 상기 데이터 패드전극(132)을 노출시키는 데이터 패드 콘택홀(159)을 형성한다.
- [0133] 동시에 상기 제 1 센싱 콘택홀(148)에 대응하는 부분 및 패드부(PA)에 있어서는 상기 제 2 보호층(155)과 더불어 그 하부에 위치하는 층간절연막(123)까지 함께 패터닝함으로써 상기 제 1 센싱 콘택홀(148)에 대응해서는 상기 제 1 센싱 콘택홀(148) 내부에서 상기 센싱보조배선(122)의 일끝단과 이와 인접하는 상기 x센싱배선(xs1)의 일 끝단을 동시에 노출시키는 제 2 센싱 콘택홀(158)을 형성하고, 상기 게이트 패드전극(미도시)에 대응해서는 상기 게이트 패드전극(미도시)을 노출시키는 게이트 패드 콘택홀(미도시)을 형성한다.
- [0134] 다음, 도 9j, 10j, 11j 및 12j에 도시한 바와같이, 상기 제 2 드레인 콘택홀(157)과 게이트 및 데이터 패드 콘택홀(미도시, 159) 및 제 2 센싱 콘택홀(158)이 구비된 상기 제 2 보호층(155) 위로 투명 도전성 물질 예를 들면, 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)를 증착하여 투명 도전성 물질층(미도시)을 형성한다.
- [0135] 이후, 상기 투명 도전성 물질층(미도시)을 패터닝함으로써 각 화소영역(P) 내에 상기 제 2 드레인 콘택홀(157)을 통해 상기 드레인 전극(136)과 접촉하는 화소전극(160)을 형성한다.
- [0136] 또한, 동시에 상기 각 터치블럭(TB) 내에는 상기 서로 연결된 제 1 및 제 2 센싱 콘택홀(148, 158) 내부에 상기 센싱보조배선(122)의 일끝단과 이와 인접하는 상기 x센싱배선(xs1)의 일끝단과 동시에 접촉하는 연결패턴(163)을 형성한다.
- [0137] 또한, 패드부(PA)에 있어서는 상기 게이트 패드 콘택홀(미도시)을 통해 상기 게이트 패드전극(미도시)과 접촉하는 보조 게이트 패드전극(미도시)을 형성하고, 동시에 상기 데이터 패드 콘택홀(159)을 통해 상기 데이터 패드전극(132)과 접촉하는 보조 데이터 패드전극(165)을 형성함으로써 본 발명의 실시예에 따른 터치센서 인셀타입

액정표시장치용 어레이 기판(101)을 완성한다.

[0138] 이때, 상기 각 화소전극(160)은 그 하부에 위치한 공통전극(150)과 프린지 필드 형성을 위해 각 화소영역(P)내에 일정간격 이격하는 바(bar) 형태의 다수의 제 3 개구(oa3)를 갖도록 형성하는 것이 특징이다.

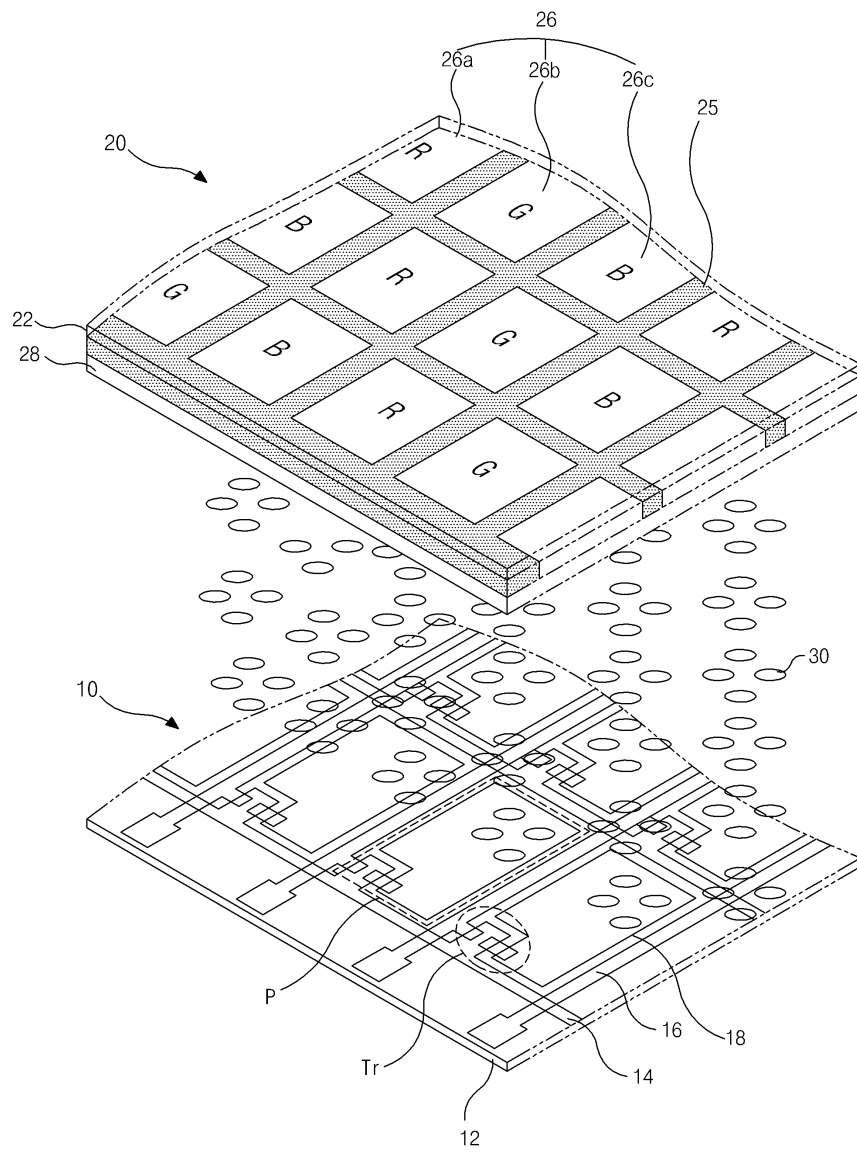
[0139] 이렇게 완성된 본 발명의 실시예에 따른 터치센서 인셀타입 액정표시장치용 어레이 기판(101)에는 컬러필터 기판(미도시)과 액정층(미도시)을 구비하여 액정표시장치(미도시)를 이룬 후, 가로 및 세로방향으로 배열된 터치블럭(TB)의 끝단에 각각 x센싱배선(도 5의 xs1)과 y센싱배선(ys1)과 각각 연결되도록 X방향 센싱회로(미도시)와 Y방향 센싱회로(미도시)를 실장함으로써 표시영역(AA) 내에 터치가 발생되면 공통전극(150)과 화소전극(160) 사이에 발생된 커패시턴스 변화를 통해 터치 발생을 감지하고 이를 전압형태로 바꾸어 x센싱배선(도 5의 xs1)과 y센싱배선(ys1)을 통해 상기 X방향 센싱회로(미도시)와 Y방향 센싱회로(미도시)로 각각 전달되고 이러한 구동에 의해 표시영역(AA) 내에 터치가 발생된 부분의 위치를 인식하게 되며, 터치가 발생된 부분에 연관된 동작을 실시하게 된다.

부호의 설명

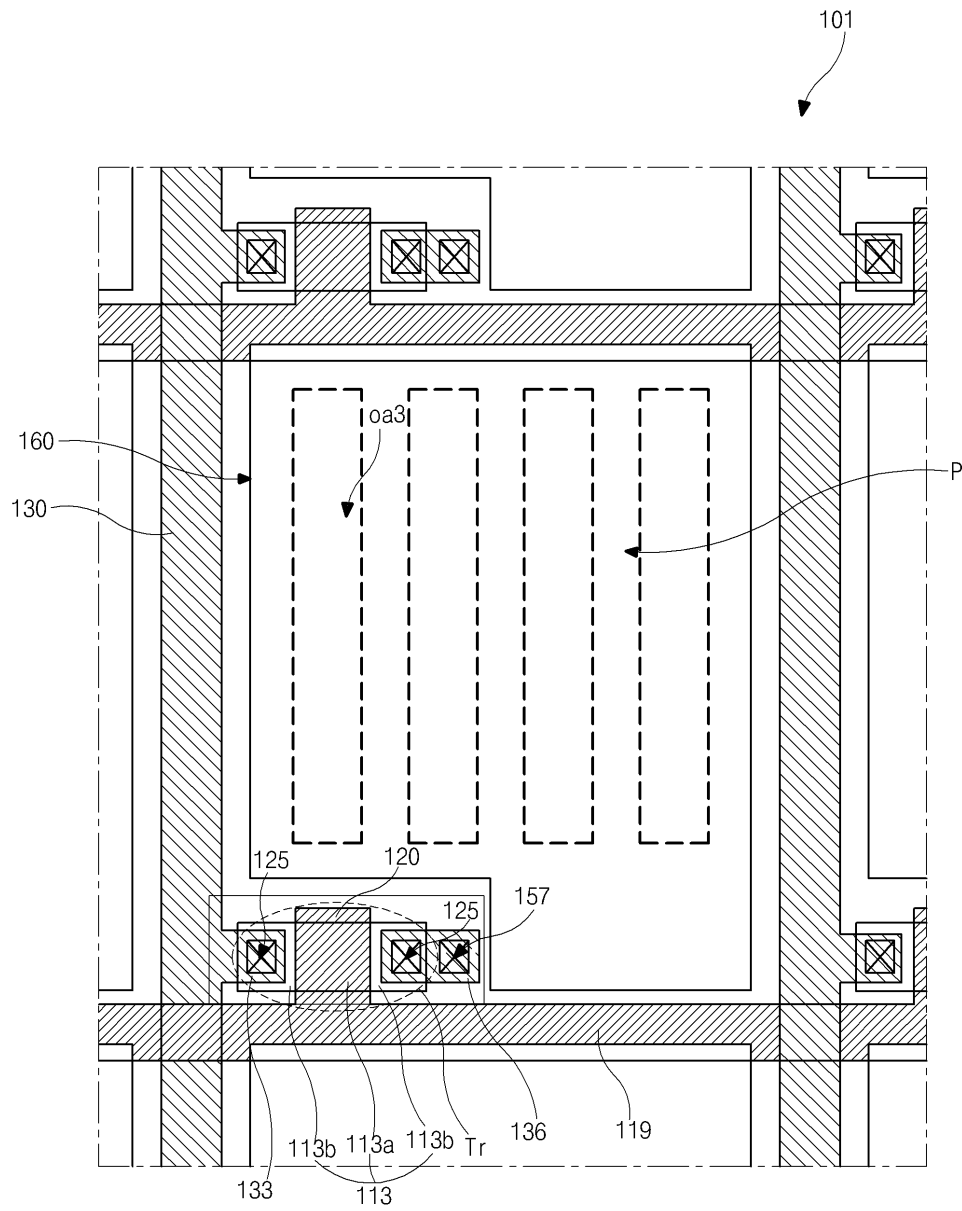
[0140] 101 : (어레이)기판
 121 : 보조 데이터 링크 패턴
 126(126a, 126b) : (제 1, 2)링크 콘택홀
 131(131a, 131b) : (제 1, 2)데이터 링크 배선
 132 : 데이터 패드전극
 145 : 제 1 보호층
 159 : 데이터 패드 콘택홀
 165 : 보조 데이터 패드전극
 PA : 패드부
 NA : 비표시영역

도면

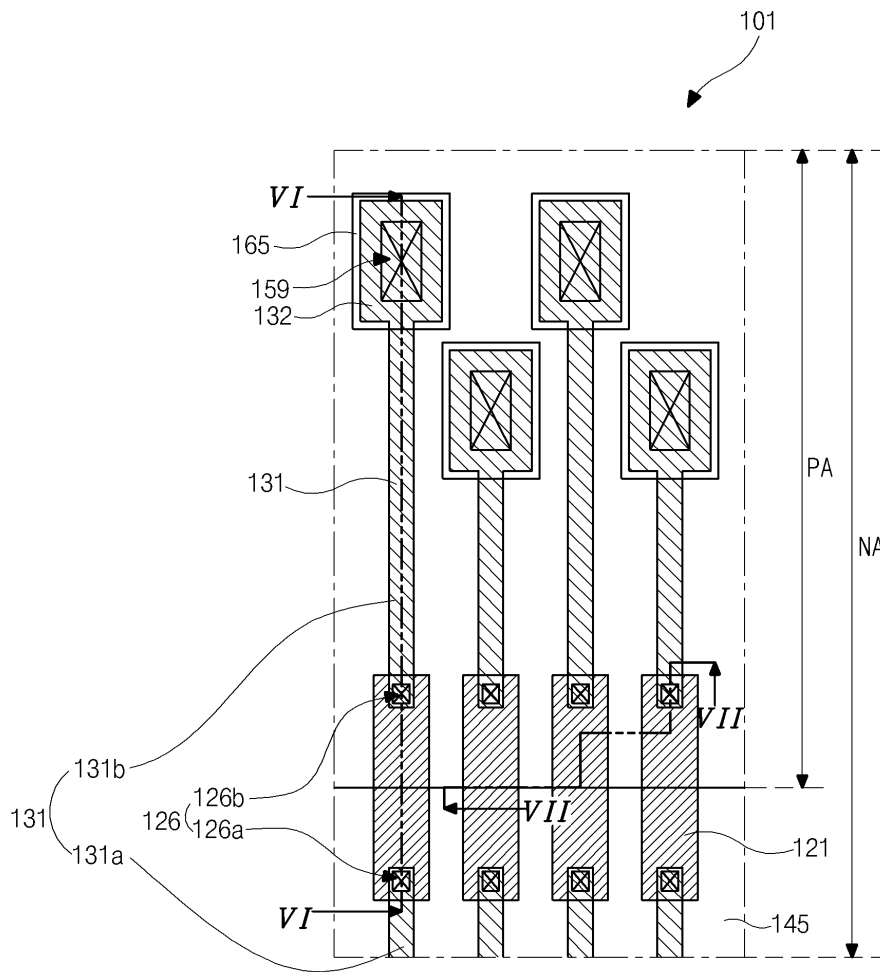
도면1



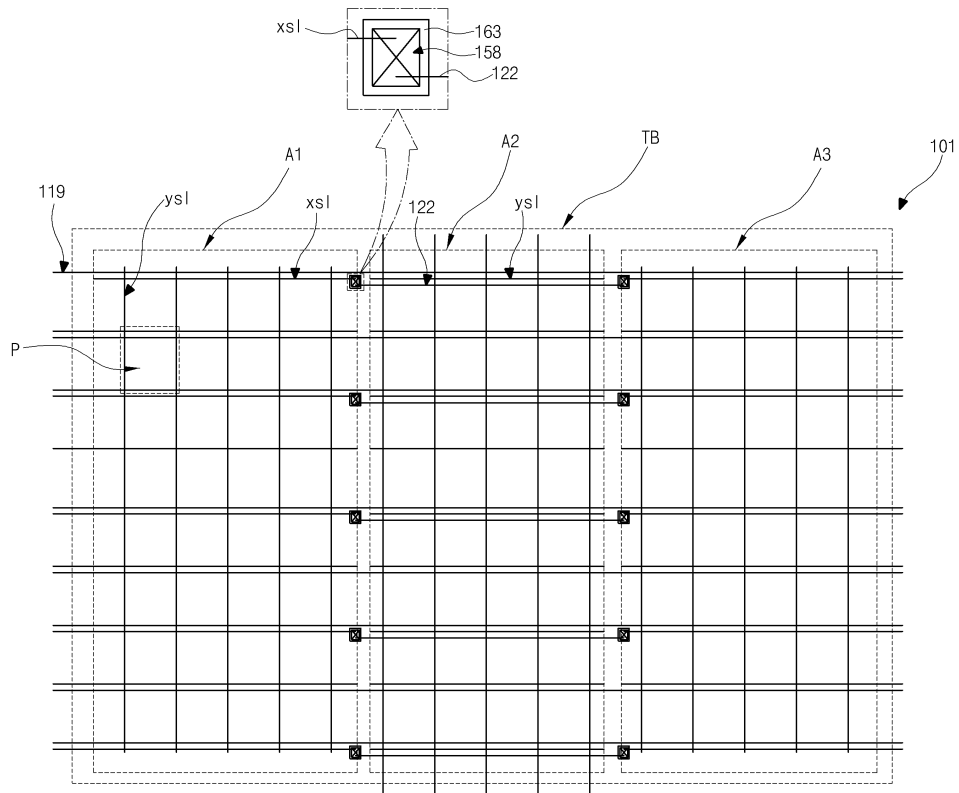
도면2



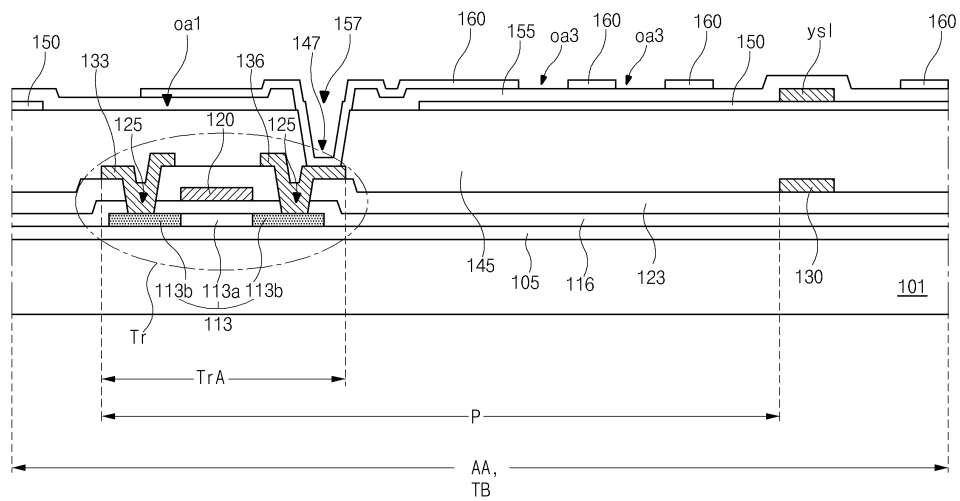
도면3



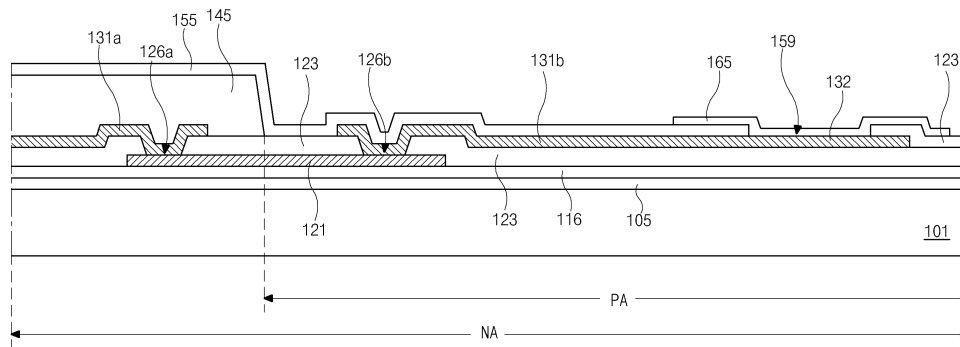
도면4



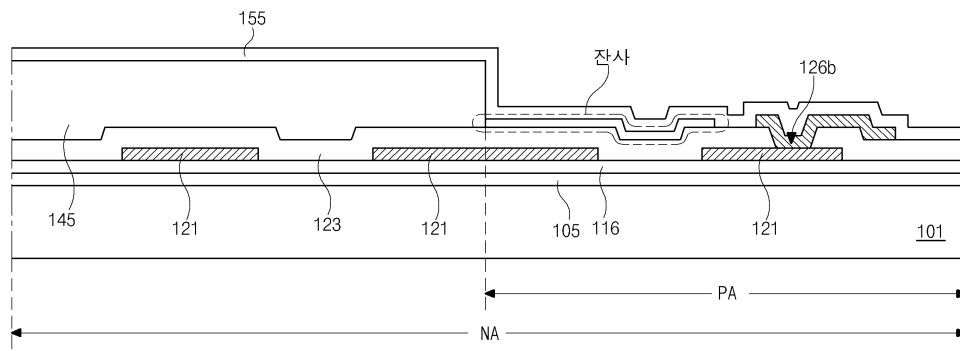
도면5



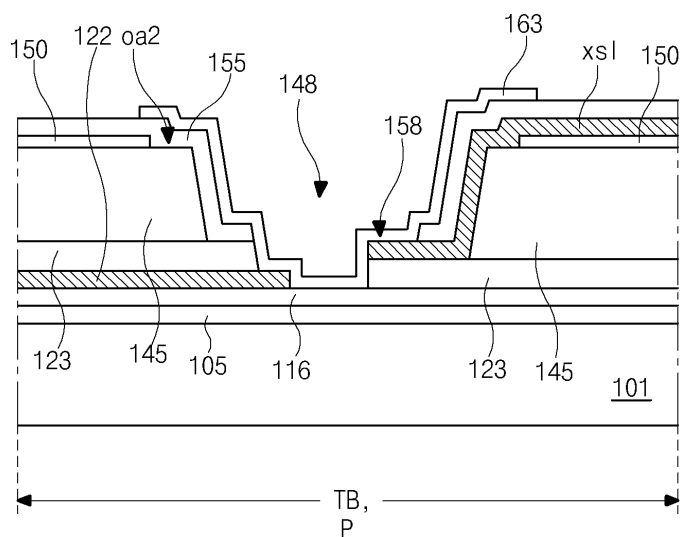
도면6



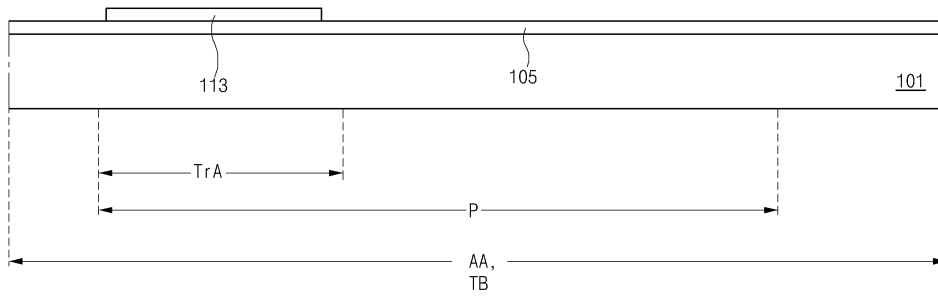
도면7



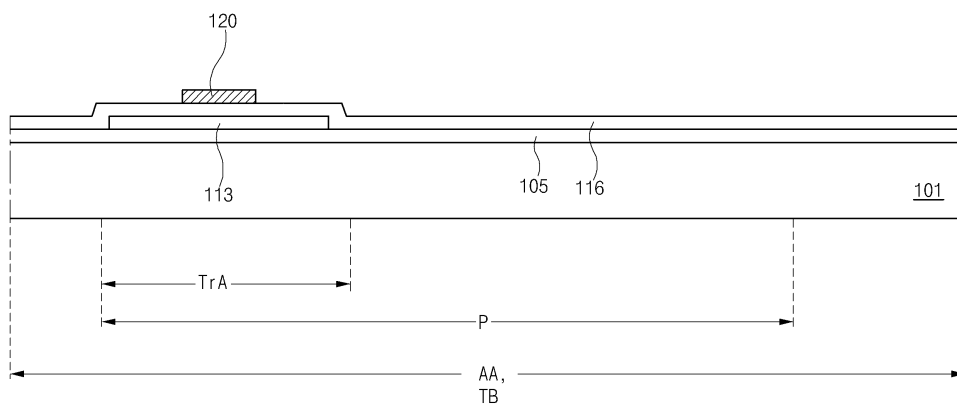
도면8



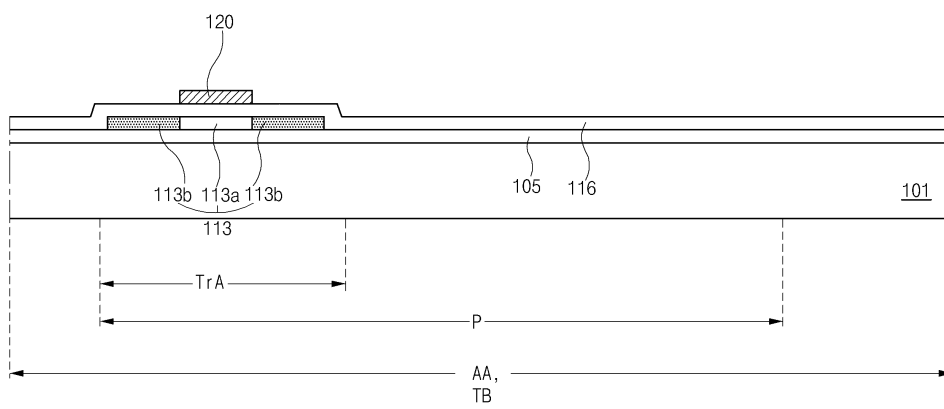
도면9a



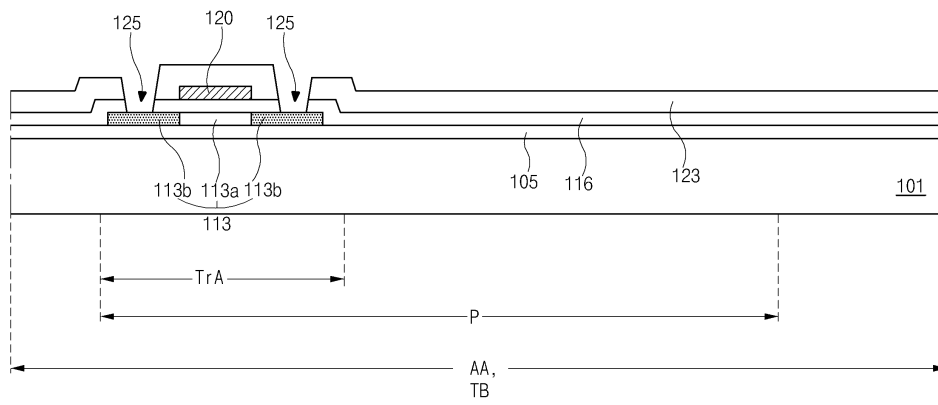
도면9b



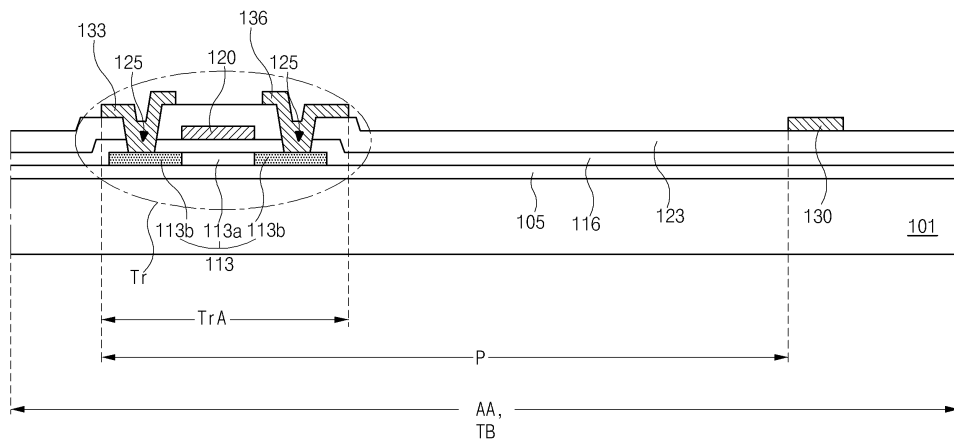
도면9c



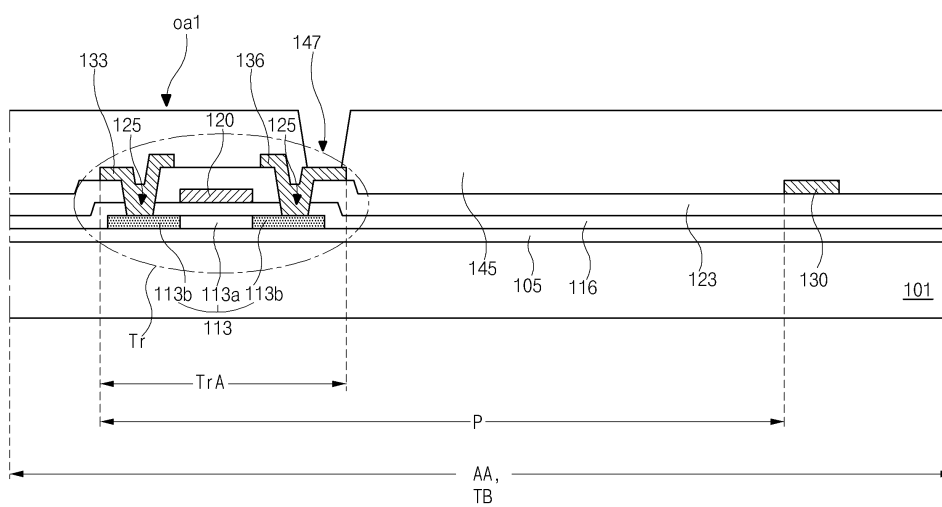
도면9d



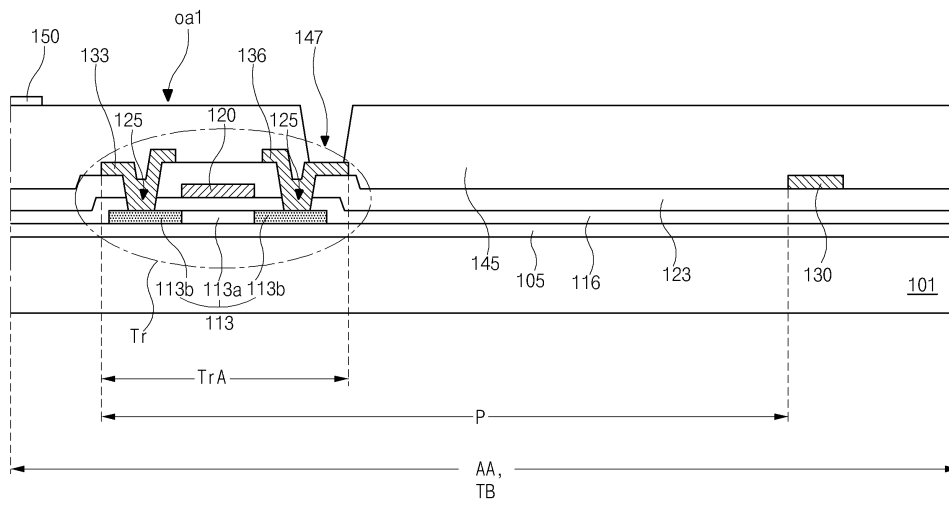
도면9e



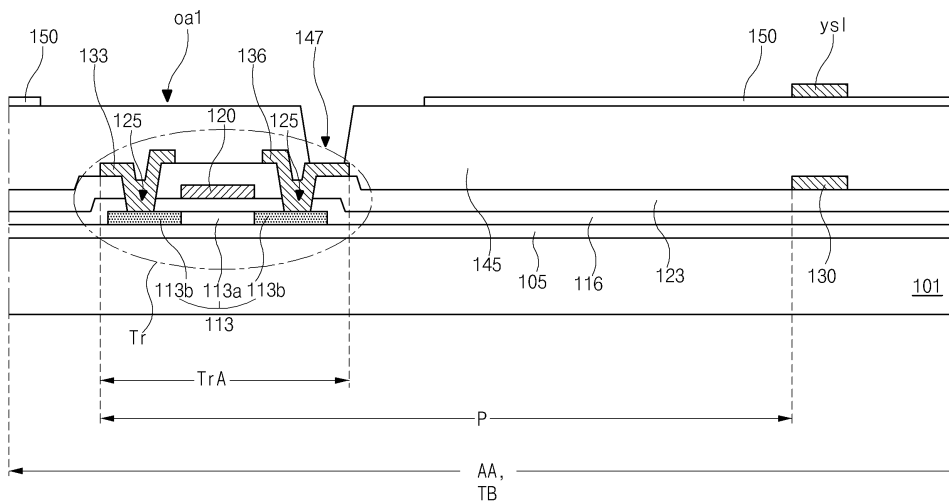
도면9f



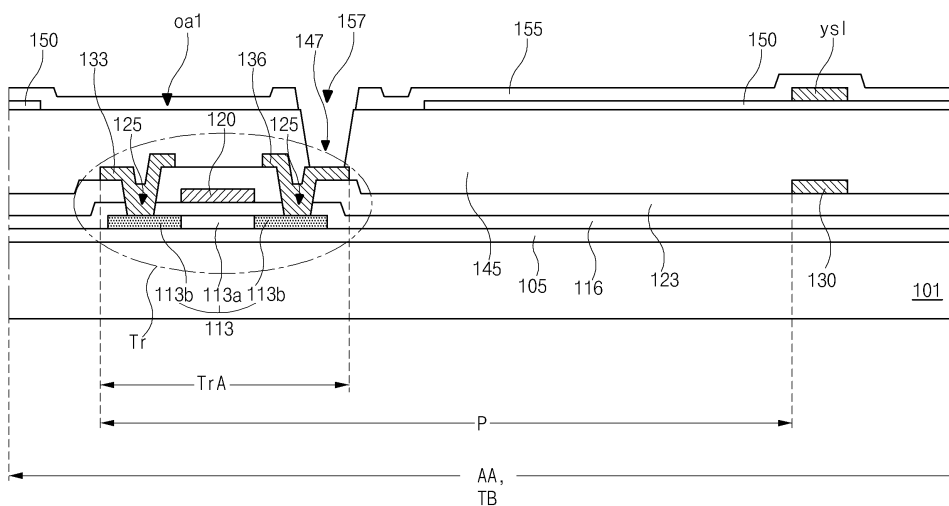
도면9g



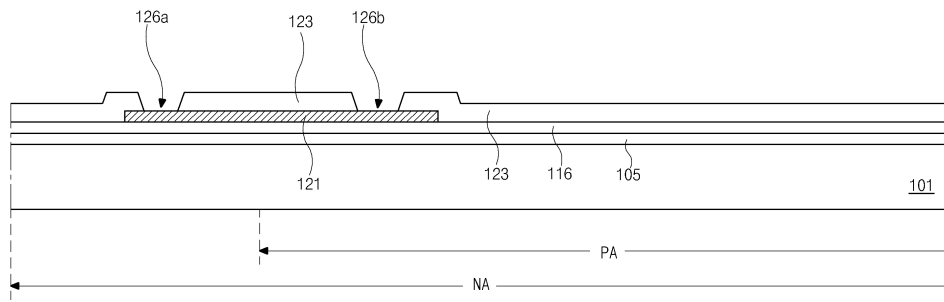
도면9h



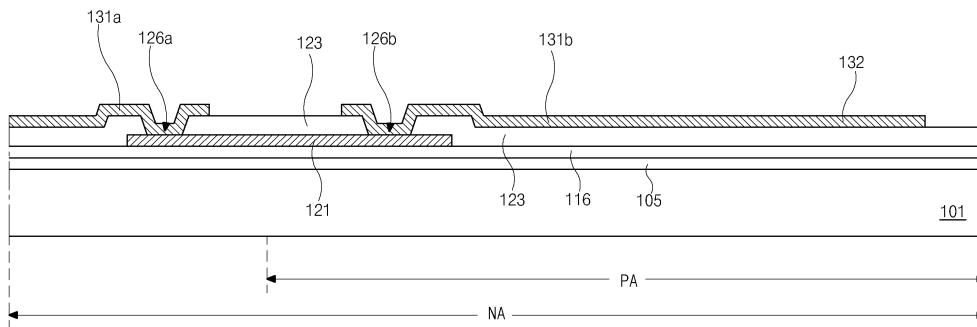
도면9i



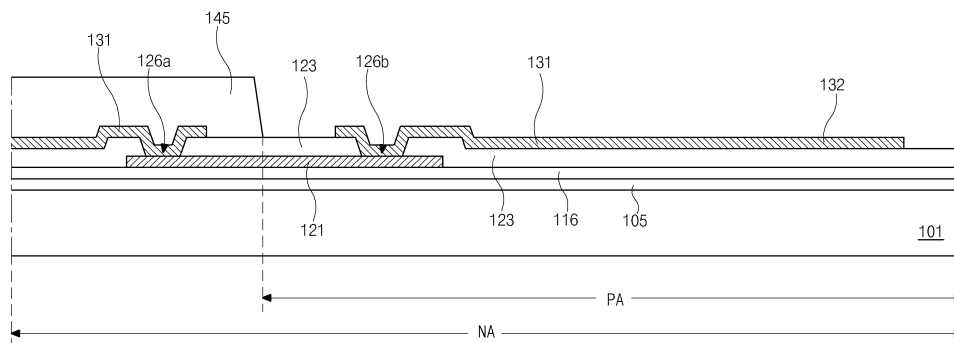
도면10d



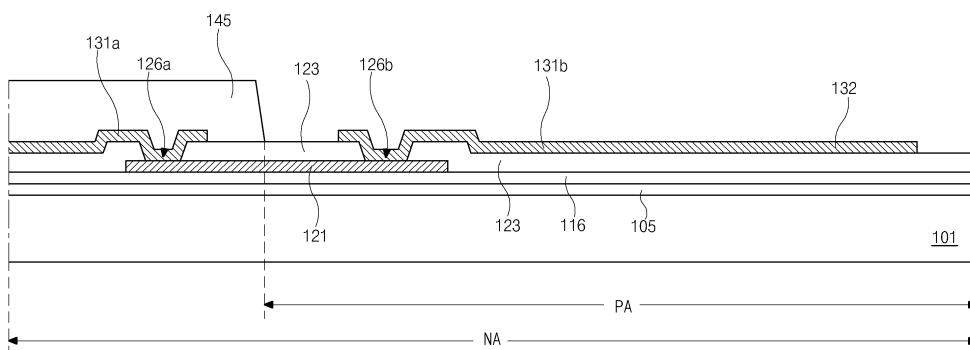
도면10e



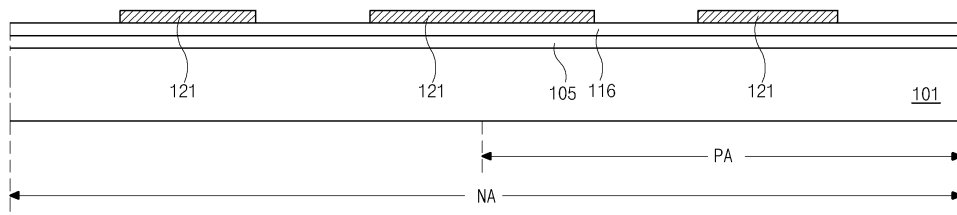
도면10f



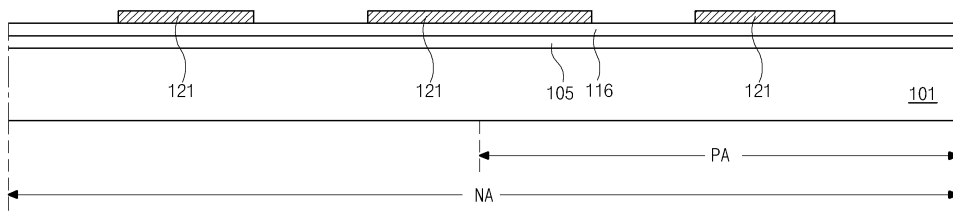
도면10g



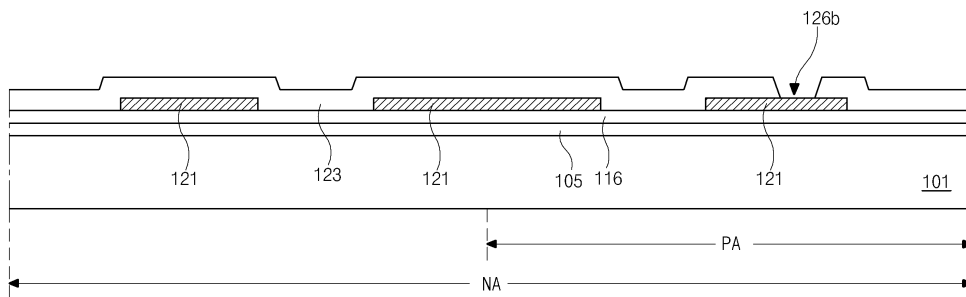
도면11b



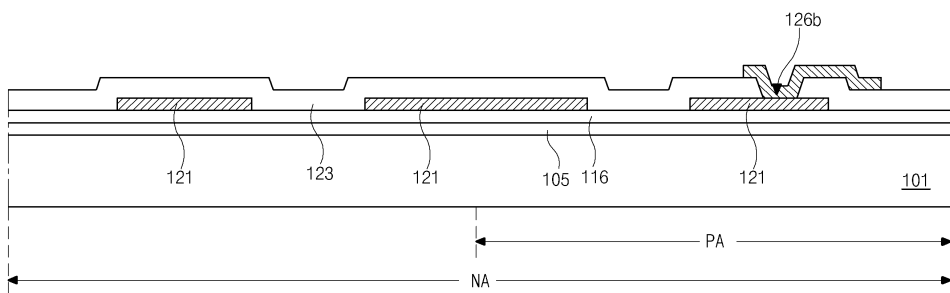
도면11c



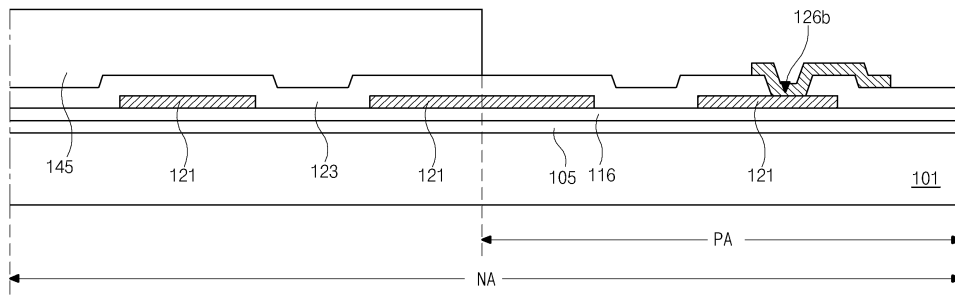
도면11d



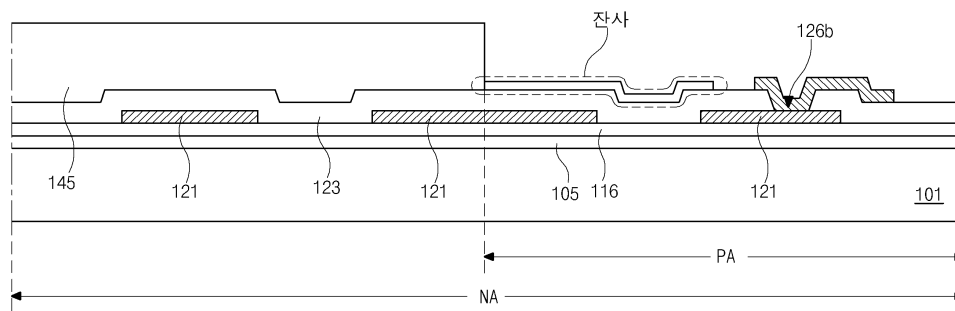
도면11e



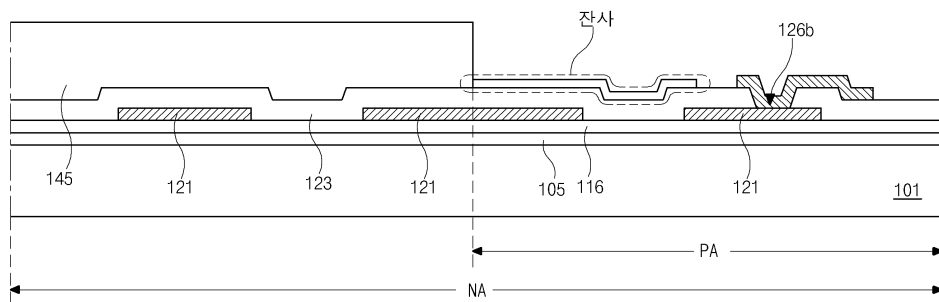
도면11f



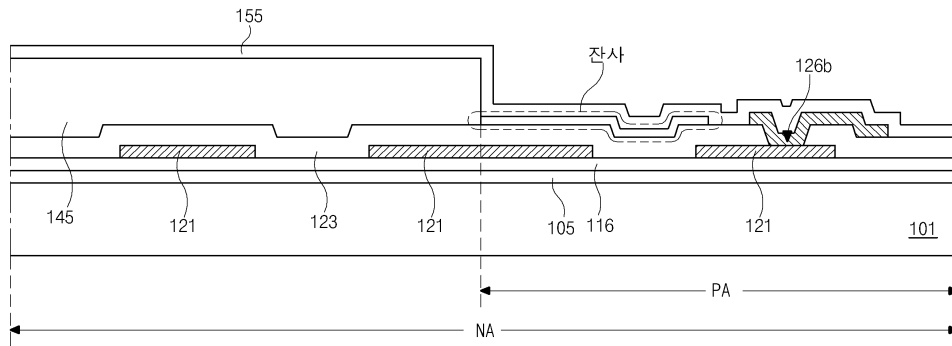
도면11g



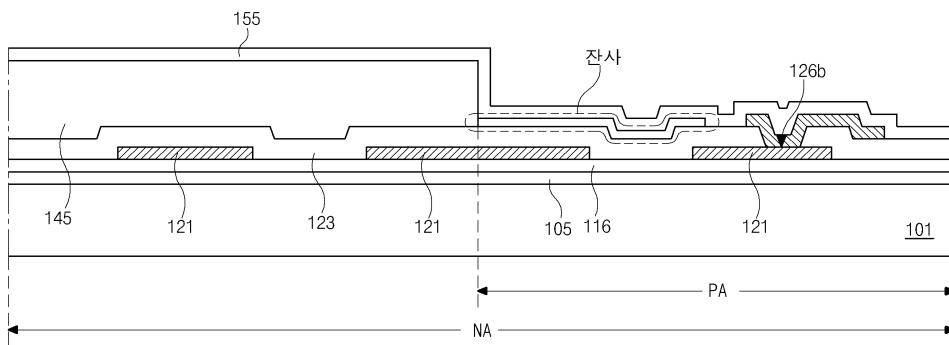
도면11h



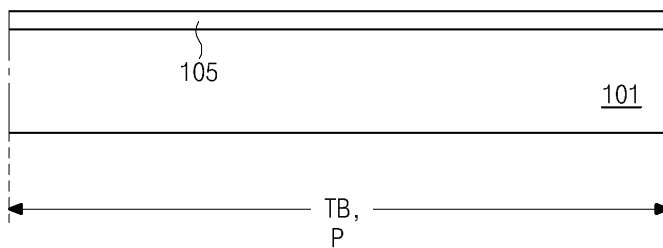
도면11i



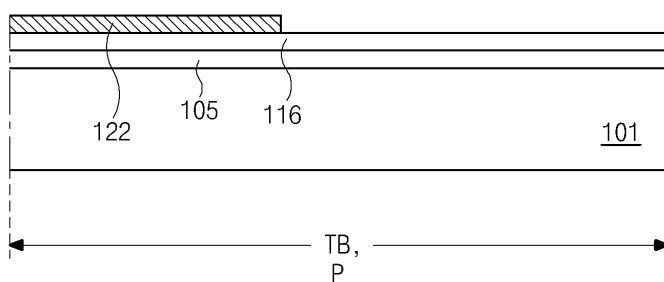
도면11j



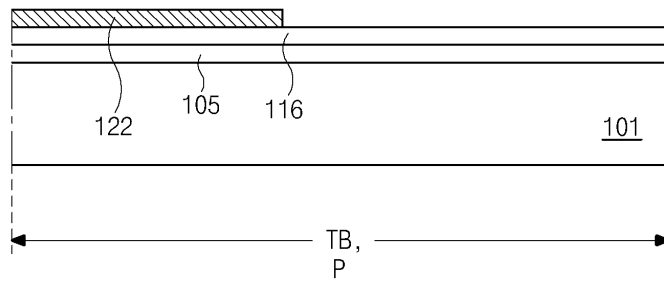
도면12a



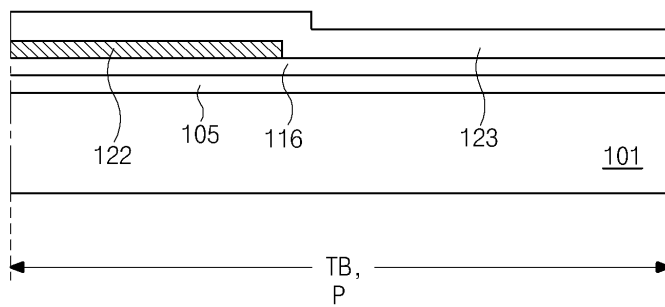
도면12b



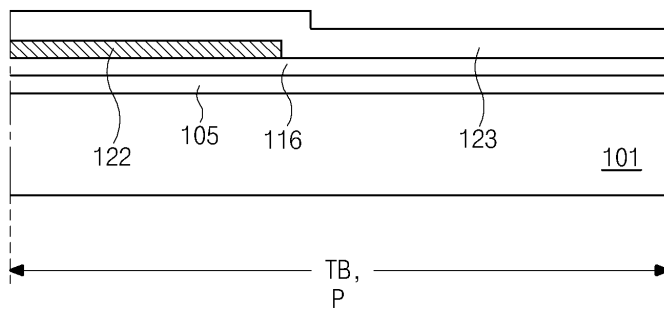
도면12c



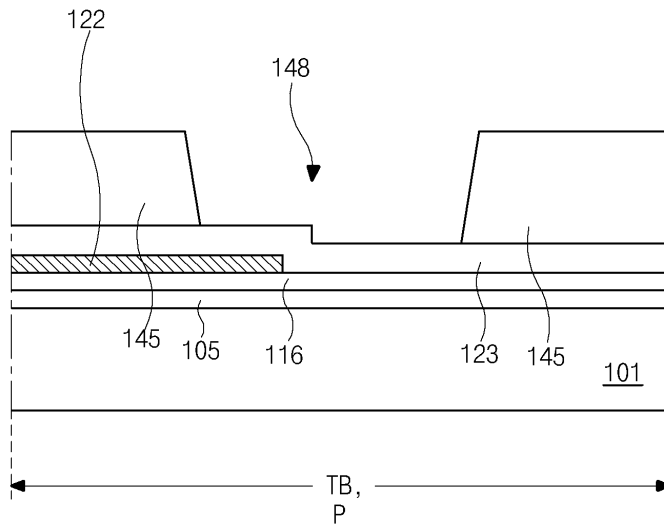
도면12d



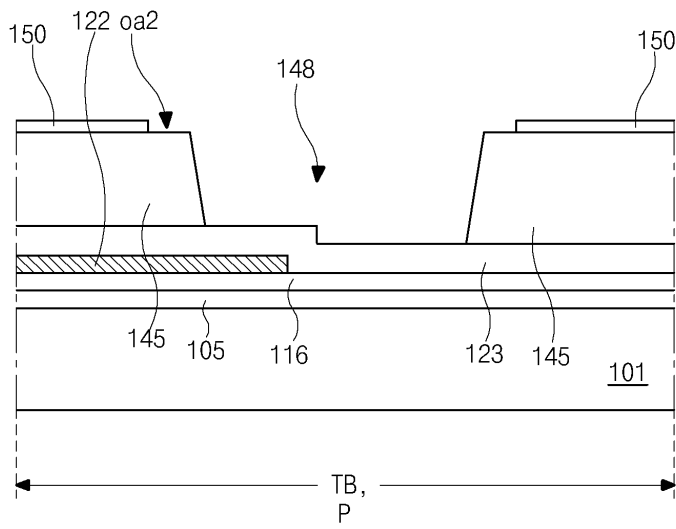
도면12e



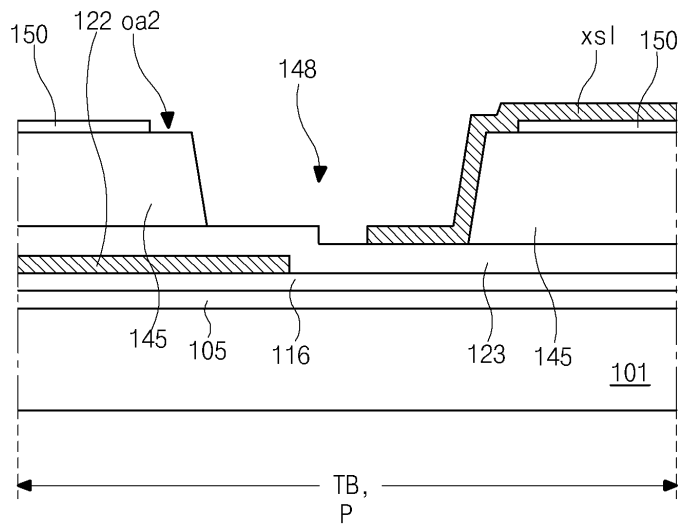
도면12f



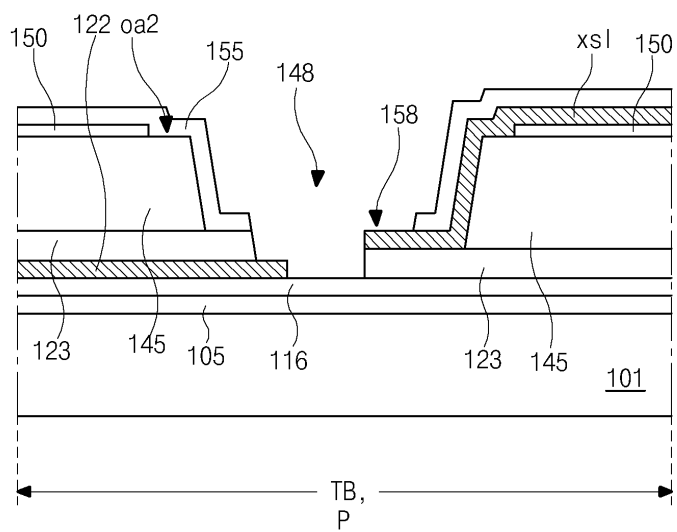
도면12g



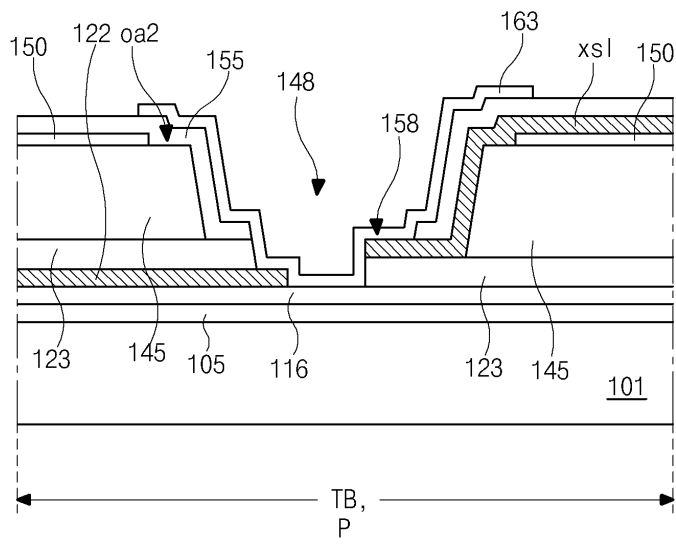
도면12h



도면12i



도면12j



专利名称(译)	用于触摸传感器内嵌式液晶显示装置的阵列基板及其制造方法		
公开(公告)号	KR1020120119368A	公开(公告)日	2012-10-31
申请号	KR1020110037242	申请日	2011-04-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE MYEONG SIK 이명식 JANG JEONG WOO 장정우		
发明人	이명식 장정우		
IPC分类号	G02F1/1333 G06F3/041 G02F1/1343 G02F1/136		
CPC分类号	G02F1/13338 G02F1/136227 G06F3/0412 G06F3/044 G02F1/134309 G06F2203/04103 G02F2001/134372		
其他公开文献	KR101799529B1		
外部链接	Espacenet		

摘要(译)

用途：提供一种触摸传感器内嵌式液晶显示装置及其制造方法，从根本上防止由于第一保护层边界上残留的导电材料引起的短路。组成：第二保护层（155）是形成在公共电极，x感测线和y感测线上的基板的正面上。第二保护层包括第二漏极接触孔。第二漏极接触孔暴露漏极。像素电极（160）通过第二保护层上的第二漏极接触孔接触漏极。像素电极形成在每个像素区域上。像素电极具有条形开口。

