



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0074913
(43) 공개일자 2012년07월06일

(51) 국제특허분류(Int. Cl.)

G02F 1/1343 (2006.01) G02F 1/1335

(2006.01)

(21) 출원번호 10-2010-0136901

(22) 출원일자 2010년12월28일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김동국

경기도 고양시 일산서구 현중로 13, 1302동 1304호 (탄현동, 탄현마을)

(74) 대리인

특허법인네이트

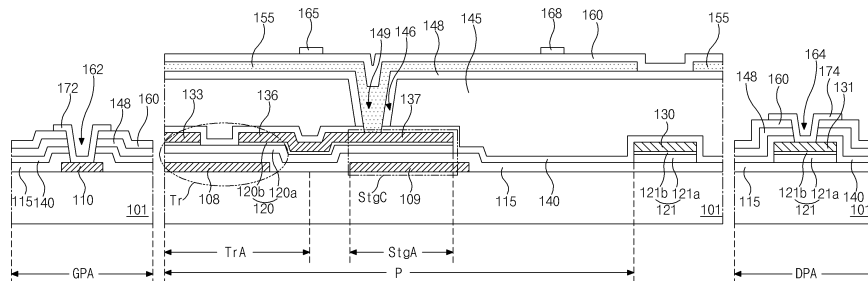
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 비씨에스엔 모드 액정표시장치용 어레이 기관의 제조 방법

(57) 요약

본 발명은, 다수의 화소영역을 갖는 표시영역과 이의 외측으로 비표시영역이 정의된 기관 상의 상기 표시영역에 서로 교차하여 상기 화소영역을 정의하는 게이트 및 데이터 배선과, 상기 화소영역에 상기 게이트 및 데이터 배선과 연결된 박막트랜지스터를 형성하는 단계와; 상기 박막트랜지스터 위로 상기 표시영역에 상기 박막트랜지스터의 드레인 전극을 노출시키는 제 1 콘택홀을 가지며 유기절연물질로서 그 표면이 평탄한 상태를 갖는 제 1 보호층을 형성하는 단계와; 상기 제 1 보호층 위로 상기 각 화소영역에 상기 제 1 콘택홀을 통해 상기 박막트랜지스터의 드레인 전극과 접촉하며 반사판의 역할을 하는 판 형태의 제 1 전극을 형성하는 단계와; 상기 제 1 전극 위로 상기 기관 전면에서 제 2 보호층을 형성하는 단계와; 상기 제 2 보호층 위로 각 화소영역을 관통하며 서로 나란하게 이격하는 제 2 및 제 3 전극을 형성하는 단계를 포함하는 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기관의 제조 방법을 제공한다.

대표도 - 도3h



특허청구의 범위

청구항 1

다수의 화소영역을 갖는 표시영역과 이의 외측으로 비표시영역이 정의된 기관 상의 상기 표시영역에 서로 교차하여 상기 화소영역을 정의하는 게이트 및 데이터 배선과, 상기 화소영역에 상기 게이트 및 데이터 배선과 연결된 박막트랜지스터를 형성하는 단계와;

상기 박막트랜지스터 위로 상기 표시영역에 상기 박막트랜지스터의 드레인 전극을 노출시키는 제 1 콘택홀을 가지며 유기절연물질로서 그 표면이 평탄한 상태를 갖는 제 1 보호층을 형성하는 단계와;

상기 제 1 보호층 위로 상기 각 화소영역에 상기 제 1 콘택홀을 통해 상기 박막트랜지스터의 드레인 전극과 접촉하며 반사판의 역할을 하는 판 형태의 제 1 전극을 형성하는 단계와;

상기 제 1 전극 위로 상기 기관 전면에 제 2 보호층을 형성하는 단계와;

상기 제 2 보호층 위로 각 화소영역을 관통하며 서로 나란하게 이격하는 제 2 및 제 3 전극을 형성하는 단계를 포함하는 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기관의 제조 방법.

청구항 2

제 1 항 또는 제 2 항에 있어서,

상기 제 1 보호층을 형성하기 이전에 상기 박막트랜지스터 위로 상기 기관 전면에 무기절연물질로 제 3 보호층을 형성하는 단계와;

상기 제 1 전극을 형성하기 이전에 상기 제 1 보호층 위로 상기 기관 전면에 무기절연물질로 제 4 보호층을 형성하고, 상기 제 4 보호층과 상기 제 3 보호층을 패터닝함으로써 상기 각 화소영역에 상기 박막트랜지스터의 드레인 전극을 노출시키는 단계

를 포함하는 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기관의 제조 방법.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 제 1 전극은 반사율이 우수한 금속물질인 알루미늄(Al) 또는 알루미늄합금(AlNd)으로 형성하는 것이 특정한 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기관의 제조 방법.

청구항 4

제 1 항 또는 제 2 항에 있어서,

상기 게이트 및 데이터 배선과 박막트랜지스터를 형성하는 단계는,

상기 각 화소영역의 경계에 일방향으로 연장하는 상기 게이트 배선을 형성하고, 상기 각 화소영역에 상기 게이트 배선과 연결된 상기 게이트 전극을 형성하는 단계와;

상기 게이트 배선 및 게이트 전극 위로 전면에 무기절연물질로서 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 위로 상기 게이트 배선과 교차하여 상기 화소영역을 정의하는 상기 데이터 배선을 형성하고, 상기 게이트 전극에 대응하여 이의 상부에 반도체층과, 상기 반도체층 상부에서 상기 데이터 배선과 연결된 상기 소스 전극과 이와 이격하는 상기 드레인 전극을 형성하는 단계

를 포함하는 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기관의 제조 방법.

청구항 5

제 4 항에 있어서,

상기 게이트 배선을 형성하는 단계는 상기 표시영역에 각 화소영역을 관통하는 형태의 공통배선과, 상기 비표시영역에 상기 게이트 배선의 일끝단과 연결된 게이트 패드전극을 형성하는 단계를 포함하며,

상기 데이터 배선을 형성하는 단계는 상기 비표시영역에 상기 데이터 배선의 일끝단과 연결된 게이트 패드전극을 형성하는 단계를 포함하는 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기판의 제조 방법.

청구항 6

제 5 항에 있어서,

상기 제 2 보호층을 형성하는 단계는, 상기 제 2 보호층과 제 1 보호층 및 게이트 절연막을 패터닝하는 단계를 포함함으로써 상기 게이트 패드전극을 노출시키는 게이트 패드 콘택홀과 상기 데이터 패드 전극을 노출시키는 데이터 패드 콘택홀을 형성하는 것이 특징인 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기판의 제조 방법.

청구항 7

제 6 항에 있어서,

상기 제 2 및 제 3 전극을 형성하는 단계는 상기 게이트 패드 콘택홀을 통해 상기 게이트 패드전극과 접촉하는 보조 게이트 패드전극과, 상기 데이터 패드 콘택홀을 통해 상기 데이터 패드전극과 접촉하는 보조 데이터 패드전극을 형성하는 단계를 포함하는 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기판의 제조 방법.

청구항 8

제 5 항에 있어서,

상기 공통배선은 상기 드레인 전극은 상기 공통배선과 그 끝단이 중첩하도록 형성함으로써 서로 중첩하는 상기 공통배선과 게이트 절연막과 드레인 전극은 스토리지 커패시터를 이루도록 하는 것이 특징인 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기판의 제조 방법.

청구항 9

제 1 항 또는 제 2 항에 있어서,

상기 제 2 및 제 3 전극을 형성하는 단계는 상기 비표시영역에 상기 제 2 전극의 끝단을 연결시키는 제 1 보조배선과, 상기 제 2 전극의 끝단을 연결시키는 제 2 보조배선을 형성하는 단계를 포함하는 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기판의 제조 방법.

명세서

기술분야

본 발명은 액정표시장치에 관한 것으로서, 더 상세하게는, 메모리 모드와 다이내믹 모드 전환이 가능한 BCSN(bistable chiral splay nematic) 액정표시장치용 어레이 기판의 제조 방법에 관한 것이다.

[0001]

[0002]

배경 기술

- [0003] 최근 정보화 사회로 시대가 급발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 디스플레이 장치의 필요성이 대두되었고, 이에 따라 평판표시장치(flat panel display)에 대한 개발이 활발히 이루어지고 있으며, 특히 액정표시장치(liquid crystal display)가 해상도, 컬러표시, 화질 등에서 우수하여 노트북이나 데스크탑 컴퓨터의 모니터에 활발하게 적용되고 있다.
- [0004] 일반적으로 액정표시장치는 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.
- [0005] 좀 더 자세히, 일반적인 액정표시장치의 분해사시도인 도 1을 참조하여 그 구조에 대해 설명하면, 도시한 바와 같이, 액정표시장치는 액정층(30)을 사이에 두고 어레이 기판(10)과 컬러필터 기판(20)이 대면 합착된 구성을 갖는데, 이중 하부의 어레이 기판(10)은 투명한 기판(12)의 상면으로 중형 교차 배열되어 다수의 화소영역(P)을 정의하는 복수개의 게이트 배선(14)과 데이터 배선(16)을 포함하며, 이들 두 배선(14, 16)의 교차지점에는 박막트랜지스터(T)가 구비되어 각 화소영역(P)에 마련된 화소전극(18)과 일대일 대응 접속되어 있다.
- [0006] 또한, 상기 어레이 기판(10)과 마주보는 상부의 컬러필터 기판(20)은 투명기판(22)의 배면으로 상기 게이트 배선(14)과 데이터 배선(16) 그리고 박막트랜지스터(Tr) 등의 비표시영역을 가리도록 각 화소영역(P)을 테두리하는 격자 형상의 블랙매트릭스(25)가 형성되어 있으며, 이들 격자 내부에서 각 화소영역(P)에 대응되게 순차적으로 반복 배열된 적(R), 녹(G), 청(B)색의 컬러필터 패턴(26a, 26b, 26c)을 포함하는 컬러필터층(26)이 형성되어 있으며, 상기 블랙매트릭스(25)와 컬러필터층(26)의 전면에 걸쳐 투명한 공통전극(28)이 구비되어 있다.
- [0007] 그리고, 도면상에 도시되지는 않았지만, 이들 두 기판(10, 20)은 그 사이로 개재된 액정층(30)의 누설을 방지하기 위하여 가장자리 따라 실링제(sealant) 등으로 봉합된 상태에서 각 기판(10, 20)과 액정층(30)의 경계부분에는 액정의 분자배열 방향에 신뢰성을 부여하는 상, 하부 배향막이 개재되며, 각 기판(10, 20)의 외측면에는 그 편광축이 서로 수직한 구조를 갖도록 제 1 및 제 2 편광판이 각각 구비되어 있다.
- [0008] 또한, 어레이 기판(10)의 외측면으로는 백라이트(back-light)가 구비되어 빛을 공급하는 바, 게이트 배선(14)으로 박막트랜지스터(Tr)의 온(on)/오프(off) 신호가 순차적으로 스캔 인가되어 선택된 화소영역(P)의 화소전극(18)에 데이터배선(16)의 화상신호가 전달되면 이들 사이의 수직전계에 의해 그 사이의 액정분자가 구동되고, 이에 따른 빛의 투과율 변화로 여러 가지 화상을 표시할 수 있다
- [0009] 이와 같은 액정표시장치에 있어서, 많이 이용되는 액정은 네마틱(nematic)형, 스멕틱(smectic)형, 콜레스테릭(cholesteric)형과 같은 종류가 있으며, 전술한 각 액정 중에서, 배열이 흐트러져 있을 때, 빛을 가장 강하게 산란시키는 성질을 갖고 있는 네마틱형 액정이 가장 많이 사용되고 있다.
- [0010] 액정의 전기/광학적 효과(electro optic effect)는 액정셀의 광학적 성질이 바뀔으로써, 전기적인 광변조가 생기는 현상을 말하며, 이들은 액정분자가 어떠한 배열상태에서 전기장 인가로 다른 배열상태로 바뀌는 것에 기인한다.
- [0011] 상기 네마틱형 액정을 응용하는 액정표시장치는 상기 네마틱형 액정에 전기장 인가 시 연속적으로 분자배열이 바뀌는 것에 착안하여, 가장 일반적으로 TN모드(twisted nematic mode) 타입과 횡전계 모드(In-plane switching mode) 타입이 주로 사용된다.
- [0012] 상기 TN모드 타입은, 액정의 분자의 장축이 전극면에 평행이 되도록 배향 처리한 각각의 투명전극 상에 90도 각도를 가지도록 패넌을 구성하고, 여기에 네마틱형 액정을 개재하면 일측 전극으로부터 타쪽의 전극면을 향하여 분자의 길이 축 방향으로 연속적으로 90도 꼬인 배열 상태를 갖게 되며, 이러한 액정 구조를 이용한 것이다.
- [0013] 한편, 횡전계 모드(In-plane switching mode) 타입은 공통전극과 화소전극이 동일한 기판상에 배열하고 횡전계에 의해 액정분자를 회전시킴으로써 TN모드 대비 시야각 특성을 향상시킨 것이다.
- [0014] 한편, 최근 급속도로 다양화되는 소비자의 욕구를 충족시키기 위해 다양한 형태의 표시장치를 선보이고 있는 상황이다. 특히, 정보 이용 환경의 고도화 및 휴대화에 힘입어 경량, 박형, 에너지 고효율을 위해 다양한 제품이 선보이고 있다. 이러한 제품은 동영상 시청과 전자책의 기능 등 다양한 기능이 포함되도록 하고 있다.

- [0015] 이러한 추세에 맞추어 동영상 시청용의 다이내믹 모드와, 소비전력을 최소화하며 전자 책(e-book)이나 전자 종이(e-paper)의 역할을 하는 메모리 모드를 모두 이용할 수 있도록 하는 즉, 듀얼모드가 가능한 액정표시장치가 필요로 되고 있다. 이에 부응하기 위해 반사형 BCSN(Bistable chiral splay nematic) 모드 액정표시장치가 개발되었다.
- [0016] 이러한 BCSN(Bistable chiral splay nematic) 모드 액정표시장치에 있어서, 전력 소비를 최소로 하여 동작하는 메모리 모드는 스플레이 상과 π -트위스트 상의 쌍안정성을 이용하고 있으며, 동영상 등의 시청에 최적화된 다이내믹(dynamic) 모드는 로우밴드(low bend) 상과 하이밴드(high bend) 상 사이의 스위칭을 이용하고 있다.
- [0017] 한편, 이러한 구동을 하는 상기 BCSN(Bistable chiral splay nematic) 모드 액정표시장치는 일반적인 투과형 액정표시장치를 제조하는 것 대비 패터닝을 위한 마스크 공정수가 크게 증가하고 있다.
- [0018] 즉, 종래의 BCSN(Bistable chiral splay nematic) 모드 액정표시장치의 어레이 기판의 경우, 게이트 전극/반도체층과 소스 및 드레인 전극/엠보 구조 제1보호층/반사판/평탄화층/제2보호층/관 형태의 제 1 전극/제3보호층/형전계 구현을 위한 제 2, 3 전극을 형성하기 위해 총 9회의 마스크 공정을 필요로 하고 있다.
- [0019] 마스크 공정이라 함은 포토리소그래피 공정을 의미하며 패터닝하기 위한 물질층을 기판 상에 형성한 후, 그 상부에 감광성 특성을 갖는 포토레지스트층의 형성, 빛의 투과영역과 차단영역을 갖는 노광 마스크를 이용한 노광, 노광된 포토레지스트층의 현상, 현상되고 남은 포토레지스트 패턴을 이용한 상기 물질층의 식각, 포토레지스트 패턴의 스트립 등 일련의 복잡한 단위공정을 포함한다.
- [0020] 1회의 마스크 공정을 진행하기 위해서는 각 단위 공정 진행을 위한 단위 공정 장비와 각 단위 공정 진행을 위한 재료를 필요로 하며 나아가 각 단위 공정 장비를 통한 각 공정 진행 시간이 필요로 되고 있다.
- [0021] 따라서, 이렇게 복잡한 공정을 통해 제조되는 BCSN(Bistable chiral splay nematic) 모드 액정표시장치용 어레이 기판은 그 제조 비용 저감 및 생산성 향상을 위해 마스크 공정을 저감시키는 것이 필요로 되고 있다.

발명의 내용

해결하려는 과제

- [0022] 따라서, 상술한 문제점을 해결하기 위해 본 발명은 마스크 공정 수를 줄여 공정을 단순화하고 제조 시간을 단축시켜 제조 비용을 저감함과 동시에 생산성을 향상시킬 수 있는 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기판의 제조 방법을 제공하는 것을 그 목적으로 한다.

과제의 해결 수단

- [0023] 상기와 같은 목적을 달성하기 위해 본 발명에 따른 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기판의 제조 방법은, 다수의 화소영역을 갖는 표시영역과 이의 외측으로 비표시영역이 정의된 기판 상의 상기 표시영역에 서로 교차하여 상기 화소영역을 정의하는 게이트 및 데이터 배선과, 상기 화소영역에 상기 게이트 및 데이터 배선과 연결된 박막트랜지스터를 형성하는 단계와; 상기 박막트랜지스터 위로 상기 표시영역에 상기 박막트랜지스터의 드레인 전극을 노출시키는 제 1 콘택홀을 가지며 유기절연물질로서 그 표면이 평탄한 상태를 갖는 제 1 보호층을 형성하는 단계와; 상기 제 1 보호층 위로 상기 각 화소영역에 상기 제 1 콘택홀을 통해 상기 박막트랜지스터의 드레인 전극과 접촉하며 반사판의 역할을 하는 관 형태의 제 1 전극을 형성하는 단계와; 상기 제 1 전극 위로 상기 기판 전면에서 제 2 보호층을 형성하는 단계와; 상기 제 2 보호층 위로 각 화소영역을 관통하며 서로 나란하게 이격하는 제 2 및 제 3 전극을 형성하는 단계를 포함한다.
- [0024] 이때, 상기 제 1 보호층을 형성하기 이전에 상기 박막트랜지스터 위로 상기 기판 전면에서 무기절연물질로 제 3 보호층을 형성하는 단계와; 상기 제 1 전극을 형성하기 이전에 상기 제 1 보호층 위로 상기 기판 전면에서 무기절연물질로 제 4 보호층을 형성하고, 상기 제 4 보호층과 상기 제 3 보호층을 패터닝함으로써 상기 각 화소영역에 상기 박막트랜지스터의 드레인 전극을 노출시키는 단계를 포함한다.
- [0025] 또한, 상기 제 1 전극은 반사율이 우수한 금속물질인 알루미늄(Al) 또는 알루미늄합금(AlNd)으로 형성하는 것

이 특징이다.

- [0026] 또한, 상기 게이트 및 데이터 배선과 박막트랜지스터를 형성하는 단계는, 상기 각 화소영역의 경계에 일방향으로 연장하는 상기 게이트 배선을 형성하고, 상기 각 화소영역에 상기 게이트 배선과 연결된 상기 게이트 전극을 형성하는 단계와; 상기 게이트 배선 및 게이트 전극 위로 전면에 무기절연물질로서 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 위로 상기 게이트 배선과 교차하여 상기 화소영역을 정의하는 상기 데이터 배선을 형성하고, 상기 게이트 전극에 대응하여 이의 상부에 반도체층과, 상기 반도체층 상부에서 상기 데이터 배선과 연결된 상기 소스 전극과 이와 이격하는 상기 드레인 전극을 형성하는 단계를 포함한다.
- [0027] 이때, 상기 게이트 배선을 형성하는 단계는 상기 표시영역에 각 화소영역을 관통하는 형태의 공통배선과, 상기 비표시영역에 상기 게이트 배선의 일끝단과 연결된 게이트 패드전극을 형성하는 단계를 포함하며, 상기 데이터 배선을 형성하는 단계는 상기 비표시영역에 상기 데이터 배선의 일끝단과 연결된 게이트 패드전극을 형성하는 단계를 포함한다.
- [0028] 또한, 상기 제 2 보호층을 형성하는 단계는, 상기 제 2 보호층과 제 1 보호층 및 게이트 절연막을 패터닝하는 단계를 포함함으로써 상기 게이트 패드전극을 노출시키는 게이트 패드 콘택홀과 상기 데이터 패드 전극을 노출시키는 데이터 패드 콘택홀을 형성하는 것이 특징이다.
- [0029] 또한, 상기 제 2 및 제 3 전극을 형성하는 단계는 상기 게이트 패드 콘택홀을 통해 상기 게이트 패드전극과 접촉하는 보조 게이트 패드전극과, 상기 데이터 패드 콘택홀을 통해 상기 데이터 패드전극과 접촉하는 보조 데이터 패드전극을 형성하는 단계를 포함한다.
- [0030] 또한, 상기 공통배선은 상기 드레인 전극은 상기 공통배선과 그 끝단이 중첩하도록 형성함으로써 서로 중첩하는 상기 공통배선과 게이트 절연막과 드레인 전극은 스토리지 커패시터를 이루도록 하는 것이 특징이다.
- [0031] 또한, 상기 제 2 및 제 3 전극을 형성하는 단계는 상기 비표시영역에 상기 제 2 전극의 끝단을 연결시키는 제 1 보조배선과, 상기 제 2 전극의 끝단을 연결시키는 제 2 보조배선을 형성하는 단계를 포함한다.

발명의 효과

- [0032] 상술한 바와 같이 본 발명의 실시예에 따른 BCSN(bistable chiral splay nematic) 모드 액정표시장치용 어레이 기판은 총 7회 또는 6회의 마스크 공정에 의해 제조됨으로써 9회의 마스크 공정을 진행하는 종래의 제조 방법대비 2회 또는 3회의 마스크 공정을 생략할 수 있으므로 공정 단순화 및 이를 통해 단위시간당 생산성을 향상시키는 효과가 있다.

[0033]

도면의 간단한 설명

- [0034] 도 1은 일반적인 액정표시장치의 분해사시도.
 도 2a 내지 도 2f는 본 발명의 실시예에 따른 BCSN 모드 액정표시장치용 어레이 기판의 제조 단계별 공정 평면도.
 도 3a 내지 3h는 본 발명의 실시예에 따른 BCSN 모드 액정표시장치용 어레이 기판의 제조 단계별 공정 단면도.

발명을 실시하기 위한 구체적인 내용

- [0035] 이하, 첨부된 도면을 참조하여 본 발명에 따른 BCSN 모드 액정표시장치용 어레이 기판의 제조 방법에 대해 상세히 설명한다.
- [0036] 도 2a 내지 도 2f는 본 발명의 실시예에 따른 BCSN 모드 액정표시장치용 어레이 기판의 제조 단계별 공정 평면도이며, 도 3a 내지 3h는 본 발명의 실시예에 따른 BCSN 모드 액정표시장치용 어레이 기판의 제조 단계별 공정 단면도로서 하나의 화소영역과 게이트 및 데이터 패드부에 대한 도면이다. 이때, 설명의 편의를 위해 각 화소영역(P) 내에 스위칭 소자인 박막트랜지스터(Tr)가 형성되는 영역을 스위칭 영역(TrA), 스토리지 커패시

터(StgC)가 형성되는 영역을 스토리지 영역(StgA)이라 정의한다.

- [0037] 우선, 도 2a와 도 3a에 도시한 바와 같이, 투명한 절연기판(101) 상에 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리브덴 합금(MoTi) 및 크롬(Cr) 중 하나 또는 둘 이상의 물질을 전면에서 증착하여 제 1 금속층(미도시)을 형성한다.
- [0038] 이후, 상기 제 1 금속층(미도시)을 포토레지스트의 도포, 포토 마스크를 이용한 노광, 노광된 포토레지스트의 현상, 상기 제 1 금속층(미도시)의 식각 및 포토레지스트의 스트립(strip) 등의 일련의 단위 공정을 포함하는 마스크 공정을 진행하여 패터닝함으로써 단일층 또는 다중층 구조를 가지며 제 1 방향으로 연장하는 게이트 배선(103)을 형성하고, 동시에 상기 스위칭 영역(TrA)에 상기 게이트 배선(103)과 연결된 게이트 전극(108)을 형성한다.
- [0039] 또한, 상기 게이트 배선(103)과 나란하게 연장하는 공통배선(106)을 형성한다. 이때 상기 공통배선(106)은 스토리지 영역(StgA)을 관통하도록 하며, 스토리지 영역(StgA)에 대응하는 부분은 그 폭을 타영역 대비 크게 형성함으로써 제 1 스토리지 전극(109)을 이루도록 한다.
- [0040] 또한, 상기 게이트 패드부(GPA)에는 상기 게이트 배선(103)과 연결되며 단일층 또는 다중층 구조를 갖는 게이트 패드전극(109)을 형성한다.
- [0041] 다음, 도 2b 및 도 3b에 도시한 바와 같이, 상기 게이트 배선(103), 게이트 전극(108), 공통배선(106) 및 제 1 스토리지 전극(109)과 게이트 패드전극(109) 위로 무기절연물질 예를들면 산화실리콘(SiO₂) 또는 질화실리콘(SiN_x)을 증착하여 상기 기판(101) 전면에서 게이트 절연막(115)을 형성한다.
- [0042] 연속하여 상기 게이트 절연막(115) 상부로 순수 비정질 실리콘층(미도시)과 불순물 비정질 실리콘층(미도시)을 형성하고, 상기 불순물 비정질 실리콘층(미도시) 위로 금속물질 예를들면 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리합금, 몰리브덴(Mo), 몰리브덴 합금(MoTi) 및 크롬(Cr) 중 하나 또는 둘 이상의 물질을 전면에서 증착하여 제 2 금속층(미도시)을 형성한다.
- [0043] 이후, 상기 제 2 금속층(미도시) 위로 포토레지스트층(미도시)을 형성하고 이를 하프톤 노광 또는 회절노광을 실시하고 현상함으로써 제 1 두께를 갖는 제 1 포토레지스트 패턴(미도시)과 상기 제 1 두께보다 얇은 제 2 두께를 갖는 제 2 포토레지스트 패턴(미도시)을 형성한다.
- [0044] 이때, 상기 제 1 포토레지스트 패턴(미도시)은 추후 소스 및 드레인 전극(도 2h의 133, 136)과 데이터 배선(도 3f의 130)과 제 2 스토리지 전극(도 2h의 137) 및 데이터 패드전극(도 2h의 131)이 형성될 부분에 대응하여 형성하고, 상기 제 2 포토레지스트 패턴(미도시)은 상기 소스 및 드레인 전극(도 2h의 133, 136) 사이의 이격영역에 대응하여 형성한다.
- [0045] 이후, 상기 제 1 및 제 2 포토레지스트 패턴(미도시) 외부로 노출된 상기 제 2 금속층(미도시)과 그 하부의 불순물 및 순수 비정질 실리콘층(미도시)을 식각하여 제거함으로써 상기 게이트 절연막(115) 상에 상기 게이트 배선(103)과 교차하며 제 2 방향으로 연장하여 다수의 화소영역(P)을 정의하는 데이터 배선(130)을 형성한다.
- [0046] 동시에 상기 스위칭 영역(TrA) 및 스토리지 영역(StgA)에 있어서 상기 데이터 배선(130)과 연결된 소스 드레인 패턴(미도시)과 그 하부로 순차적으로 적층된 불순물 비정질 실리콘 패턴(미도시)과 순수 비정질 실리콘의 액티브층(120a)을 형성한다.
- [0047] 또한, 상기 데이터 패드부(GPA)에는 상기 데이터 배선(130)과 연결된 데이터 패드전극(131)을 형성한다.
- [0048] 이때, 데이터 배선(130)과 데이터 패드전극(131) 하부에는 제조 공정 진행 특성 상 상기 게이트 절연막(115)을 기준으로 그 상부에 순수 비정질 실리콘의 제 1 패턴(121a)과 상기 불순물 비정질 실리콘의 제 2 패턴(121b)으로 이루어진 더미패턴(121)이 형성된다.
- [0049] 다음, 애싱(ashing)을 진행하여 상기 제 2 두께를 갖는 상기 제 2 포토레지스트 패턴(미도시)을 제거한다.
- [0050] 이후, 상기 제 2 포토레지스트 패턴(미도시)이 제거됨으로써 새롭게 노출되는 상기 소스 드레인 패턴(미도시)의 중앙부를 식각하여 제거함으로써 상기 스위칭 영역(TrA)에 서로 이격하는 소스 및 드레인 전극(133, 136)을 형성하고, 동시에 상기 스토리지 영역(StgA)에 상기 드레인 전극(136)과 연결된 제 2 스토리지 전극(137)을 형성한다.
- [0051] 다음, 연속하여 상기 소스 및 드레인 전극(133, 136) 사이로 노출된 상기 불순물 비정질 실리콘 패턴(미도

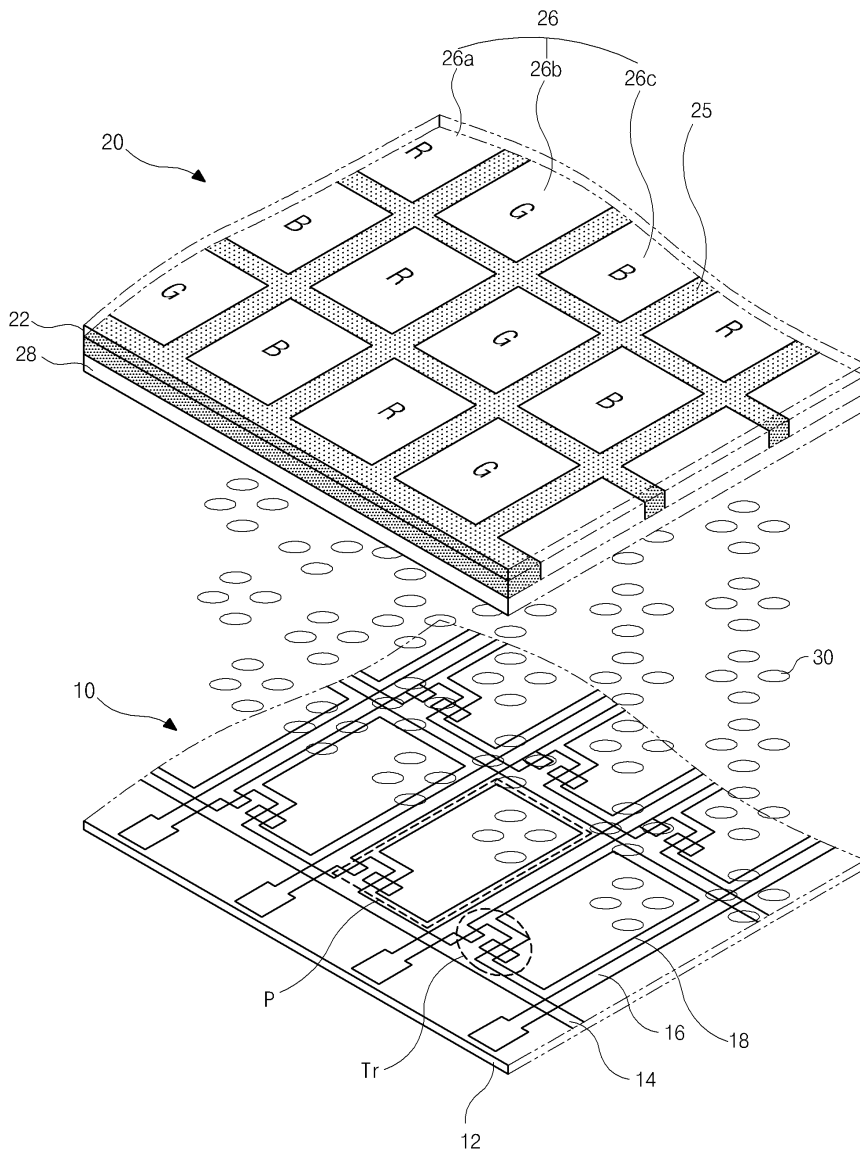
시)을 건식식각을 진행하여 제거함으로써 상기 소스 및 드레인 전극(133, 136) 하부로 서로 이격하며 상기 액티브층(120a)을 노출시키는 오믹콘택층(120b)을 형성한다. 이때, 상기 액티브층(120a)과 오믹콘택층(120b)은 반도체층(120)을 이룬다.

- [0052] 이러한 공정에 의해 상기 스위칭 영역(TrA)에 순차 적층된 게이트 전극(108), 게이트 절연막(115), 반도체층(120), 서로 이격하는 소스 및 드레인 전극(133, 136)은 스위칭 소자인 박막트랜지스터(Tr)를 이룬다.
- [0053] 또한, 상기 스토리지 영역(StgA)에는 상기 드레인 전극(136)이 연장 형성됨으로써 제 2 스토리지 전극(137)을 이루며, 서로 중첩하는 상기 제 1 스토리지 전극(109)과 게이트 절연막(115)과 제 2 스토리지 전극(137)은 스토리지 커패시터를 이룬다.
- [0054] 이후, 스트립(strip)을 진행하여 상기 소스 및 드레인 전극(133, 136)과 제 2 스토리지 전극(137)과 데이터 배선(130) 및 데이터 패드전극(131) 상부에 남아있는 제 1 포토레지스트 패턴(미도시)을 제거한다.
- [0055] 다음, 도 2c와 도 3c에 도시한 바와같이, 상기 박막트랜지스터(Tr)와 데이터 배선(130)과 스토리지 커패시터(StgC) 및 데이터 패드전극(131) 위로 전면에 무기절연물질 예를들면, 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)을 증착함으로써 기판 전면에 제 1 보호층(140)을 형성한다.
- [0056] 다음, 도 2c와 도 3d에 도시한 바와같이, 상기 제 1 보호층(140) 위로 유기절연물질 예를들면 벤조사이크로플루렌(BCB) 또는 포토아크릴(photo acryl)를 도포하고 이를 패터닝함으로써 상기 게이트 패드부(GPA) 및 데이터 패드부(DPA)를 포함하는 비표시영역에서는 제거되며 표시영역에 대응해서 그 표면이 평탄한 형태를 갖는 제 2 보호층(145)을 형성한다.
- [0057] 이때, 상기 제 2 보호층(145)의 패터닝시 상기 각 화소영역내의 상기 드레인 전극과 연결된 제 2 스토리지 전극(131)의 중앙부에 대응해서는 제거되어 무기절연물질로 이루어진 상기 제 1 보호층(140)을 노출시키는 제 1 콘택홀(146)이 형성되도록 한다.
- [0058] 다음, 도 2d와 도 3e에 도시한 바와같이, 상기 제 2 보호층(145) 위로 무기절연물질 예를들면 산화실리콘(SiO_2) 또는 질화실리콘(SiNx)을 증착함으로써 기판(101) 전면에 제 3 보호층(148)을 형성하고, 상기 제 1 콘택홀(146)에 대응하여 이와 그 하부에 위치하는 제 1 보호층(140)을 패터닝함으로써 상기 각 화소영역(P)에 상기 제 2 스토리지 전극(137)을 노출시키는 드레인 콘택홀(149)을 형성한다.
- [0059] 이때, 상기 드레인 콘택홀(149)을 상기 제 2 보호층(145)에 구비된 제 1 보호층(140)을 노출시키는 제 1 콘택홀(146)을 관통하는 형태를 이루어지는 것이 특징이다.
- [0060] 상기 제 1 보호층(140)과 상기 제 3 보호층(148)은 무기절연물질로 이루어짐으로서 건식식각을 통해 연속적으로 제거 가능하므로 상기 제 1 보호층(140)은 별도로 상기 제 2 스토리지 전극(131)을 노출시키는 콘택홀을 형성하지 않은 것이다.
- [0061] 다음, 도 2e와 도 3f에 도시한 바와같이, 상기 제 3 보호층(148) 위로 제 반사율이 우수한 금속물질 일례로서 알루미늄(Al) 또는 알루미늄 합금(AlNd)을 증착함으로써 제 3 금속층(미도시)을 형성하고, 이를 마스크 공정을 진행하여 패터닝함으로써 각 화소영역(P)에 상기 드레인 콘택홀(149)을 통해 상기 박막트랜지스터(Tr)의 드레인 전극(136)과 연결된 상기 제 2 스토리지 전극(137)과 접촉하는 판 형태의 제 1 전극(155)을 형성한다.
- [0062] 이때, 상기 제 1 전극(155)은 반사율이 우수한 금속으로서 표시영역 전면에 각 화소영역(P)에 대응하여 그 가장자리가 상기 게이트 및 데이터 배선(103, 130)과 중첩하도록 형성함으로써 반사판의 역할을 하는 동시에 전극으로서의 역할을 하는 것이 특징이다.
- [0063] 한편, 본 발명의 실시예에 있어서는 제 1, 2, 3 보호층(140, 145, 148)이 형성되고 있음을 일례로 보이고 있지만, 변형예로서 무기절연물질로 이루어진 상기 제 1 및 제 3 보호층(140, 148)은 생략될 수도 있다. 이 경우 패터닝이 요구되는 상기 제 3 보호층(148)이 생략됨으로써 본 발명의 실시예 대비 1회의 마스크 공정을 저감시킬 수 있다.
- [0064] 무기절연물질로 이루어진 상기 제 1 보호층(140)은 상기 액티브층(120a)과 접촉하게 되므로 유기절연물질이 상기 액티브층(120a)과 접촉함으로써 발생할 수 있는 채널 오염 및 박막트랜지스터(Tr)의 특성 저하를 방지하기 위해 형성한 것이며, 무기절연물질로 이루어진 상기 제 3 보호층(148)은 유기절연물질과 금속물질간의 접합력 약화의 문제를 해결하기 위해 금속물질로 이루어진 제 1 전극(155)과 유기절연물질로 이루어진 상기 제 2 보호층(145) 사이에 형성한 것이다.

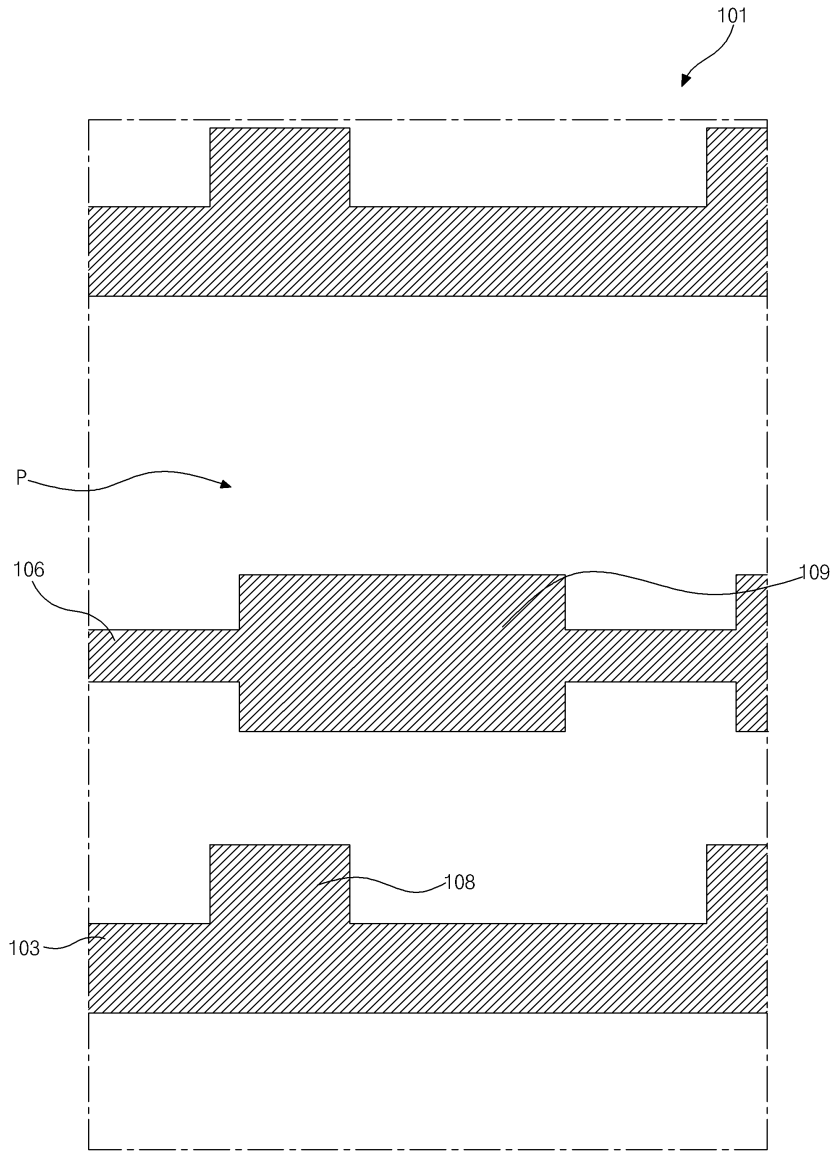
- | | |
|-------------------|-------------------|
| 136 : 드레인 전극 | 137 : 제 2 스토리지 전극 |
| 140 : 제 1 보호층 | 145 : 제 2 보호층 |
| 146 : 제 1 콘택홀 | 148 : 제 3 보호층 |
| 149 : 드레인 콘택홀 | 155 : 제 1 전극 |
| 160 : 제 4 보호층 | 162 : 게이트 패드 콘택홀 |
| 164 : 데이터 패드 콘택홀 | 165 : 제 2 전극 |
| 168 : 제 3 전극 | 172 : 보조 게이트 패드전극 |
| 174 : 보조 데이터 패드전극 | DPA : 데이터 패드부 |
| GPA : 데이터 패드부 | P : 화소영역 |
| StgA : 스토리지 영역 | StgC : 스토리지 커패시터 |
| Tr : 박막트랜지스터 | TrA : 스위칭 영역 |

도면

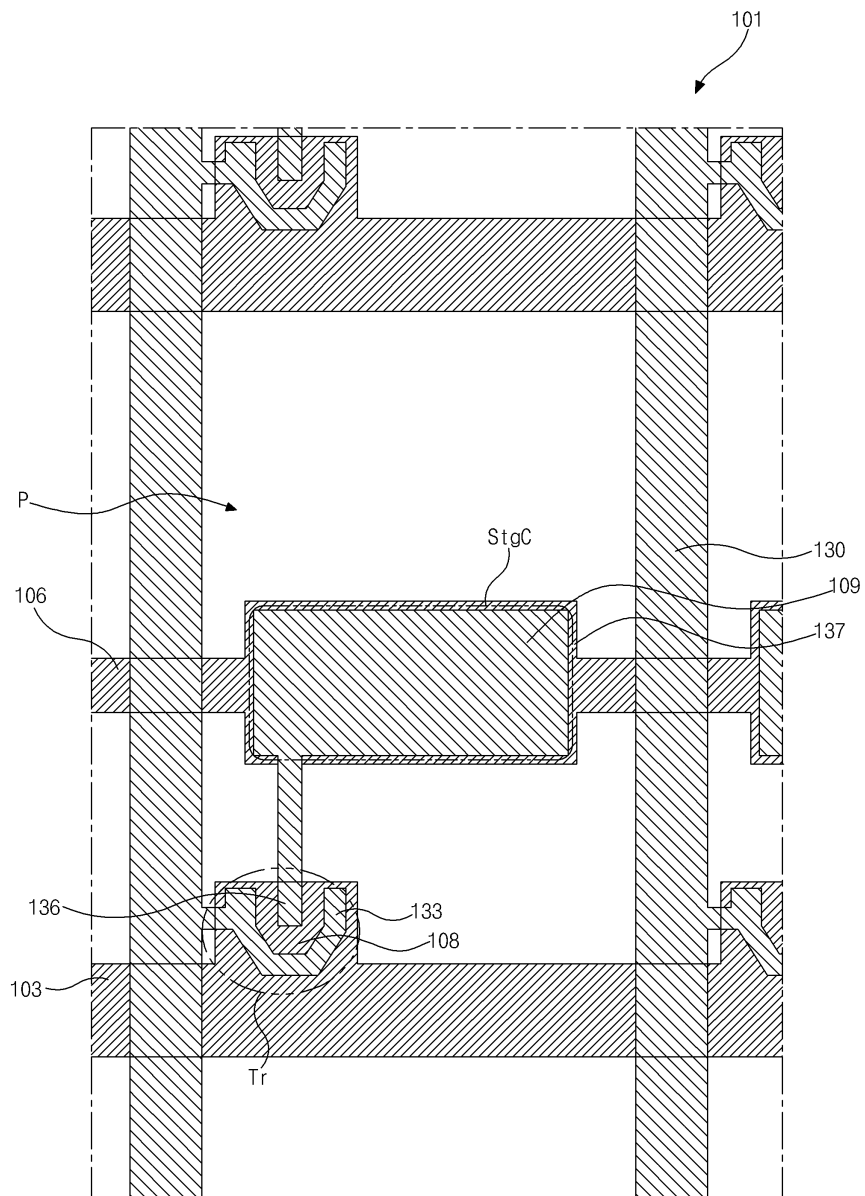
도면1



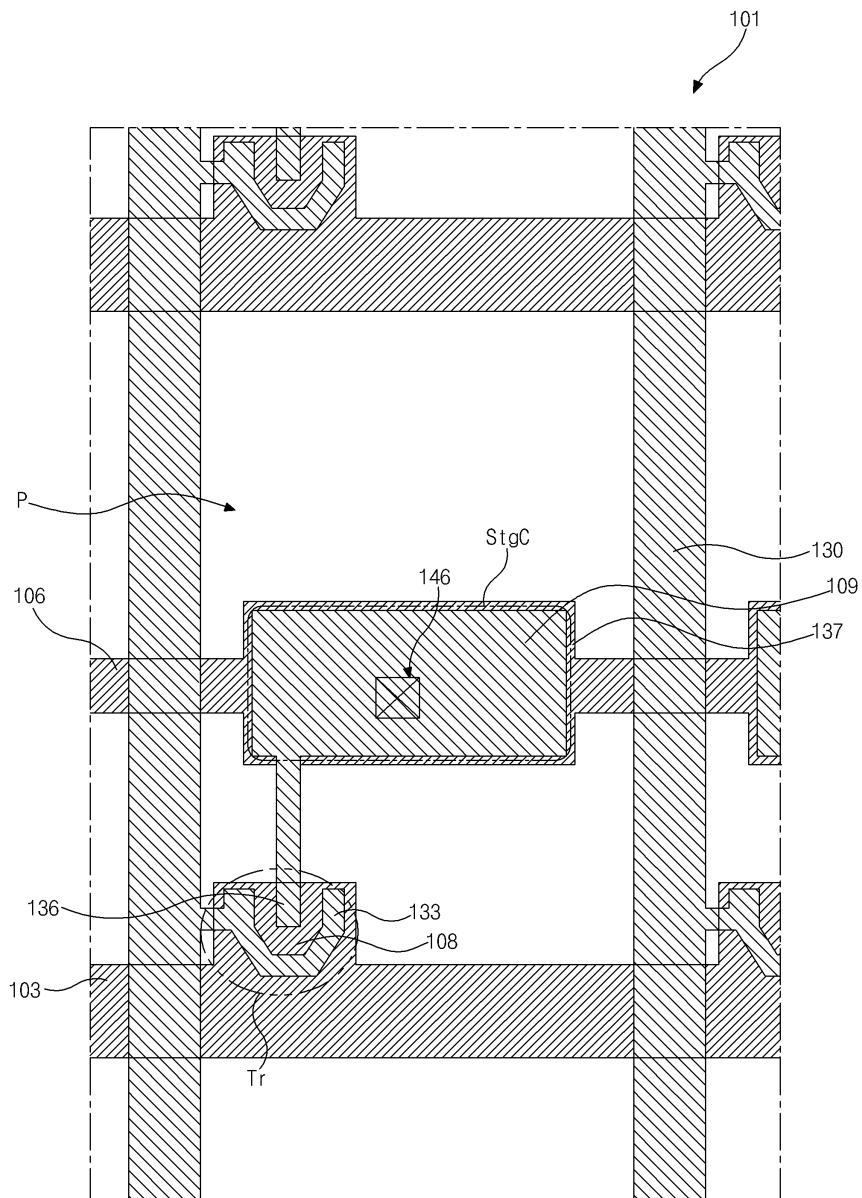
도면2a



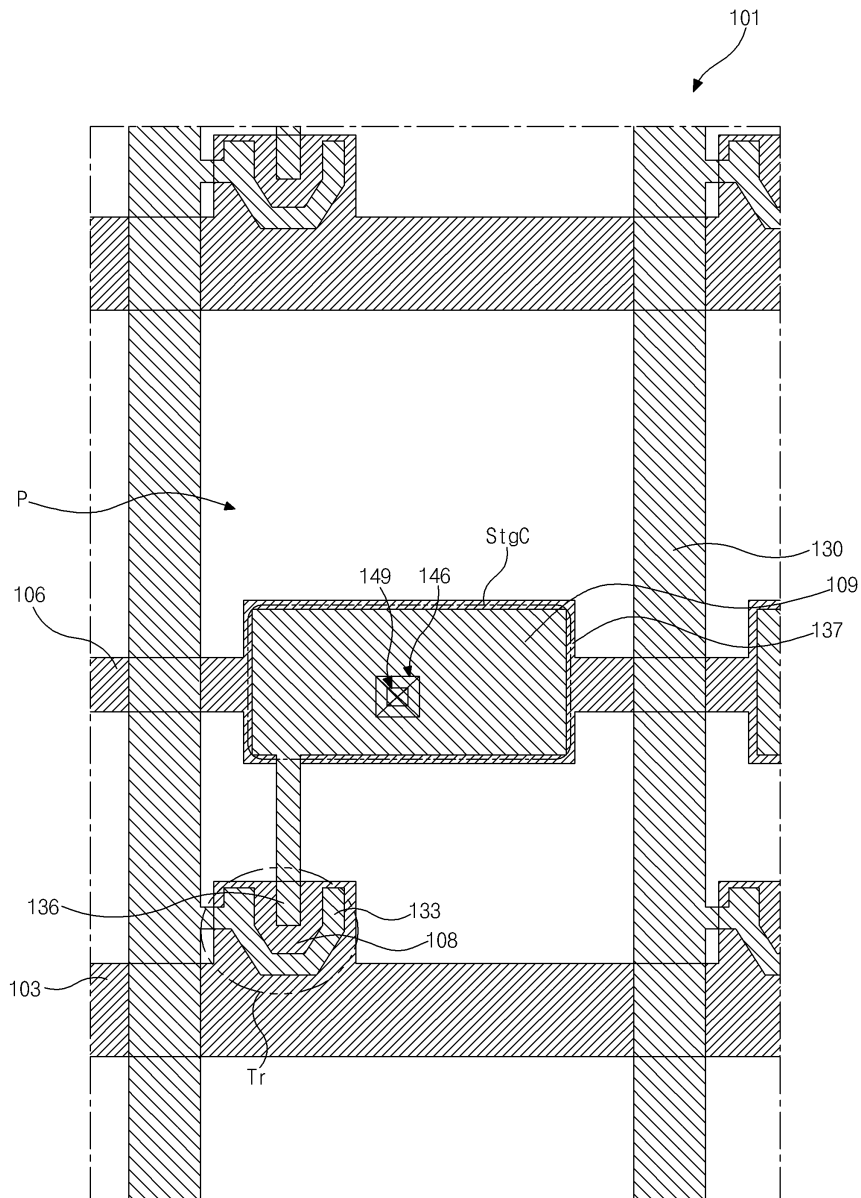
도면2b



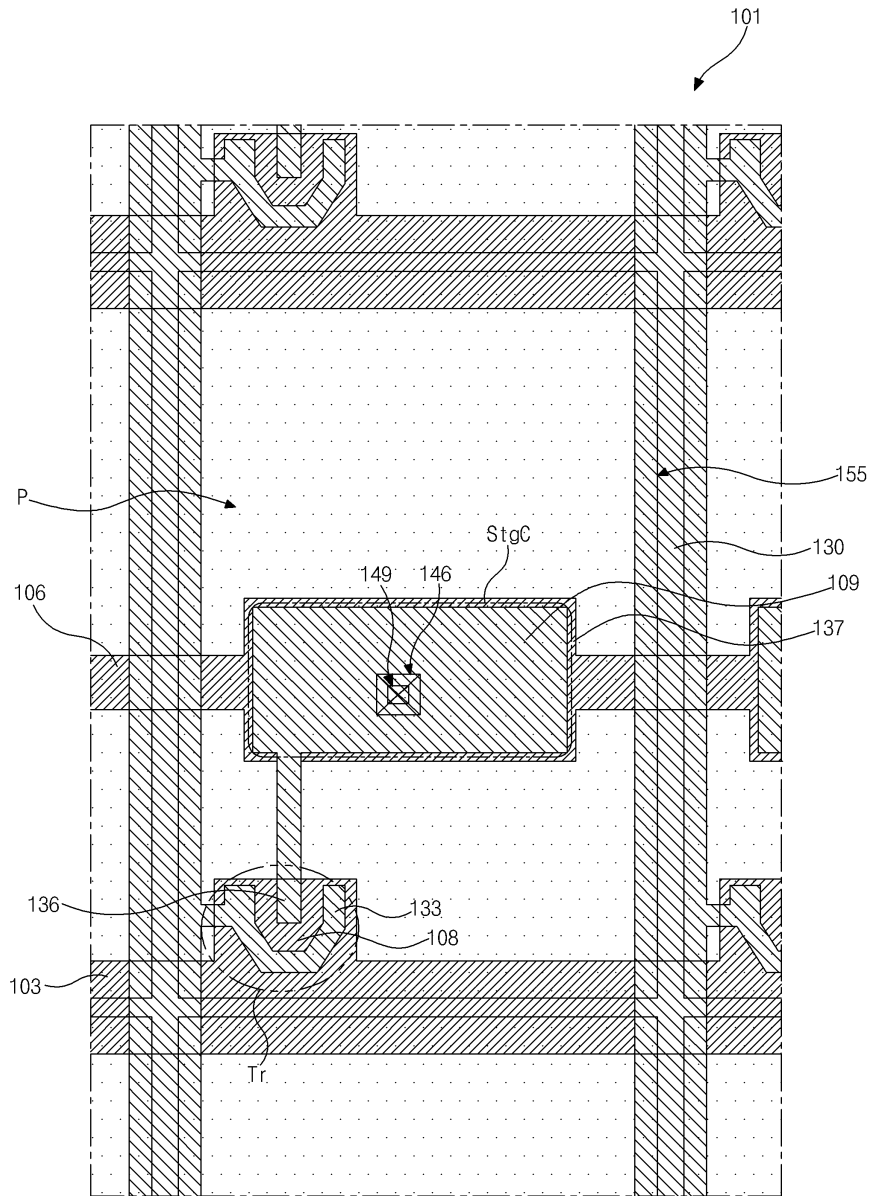
도면2c



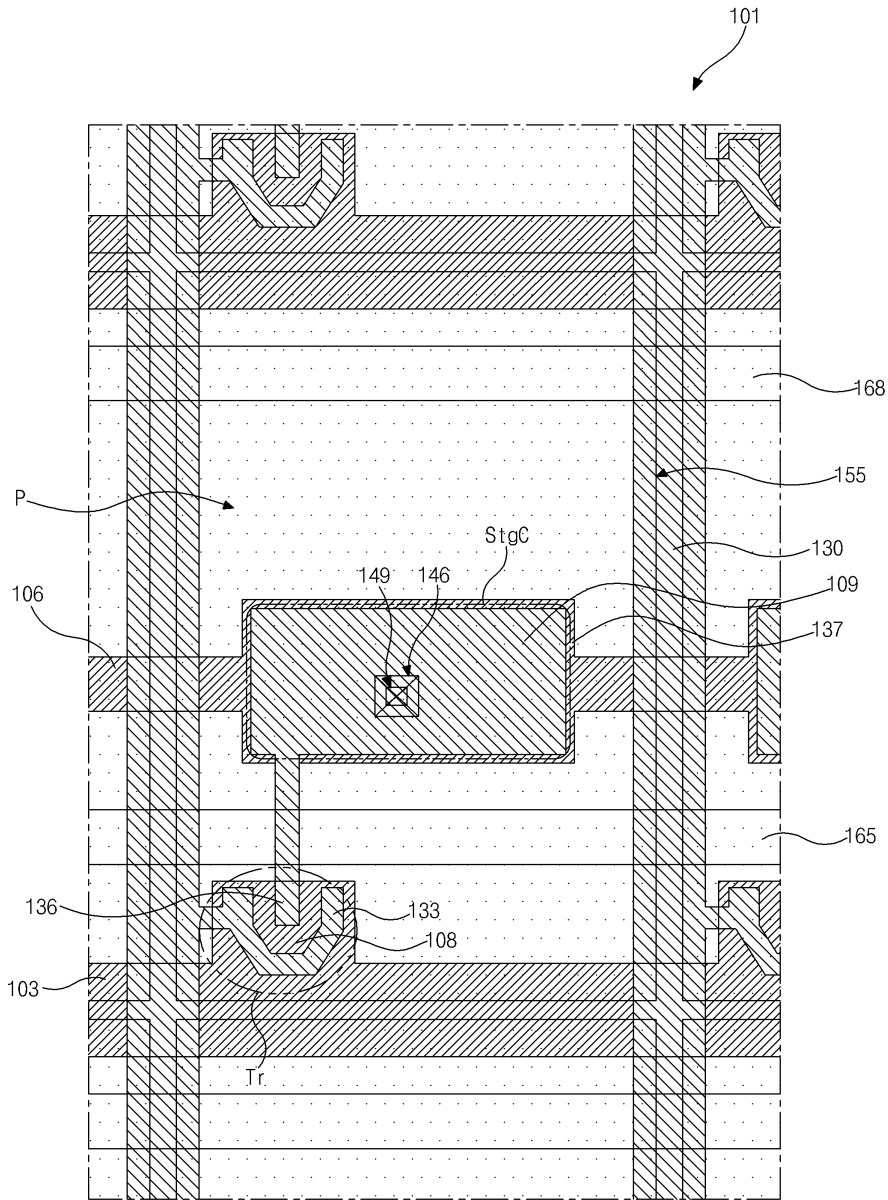
도면2d



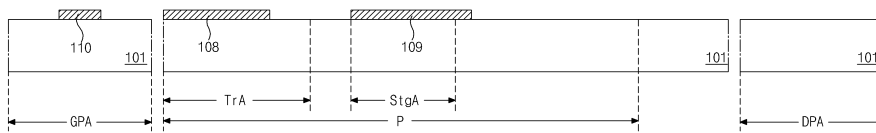
도면2e



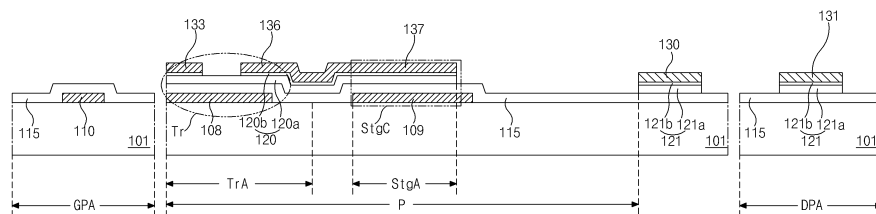
도면2f



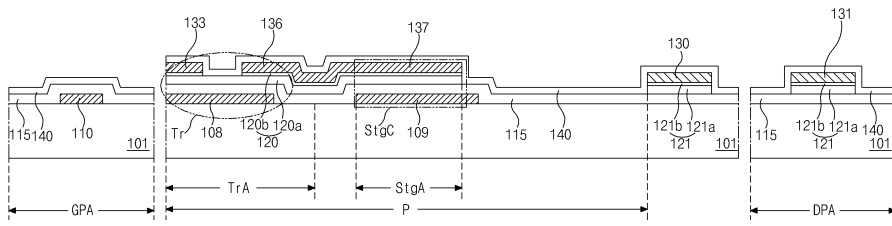
도면3a



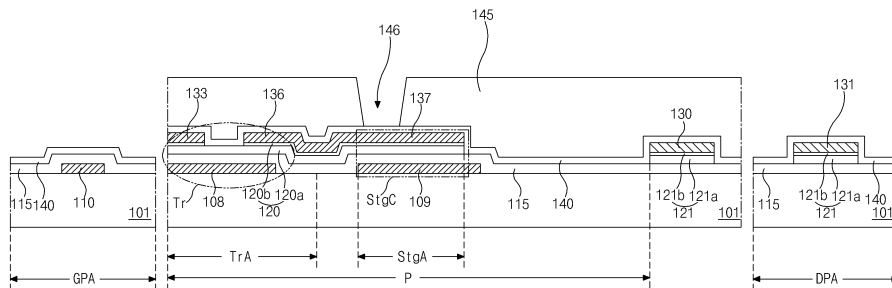
도면3b



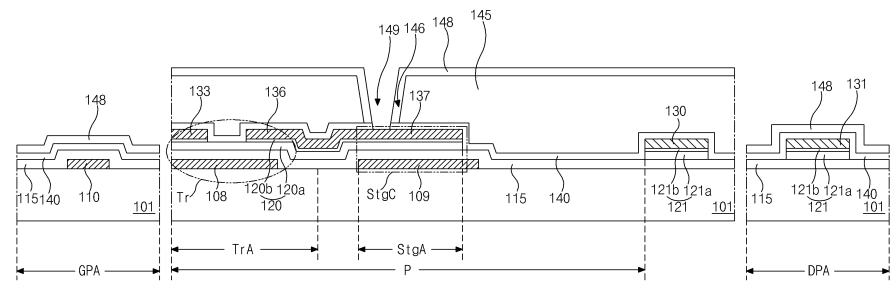
도면3c



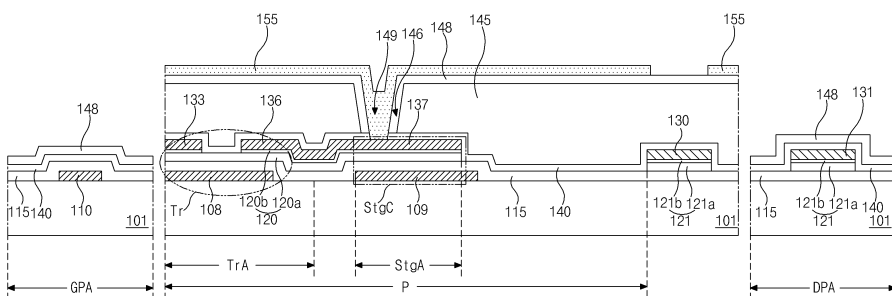
도면3d



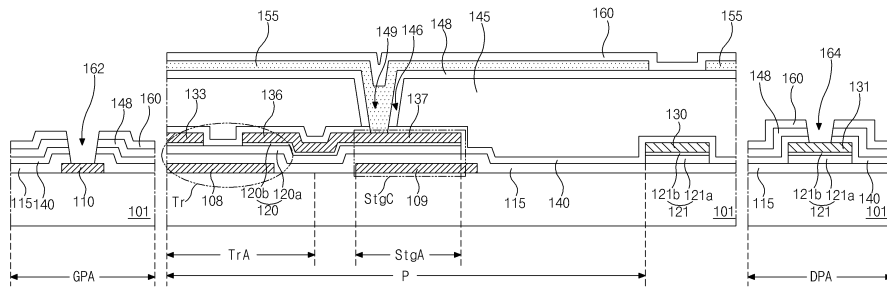
도면3e



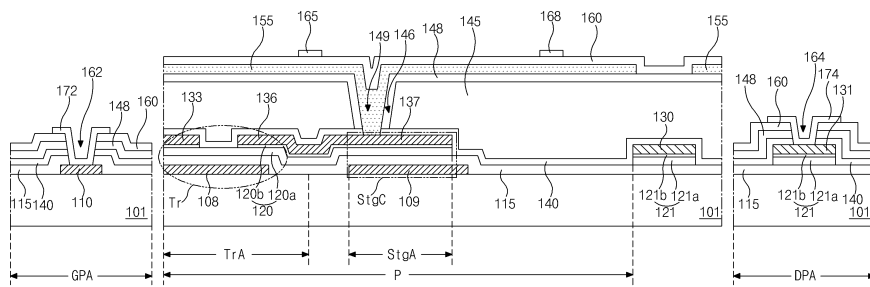
도면3f



도면3g



도면3h



专利名称(译)	一种制造液晶显示装置的阵列基板的方法		
公开(公告)号	KR1020120074913A	公开(公告)日	2012-07-06
申请号	KR1020100136901	申请日	2010-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM DONG GUK		
发明人	KIM, DONG GUK		
IPC分类号	G02F1/1343 G02F1/1335		
CPC分类号	G02F1/136286 G02F1/1343 G02F2001/136231 H01L29/786		
外部链接	Espacenet		

摘要(译)

本发明提供了一种用于液晶显示器的BCSN (双稳态手性向列型) 阵列基板的制造方法, 包括形成步骤的步骤: 向上形成的第一电极, 基板顶部区域中的第二保护层: 步骤在形成第二和第三电极的同时, 用第二保护层向上穿过每个像素区域, 第一电极具有片状形式的反射器栅极和数据线, 其限定像素区域数据线, 交叉在基板上的显示区域中, 其中非显示区域被定义为显示区域, 并且其外部具有多个像素区域, 并且连接到像素区域到栅极和数据线的薄膜晶体管在每个像素中向上接触通过与薄膜晶体管的漏电极的第一接触孔的区域形成步骤: 薄膜晶体管, 向上形成第一保护层, 其具有表面均匀的状态作为有机绝缘材料, 同时拥有暴露显示区域中的薄膜晶体管的漏电极的第一接触孔: 第一保护层。

