(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0034500
(43) 공개일자 2012년04월12일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01)
(21) 출원번호 10-2010-0096105
(22) 출원일자 2010년10월01일
심사청구일자 2011년11월04일

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
황인탁
대구광역시 수성구 달구벌대로641길 8, 동서2차아파트 201동 307호 (매호동)
조남균
경상북도 구미시 인동26길 65, 미래주공아파트 109동 602호 (진평동)
(74) 대리인
특허법인로얄

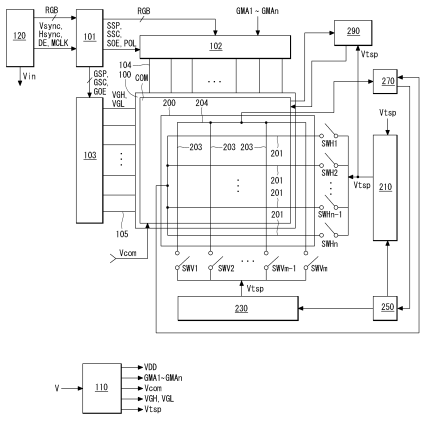
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 **터치 스크린 패널 일체형 표시장치**

(57) 요 약

본 발명의 터치 스크린 패널 일체형 액정표시장치는 제 1기판의 일면에 공통전극이 형성된 컬러필터 어레이, 제 2 기판에 게이트 라인들 및 데이터 라인들에 의해 매트릭스 형태로 배치되며, 상기 데이터 라인들을 통해 공급되는 비디오 데이터 전압을 표시하기 위한 픽셀들이 형성된 박막트랜지스터 어레이, 및 이들 어레이 사이에 형성된 액정층을 포함하는 액정표시패널; 상기 제 1 기판의 타면에서 제 1 방향으로 서로 평행하게 배치되는 복수의 제 1 도전패턴들, 상기 제 1 도전패턴들과 전기적으로 절연되도록 상기 제 1 방향과 교차하는 제 2 방향으로 서로 평행하게 배치되는 복수의 2 도전패턴들을 포함하는 터치 스크린 패널; 상기 공통전극에 제 1 공통전압을 공급하며 펄스전압을 생성하는 전원부; 상기 복수의 제 1 및 제 2 도전패턴들에 상기 전원부로부터 공급되는 상기 펄스전압을 공급하여 상기 복수의 제 1 및 제 2 도전패턴들을 스캐닝하는 제 1 및 제 2 도전패턴 구동회로; 상기 제 1 및 제 2 도전패턴들에 공급되는 상기 펄스전압들의 적어도 하나를 입력받아 그 고주파 이득을 감소시키며, 상기 펄스전압에 의해 상기 공통전극에 유기된 유기전압에 의해 변동된 상기 공통전극의 제 2 공통전압을 입력받아 상기 고주파 이득이 감소된 펄스전압에 기초하여 상기 유기전압을 상쇄시키는 제 3 공통전압을 출력하는 공통전압 피드백 회로를 포함한다.

대 표 도 - 도3



특허청구의 범위

청구항 1

제 1 기판의 일면에 컬러필터 및 공통전극이 형성된 컬러필터 어레이, 제 2 기판의 일면에 서로 교차하도록 형성된 게이트 라인들 및 데이터 라인들에 의해 매트릭스 형태로 배치되며, 상기 데이터 라인들을 통해 공급되는 비디오 데이터 전압을 표시하기 위한 픽셀들이 형성된 박막트랜지스터 어레이, 및 상기 컬러필터 어레이와 상기 박막트랜지스터 어레이 사이에 형성된 액정층을 포함하는 액정표시패널;

상기 제 1 기판의 타면에서 제 1 방향으로 서로 평행하게 배치되는 복수의 제 1 도전패턴들, 상기 제 1 도전패턴들과 전기적으로 절연되도록 상기 제 1 방향과 교차하는 제 2 방향으로 서로 평행하게 배치되는 복수의 2 도전패턴들을 포함하는 터치 스크린 패널;

상기 공통전극에 제 1 공통전압을 공급하며 펄스전압을 생성하는 전원부;

상기 복수의 제 1 도전패턴들에 상기 전원부로부터 공급되는 상기 펄스전압을 공급하여 상기 복수의 제 1 도전패턴들을 스캐닝하는 제 1 도전패턴 구동회로;

상기 복수의 제 2 도전패턴들에 상기 전원부로부터 공급되는 상기 펄스전압을 공급하여 상기 복수의 제 2 도전패턴들을 스캐닝하는 제 2 도전패턴 구동회로;

상기 제 1 도전패턴들 및 상기 제 2 도전패턴들에 공급되는 상기 펄스전압들의 적어도 하나를 입력받아 그 고주파 이득을 감소시키며, 상기 펄스전압에 의해 상기 공통전극에 유기된 유기전압에 의해 변동된 상기 공통전극의 제 2 공통전압을 입력받아 상기 고주파 이득이 감소된 펄스전압에 기초하여 상기 유기전압을 상쇄시키는 제 3 공통전압을 출력하는 공통전압 피드백 회로를 포함하는 것을 특징으로 하는 터치 스크린 패널 일체형 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 공통전압 피드백 회로는 미분회로를 포함하는 것을 특징으로 하는 터치 스크린 패널 일체형 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 공통전압 피드백 회로는,

상기 제 1 도전패턴들 및 상기 제 2 도전패턴들에 공급되는 상기 펄스전압들의 어느 하나를 입력받아 상기 펄스전압의 고주파 이득을 감소시키는 로우 패스 필터와,

상기 공통전극에 유기된 상기 유기전압에 의해 변동된 제 2 공통전압을 상쇄시키도록 상기 고주파 이득이 감소된 펄스전압에 기초하여 상기 제 2 공통전압에 포함된 유기전압을 상쇄시키는 제 3 공통전압을 출력하는 연산증폭기를 포함하는 것을 특징으로 하는 터치 스크린 패널 일체형 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 로우 패스 필터는 상기 펄스전압들을 출력하는 상기 제 1 도전패턴 구동회로 및 제 2 도전패턴 구동회로 중 어느 하나의 출력단에 연결되는 캐패시터와, 상기 캐패시터에 직렬로 연결되는 제 1 저항을 포함하며,

상기 연산 증폭기는 상기 공통전극의 제 2 공통전압이 입력되는 비반전 단자와, 상기 고주파 이득이 감소된 펄

스전압이 입력되는 반전단자와, 상기 고주파 이득이 감소된 펄스전압을 이용하여 상기 제 2 공통전압에 포함된 유도전압을 상쇄시키는 제 3 공통전압을 출력하는 출력단자를 포함하는 것을 특징으로 하는 터치 스크린 패널 일체형 액정표시장치.

청구항 5

제 4 항에 있어서,

상기 공통전압 피드백 회로는 상기 로우 패스 필터의 제 1 저항과 직렬 접속되고, 상기 증폭기와 병렬 연결되는 제 2 저항을 더 포함하는 것을 특징으로 하는 터치 스크린 패널 일체형 액정표시장치.

청구항 6

제 2 항에 있어서,

상기 미분회로는,

상기 펄스전압을 공급하는 상기 제 1 도전패턴 구동회로 및 제 2 도전패턴 구동회로 중 적어도 하나의 출력단과 제 1 노드 사이에 직렬로 연결되는 커패시터 및 제 1 저항과,

상기 공통전극으로부터 출력되는 제 2 공통전압을 입력받는 비반전 단자, 상기 제 1 노드에 연결되는 반전단자, 및 상기 고주파 이득이 감소된 펄스전압에 기초하여 상기 제 2 공통전압에 포함된 유도전압을 상쇄시키는 제 3 공통전압을 출력하는 출력단자를 포함하는 연산 증폭기와,

상기 연산 증폭기의 출력단자와 상기 제 1 노드 사이에 접속된 제 2 저항을 포함하는 것을 특징으로 하는 터치 스크린 패널 일체형 액정표시장치.

청구항 7

제 6 항에 있어서,

상기 미분회로의 출력전압은 다음의 수학식

$$V_{OUT} = I_{IN}R_2 = -(\frac{V_{IN}}{t}) * (\frac{C_1R_2}{1+R_1C_1})$$

에 따라 결정되며, 상기 수학식에서 V_{IN}은 상기 제 1 구동회로 및 상기 제 2 구동회로 중 어느 하나로 부터 출력되는 상기 펄스전압을, C_1은 커패시터의 캐패시턴스를, R_1은 제 1 저항의 저항값을, R_2는 제 2 저항의 저항값을, I_{IN}은 제 2 저항에 흐르는 전류를, R_2는 제 2 저항의 저항값을, V_{OUT}는 상기 공통전압 피드백 회로를 통해 출력되는 전압값을 각각 나타내는 것을 특징으로 하는 터치 스크린 패널 일체형 액정표시장치.

청구항 8

제 1 항 내지 제 7 항 중 어느 한 항에 있어서,

상기 데이터라인들에 상기 비디오 데이터 전압을 공급하기 위한 데이터 구동부,

상기 게이트라인들에 상기 비디오 데이터전압에 동기되는 게이트펄스를 공급하기 위한 게이트 구동부; 및

외부 타이밍 신호를 기준으로 상기 데이터 구동부 및 상기 게이트 구동부의 동작 타이밍을 제어하기 위한 타이밍 콘트롤러를 더 포함하는 것을 특징으로 하는 터치 스크린 패널 일체형 액정표시장치.

청구항 9

제 1 항 내지 제 7 항 중 어느 한에 있어서,

상기 제 1 및 제 2 도전패턴 구동회로들을 제어하기 위한 복수의 스캐닝 제어신호들을 발생하여 상기 제 1 및 제 2 도전패턴 구동회로에 공급하는 터치 콘트롤러; 및

상기 터치 스트린 패널의 상기 제 1 및 제 2 도전패턴들에 접속되어 상기 제 1 및 제 2 도전패턴 구동회로로부터 상기 제 1 및 제 2 도전패턴들에 상기 펄스전압이 공급될 때마다 각 도전패턴의 초기 정전용량의 전압과 현재의 정전용량의 전압을 비교하여 터치가 수행되었는지의 여부를 나타내는 터치 인식신호, 터치 무인식 신호 및 터치위치를 상기 터치 콘트롤러에 공급하는 프로세서를 더 포함하는 것을 특징으로 하는 터치 스크린 패널 일체형 액정표시장치.

명 세 서

기 술 분 야

[0001] 본 발명은 터치 스크린 패널 일체형 표시장치에 관한 것이다.

배 경 기 술

[0002] 최근, 키보드, 마우스, 트랙볼, 조이스틱, 디지타이저(digitizer) 등의 다양한 입력장치(Input Device)들이 사용자와 가전기기 또는 각종 정보통신기기 사이의 인터페이스를 구성하기 위해 사용되고 있다. 그러나, 상술한 바와 같은 입력장치를 사용하는 것은 사용법을 익혀야 하고 공간을 차지하는 등의 불편을 야기하여 제품의 완성도를 높이기 어려운 면이 있었다. 따라서, 편리하면서도 간단하고 오작동을 감소시킬 수 있는 입력장치에 대한 요구가 날로 증가되고 있다. 이와 같은 요구에 따라 사용자가 손이나 펜 등으로 화면과 직접 접촉하여 정보를 입력하는 터치 스크린 패널(touch screen panel)이 제안되었다.

[0003] 터치 스크린 패널은 간단하고, 오작동이 적으며, 별도의 입력기기를 사용하지 않고도 입력이 가능할 뿐 아니라 사용자가 화면에 표시되는 내용을 통해 신속하고 용이하게 조작할 수 있다는 편리성 때문에 다양한 표시장치에 적용되고 있다.

[0004] 터치 스크린 패널은 터치된 부분을 감지하는 방식에 따라, 상판 또는 하판에 금속 전극을 형성하여 직류전압을 인가한 상태에서 터치된 위치를 저항에 따른 전압 구배(voltage gradient)로 판단하는 저항막 방식(resistive type), 도전막에 등전위를 형성하고 터치에 따른 상하판의 전압 변화가 일어난 위치를 감지하여 터치된 부분을 감지하는 정전용량 방식(capacitive type), 전자펜이 도전막을 터치함에 따라 유도되는 LC값을 읽어들여 터치된 부분을 감지하는 전자 유도 방식(electro magnetic type) 등으로 구별될 수 있으며, 그 외에도 광학 방식, 초음파 방식 등이 알려져 있다.

[0005] 이와 같은 터치감지 방법 중, 저항막 방식은 상부 기판 상에 터치가 이루어져 터치 압력이 가해지면 상, 하기판의 투명 도전막이 기계적으로 접촉하게 되는데, 이 때 상대 기판의 접촉점에 형성된 X축, Y축의 전위를 감지하여 터치위치를 검출한다. 이러한 저항막 방식에 의하면 기계적 접촉이 수반되므로 상대적으로 정확한 터치위치를 감지할 수 있는 이점이 있지만, 터치된 X축과 Y축 위치의 전위를 감지한 전위값에 의해 간접적으로 터치위치를 검출하므로 아날로그 디지털 컨버터(ADC, Analog Digital Converter)가 반드시 필요하고 접촉력이 작은 경우에는 터치위치를 감지하기 어려운 문제점이 있다.

[0006] 이에 대해, 정전용량 방식은 X축 전극패턴들과 Y축 전극패턴들을 교차시켜 매트릭스를 형성하고, 매트릭스 상의 임의의 위치에서 터치가 이루어지는 경우, 정전용량이 변화되는 매트릭스 상의 X축과 Y축의 좌표를 찾아내어 터치 위치를 검출하므로 접촉력이 작은 경우에도 터치위치를 감지할 수 있는 이점이 있다.

[0007] 이하, 도 1 및 도 2를 참조하여 종래의 정전용량 방식 터치 스크린 패널이 적용된 액정표시장치에 대해 설명하기로 한다.

[0008] 도 1은 정전용량 방식의 터치 스크린 패널(10)을 도시한 도면이며, 도 2는 도 1의 터치 스크린 패널이 적용된 액정표시장치(50)를 보여 주는 도면이다.

[0009] 도 1을 참조하면, 정전용량 방식의 터치 스크린(10)은 다수의 행방향 도전패턴들(R1~Rn), 행방향 도전패턴들

(R1~Rn)과 교차되는 열방향 도전패턴들(C1~Cm), 행방향 도전패턴들(R1~Rn)을 구동하기 위한 로우 드라이버(row driver)(11), 열방향 도전패턴들(C1~Cm)을 구동하기 위한 컬럼 드라이버(column driver)(12)를 구비한다.

[0010] 로우 드라이버(11)는 행방향 도전패턴들(R1~Rn)에 펄스전압(Vtsp)을 순차적으로 공급하여 행방향 도전패턴들(R1~Rn)을 스캐닝한다. 이 스캐닝 동작에서, 행방향 도전패턴들(R1~Rn)은 하나씩 펄스전압(Vtsp)을 충전한다. 로우 드라이버(11)는 펄스전압(Vtsp)을 충전하는 행방향 도전패턴(R3) 이외의 다른 행방향 도전패턴들(R1, R2, R4~Rn)에 기저전압(GND)을 공급한다.

[0011] 컬럼 드라이버(12)는 행방향 도전패턴들(R1~Rn)의 스캐닝 동작이 완료된 후에 열방향 도전패턴들(C1~Cm)에 펄스전압(Vtsp)을 순차적으로 공급하여 열방향 도전패턴들(C1~Cm)을 스캐닝한다. 이 스캐닝 동작에서, 열방향 도전패턴들(C1~Cm)은 하나씩 펄스전압(Vtsp)을 충전한다. 펄스전압(Vtsp)을 충전하는 열방향 도전패턴 이외의 다른 열방향 도전패턴들에는 기저전압(GND)이 공급된다.

[0012] 도 1과 같은 터치 스크린 패널(10)은 터치가 없을 때의 초기 정전용량과, 피검지체가 터치 스크린 패널(10)에 접촉되었을 때 검출되는 터치 정전용량 사이의 변화를 바탕으로 터치를 감지한다.

[0013] 도 2를 참조하면, 도 1의 터치 스크린 패널(10)이 적용된 액정표시장치(50)가 도시되어 있다. 액정표시장치(50)는 박막 트랜지스터 어레이 기판(20)과 컬러필터 어레이 기판(30)과, 두 기판(20, 30) 사이에 채워진 액정층(40) 및 컬러필터 어레이 기판(30)의 일면 상에 형성된 터치 스크린 패널(10)을 포함한다.

[0014] 박막 트랜지스터 어레이 기판(20)은 제 1 기판(21) 상에서 서로 교차하도록 형성된 게이트 라인들 및 데이터 라인들과, 그 게이트 라인들과 데이터 라인들의 교차부마다 형성된 박막 트랜지스터와, 액정셀 단위로 형성되어 박막 트랜지스터에 접속된 화소 전극을 포함하는 TFT어레이(23)와, 그들 위에 도포된 배향막(25)을 포함한다. 게이트 라인들과 데이터 라인들은 각각의 패드부를 통해 구동회로들로부터 신호를 공급받으며, 박막 트랜지스터는 게이트 라인에 공급되는 스캔신호에 응답하여 데이터 라인에 공급되는 화소 전압신호를 화소 전극에 공급한다.

[0015] 컬러필터 어레이 기판(30)은 제 2 기판(31) 상에 액정셀 단위로 형성된 컬러필터들(33)과, 컬러필터들간의 구분 및 외부광 반사를 위한 블랙 매트릭스(35)와, 액정셀들에 공통적으로 기준전압을 공급하는 공통 전극(37)과, 그들 위에 도포되는 배향막(39)을 포함한다.

[0016] 박막 트랜지스터 어레이 기판(20)과 컬러필터 어레이 기판(30) 사이에는 액정층(40)이 형성되며, 컬러필터 어레이 기판(30)에는 터치 스크린 패널(10)이 형성되어 터치 스크린 패널 구비 액정표시장치(50)가 구성된다.

[0017] 그러나, 이와 같은 액정표시장치(50)에서는 터치를 인식하기 위해 행방향 도전패턴들(R1~Rn)과 열방향 도전패턴들(C1~Cm)에 펄스전압(Vtsp)이 순차적으로 공급되기 때문에 터치 스크린 패널의 도전패턴들(R1~Rn, C1~Cm)과 컬러필터 어레이 기판(30) 상에 형성된 공통전극(37) 사이에 다음과 같은 수학식에 따라 기생 캐패시턴스가 발생하게 된다.

[0018] $$C_{T-V} = \varepsilon \varepsilon_0 A/D$$

[0019] 위의 식에서 C_{T-V}는 터치 스크린 패널(10)의 도전패턴들(R1~Rn, C1~Cm)과 컬러필터 어레이 기판(30) 상에 형성된 공통전극(37) 사이에 형성되는 기생 캐패시턴스를, A는 터치 스크린 패널의 액티브 영역 면적을, D는 컬러필터 어레이 기판(30)의 제 2 기판(31)의 두께를, ε는 제 2 기판(31)의 비유전율을, ε_0는 진공상태의 유전율을 각각 나타낸다.

[0020] 이와 같이 터치 스크린 패널의 구동을 위해 인가되는 펄스전압(Vtsp)에 의해 수학식 1에 따라 컬러필터 어레이 기판(30)의 공통전극(37)과 터치 스크린 패널의 도전패턴들 사이에 기생 캐패시턴스(C_{T-V})가 발생하고 그에 따라 공통전극(37)에 디스플레이 노이즈가 발생하게 되는 문제점이 있다.

발명의 내용

해결하려는 과제

[0021] 따라서 본 발명의 목적은 상술한 문제점을 해소하기 위한 것으로, 터치 스크린 패널의 구동을 위해 인가되는 펄

스전압(Vtsp)에 의해 공통전극에 유기되는 유기전압을 상쇄시켜 제거함으로써 공통전극에 인가되는 전압을 안정화시킬 수 있는 표시장치를 제공하기 위한 것이다.

과제의 해결 수단

[0022] 상기 목적을 달성하기 위하여, 본 발명에 따르는 터치 스크린 패널 일체형 액정표시장치는 제 1 기판의 일면에 컬러필터 및 공통전극이 형성된 컬러필터 어레이, 제 2 기판의 일면에 서로 교차하도록 형성된 게이트 라인들 및 데이터 라인들에 의해 매트릭스 형태로 배치되며, 상기 데이터 라인들을 통해 공급되는 비디오 데이터 전압을 표시하기 위한 픽셀들이 형성된 박막트랜지스터 어레이, 및 상기 컬러필터 어레이와 상기 박막트랜지스터 어레이 사이에 형성된 액정층을 포함하는 액정표시패널; 상기 제 1 기판의 타면에서 제 1 방향으로 서로 평행하게 배치되는 복수의 제 1 도전패턴들, 상기 제 1 도전패턴들과 전기적으로 절연되도록 상기 제 1 방향과 교차하는 제 2 방향으로 서로 평행하게 배치되는 복수의 2 도전패턴들을 포함하는 터치 스크린 패널; 상기 공통전극에 제 1 공통전압을 공급하며 펄스전압을 생성하는 전원부; 상기 복수의 제 1 도전패턴들에 상기 전원부로부터 공급되는 상기 펄스전압을 공급하여 상기 복수의 제 1 도전패턴들을 스캐닝하는 제 1 도전패턴 구동회로; 상기 복수의 제 2 도전패턴들에 상기 전원부로부터 공급되는 상기 펄스전압을 공급하여 상기 복수의 제 2 도전패턴들을 스캐닝하는 제 2 도전패턴 구동회로; 상기 제 1 도전패턴들 및 상기 제 2 도전패턴들에 공급되는 상기 펄스전압들의 적어도 하나를 입력받아 그 고주파 이득을 감소시키며, 상기 펄스전압에 의해 상기 공통전극에 유기된 유기전압에 의해 변동된 상기 공통전극의 제 2 공통전압을 입력받아 상기 고주파 이득이 감소된 펄스전압에 기초하여 상기 유기전압을 상쇄시키는 제 3 공통전압을 출력하는 공통전압 피드백 회로를 포함하는 것을 특징으로 한다.

[0023] 상기 구성에서 공통전압 피드백 회로는 미분회로를 포함하며, 상기 미분회로는 상기 펄스전압을 공급하는 상기 제 1 도전패턴 구동회로 및 제 2 도전패턴 구동회로 중 적어도 하나의 출력단과 제 1 노드 사이에 직렬로 연결되는 커패시터 및 제 1 저항과, 상기 공통전극으로부터 출력되는 제 2 공통전압을 입력받는 비반전 단자, 상기 제 1 노드에 연결되는 반전단자, 및 상기 고주파 이득이 감소된 펄스전압에 기초하여 상기 제 2 공통전압에 포함된 유도전압을 상쇄시키는 제 3 공통전압을 출력하는 출력단자를 포함하는 연산 증폭기와, 상기 연산 증폭기의 출력단자와 상기 제 1 노드 사이에 접속된 제 2 저항을 포함하며, 상기 미분회로의 출력전압은 다음의 수학식 $V_{OUT} = I_{IN}R_2 = -(\frac{V_{IN}}{t}) * (\frac{C_1 R_2}{1 + R_1 C_1})$ 에 따라 결정되며, 상기 수학식에서 V_{IN}은 상기 제 1 구동회로 및 상기 제 2 구동회로 중 어느 하나로 부터 출력되는 상기 펄스전압을, C_1은 커패시터의 캐패시턴스를, R_1은 제 1 저항의 저항값을, R_2는 제 2 저항의 저항값을, I_{IN}은 제 2 저항에 흐르는 전류를, R_2는 제 2 저항의 저항값을, V_{OUT}는 상기 공통전압 피드백 회로를 통해 출력되는 전압값을 각각 나타낸다.

[0024] 또한 ,상기 공통전압 피드백 회로는, 상기 제 1 도전패턴들 및 상기 제 2 도전패턴들에 공급되는 상기 펄스전압들의 어느 하나를 입력받아 상기 펄스전압의 고주파 이득을 감소시키는 로우 패스 필터와, 상기 공통전극에 유기된 상기 유기전압에 의해 변동된 제 2 공통전압을 상쇄시키도록 상기 고주파 이득이 감소된 펄스전압에 기초하여 상기 제 2 공통전압에 포함된 유기전압을 상쇄시키는 제 3 공통전압을 출력하는 연산 증폭기를 포함하도록 구성할 수도 있다.

[0025] 또한, 상기 로우 패스 필터는 상기 펄스전압들을 출력하는 상기 제 1 도전패턴 구동회로 및 제 2 도전패턴 구동회로 중 어느 하나의 출력단에 연결되는 캐패시터와, 상기 캐패시터에 직렬로 연결되는 제 1 저항을 포함하며, 상기 연산 증폭기는 상기 공통전극의 제 2 공통전압이 입력되는 비반전 단자와, 상기 고주파 이득이 감소된 펄스전압이 입력되는 반전단자와, 상기 고주파 이득이 감소된 펄스전압을 이용하여 상기 제 2 공통전압에 포함된 유도전압을 상쇄시키는 제 3 공통전압을 출력하는 출력단자를 포함하도록 구성된다.

[0026] 또한, 상기 공통전압 피드백 회로는 상기 로우 패스 필터의 제 1 저항과 직렬 접속되고, 상기 증폭기와 병렬 연결되는 제 2 저항을 더 포함하도록 구성된다.

[0027] 또한, 본 발명의 실시예에 따른 터치 스크린 패널 일체형 액정표시장치는 상기 구성에 상기 데이터라인들에 상기 비디오 데이터 전압을 공급하기 위한 데이터 구동부, 상기 게이트라인들에 상기 비디오 데이터전압에 동기되는 게이트펄스를 공급하기 위한 게이트 구동부; 및 외부 타이밍 신호를 기준으로 상기 데이터 구동부 및 상기 게이트 구동부의 동작 타이밍을 제어하기 위한 타이밍 콘트롤러를 더 포함하도록 구성될 수도 있다.

[0028] 또한, 본 발명의 실시예에 따른 터치 스크린 패널 일체형 액정표시장치는 상기 구성에 상기 제 1 및 제 2 도전패턴 구동회로들을 제어하기 위한 복수의 스캐닝 제어신호들을 발생하여 상기 제 1 및 제 2 도전패턴 구동회로에 공급하는 터치 콘트롤러; 및 상기 터치 스트린 패널의 상기 제 1 및 제 2 도전패턴들에 접속되어 상기 제 1 및 제 2 도전패턴 구동회로로부터 상기 제 1 및 제 2 도전패턴들에 상기 펄스전압이 공급될 때마다 각 도전패턴의 초기 정전용량의 전압과 현재의 정전용량의 전압을 비교하여 터치가 수행되었는지의 여부를 나타내는 터치 인식신호, 터치 무인식 신호 및 터치위치를 상기 터치 콘트롤러에 공급하는 프로세서를 더 포함하도록 구성될 수도 있다.

발명의 효과

[0029] 상술한 본 발명의 실시예에 따른 터치 스크린 패널 일체형 표시장치에 의하면, 터치 스크린 패널의 구동을 위해 인가되는 펄스전압(Vtysp)에 의해 공통전극에 유기되는 유기전압을 상쇄시켜 공통전극에 인가되는 전압을 안정화시킬 수 있는 효과를 얻을 수 있게 된다.

도면의 간단한 설명

[0030] 도 1은 종래의 정전용량 방식 터치 스크린의 스캐닝 동작을 보여 주는 개념도,

도 2는 도 1에 도시된 터치 스크린이 적용된 표시장치를 도시한 개략 단면도,

도 3은 본 발명의 실시예에 따른 터치 스크린 패널 일체형 표시장치를 개략적으로 도시한 블록도,

도 4는 도 3에 도시된 터치 스크린 패널 일체형 표시장치의 단면도,

도 5는 도 3에 도시된 액정표시 패널의 공통전극과 공통전압 발생회로 및 공통전압 피드백 회로의 구성을 개략적으로 도시한 블록도,

도 6은 도 3 및 도 5에 도시된 공통전압 피드백 회로의 구성을 구체적으로 도시한 회로도,

도 7은 도 6의 공통전압 피드백 회로에 공급되는 입력신호들 및 출력신호를 도시한 파형도.

발명을 실시하기 위한 구체적인 내용

[0031] 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0032] 이하의 설명에서 사용되는 구성요소들의 명칭은 명세서 작성의 용이함을 고려하여 선택된 것으로, 실제 제품의 명칭과는 상이할 수 있다.

[0033] 도 3 내지 도 5를 참조하면, 본 발명의 실시예에 따른 표시장치는 컬러필터 어레이(CFA)와 박막트랜지스터 어레이(TFTA)를 구비하는 액정표시패널(100), 백라이트 유닛(BLU), 타이밍 콘트롤러(101), 데이터 구동부(102), 게이트 구동부(103), 전원부(110), 호스트 컴퓨터(120), 터치 스크린 패널(200), 제 1 도전패턴 구동회로(210), 제 2 도전패턴 구동회로(230), 터치 콘트롤러(250), 터치 인식 프로세서(270), 공통전압 피드백 회로(290) 등을 포함한다.

[0034] 액정표시패널(100)은 컬러필터 어레이(CFA)와 박막트랜지스터 어레이(TFTA)를 구비하며, 이들 사이에는 액정층(LC)과, 액정층(LC)의 셀갭(Cell gap)을 유지하기 위한 스페이서(CS)가 형성되어 있다. 컬러필터 어레이(CFA)는 상부 기판(GLS1)의 일면에 형성되는 컬러필터(CF)와 블랙 매트릭스(BM)와, 그 상부에 형성되는 공통전극(COM)을 포함한다. 상부 기판(GLS1)의 타면에는 터치 스크린 패널(200)이 형성된다. 박막트랜지스터 어레이(TFTA)는 하부 기판(GLS2)의 일면에 서로 교차하도록 형성되는 데이터라인들(104) 및 게이트라인들(105), 이들 게이트 라인(104)과 데이터 라인(105)이 교차하는 영역에 형성되는 박막 트랜지스터(T), 게이트 라인(104)과 데이터 라인(105)의 교차에 의해 정의되는 픽셀들을 포함한다. 하부기판(GLS2)의 타면에는 하부 편광판(POL2)이 접착된다.

[0035] 백라이트 유닛(Back Light Unit)(BLU)은 액정표시패널(100)의 아래에 배치된다. 백라이트 유닛(BLU)은 다수의 광원들을 포함하여 액정표시패널(100)에 균일하게 빛을 조사한다. 백라이트 유닛(BLU)은 직하형(direct type) 백라이트 유닛 또는, 에지형(edge type) 백라이트 유닛으로 구현될 수 있다. 백라이트 유닛의 광원은 HCFL(Hot Cathode Fluorescent Lamp), CCFL(Cold Cathode Fluorescent Lamp), EEFL(External Electrode Fluorescent Lamp), LED(Light Emitting Diode) 중 어느 하나 또는 두 종류 이상의 광원을 포함할 수 있다.

[0036] 데이터 구동부(102)는 타이밍 콘트롤러(101)의 제어 하에 디지털 비디오 데이터(RGB)를 샘플링하고 래치한다. 데이터 구동부(102)는 디지털 비디오 데이터(RGB)를 정극성/부극성 감마보상전압(GMA1~GMAn)으로 변환하여 데이터전압의 극성을 반전시킨다. 데이터 구동부(102)로부터 출력되는 정극성/부극성 데이터전압은 게이트 구동부(103)로부터 출력되는 게이트펄스에 동기된다. 데이터 구동부(102)의 소스 드라이브 IC(Integrated Circuit)들 각각은 COG(Chip On Glass) 공정이나 TAB(Tape Automated Bonding) 공정으로 액정표시패널(100)의 데이터라인들(104)에 접속될 수 있다. 소스 드라이브 IC는 타이밍 콘트롤러(101) 내에 집적되어 타이밍 콘트롤러(101)와 함께 원칩 IC로 구현될 수도 있다.

[0037] 게이트 구동부(103)는 타이밍 콘트롤러(101)의 제어 하에 디스플레이 모드에서 게이트펄스(또는 스캔펄스)를 순차적으로 출력하고 그 출력의 스윙전압을 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)으로 쉬프트시킨다. 게이트 구동부(103)로부터 출력되는 게이트펄스는 데이터 구동부(102)로부터 출력되는 데이터전압에 동기되어 게이트라인들(105)에 순차적으록 공급된다. 게이트 하이 전압(VGH)은 박막트랜지스터(T)의 문턱 전압 이상의 전압이고, 게이트 로우 전압(VGH)은 박막트랜지스터(T)의 문턱 전압보다 낮은 전압이다. 게이트 구동부(103)의 게이트 드라이브 IC들은 TAP 공정을 통해 액정표시패널(100)의 하부기판(GLS2)의 게이트라인들(105)에 연결되거나 GIP(Gate In Panel) 공정으로 픽셀과 함께 액정표시패널(100)의 하부기판(GLS2) 상에 직접 형성될 수 있다.

[0038] 타이밍 콘트롤러(101)는 호스트 컴퓨터(120)로부터의 타이밍신호를 이용하여 데이터 구동부(102) 및 게이트 구동부(103)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들을 발생한다. 데이터 구동부(102) 및 게이트 구동부(103)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들은 게이트 구동부(103)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호와, 데이터 구동부(102)의 동작 타이밍과 데이터전압의 극성을 제어하기 위한 데이터 타이밍 제어신호를 포함한다. 게이트 타이밍 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 게이트 구동부(103)로부터 매 프레임기간마다 가장 먼저 게이트펄스를 출력하는 첫 번째 게이트 드라이브 IC에 인가되어 그 게이트 드라이브 IC의 쉬프트 시작 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 게이트 구동부(103)의 게이트 드라이브 IC들에 공통으로 입력되어 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 구동부(103)의 게이트 드라이브 IC들의 출력 타이밍을 제어한다.

[0039] 데이터 타이밍 제어신호는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 극성제어신호(Polarity : POL), 및 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 소스 스타트 펄스(SSP)는 데이터 구동부(102)에서 가장 먼저 데이터를 샘플링하는 첫 번째 소스 드라이브 IC에 인가되어 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 소스 드라이브 IC들 내에서 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 극성제어신호(POL)는 소스 드라이브 IC들로부터 출력되는 데이터전압의 극성을 제어한다. 소스 출력 인에이블신호(SOE)는 소스 드라이브 IC들의 출력 타이밍을 제어한다. mini LVDS(Low Voltage Differential Signaling) 인터페이스를 통해 데이터 구동부(102)에 디지털 비디오 데이터(RGB)가 입력된다면, 소스 스타트 펄스(SSP)와 소스 샘플링 클럭(SSC)은 생략될 수 있다.

[0040] 전원부(110)는 PWM(Pulse Width Modulation) 변조회로, 부스트 컨버터(boost converter), 레귤레이터(regulater), 차지펌프(charge pump), 분압회로, 연산 증폭기(Operation Amplifier) 등을 포함한 DC-DC 컨버터(DC-DC Convertor)로 구현된다. 전원부(110)는 호스트 컴퓨터(120)로부터의 입력전압을 조정하여 액정표시패널(100), 데이터 구동부(102), 게이트 구동부(103), 타이밍 콘트롤러(101), 백라이트 유닛(BLU)의 구동에 필요한 전원을 발생하다. 전원부(110)로부터 출원되는 전원들은 고전위 전원전압(VDD), 게이트 하이전압(VGH), 게이트 로우전압(VGL), 공통전압(Vcom), 정극성/부극성 감마기준전압들(VGMA1?VGMAi), 펄스전압(Vtsp) 등을 포함한다.

[0041] 호스트 컴퓨터(120)는 입력 영상의 디지털 비디오 데이터(RGB)와, 디스플레이 구동에 필요한 타이밍 신호들(Vsync, Hsync, DE, MCLK)을 LVDS 인터페이스, TMDS(Transition Minimized Differential Signaling) 인터페이스 등의 인터페이스를 통해 타이밍 콘트롤러(101)에 전송한다.

[0042] 터치 스크린 패널(200)은 제 1 방향(예를들면, X방향)으로 서로 평행하게 배치되는 복수의 제 1 도전패턴들(201), 상기 제 1 방향과 교차하는 제 2 방향(예를들면, Y방향)으로 서로 평행하게 배치되는 복수의 2 도전패턴들(203), 및 상기 제 1 도전패턴들(201)과 상기 제 2 도전패턴들(203)이 전기적으로 접촉되지 않도록 절연시키는 절연층(또는 절연패턴들)(도시생략)을 포함한다.

[0043] 제 1 도전패턴 구동회로(210)는 전원부(110)에서 발생된 펄스전압(Vtsp)을 터치 스크린 패널(200)의 제 1 도전패턴들(201)에 순차적으로 공급하여 제 1 도전패턴들(201)을 스캐닝한다. 제 1 도전패턴 구동회로(210)는 현재 펄스전압(Vtsp)이 인가되는 제 1 도전패턴 이외의 다른 도전패턴들은 플로팅(floating)시킨다. 플로팅 상태에서는, 제 1 도전패턴(201)과 제 1 도전패턴 구동회로(210) 사이의 전류패스는 개방된다. 따라서, 플로팅 상태의 도전패턴에는 외부전압이 인가되지 않는다. 한편, 제 1 도전패턴 구동회로(210)는 터치 콘트롤러(250)로부터의 스캐닝 제어신호에 응답하여 펄스전압(Vtsp)을 제 1 도전패턴들(201)에 각각 공급하는 수평라인 제어스위치들(SWH1~SWHn)을 포함한다. 비록, 도 3에서는 수평라인 제어스위치들(SWH1~SWHn)이 제 1 도전패턴 구동회로(210)와 터치 스크린 패널(200) 사이에 형성되어 있는 것으로 도시되어 있으나, 당업자라면 이들 수평라인 제어스위치들(SWH1~SWHn)이 제 1 도전패턴 구동회로(210) 또는 터치 스크린 패널(200)에 포함되도록 변형할 수 있다.

[0044] 제 2 도전패턴 구동회로(230)는 제 1 도전패턴들(201)의 스캐닝 동작이 완료된 후에 전원부(110)에서 발생된 펄스전압(Vtsp)을 제 2 도전패턴들(203)에 순차적으로 공급하여 제 2 도전패턴들(203)을 스캐닝한다. 펄스전압(Vtsp)을 충전하는 제2 도전패턴 이외의 다른 제 2 도전패턴들은 모두 플로팅된다. 제 2 도전패턴 구동회로(230)는 터치 콘트롤러(250)로부터의 스캐닝 제어신호에 응답하여 펄스전압(Vtsp)을 제 2 도전패턴들(203)에 각각 공급하는 수직라인 제어스위치들(SWV1, SWV2, SWV3,...SWVm-1, SWVm)을 포함한다. 비록, 도 3에서는 수직라인 제어스위치들(SWV1, SWV2, SWV3,...SWVm-1, SWVm)이 제 2 도전패턴 구동회로(230)와 터치 스크린 패널(100) 사이에 형성되어 있는 것으로 도시되어 있으나, 당업자라면 이들 수직라인 제어스위치들(SWV1, SWV2, SWV3,...SWVm-1, SWVm)이 제 2 도전패턴 구동회로(230) 또는 터치 스크린 패널(100)에 포함되도록 변형할 수 있다.

[0045] 터치 콘트롤러(250)는 터치 스크린 패널(2 00)을 구동하기 위한 제 1 도전패턴 구동회로(210)와 제 2 도전패턴 구동회로(230)에 스캐닝 제어신호들 발생한다. 본 발명의 실시예에서는 터치 콘트롤러(250)가 독립된 구성으로 되어 있으나, 호스트 컴퓨터(120)에 그 기능을 통합시킬 수도 있다.

[0046] 터치 인식 프로세서(270)는 터치 스크린 패널의 제 1 도전패턴들(201)과 제 2 도전패턴들(203)에 접속되어 이들 도전패턴의 초기 정전용량의 전압과 터치 정전용량의 전압을 차동 증폭하고 그 결과를 디지털 데이터로 변환한다. 그리고 터치 인식 프로세서(270)는 터치 인식 알고리즘을 이용하여 초기 정전용량과 터치 정전용량의 차이를 바탕으로 터치 위치를 판단하고, 그 터치 위치를 지시하는 터치 좌표 데이터를 터치 콘트롤러(250)로 출력한다.

[0047] 공통전압 피드백 회로(290)는 전원부(110)에서 발생된 펄스전압(Vtsp)을 제 1 도전패턴 구동회로(210)로부터 공급받으며, 또한, 공통전극(COM)으로부터 현재의 공통전압을 입력받는다. 이하에서는, 공통전극(COM)으로부터 공통전압 피드백 회로(290)에 입력되는 현재의 공통전압은 제 2 공통전압(Vcom_p)으로 칭하고, 전원부(110)로부터 공통전극(COM)에 공급되는 공통전압(Vcom)은 제 1 공통전압(Vcom)으로 칭하며, 공통전압 피드백회로(290)를 통해 공통전극(COM)으로 공급되는 피드백 전압은 제 3 공통전압(Vcom_out)으로 칭하기로 한다. 본 발명의 실시예에서는 공통전압 피드백 회로(290)가 전원부(110)에서 발생된 펄스전압(Vtsp)을 제 1 도전패턴 구동회로(210)로부터 공급받는 것으로 설명하였으나 본 발명이 이에 한정되는 것은 아니며, 공통전압 피드백 회로(290)가 전원부(110)에서 발생된 펄스전압(Vtsp)을 제 2 도전패턴 구동회로(230)로부터 공급받거나, 제 1 및 제 2 도전패턴 구동회로(210, 230)로부터 모두 공급받도록 구성되어도 좋다.

[0048] 공통전압 피드백 회로(290)는 도 6에 도시된 바와 같이 미분회로로 구성되며, 전원부(110)에서 발생된 펄스전압(Vtsp)을 공급하는 상기 제 1 도전패턴 구동회로(210)의 출력단자와 제 1 노드(N1) 사이에 직렬로 연결되는 커패시터(C_1) 및 제 1 저항(R_1)과, 상기 공통전극(COM)으로부터 출력되는 제 2 공통전압(Vcom_p)을 입력받는 비반전 단자(+), 상기 제 1 노드(N1)에 연결되는 반전단자(-), 및 출력단자를 포함하는 연산 증폭기(OP)와, 제 1 노드(N1)와 연산 증폭기(OP)의 출력단자가 접속된 제 2 노드(N2) 사이에 접속된 제 2 저항(R_2)을 포함한다.

[0049] 터치 스크린 패널 일체형 표시장치에서는 전원이 인가되어 장치가 작동되면 표시장치의 공통전극(COM)과 터치 스크린 패널(200)의 제 1 및 제 2 도전패턴들(201, 203)에 의해 기생 캐패시턴스가 발생한다. 따라서, 공통전

극(COM)에 펄스전압(Vtsp)과 동일한 주파수의 노이즈가 공통전극(COM)의 제 1 공통전압(Vcom)에 유기된다.

[0050] 본 발명의 공통전압 피드백 회로(290)는 연산증폭기를 이용하여 미분회로를 구성함으로써 공통전극(COM)의 제 1 공통전압(Vcom)에 유기되는 노이즈 성분을 포함하는 제 2 공통전압(Vcom_p)의 노이즈 성분을 제거기 위해 노이즈 성분과 동일하지만 위상이 반대인 신호를 펄스전압(Vtsp)의 주파수를 이용하여 노이즈를 제거한 제 3 공통전압(Vcom_out)을 생성하고 있다.

[0051] 이를 도 6을 참조하여 보다 상세히 설명하기로 한다. 본 발명에 따르는 공통전압 피드백 회로(290)의 제 1 저항(R_1)은 커패시터(C_1)와 직렬연결되어 있으므로, 로우패스필터(Low Pass Filter)로 기능하여 입력되는 펄스전압(Vtsp)의 고주파 이득을 감소시킨 전압(Vin)을 출력한다. 고주파 이득이 감소된 전압(Vin)은 다음의 수학식 1에 의해 구해진다.

수학식 1

[0052] $$V_{IN} = I_{IN}\left(R_1 + \frac{1}{C_1}\right)t$$

[0053] 따라서, 상기 수학식 1로부터 공통전압 피드백 회로(290)의 커패시터(C_1)를 통해 제1 노드(N1)로 흐르는 전류 I_{IN}는 다음의 수학식 2로부터 구할 수 있다.

수학식 2

[0054] $$I_{IN} = \frac{V_{IN}}{t} * \left(\frac{1}{R_1 + \frac{1}{C_1}}\right) = \frac{V_{IN}}{t} * \left(\frac{C_1}{1 + R_1 C_1}\right)$$

[0055] 전류 I_{IN}은 저항 R2를 통해 흐르기 때문에 공통전압 피드백 회로(290)의 출력단을 통해 출력되는 제 3 공통전압(V_{OUT})을 다음의 수학식 3을 통해 구할 수 있다.

수학식 3

[0056] $$V_{OUT} = I_{IN} R_2 = -\left(\frac{V_{IN}}{t}\right) * \left(\frac{C_1 R_2}{1 + R_1 C_1}\right)$$

[0057] 상기 수학식에서 V_{IN}은 상기 제 1 전극패턴 구동부(회로 및 상기 제 2 구동회로 중 어느 하나로 부터 출력되는 상기 펄스전압을, C_1은 커패시터의 캐패시턴스를, R_1은 제 1 저항(R1)의 저항값을, R_2는 제 2 저항(R2)의 저항값을, I_{IN}은 제 2 저항(R2)에 흐르는 전류를, V_{OUT}는 공통전압 피드백 회로(290)를 통해 출력되는 제 3 공통전압(Vcom_out)을 각각 나타낸다.ud,

[0058] 도 7은 공통전압 피드백 회로(290)에 공급되는 펄스전압(Vtsp)의 파형, 펄스전압(Vtsp)에 의해 공통전극(COM)에 유기되는 유도전압의 파형, 공통전압 피드백 회로(290)에 의해 상기 유도전압을 상쇄하는 상쇄전압의 파형, 및 공통전압 피드백 회로(29000)에 의해 출력되는 제 3 공통전압(Vcom_out)의 파형을 도시한 파형도이다. 도 7의 파형도로부터 표시장치의 공통전극(COM)과 터치 스크린 패널(200)의 제 1 및 제 2 도전패턴들(201, 203)에 의해 기생 캐패시턴스가 발생하더라도 공통전극(COM)에 최종 출력되는 제 3 공통전압(Vcom_out)의 파형은 안정화된 일정한 출력임을 알 수 있다.

[0059] 따라서 본 발명의 실시예에 따르면 터치 스크린 패널의 구동을 위해 인가되는 펄스전압(Vtsp)에 의해 공통전극에 유기되는 유기전압을 상쇄시켜 제거함으로써 공통전극에 인가되는 전압을 안정화시킬 수 있는 터치 스크린

패널 일체형 표시장치를 구현할 수 있게 된다.

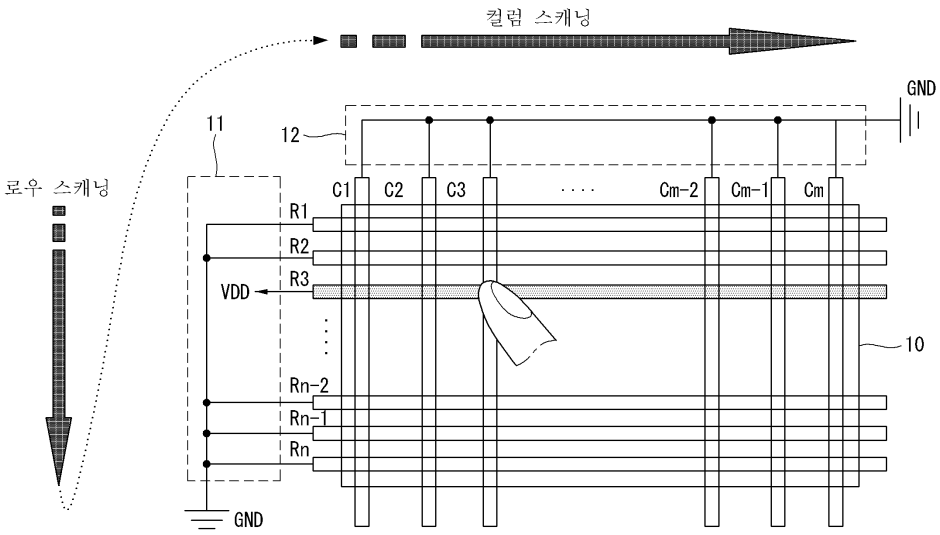
[0060] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

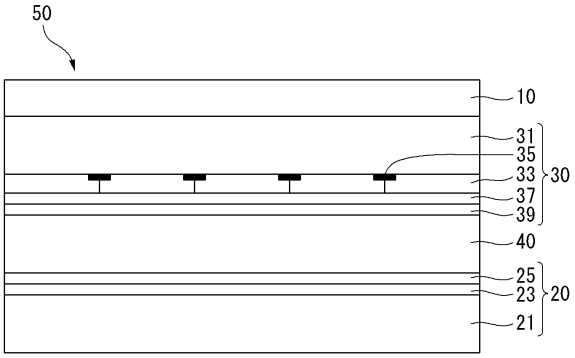
[0061]
100 : 액정표시장치
101 : 타이밍 콘트롤러
102 : 데이터 구동부
103 : 게이트 구동부
120 : 호스트 컴퓨터
200 : 터치 스크린 패널
210 : 제 1 도전패턴 구동회로
230 : 제 2 도전패턴 구동회로
250 : 터치 콘트롤러
270 : 터치 인식 프로세서
290 : 공통전압 피드백 회로

도면

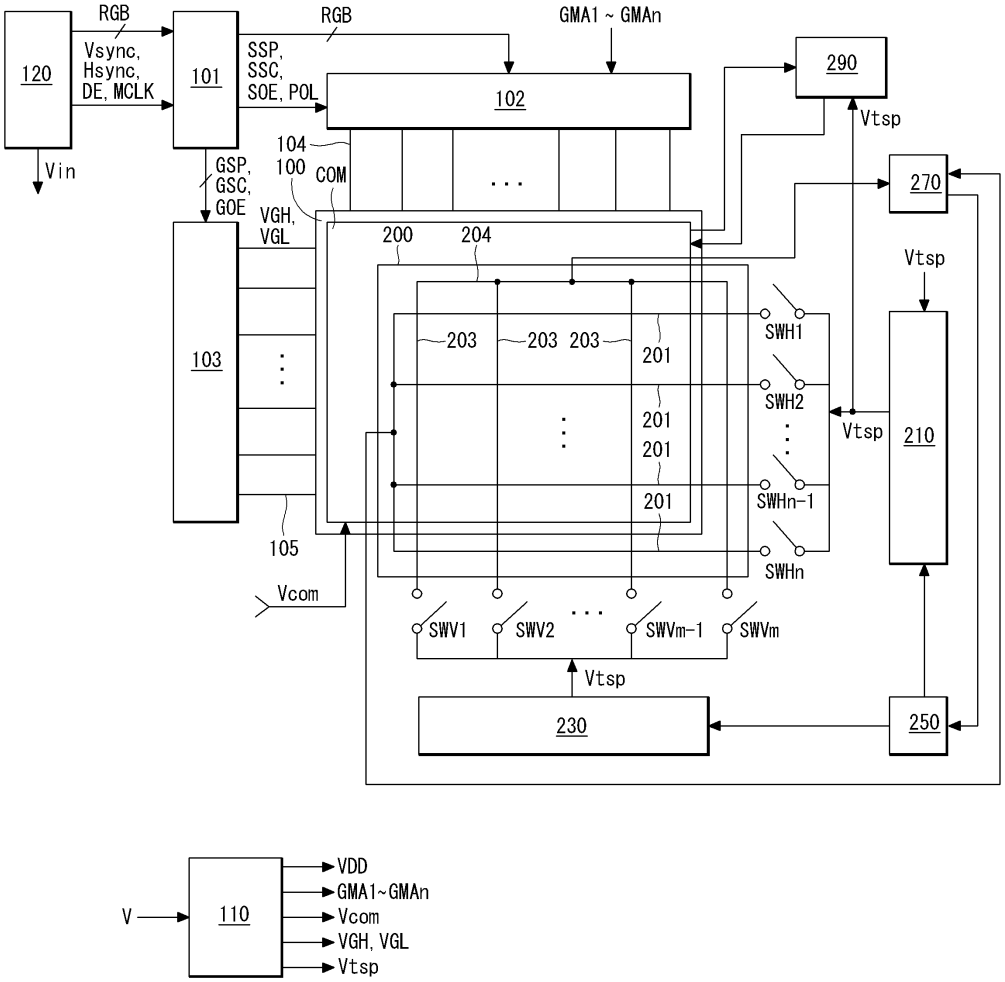
도면1



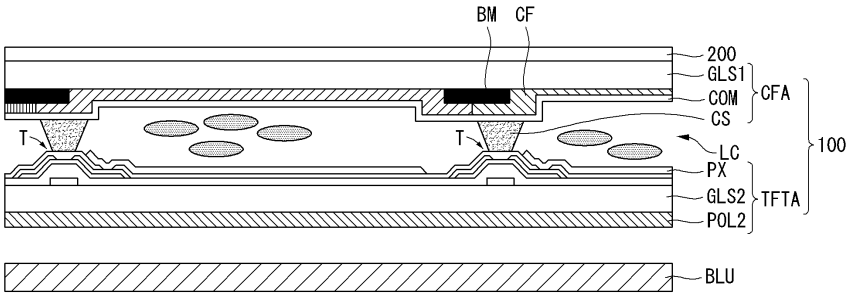
도면2



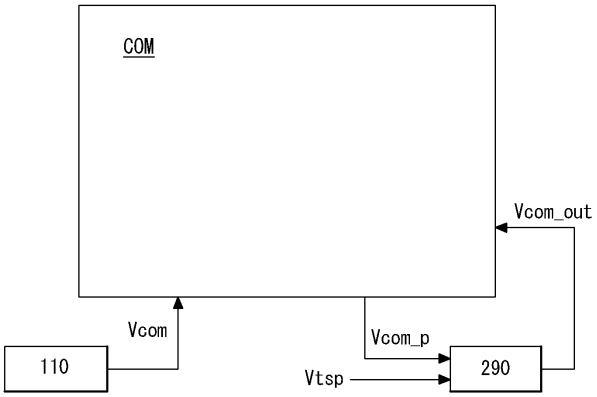
도면3


120
RGB
Vsync,
Hsync,
DE, MCLK
101
RGB
SSP,
SSC,
SOE, POL
GMA1 ~ GMAn
102
290
Vtsp
270
Vtsp
104
100
COM
GSP,
GSC,
GOE
VGH,
VGL
200
204
203
203
203
201
201
201
201
SWH1
SWH2
SWHn-1
SWHn
Vtsp
210
103
105
Vcom
SWV1
SWV2
SWVm-1
SWVm
Vtsp
230
250
Vin
V
110
VDD
GMA1~GMAn
Vcom
VGH, VGL
Vtsp

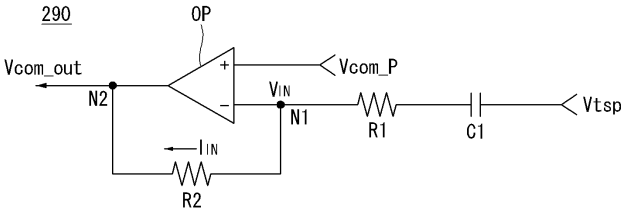
도면4


BM
CF
200
GLS1
COM
CFA
CS
T
T
LC
PX
GLS2
POL2
TFTA
100
BLU

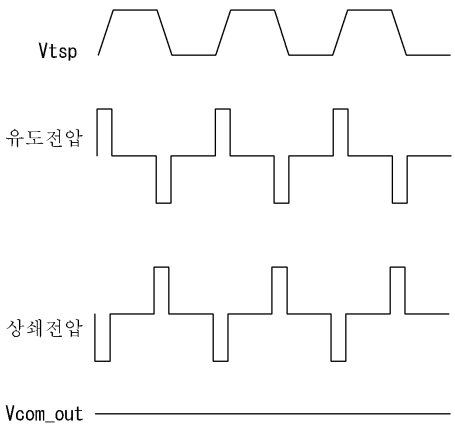
도면5


COM
Vcom_out
Vcom
Vcom_p
110
Vtsp
290

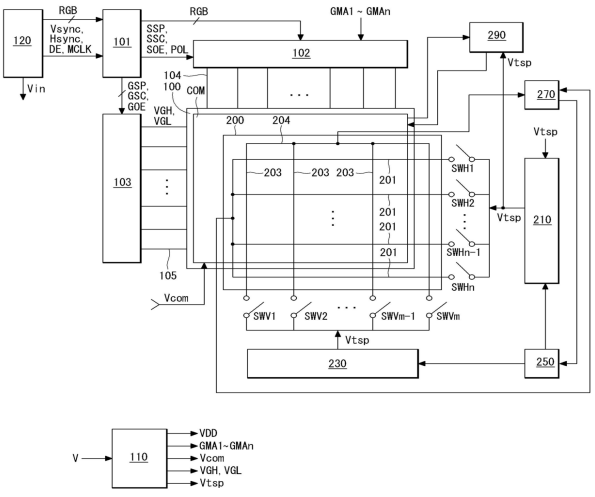
도면6


290
OP
Vcom_out
N2
+
−
Vcom_P
VIN
N1
R1
C1
Vtsp
IIN
R2

도면7


Vtsp
유도전압
상쇄전압
Vcom_out

专利名称(译)	触摸屏面板集成显示器		
公开(公告)号	KR1020120034500A	公开(公告)日	2012-04-12
申请号	KR1020100096105	申请日	2010-10-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HWANG IN TAK CHO NAM KYUN 조남균		
发明人	황인탁 조남균		
IPC分类号	G02F1/133		
CPC分类号	G06F3/0418 G06F3/044 G02F1/13338 G06F3/0412		
其他公开文献	KR101398238B1		
外部链接	Espacenet		

摘要(译)

本发明的集成有触摸屏面板的液晶显示器由滤色器阵列中的栅极线和数据线布置，其中公共电极形成在第一基板的一侧，第二基板作为矩阵的形式。 。在LCD面板的另一侧：第一基板包括形成在阵列的薄膜晶体管之间的液晶层，其中用于指示通过数据线提供的视频数据电压的像素被模制，并且这些阵列与电容器串联连接，其中多个第一导电图案平行排列为第一方向的脉冲电压中的至少一个，以及触摸屏面板：电源单元：第一导电图案驱动电路和第二导电图案驱动电路：提供多个第一导电图案和第二导电图案的脉冲电压的第一导电图案从电源单元提供并扫描多个第一和第二导电图案提供第二导电图案产生脉冲电压，同时向公共电极提供第一公共电压包括多个2个导电图案，其平行排列为与第一方向交叉的第二方向，以便与第一导电图案绝缘，并输入第一电阻串联连接，第一电阻通过电容器输入到反相输入端。随着在公共电极中感应的感应电压而改变的第二公共电压被输入到非反相输入端子。这意味着它包括公共电压反馈电路，包括运算放大器输出第三公共电压，该第三公共电压基于通过电容器输入的脉冲电压和通过输出端子的第一电阻来抵消感应电压，并且第二电阻插入在反相输入端子之间和输出终端的操作放大器。